

AS6300

立体声调频发射芯片

特性

- ◆ 高集成度 CMOS 工艺的单芯片调频立体声发射器
- ◆ 发射频率: 76-120MHz, 每 100KHz 一个步进
- ◆ 高品质立体声效果, 信噪比达到 65dB
- ◆ 可编程的音量衰减系统并且具备软静音功能
- ◆ 可选配外部晶体或外部的时钟输入, 包括: 7.6MHz 和 2-39MHz (1MHz 一个步进)
- ◆ I2C 兼容
- ◆ 自动电源开关功能
- ◆ 可编程的预加重时间常数: 50-75 微秒
- ◆ 只需很少的外部器件, 无需变容二极管
- ◆ 超低待机电流: 10 微安
- ◆ 封装形式 TSSOP-20

简介

AS6300 是一颗高集成度的调频立体声发射单芯片。它是采用捷顶微电子所拥有的射频专利技术设计的第三代调频发射芯片。

AS6300 集成了所有立体声发射芯片的功能组件, 包括立体声的模拟数字转换模块, 音频译码器模块, FM 调制模块, FM 无线发射模块, 音频功率放大和电源管理模块。它可以接受模拟立体声音频信号, 发射覆盖全球调频波段的无线立体声信号。芯片所用的功能用 I2C 总线控制。

AS6300 特别适合于便携式及车载多媒体播放器, 个人导航装置和多媒体移动通讯终端使用, 它拥有极高品质的立体声音效, 设计方案简单, 低电压工作, 很少的周边器件, 不需要变容二极管, 仅仅 30 平方毫米的电路板面积就可以完成该芯片的整体解决方案。

AS6300 采用较小的 TSSOP-20 封装形式。

应用范围

车载 MP3 播放器
MP3 播放器/iPod 适配器
个人导航装置
无线麦克风
个人电脑

采购信息

产品型号	封装形式
AS6300S5	TSSOP-20

绝对最大值等级 (温度=25°C)

参数	标志	参数范围	单位	工作/测试条件
工作电压	V _{ddh}	4.2	V	
数字输入电压	V _{in-D}	-0.3~V _{ddh} +0.3	V	
VPLL 输出电压	V _{OUT-P}	-0.3~V _{ddh} +0.3	V	
消耗功率	P _d	200	mW	
储存温度	T _{stg}	-55~+125	°C	

表 1 绝对最大值等级

推荐的工作条件

参数	标志	参数范围	单位	工作/测试条件
工作电压	V _{cc}	2.7 to 3.6	V	
核心(Core)工作电压	V _{core}	1.8	V	
输入和输出(I/O)的工作电压	V _{IO}	1.8 to 3.3	V	
工作温度	T _{opr}	-25 to +85	°C	
最大音频输入	V _{in-A}	-10	dBV	
预加重时间常数	T _{pre}	50/75	u sec	
发射频率	F _{TX}	70 to 120	MHz	
输入高电平	V _{IH}	0.8V _{cc} to V _{cc}	V	
输入低电平	V _{IL}	GND to 0.2V _{cc}	V	

表 2 推荐工作条件

管脚定义及命名

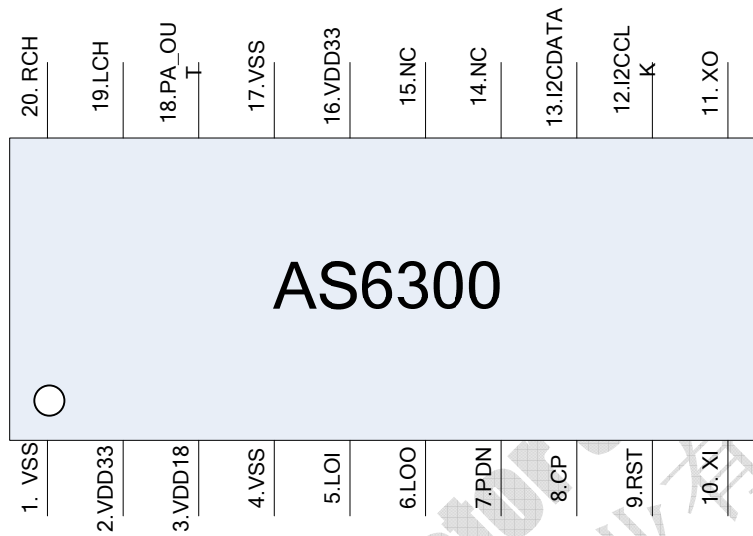


图 1 AS6300 管脚分布

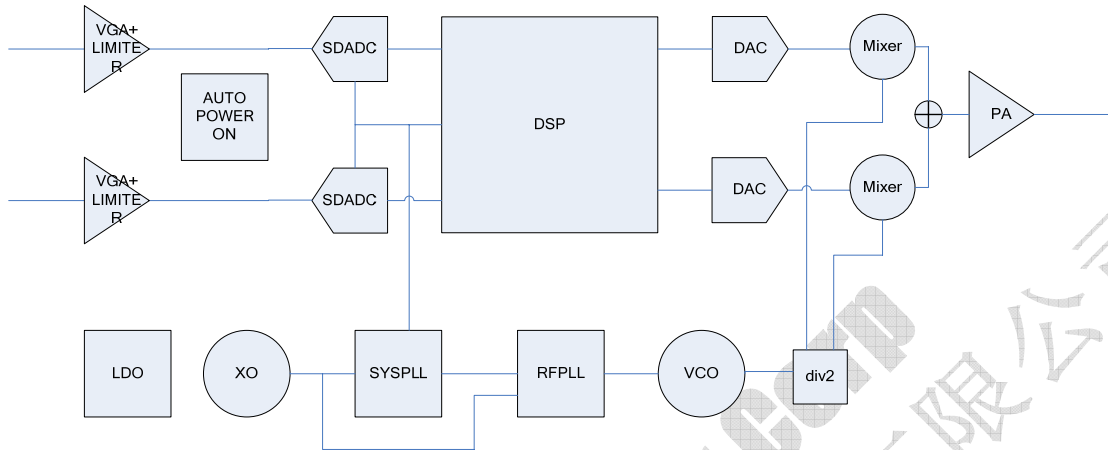
管脚序号	管脚名称	管脚属性	管脚描述
1	VSS	G	地
2	VDD33	P	3.3V VDD 输入电压
3	VDD18	P	LDO 输出电压
4	VSS	G	地
5	LOI	IO	压控振荡器连接电感
6	LOO	IO	压控振荡器连接电感
7	PDN	I	电源关断控制
8	CP	IO	电荷泵电容
9	RST	I	复位输入信号
10	XI	IO	晶振连接管脚
11	XO	IO	晶振连接管脚
12	I2CCLK	DI	I2C 兼容接口的时钟输入
13	I2CDATA	DI	I2C 兼容接口的数据输入
14	NC		无连接
15	NC		无连接
16	VDD33	P	3.3V VDD 输入

17	VSS	G	地
18	PA_OUT	O	功率放大器输出
19	LCH	I	左声道音频输入
20	RCH	I	右声道音频输入

表 3 AS6300 管脚描述

Accel Semiconductor GOLD
Release to 深圳路必康实业有限公司
2008-08-11

AS6300 功能模块



电路特性(温度为 25°C, VDDH=2.7V)

参数	标志	最小值	典型值	最大值	单位	测试条件
消耗电流	I _Q		23 25 29		mA	@-10dBm&Vdd=3V @0dBm&Vdd=3V @+9dBm&Vdd=3V
SLEEP 模式电流	I _{Slp}		0.1		mA	无音乐输入时
总谐波失真度	THD	-	0.3	0.6	%	
立体声分离度	Sep		35		dB	
信道平衡度	C.B	-0.5	0	0.5	dB	
导频调制度	Mp	6		15	%	设计保证
预加重系数			50/75		us	设计保证
输入水平限制值	I _{IN(LIM)}	-16	-13	-7	dBV	
低通滤波器截止频率	f _{c(LPF)}		15		KHz	
输入增益	G _{in}	-6		12	dB	6dB 步长
静音衰减量	T _{pre}		-42	-38	dB	
信噪比	SNR		65		dB	@ 立体声信号 +/-75KHz
输入时钟频率范围	f _{xt}	2		39	MHz	1MHz 步进

晶振频率	f _{xt}	2		39	MHz	1MHz 步进
晶振温度频差	D _{xt}			30	ppm	

表 4 芯片电气属性

应用电路

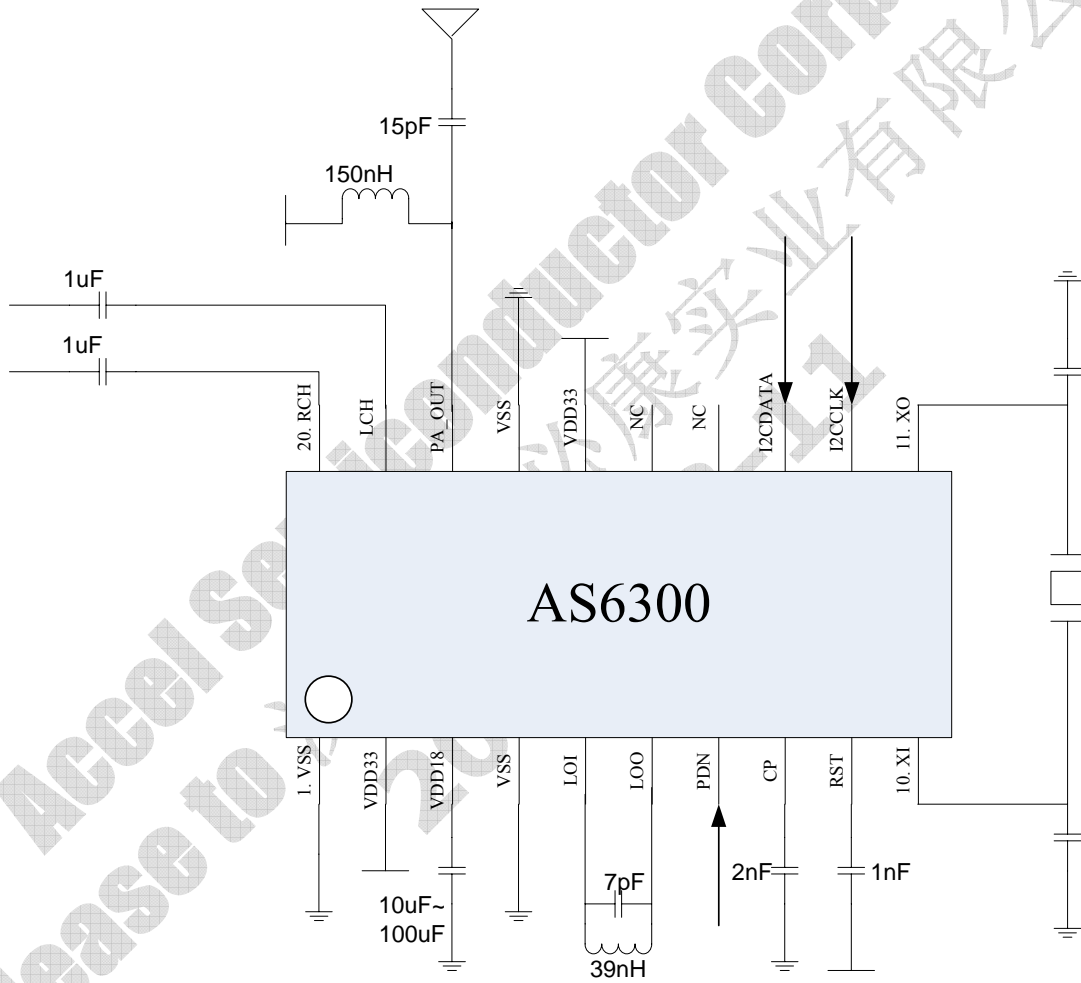
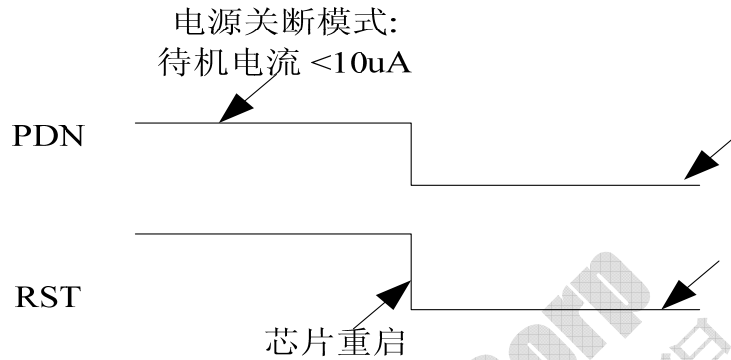


图 5 AS6300 应用电路

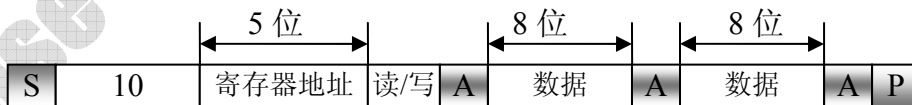
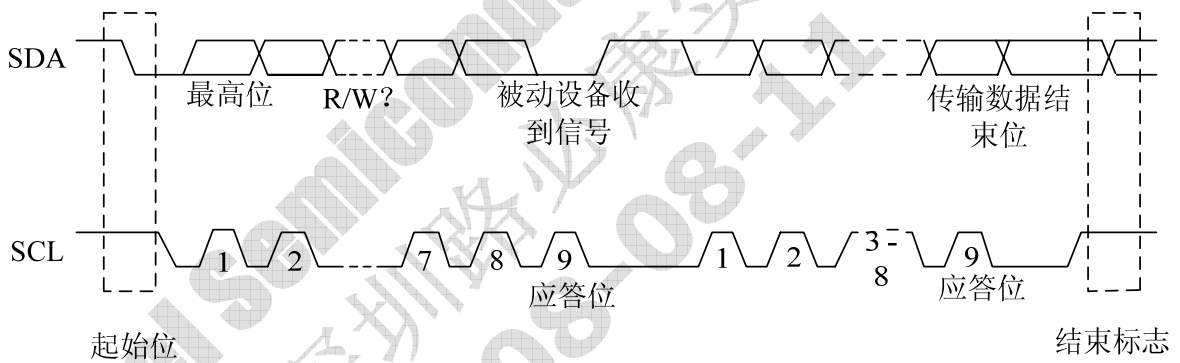
数字接口

电源控制



管脚 PDN 为供电控制管脚。高有效。
管脚 RST 为芯片重启管脚。高有效。

I2C 兼容接口



AS6300 地址, 2 位

S 开始 **P** 停止 **A** 确认

寄存器表

地址	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0		
0x0	SYS<5:0>						预留											
0x1	预留				RF<8:0>								SYS<8:6>					
0x2	预留																	
0x3	预留				SYS_PLL_SB<4:0>						SYS_PLL_PB<4:0>				预留			
0x4	预留																	
0x5	RFPLL_SB<0>	RFPLL_PB<7:0>						预留										
0x6	预留												RFPLL_SB<3:1>					
0x7	预留																	
0x8	预留																	
0x9	预留					PDPA	预留					PC<3:0>						
0xA	预留												POWC<3:0>					
0xB	预留														PILOT<1:0>			
0xC	RDSAMP<1:0>	预留	ENSP	TIME<1:0>		预留	预留	ENRDS	预留	EMP	MUTE	ST	预留	IF<1:0>				
0xD	预留												GAIN<2:0>					
0xE	预留																	
0xF	预留																	
0x10	RDS1<15:0>																	
0x11	RDS2<15:0>																	
0x12	RDS3<15:0>																	
0x13	RDS4<15:0>																	

寄存器描述

寄存器地址	标识/默认值	寄存器描述
0x1<2:0>, 0x0<15:10> 0x1<2> 对应 SYS<8>	SYS<8:0> 000001011	系统锁相环的外部参考时钟设置位 系统锁相环的内部时钟为 1MHz, Sys<8:0>的值应按如下原则设置: Sys<8:0> = (外部参考时钟/ 1MHz) - 1 如: 当外部参考时钟为 12MHz, Sys<8:0>应该设置为 00001011 ⁽¹⁾ .
0x1<11:3>	RF<8:0> 000111011	射频锁相环的外部参考时钟设置位 射频锁相环的内部时钟为 0.2MHz, Rf<8:0>的值应按如下原则设置: Rf<8:0> = (外部参考时钟/ 0.2MHz) - 1 如: 当外部参考时钟为 12MHz, Rf<8:0> 应该设置为 000111011 ⁽¹⁾ .
0x3<6:2>	SYS_PLL_PB<4:0>, 10001	系统锁相环分频器的 P 计数器值
0x3<11:7>	SYS_PLL_SB<4:0>, 00011	系统锁相环分频器的 S 计数器值 P 计数器值和 S 计数器值决定了系统锁 相环的分频比, 且系统锁相环的工作频 率固定为 57MHz。 当系统锁相环的内部参考时钟为 1MHz 时, 分频比 N 为 57。(N=系统锁相环 的工作频率/系统锁相环内部时钟) P 和 S 的值应由如下公式设定: S<P; N=3*(P+1)+S 因此, 当 N=57 时, P=17, S=3。因此设 置 SYS_PLL_PB<4:0>=10001, SYS_PLL_SB<4:0>=00011
0x5<14:7>	RFPLL_PB<7:0>, 00111001	射频锁相环分频器的 P 计数器值
0x6<2:0>, 0x5<15> 0x5<15> 对应 RFPLL_SB<0>	RFPLL_SB<3:0>, 1101	射频锁相环分频器的 S 计数器值 P 计数器值和 S 计数器值决定了射频锁 相环的分频比, 且射频锁相环的工作时 钟范围为 140MHz~240MHz。当射频锁 相环的参考时钟为 0.2MHz 时, 分频比 的范围应在 700~1200。(N = 140MHz~240MHz /射频锁相环内部时 钟) P 和 S 的值应由如下公式设定: FreqRF=(FreqPLL/2)-0.2MHz; N=FreqPLL/0.2MHz; N=15*(P+1)+S; S<P;

		<p>FreqPLL：射频锁相环工作频率； FreqRF：发射频率</p> <p>例如： 我们需要 88.1MHz 的 FreqRF，那么射频锁相环的工作频率应为： FreqPLL=(88.1+0.2)*2=176.6(MHz) N=176.6/0.2=883 883=15*(57+1)+13 P=57, S=13 因此设置 RFPLL_PB<7:0>=00111001, RFPLL_SB<3:0>=1101</p>
0x9<3:0>	PC<3:0>, 0110	<p>功率放大器的电流控制参数设置</p> <p>0000: 1.5mA 0001: 1.9mA 0010: 2.4mA 0011: 3mA 0100: 3.7mA 0101: 4.4mA 0110: 6mA 0111: 8mA</p>
0x9<10>	PDPA, 0	<p>1: 关闭 PA，使芯片无射频信号输出 0: 开启 PA</p>
0xA<3:0>	POWC<3:0>, 1000	<p>当 PC<3:0>=0110 时的输出功率控制</p> <p>0000: -9.2dBm 0001: -5.8dBm 0010: -3.5dBm 0011: -1.2dBm 0100: 0dBm 0101: 1.1dBm 0110: 2.2dBm 0111: 3.2dBm 1000: 4.3dBm 1001: 5dBm 1010: 5.6dBm 1011: 6.3dBm 1100: 6.9dBm 1101: 7.5dBm 1110: 8dBm 1111: 8.6dBm</p>
0xB<1:0>	PILOT<1:0> 11	<p>PILOT<1:0>值的设定可改变导频调制度</p> <p>10: 6%, 11: 9%, 00: 12%, 01: 15%</p>
0xC<1:0>	IF<1:0> 11	<p>设定芯片基带中频</p> <p>10: 0Hz,</p>

		11: 200KHz, 00: 304KHz, 01: 400KHz
0xC<3>	ST, 0	1:单声道, 0: 立体声
0xC<4>	MUTE, 0	1: 静音, 0: 非静音
0xC<5>	EMP, 0	用于设定预加重时间常数 0: 50us, 1: 75us
0xC<7>	ENRDS, 1	1: 取消 RDS 功能, 0: 开启 RDS 功能
0xC<11:10>	TIME<1:0>, 00	设定进入 SLEEP 模式的时间 00: 30S 01: 60S 11: 15S
0xC<12>	ENSP, 1	1: 取消 SLEEP 功能, 0: 开启 SLEEP 功能 当 LCH 和 RCH 无信号输入超过 30 秒, 芯片会自动进入 SLEEP 模式, 待机电流 0.1mA, 当重新有信号输入时, 芯片会自动重新启动, 并在原先的 RF 频率上发射, 不用重新输入 I2C。
0xC<15:14>	RDSAMP, 00	00: 2.67%; 01: 5.34%; 10: 10.68%; 11: 1.345%
0xD<2:0>	GAIN<2:0>, 001	音频输入放大器的增益控制 000: -6dB, 001: 0dB, 010: 6dB, 100: 12dB
0x10<15:0>	RDS1<15:0>, 0000000000000000	RDS block1
0x11<15:0>	RDS2<15:0>, 0000000000000000	RDS block2
0x12<15:0>	RDS3<15:0>, 0000000000000000	RDS block3
0x13<15:0>	RDS4<15:0>, 0000000000000000	RDS block4

(1): 实际的分频比为设置值+1。

寄存器缺省值

芯片上电后，请将下面的缺省值输入相应的寄存器

寄存器地址	缺省值
0x0	16'h2E00
0x1	16'h01D8
0x2	16'h27D3
0x3	16'h01C5
0x4	16'h4E03
0x5	16'h9CA0
0x6	16'h8806
0x7	16'h592C
0x8	16'h0881
0x9	16'h0246
0xA	16'h0068
0xB	16'h4018
0xC	16'h1083
0xD	16'h0601
0xE	16'hE6DB
0xF	16'h0003
0x10	16'h0000
0x11	16'h0000
0x12	16'h0000
0x13	16'h0000

输入寄存器默认值后，芯片将会输出 88.1MHz 的信号。

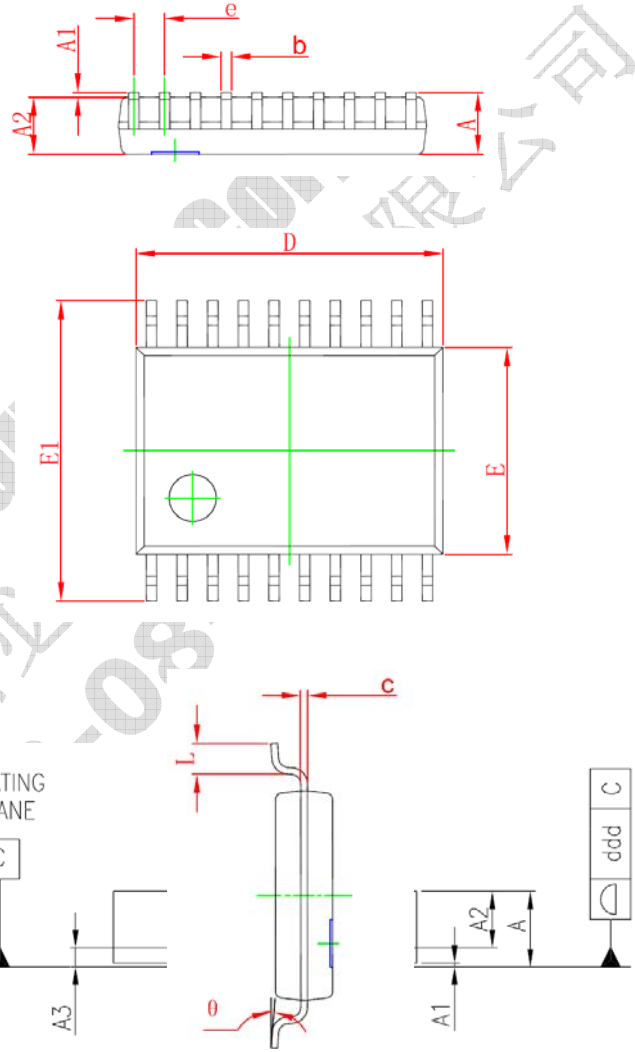
同时关闭 SLEEP 功能，关闭 RDS 输出。

芯片默认值支持 12MHz 的晶体，0.1MHz 调频精度。

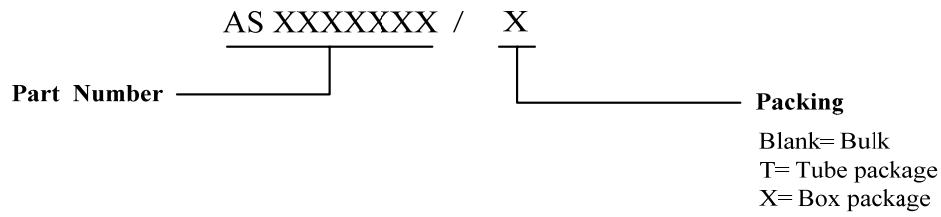
封装尺寸参数

TSSOP-20

DIM.	厘米		
	最小值	典型值	最大值
A	-	-	1.450
A1	0.050	-	0.200
A2	0.900	-	1.000
b	0.200	-	0.310
c	0.090	-	0.200
D	6.300	-	6.700
E	4.300	-	4.500
E1	6.200	-	6.600
e	0.65BSC		
L	0.450	-	0.750
θ	0°	-	8°



产品型号及订购信息



产品型号	封装形式	包装	最小包装 (片)
AS6300S5/T	TSSOP	Tube	46
AS6300S5/X	TSSOP	Box	4,600

联系方式

捷顶微电子（上海）有限公司

上海市张江高科技园区碧波路 328 号 B 座三楼

电话: +86 (21) 5027 0501

传真: +86 (21) 5027 0938

邮编: 201203

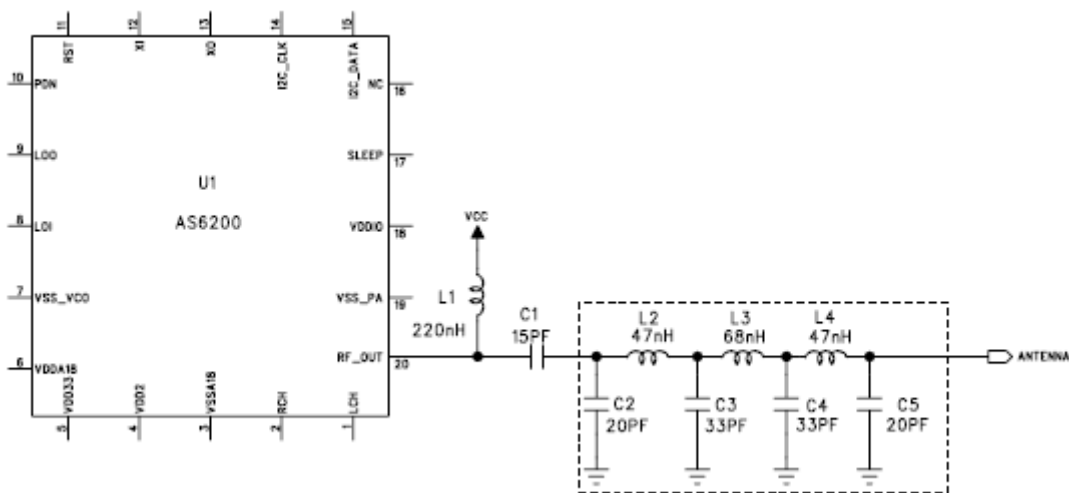
e-mail: sales@accelsemi.com

网站: <http://www.accelsemi.com>

附录

AS6300 应用指南

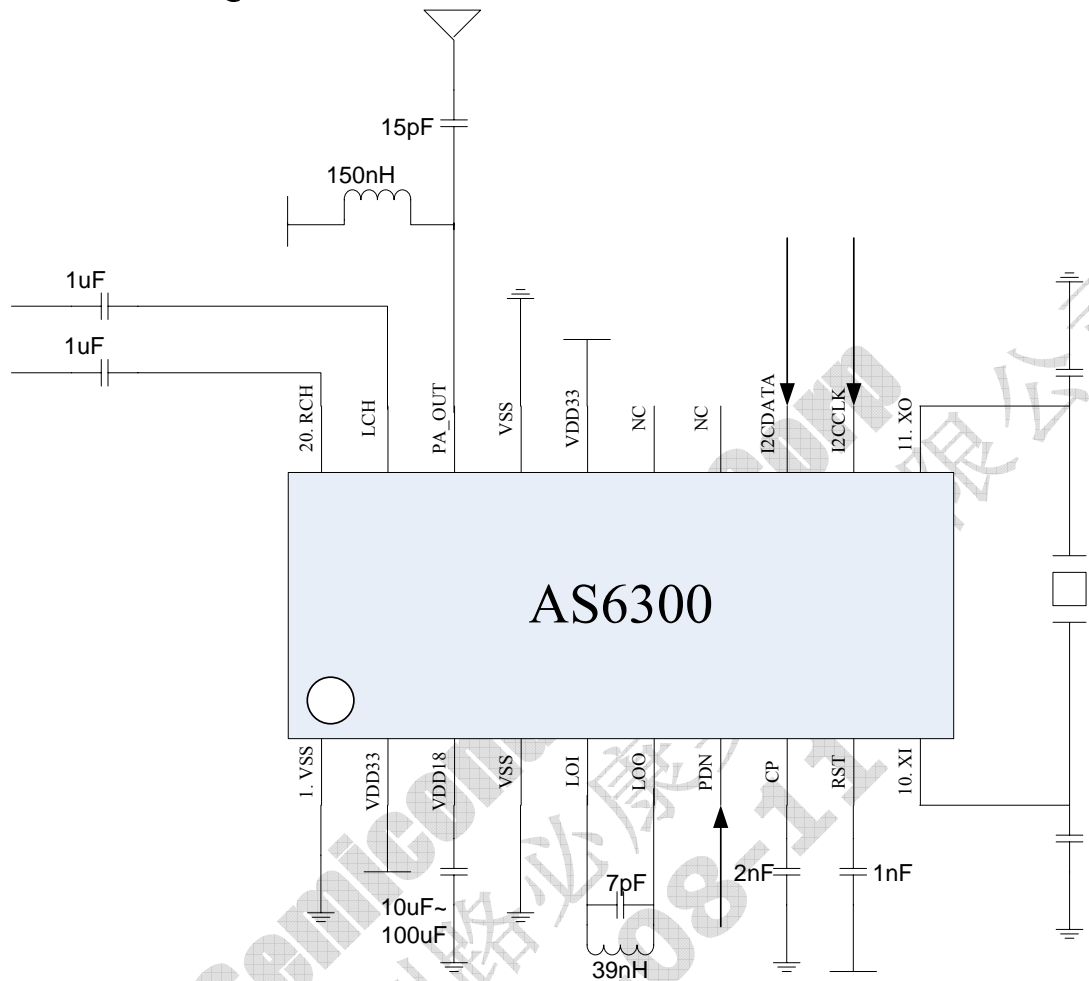
1. 当与 GPS 共同使用时, AS6200 和 AS6300 的高频谐波有可能会干扰到 GPS 的接收信号灵敏度, 这可以通过在 PA 输出加上低通滤波器来解决。



上图虚线框内是增加的 LPF

由于 AS6200 和 AS6300 发射谐波在 GPS 频带内偏大, 在 RF_OUT 和天线之间增加 LPF 来抑制谐波的幅度, 消除对 GPS 接收的干扰。

2. 对于电感 Q 值和感值的选择。



AS6300 用到两个电感，一个是 VCO 使用的电感，即 39nH，它的 Q 值要求是：在 200MHz 时， $Q > 20$ ，市面上大部分 MLCC 电感都可以满足要求。感值和电容值共同决定了调频范围，经测试 39nH 和 7pF 可以覆盖 80MHz 到 120MHz 的范围，这样保证了在感值和容值有偏差条件下，也能满足 87MHz~108MHz 的要求。

另一个是 PA 用的电感，即 150nH，这里应使用低 Q 电感，保证在 87MHz~108MHz 区间内，输出功率一致，市面上的 MLCC 电感都可以满足要求。

3. 关于 SLEEP 功能的应用问题

AS6300 提供 SLEEP 模式，即当芯片无音乐信号输入一定时间后，自动进入 SLEEP 模式，此时待机电流很小，为 0.1mA。

进入 SLEEP 模式后，只要音乐信号重新输入，芯片马上恢复到正常状态，并且保持在睡眠前的设置状态，不用重新编写寄存器。

进入睡眠的时间间隔可以用 TIME<1:0>进行编程 00: 30 秒，01: 60 秒
11: 15 秒，默认为 30 秒。

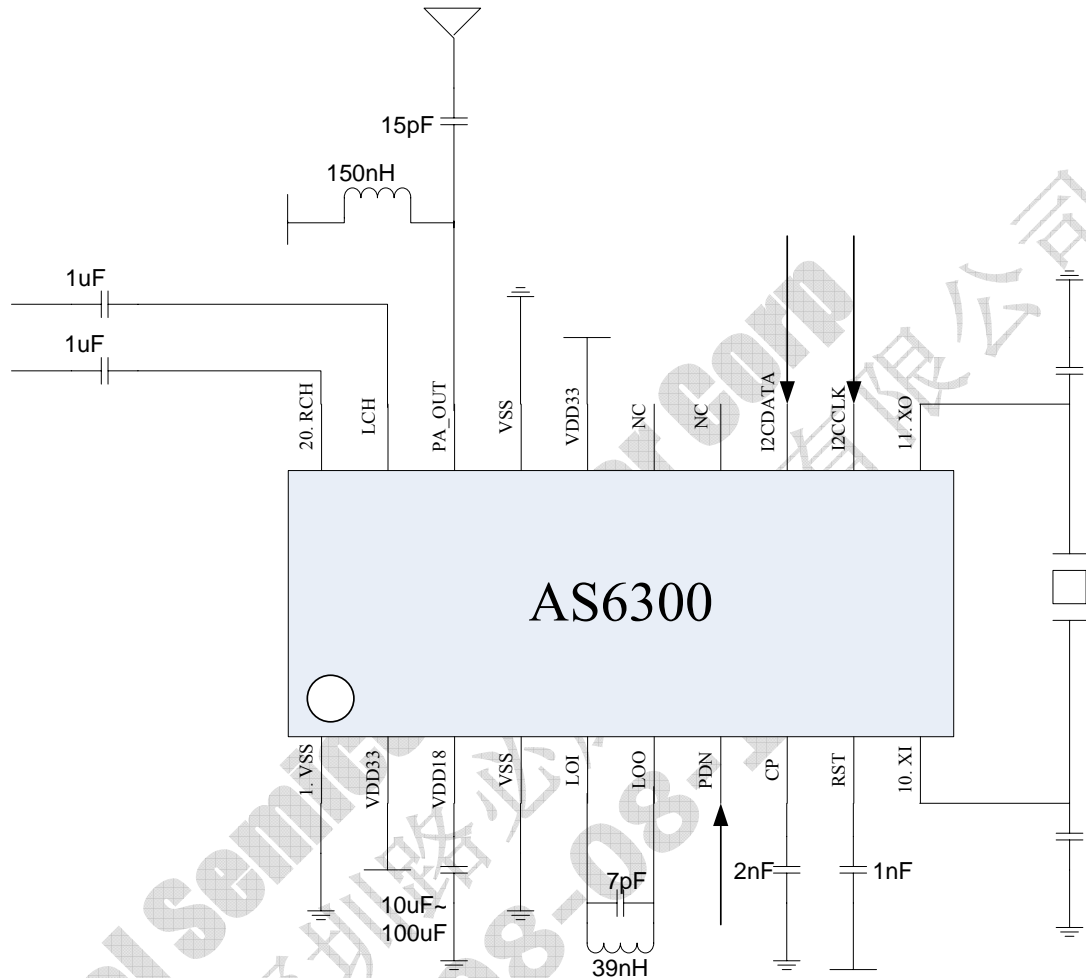
芯片默认是关闭 SLEEP 功能的，如果想使能 SLEEP 功能，需要将寄存器 ENSP 变为 0。

注意，当芯片进入 SLEEP 以后，I2C 将无法控制芯片。

Accel Semiconductor Corp.
Release to 深圳路必康实业有限公司
2008-08-11

4. AS6300 的频率锁定范围

AS6300 可以覆盖的频率范围远不止 76MHz~108MHz，应用中完全可以通过修改外围的电容电感值来让 AS6300 锁定其他的频率。



应用中请注意，PA 的输出频率为 VCO 锁定的频率减 0.2MHz。而 VCO 的频率范围主要由电感电容值决定，即图中的 L: 39nH 和 C: 7pF，此外芯片内部还集成了 1pF~16pF 的可变电容阵列，所以 VCO 的频率覆盖可由下式计算得出。

最高频率： $F_{vco} \times 6.28 = 1 / \sqrt{L * (C + 1pF)}$

最低频率： $F_{vco} \times 6.28 = 1 / \sqrt{L * (C + 16pF)}$

例如：当 L=20nH, C=3pF 的时候，VCO 的频率覆盖范围约为 300MHz~570MHz。

测试 PA 的输出频率范围约为 150MHz~285MHz。

以上为估算值，在实际使用中要考虑到 PCB 板上的寄生电容，以实测为准。

注意：设计中要注意电感的 Q 值，如果 VCO 不起振，导致 PA 无输出，要换用高 Q 电感。

经测试：VCO 可以覆盖 40MHz 到 800MHz 的范围，即 PA 可以输出 20MHz~400MHz，在实际使用中，要调整 PA 的匹配电感，保证最大功率输出。

5. 将 AS6300 作为频率综合器使用

AS6300 除了可以作为 FM 发射器使用外，还可以作为带射频功放的频率综合器使用。

首先，修改寄存器 IF<1:0>，从 11->10，和 MUTE，0->1，这样 AS6300 的管脚 PA_OUT 将仅输出一个固定的 RF 信号，频率为 VCO 震荡频率的一半。然后根据前面描述的 VCO 锁定范围值，来调整 PA_OUT 的输出频率，达到合适的值，这样可以为其他 RF 的系统提供稳定的参考时钟或者本振信号。

6. RDS 的使用问题

AS6300 具有发射 RDS 数据的功能。

BLOCK1	CIC	BLOCK2	CIC	BLOCK3	CIC	BLOCK4	CIC
--------	-----	--------	-----	--------	-----	--------	-----

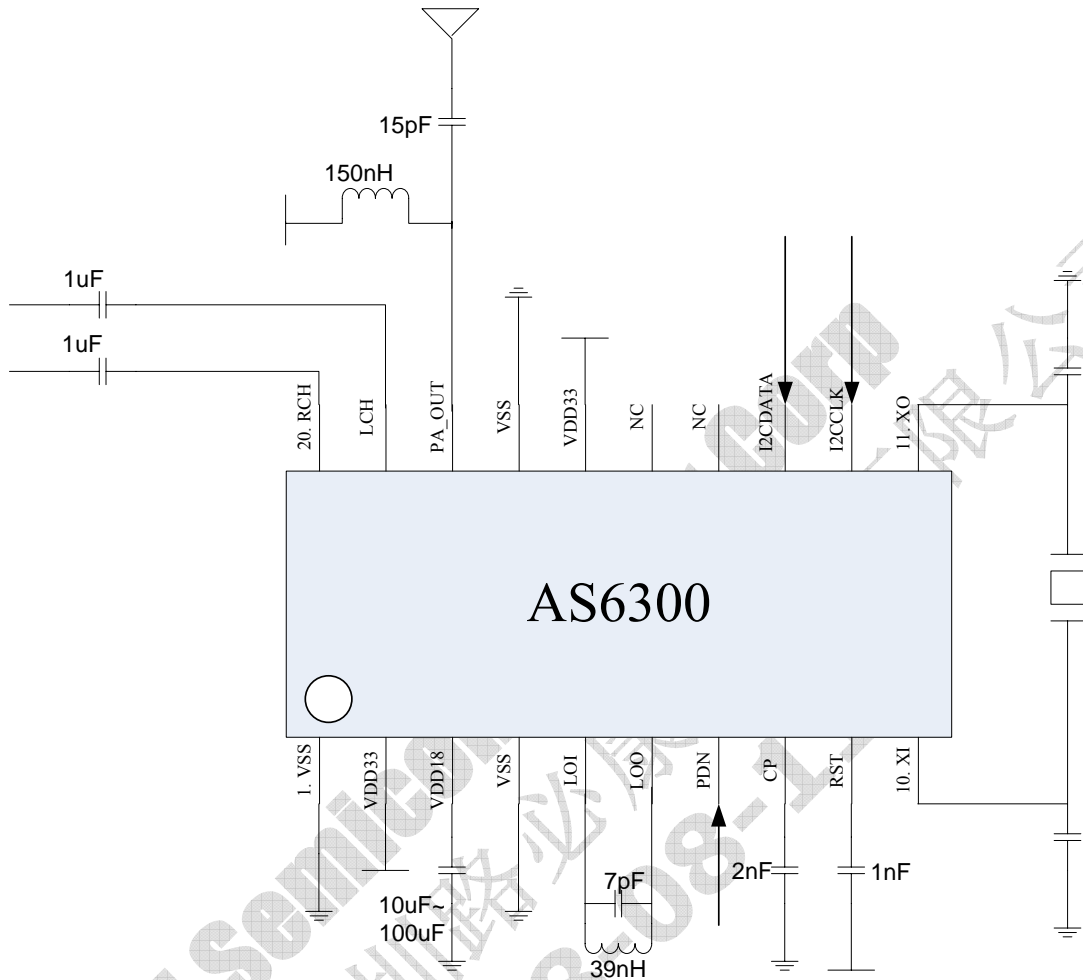
如上图所示，每个 RDS 包由 104 个 bits 组成，分为 4 个 blocks。每个 block 16bits，后面跟随 10bits CIC 纠错码。

AS6300 内部提供 64bits 的存储空间，即 RDS1, RDS2, RDS3, RDS4, 分别对应 BLOCK1, BLOCK2, BLOCK3, BLOCK4。只要将数据通过 I2C 放入相应的寄存器，AS6300 就会自动加上 CIC 编码，并且不停的循环发送数据。在发送过程中，客户也可以修改寄存器中的值。

RDS 可以用来发送歌曲的名字，作者，歌词等文字信息，但 AS6300 不提供相应的数据解释功能，这方面的工作必须由客户和主控芯片自己完成，AS6300 仅提供数据发送服务。

芯片默认是关闭 RDS 功能的，可以通过寄存器 ENRDS 来开启 RDS 功能。

7. 发射频率偏差的问题



有些客户在使用中会发生频率偏差的问题。例如，当锁定频率设定为 87.5MHz 时，发现 87.55MHz 时收听效果更好，这是由于晶振的误差造成的。

晶体两端电容请根据具体晶体的要求设计

当频率偏高时，加大晶体两端电容。

当频率偏低时，减小晶体两端电容。

8. 使用 7.6MHz 晶振的寄存器设置

SYSPLL固定为57MHz，当我们选择7.6MHz的晶振时，SYS PLL内部参考时钟应改为 0.95MHz

$$\text{SYS} = (\text{外部参考时钟} / 1\text{MHz}) - 1$$

$$\text{公式改为} \text{SYS} = (\text{外部参考时钟} / 0.95\text{MHz}) - 1 = (7.6\text{MHz} / 0.95\text{MHz}) - 1 = 7$$

$$\text{RF} = (\text{外部参考时钟} / 0.2\text{MHz}) - 1 = (7.6\text{MHz} / 0.2\text{MHz}) - 1 = 37$$

$$\text{N} = 57\text{MHz} / 0.95\text{MHz} = 60$$

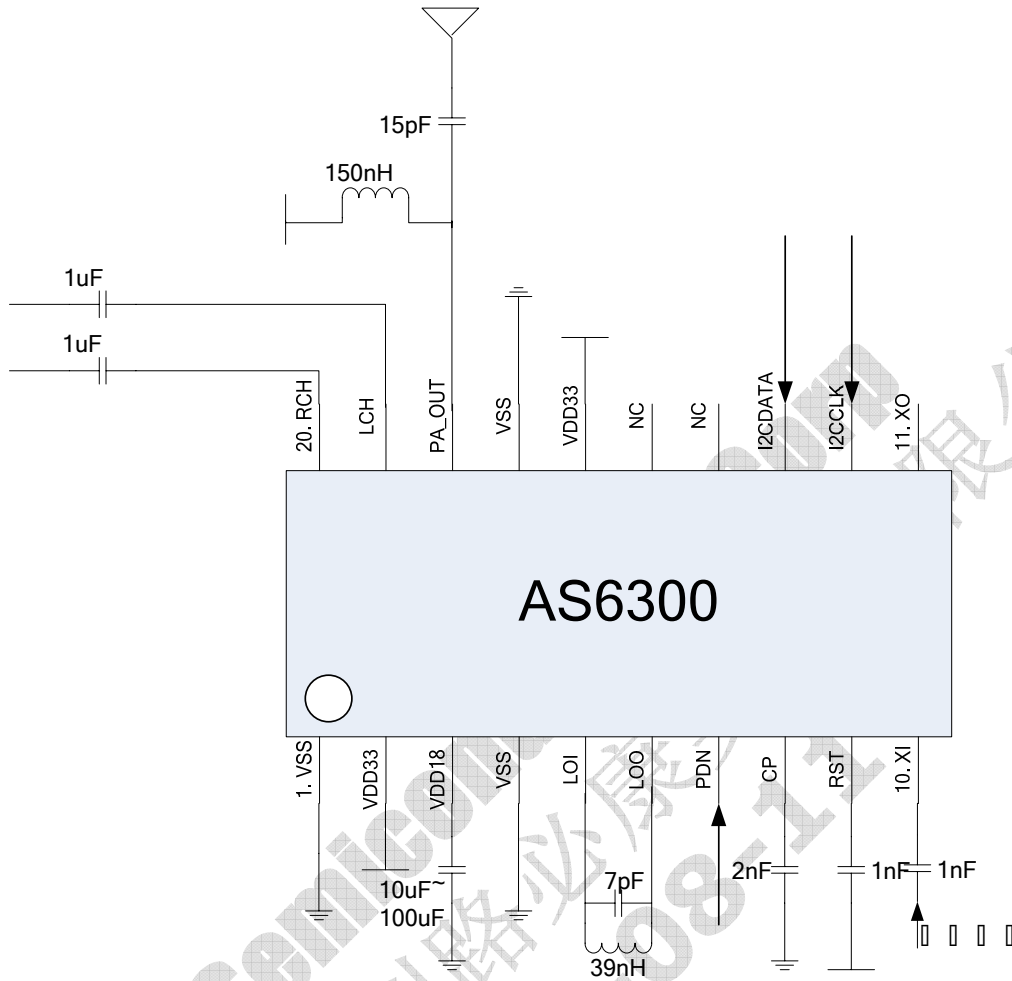
$$\text{根据} \text{S} < \text{P}; \text{N} = 3 * (\text{P} + 1) + \text{S}$$

$$\text{得到} \text{P} = 19, \text{S} = 0$$

因此按如下修改寄存器值：

地址	参数名称	参数设置值
0x1<2:0>, 0x0<15:10>	SYS<8:0>	00000111
0x1<11:3>	RF<8:0>	00100101
0x3<6:2>	SYS_PLL_PB<4:0>	10011
0x3<11:7>	SYS_PLL_SB<4:0>	00000

9. 关于使用外部参考时钟输入的问题



AS6300 也可以接受外围参考时钟输入，如上图，在 XI 端加上 1nF 的耦合电容，然后 XO 脚悬空即可。
内部寄存器设置和连接晶体时一样即可。

10. 如何实现 50KHz 频率步长

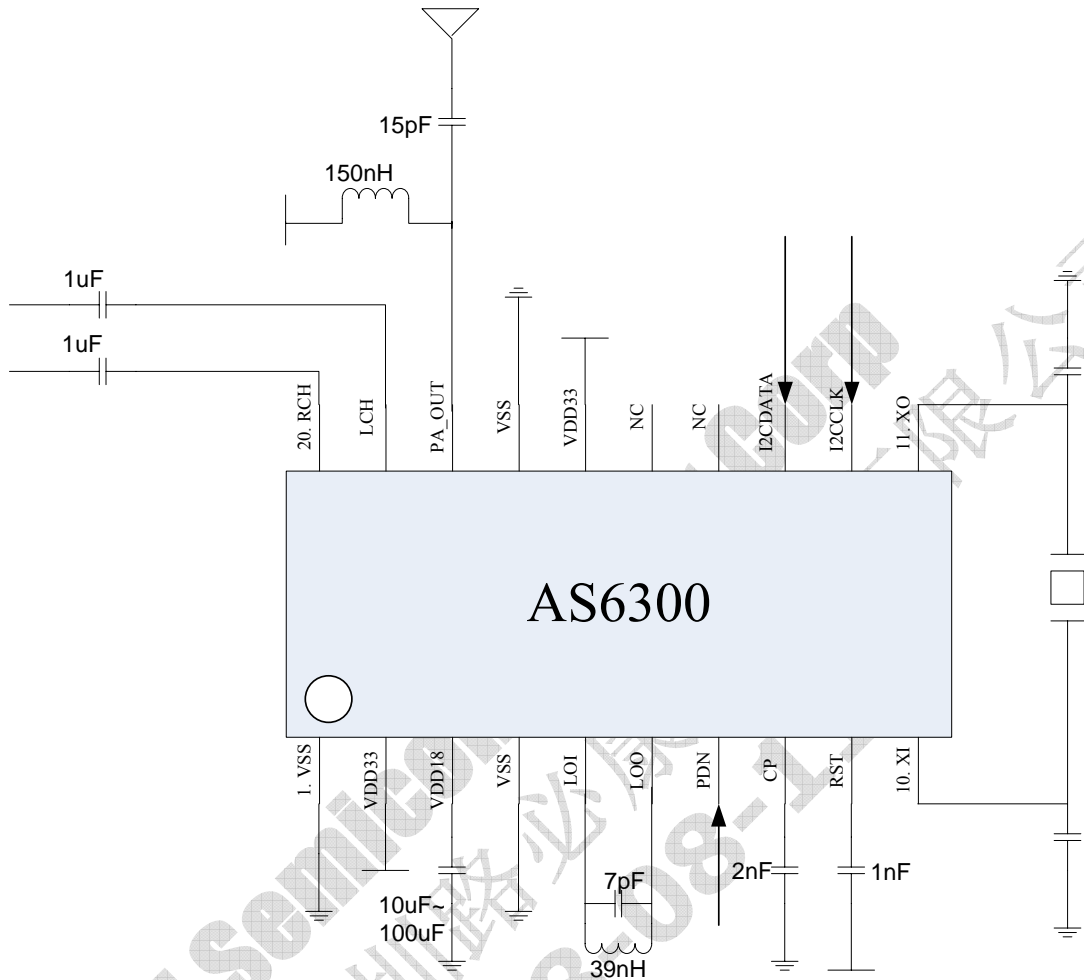
AS6300 不仅可以 100KHz 频率步长，也可以实现 50KHz 频率步长。设计方法如下：

以 12MHz 晶体为例：

寄存器地址	标识/默认值	寄存器描述
0x1<11:3>	RF<8:0> 000111011	射频锁相环的外部参考时钟设置位 射频锁相环的内部时钟为 0.1MHz， Rf<8:0>的值应按如下原则设置： $Rf<8:0> = (\text{外部参考时钟} / 0.1\text{MHz}) - 1$ 再转化为 2 进制数。 如：当外部参考时钟为 12MHz, Rf<8:0> 应该设置为 001110111.
0x5<14:7>	RFPLL_PB<7:0>, 00111001	射频锁相环分频器的 P 计数器值
0x6<2:0>, 0x5<15> 0x5<15> 对应 RFPLL_SB<0>	RFPLL_SB<3:0>, 1101	射频锁相环分频器的 S 计数器值 P 计数器值和 S 计数器值决定了射频锁 相环的分频比，且射频锁相环的工作时 钟范围为 140MHz~240MHz。当射频锁 相环的参考时钟为 0.1MHz 时，分频比 的范围应在 1400~2400。(N = 140MHz~240MHz / 射频锁相环内部时 钟) P 和 S 的值应由如下公式设定： $Freq_{RF} = (Freq_{PLL} / 2) - 0.2\text{MHz}$; $N = Freq_{PLL} / 0.1\text{MHz}$; $N = 15 * (P + 1) + S$; $S < P$; Freq _{PLL} ：射频锁相环工作频率； Freq _{RF} ：发射频率 例如： 我们需要 88.1MHz 的 Freq _{RF} ，那么射 频锁相环的工作频率应为： $Freq_{PLL} = (88.1 + 0.2) * 2 = 176.6(\text{MHz})$ $N = 176.6 / 0.1 = 1766$ $1766 = 15 * (116 + 1) + 11$ $P = 116, S = 11$ 将 P 和 S 转为 2 进制数 因此设置 RFPLL_PB<7:0>=01110100 RFPLL_SB<3:0>=1011

其他寄存器设置不变。

11. 关于 LDO 的滤波电容



如图所示，AS6300 有内置的 LDO，将 VDD33 上的电压转换为 2V，VDD18 上的电容为 LDO 的滤波电容。这个电容的大小和 AS6300 的底噪有关，如果芯片面积允许，建议越大越好。