



## 描述

ATD8812为打印机、扫描仪和其它机电一体化应用提供一种集成的电机驱动方案。ATD8812有两路H桥驱动器，最大驱动输出 $33V \pm 2.2A$ ，可驱动两个直流有刷电机，或者一个双极步进电机。双极步进电机可以以整步、2细分、4细分运行，或者用软件实现高细分。

ATD8812的每一个H桥的功率输出级由N型功率MOSFET组成，叫作H桥驱动器。每个桥包含整流电路和限流电路。器件采用工业标准的并行数字控制接口，且衰减模式可编程。

内部关断功能包含过流保护，短路保护，欠压锁定保护和过温保护，并提供一个故障检测输出管脚。

ATD8812提供一种带有裸露焊盘的ETSSOP28封装，能有效改善散热性能，且是无铅产品，满足环保要求。

## 应用

- POS 打印机
- 安防摄像机
- 办公自动化设备
- 游戏机
- 机器人

## 型号选择

订货型号	封装	包装信息
ATD8812TPN	ETSSOP28	编带，3000颗/盘

## 特点

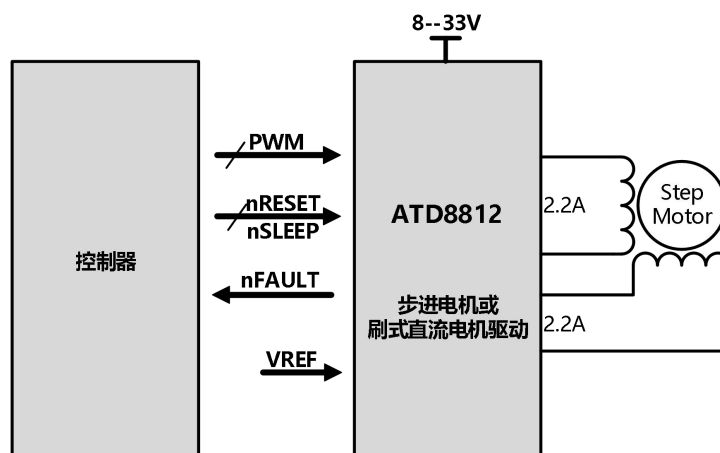
- 双通道H桥电机驱动器
- 驱动两个直流有刷电机或者一个步进电机
- 低RDS(ON)电阻， $500m\Omega$  (HS+LS)
- 2.2A驱动输出
- 宽电压供电，8V-33V
- 2 bits 电流控制，提供4个电流台阶
- 工业标准并行数字控制接口
- PWM绕组电流调节和限制
- 内部3.3V参考电压输出
- 过温关断电路
- 短路保护
- 欠压锁定保护

## 封装形式



ETSSOP28

## 典型应用原理图





## 版本更新记录

日期	版本	内容
2021.06	V1.0	初始版本
2021.07	V1.1	修正芯片最高工作电压和极限电压





## 电路工作极限 at Ta = 25°C

参数	符号	条件	范围	单位
功率电源	VM		-0.3 – 36	V
输出电流	I <sub>OUT</sub>	散热条件良好	±2.2	A
逻辑输入电压	V <sub>IN</sub>		-0.5 to 7	V
参考电平输入	V <sub>REF</sub>		-0.3 to 2.75	V
Sense 电压	V <sub>SENSE</sub>		-0.3 to 0.55	V
工作温度	T <sub>A</sub>		-40 to 85	°C
最大结温	T <sub>J(max)</sub>		150	°C
储藏温度	T <sub>stg</sub>		-55 to 150	°C

## 热阻特性 at Ta = 25°C

热计量	ETSSOP	单位
	28PINS	
θ <sub>JA</sub> - 硅核到环境的热阻系数(*)	40	°C/W

(\*) 自然对流条件下硅核到环境的热阻系数是通过在 JESD51-7 中所指定的 JEDEC 标准高 K 值电路板上进行实际测试获得，环境条件如 JESD51-2a 中所述。

## 推荐工作条件 at Ta = 25°C

参数	符号	最小	典型	最大	单位
功率电源 <sup>(1)</sup>	VM	8	-	33	V
逻辑输入电压	V <sub>IN</sub>	0	-	5.25	V
连续输出电流 <sup>(2)</sup>	I <sub>OUT</sub>	0	-	1.6	A
参考电压 <sup>(3)</sup>	V <sub>REF</sub>	1	-	2.5	V

- (1) 所有VM管脚必须连接到同一个供电电源。
- (2) 芯片大电流工作时，需做好芯片散热。
- (3) 当 VREF 上的电压为 0V 至 1V 之间时，其工作精度是无法保证的。



## 推荐外围设置和注意事项

## 1、 DECAY：衰减模式选择。

DECAY	衰减模式
L	慢衰减
悬空	混合衰减
H	快衰减

建议 DECAY 脚悬空，选择混合衰减使用。

## 2、 V3P3 电容：0.1~1uF/10V CP1 与 CP2 之间电容：0.01uF/16V

3、  $R_{SENSE}$  电阻，根据  $V_{REF}$  和目标电流合理设置

$$I_{Trip_{MAX}} = V_{REF} / (5 \times R_S)$$

根据目标电流，合理选择  $R_{SENSE}$  电阻和  $V_{REF}$  参考电压，使得  $V_{SENSE} = I_{MAX} \times R_{SENSE}$  在 0.2V~0.5V 之

间，然后根据  $V_{REF} = 5 \times V_{SENSE}$  选择参考电压输入。

## 4、 上电时序和逻辑控制说明

VM 上电时，注意保证 nSLEEP 管脚输入置低，待上电完成以后等待 500ms 时间将 nSLEEP 管脚置高，等待 10ms，V3P3 电压稳定以后芯片进入正常工作状态，此时可监控 nFAULT 管脚输出状态，nRESET 管脚可连接 V3P3 管脚上电复位，对应逻辑控制如下所示：

控制信号	H	L
nSLEEP	正常工作	休眠
nRESET	正常工作	复位
xENBL	正常工作	输出关闭



电气特性 at Ta = 25°C, VM= 24 V

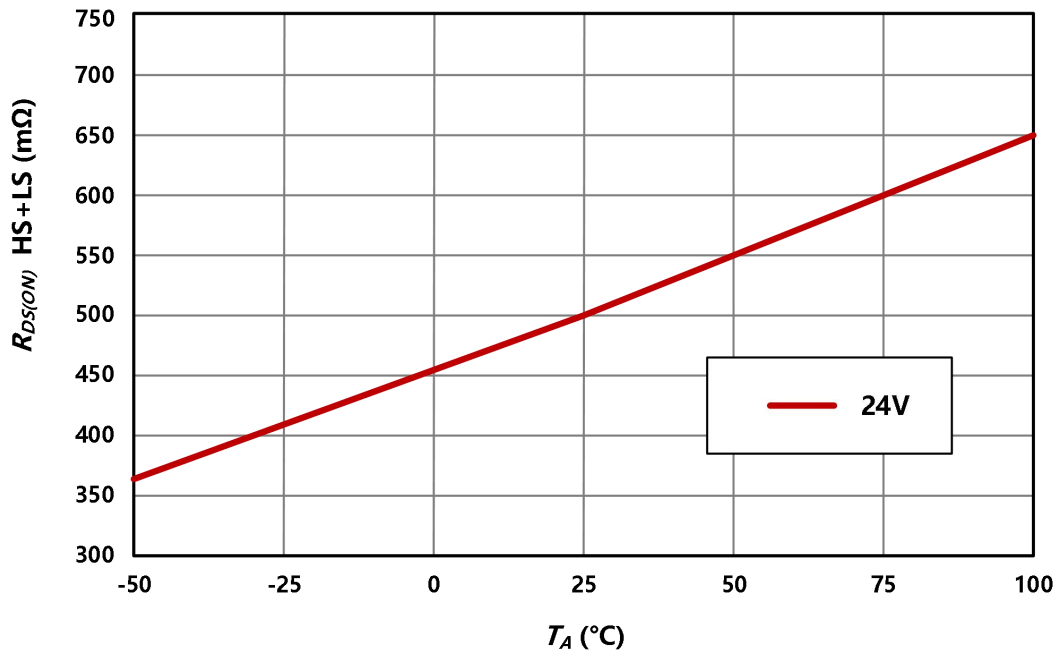
参数		测试条件	最小	典型	最大	单位
<b>电源供电</b>						
I <sub>VM</sub>	VM 静态工作电流	f <sub>PWM</sub> < 50 kHz		7	10	mA
I <sub>VMQ</sub>	VM 休眠电流	nSLEEP = L		3	20	uA
V <sub>UVLO</sub>	VM 欠压锁定值	VM 上升		7.2	7.5	V
V <sub>HYS</sub>	VM 欠压迟滞			900		mV
V <sub>VCP-VM</sub>	电荷泵升值			5		V
<b>V3P3OUT 参考电平</b>						
V3P3	内部参考电平输出	I <sub>OUT</sub> =0 to 1mA	3	3.3	3.6	V
<b>逻辑输入</b>						
V <sub>IL</sub>	逻辑输入低电压	nSLEEP			0.7	V
		其他管脚			0.8	V
V <sub>IH</sub>	逻辑输入高电压	nSLEEP	2.2			V
		其他管脚	2			V
V <sub>HYS</sub>	逻辑输入迟滞	nSLEEP		0.8		V
		其他管脚		0.5		V
I <sub>IL</sub>	逻辑输入电流_低电平	V <sub>IN</sub> = 0	-20		20	uA
I <sub>IH</sub>	逻辑输入电流_高电平	V <sub>IN</sub> = 3.3 V		33	100	uA
R <sub>PD</sub>	输入内部下拉电阻			100		kΩ
t <sub>DEG1</sub>	输入防抖动延迟			450		ns
<b>nFAULT 输出（开漏输出）</b>						
V <sub>OL</sub>	输出低电平	I <sub>O</sub> = 5 mA			0.5	V
I <sub>OH</sub>	输出高电平漏电流	V <sub>O</sub> = 3.3 V			1	uA
<b>DECAY 输入</b>						
V <sub>IL</sub>	输入低电平阈值		0		0.6	V
V <sub>IH</sub>	输入高电平阈值		2.1			V
I <sub>IN</sub>	输入电流		-300		300	uA
<b>H 桥 FETS</b>						



R <sub>DS(ON)</sub>	高侧 FET 导通电阻	I <sub>O</sub> = 1A, T <sub>J</sub> = 25°C		240		mΩ
		I <sub>O</sub> = 1A, T <sub>J</sub> = 85°C		300		
	低侧 FET 导通电阻	I <sub>O</sub> = 1A, T <sub>J</sub> = 25°C		260		
		I <sub>O</sub> = 1A, T <sub>J</sub> = 85°C		320		
I <sub>OFF</sub>	输出关断漏电流		-1		1	uA
<b>电机驱动</b>						
f <sub>PWM</sub>	电流控制 PWM 频率	内部 PWM 频率		50		kHz
t <sub>R</sub>	上升时间	VM = 24V, 22Ω to GND, 10% to 90%		30		ns
t <sub>F</sub>	下降时间	VM = 24V, 22Ω to VM, 10% to 90%		40		ns
t <sub>DEAD</sub>	死区时间			200		ns
<b>保护电路</b>						
I <sub>OCP</sub>	过流峰值		2.5	4.5	6.5	A
t <sub>DEG2</sub>	OCP 防抖动延时			1.8		us
t <sub>RETRY</sub>	过流重启周期			3.3		ms
t <sub>TSD</sub>	过温阈值	结温	150	155	170	°C
t <sub>HYS</sub>	过温迟滞			30		°C
<b>电流保护</b>						
I <sub>REF</sub>	xVREF 输入电流	xVREF = 2.5V	-3		3	uA
V <sub>TRIP</sub>	xISEN 峰值电压	xVREF = 2.5 V, 100% 电流设定	475	500	525	mV
		xVREF = 2.5 V, 71% 电流设定	330	355	380	
		xVREF = 2.5 V, 38% 电流设定	165	190	215	
A <sub>ISEN</sub>	ISEN 电流增益			5		V/V
t <sub>BLANK</sub>	消隐时间			2.2		us
<b>休眠模式</b>						
t <sub>WAKE</sub>	休眠唤醒时间	nSLEEP 拉高到 H 桥开启		100	200	us



### 典型工作特性曲线



\* 该图表通过特性数据进行生成



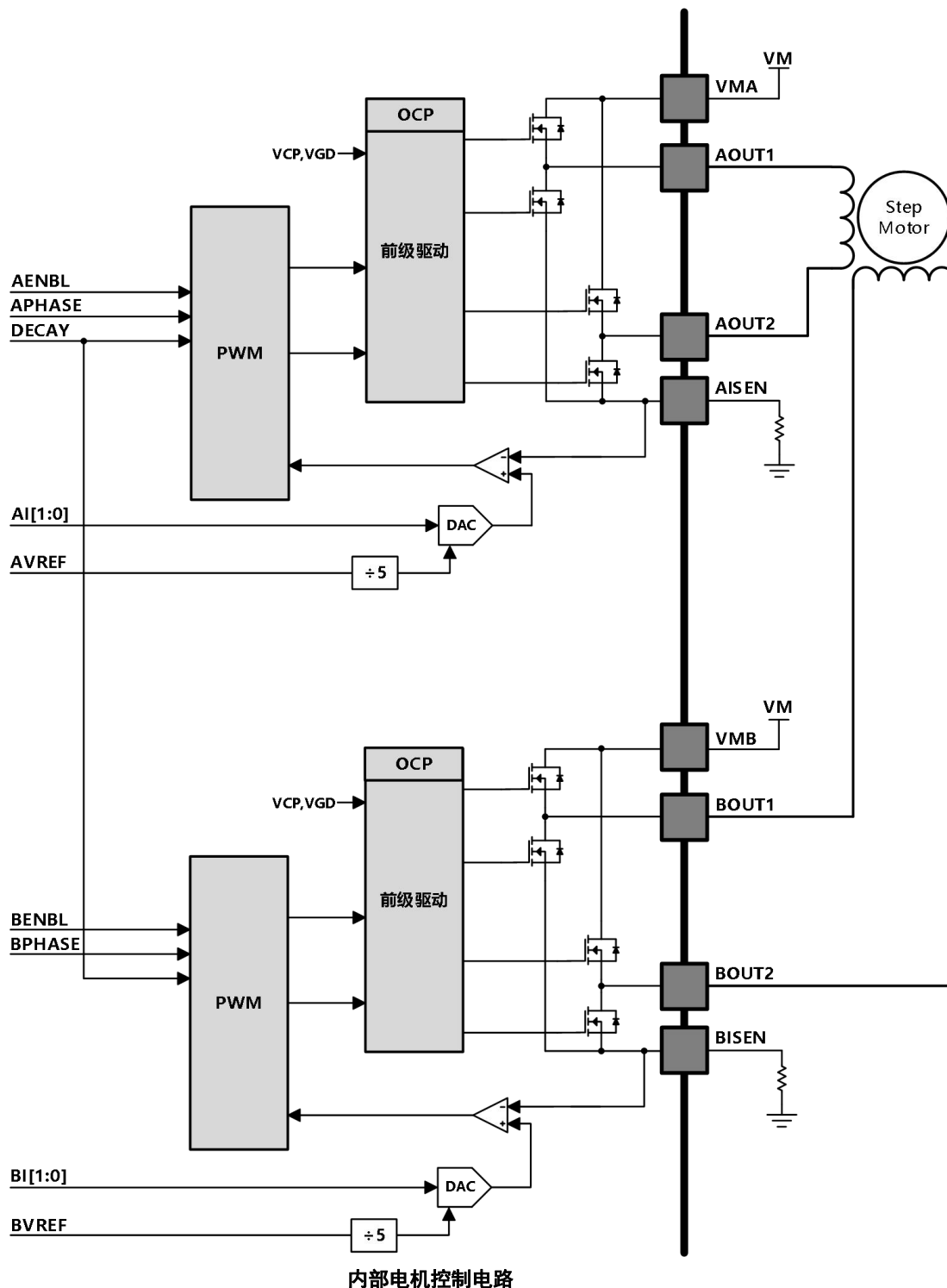


## 模块功能描述

ATD8812 为有刷直流电机或者步进电机提供一种集成的驱动方案。芯片内部集成双通道 H 桥和整流电路。ATD8812 的供电范围为 8~33V，并提供 2.2A 的峰值电流输出，通过简单的 PHS/EN 接口控制，衰减模式通过 DECAY 选择。ATD8812 还包含一个低功耗休眠模式，不驱动电机的时候节省功耗。

### PWM 电机驱动器

ATD8812 包含两路 H 桥驱动电路，使用 PWM 调节电流。下图显示电路的功能模块：



注：所有的 VM 管脚需连接在一起。



## H 桥控制逻辑

输入管脚 xPHASE 控制 H 桥的电流方向，xENBL 控制 H 桥的使能。下表显示了彼此间的逻辑关系。

xENBL	xPHASE	xOUT1	xOUT2
0	x	Z	Z
1	1	H	L
1	0	L	H

H 桥控制逻辑表

## 电流整流

流过电机线圈的电流是通过固定频率的 PWM 整流器或者电流斩波来调节的。在驱动直流电机时，整流器用于限制电机启动电流和堵转电流。在驱动步进电机时，整流功能始终存在，并且可以改变电流来做细分步进。

当一个 H 桥被使能，流过电机线圈的电流上升，上升速率由直流电压 VM 和电机线圈的电感值决定。当电流达到斩波阈值，输出 H 桥关断，电流衰减直到下一个 PWM 周期开始。注意，在 H 桥使能给电机线圈充电的那一刻，xISEN 管脚上的电压是被忽略的，经过一个固定延迟的消隐时间后，电流检测电路才起作用。这个消隐时间一般固定在 2.1us。

PWM 斩波电流是由比较器设定，xISEN 管脚外接的检流电阻上的电压乘以一个 5 倍因子和一个参考电压比较。参考电压通过 xVREF 管脚输入，可通过 2bits DAC 设置 100%、71%、38% 电流台阶以及 0 电流。以下为 100% 台阶斩波电流计算公式：

$$I_{CHOP} = xVREF / (5 \times R_{SX})$$

举例：假如使用了一个 0.5Ω 的电阻，参考电压为 2.5V，此时 100% 台阶斩波电流为 1.0A。

注意：假如不需要限流功能，xISEN 管脚需直接接地。

xI1、xI0 两个输入引脚控制 H 桥的电流台阶，对应关系如下表：

xI1	xI0	电流台阶
1	1	0
1	0	38%
0	1	71%
0	0	100%

注：当 xI1 和 xI0 都为 1 时，H 桥关闭，没有电流输出。

## 衰减模式

在 PWM 电流斩波期间，H 桥使能，流过电机线圈的电流达到 PWM 斩波电流阈值。电流路径在下图的示例 1 中描述。当 xENBL 管脚为高电平时，图中描述了电流的流向。

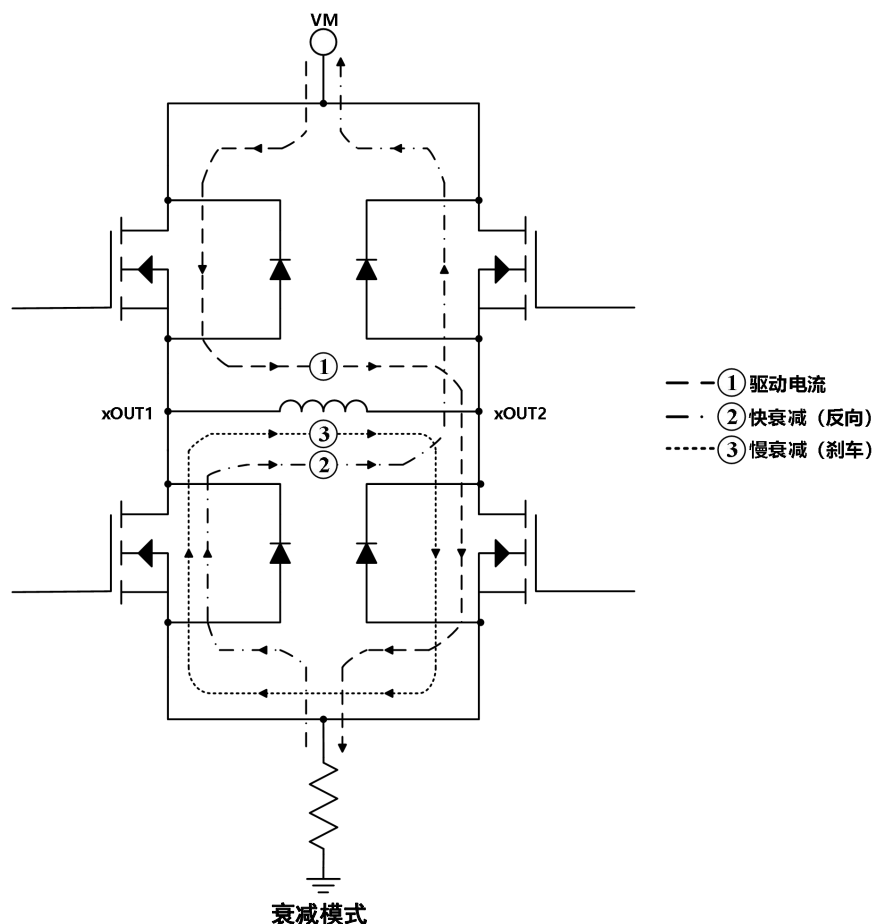
一旦达到 PWM 斩波电流阈值，H 桥可以工作在两种不同的状态，快衰减或者慢衰减。

在快衰减模式中，一旦达到 PWM 斩波电流阈值，H 桥反向导通，使得电机线圈电流反向。当线圈电流接近 0 时，H 桥关断，防止反向电流。快衰减电流路径在下图的示例 2 表示。

在慢衰减模式中，通过使能低侧的两个 FET，使得电机线圈电流续流，下图示例 3 表示了慢衰减的电流路径。

ATD8812 支持快衰、慢衰和混合衰减，由 DECAY 的输入状态决定：逻辑低电平选择慢衰减；开路选择混合衰减；高电平选择快衰减。DECAY 管脚开路时，默认的衰减方式是混合衰减。

在混合衰减模式中，开始阶段是快衰减，经过一段固定关断时间（PWM 周期的 33%），开启慢衰减，直至 PWM 周期结束。



### nSLEEP、nRESET 操作逻辑

nRESET 管脚输入低电平时，芯片复位内部逻辑，同时关断 H 桥，所以逻辑输入是被忽略的。

nSLEEP 管脚输入为低电平时，器件将进入低功耗休眠模式。进入休眠模式后，器件的 H 桥被关断，电荷泵电路停止工作，V3P3 输出被关断，同时内部所有时钟也是停止工作的，所有的逻辑输入都被忽略。当其翻转为高电平时，系统恢复到正常的操作状态，在 nSLEEP 恢复高电平并延时 10ms 后再进行正常操作。

### 保护电路

ATD8812 有过流保护，过温保护和欠压保护。

#### 过流保护 (OCP)

每一个功率 FET 上有一个模拟的限流电路，此电路通过切换栅驱动电压来限制流过 FET 的电流。如果模拟电流维持时间超过 OCP 延迟时间，H 桥内所有 FET 被关断，nFAULT 管脚输出一个低电平脉冲。若要恢复正常工作，需 nRESET 管脚复位电路或者 VM 重新上电。

H 桥上管的过流如对地短路和输出之间短路，都会触发过流保护。注意，H 桥下管的过流如对 VM 短路，是通过检测检流电阻上的电压来实现，所以下管过流保护点和 xISEN 电阻相关： $I_{ocp}=550mV/R_s$ 。

#### 过温保护 (TSD)

如果结温超过安全阈值，H 桥的所有 FET 被关断，nFAULT 管脚输出低电平。一旦结温降到一个安全水平，芯片所有功能会自动恢复正常。

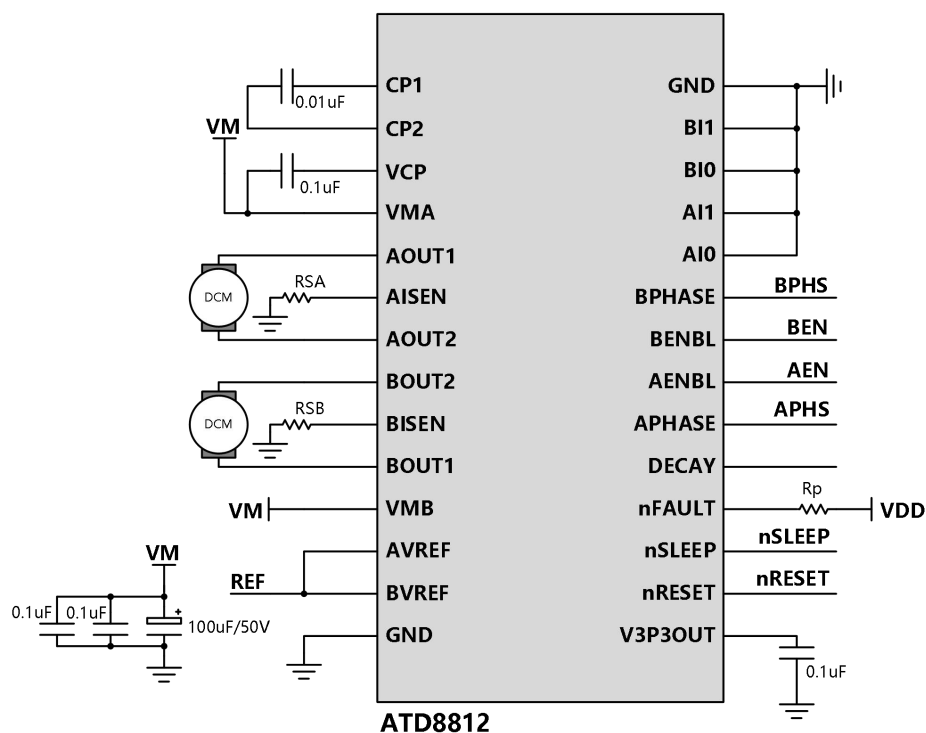
#### 欠压锁定保护(UVLO)

在任何时候，如果 VM 管脚上的电压降低到低于欠压锁定阈值，内部所有电路关断，内部逻辑复位。当 VM 电压上升到 UVLO 电压以上，所有功能恢复正常。



## 电路应用信息

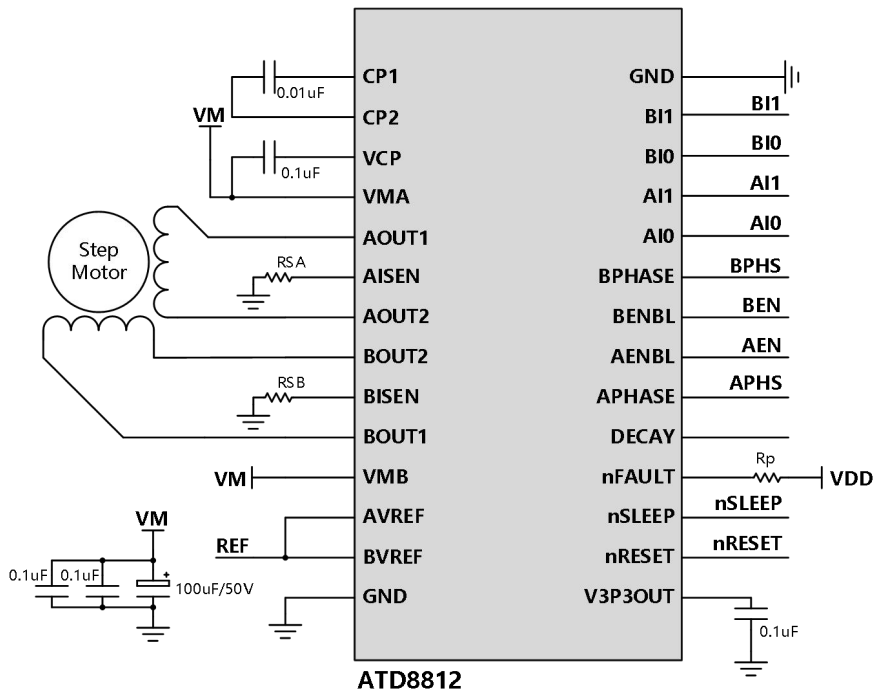
## 两路刷式 DC 电机控制



若不需要限流功能，可将 RS1、RS2 限流电阻省去。有刷 DC 设置限流电阻是为了限制电机启动或者堵转时候的最大电流。也可用 xI0、xI1 来代替 EN 的功能。



双极步进电机模式



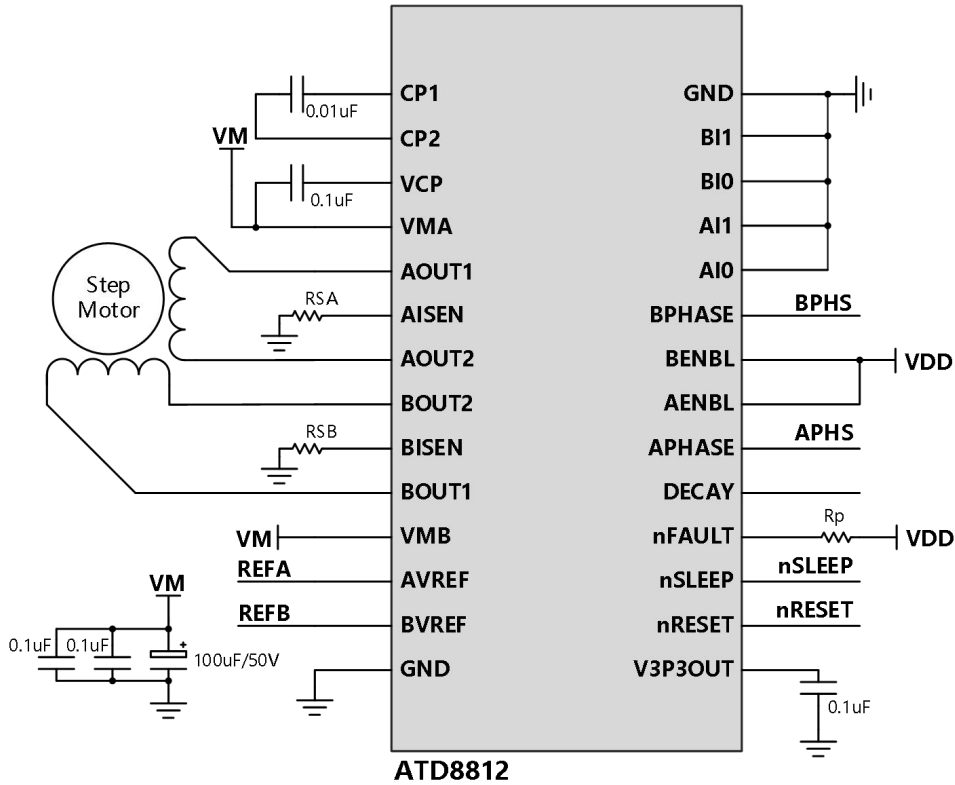
普通 IO 模式，最高实现 4 细分，适合票据打印应用。

电流设置： $I = VREF / (5 \times R_s)$

驱动参考时序表

Full	1/2	1/4	Phase A (%)	A10	A11	APHASE	Phase B (%)	B10	BI1	BPHASE
	1	1	0	H	H	X	100	L	L	1
		2	38	L	H	1	100	L	L	1
1	2	3	71	H	L	1	66	H	L	1
		4	100	L	L	1	33	L	H	1
		5	100	L	L	1	0	H	H	X
		6	100	L	L	1	33	L	H	0
2	4	7	71	H	L	1	66	H	L	0
		8	38	L	H	1	100	L	L	0
		9	0	H	H	X	100	L	L	0
		10	38	L	H	0	100	L	L	0
3	6	11	71	H	L	0	66	H	L	0
		12	100	L	L	0	33	L	H	0
		13	100	L	L	0	0	H	H	X
		14	100	L	L	0	33	L	H	1
4	8	15	71	H	L	0	66	H	L	1
		16	38	L	H	0	100	L	L	1

X 代表任意电平。



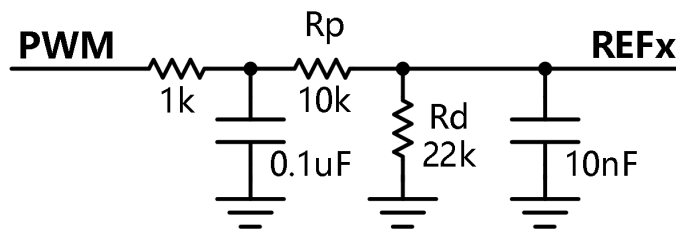
双极步进电机利用 REF 电压来实现高细分应用。

ATD8812 支持两个独立的参考电压输入，配合 PHS 控制，输入正弦变化的 REF，实现高细分应用。REFA 和 REFB 相位差 90°。

$$I_{MAX} = REF_{MAX} / (5 \times R_S)$$

当 MCU 存在 2 路 DAC 输出，可直接用此 DAC 来产生变化的参考电压。

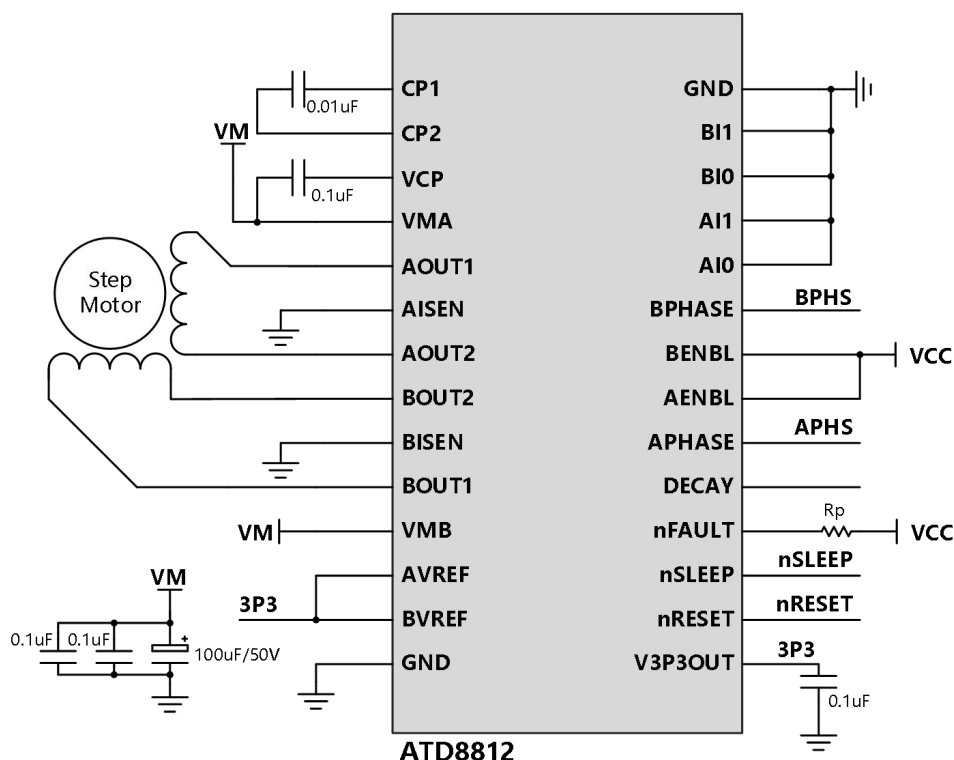
当 MCU 没有足够的 DAC 输出，此时可采用 RC 阻容网络，采用 PWM 来产生变化的参考电压。





下面以 8 细分为例，给出参考时序，若需要更多细分，只需在某一 PHSx 相位内，实现更多的 DAC 电压台阶即可。

1/8	I phaseA %	VREFA %	PHASEA	I phaseB %	VREFB %	PHASEB
1	100	100	1	0	0	x
2	98.08	98.08	1	19.51	19.51	1
3	92.39	92.39	1	38.27	38.27	1
4	83.15	83.15	1	55.56	55.56	1
5	70.71	70.71	1	70.71	70.71	1
6	55.56	55.56	1	83.15	83.15	1
7	38.27	38.27	1	92.39	92.39	1
8	19.51	19.51	1	98.08	98.08	1
9	0	0	X	100	100	1
10	-19.51	19.51	0	98.08	98.08	1
11	-38.27	38.27	0	92.39	92.39	1
12	-55.56	55.56	0	83.15	83.15	1
13	-70.71	70.71	0	70.71	70.71	1
14	-83.15	83.15	0	55.56	55.56	1
15	-92.39	92.39	0	38.27	38.27	1
16	-98.08	98.08	0	19.51	19.51	1
17	-100	100	0	0	0	x
18	-98.08	98.08	0	-19.51	19.51	0
19	-92.39	92.39	0	-38.27	38.27	0
20	-83.15	83.15	0	-55.56	55.56	0
21	-70.71	70.71	0	-70.71	70.71	0
22	-55.56	55.56	0	-83.15	83.15	0
23	-38.27	38.27	0	-92.39	92.39	0
24	-19.51	19.51	0	-98.08	98.08	0
25	0	0	x	-100	100	0
26	19.51	19.51	1	-98.08	98.08	0
27	38.27	38.27	1	-92.39	92.39	0
28	55.56	55.56	1	-83.15	83.15	0
29	70.71	70.71	1	-70.71	70.71	0
30	83.15	83.15	1	-55.56	55.56	0
31	92.39	92.39	1	-38.27	38.27	0
32	98.08	98.08	1	-19.51	19.51	0



#### PHS 端 PWM 控制应用

本方案适用范围：较高内阻双极步进电机，确保  $VM / R < I_{OCP}$

其中， $VM$  为电机电源， $R$  等于电机内阻+芯片内阻+线路电阻的总和， $I_{OCP}$  为芯片过流值，若步进电机的内阻很小，且供电电压又较高，这样在本方案中，容易造成芯片启动时触发过流保护。PHS 端 PWM 高细分解决方案，能够实现驱动步进电机时更平滑的电流变化，电机工作更静音。

方案原理：

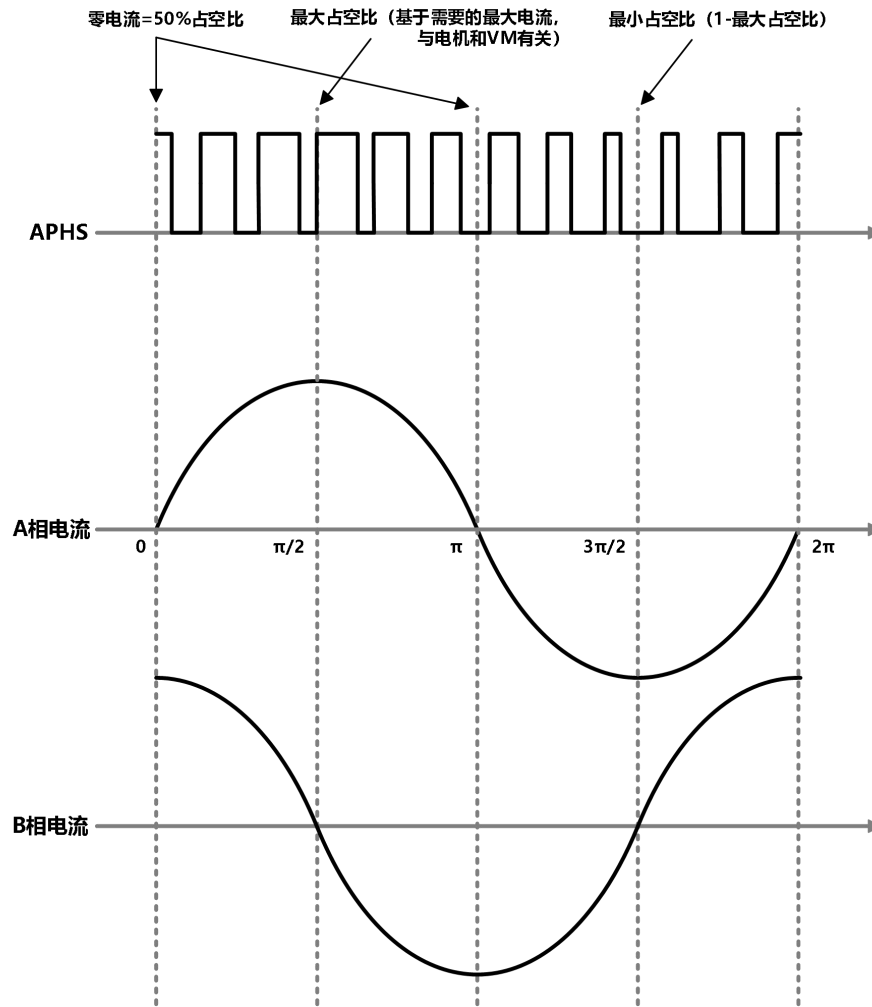
MCU 内预置正弦电流表，随着微步进改变占空比，设定 50% 占空比为 0 电流。

最大（或最小）占空比由目标电流确定。注意，同样最大占空比下，不同电机、不同工作电压都会产生不同的最大电流，所以需根据具体方案确定合适的最大占空比。

电机线圈 1 和线圈 2 的相位相差  $\pi/2$ 。

建议选择 PWM 频率  $> 20\text{kHz}$ ，这能使得噪声频率超出人耳的可闻频率范围之外。





图中只显示 PHSA 的波形，PHSB 与 PHSA 相差 90°。即 PHSA 为 50%占空比时，PHSB 为最大或者最小占空比，反之亦然。注意 PHSx 变化曲线是接近正弦或者余弦变化，是以 50%为中心对称。



## 版图注意事项

PCB 板上应覆设大块的散热片，地线的连接应有很宽的地线覆线。为了优化电路的电特性和热参数性能，芯片应该直接紧贴在散热片上。

对电机电源 VM，应该连接不小于 47 $\mu$ F 的电解电容对地耦合，电容应尽可能的靠近器件摆放。在靠近电源管脚处应加贴片电容滤除走线耦合的高频干扰。

为了避免因高速 dv/dt 变换引起的电容耦合问题，驱动电路输出端电路覆线应远离逻辑控制输入端的覆线。逻辑控制端的引线应采用低阻抗的走线以降低热阻引起的噪声。

### 地线设置

芯片所有的地线都应连接在一起，且连线还应改尽可能的短。一个位于器件下的星状发散的地线覆设，将是一个优化的设计。

在覆设的地线下方增加一个铜散热片会更好的优化电路性能。

### 电流取样设置

为了减小因为地线上的寄生电阻引起的误差，马达电流的取样电阻 RS 接地的地线要单独设置，减小其他因素引起的误差。单独的地线最终要连接到星状分布的地线总线上，该连线要尽可能的短，对小阻值的 Rs，PCB 上的连线压降 0.2V 的电压将显得不可忽视，这一点要考虑进去。

PCB 尽量避免使用测试转接插座，测试插座的连接电阻可能会改变 Rs 的大小，对电路造成误差。

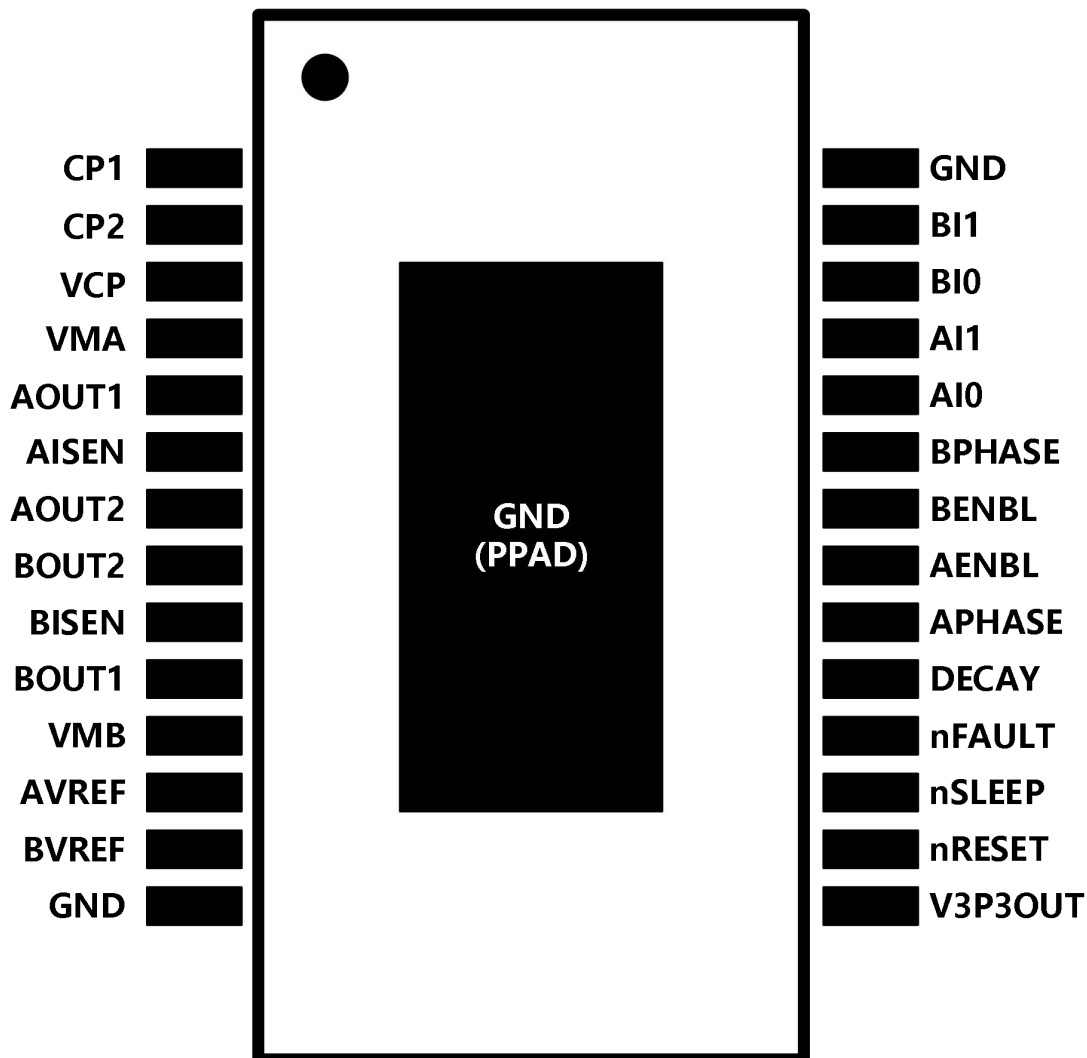
### 热保护

当内部电路结温超过 155 $^{\circ}$ C 时，过温保护电路开始工作，关断内部所有电路，直到温度降低 30 $^{\circ}$ C 才恢复正常工作状态。



管脚定义

**TOP VIEW**



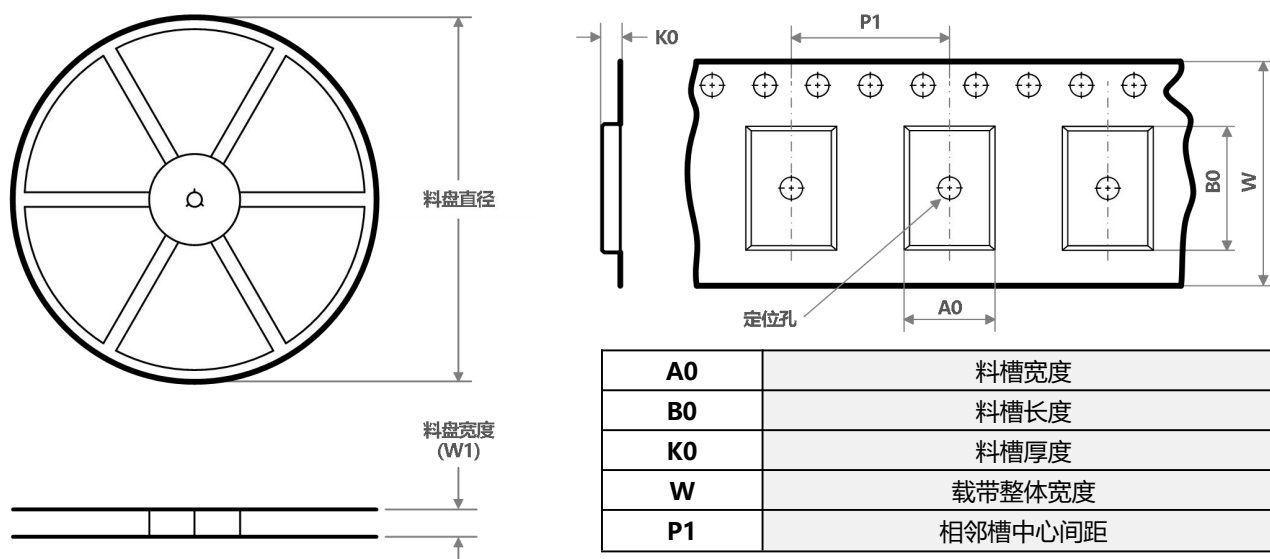


## 管脚列表

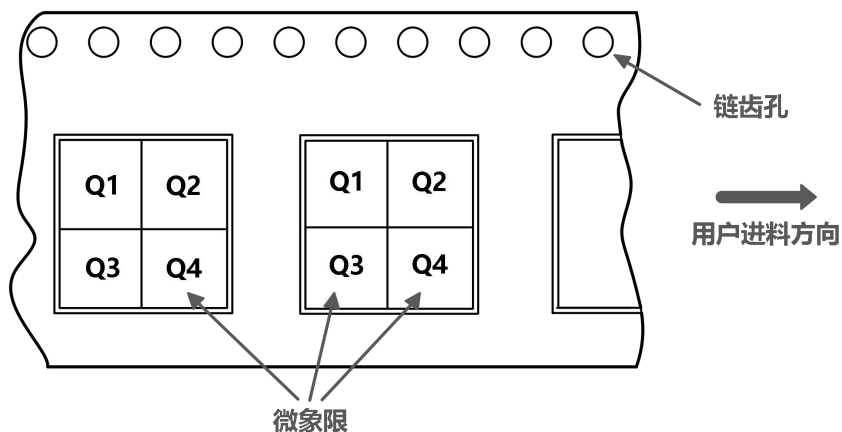
管脚名	管脚编号	管脚描述	外部元件与连接
<b>电源与地</b>			
GND	14、28	芯片地	所有GND管脚和芯片的裸焊盘需接到电源地。
PPAD	-		
VMA	4	A H桥电源	电机电源，所有VM管脚需接在一起，且做好电源滤波。
VMB	11	B H桥电源	
V3P3OUT	15	3.3V整流输出	外接0.1~1uF电容到地做滤波，可给参考电压VREF供电。
CP1	1	电荷泵电容	两管脚间加0.01uF电容。
CP2	2		
VCP	3	高侧栅极驱动	加0.1uF电容到VM。
<b>控制</b>			
AENBL	21	A H桥使能输入	逻辑高电平，A H桥使能输出；逻辑低电平，A H桥输出关闭。
APHASE	20	A H桥输出方向控制	逻辑高电平，AOUT1输出高，AOUT2输出低。
AI0	24	A H桥电流设置	AI1 AI0 = 00 → 100% ， 01 → 71% ， 10 → 38% ， 11 → 0%
AI1	25		
BENBL	22	B H桥使能输入	逻辑高电平，B H桥使能输出；逻辑低电平，B H桥输出关闭。
BPHASE	23	B H桥输出方向控制	逻辑高电平，BOUT1输出高，BOUT2输出低。
BI0	26	B H桥电流设置	BI1 BI0 = 00 → 100% ， 01 → 71% ， 10 → 38% ， 11 → 0%
BI1	27		
nSLEEP	17	休眠模式输入	逻辑高电平，芯片正常工作；逻辑低电平，芯片进入低功耗休眠模式
DECAY	19	衰减模式选择输入	低电平=慢衰减；悬空=混合衰减；高电平=快衰减。
nRESET	16	复位输入	高电平，芯片正常工作；低电平，芯片进入复位状态。
AVREF	12	A H桥参考电压输入	参考电压输入，来设定驱动电流。可外接可编程DAC来实现高细分，或者接到固定参考电压（如V3P3OUT）。建议外接10nF电容到地。
BVREF	13	B H桥参考电压输入	
<b>状态</b>			
nFAULT	18	故障检测输出	OD输出，若使用需外接上拉电阻。当出现过温或过流时，输出低电平。
<b>输出</b>			
AISEN	6	A H桥 接地/检流	A H桥检流端，接检流电阻到地，若不需要限流，直接接地。
BISEN	9	B H桥 接地/检流	B H桥检流端，接检流电阻到地，若不需要限流，直接接地。
AOUT1	5	A H桥输出 1	A H桥输出， 定义正向电流为 AOUT1 → AOUT2
AOUT2	7	A H桥输出 2	
BOUT1	10	B H桥输出 1	B H桥输出， 定义正向电流为 BOUT1 → BOUT2
BOUT2	8	B H桥输出 2	



## 编带料盘信息



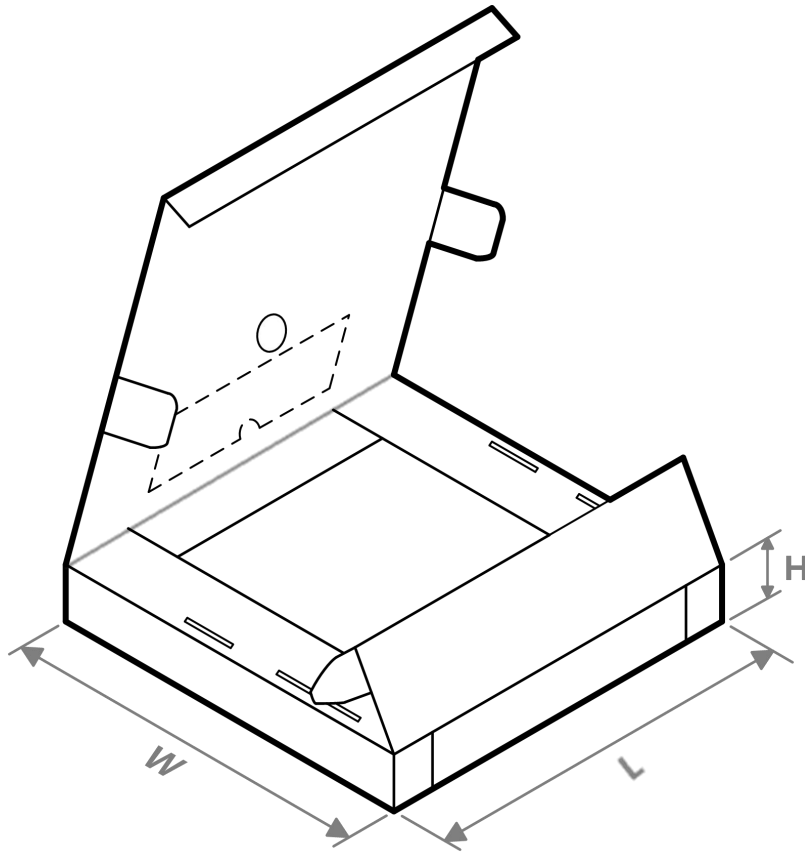
## 编带 PIN1 方位象限分配



器件	封装类型	封装标识	管脚数	SPQ	料盘直径 (mm)	料盘宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
ATD8812TPN	ETSSOP	TPN	28	3000	330	16.4	6.8	10.1	1.6	8	16	Q1



### 编带料盘包装尺寸

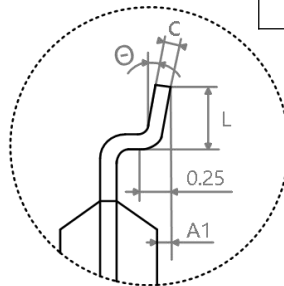
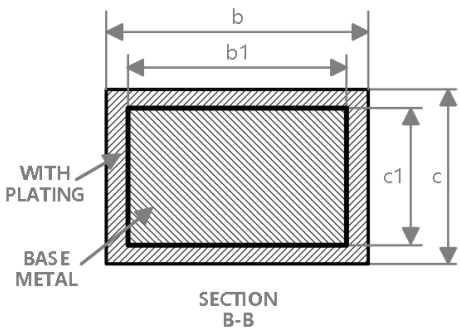
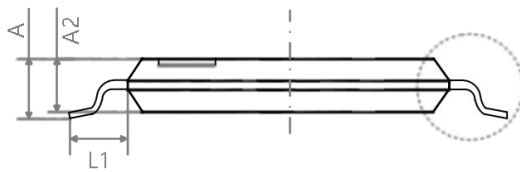
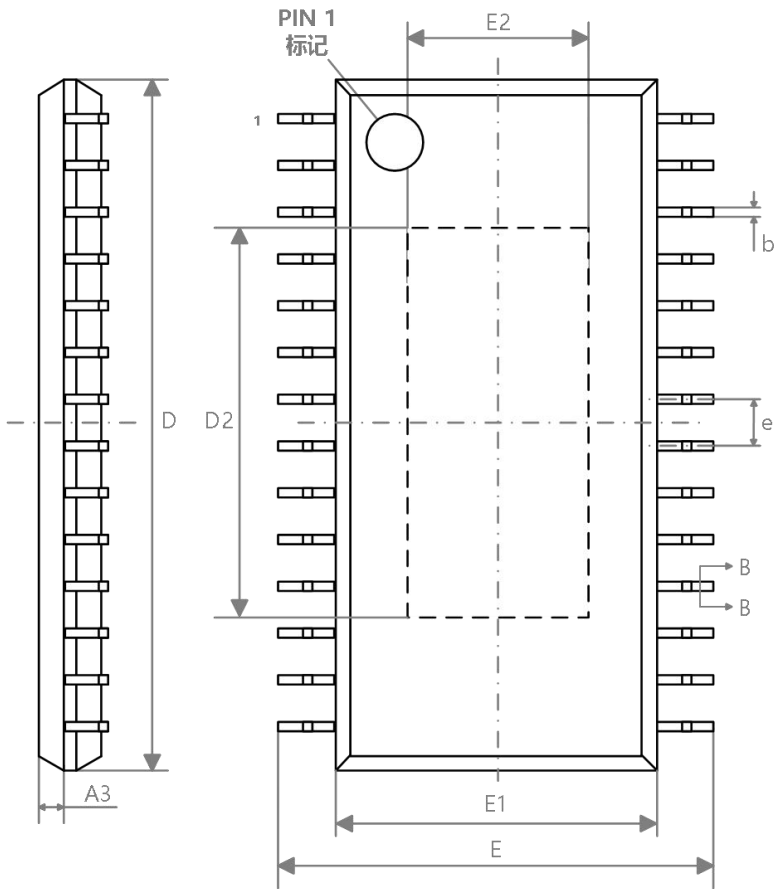


器件	封装类型	封装标识	管脚数	SPQ	长度(mm)	宽度(mm)	高度(mm)
ATD8812TPN	ETSSOP	TPN	28	3000	365	365	70



封装信息

**ETSSOP28**



符号	毫米(mm)		
	MIN	NOM	MAX
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	-	1.00
A3	0.39	0.44	0.49
b	0.20	-	0.29
b1	0.19	0.22	0.25
c	0.13	-	0.18
c1	0.12	0.13	0.15
D	9.60	9.70	9.80
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00BSC		
$\theta$	0	-	8°
D2	6.05	6.2	6.35
E2	2.60	2.75	2.80