



ATS2805A 硬件设计指南

Latest Version: 1.0

2013-5-14

Declaration

Circuit diagrams and other information relating to products of Actions Semiconductor Company, Ltd. (“Actions”) are included as a means of illustrating typical applications. Consequently, complete information sufficient for construction is not necessarily given. Although the information has been examined and is believed to be accurate, Actions makes no representations or warranties with respect to the accuracy or completeness of the contents of this publication and disclaims any responsibility for inaccuracies. Information in this document is provided solely to enable use of Actions’ products. The information presented in this document does not form part of any quotation or contract of sale. Actions assumes no liability whatsoever, including infringement of any patent or copyright, for sale and use of Actions’ products, except as expressed in Actions’ Terms and Conditions of Sale for. All sales of any Actions products are conditional on your agreement of the terms and conditions of recently dated version of Actions’ Terms and Conditions of Sale agreement Dated before the date of your order.

This information does not convey to the purchaser of the described semiconductor devices any licenses under any patent rights, copyright, trademark rights, rights in trade secrets and/or know how, or any other intellectual property rights of Actions or others, however denominated, whether by express or implied representation, by estoppel, or otherwise.

Information Documented here relates solely to Actions products described herein supersedes, as of the release date of this publication, all previously published data and specifications relating to such products provided by Actions or by any other person purporting to distribute such information. Actions reserves the right to make changes to specifications and product descriptions at any time without notice. Contact your Actions sales representative to obtain the latest specifications before placing your product order. Actions product may contain design defects or errors known as anomalies or errata which may cause the products functions to deviate from published specifications. Anomaly or “errata” sheets relating to currently characterized anomalies or errata are available upon request. Designers must not rely on the absence or characteristics of any features or instructions of Actions’ products marked “reserved” or “undefined.” Actions reserves these for future definition and shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them.

Actions’ products are not designed, intended, authorized or warranted for use in any life support or other application where product failure could cause or contribute to personal injury or severe property damage. Any and all such uses without prior written approval of an Officer of Actions and further testing and/or modification will be fully at the risk of the customer.

Copies of this document and/or other Actions product literature, as well as the Terms

and Conditions of Sale Agreement, may be obtained from an authorized Actions representative. The word "ACTIONS", the Actions' LOGO, whether used separately and/or in combination, and the phase "ATS2805A", are trademarks of Actions Semiconductor Company, Ltd., Names and brands of other companies and their products that may from time to time descriptively appear in this product data sheet are the trademarks of their respective holders; no affiliation, authorization, or endorsement by such persons is claimed or implied except as may be expressly stated therein.

ACTIONS DISCLAIMS AND EXCLUDES ANY AND ALL WARRANTIES, INCLUDING WITHOUT LIMITATION ANY AND ALL IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, TITLE, AND AGAINST INFRINGEMENT AND THE LIKE, AND ANY AND ALL WARRANTIES ARISING FROM ANY COURSE OF DEALING OR USAGE OF TRADE.

IN NO EVENT SHALL ACTIONS BE RELIABLE FOR ANY DIRECT, INCIDENTAL, INDIRECT, SPECIAL, PUNITIVE, OR CONSEQUENTIAL DAMAGES; OR FOR LOST DATA, PROFITS, SAVINGS OR REVENUES OF ANY KIND; REGARDLESS OF THE FORM OF ACTION, WHETHER BASED ON CONTRACT; TORT; NEGLIGENCE OF ACTIONS OR OTHERS; STRICT LIABILITY; BREACH OF WARRANTY; OR OTHERWISE; WHETHER OR NOT ANY REMEDY OF BUYER IS HELD TO HAVE FAILED OF ITS ESSENTIAL PURPOSE, AND WHETHER ACTIONS HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES OR NOT.

2 目录

Declaration	2
2 目录	4
3 版本历史	6
引言	7
4.1 编写目的	7
4.2 术语和缩写词	7
总体说明	8
4.3 模块划分	8
4.4 原理图设计总体原则.....	8
4.5 PCB 设计总体说明.....	10
4.6 模具设计总体说明.....	11
电源部分	11
4.7 电路图及其原理说明.....	11
4.8 原理图 Check List.....	12
4.9 PCB 设计说明	13
BlueTooth 部分	13
4.10 电路图及其原理说明.....	13
4.11 原理图 Check List.....	13
4.12 PCB 设计说明	14
Audio 模拟部分	15
4.13 电路图及其原理说明.....	15
4.14 原理图 Check List.....	15
4.15 PCB 设计说明	15
Speaker PA	16
4.16 电路图及其原理说明.....	16

4.17	原理图 Check List	16
4.18	PCB 设计说明	16
FM 接收.....		16
4.19	电路图及其原理说明.....	16
4.20	原理图 Check List	16
4.21	PCB 设计说明	17
USB 部分.....		17
4.22	电路图及其原理说明.....	17
4.23	原理图 Check List	18
4.24	PCB 设计说明	18
Nor Flash 模块		18
4.25	电路图及其原理说明.....	18
4.26	原理图 Check List	18
4.27	PCB 设计说明	18
Card 模块		19
4.28	电路图及其原理说明.....	19
4.29	原理图 Check List	19
4.30	PCB 设计说明	19
其他模块.....		19
4.31	电路图及其原理说明.....	19

3 版本历史

日期	版本号	注释	作者
2013-5-14	1.0	建立初始版本	FangJiaqun

引言

4.1 编写目的

本文档是 ATS2805A 应用方案的电路原理设计说明,适用于 ATS2805A 应用方案的硬件原理和 PCB 设计人员的设计参考。

4.2 术语和缩写词

提示: 列出本文件中用到专门术语的定义和英文首字母组词的原词组。

缩写和术语	解释
PA	Power Amplifier 功率放大器, 一般指主控内部的耳机放大器
MIC	驻极体麦克风
FM	频率调制, 在产品中指广播接收/发送模块, 载波频率为 76M-108M
OCL	英文 Output Capacitorless 的缩写, 是指无输出耦合电容的功率放大电路。
OTL	英文 Output Transformer Less 的缩写, 是一种输出级与扬声器之间采用电容耦合而无输出变压器的功放电路

总体说明

4.3 模块划分

ATS2805A 标准应用方案主要分为以下功能模块：

Power Supply, Audio Input/Output, BlueTooth, FM Receiver, USB, SPI NOR Flash Memory, SD/MMC/MS Card, Display, RTC 等。

其他特殊应用模块可以通过 I2C/UART/SPI 等接口接入。

4.4 原理图设计总体原则

1. 原理图设计需按照方案规格的要求实现各项硬件功能，尽量避免功能模块相互间的资源冲突。如果存在 I/O 复用，接口复用等情况，需注意检查 I/O 上电状态，接口时序等，确保功能设计正确实现。
2. 原理图设计要求性能达到要求。如稳定性，启动电压，功耗，ESD，EMI 等。要注意检查模块电源开关状态，选择的元件标称及精度、材质，接口保护元件和 EMI 滤波器等。
3. 系统启动时，状态可能变化的 IO 列表：

SPI_NOR 引导时
GPIO_A19/SPI_SS
GPIO_A20/SPI_MISO
GPIO_A21/SPI_MOSI
GPIO_A22/SPI_CLK

4. GPIO 的上电默认状态列表如下：

PIN NAME	default 值
GPIO_A3	z
GPIO_A5	1
GPIO_A6	1
GPIO_A7	0
GPIO_A8	1
GPIO_A10	1
GPIO_A11	1

GPIO_A12	0
GPIO_A16	z
GPIO_A17	z
GPIO_A18	z
GPIO_A19	z
GPIO_A20	z
GPIO_A21	z
GPIO_A22	z
GPIO_A23	0
GPIO_A24	0
GPIO_A25	0
GPIO_A26	0
GPIO_A27	0
GPIO_A28	0
GPIO_A29	0
GPIO_A30	0
GPIO_B1	z
GPIO_B2	0
GPIO_B4	z
GPIO_B8	z
GPIO_B9	z
GPIO_B13	z
GPIO_B19	1
GPIO_B21	0

注：z 表示高阻态，default 值指上电后跑 BROM 前的状态

5. 每个 GPIO 都内置上拉电阻和下拉电阻，但是需要注意，对于上电时就需要确定状态的应用（如屏背光使能），外部的电阻不可少！各 GPIO 的内置电阻阻值列表如下：

PIN NAME	上拉/下拉电阻值
GPIO_A3	100K
GPIO_A5	50K
GPIO_A6	100K
GPIO_A7	50K
GPIO_A8	50K
GPIO_A10	50K
GPIO_A11	50K
GPIO_A12	50K

GPIO_A16	100K
GPIO_A17	50K
GPIO_A18	100K
GPIO_A19	100K
GPIO_A20	50K
GPIO_A21	50K
GPIO_A22	100K
GPIO_A23	100K
GPIO_A24	100K
GPIO_A25	100K
GPIO_A26	100K
GPIO_A27	50K
GPIO_A28	50K
GPIO_A29	50K
GPIO_A30	50K
GPIO_B1	100K
GPIO_B2	100K
GPIO_B4	100K
GPIO_B8	100K
GPIO_B9	100K
GPIO_B13	100K
GPIO_B19	100K
GPIO_B21	50K

注：内部集成电阻的阻值偏差会比较大。

4.5 PCB设计总体说明

1. PCB 设计推荐 4 层板，叠层结构为 S-G-S-S，或者 S-S-G-S，其中电源可以走线在内层信号层。地层要靠近高速信号和主控。S 为信号层，G 为地层。
2. 若 PCB 设计为 2 层，注意地线的铜箔尽量大且完整，使用地线将高速信号包住，或者通过地线将敏感信号和干扰源隔离开。
3. 如果是音箱类产品，必须进行分地处理。将主控芯片 ATS2805A 的 PAGND、AGND（AVCC、PAVCC、VREF1 电源是模拟电源，对应滤波电容要接到 AGND）与 PA 芯片的 GND 划分为模拟地，其它的 GND 划分为数字地，并在电池的负极单点连接。布局方面，模拟部分与数字部分尽量分开，电池应放置在模拟部分与数字部分交汇处。

4. 元件布局尽量将敏感元件放在 PCB 中间，如主控，Flash，晶体等。而将其他非敏感元件放在 PCB 边缘，以减小敏感元件受静电放电损坏的几率。

5. Bluetooth 模块与天线必须放置于板边，天线朝向 PCB 板外，保证 PCB 板上的 Bluetooth 模块与天线周围不要有其它干扰信号，并且天线在模具机构空间周围不要有金属（如扬声器等）。

6. 接口旁边尽量增加抗静电保护元件，尽量在靠近模具缝隙处增加一些铺阻焊层的地网络的铜皮，以保护内部元件。金属模具要在适当的部分增加弹簧或者导电海绵接地。

7. 为提高 PCB 良率，建议：

(1) 过孔优先采用 0.4mm/0.6mm (16mil/24mil), 电源和数据线都采用此类过孔。对于密度很大的 PCB，适当考虑 0.3mm/0.5mm(12mil/20mil)过孔。

(2) 走线设计，优先考虑最小线宽/线距=6mil/6mil，走线密度很大时，适当采用 5mil/6mil

4.6 模具设计总体说明

1. 作为蓝牙音箱方案，模具设计要充分考虑扬声器音腔的设计，这需要专业的音箱设计人员参与模具设计。

2. 若有蓝牙通话功能，模具最好保证 SPEAKER 与 MIC 良好隔离，减少 SPEAKER 声音传到 MIC 里面，导致蓝牙通话功能变差。

电源部分

ATS2805A 的电源模式有：锂电池方案，USB 供电模式等。

4.7 电路图及其原理说明

电源在不同供电方案下的产生方式列表：

	VCC	VDD
Li-ion	internal-LDO from BAT	internal-LDO from VCC
USB	internal-LDO from DC5V	internal-LDO from VCC

系统电源网络来源及作用说明：

NET	Description	Voltage			
		min	typ	max	Absolute
VCC	Power for Digital IO and	2.8	3.1	3.4	3.6

	other Function Parts				
VDD	Power for MCU core	1.08	1.2	1.32	1.6
AVCC	Power for MCU analog circuit	2.8	2.85	VCC	
PAVCC	Power for MCU Audio Power Amplifier		VCC		
DC5V	Power in USB or Charger mode		5		5.5
VBAT	Power form Li-ion Battery	3.4	3.8	4.3	5.5
VREFI	Power for MCU analog circuit Reference Voltage	1.485	1.5	1.515	
SDVCCOUT	Internal Power Switch typical load current is 240mA		VCC-0.05VCC		

注：当各个网络电压超过绝对电压时，主控一般会产生不可恢复的损坏。

如果需要硬开关进行电源供电控制，可参考以下硬开关电路：

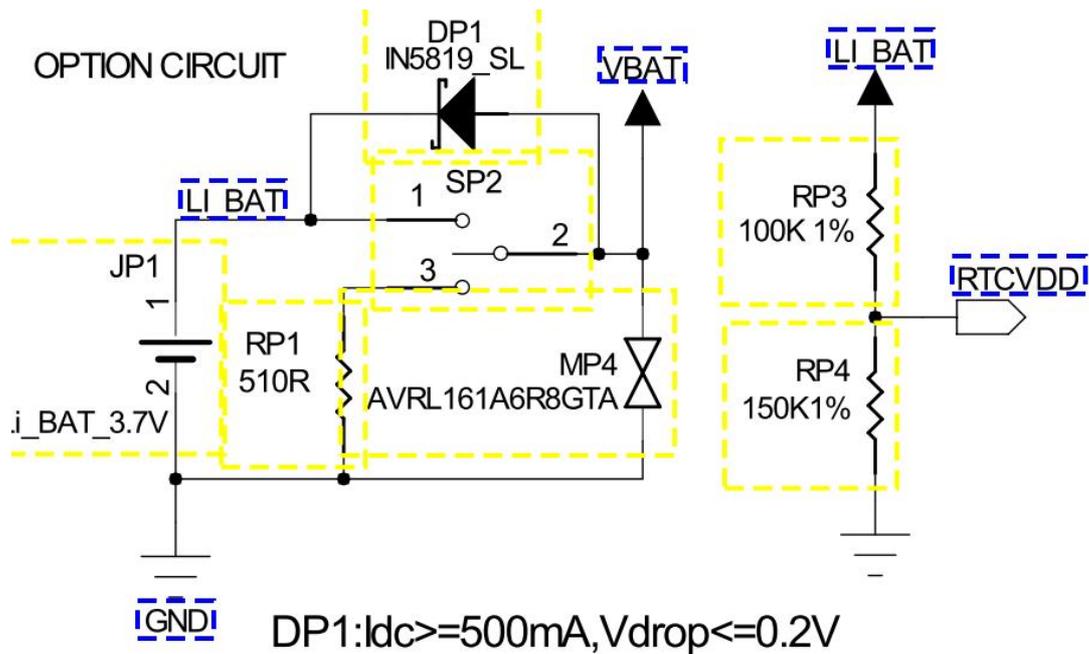


图 1 硬开关电路

4.8 原理图Check List

1. 电源模式足够完备，确保各种应用条件下系统都能够正常供电，在所有可能出现的情况下均不会发生危险。

2. 各组电源能够提供足够的功率，选择的元件具有足够的耐压和功率。
3. 各组电源要合理配备相应的退耦电容，保证电源的稳定性。
4. VREFI 是内建 1.5V 参考电压，一般用 1 μ F 与 104 并联使用。
5. 通过 ON/OFF 按键，可以实现软开关电路，待机电流 $<30\mu$ A；其中 RTCVDD 和 ON/OFF 的 104 电容要尽量靠近 IC pin。

4.9 PCB设计说明

1. 参考电压 VREFI 尽量避免任何干扰，尤其是音频范围内的干扰。
2. 各个电源的退耦电容尽量靠近 IC 的引脚，以达到良好的退耦效果。
3. 确保各个电源的走线宽度能够承受相应的电流，在允许的情况下尽量加粗，减小电源走线阻抗。
4. 元件摆放时，尽量按照原理图设计，分模块将各组器件摆放在一起，同一网络的元件放在一起。

BlueTooth 部分

4.10 电路图及其原理说明

BlueTooth 部分属于射频电路，较为敏感，电路原理图需严格按照参考设计来做，其对所用器件的要求较高，所选物料需能满足电路要求，特别是 26M 晶振，精度要求在 10ppm 以内，以下为几个晶振的参考型号：

品牌	负载电容	型号
HOSONIC	8.5pF	E3SB26.0000F8ES11M
TXC	8.5pF	7M26000314, 7V26000314
TST	8.4pF	TZ0928A 3225

4.11 原理图Check List

以参考设计为准，电路改动需与原厂联系。

4.12 PCB设计说明

1. **BlueTooth** 电路需放置在 PCB 板边，天线朝向 PCB 板外，保证 PCB 板上的 **BlueTooth** 模块与天线周围不要有其它干扰信号，并且天线在模具机构空间周围不要有金属（如扬声器等）。
2. 元器件尽量紧凑摆放，并保证 **BlueTooth** 芯片下方有完整地。
3. 基于成本考虑，天线可选用 PCB 板载天线，线宽为 **20mils**（阻抗匹配 **50 欧姆**），长度为 $1/4 \lambda$ ，天线下方不能有任何走线和铺铜。客户也可以自行设计或者选用陶瓷天线和 **FPC** 天线。板厚不要太厚，否则阻抗不好匹配(**0.8—1.2mm**)。天线波长的公式：

$$\lambda = \frac{C}{f \sqrt{\epsilon_r}} \cdot k$$

ϵ_r 为介质常数； k 为插入损耗（一般为 **0.9** 以内）； f 为工作频率。

例如：用 **FR-4** 板材制作 PCB 板，此时 $C=3 \cdot 10^8 \text{m/s}$ ， $f=2.7\text{GHz}$ （一般考虑到干扰，工作频率可设置高一些，经验值为 **2.7GHz**）， $\epsilon_r=4.6$ ， $k=0.9$ ，代入公式后， $\lambda=46.63\text{mm}$ ，故天线的长度应为 $1/4 \lambda = 11.66\text{mm}$ 。

另外，天线的长度是指其直线距离，蛇形走线主要是为了增加天线面积，使天线的效果更好。

下图为一个天线参考设计，其实际天线长度为水平方向的长度：

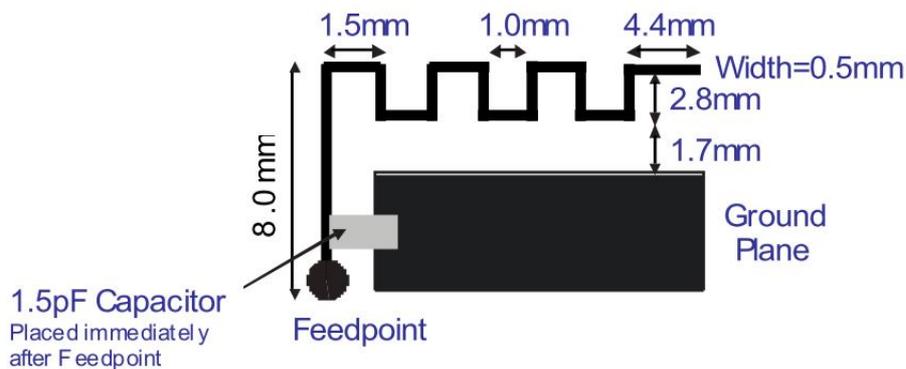


图 2 天线参考设计

4. 如果设计成蓝牙模组的话，建议在做最终产品的 PCB 时，在蓝牙模组周围预留多些空间，以防后续蓝牙模组尺寸变大时，产品 PCB 不用改板。

Audio 模拟部分

4.13 电路图及其原理说明

Audio 模拟部分主要是针对音频信号的处理电路。

主要包括：

Audio 输出：用以驱动 Speaker

Audio 输入：MIC In / FM In / Line In 信号放大处理，再通过 ADC 进行量化编码

4.14 原理图Check List

1. 确认 PAVCC, AVCC 这 2 个网络上的元器件配置与发布的标准方案相同。
2. 由于 ATS2805A 没有 VMIC 信号，因此 MIC 的电源用 AVCC 提供。
3. Audio Output 的公共阻抗会影响音频串扰，尽量选择音频带内阻抗小的电感/磁珠作 FM 天线隔离，如太阳诱电 BK2125HM601-T，最大音量下失真度可以达到-80dB，串扰可以达到-40dB。
4. MICIN 的输入耦合电容选择 0.47uF，FMIn/LineIn 的输入耦合电容选择 0.47uF。
5. MIC 的灵敏度推荐-40dB~-50dB 之间，太高的灵敏度可能会影响蓝牙通话质量。
6. 线路上保留防 ESD 的压敏电阻（PCB 上即使不贴片，也请保留位置），以便 ESD 有问题时做补救对策。

4.15 PCB设计说明

1. PCB 设计时，尽量减少 Audio 模拟部分受到的干扰，尤其是音频频段内的干扰，以免引起信噪比、失真度等参数的下降。经常出现的干扰源有：DC-DC 的电感和开关走线，SD_Card/Flash 的走线等。
2. 系统模拟参考地是 AGND，参考电压源是 VREFI。Layout 时，若 AGND 与 VREFI 的地和耳机接口的地之间保持较低阻抗，并且流过的电流较小，可保证较好的信噪比。
3. 如果系统做分地处理（如：划分为 GND 和 AGND），PAGND 可划入 AGND 区域；建议划入 AGND 区域的是：VREFI, MIC, FM, line_in, speaker, 耳机端口等；其他模块划入 GND 区域。

4. ESD 器件紧靠耳机座管脚放置。

Speaker PA

4.16 电路图及其原理说明

1. 需要外置 PA 来驱动 speaker，其信号输入端为 AOUTL/AOUTR。
2. PA 的输出功率要与扬声器相匹配，防止扬声器出现破音或带不起来的情况。
3. 需保证 PA 的输入电容上电时间不慢于 bypass 电容上电时间，避免开 PA 时有 POP 声。
4. 外置 PA 的供电电源需放置足够大的退耦电容，保证 PA 工作的稳定性。
5. 如果 PA 的待机功耗偏大，需要预留 PA 供电的控制电路，实现关机的同时也将 PA 的供电切断，减少功耗。

4.17 原理图Check List

1. speaker 两条引线，需要预留 ESD 器件。

4.18 PCB设计说明

1. ESD 器件需靠近 speaker 引线焊点摆放。
2. PA 尽量放置在电池附近，方便单点接地。
3. PA 的走线尽量加粗，减少走线阻抗。

FM 接收

4.19 电路图及其原理说明

FM 接收均通过专用模块添加进入应用方案。

4.20 原理图Check List

1. FM 电源连接 AVCC，需要增加 FM 初始化程序，以防 FM 复位后消耗额外的功率。

2. FM 模块受到音频干扰和 70MHz-110MHz 频率的干扰时，可能会出现性能不够理想的情况。以上 2 种干扰一般出现在 FM 的电源和天线上时，影响比较严重。容易产生音频和射频干扰的干扰源一般有电源的 DC-DC，Flash 的总线，最好在摆放时，敏感器件远离这些干扰源，同时隔离这些干扰源。
3. 在原理图设计时，应了解 FM 模块的工作功耗，预留抗干扰滤波电容，磁珠等。
4. FM 的时钟对于解调是比较重要的，采用系统 24MHz 晶振驱动，驱动信号要选择振荡器的输出 PIN，注意预留串联阻容控制振荡信号幅度和直流偏执，以免影响系统起振和 FM 时钟输入过载；注意 FM 的时钟耦合方式：DC couple 还是 AC couple。
5. 某些 FM 接收机在立体声解调时，可能输出 19KHz 导频，或者频率在 15KHz 以上的噪音，影响测试指标，设计时可以在 FMIN 网络上增加低通滤波器，滤除杂讯，提高解调性能。
6. FM 一般依靠 I2C 总线进行控制，选择 I2C 上拉电阻时应注意上升时间。
7. GPIO 尽量与标准方案相同，以便驱动编写与更换。

4.21 PCB设计说明

1. I2C 总线的上拉电阻与导线负载电容相关，走线过长时需要重新考虑上拉电阻的选择。
2. FM 天线下方不要走地线，天线走线最好不要过长，FM 模块部分尽量不与数字信号耦合，远离高频晶振、Flash 总线等干扰源。
3. FMIC 如果需要振荡电感、振荡电容等，请参考 FMIC 厂家的 Layout 手册。

USB 部分

4.22 电路图及其原理说明

ATS2805A 可支持 USB2.0，支持 HOST 和 DEVICE 模式，HOST 模式需要额外的升压电路来提供 5V 电压。

4.23 原理图Check List

USB 数据线上尽量不要连接元件，压敏电阻要选择等效电容小的类型。

4.24 PCB设计说明

1. USB 接口的 DP 和 DM 不要接反。USB DP 和 USB DM 为差分信号线，应遵循差分走线原则，差分阻抗 $90 \pm 10\%$ 欧姆；差分线包地处理，少打过孔。
2. USB 走线不要有分叉，如果同时有 HOST 功能，USB 走线必须先到 USB HOST 口，再到 USB DEVICE 口。
3. 压敏电阻靠近 USB JACK 管脚摆放。

Nor Flash 模块

4.25 电路图及其原理说明

ATS2805A 内建 Nor Flash 控制器，外部用到的元件非常少。

4.26 原理图Check List

1. 确认 SPI Nor Flash 的连接是否正确，具体请参考标准方案原理图。

4.27 PCB设计说明

1. Flash 属于干扰较大的数字电路，其读写信号线和数据信号线的电场辐射较强，频率不固定，有可能影响 Audio 部分，设计时注意将这些网络远离 Audio 和 RF 部分，在需要通过 EMI 的方案中，尽量将这些网络埋在 PCB 内层，并通过地层隔离。退耦电容靠近 Flash 的管脚放置。
2. Flash 的读写信号线走线尽量短、少打过孔、包地处理。

Card 模块

4.28 电路图及其原理说明

ATS2805A 支持 SD, MMC/MMC+等几种卡接口, 支持 1 线模式。

在卡电路中, 高速信号一般指 SD 卡和 MMC 卡的 Clock, Command 信号。考虑到卡兼容性, 卡的控制命令总线和数据总线需要保证时序的一致性。

4.29 原理图Check List

1. 确认卡总线与 GPIO 的使用没有冲突。
2. 卡总线的上拉\下拉电阻建议按照标准方案原理图进行设计。
3. SDCLK 建议预留 22R 的串联电阻, 以便进行阻抗匹配, 防止信号反射。
4. 需 EMI 认证时, 卡的数据线、时钟线需要预留 EMI 器件, 具体请参考发布原理图。

4.30 PCB设计说明

1. SDCLK 走线尽量短且包地处理, 尽量少打过孔, 4 层板时最好走内层。
2. 信号线上预留的电阻要靠近主控 IC 端放置。
3. DATA 线走线尽量短, 包地, 走线优先级低于 SDCLK。

其他模块

4.31 电路图及其原理说明

Key: 按键

1. 标准方案中, 按键检测通过 LRADC1, 其采样范围: $0V \sim AVCC$, 采样率: 128Hz, 6bit 分辨位数。常用的按键, 比如 Next 和 Pre 建议用在 ADC1 高电压的部分, 不常用的按键, 比如 VOL 用在 ADC1 低电压部分
2. 鉴于锅仔按键的质量不确定, 导致与 PCB 的接触电阻不稳定, 从而影响按键的效果, GPIO

足够的情况下，建议锅仔按键方案尽量采用 IO 扫描模式

3. 使用线控按键时，如果采用锅仔片，建议 PCB 表面采用镀金/沉金工艺。

显示：

1. 标准方案中，采用 5*7 的数码管做为显示，ATS2805A 最大可支持到 8*8 的数码管。
2. 段码屏最高支持到 4*18。

电池检测：

VBAT 的采样范围：1.4~4.4，采样率：128Hz，7bit 分辨位数。

炬力集成电路设计有限公司

地址: 广东省珠海市高新区科技创新海岸科技四路 1 号

电话: **+86-756-3392353**

传真: **+86-756-3392251**

邮政编码: **519085**

网址: **<http://www.actions-semi.com>**

电子邮件 (业务): **mp-sales@actions-semi.com**

(技术支持): **mp-cs@actions-semi.com**