

Ver 1.3

B89C51S 型微控制器

产品使用手册

产品型号：B89C51S



北京微电子技术研究所



版本控制页

版本号	发布日期	更改章节	更改说明	备注
1.0	2014-7	——	——	
1.1	2015-10	7.1	添加替换 BM89C51 的注意事项	
1.2	2017-7	7.2	增加 7.2 章节，编程注意事项	
1.3	2018-2		更改模板，修正笔误	



B89C51S 使用手册签署页

编 制 _____

校 对 _____

审 核 _____

标 检 _____

批 准 _____



目 录

一、产品概述	1
1.1 产品特点	1
1.2 产品用途及应用范围	1
二、产品工作条件	2
2.1 绝对最大额定值	2
2.2 推荐工作条件	2
2.3 热特性参数	2
三、封装及引出端说明	3
3.1 引出端排列	3
3.2 引脚信号描述	4
3.3 外形尺寸说明	5
四、产品功能	7
4.1 产品的基本工作原理	7
4.2 单元模块结构与工作原理	7
五、产品电特性	10
5.1 直流电特性	10
5.2 交流电特性	11
六、典型应用	14
6.1 扩展的外部程序存储器和石英晶体	14
6.2 扩展的外部程序存储器和振荡器	14
七.应用注意事项	15
7.1 产品应用说明	15
7.2 编程注意事项	15
7.3 板级应用注意事项	16
八、用户关注产品信息	16
8.1 产品鉴定信息	16
8.2 产品标识	16
8.3 研制生产单位联系方式	17

一、产品概述

1.1 产品特点

- 编程电压：5V（编程时选择 WINBOND 的 W78E51C）
- 全静态设计的 CMOS 8 位微处理器
- 兼容型号：W78E51C
- 工作电压：4.5V-5.5V
- 128 字节片内暂存 RAM
- 4K 字节片内 Flash EPROM
- 64KB 程序存储器地址空间
- 64KB 数据存储器地址空间
- 4 个 8 位双向 I/O 口
- 2 个 16 位定时/计数器
- 一个全双工串行口（UART）
- 看门狗定时器
- 7 个中断源，2 级中断能力
- 降低 EMI 模式
- 内建电源管理
- 代码保护机制
- 封装形式：DIP40



1.2 产品用途及应用范围

B89C51S是宽频率范围、低功耗的8位微控制器。它的指令集同标准8051指令集完全兼容。B89C51S包含4K字节的Flash EPROM；128字节的RAM；4个8位双向、可位寻址的I/O口；2个16位定时/计数器；一个串行口。这些外围设备都由有6个中断源和2级中断能力的中断系统支持。为了方便用户进行编程和验证，B89C51S内含的Flash EPROM允许电编程和电读写。一旦代码确定后，用户就可以对代码进行保护。编程时，选择器件型号为WINBOND

(华邦)的W78E51C。

B89C51S有2种节电模式，空闲模式和掉电模式，2种模式均可由软件来控制选择。空闲模式下，处理器时钟被关闭，但外设仍继续工作。在掉电模式下晶体振荡器停止工作，以将功耗降至最低。外部时钟可以在任何时间及状态下被关闭，而不影响处理器运行。

二、产品工作条件

2.1 绝对最大额定值

参数名称	参数符号	参数值	单位
电源电压	V_{DD}	-0.3~+7.0	V
功耗	P_D	110	mV
贮存温度范围	T_{stg}	-65~+150	°C
引线耐焊接温度	T_h	300 (10s) (手工焊), 260 (10s) (设备焊)	°C
结温	T_j	175	°C

2.2 推荐工作条件

参数名称	参数符号	参数值	单位
电源电压	V_{DD}	4.5~5.5	V
工作温度范围	T_A	-55~+125	°C
输入电压	V_I	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V

2.3 热特性参数

参数名称	参数符号	参数值	单位
结到壳热阻	θ_{JC}	28	°C/W

三、封装及引出端说明

3.1 引出端排列

P1.0	□ 1	40	□ VDD
P1.1	□ 2	39	□ P0.0, AD0
P1.2	□ 3	38	□ P0.1, AD1
P1.3	□ 4	37	□ P0.2, AD2
P1.4	□ 5	36	□ P0.3, AD3
P1.5	□ 6	35	□ P0.4, AD4
P1.6	□ 7	34	□ P0.5, AD5
P1.7	□ 8	33	□ P0.6, AD6
RST	□ 9	32	□ P0.7, AD7
RXD, P3.0	□ 10	31	□ \overline{EA}
TXD, P3.1	□ 11	30	□ ALE
$\overline{INT0}$, P3.2	□ 12	29	□ \overline{PSEN}
$\overline{INT1}$, P3.3	□ 13	28	□ P2.7, A15
T0, P3.4	□ 14	27	□ P2.6, A14
T1, P3.5	□ 15	26	□ P2.5, A13
\overline{WR} , P3.6	□ 16	25	□ P2.4, A12
\overline{RD} , P3.7	□ 17	24	□ P2.3, A11
XTAL2	□ 18	23	□ P2.2, A10
XTAL1	□ 19	22	□ P2.1, A9
VSS	□ 20	21	□ P2.0, A8

引出端排列图

引出端序号	符号	功能
1-8	P1.0-P1.7	P1 是一个带有内部上拉电阻的 8 位双向 I/O 口。
9	RST	当振荡器运行时, 在此引脚上出现两个机器周期的高电平将使单片机复位。
10-17	P3.0-P3.7	<p>P3 是一个带有内部上拉电阻的 8 位双向 I/O 口, 这 8 个引脚还用于专门功能 这些功能如下:</p> <p>RXD (P3.0): 串行输入口 TXD (P3.1): 串行输出口 $\overline{INTR0}$ (P3.2): 外部中断 0 $\overline{INTR1}$ (P3.3): 外部中断 1 T0 (P3.4): 定时器 0 的外部输入 T1 (P3.5): 定时器 1 的外部输入</p>

引出端序号	符号	功能
		\overline{WR} (P3.6): 外部数据存储器写选通 \overline{RD} (P3.7): 外部数据存储器读选通
18	XTAL1	晶体振荡器的输入端, 能够被外部时钟所驱动。
19	XTAL2	晶体振荡器的输出端。XTAL1 的反向。
20	V_{SS}	接地。
21-28	P2.0-P2.7	P2 是一个带有内部上拉电阻的 8 位双向 I/O 口, 在访问外部存储器时, 它送出高 8 位地址。
29	\overline{PSEN}	程序存储使能: 此输出是外部程序存储器的读选通信号。当读取内部程序存储器指令时此引脚没有信号输出。
30	ALE	地址锁存使能: ALE 的输出用于锁存 P0 口输出的地址低位字节。
31	\overline{EA}	外部访问使能: 当 \overline{EA} 端保持高电平且程序计数器数值在内部 ROM 范围内时, 访问内部程序存储器, 且 ROM 的地址和数据不出现在数据总线上。当它保持低电平时, 则只访问外部程序存储器。
32-39	P0.0-P0.7	P0 是一个 8 位双向口。在访问外部存储器时, 它是分时复用的地址 (低 8 位) 和数据总线。P0 口是漏极开路双向口, 外接上拉电阻。
40	V_{DD}	接电源。

3.2 引脚信号描述

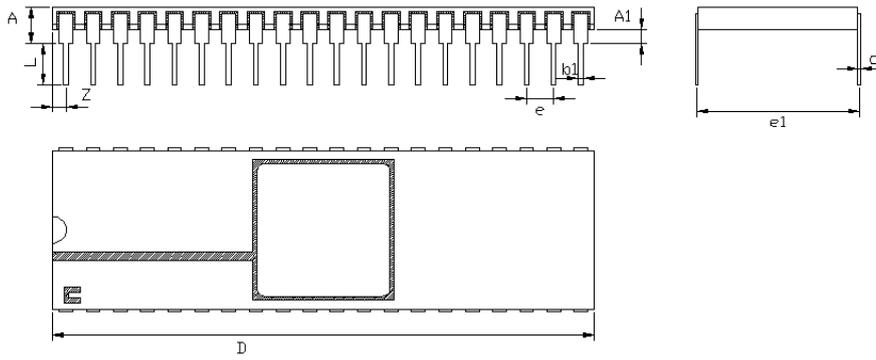
引脚信号描述

符号	类型	名称及功能
P1.0-P1.7	I/O	P1 是一个带有内部上拉电阻的 8 位双向 I/O 口。
RST	I	当振荡器运行时, 在此引脚上出现两个机器周期的高电平将使单片机复位。
P3.0-P3.7	I/O	P3 是一个带有内部上拉电阻的 8 位双向 I/O 口, 这 8 个引脚还用于专门功能

		这些功能如下： RXD (P3.0): 串行输入口 TXD (P3.1): 串行输出口 $\overline{\text{INTR0}}$ (P3.2): 外部中断 0 $\overline{\text{INTR1}}$ (P3.3): 外部中断 1 T0 (P3.4): 定时器 0 的外部输入 T1 (P3.5): 定时器 1 的外部输入 $\overline{\text{WR}}$ (P3.6): 外部数据存储器写选通 $\overline{\text{RD}}$ (P3.7): 外部数据存储器读选通
XTAL1	I	晶体振荡器的输入端，能够被外部时钟所驱动。
XTAL2	O	晶体振荡器的输出端。XTAL1 的反向。
V _{SS}	I	接地。
P2.0-P2.7	I/O	P2 是一个带有内部上拉电阻的 8 位双向 I/O 口，在访问外部存储器时，它送出高 8 位地址。
$\overline{\text{PSEN}}$	O	程序存储使能：此输出是外部程序存储器的读选通信号。当读取内部程序存储器指令时此引脚没有信号输出。
ALE	O	地址锁存使能：ALE 的输出用于锁存 P0 口输出的地址低位字节。
$\overline{\text{EA}}$	I	外部访问使能：当 $\overline{\text{EA}}$ 端保持高电平且程序计数器数值在内部 ROM 范围内时，访问内部程序存储器，且 ROM 的地址和数据不出现在数据总线上。当它保持低电平时，则只访问外部程序存储器。
P0.0-P0.7	I/O	P0 是一个 8 位双向口。在访问外部存储器时，它是分时复用的地址（低 8 位）和数据总线。P0 口是漏极开路双向口，外接上拉电阻。
V _{DD}	I	接电源。

3.3 外形尺寸说明

B89C51S 电路采用 40 引线 D 型陶瓷双列封装，外形尺寸按 GB/T 7092 的规定，外壳外形代号为 D40L3。



单位为毫米

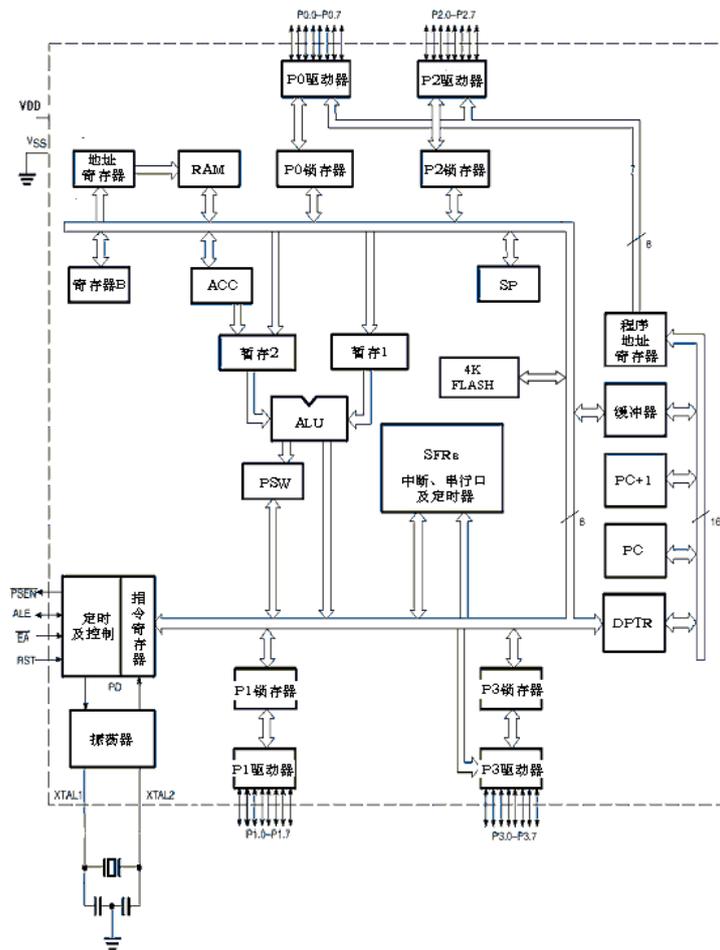
尺寸符号	数 值		
	最 小	公 称	最 大
A	—	—	5.10
A1	0.51	—	—
b1	0.35	—	0.59
c	0.20	—	0.36
e	—	2.54	—
e1	—	15.24	—
L	2.54	—	5.00
D	50.00	—	51.50
Z	—	—	2.54

注：未注公差按 GB/T1804 表 1 中 c 执行。

外壳外形尺寸图

四、产品功能

4.1 产品的基本工作原理



电路结构图

4.2 单元模块结构与工作原理

B89C51S 的体系结构包括一个外围有多个寄存器的核心控制器，4 个通用 I/O 口，128 字节的 RAM，2 个定时器/计数器和一个串行口。处理器支持 111 条不同的操作码，并可访问 64K 的程序地址空间和 64K 的数据存储空间。

a) 减少 EMI 辐射

当程序运行于内部 ROM 空间时，由于片内 Flash EPROM 的存在，ALE 无效。ALE 信

号的传输会引起干扰，因此在 ALE 无用时，关闭 ALE 以减少 EMI 辐射。要关断 ALE 信号的传输，只需将地址位于 08eH 的 AUXR SFR 寄存器的 0 位置为 1 即可，当程序读取外部 ROM/RAM 数据或跳转到外部 ROM 中执行操作时，关闭的 ALE 再次被激活。当访问完成或程序返回到内部 ROM 空间后，ALE 又一次被关断。将 AUXR 寄存器的 AO 位置 1 使 ALE 输出无效。

为了减少振荡电路中的 EMI 辐射，B89C51S 允许用户通过编程将安全寄存器的 B7 位清零，来减少片内振荡放大器的增益。一旦 B7 置为 0，放大器就会减少一半的增益。用户在试图减少晶振放大器增益时，必须注意：当在较低的增益下运行时，应适当调整 R，C1 和 C2 的值。

***AUXR-辅助寄存器 (8eH)

-	-	-	-	-	-	-	AO
---	---	---	---	---	---	---	----

AO: 关闭 ALE 输出

掉电标志

***PCON-电源控制 (87H)

-	-	-	POF	GF1	GF0	PD	IDL
---	---	---	-----	-----	-----	----	-----

POF: 断电标志位。当上电复位时，由硬件将 POF 置位。由软件将 POF 清零，来决定芯片复位是热启动还是冷启动。

GF1, GF0: 这两个位是为用户提供的通用标志位。

PD: 掉电模式位，置位进入掉电模式。

IDL: 空闲模式位。置位进入空闲模式。断电标志位为 PCON.4 位。当器件加 VDD 电压时，此位被置位。随后由软件复位时，此位可决定复位是热启动还是冷启动。

b) 时钟

B89C51S 被设计成既可以使用一个晶体振荡器，也可以使用一个外部时钟。在使用时钟之前，时钟频率由内部二分频。这使得 B89C51S 对时钟占空比变化相对不敏感。B89C51S 包含一个内置的晶体振荡器。为使振荡器工作，必须在 XTAL1 和 XTAL2 管脚之间连接一个石英晶体。另外，必须分别在这两个管脚和地之间连接一个负载电容。布局布线时，应使晶体和负载电容与器件尽可能的贴近，且应使信号线远离时钟线，以避免外围电路对时钟电

路的干扰。使用外部时钟时外部时钟源连接到管脚 XTAL1 上，管脚 XTAL2 悬空。晶体振荡器要求 XTAL1 上的输入是一个 CMOS 型输入。

c) 电源管理

空闲模式

通过将 PCON 寄存器的 IDL 位置位，系统进入空闲模式。在空闲模式下，连接到处理器的内部时钟被关闭。外设和中断逻辑继续工作。当有中断或复位发生时，处理器推出空闲模式。

掉电模式

通过将 PCON 寄存器的 PD 位置位，处理器进入掉电模式。在这种模式下，包括振荡器在内的所有时钟被关闭。退出掉电模式的唯一方法是产生一个复位。

d) 复位

外部 RESET 信号在 S5P2 期间被采样。为使复位有效，在振荡器运行时，复位信号至少要保持两个机器周期的高电平。当 B89C51S 应用一个外部 RC 网络时，复位线上的内部触发电路用来防止尖峰脉冲。复位逻辑电路也带有一个专用的消除尖峰脉冲的电路，同样可以消除复位线上的尖峰脉冲。在复位期间，端口数据被初始化为 FFH，堆栈指针为 07H，PCON (PCON.4 除外) 为 00H，除 SBUF 之外的所有 SFR 寄存器为 00H，SBUF 不被复位。

e) 安全位

在编程模式时，Flash EPROM 可以被重复编程和验证。直到被确认写入到 EPROM 时，代码才能被保护起来。在 B89C51S 中，有一个特殊设置寄存器，也就是安全寄存器。在正常工作模式下就可以访问这个寄存器，但必须是在 EPROM 工作模式期间。安全寄存器中的每一位一旦被从高到低编程完毕后就不能再改动。只有通过全部清除才能将它们复位。在 Flash EPROM 工作期间为安全寄存器分配的地址为 #0FFFFh。

***安全寄存器 (0FFFFH)

B7	Reserved	B2	B1	B0
----	----------	----	----	----

B0: 锁存位。

逻辑 0: 激活

逻辑 1: 禁止

这一位用来保护处理器中的用户代码。在完成编程和验证之后，这一位可以被设置。一旦它被清零，片上 ROM 中的数据 and 特殊设置寄存器都不能再被访问。

B1: MOVN 指令禁止位。

逻辑 0: 数据传送指令 MOVN 无法访问内部存储器代码。

逻辑 1: 无限制

这一位用来限制 MOVN 指令能够访问的区域。它能够禁止数据传送指令 MOVN 读取内部代码。当这一位被清零, MOVN 指令只能访问外部存储器中的代码, 而不能访问内部存储器的代码。通常 MOVN 指令内外 ROM 中的数据都能够访问。如果这一位被置位, 则对于 MOVN 指令没有限制。

B2: 加密位。

逻辑 0: 加密开启

逻辑 1: 加密关闭

这一位用来打开/关闭用于保护代码的加密逻辑。一旦加密功能打开, p0 口上的数据将通过加密逻辑被加密。只有将整个芯片清除才能将这一位复位。

B7: 振荡器控制位。

逻辑 0: 0.5 增益。

逻辑 1: 全增益。

安全寄存器所有位的默认值为 1。其中 Reserved 位必须为逻辑 1。

五、产品电特性

5.1 直流电特性

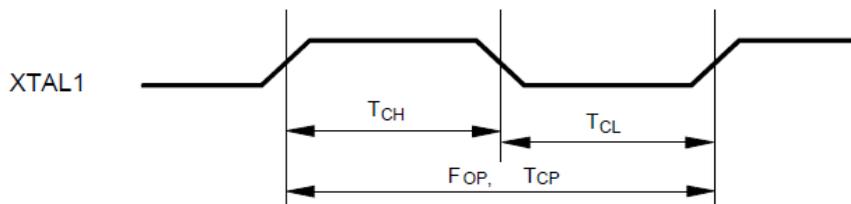
参数	符号	条件 (除另有规定外 $4.5V \leq V_{DD} \leq 5.5V$, $-55^\circ C \leq T_A \leq 125^\circ C$)	说明		单位
			最小	最大	
输入电流	I_{IN1}	$V_{DD}=5.5V$ $V_{IN}=0V$ or V_{DD}	-50	10	μA
逻辑电平 1-0 变化电流 P1,P2,P3	I_{TL}	$V_{DD}=5.5V$ $V_{IN}=2.0V$	-550	—	μA
输入电流 RST	I_{IN2}	$V_{DD}=5.5V$ $V_{IN}=V_{DD}$	-10	300	μA
输入漏电流 P0, \overline{EA}	I_{LK}	$V_{DD}=5.5V$ $0V < V_{IN} < V_{DD}$	-10	10	μA
输出低电压 P1, P2, P3	V_{OL1}	$V_{DD}=4.5V$	—	0.45	V

		$I_{OL1}=+4\text{mA}$			
输出低电压 ALE, $\overline{\text{PSEN}}$, P0	V_{OL2}	$V_{DD}=4.5\text{V}$ $I_{OL2}=+8\text{mA}$	—	0.45	V
输出高电压 P1, P2, P3	V_{OH1}	$V_{DD}=4.5\text{V}$ $I_{OH1}=-250\mu\text{A}$	2.4	—	V
输出高电压 ALE, $\overline{\text{PSEN}}$, P0	V_{OH2}	$V_{DD}=4.5\text{V}$ $I_{OH2}=-14\text{mA}$	2.4	—	V
输入低电平 (RST, XTAL1 除外)	V_{IL1}	$V_{DD}=4.5\text{V}$	0	0.8	V
输入低电平 RST 信号	V_{IL2}	$V_{DD}=4.5\text{V}$	0	0.8	V
输入低电平 XTAL1 信号	V_{IL3}	$V_{DD}=4.5\text{V}$	0	0.8	V
输入高电平 (RST, XTAL1 除外)	V_{IH1}	$V_{DD}=4.5\text{V}$	2.4	$V_{DD}+0.2$	V
输入高电平 RST 信号	V_{IH2}	$V_{DD}=4.5\text{V}$	$0.67V_{DD}$	$V_{DD}+0.2$	V
输入高电平 XTAL1 信号	V_{IH3}	$V_{DD}=4.5\text{V}$	$0.67V_{DD}$	$V_{DD}+0.2$	V
工作电流	I_{DD}	无负载 $V_{DD}=5.5\text{V}$	—	20	mA
待机电流	I_{IDLE}	Idle 状态 $V_{DD}=5.5\text{V}$	—	10	mA
掉电电流	I_{PWDN}	掉电状态 $V_{DD}=5.5\text{V}$	—	50	μA
功能测试	F_{op}	$V_{DD}=5.0\text{V}$ f $=12.5\text{MHz}$	—	12.5	MHz

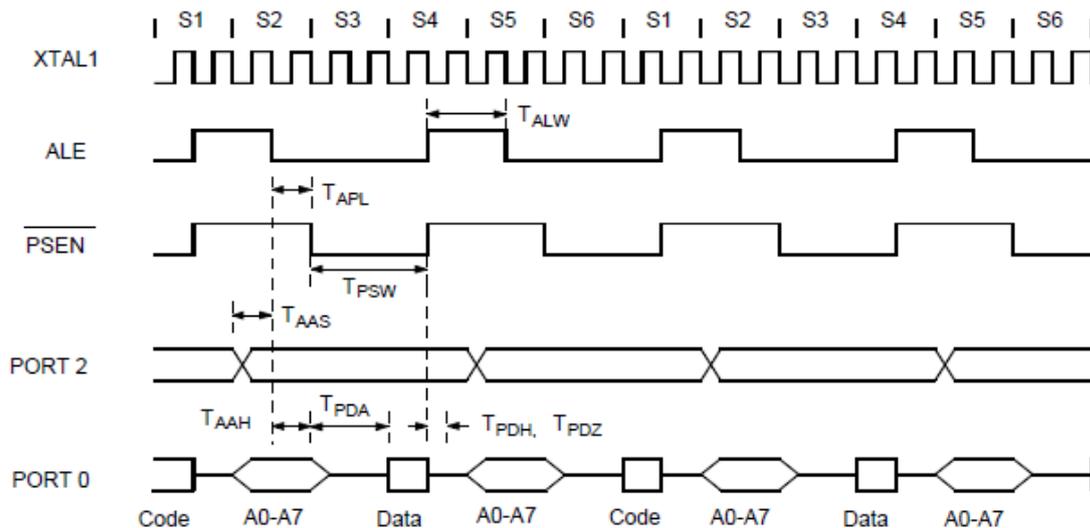
5.2 交流电特性

参数	符号	条件 (除另有规定外 $4.5\text{V} \leq V_{DD} \leq 5.5\text{V}$, $-55^\circ\text{C} \leq T_A \leq 125^\circ\text{C}$)	说明		单位
			最小	最大	
时钟周期 ^a	T_{CP}	$V_{DD}=4.5\text{V}$ 和 5.5V $f=1/T_{CP}$	80	—	ns
时钟高电平	T_{ch}		35	—	ns
时钟低电平	T_{cl}		35	—	ns
地址有效到 ALE 变低 ^b	T_{AAS}		$1T_{CP}-\Delta$	—	ns
ALE 变低后地址保持 ^b	T_{AAH}		$1T_{CP}-\Delta$	—	ns
ALE 低到 $\overline{\text{PSEN}}$ 低 ^b	T_{APL}		$1T_{CP}-\Delta$	—	ns
$\overline{\text{PSEN}}$ 低到数据有效 ^a	T_{PDA}		—	$2T_{CP}$	ns
$\overline{\text{PSEN}}$ 变高后数据保持 ^{a,c}	T_{PDH}		0	$1T_{CP}$	ns
$\overline{\text{PSEN}}$ 变高后数据浮空 ^{a,c}	T_{PDZ}		0	$1T_{CP}$	ns
ALE 脉宽 ^b	T_{ALW}		$2T_{CP}-\Delta$	—	ns
$\overline{\text{PSEN}}$ 脉宽 ^b	T_{PSW}		$3T_{CP}-\Delta$	—	ns
ALE 低到 $\overline{\text{RD}}$ 低 ^b	T_{DAR}		$3T_{CP}-\Delta$	$3T_{CP}$	ns

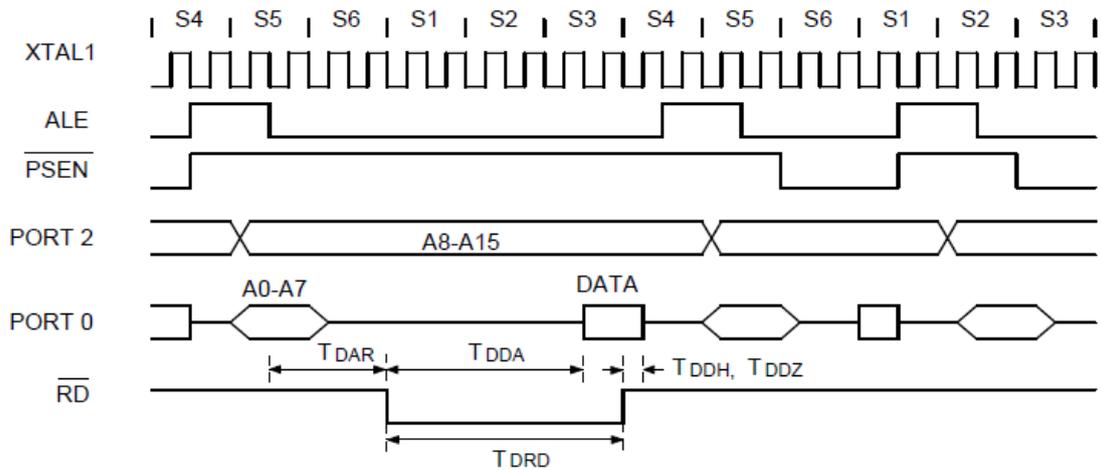
				$+\Delta$	
\overline{RD} 变低到数据有效 ^a	T_{DDA}		—	$4T_{CP}$	ns
\overline{RD} 变高后数据保持 ^a	T_{DDH}		0	$2T_{CP}$	ns
\overline{RD} 变高后数据浮空 ^a	T_{DDZ}		0	$2T_{CP}$	ns
\overline{RD} 脉宽 ^b	T_{DRD}		$6T_{CP}-\Delta$	—	ns
ALE 低到 \overline{WR} 低 ^b	T_{DAW}		$3T_{CP}-\Delta$	$3T_{CP}+\Delta$	ns
数据有效相对于 \overline{WR} 下降沿的建立时间 ^b	T_{DAD}		$1T_{CP}-\Delta$	—	ns
\overline{WR} 变高后数据保持 ^b	T_{DWD}		$1T_{CP}-\Delta$	—	ns
\overline{WR} 脉宽 ^b	T_{DWR}		$6T_{CP}-\Delta$	—	ns
端口输出到 ALE 高	T_{DAH}		$1T_{CP}$	—	ns
^a 外围测试向量保证。 ^b “ Δ ”为 35ns（由于缓冲器驱动延迟和连线负载延迟）。 ^c 在 PSEN 信号变高之前，数据已经被内部锁存。					



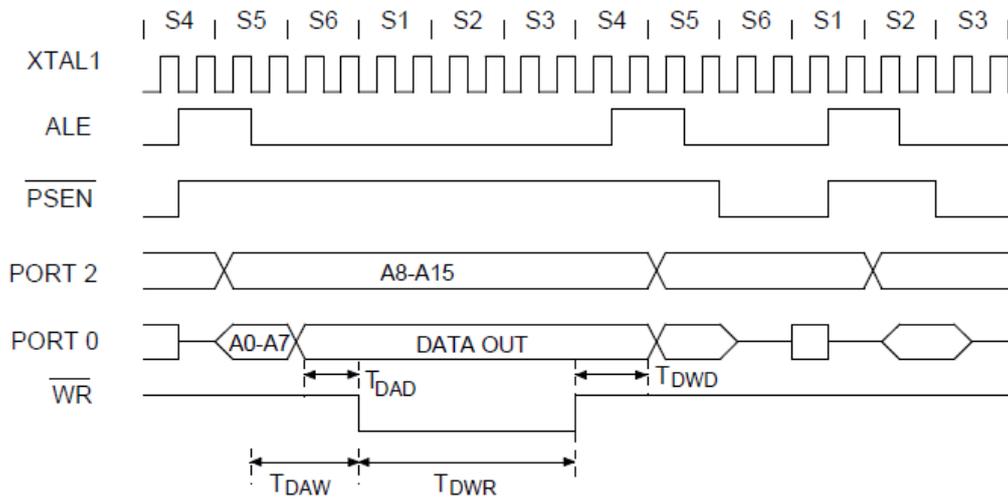
时钟输入波形



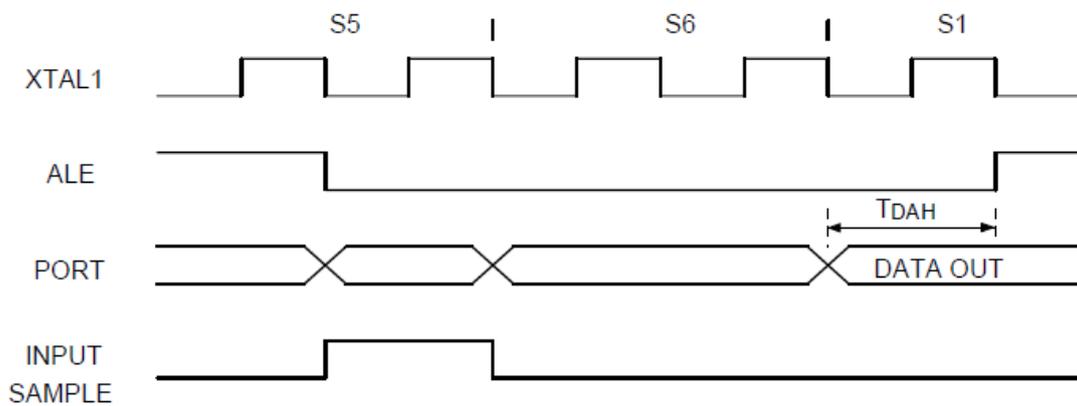
程序读取周期



数据读周期

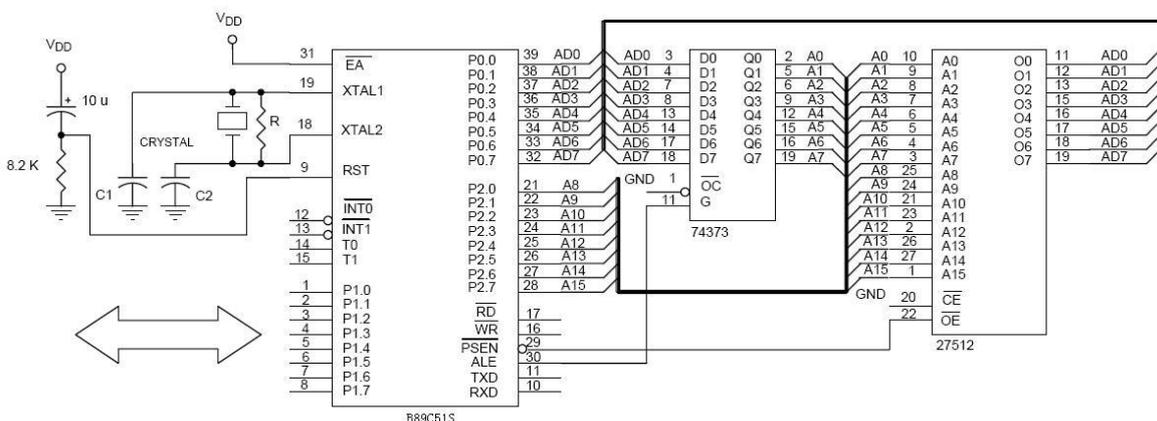


数据写周期


 端口访问周期
交流参数波形图

六、典型应用

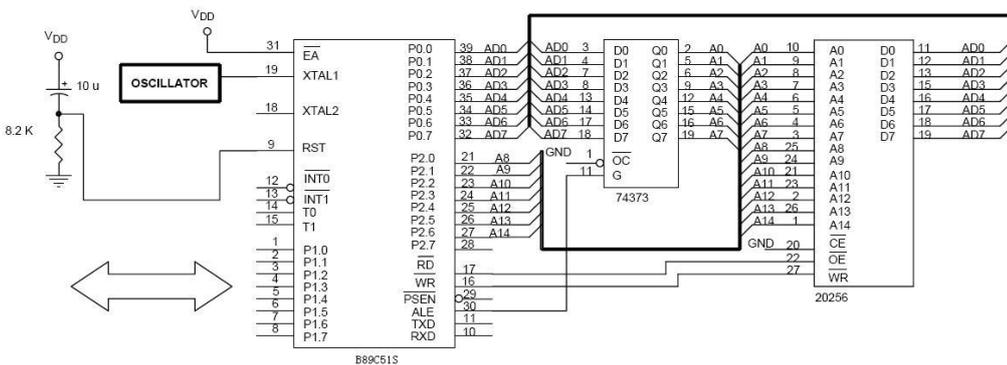
6.1 扩展的外部程序存储器和石英晶体



石英晶体	C1	C2	R
16MHz	30P	30P	-
24 MHz	15P	15P	-
33 MHz	10P	10P	6.8K
40 MHz	5P	5P	4.7K

石英晶体应用参考值（全增益）

6.2 扩展的外部程序存储器和振荡器



七.应用注意事项

7.1 产品应用说明

B89C51S 为 BM89C51 升级电路，两款电路所支持主要功能相同，仅在编程电压和时钟高、低电平时间要求存在差别。

在使用编程器对两个器件进行编程时，BM89C51 选择器件型号为 W78E51B(编程电压为 12V)；B89C51S 选择器件型号为 W78E51C (编程电压为 5V)。

两款电路对于时钟高、低电平的时间要求不同，区别如下表所示：

BM89C51:

参数	符号	最小	典型值	最大	单位	注释
时钟高电平	Tch	36	--	--	ns	XTAL1 的输入没有占空比的要求
时钟低电平	Tcl	36	--	--	ns	XTAL1 的输入没有占空比的要求

B89C51S:

参数	符号	最小	典型值	最大	单位	注释
时钟高电平	Tch	35	--	--	ns	XTAL1 的输入没有占空比的要求
时钟低电平	Tcl	35	--	--	ns	XTAL1 的输入没有占空比的要求

7.2 编程注意事项

B89C51S器件内嵌4K字节Flash EPROM，可通过编程器将程序烧录到片上Flash中。在编程过程中应注意以下事项：

- 1) 使用与B89C51S产品相匹配的硬件和软件，并对编程器定期进行检查确认；
- 2) 器件在编程器插座上进行取放时建议对编程器进行断电操作；
- 3) 目前建议用户使用的编程器型号为TOP、LABTOOL或经用户已经验证过的其他型号编程器。
- 4) 编程前需确认选择的器件型号为WINBOND—W78E51C，并确认软件设置与载入文件的正确性；

- 5) 在对器件进行烧写之前，可先回读器件以确认器件FLASH是否为空，如果器件Flash不为空，需先执行擦除操作，编程后可再次通过回读操作确认程序的正确性；
- 6) 由于编程软件、连接线、编程器自身等因素引起的编程不成功，在确认原因后可进行再次编程；
- 7) 器件必须采取防静电措施进行操作。

7.3 板级应用注意事项

- 1) 器件工作时应严格保证电源的地弹与过冲电压处于详细规范要求的正常电压范围之内；
- 2) 输入端不可悬空；
- 3) 输出端不可接固定电平；
- 4) 系统中各种总线应尽可能避免过冲信号；
- 5) 在电路电源稳定之前，尽可能使复位信号保持低电平。

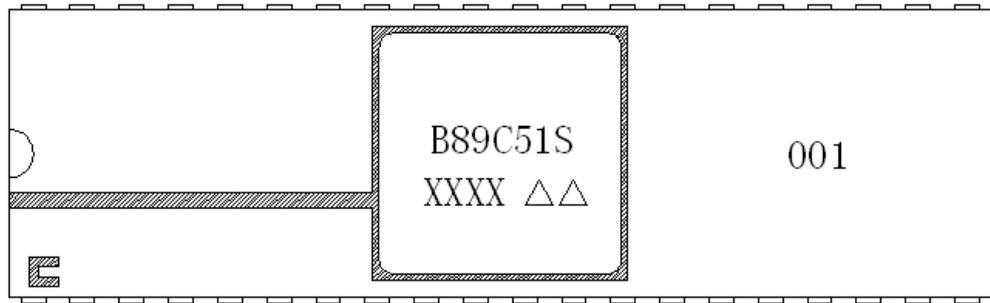
八、用户关注产品信息

8.1 产品鉴定信息

鉴定产品批次		1137
鉴定执行标准	总规范名称及编号	半导体集成电路总规范 GJB 597A-1996
	详细规范名称及编号	半导体集成电路 B89C51S 型微控制器 Q/Zt 20184A-2013
	附加技术条件	
	质量等级	B级
鉴定情况	鉴定试验日期	2012年9月~2013年1月
	鉴定试验机构	北京微电子技术研究所
	鉴定报告编号	12-092

8.2 产品标识

标志应按GJB 597A-1996中3.6的规定，B89C51S为器件型号，XXXX为电路批号，△△为静电等级标识，001为电路序号。



8.3 研制生产单位联系方式

通信地址：北京市丰台区东高地四营门北路2号

邮政编码：100076

联系部门：市场二部

电话/传真：010-67968115-7501/010-68757706

设计一部

电话/传真：010-67968115-8119