



BK1662 数据手册

DS-BK1662-C06 V1.4.7

2024/3/6

目录

目录.....	2
1. 特性.....	4
2. 综述.....	6
3. 引脚描述.....	7
4. 外设接口.....	14
4.1 输入与输出引脚.....	14
4.2 UART.....	14
4.3 I2C.....	14
4.4 PPS 秒脉冲输出.....	14
4.5 时间同步输入.....	15
5. 接口协议.....	16
5.1 NMEA 消息.....	16
5.2 二进制消息.....	16
5.3 RTCM3.X 消息.....	16
6. 电源管理.....	17
6.1 工作模式.....	17
6.2 启动流程.....	17
6.3 复位.....	18
7. 硬件参考设计.....	19
7.1 应用原理图.....	19
7.2 PCB Layout 建议.....	22
8. 模拟功能.....	25
8.1 GNSS 射频接收器.....	25
8.2 有源天线供电 LDO.....	25



- 8.3 晶体振荡器.....25
- 8.4 通用 SAR ADC.....25
- 8.5 温度传感器.....26

- 9. 数字功能 27
 - 9.1 看门狗.....27
 - 9.2 计时器.....27

- 10. 电气特性指标..... 28
 - 10.1 最大绝对额定值.....28
 - 10.2 建议工作条件.....28
 - 10.3 直流电气特性.....28
 - 10.4 晶体和参考时钟指标.....29

- 11. 封装信息..... 30

- 12. 订单信息..... 34

- 修订历史..... 35

1. 特性

GNSS 部分

- 200 个跟踪通道以及专用的搜索引擎
- L1 频点支持 GPS L1, Beidou B1, Galileo E1, QZSS L1, GLONASS G1
- L5 频点支持 GPS L5, Beidou B2A, Beidou B2B, Beidou B2I, Galileo E5, QZSS L5, IRNSS
- 冷启动灵敏度: -148 dBm
- 热启动灵敏度: -159 dBm
- 重捕获灵敏度: -159 dBm
- 跟踪灵敏度: -165 dBm
- 更新频率: 1 ~ 20 Hz
- 单点定位精度: 水平 1.5 m CEP 垂直 2.5 m CEP
- RTK 定位精度: 水平 1.0 cm+1 ppm CEP 垂直 1.5 cm+1 ppm CEP (仅限 1662G/1662GC 支持)
- 地速精度: 0.1 m/s CEP
- 冷启动首次定位时间: 28 s
- AGPS 首次定位时间: 1.5 s
- 热启动定位时间: 1.0 s
- 支持 SBAS
- 支持 AGPS
- 支持 RTCM3.X
- 支持 NMEA0183

处理器和存储器

- 32-bit DSP 运行在 350 MHz
- 单精度和双精度浮点运算支持
- Embedded Flash
- RAM/ROM
- 32 KB Cache
- 256-bit eFuse
- 可用于调试和下载的 UART/JTAG

时钟方案

- 外部振荡电路: 26 MHz TCXO
- 内部振荡电路: 配合 26 MHz 晶体的振荡电路 (X26M), 配合 32 kHz 晶体的振荡电路 (X32K) 和环阵振荡电路 (ROSC32K)
- 350 MHz PLL

供电方案

- 1.8 to 3.6V VBAT 主电源供电
- 内置上电复位 (POR) 和欠压复位逻辑 (BOD)
- 内置多个 LDO
- 内置 DC-DC
- 低功耗:
 - L1/L5 连续跟踪模式: 20 mA
 - L1 连续跟踪模式: 12 mA
 - 休眠待机模式: 14 μ A

外设接口

- 17 GPIOs
- 3x UART, 其中一个具备下载功能
- 1x I2C
- 1x SPI(QFN40)
- 10-比特 SAR ADC, 1 通道(QFN40)
- 1x 硬件看门狗
- 2x 通用 32 位计数器
- 1x 低功耗 RTC 计数器
- 1x 温度传感器

封装

- QFN40 封装, 5 mm x 5 mm
- QFN32 封装, 4 mm x 4 mm
- 工作温度范围: -40 to +85°C

2. 综述

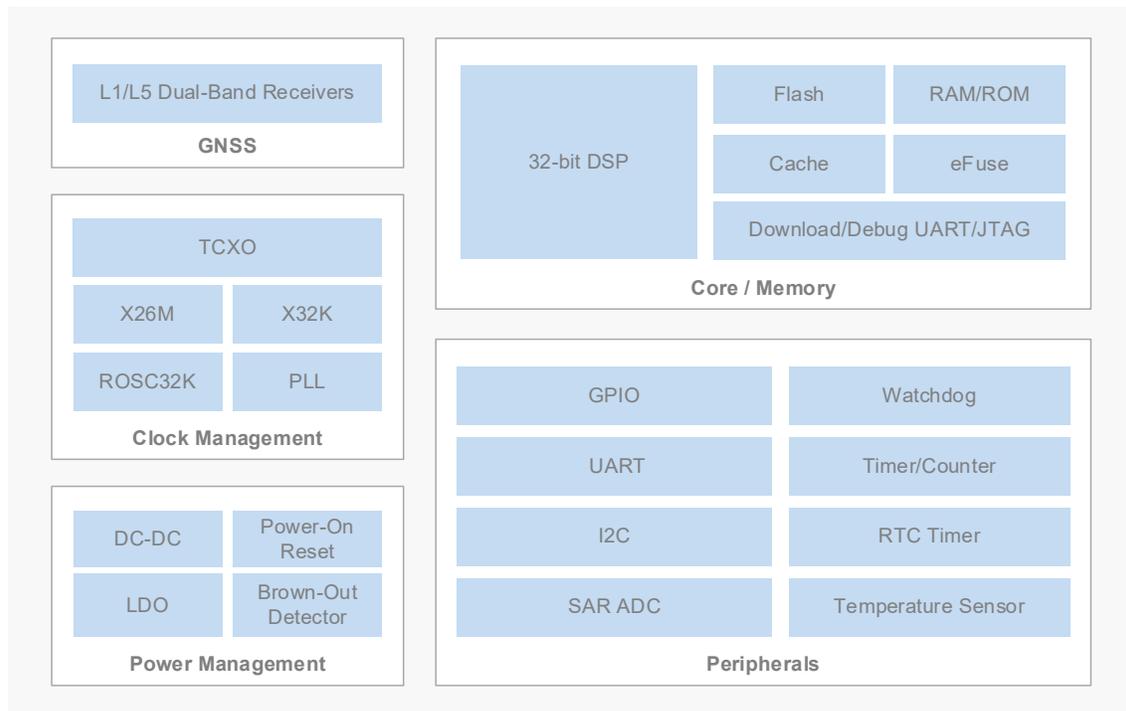
BK1662 是全集成的单芯片 L1/L5 双频 GNSS 解决方案，专为需要低功耗和高性能的应用而设计。BK1662 可以实现优化的多频段和多模式信号跟踪。同时其实现了先进的抗多径和抗干扰射频前端，以及对 L1/L5 频段提供多达 8 个抗单音干扰滤波器，显著提高了实际定位和 TTFF 性能。

BK1662 采用先进的软件硬件结合的低功耗设计。它可以在不降低性能的情况下提供超低功耗。

BK1662 具有低功耗，高性能的特点，是很多产品应用的理想选择，尤其适用于可穿戴、物联网、GNSS 模块、跟踪器、无人机和汽车导航。

Figure 2-1 显示了 BK1662 的整体结构框图。

Figure 2-1 BK1662 系统结构框图



3. 引脚描述

BK1662 使用 5x5 mm、40 引脚 QFN 以及 4x4mm、32 引脚 QFN 封装。Figure 3-1 显示了 QFN40 封装的引脚分配。Figure 3-2 显示了 QFN32 封装的引脚分配。

Figure 3-1 QFN40 引脚分配图

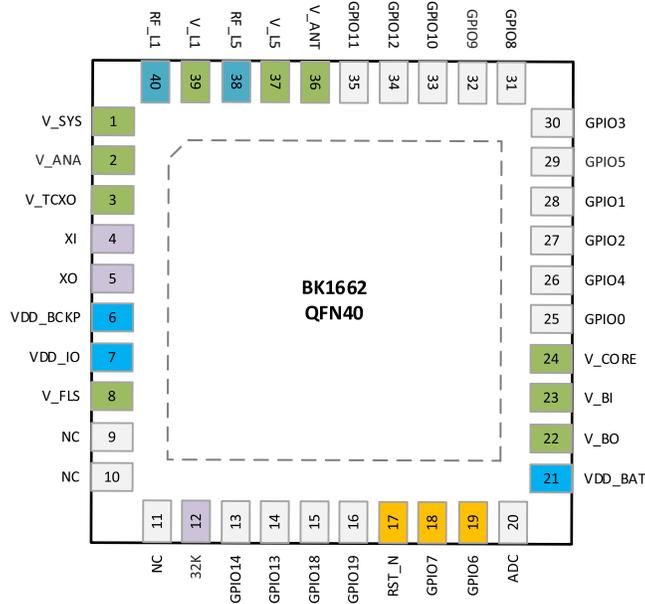


Table 3-1 描述了 QFN40 封装的引脚定义与说明。

Table 3-1 QFN40 引脚定义

编号 #	名称	I/O	类型	描述
1	V_SYS	-	模拟输出	LDO SYS 输出
2	V_ANA	-	模拟输出	VDD 模拟电压
3	V_TCXO	-	模拟输出	TCXO 电压输出, 1.7 V ~ 3.1 V, 如果使用更低电压的 TCXO, 可能需要提供额外的 TCXO 电源。 另外该引脚可以同时对外部数字器件和 LNA 供电。 不要使用该电源同时对外部数字器件和 TCXO 供电。

4	XI	-	模拟输入	26 MHz 时钟信号输入
5	XO	-	模拟输出	26 MHz 晶体信号输出
6	VDD_BCKP	-	模拟输入	备份电源输入, 2.4 V ~ 3.6 V
7	VDD_IO	-	模拟输入	IO 电源输入, 1.7 V ~ 3.6 V
8	V_FLS	-	模拟输出	内部 Flash 的电源输出 1.7 V/3.1 V, 可以对于外部数字电路供电。
9	NC	-	-	不连接
10	NC	-	-	不连接
11	NC	-	-	不连接
12	32K	-	模拟输入	32K 晶体输入
13	GPIO14	I/O	数字	<ul style="list-style-type: none"> GPIO14 JTAG_TDO UART0_TX
14	GPIO13	I/O	数字	<ul style="list-style-type: none"> GPIO13 JTAG_TDI UART0_RX
15	GPIO18	I/O	数字	<ul style="list-style-type: none"> GPIO JTAG_TCK
16	GPIO19	I/O	数字	<ul style="list-style-type: none"> GPIO JTAG_TMS
17	RST_N	-	模拟输入	系统复位引脚, 正常工作时悬空或者拉高, 接地复位。
18	GPIO7	I/O	数字	<ul style="list-style-type: none"> GPIO7 UART0_RX SPI_MOSI I2C_SCL
19	GPIO6	I/O	数字	<ul style="list-style-type: none"> GPIO6 UART0_TX SPI_MISO I2C_SDA
20	ADC	-	模拟输入	ADC 输入

21	VDD_BAT	-	模拟输入	主电源供电输入
22	V_BO	-	模拟输出	基带 LDO 输出
23	V_BI	-	模拟输入	基带 LDO 输入
24	V_CORE	-	模拟输出	Core LDO 输出
25	GPIO0	I/O	数字	<ul style="list-style-type: none"> GPIO0 SPI_MISO JTAG_TMS
26	GPIO4	I/O	数字	<ul style="list-style-type: none"> GPIO4 SPI_CLK JTAG_TDI
27	GPIO2	I/O	数字	<ul style="list-style-type: none"> GPIO2 Time_Sync_Input UART1_TX
28	GPIO1	I/O	数字	<ul style="list-style-type: none"> GPIO1 SPI_MOSI JTAG_TCK
29	GPIO5	I/O	数字	<ul style="list-style-type: none"> GPIO5 SPI_CS JTAG_TDO
30	GPIO3	I/O	数字	<ul style="list-style-type: none"> GPIO3 UART1_RX
31	GPIO8	I/O	数字	<ul style="list-style-type: none"> GPIO8 I2C_SCL UART2_RX SPI_CLK
32	GPIO9	I/O	数字	<ul style="list-style-type: none"> GPIO9 I2C_SDA UART2_TX SPI_CS
33	GPIO10	I/O	数字	<ul style="list-style-type: none"> GPIO10 UART1_RX PPS out

34	GPIO12	I/O	数字	<ul style="list-style-type: none"> GPIO12 UART1_TX Time_Sync_Input
35	GPIO11	I/O	数字	<ul style="list-style-type: none"> GPIO11 PPS out Time_Sync_Input
36	V_ANT	-	模拟输出	用于外部 LNA 或有源天线的 LDO 供电输出.(1.7V-3.1V 可调, 默认 2.8V) 如果是对有源天线供电, 则电流不能超过 50mA 否则需要使用额外的外部供电。
37	V_L5	-	模拟输出	L5 射频 LDO 输出
38	RF_L5	-	模拟输入	L5 射频输入
39	V_L1	-	模拟输出	L1 射频 LDO 输出
40	RF_L1	-	模拟输入	L1 射频输入
Die pad	GND_SLUG	-	GND	芯片底部接地

Table 3-2 描述了 QFN32 封装的引脚定义与说明。

Figure 3-2 QFN32 引脚分配图

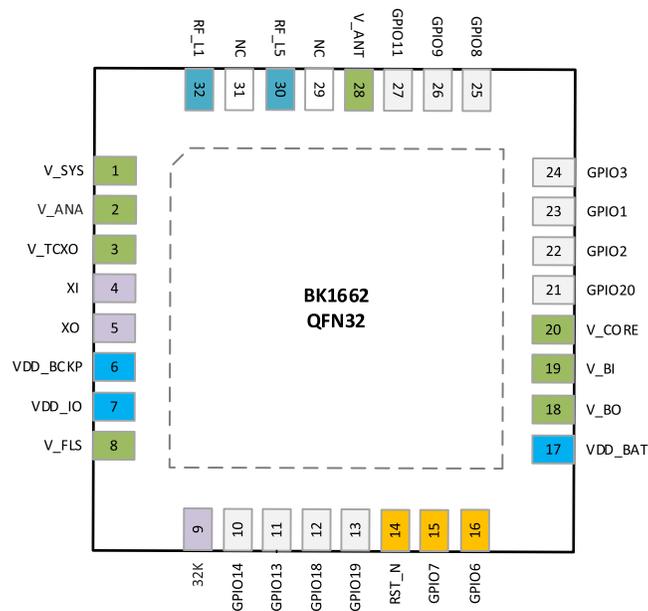


Table 3-2 QFN32 引脚定义

编号 #	名称	I/O	类型	描述
1	V_SYS	-	模拟输出	LDO SYS 输出
2	V_ANA	-	模拟输出	VDD 模拟电压
3	V_TCXO	-	模拟输出	<p>TCXO 电压输出, 1.7 V ~ 3.1 V, 如果使用更低电压的 TCXO, 可能需要提供额外的 TCXO 电源。</p> <p>另外该引脚可以同时为电流较小 (<5mA) 的 LNA 供电。</p> <p>不要使用该电源同时为外部数字器件和 TCXO 供电。</p>
4	XI	-	模拟输入	26 MHz 时钟信号输入
5	XO	-	模拟输出	26 MHz 晶体信号输出
6	VDD_BCKP	-	模拟输入	备份电源输入, 2.4 V ~ 3.6 V
7	VDD_IO	-	模拟输入	IO 电源输入, 1.7 V ~ 3.6 V
8	V_FLS	-	模拟输出	内部 Flash 的电源输出 1.7 V/3.1 V, 可以用于外部数字电路供电。
9	32K	-	模拟输入	32K 晶体输入
10	GPIO14	I/O	数字	<ul style="list-style-type: none"> GPIO14 JTAG_TDO UART0_TX
11	GPIO13	I/O	数字	<ul style="list-style-type: none"> GPIO13 JTAG_TDI UART0_RX
12	GPIO18	I/O	数字	<ul style="list-style-type: none"> GPIO JTAG_TCK
13	GPIO19	I/O	数字	<ul style="list-style-type: none"> GPIO JTAG_TMS
14	RST_N	-	模拟输入	<ul style="list-style-type: none"> 系统复位引脚, 正常工作时悬空或者拉高, 接地复位。
15	GPIO7	I/O	数字	<ul style="list-style-type: none"> GPIO7 UART0_RX

				<ul style="list-style-type: none"> SPI_MOSI I2C_SCL
16	GPIO6	I/O	数字	<ul style="list-style-type: none"> GPIO6 UART0_TX SPI_MISO I2C_SDA
17	VDD_BAT	-	模拟输入	主电源供电输入
18	V_BO	-	模拟输出	<ul style="list-style-type: none"> 基带 LDO 输出
19	V_BI	-	模拟输入	<ul style="list-style-type: none"> 基带 LDO 输入
20	V_CORE	-	模拟输出	Core LDO 输出
21	GPIO20	I/O	数字	<ul style="list-style-type: none"> GPIO20 PE_CLK
22	GPIO2	I/O	数字	<ul style="list-style-type: none"> GPIO2 Time_Sync_Input UART1_TX
23	GPIO1	I/O	数字	<ul style="list-style-type: none"> GPIO1 SPI_MOSI JTAG_TCK
24	GPIO3	I/O	数字	<ul style="list-style-type: none"> GPIO3 UART1_RX
25	GPIO8	I/O	数字	<ul style="list-style-type: none"> GPIO8 I2C_SCL UART2_RX SPI_CLK
26	GPIO9	I/O	数字	<ul style="list-style-type: none"> GPIO9 I2C_SDA UART2_TX SPI_CS
27	GPIO11	I/O	数字	<ul style="list-style-type: none"> GPIO11 PPS out Time_Sync_Input
28	V_ANT	-	模拟输出	用于外部 LNA 或有源天线的 LDO 供电输出.(1.7V-3.1V 可调, 默认 2.8V)



				<ul style="list-style-type: none">如果是对有源天线供电，则电流不能超过 50mA 否则需要使用额外的外部供电。
29	NC	-		
30	RF_L5	-	模拟输入	L5 射频输入
31	NC	-		
32	RF_L1	-	模拟输入	L1 射频输入
Die pad	GND_SLUG	-	GND	芯片底部接地

4. 外设接口

4.1 输入与输出引脚

BK1662 共有 17 个数字 IO 引脚。所有 IO 引脚在启动期间默认设置为 GPIO。启动后部分 IO 引脚被设置为具有不同功能的外设接口，例如 UART、I2C 等。每个 GPIO 都可以配置为输入或输出。

所有 IO 均由引脚 VDD_IO 供电。BK1662 可以在 1.8 V、2.5 V 或 3.3 V 电平下工作。如果 VDD_IO 电压失效，芯片有可能将进入 Sleep 模式。如果 VDD_IO 使用主电源供电，为避免电流从 VDD_IO 反灌到 VDD_BAT，所有连接的外部 IO 引脚在主电源关闭时应保持低或高阻抗状态。还可以在 VDD_BAT 到 VDD_IO 路径中插入一个二极管，以避免从 VDD_IO 到 VDD_BAT 的反灌电流。

所有 GPIO 引脚都可以将内部 DSP 从 Sleep 模式唤醒。在 Sleep 模式下，预设 GPIO 上的任何电平高低变化都会触发唤醒到 Active 模式的过程。

4.2 UART

BK1662 有三个通用异步接收器/发送器 (UART) 接口，可以最高达 6 Mbps 的波特率提供全双工、异步串行通信。它们支持 5/6/7/8 位数据，以及偶数、奇数和无奇偶校验。停止位可以是 1 位或 2 位。UART0 支持 Flash 下载。

默认主 UART 为 UART0 (GPIO6 TX, GPIO7 RX)。在启动过程和默认的固件设置中，UART0 配置为：波特率 115200，8 位，无奇偶校验，1 个停止位。用户可以通过接口命令更改 UART0 的配置。但是在启动过程期间的 UART0 配置无法修改。

4.3 I2C

BK1662 包括一个内部的 I2C 接口，可提供比特率高达 400kbps 的 I2C 通信。默认 I2C 引脚为 GPIO8 SCL、GPIO9 SDA。

当使用 I2C 接口时，需要外部的 5K 左右上拉电阻对 SCL 以及 SDA 进行上拉。可以参考原理图中连接 IMU 器件的电路方式。

4.4 PPS 秒脉冲输出

BK1662 提供两个 GPIO 引脚 (GPIO10 或 GPIO11 可配置) 用于 1PPS 秒脉冲输出可以用于授时等功能，PPS 有效极性和正宽度可以通过固件和主机命令进行配置。默认 1PPS 输出为每秒 1ms 高电平有效加。1PPS 输出的精度 RMS 误差 < 20ns。



4.5 时间同步输入

BK1662 提供 3 个 GPIO 引脚（GPIO2 或 GPIO11 或 GPIO12）用于时间同步输入，通过输入高电平的时序来指示芯片确定的事件，例如进行射频干扰协调。这些同步电平的定时分辨率 $< 0.02\mu\text{s}$ ，高电平宽度必须 $> 0.1\mu\text{s}$ 。

5. 接口协议

BK1662 支持 3 种接口协议：NMEA0183、私有二进制协议和 RTCM3.X。详细的接口协议规范请参考《BK166X 系列接口规范》。所有 3 种协议都可以共同从一个 UART 端口进行配置和收发，输出常用的波特率为 9600，115200，230400，460800，961200 等。

在高频输出或者不仅输出 NMEA 的情况下，例如 5Hz 或 10Hz 的并且有 PVT 或 RTCM 信息的情况下，UART 波特率应设置得足够高以让所有数据包输出。下表显示了推荐的波特率设置。用户可以通过监视 UART 信号波形来检查波特率是否合适。

Table 5-1 建议的输出 UART 波特率配置

	1Hz 双频	5Hz 双频	10Hz 双频	20Hz 单频
NMEA	115200	230400	460800	460800
NMEA+PVT	115200	230400	460800	460800
NMEA+RTCM	115200	230400	460800	921600

5.1 NMEA 消息

有两种 NMEA 消息类型。

一种是 NMEA0183 标准定义的标准 NMEA 消息，目前支持“GGA”、“GSA”、“GSV”、“RMC”消息。

另一种是仅适用于 BK166X 接收器的专有信息消息包括“POCNR”、“POCFG”、“POCLK”消息。

5.2 二进制消息

BK1662 支持私有二进制协议，其有多种用途，包括配置和交互数据信息。详细的二进制消息使用请参考《BK166X 系列接口规范》。所有私有二进制协议数据包都以 2 字节同步字“BK”开头，其后面为 CRC，数据类型，数据长度和数据包主体。

5.3 RTCM3.X 消息

BK1662 支持输入和输出 RTCM3.X 消息 MSM4 或 MSM7（可配置）。

6. 电源管理

6.1 工作模式

BK1662 支持两种功耗模式，分别是 Sleep 模式和 Active 模式。

Sleep 模式——在这种模式下，DSP 核心、所有数字逻辑(RTC Always-On 逻辑除外)和模拟/RF 电路的主要部分将停止工作，并关闭电源，因此总电流可以达到最低。在此模式下，只有 GPIO 和 RTC 定时器可以将系统唤醒到 Active 模式。

在 Sleep 模式下，GNSS 参考时间将在 RTC 计时器中运行。星历等 GNSS 数据会定期保存到 flash 中，以实现快速启动。如果有 AGNSS/AGPS，时间和星历将被下载到 BK1662，所以如果有 AGNSS/AGPS 或者不关心热启动 TTFF，则无需切换到 Sleep 模式，在不需要使用定位功能时不提供备份电源并关闭 BK1662 电源即可。

BK1662 可以通过软件和硬件从 Active 模式切换到 Sleep 模式。

在软件方式下，当 BK1662 收到主机休眠命令并从 Active 模式切换到 Sleep 模式时，VDD_BAT、VDD_IO 应保持供电状态。BK1662 进入 Sleep 模式后，可以进一步关闭 VDD_BAT 和 VDD_IO 来省电，但此时需要保证 VDD_BCKP 处于供电状态。

在硬件方式下，如果 BK1662 处于 Active 模式，且 VDD_BAT、VDD_IO 断电，VDD_BCKP 保持高电平有效。BK1662 将自动切换到睡眠模式。当 BK1662 处于睡眠模式时，所有连接到 BK1662 的 IO 应保持低或高阻抗状态。如果任何存在连接的 IO 管脚处于高电平状态，BK1662 睡眠电路的漏电将会增加。

当 BK1662 从休眠模式唤醒时(由 RTC 定时器或 GPIO 触发)，VDD_BAT 和 VDD_IO 必须保持激活状态。

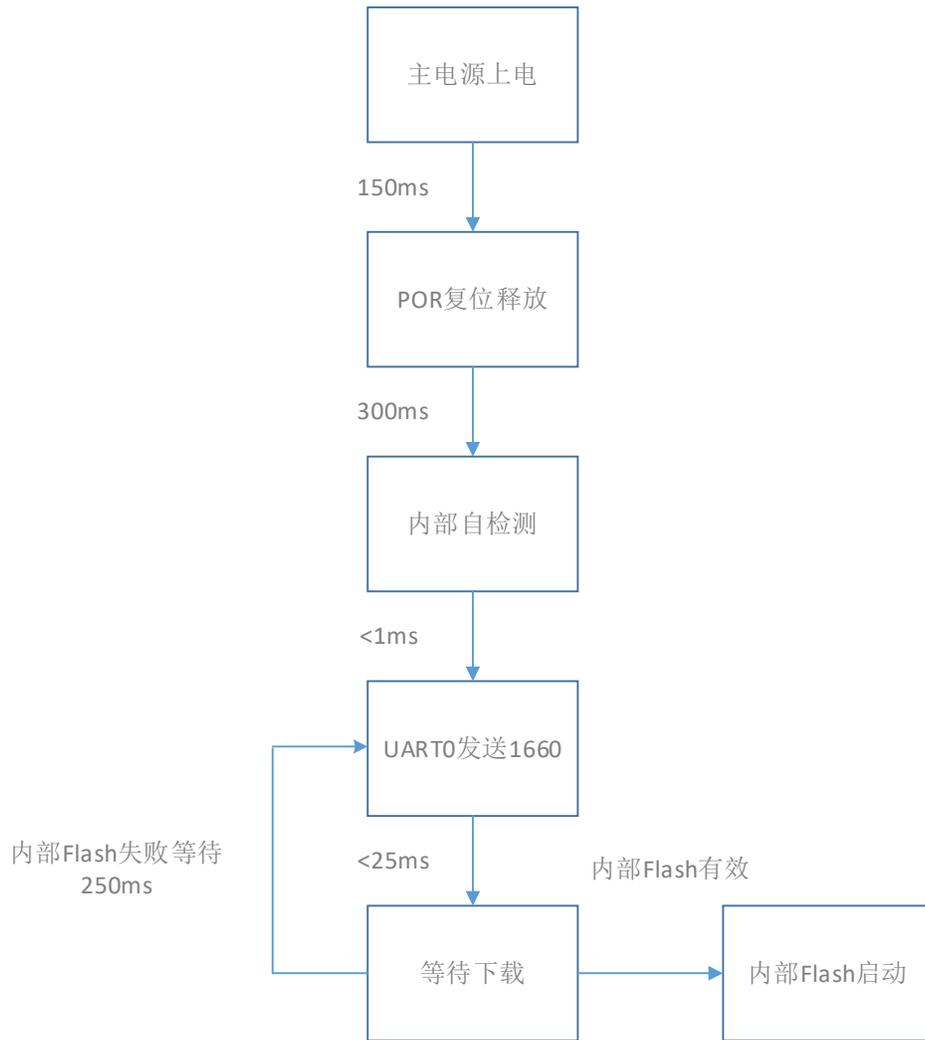
Active 模式——DSP 核心处于活动状态且所有外设均可用的正常操作模式。

6.2 启动流程

VBAT 主电源上电后，上电复位 POR 将会释放，V_SYS、V_TCXO、V_FLS、V_BO、V_BI、V_CORE、V_ANT 等电压输出均会满足 8.3 章节规范。

典型的启动序列电流约为 5mA，如果在明显小于(如 1mA 以下)或者明显大于(如 8mA 以上)则需要检测硬件电路是否正常连接。稍后 UART0 TX 会自动发送“1660”表示启动成功。该数字发送后，BK1662 将等待几毫秒外部下载，然后尝试运行内部 flash 代码。如果 flash 为空或检查失败，BK1662 将以 250ms 周期性发送“1660”。

Figure 6-1 芯片启动流程图



6.3 复位

复位可由以下来源触发：上电复位、掉电复位、看门狗复位、RST_N 引脚上低电平和软件复位。

系统上电复位或 RST_N 低电平有效可以将整个芯片（核心和 Always-On 电源域，但不包括 RTC）复位到初始状态。看门狗和软件复位对主要模块的复位效果是一样的，它们中的任何一个都可以将整个芯片除了 Always-On 逻辑复位到初始状态。

7. 硬件参考设计

7.1 应用原理图

BK1662 应用原理图如 Figure 7-1 (QFN40) 和 Figure 7-2 (QFN32)所示。Figure 7-3 为 BK1662 参考模块与外围电路原理图，Figure 7-4 为 IMU 参考原理图。

1. 对于内部 DC-DC 供电方案(系统默认配置), L5 Inductor 需要使用 4.7uF 绕线电感, 如 MWSD1608FE4R7KT, VLS252012HBU-4R7M。对于功耗不敏感的应用, 可选择使用内部 LDO 供电方案, L5 可以使用 0 欧姆电阻代替以节省成本(需要修改固件配置)。
2. 为了确保性能, 主时钟晶体建议采用 26Mhz 的 TCXO, 如 1XXD26000MAA (1.5ppm)或者 1XXC26000MAA (0.5ppm)。
3. 所有的去耦电容包括电容 C18 应当使用贴片陶瓷电容, 小于或者等于 1uF 的电容可以使用 0201 封装, 大于 1uF 的电容建议优先使用大于或等于 0402 的封装, 在 PCB 布局确实受限的情况下可以考虑 0201 封装。此外所有去耦电容应当采用标称电压指标等于或大于 10V 的, 避免电容值不达标导致供电不稳的情况。
4. D1 应使用压降较小的肖特基二极管防止 VDD_IO 电流反灌到 VBAT, 导致异常上下电。可以选择 B5819WS, LDSR01S30ST5G 等。如果上位机和 1662 芯片同步上下电或者两者间 IO 信号做了 1662 单独下电情况时的拉低操作则 D1 可以省略。
5. SAW1 在应用中应可以覆盖 L1 与 L5 频点, 对于需要接收 L5 E5B, B2I, B2B 信号的方案, 建议使用 L5 频率较宽的 SAW 如 SAWFD1G20AA0F0A, TE0171AA1523, 或者 SAWFD1G17AA0F0A。如果对于 E5B, B2I, B2B 没有需求可以使用 MXDFD14A1。当使用 QFN32 并且应用于 PCB 尺寸受限的场景下, 可以使用 SAWBB1G17AA0E0A 尺寸较小的 SAW。
6. LNA1 在应用中应使用可以覆盖 L1 1.57Ghz 和 L5 1.19Ghz 的 LNA。可以选择使用如 BGA525N6, MXDLN14TP, SW7126DE。
7. 32K/32.768KHz 晶振仅在热启动性能有需要并且没有 AGNSS 网络辅助信息的应用中使用。建议使用 2012 尺寸及以上的晶体(如 X1A000061000200 或者 SC-20S), 如果使用更小尺寸如 1610 的 32K 晶体建议和客户支持联系确认 ESR 情况。此外 Layout 部分也需要注意, 见 7.2 部分中 32K 晶体相关内容。
8. BK1662 系统的主电源(VBAT PIN) 应该有足够输出, 以满足 BK1662 芯片本身和外部有源模块(包括外部 LNA, 有源天线)的功耗需求。主电源电压纹波应小于 50mVpp。靠近 VBAT PIN 处(QFN40 C17 或 QFN32 C15)至少应当有 2.2uF 的去耦电容, 条件允许首选采用 4.7uF 的电容。
9. VDD 上面的去耦电容值应适当大于任何一个内部去耦电容, 特别注意此外对外供电的 V_ANT 上面的电容, 避免对外供电电路上存在大容值电容导致 VDD 电压瞬间下降到正常电压以下的情况。
10. 对于大多数场景, 仅使用 UART0 TX/RX 与上位机通信即可。在部分应用中会用到其他 IO 引脚连接。UART TX/RX 上面可以串联 100 欧姆电阻用于抑制干扰。外部可选增加并联到地的 30pF 电容进一步抑制干扰。

11. V_ANT Pin36 用于有源天线供电，具有开路/短路检测功能。有源天线电流须<50mA。
12. D2 为可选的电源防 ESD 器件。
13. L1, L2, L3, L4 为射频匹配用的电感，应当选用高频或射频电感。
14. 在部分干扰较大的场景应用中，电源与串口线可以在靠近外部接口处增加或预留串联的磁珠进一步抗干扰。

注意：芯片的供电请务必不要接反，否则会造成芯片的永久损坏。

Figure 7-1 BK1662QFN40 5x5 应用原理图

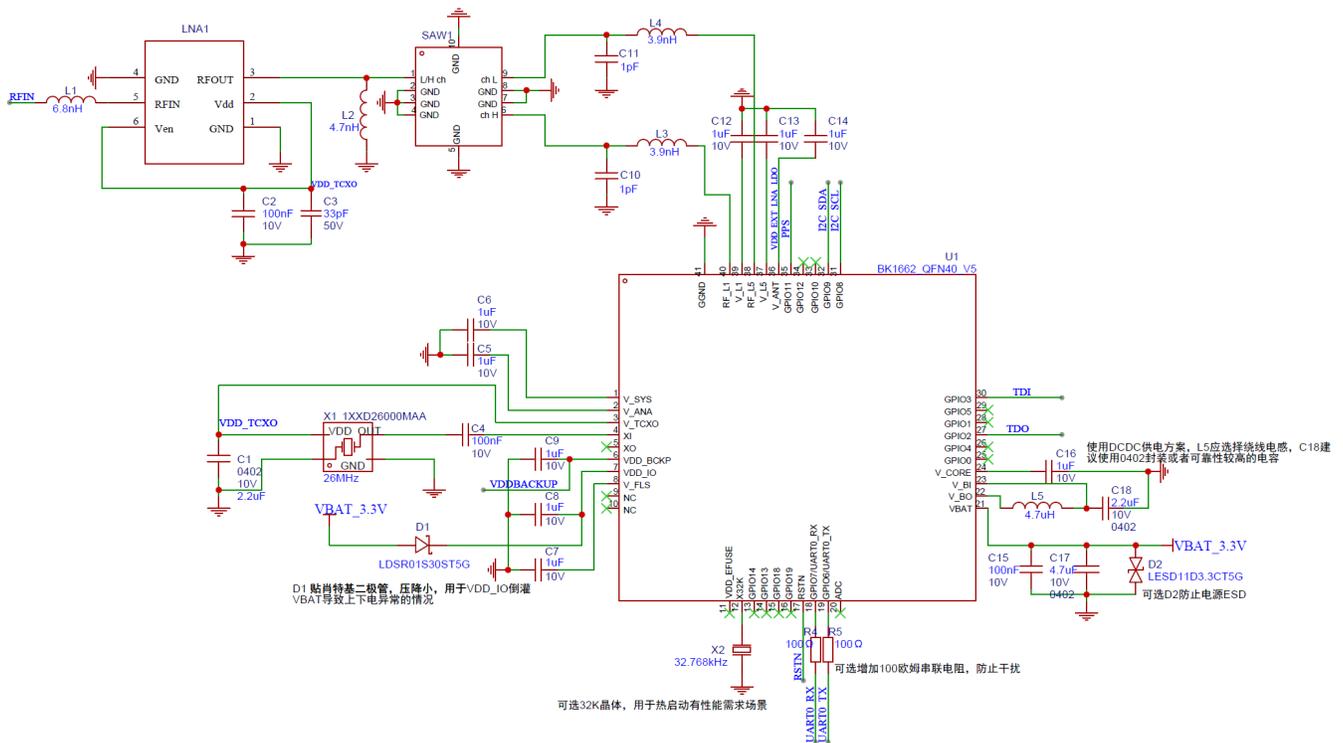


Figure 7-2 BK1662QFN32 4x4 应用原理图

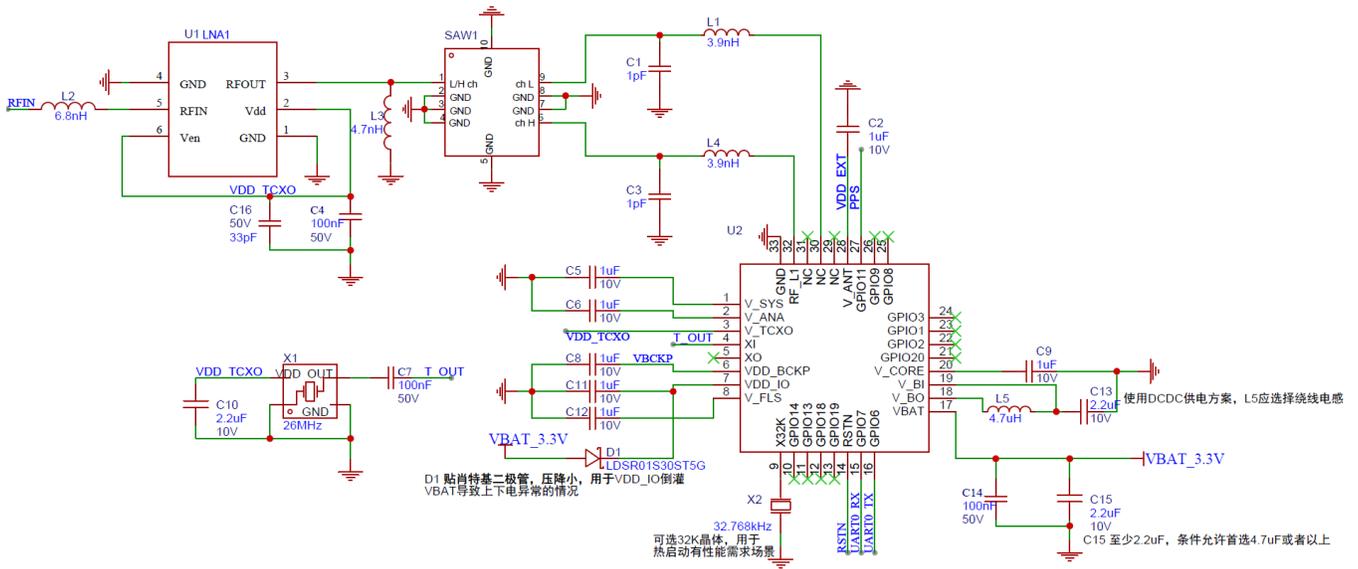


Figure 7-3 BK1662 参考模块以及模块外围方案

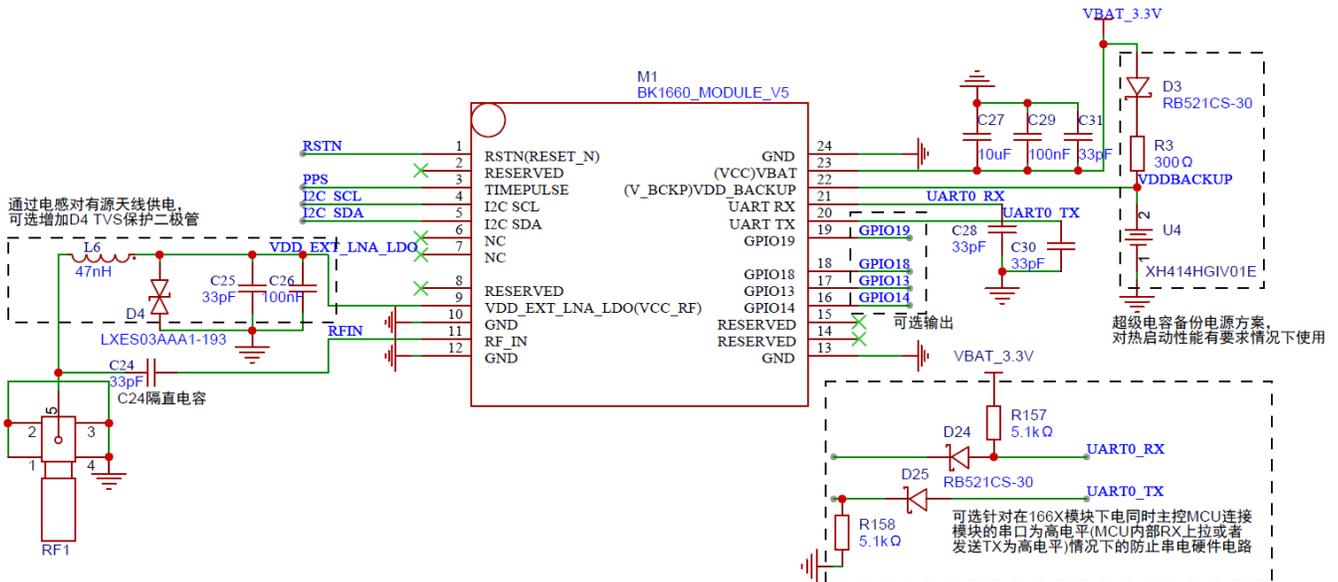
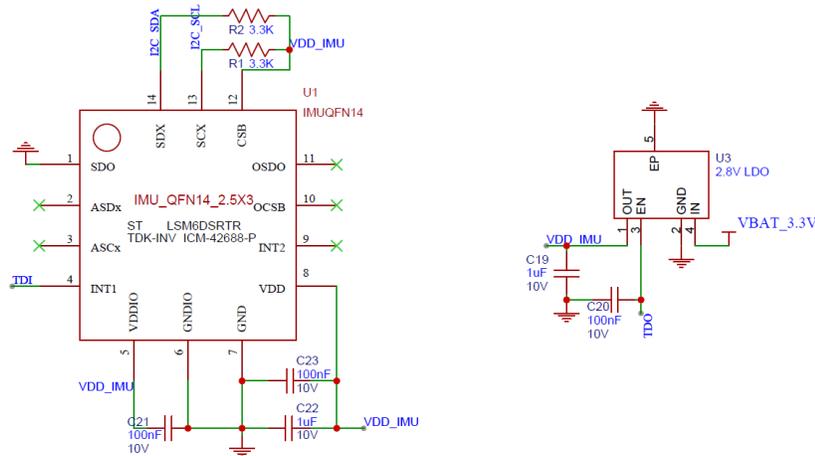


Figure 7-4 BK1662 参考 IMU 方案

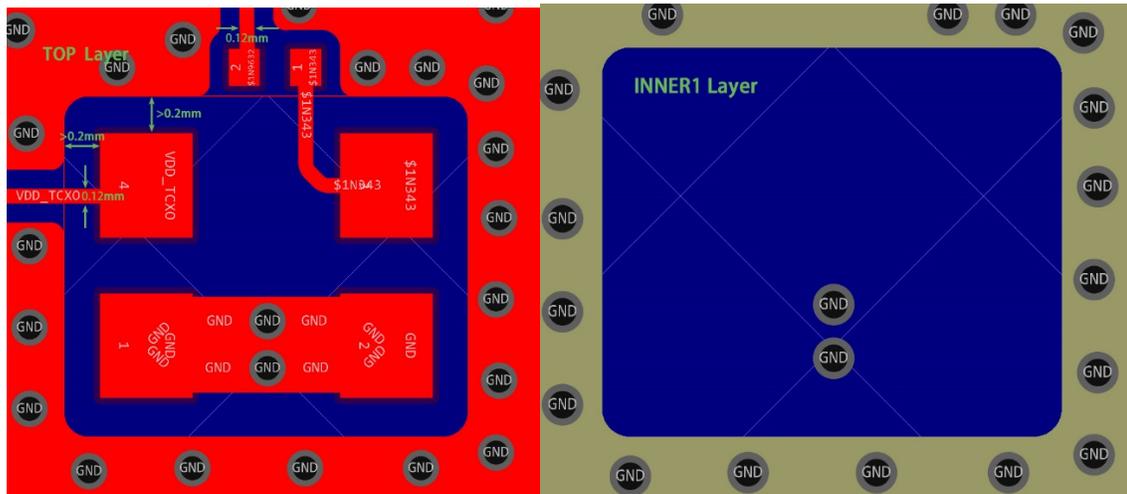


7.2 PCB Layout 建议

BK1662 的一些推荐 PCB Layout 建议:

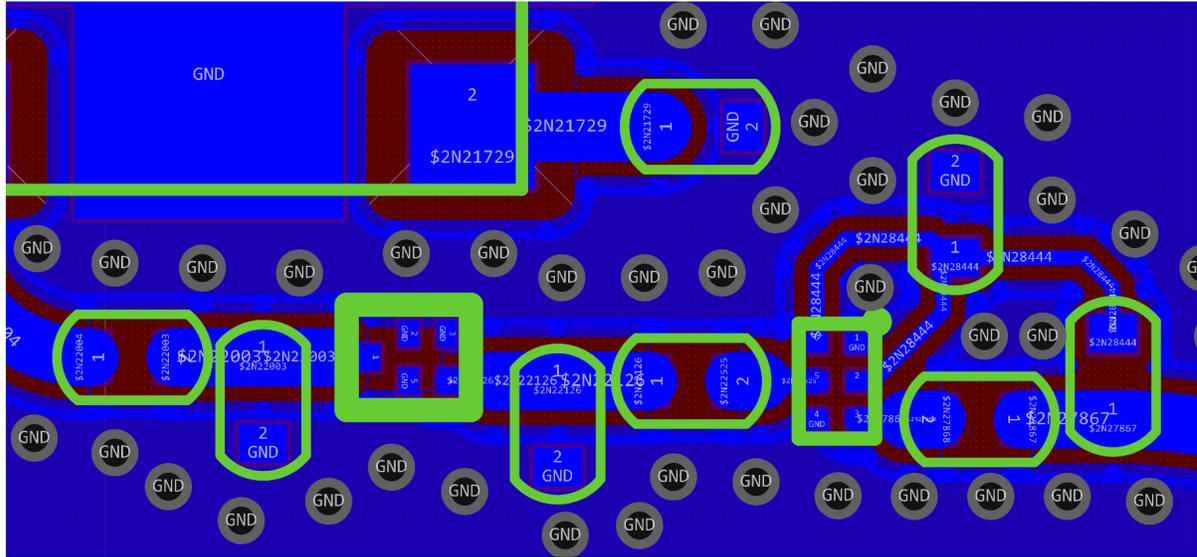
1. 所有去耦电容都需要放置在尽可能靠近相应芯片引脚的位置。去耦电容典型值为 1uF 至 100nF，干扰较大的情况下可以考虑增加 33pF 减少高频干扰。所有的去耦电容都建议采用陶瓷贴片电容。优先将小容值去耦电容更靠近芯片引脚摆放。
2. 尽量减少对 TCXO 的热影响。请为 TCXO 预留足够的禁布区域。时钟稳定性对于性能非常重要。TCXO 与热源（PA 或 PMIC）需要保持 10mm 以上的距离。4 层 PCB 的 TCXO 周围的上方 2 层需要禁止布线和铺地（TCXO 下方以及周围的地金属铜皮与 TCXO 引脚保持 $\geq 0.2\text{mm}$ 的距离），采用地线共地。数字或其他电源走线应避免放置在 TCXO 下方或附近。为 TCXO 时钟和电源跟踪布线使用最小宽度（约 0.1mm）以减少热影响。1.5ppm 26Mhz TCXO 满足规范，0.5ppm TCXO 是更好性能的理想选择。

Figure 7-5 TCXO PCB 布局参考



3. 无源天线到第一级 LNA 器件间的部分的射频线路对于射频性能影响最大，需要尽可能控制距离近一些，避免干扰信号和衰减。
4. 射频线路需保持 50ohm 的阻抗匹配并尽可能短。数字或电源线路应避免放置在射频线路下方或附近，保持参考面完整以减少干扰。射频线路应避免过孔和较长以及直角的走线。射频线路周围应当有足够的地过孔屏蔽。射频线路宽度应当尽可能保持一致，应当避免经过射频线路上焊盘大小与射频线路宽度差异较大的情况。
5. 建议使用 4 层 PCB 设计，第一层用于器件摆放，射频线路，时钟线路等关键线路尽量将数字线路避开射频和时钟线路或有完整的地隔离开。第二层可以作为完整的参考地平面。第三层作为电源层或者地平面并布局电源或数字信号线。第四层可以作为地平面并布局电源或数字信号线。此外可以采用第三层作为完整的参考地平面，第一层射频线路下面第二层不铺铜的设计方案。射频和时钟部分的下面避免布线。铜皮到射频线路距离以及射频线路到参考平面的距离都会影响射频匹配。可以采用更换参考地平面以及调整铜皮到射频线路距离从而改变匹配的方法。

Figure 7-6 射频线路 Layout 与地孔参考图



6. 32K 晶体与芯片对应 PIN 之间的走线寄生电容应当确保尽可能小(建议小于 0.3pF)。可以通过:(1)尽可能短的走线长度(建议 32K 焊盘到 PIN 的走线长度小于 0.9mm), (2)走线尽可能细(建议 0.12mm 左右), (3)该走线到地间距适当增大(如大于等于 0.178mm)或者走线下禁止铺铜。
7. 串口 UART TX 以及 UART RX 的线路应当远离 26MHz 主时钟信号线和射频路径, 其线路最好做包地和地孔屏蔽处理, 并且减少串口信号线在顶层的走线距离。

8. 模拟功能

8.1 GNSS 射频接收器

BK1662 集成了两个高性能 L1/L5 GNSS 射频接收器，并具备集成的低噪声放大器 (LNA) 放大单端输入并将放大信号转换为差分输出，以实现更好的噪声和线性度权衡。

8.2 有源天线供电 LDO

BK1662 片上集成一个专为有源天线供电的 LDO，该 LDO 通过引脚 36 V_ANT 对外部有源天线进行供电。该 LDO 的典型电压为 2.8V (1.8V-3.1V 可调)。

输出脚内置开/短路检测及保护功能。如果有源天线电流大于 50mA，将触发短路保护功能，切断有源天线供电 LDO 输出。

对于大电流(典型电流 $\geq 50\text{mA}$)或高压(最小电压 $\geq 3.3\text{V}$)有源天线，或者需要特别考虑防雷击和浪涌情况的应用方案，建议使用独立的外 LDO 电源对有源天线供电。

8.3 晶体振荡器

BK1662 建议使用 TCXO 以获得更好的性能。

BK1662 包含一个集成的晶体振荡器驱动电路，用于驱动无源 26 MHz 晶体。这个晶体振荡器(X26M)为频率合成器提供参考频率。时钟信号的启动时间约为一毫秒。

32 kHz 环形振荡器(ROSC32K)是默认的 32K 参考时钟源，32 kHz 晶体振荡器(X32K)可选择为 RTC 和 Always-on 逻辑电路提供参考频率。X32K 或 ROSC32K 均可作为 RTC 的参考时钟。建议使用 2012 尺寸及以上的 32K/32.768KHz 晶体，如果使用更小尺寸的 32K 晶体建议和客户支持联系确认。

8.4 通用 SAR ADC

BK1662 有一个 10 比特通用 SAR ADC(仅 QFN40 型号)，其可编程采样时钟范围为 5 kHz 至 26Mhz。

ADC 支持一个外部输入通道。它可以在单次模式或连续模式下运行。ADC 支持满量程输入范围(0 V 至 VBAT)。

Table 8-1 SAR ADC 输入通道

通道号	采样电压	说明
0	VBAT	检测主电源电压 (VBAT)
1	ADC 引脚	外部引脚电压
2	内部温度传感器	测量芯片温度

8.5 温度传感器

BK1662 集成了一个片上温度传感器。温度传感器可以测量-40 至+125°C 的片上温度，精度为 $\pm 5^{\circ}\text{C}$ 。可以通过通用 SAR ADC 读取结果。

通常嵌入式软件会根据温度值对特定模块进行校准，缩小芯片在不同温度下的性能差异。主机还可以读取片内温度，决定是否在高温下暂停运行。

9. 数字功能

9.1 看门狗

BK1662 具有内部看门狗硬件。软件定期向看门狗提供数据。如果看门狗没有被嵌入式软件及时处理，看门狗将重置整个芯片的绝大部分。

9.2 计时器

BK1662 包括两个通用定时器和一个低功耗 RTC 定时器。

两个通用的 32 位定时器，Timer0 和 Timer2。Timer0 和 Timer2 的参考频率可选源为 32 kHz、26 MHz 和 PLL/2(约 175 MHz)。所有定时器都具有中断功能和内部时钟源分频器。

低功耗 RTC 定时器在外部晶体或内部(默认)环形振荡器 32 kHz 时钟频率运行。它运行在 Always-On 电源域中，不受 Sleep 模式切换的影响。外部 32 kHz 晶体用于保持比内部环形振荡器 (ROSC32K) 更精确的定时。如果有 AGPS/AGNSS 或者不关心热启动时间，外部 32kHz 晶振可以省略。

10. 电气特性指标

注意: 本节中当前列出的值是初步测量值, 可能会发生变化。

10.1 最大绝对额定值

超出下列出的绝对最大额定值可能会对设备造成永久性损坏。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

指标	描述	最小	最大	单位
VDD_BAT	主电源电压	-0.3	3.6	V
PRX	射频输入功率	-	10	dBm
TSTR	储存温度	-40	150	°C

10.2 建议工作条件

指标	描述	最小	标准	最大	单位
VDD_BAT	主电源电压	1.8	3.3	3.6	V
VDD_IO	IO 电源电压, 1.8V 电平	1.7	1.8	1.9	V
	IO 电源电压, 2.5V 电平	2.3	2.5	2.7	
	IO 电源电压, 3.3V 电平	3.0	3.3	3.6	
VDD_BCKP	Always-On 电源电压	1.8	3.3	3.6	V
TOPR	工作温度	-40	-	85	°C

10.3 直流电气特性

指标	描述	最小	标准	最大	单位
V_SYS	SYS LDO 输出电压范围	1.2	1.35	1.5	V
V_ANA	模拟供电电压	1.8	3.3	3.6	V
V_TCXO	TCXO 输出电压	1.7	2.8	3.1	V
V_FLS	Flash LDO 输出电压	1.7	2.8	3.1	V

指标	描述	最小	标准	最大	单位
V_BO	DCDC 输出电压	1.2	1.3	1.5	V
V_BI	BI 内部输入电压	1.2	1.35	1.5	V
V_CORE	CORE LDO 输出电压	0.7	0.9	0.95	V
V_ANT	EXT LNA LDO 输出电压	1.8	2.8	3.1	V
V_L1(仅 QFN40 型号)	L1 RF LDO 输出电压	0.9	-	1.05	V
V_L5(仅 QFN40 型号)	L5 RF LDO 输出电压	0.9	-	1.05	V
Active 模式电流, L1/L5 频段	DC-DC 模式, L1/L5 跟踪, 不计外部 LNA 和 TCXO	-	20	-	mA
Active 模式电流, L1 频段	DC-DC 模式, L1 跟踪, 不计外部 LNA 和 TCXO	-	12	-	mA
Sleep 模式电流	-	-	14	-	μ A

10.4 晶体和参考时钟指标

指标	描述	最小	标准	最大	单位
Frequency	晶体和参考时钟输入频率	-	26	-	MHz
Tolerance	时钟频率误差范围	-10	± 0.5	+10	ppm
XI 电源	XI 输入时钟信号电压范围	-0.3	-	1.05	V

11. 封装信息

Figure 11-1 QFN40 5 x 5 mm 封装信息

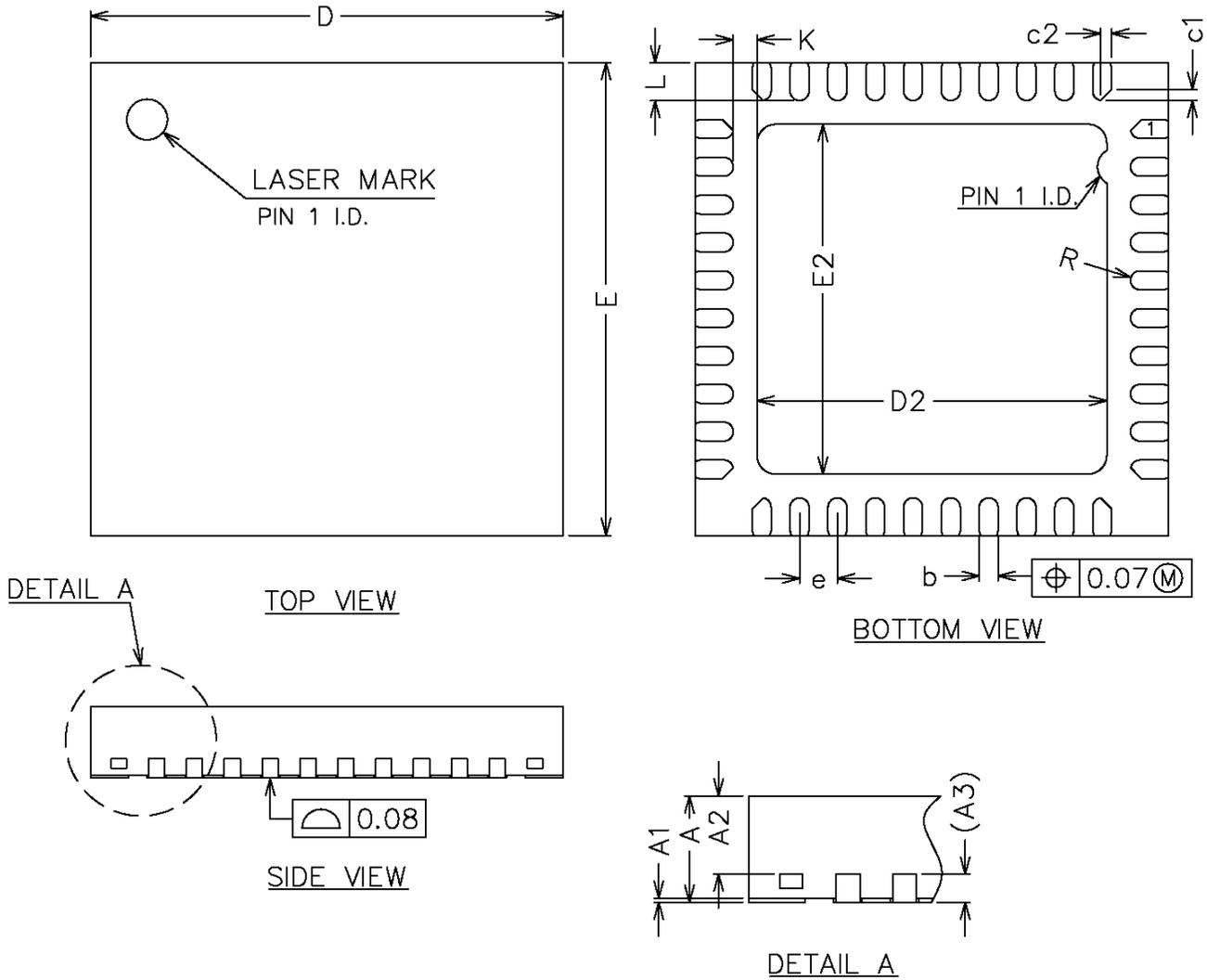


Table 11-1 QFN40 封装尺寸

标记			
	最小单位毫米	标准单位毫米	最大单位毫米
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60



标记			
	最小单位毫米	标准单位毫米	最大单位毫米
A3	0.20 REF		
b	0.15	0.20	0.25
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.60	3.70	3.80
E2	3.60	3.70	3.80
e	0.35	0.40	0.45
K	0.20	-	-
L	0.35	0.40	0.45
R	0.075	-	-
c1	-	0.12	-
c2	-	0.12	-

Figure 11-2 QFN32 4 x 4 mm 封装信息

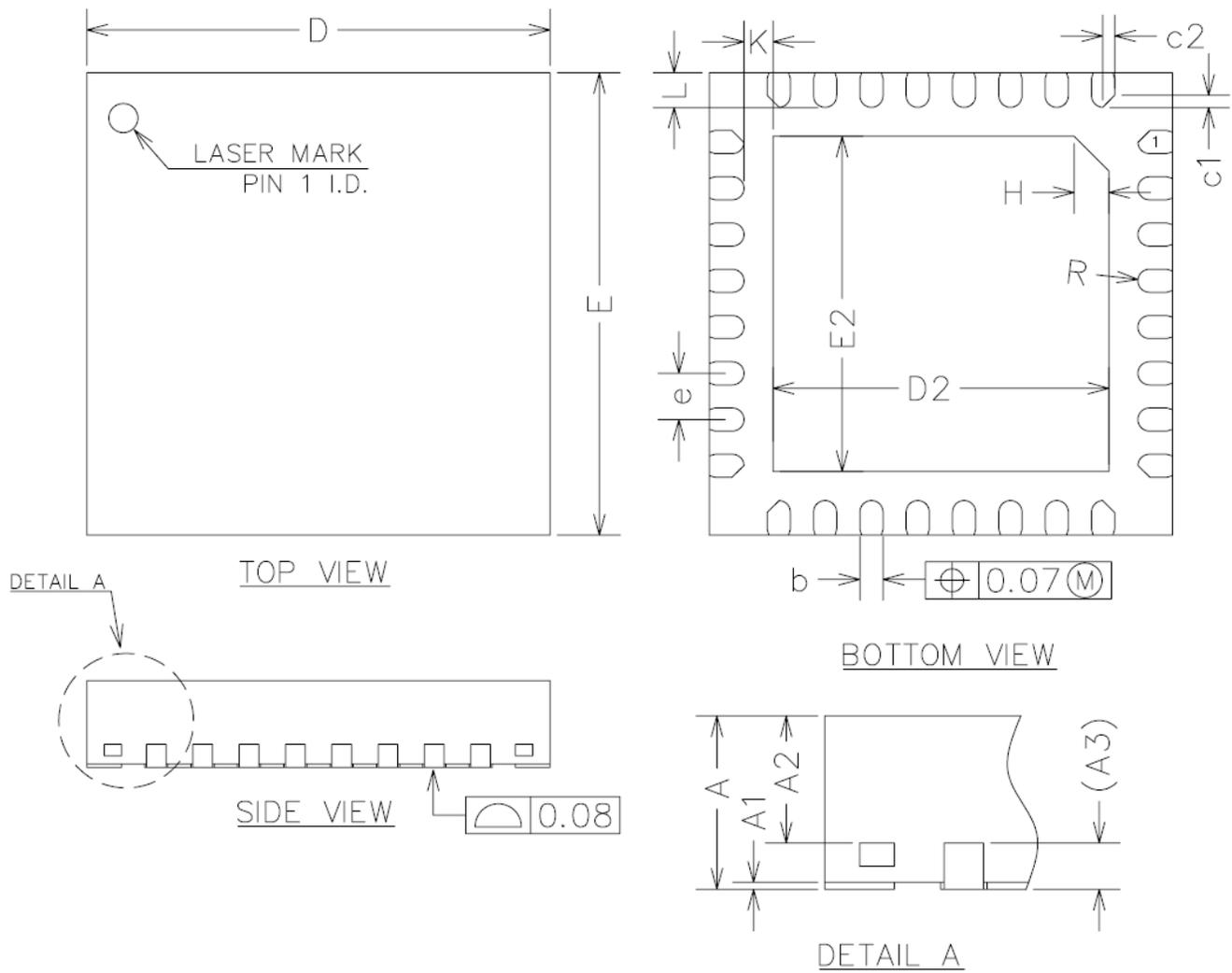


Table 11-2 QFN32 封装尺寸

标记			
	最小单位毫米	标准单位毫米	最大单位毫米
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20 REF		
b	0.15	0.20	0.25



标记			
	最小单位毫米	标准单位毫米	最大单位毫米
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.80	2.90	3.00
E2	2.80	2.90	3.00
e	0.35	0.40	0.45
H	0.30 REF		
K	0.25 REF		
L	0.25	0.30	0.35
R	0.09	-	-
c1	-	0.10	-
c2	-	0.10	-

12. 订单信息

Table 12-1 订单信息

Part Number	封装	Flash	工作温度	包装方式	最小订购量 (MOQ)
BK1662QN404	5 mm x 5 mm QFN40	Yes	-40 to +85°C	托盘和卷边带	3000
BK1662QN324	4 mm x 4 mm QFN32	Yes	-40 to +85°C	托盘和卷边带	3000

修订历史

版本	日期	说明
1.0	2023/06/12	正式发布
1.1	2023/08/09	增加了 QFN32 封装信息 修改了原理图部分的说明和部分 ESD 细节
1.2	2023/08/22	对于原理图部分做了细节描述调整
1.3	2023/08/25	增加了 1662G 的 RTK 指标
1.4	2023/09/16	增加了对于去耦电容的描述
1.4.1	2023/10/30	更新原理图部分描述
1.4.2	2023/12/31	更新 32K 晶体 PCB layout 相关内容
1.4.5	2024/2/2	细微调整了部分外围硬件参考设计参数
1.4.6	2024/3/2	修改了第三章中 PIN 定义中的 VTCXO 电压范围与后续章节中电压范围不一致的问题
1.4.7	2024/3/6	增加了 7.2 章节中 Layout 建议相关内容

Copyright

© 2023 Beken Corporation. The term "Beken" refers to Beken Corporation and/or its affiliates. This document contains information that is proprietary to Beken. Any unauthorized use, reproduction or disclosure of this document in whole or in part is prohibited.

Disclaimer

The documentation is provided on an "as-is" basis only. Beken reserves the right to make any updates, corrections and any other modifications to its documentation without further notice and limitation to product information, descriptions, and specifications herein. Beken does not give warranties as to the accuracy or completeness of the included information. Beken shall have no liability for any use of the information in this documentation. You should obtain the latest relevant information before placing orders and should verify that such information is current and complete. Information published by Beken regarding any third-party products does not constitute a license to use such products or a warranty or endorsement thereof. Use of such information may require a license from a third party under the intellectual property rights of such third party, or a license from Beken under the intellectual property rights of Beken.

Trademarks

Beken, the BEKEN logo and combinations thereof are trademarks or registered trademarks of Beken. All other product or brand names mentioned herein are trademarks or registered trademarks of their respective holders.



Beken Corporation

Building 41, 1387 Zhangdong Rd
Shanghai 201203
China

<http://www.bekencorp.com>