

电话机低压音频放大电路

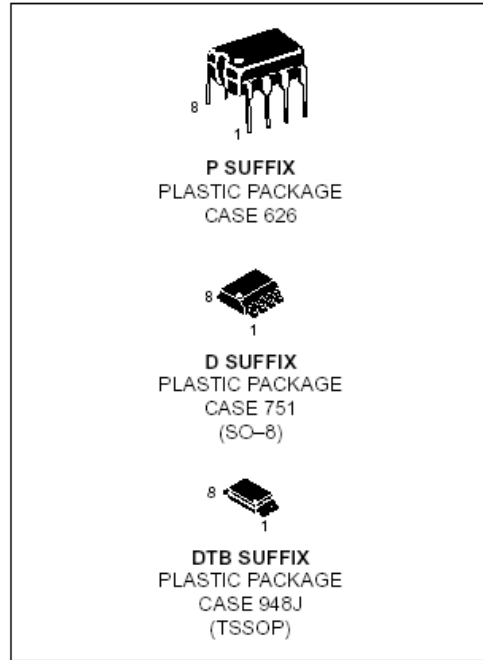
概述:

BL34119 为低功率音频放大集成电路, 该电路适用于电话 (例如: 扬声器电话机) 的低功率音频放大器。它可以在低电源电压 (最低为 2V) 的条件下以最大的差动输出方式驱动扬声器, 不需要耦合电容开环增益可达 80dB, 闭环增益可以通过两个外设电阻设定。芯片内有一个输入端可使输入信号掉电或对输入信号静噪。

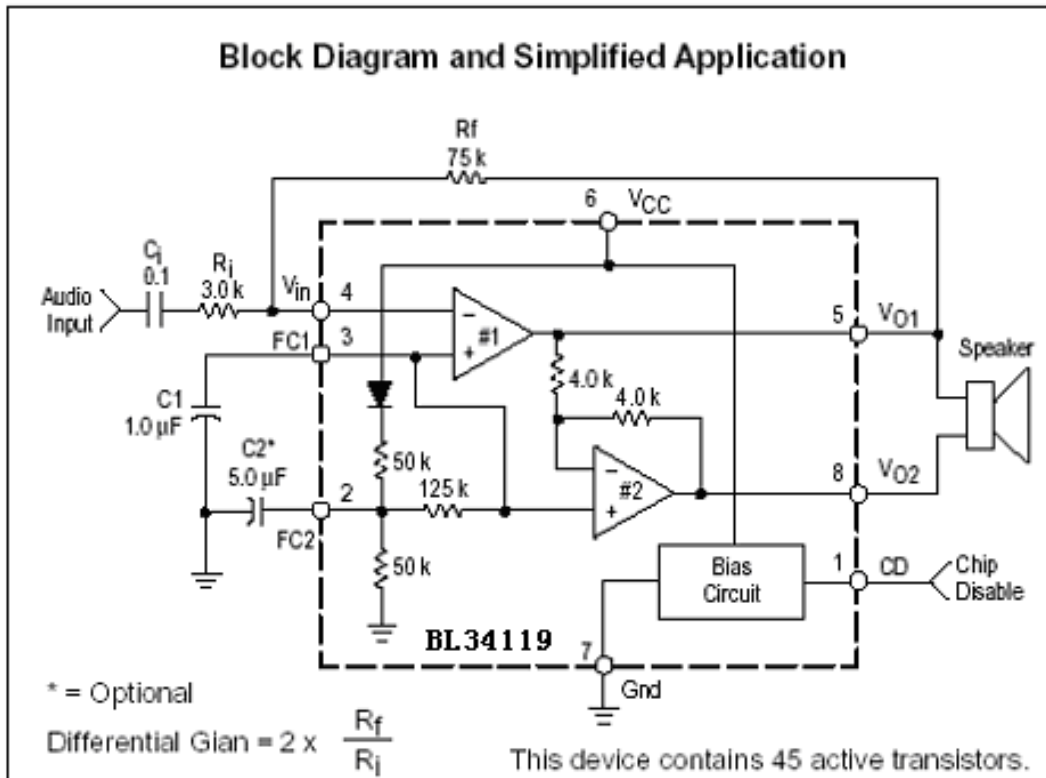
采用标准 8 脚 DIP, SOIC, 和 TSSOP 封装。

主要特点:

- *电源电压范围宽: $V_{CC}=2V\sim 16V$
- *静态电源电流低(典型 $I_{CC}=2.2mA$)
- *使用 32Ω 负载时, 输出功率超过 250mW ($P_o=250mW$ at $V_{CC}=6V, R_L=32\Omega, THD\leq 10\%$)
- *可驱动负载范围 : $8\sim 100\Omega$
- *静噪功能(掉电时静噪电流, 典型 $I_{CC}=55\mu A$)
- *外接元件少
- *总谐波失真度低

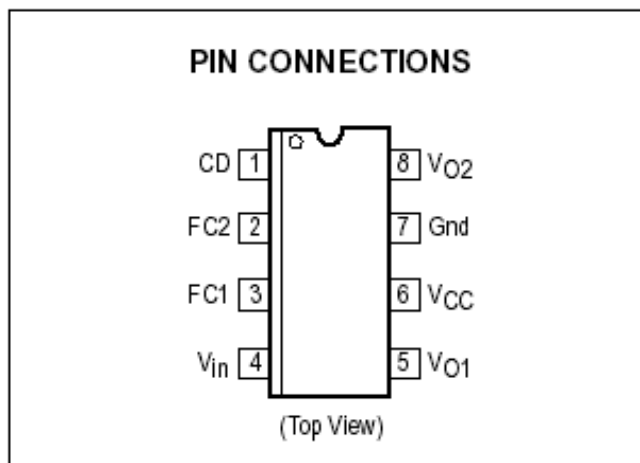


功能框图



极限参数(T_a=25℃)

参数名称	符号	数值	单位
电源电压	V _{cc}	-1~18	V
在 Vo1, Vo2 的最大输出电流	I _o	±250	MA
输入脚, 静噪脚最大输入电压	V _{i(max)}	-1~V _{cc} +1	V
禁止时的 Vo1, Vo2 使用输出电压	V _o	-1~V _{cc} +1	V
结温	T _j	-55~150	℃

管脚排列图

管脚功能描述

符号	管脚号	功能描述
CD	1	芯片禁止—数字输入 逻辑“0” (< 0.8V) 设定标准工作模式; 逻辑“1” (> 2.0V) 为掉电工作模式。
FC2	2	外接一个电容增加电源抑制以及改变开通时间, 如果在 FC1 端的电容合适, 该端被开启。
FC1	3	放大器的模拟地, 一只 1.0uF 的电容接在该端(同时 Pin2 接有 5uF 电容) 提供典型 52dB 的电源抑制, 由该端电容决定开通时间, 可作交流输入端。
V _{in}	4	放大器输入, 输入电容、输入电阻设定低频下滑及输入阻抗, 由反馈电阻连接该脚与 Vo1 (Pin5)
Vo1	5	放大器输出 1, 直流电平约为 (V _{cc} -0.7V) / 2
V _{cc}	6	直流电源 (2.0V - 16V)
GND	7	整个电路的地
Vo2	8	放大器输出 2, 该信号振幅等于 Vo1 的值, 相位相差 180°

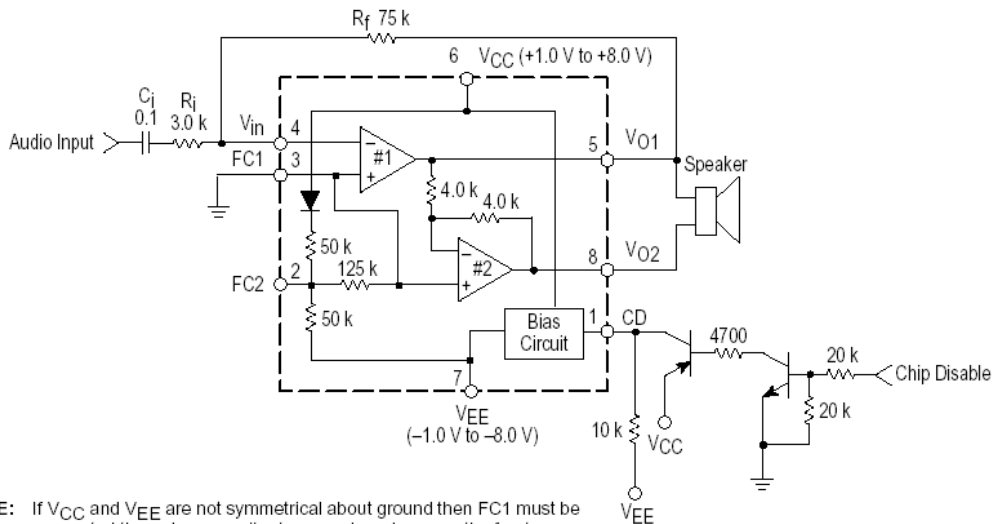
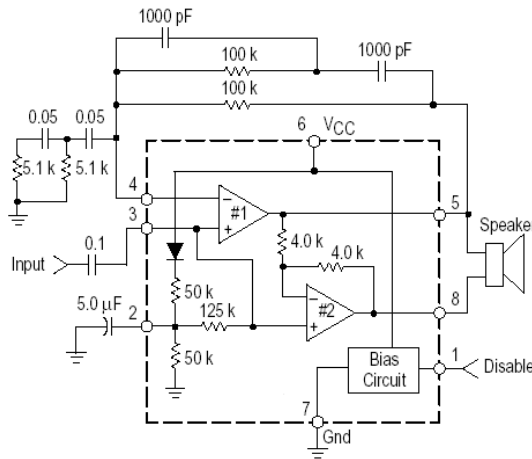
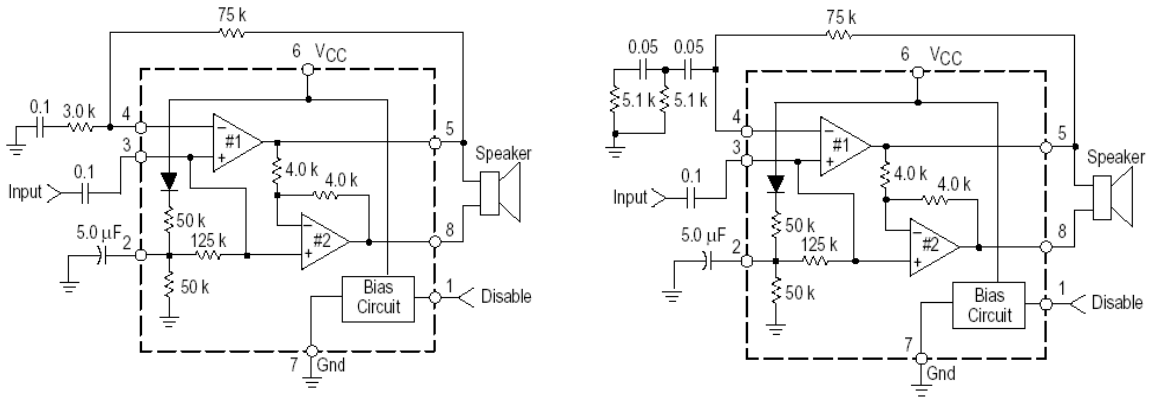
推荐工作条件(T_a=25℃)

参数名称	符号	数值	单位
电源电压	V _{cc}	2~16	V
负载阻抗	Z _L	8~100	Ω
峰值负载电流	I _{L(peak)}	±200	mA
差分增益 (5KHz _c 带宽)	ΔG _v	0~46	dB
禁止端电压	V _{i(mute)}	0~V _{cc}	V
环境温度	T _a	-20~70	℃

电特性 (若无其他规定 Vcc=6V, Ta=25°C)

参数名称	符号	测试条件	最小	典型	最大	单位
直流参数						
电源电流	Icc	Vcc=3V, Mute=0.8V		2.2	4.0	mA
		Vcc=16V, Mute=0.8V		2.5	5.0	mA
		Vcc=3V, Mute=2V		55	100	uA
输出直流电平	Vo	R _L =16Ω, R _f =75KΩ				
		Vcc=3V	1.0	1.20	1.25	V
		Vcc=6V		2.80		V
		Vcc=12V		6.10		V
直流输出失调电压	V _{oo}	Vcc=6V, R _f =75KΩ, R _i =32Ω	-30	0	30	mV
输出高电平	V _{OH}	2V<Vcc<16V, I _{out} =-75mA		Vcc-1		V
输出低电平	V _{OL}	2V<Vcc<16V, I _{out} =-75mA		0.16		V
输入偏置电流	ibias			-100	-200	nA
等效电阻	R _{EQ}	Pin 3	100	150		KΩ
		Pin 2	18	25		KΩ
交流参数						
开环增益 Amp 1. (f<100Hz)	Gvop1		80			dB
闭环增益 Amp 2.	Gvo2	f=1KHz, R _L =32Ω	-0.35	0	0.35	dB
输出功率	P _o	Vcc=3V, R _L =16Ω, THD≤10%	55			mW
		Vcc=6V, R _L =32Ω, THD≤10%	250			
		Vcc=12V, R _L =100Ω, THD≤10%	400			
总谐波失真度 (f=1KHz)	THD	Vcc=6V, R _L =32Ω, P _o =125mW		0.5	1.0	%
		Vcc≥3V, R _L =8Ω, P _o =20mW		0.5		%
		Vcc≥12V, R _L =32Ω, P _o =200mW		0.6		%
增益带宽	GBW			1.5		MHz
电源抑制 (Vcc=6V, ΔVcc=3V)	PSRR	C1=∞, C2=0.01uF	50			dB
		C1=0.1uF, C2=0, f=1KHz		12		dB
		C1=1uF, C2=5uF, f=1KHz		52		dB
静噪	Gv(mute)	Mute=2V, 1KHz<f<20KHz	70			dB
芯片禁止输入电压						
低电压	V _{IL}				0.8	V
高电压	V _{IH}		2.0			V

应用线路



NOTE: If V_{CC} and V_{EE} are not symmetrical about ground then FC1 must be connected through a capacitor to ground as shown on the front page.