

◆ 特点

- ✦ 高精度，在输入动态工作范围（1500:1）内，非线性测量误差小于 0.1%
- ✦ 高稳定性，输出频率波动小于 0.1%
- ✦ 芯片可精确测量正负两个方向的有功功率，输出快速输出脉冲（CF）
- ✦ 芯片有两个电流采样端，采样火线和零线电流
- ✦ 芯片给出电压和双电流的有效值，可测量测量范围（1000:1）
- ✦ 芯片具有电压失压和断相检测功能
- ✦ 芯片上有电源电压监测电路，检测掉电状况
- ✦ 芯片具有防潜功功能，可编程防潜阈值设置
- ✦ 芯片具有可编程调整脉冲输出的频率
- ✦ 芯片具有可编程增益调整和相位补偿
- ✦ 芯片给出功率因子（PF）
- ✦ 芯片可按需要给出中断请求信号（/IRQ）
- ✦ 芯片具有一个 SPI 通信接口，用于数据传输
- ✦ 芯片带参考电压源 2.5V，也可使用外部 2.5V 电压
- ✦ 芯片外接晶振 3.58MHz
- ✦ 芯片单工作电源 5V，低功耗 25mW（典型值）

相关专利申请中

◆ 概述

BL6523A 是一颗单相多功能电子电能计量芯片，适用于简单单相多功能或单相电力线载波电能表应用，具有较高的性价比。

BL6523A 集成了 3 路高精度 Sigma-Delta ADC，参考电压，电源管理等模拟电路模块，以及处理有功功率、视在功率、电流电压有效值等电参数的数字信号处理电路。

BL6523A 具有两个电流采样端，分别采样火线和零线电流，当两者相差超过设定的阈值时，发出指示信号，表明有窃电行为或错误接线。

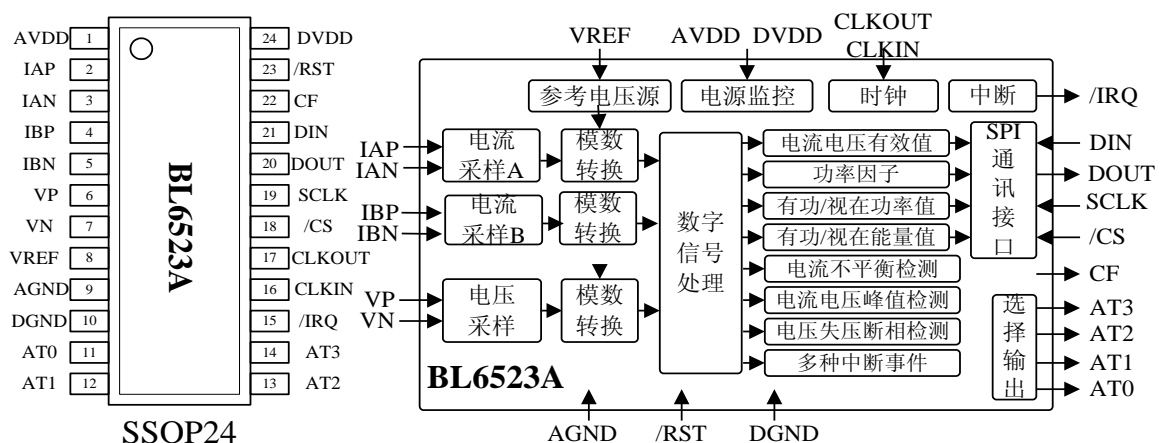
BL6523A 能够测量单相有功能量、视在能量、功率因子、电流电压有效值、线频率等参数；具有失压及过压监测功能；电流电压峰值检测；过零检测，能够充分满足简单单相多功能电能表的需要。

BL6523A 集成一个 SPI 接口，方便与外部 MCU 之间进行计量参数以及校表参数的传递。

BL6523A 支持全数字域的偏置补偿、增益调整、相位校正（最大±5°可调）等。有功功率校验输出快速脉冲 CF，可以直接接到标准表进行误差校正。

BL6523A 符合 09 年新国家电网标准。

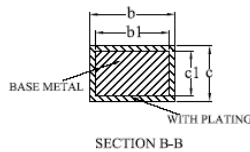
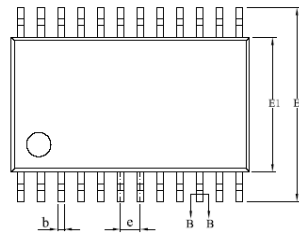
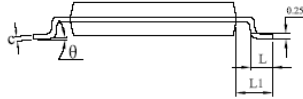
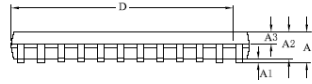
◆ 管脚与系统框图



◆ 引脚定义 (SSOP24)

管脚号	符号	说明
1	AVDD	正电源 (+5V), 提供模拟部分电源, 正常工作时电源电压应该保持在 +4.75V~5.25V 之间。
2, 3, 4, 5	IAP, IAN, IBP, IBN	电流通道的模拟输入, 管脚的最大差分电压±660mV, 增益可调整, 详见寄存器 GAIN。
6, 7	VP, VN	电压通道的模拟输入, 管脚的最大差分电压±750mV, 增益可调整, 详见寄存器 GAIN。
8	VREF	参考电压端, 片内基准电压标称值 2.5±8%, 温度系数典型值为 30ppm/°C。外部参考源可以接在这个管脚上。另外, 该管脚需要使用 1uF 的陶瓷电容消除对地耦合。
9	AGND	内部模拟电路参考地。这个管脚应该绑定到模拟接地板上或是系统中最为稳定地静态地, 此静态地使用在所有的模拟电路中, 为了将 BL6523A 中地信号中的噪声降至最低, 静态地平面只能在一点上连接数字地平面。
10	DGND	内部数字电路参考地。DGND 管脚上的高总线容量会导致一些数字噪声电流, 这会对电路性能有一定影响。
11, 12, 13, 14	AT0, AT1, AT2, AT3	可选择数字输出, 详见寄存器 AT_SEL。默认输出 AT0=FAULT、AT1=REVP、AT2=ZX、AT3=nSAG。
15	/IRQ	中断请求输出端, 低电平有效。
16	CLKIN	内部模拟电路及数字处理电路的主时钟, 可引入外部时钟。晶振可并联在 CLKIN 和 CLKOUT 上为 BL6523A 提供时钟源, 时钟频率为 3.58MHz。22pF 和 33pF 间的陶瓷负载电容可以使用在晶振电路中。
17	CLKOUT	晶振可以通过该管脚和 CLKIN 管脚一起为 BL6523A 提供时钟, 当外部时钟和晶振被引入时, 该管脚可以驱动一个 CMOS 负载。
18	/CS	片选信号。四线 SPI 串口的一部分, 该管脚的 low 电平输入允许 BL6523A 与其它设备一起共用串行总线。
19	SCLK	串行接口的同步时钟输入, 所有的串行数据传输要与此时钟同步。
20	DOUT	串行接口的数据输出端, 数据在 SCLK 的下降沿由此端口输出, 此端口的逻辑输出一般处于高阻态, 除非它在驱动数据进入串行数据总线。
21	DIN	串行接口的数据输入端, 数据在 SCLK 的上升沿由此端口移入。
22	CF	校验脉冲输出脚, 此管脚给出了有功功率的信息, 这个输出可用来较表, 满刻度下的输出频率可以通过 WA_CFDIV 来调整。在计量小功率时, CF 定脉宽为 90ms。当计量大功率时, CF 输出周期小于 180ms 时, CF 的脉宽为周期的一半。
23	/RST	芯片复位信号输入, 低电平有效。
24	DVDD	正电源 (+5V), 提供数字部分电源, 正常工作时电源电压应该保持在 +4.75V~5.25V 间。该管脚需要通过 10uF 的电容与 100nF 的陶瓷电容并联来消除耦合。

◆ 封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.85
A1	0.05	0.15	0.25
A2	1.55	1.75	1.95
A3	0.70	0.80	0.90
b	0.29	—	0.37
b1	0.28	0.30	0.33
c	0.15	—	0.20
c1	0.14	0.15	0.16
D	8.00	8.20	8.40
E	7.60	7.80	8.00
E1	5.10	5.30	5.50
e	0.65BSC		
L	0.75	0.90	1.05
L1	1.25BSC		
θ	0	—	8°

◆ 极限范围

(T = 25 °C)

项目	符号	极值	单位
电源电压 AVDD、DVDD	AVDD、DVDD	-0.3 ~ +7	V
模拟输入电压 (相对于 AGND)	IAP、IBP、VP	-6 ~ +6	V
数字输入电压 (相对于 DGND)	DIN、SCLK、/CS	-0.3 ~ VDD+0.3	V
数字输出电压 (相对于 DGND)	CF、AT0、AT1、AT2、AT3 /IRQ、DOUT	-0.3 ~ VDD+0.3	V
工作温度	Topr	-40 ~ +85	°C
贮藏温度	Tstr	-55 ~ +150	°C
功耗 (SSOP24)	P	80	mW

◆ 电参数

(AVDD = DVDD = 5V, AGND = DGND = 0V, 片上基准电压源, 3.58MHz 晶振, 常温)

测量项目	符号	测量条件	测量点	最小	典型	最大	单位
有功功率测量误差 (绝对误差)	WATT _{err}	1500:1 输入动态范围	CF		0.1	0.3	%
通道间相角引起测量误差 (容性)	PF08err	相位超前 37 (PF=0.8)				0.5	%
通道间相角引起测量误差 (感性)	PF05err	相位滞后 60 (PF=0.5)				0.5	%
AC 电源抑制 (输出频率幅度变化)	ACPSRR	IP/N=100mV			0.01		%
DC 电源抑制 (输出频率幅度变化)	DCPSRR	VP/N=100mV			0.1		%
电压有效值测量精	VRMSerr	1000:1 input DR			0.3		%

度 (相对误差)							
电流有效值测量精度 (相对误差)	IRMSerr	1000:1 input DR			0.3		%
模拟输入电平		差分输入 (峰值)				1200	mV
模拟输入阻抗				370			kΩ
模拟输入带宽		(-3dB)			14		kHz
模拟输入增益误差		外部 2.5V 基准电压			8		%
模拟输入相间增益匹配误差		外部 2.5V 基准电压			3		%
内部电压基准	Vref		VREF		2.42		V
基准偏差	Vreferr					± 200	mV
温度系数	TempCoef				30		ppm/°C
逻辑输入高电平		DVDD=5V ± 5%		2.6			V
逻辑输入低电平		DVDD=5V ± 5%				0.8	V
逻辑输出高电平		DVDD=5V ± 5%		4			V
逻辑输出低电平		DVDD=5V ± 5%				1	V
电源 AVDD	VAVDD			4.75		5.25	V
电源 DVDD	VDVDD			4.75		5.25	V
AIDD	IAVDD	AVDD=5.25V			2		mA
DIDD	IDVDD	DVDD=5.25			3		mA

◆ 工作原理

◆ 电能计量原理

电能计量主要把输入的电压和电流信号按照时间相乘，得到功率随着时间变化的信息，假设电流电压信号为余弦函数，并存在相位差 Φ ，功率为：

$$p(t) = V \cos(\omega t) \times I \cos(\omega t + \Phi)$$

令 $\Phi = 0$ 时：

$$p(t) = \frac{VI}{2} (1 + \cos(2\omega t))$$

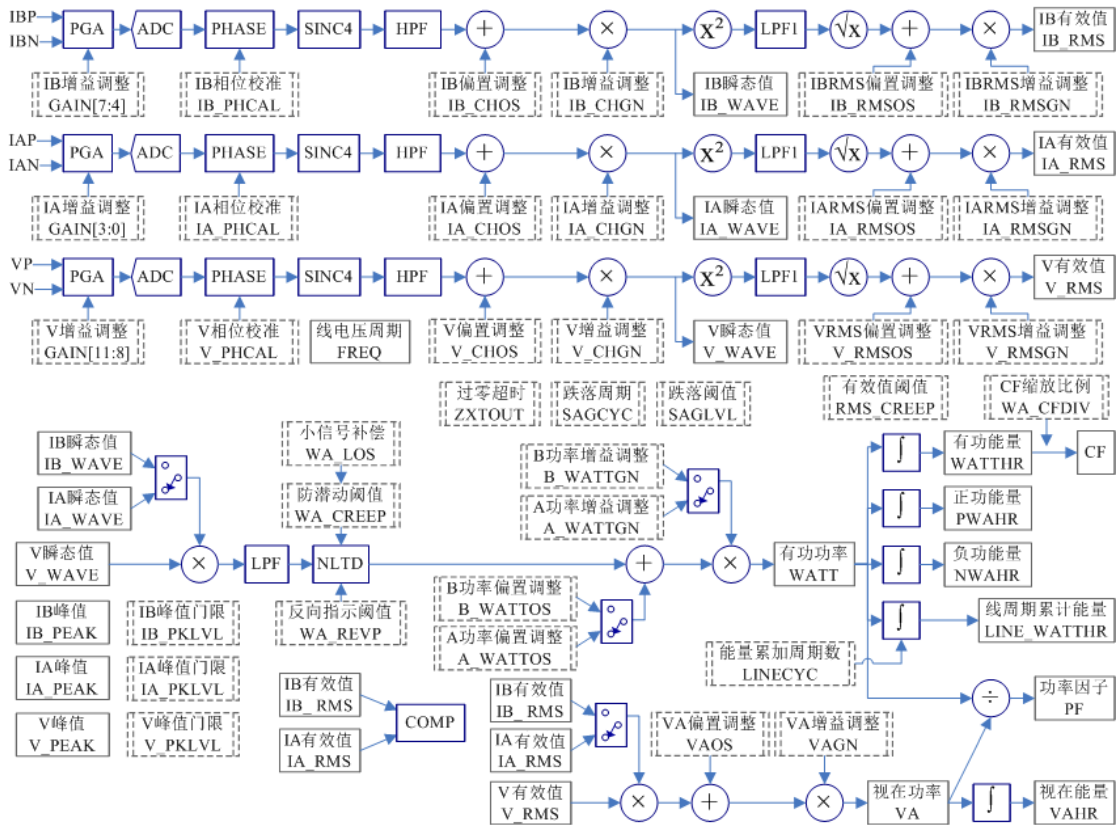
令 $\Phi \neq 0$ 时：

$$\begin{aligned} p(t) &= V \cos(\omega t) \times I \cos(\omega t + \Phi) \\ &= V \cos(\omega t) \times [I \cos(\omega t) \cos(\Phi) + \sin(\omega t) \sin(\Phi)] \\ &= \frac{VI}{2} (1 + \cos(2\omega t)) \cos(\Phi) + VI \cos(\omega t) \sin(\omega t) \sin(\Phi) \\ &= \frac{VI}{2} (1 + \cos(2\omega t)) \cos(\Phi) + \frac{VI}{2} \sin(2\omega t) \sin(\Phi) \end{aligned}$$

$p(t)$ 称为瞬时功率信号，理想的 $p(t)$ 只包括两部分：直流部分和频率为 2ω 的交流部分。前者又称为瞬时实功率信号，瞬时实功率是电能表测量的首要对象。

如若电流电压信号非余弦函数，则可按傅立叶变换将信号展开为余弦函数的谐波，同样

可按上述 $p(t)=v(t)*i(t)$ 计算，此处不再详述。



电流信号和电压信号先分别经高精度的模数转换（ADC）将模拟信号转换为数字信号，然后通过降采样滤波器（SINC4）、高通滤波器（HPF）滤去高频噪声与直流增益，得到需要的电流采样数据和电压采样数据。

将电流采样数据和电压采样数据相乘，便得到瞬时有功功率，接着经过低通滤波器（LPF1），输出平均有功功率。

电流采样数据和电压采样数据分别通过平方电路、低通滤波器（LPF2）、开平方电路，得到电流有效值和电压有效值。

有功功率通过一定时间的积分，可获得有功能量。

◆ 前端增益调整

BL6523A 每个模拟通道具有一个可编程放大器 PGA，其可选增益 16 级可调整。增益选择可以通过对增益寄存器（GAIN）的写入来实现，GAIN 的缺省值为 000H。

增益寄存器各用 4 位用来选择电流通道或电压通道的 PGA。电流 A 通道用[3:0]位，电流 B 通道用[7:4]位，电压 V 通道用[11:8]位。

如电流 A 通道，用[3:0]位调整。

- 0000 = 1x
- 0001 = 2x
-
- 1110 = 15x
- 1111 = 16x

◆ 相位补偿

BL6523A 提供了对微小相位误差进行数字校准的方法。它能将一个小的时间延时或超前引入信号处理电路以便对小的相位误差进行补偿。由于这种补偿要及时，所以这种方法只

适用于 0.1°~0.5°范围的小相位误差。利用时移技术来修正大的相位误差会在高次谐波中引入显著的相位误差。

相位校准寄存器 (IA_PHCAL、IB_PHCAL、V_PHCAL) 是二进制 8 位寄存器，分别对应补偿电流 A 通道、电流 B 通道和电压 V 通道的相位，缺省值为 00H。其中[7]为使能位，[7]=0 时，关闭补偿；[7]=1 时，补偿有效。用[6:0]位细调延时时间，2.2us/1LSB。相应的分辨率为 $360^\circ \times (1/450\text{KHz}) \times 50\text{Hz} = 0.04^\circ$ ，最大可调 5.08°。

◆ 输入偏差校正

BL6523A 还包含了输入偏差校正寄存器 (IA_CHOS, IB_CHOS、V_CHOS)，这些 12 位寄存器的缺省值为 000H。它们以 2 的补码形式的数据来分别消除电流 A 通道、电流 B 通道和电压 V 通道模数转换带来的偏差。这里的偏差可能是源于输入以及模数转换电路本身产生的 offset。偏差校正可以使在无负载情况下波形 offset 为 0。

◆ 有功功率偏差校正

BL6523A 还包含了有功功率偏置寄存器 (A_WATTOS、B_WATTOS)，这些是 12 位寄存器的缺省值为 000H。它们以 2 的补码形式的数据来分别消除采用电流 A 通道计量的有功功率和采用电路 B 通道计量的有功功率的计算中出现的偏差。这里的偏差可能是源于功率计算中 PCB 板上以及集成电路本身产生的两通道间的串扰。偏差校正可以使在无负载情况下有功功率寄存器中的值为 0。

$$ActivePower = ActivePower_0 + WATTOS$$

◆ 有功功率增益调整

有功功率的增益可以通过增益寄存器 (A_WATTGN、B_WATTGN) 来分别调节采用电流 A 通道计量的有功功率和采用电路 B 通道计量的有功功率的范围，该寄存器为 12 位带符号数，缺省值为 000H。下式说明了有功功率增益寄存器是如何来做增益调节的：

$$Output\ WG = Active\ Power \times \left(1 + \frac{WG}{2^{12}}\right)$$

例如：在 A_WATTGN 中写入 7FFH (十六进制)，功率输出便增大了 50%，因为 7FFH = 2047 (十进制)， $2047/4096 = 0.5$ 。类似的，写入 801H 时，功率输出减小 50%。当增益寄存器中有不同值时，有功功率信号的不同输出范围，当 A_WATTGN=801H 时，范围最小，A_WATTGN=7FFH 时，范围最大。B_WATTGN 的使用方式相同。

◆ 有功功率的防潜动

BL6523A 还包含了一个有功功率防潜动阈值寄存器 (WA_CREEP)，这个 12 位寄存器以无符号数的形式来设定一个潜动阈值。当输入有功功率信号绝对值小于这个阈值时，输出有功功率设为零。这可以使在无负载情况下，即使有小的噪声信号，输出到有功功率寄存器中的值为 0。

$$WATT = \begin{cases} 0 & , |WATT| < WA_CREEP \\ WATT & , |WATT| \geq WA_CREEP \end{cases}$$

◆ 有功功率的小信号补偿

BL6523A 还包含了一个有功功率小信号补偿寄存器 (WA_LOS)，这个 12 位寄存器以 2 的补码形式的数据来补偿输入小信号时有功功率的误差。缺省值为 000H。

◆ 反向指示

BL6523A 还包含了一个反向指示阈值寄存器 (WA_REVP)，这个 12 位寄存器以无符号数的形式来设定一个阈值。当输入有功功率信号为负功并且绝对值大于这个阈值时，输出反向指示 REVP。如果中断屏蔽寄存器 (MASK) 中相应的 REVP 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

◆ 有功能量计算

功率和能量的关系可以表示作：

$$Power = \frac{dEnergy}{dt}$$

反过来就是：

$$Energy = \int Power dt$$

在 BL6523A 中，通过在一个 53 位内部寄存器中连续累加有功功率信号来得到有功能量，有功能量寄存器 WATTHR[23:0] 取出此内部寄存器的高 24 位作为有功能量输出。这里离散信号的连续累加和连续信号的积分是一样的道理，即：

$$E = \int p(t)dt = \lim_{T \rightarrow 0} \left\{ \sum_{n=0}^{\infty} P(nT) \times T \right\}$$

这里 n 为采样个数，T 为采样周期，BL6523A 中采样周期 T 为 2.2us。

这样对功率信号进行累加还可以消除功率信号中没有滤除干净的交流信号。有功功率信号在内部有功功率寄存器中连续进行累加。下图用图形化的方法说明了这个累加过程：

功率信号 WATT 进入 55 位的内部积分器进行叠加，然后将内部寄存器的高 24 写入有功能量寄存器 (WATTHR)，寄存器溢出的时间大约为 10 分钟。当有功能量寄存器 (WATTHR) 的最高位为 1 时，给出半满指示 APEHF，如果中断屏蔽寄存器中相应的 APEHF 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

同样，BL6523A 还提供线能量寄存器 (LINE_WATTHR)，在线周期内 (50Hz)，功率信号 WATT 进入 32 位的内部积分器进行叠加，然后将内部寄存器的高 24 写入有功能量寄存器 (LINE_WATTHR)。

◆ 频率输出

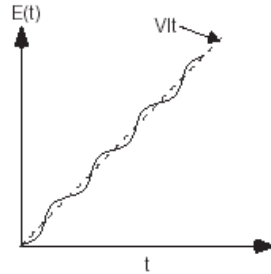
为了校验，BL6523A 还提供了能量频率转换，除了厂家最初的校验，终端用户也要经常进行能量计量器的校准。对于厂家，校准所使用的最一般的方法就是产生一个与输出功率（能量）成正比的脉冲输出。这个脉冲输出可以通过一个简单的、单线、光学隔离端口连接到外部校验设备上。

有功能量寄存器 WATTHR 根据 CF 缩放比例寄存器 (WA_CFDIV) 提供的系数，取固定一位，通过 DtoF 产生的是一个 CF 脉冲输出，CF 需要定脉宽 90ms。在负载稳定的条件下，输出频率正比于有功功率。当 AC 输入端为满刻度，WA_CFDIV=010H 时，最大的输出频率大约为 0.5kHz。

BL6523A 用寄存器 (WA_CFDIV) 来设置 CF 的频率。这个 12 位无符号寄存器可以在很宽范围的范围内调节 CF 频率，缺省值为 010H。当设置 WA_CFDIV[x] 为 1 时，其的缩放比例为 $(2^{(x-4)})$ 。

由于滤波器不可能是完全理想的，所以低通后乃至 DFC 后的信号都会含有 $\sin(2\omega t)$ 的成分，下图是能量随时间变化曲线，其中那条虚直线是理想的有功能量曲线，等于 $V \times I \times t$ ，而实际中的能量曲线是实型曲线，因为正弦信号的平均值为零，所以正弦波纹不会影响能量信号的累积。然而，在输出频率中可以观察到这些正弦波纹，尤其是在频率比较高的时候。

负载越大、频率越高，这种正弦波纹会越明显。这是因为频率越高，能量频率转换时信号累加平均的时间就越短，正弦变化也就越明显。因而，选择比较低的频率输出可以很大程度上减小正弦变化现象的影响，有利于脉冲校准。还有，可以通过使用更长的时钟门限时间来平均输出频率，得到同样的效果。



◆ 有效值计算

有效值也就是信号的均方根（Root Mean Square—RMS），一个连续信号的均方根计算如下：

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T V^2(t) dt}$$

对于数字信号，该公式变为：

$$V_{rms} = \sqrt{\frac{1}{N} \sum_{i=1}^N V^2(i)}$$

◆ 有效值偏差校正

BL6523A 还包含了有效值偏置寄存器（IA_RMSOS、IB_RMS 和 V_RMSOS），这些 12 位寄存器的缺省值为 000H。它们以 2 的补码形式的数据来分别消除电流 A 通道、电流 B 通道和电压 V 通道的有效值计算中出现的偏差。这种偏差可能来源于输入噪声，因为在计算有效值中有一步平方运算，这样可能引入由噪声产生的直流偏置。偏差校正可以使在无负载情况下有效值寄存器中的值为 0。

◆ 有效值增益调整

有效值的增益可以通过有效值增益寄存器（IA_RMSGN、IB_RMSGN 和 V_RMSGN）来调节有效值的范围，这些寄存器是 12 位带符号数，其缺省值为 000H。与有功功率增益寄存器一样，它们分别调节电流 A 通道、电流 B 通道和电压 V 通道的有效值的增益。

例如：在 V_RMSGN 中写入 7FFH，电压 V 通道的有效值输出便增大了 50%，写入 801H 时，电压 V 通道的有效值输出就减小 50%。

◆ 视在功率及视在能量计算

在 BL6523A 中，视在功率由电流有效值和电压有效值相乘得到。

$$VA = IA_RMS \times V_RMS$$

然后通过在一个 49 位内部寄存器中连续累加视在功率信号来得到视在能量，视在能量寄存器 VAHR[23:0] 取出此内部寄存器的高 24 位作为视在能量输出。视在能量寄存器（VAHR）溢出的时间大约为 10 分钟。当视在能量寄存器（VAHR）的最高位为 1 时，给出半满指示 VAPEHF，如果中断屏蔽寄存器中相应的 VAPEHF 使能位置为逻辑 1，则 IRQ 逻辑输出变为有效低电平。

◆ 功率因子

在 BL6523A 中，功率因子由有功功率除以视在功率得到。

$$PF = WATT/VA$$

PF 寄存器为一个带符号数，功率因子 = (符号位) × ((PF[22] × 2⁻¹) + (PF[21] × 2⁻²) + ...)，则 24'h7FFFFF 表示功率因子 = 1，24'h800000 表示功率因子 = -1，24'h400000 表示功率因子 = 0.5。

◆ 工作模式选择

◆ 计量用电流通道选择

BL6523A 采用双电流采样，默认以 A 通道的电流进行计量。工作模式寄存器 (MODE) 的 MODE[0] 可以被用户写入，当 MODE[0] = 0 时，以 A 通道的电流进行计量；当 MODE[0] = 1，以 B 通道的电流进行计量。

◆ 高通滤波器使用选择

BL6523A 在模数转换电路之后，电流电压通道中均有高通滤波器以消除 offset。工作模式寄存器 (MODE) 的 MODE[4: 2] 可以由用户入，默认为 0，表示使用高通滤波器。

当 MODE[2] = 0 时，A 通道的电流通过高通滤波器；当 MODE[2] = 1，A 通道的电流不通过高通滤波器。同样，当 MODE[3] = 0 时，B 通道的电流通过高通滤波器；当 MODE[3] = 1，B 通道的电流不通过高通滤波器。同样，当 MODE[4] = 0 时，电压通过高通滤波器；当 MODE[4] = 1，电压不通过高通滤波器。

◆ 能量累加模式选择

工作模式寄存器 (MODE) 的 MODE[9: 8] 可以被用户写入，默认为 2'b00，表示能量累加模式采用绝对值累加。MODE[9: 8] = 2'b01 时，表示能量累加模式采用正数累加。MODE[9: 8] = 2'b10 时，表示能量累加模式采用代数累加。MODE[9: 8] = 2'b11 为保留。

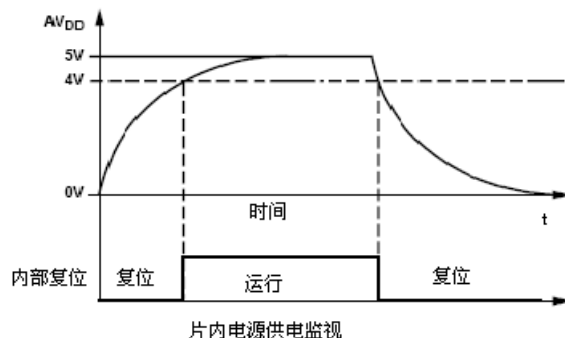
◆ 电流不平衡判断

BL6523A 包可以对电流不平衡比较阈值进行设置。工作模式寄存器 (MODE) 的 MODE[11: 10] 可以被用户写入，默认为 2'b00，表示电流不平衡的判断阈值为 12.5%，当火线和零线的采样电流的有效值的差值超过设定的阈值时，输出错误用电指示信号 FAULT。如果中断屏蔽寄存器 (MASK) 中相应的 FAULT 使能位置为逻辑 1，则 /IRQ 逻辑输出变为有效低电平。MODE[11:10] = 2'b11 时，表示阈值 = 1.5625%；MODE[11:10] = 2'b10 时，表示阈值 = 3.125%；MODE[11:10] = 2'b01 时，表示阈值 = 6.25%；MODE[11:10] = 2'b00 时，表示阈值 = 12.5%。

◆ 电参数监控

◆ 电源供电监视

BL6523A 上包含一块片上电源监视电路，能够连续检测模拟电源 (AVDD)。如果电源电压小于 4V ± 5%，则 BL6523A 不被激活 (不工作)，也就是说当电源电压小于 4V 时，不进行能量累加。这种做法可以保证设备在电源上电掉电时保持正确的操作。此电源监视电路有滞后及滤波机制，能够在很大程度上消除由于噪声引起的错误触发。一般情况下，电源供电的去耦部分应该保证在 AVDD 上的波纹不超过 5V ± 5%。



◆ **过零检测**

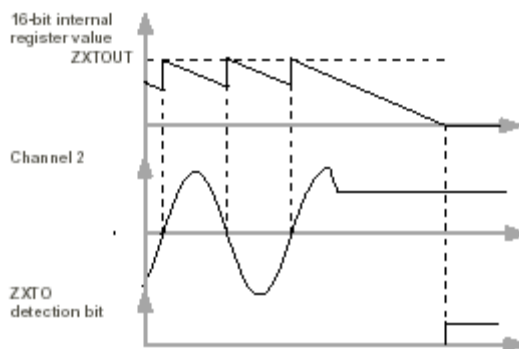
BL6523A 在电压通道中有一个过零检测电路，当电压从负向到正向过零，输出过零信号 ZX。如果中断屏蔽寄存器 (MASK) 中对应的 ZX 位也设置为逻辑 1，就会输出一个有效的中断请求/IRQ。只有从负向到正向过零才会产生中断。

◆ **过零超时**

过零检测电路还连接着一个检测过零信号超时的寄存器 ZXTOUT，每当检测电压通道有过零信号时 ZXTOUT 就置为初始值。如果无过零信号时就递减，如果超长时间仍无过零信号输出时，该寄存器中的值会变为 0，这时中断状态寄存器中相应的位 ZXTO 被置 1，如果中断屏蔽寄存器中的对应的使能位 ZXTO 也为 1 时，则过零信号超时事件也会反映在中断管脚/IRQ 上。无论中断寄存器中相应的使能位设置有无，中断状态寄存器 (MASK) 中的 ZXTO 标志位总是在 ZXTOUT 寄存器减为 0 时被设置为有效 1。

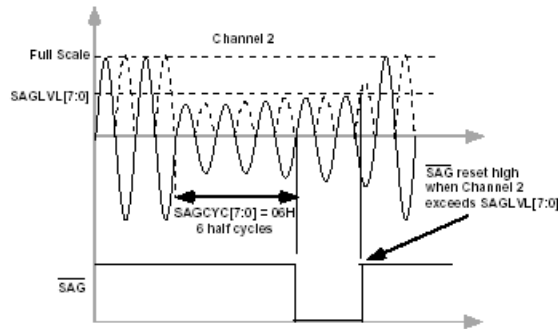
过零超时寄存器 ZXTOUT 可以由用户写入或读出，初始值为 FFFFH。该寄存器的分辨率为 70.5us/LSB，这样一个中断的最大延迟时间就被限制为 4.369s。

下图显示了当线电压一直为一个固定直流信号时，检测过零超时的机制：



◆ **线电压跌落检测**

BL6523A 可以通过编程的方式来指示，当线电压有效值低于某一峰值的时间超过一定的半周期数时，给出线电压跌落指示。



如上图所示，当电压有效值小于跌落电压阈值寄存器（SAGLVL）中设定的阈值并且跌落时间超过跌落线周期寄存器（SAGCYC）中的设定时间（图示为超过第 6 个半周期后，SAGCYC[7:0]=06H），线电压跌落事件通过设置中断状态寄存器中的 SAG 标志位来记录下来。如果中断屏蔽寄存器（MASK）中相应的 SAG 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

跌落电压阈值寄存器（SAGLVL）可以由用户写入或读出，初始值为 FFFH。跌落线周期寄存器（SAGCYC）也可以由用户写入或读出，初始值为 FFH。该寄存器的分辨率为 10ms/LSB，这样一个中断的最大延迟时间就被限制为 2.55s。

◆ 峰值检测

BL6523A 可以记录电流通道和电压通道的最大绝对值，分别存储在电流 A 瞬态峰值寄存器（IAPEAK）、电流 B 瞬态峰值寄存器（IBPEAK）和电压瞬态峰值寄存器（VPEAK）中。这 3 个寄存器都是 24 位无符号数。

◆ 峰值监控

BL6523A 可以通过编程方式来设定电流和电压有效值的门限值，由峰值门限寄存器（IA_PKLVL、IB_PKLVL、V_PKLVL）设定。

当 A 通道电流有效值大于电流 A 峰值门限寄存器（IA_PKLVL）设定的阈值时，给出电流过载指示 PKIA，如果中断屏蔽寄存器（MASK）中相应的 PKIA 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

同样，当 B 通道电流有效值大于电流 B 峰值门限寄存器（IB_PKLVL）设定的阈值时，给出电流过载指示 PKIB，如果中断屏蔽寄存器（MASK）中相应的 PKIB 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

同样，当电压有效值大于电压峰值门限寄存器（V_PKLVL）设定的阈值时，给出电压过载指示 PKV，如果中断屏蔽寄存器（MASK）中相应的 PKV 使能位置为逻辑 1，则/IRQ 逻辑输出变为有效低电平。

◆ 中断

BL6523A 的中断由中断状态寄存器（STATUS）和中断屏蔽寄存器（MASK）分别来进行管理。当 BL6523A 发生中断事件时，其状态寄存器中相应的标志位便设置到逻辑 1。如果中断屏蔽寄存器中此中断的允许位为逻辑 1 时，那么/IRQ 逻辑输出将变为有效低电平。状态寄存器中的标志位设定与屏蔽位的状态无关。

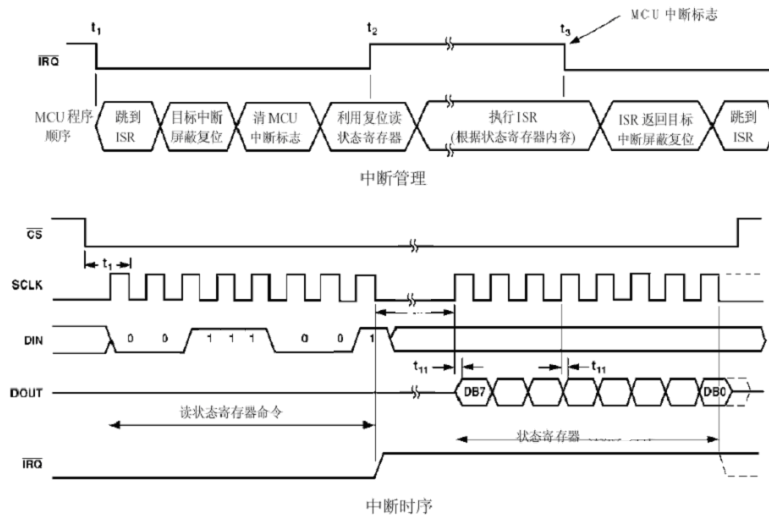
为了确定中断源，系统主微处理器(MCU)从状态寄存器 STATUS 读出。在完成中断状态寄存器读出指令后，/IRQ 输出将变为逻辑高电平。读出时，BL6523A 能保证不使中断事件被丢失。若中断事件正好在对状态寄存器读出时发生，该事件也不会丢失。且/IRQ 逻辑输

出保持高电平，直到中断状态寄存器数据传输结束，重新返回逻辑低电平，以指示下一次中断。

中断状态寄存器(STATUS)中的标志位在读操作后不会自动清零，但可以通过 SPI 口写入数据，重新置 0。

◆ 利用 MCU 获得 BL6523A 的中断

下图表示了利用 MCU 执行 BL6523A 中断管理时序图。在时间 t_1 处， \overline{IRQ} 变为有效低电平，表明 BL6523A 内部已发生一个或多个中断事件。 \overline{IRQ} 逻辑输出应与 MCU 的下降沿触发外部中断相对应。检测下降沿时，应将 MCU 设置成启动执行其中断服务程序(ISR)。在进入 ISR 时，所有中断都应通过全局中断允许位加以禁止。这时，MCU 外部中断标志可能被清除，以捕获在当前 ISR 期间发生的中断事件。当 MCU 中断标志被清除时，可利用复位完成从状态寄存器读出。这将使 \overline{IRQ} 线复位到逻辑高电平(t_2)。状态寄存器中的内容来确定中断源，以确定应采取的适当操作。若在 ISR 期间内发生相继的中断事件，则该事件便重新由所设定的 MCU 外部中断标志(t_3)加以记录。从 ISR 返回时，全局中断屏蔽将被清除（在相同指令周期），外部中断标志将再次引起 MCU 转移到它的 ISR 上。这就保证了 MCU 不会丢失任何外部中断。



◆ 中断时序

当 \overline{IRQ} 为低电平时，MCU 的 ISR 必须对中断状态寄存器进行读操作，以确定中断源。在对状态寄存器的内容进行读操作时， \overline{IRQ} 输出在第一个字节传送的最后一个 SCLK 下降沿上被设定为高电平（对中断状态寄存器读出的命令）。直到下一次 8 位传送的最后一位（中断状态寄存器的内容）被移出之前， \overline{IRQ} 输出都保持高电平，见图。若这时中断尚未决定，则 \overline{IRQ} 输出将再次变为低电平。若没有任何中断处于等待状态，则 \overline{IRQ} 输出将保持高电平。

◆ 串行通讯接口

BL6523A 的所有功能均能经几个片内的寄存器容易的实现。利用串行接口可以对这些寄存器的内容进行刷新或读出。 \overline{CS} 信号的下降沿可以使 BL6523A 处于通信模式。在通信模式下，BL6523A 的通信寄存器被写入。写入到寄存器内的数据决定下一个数据传送操作是读出或写入，同时还决定访问哪一个寄存器。因此，芯片的所有数据传送操作，都必须从写入通信寄存器开始。

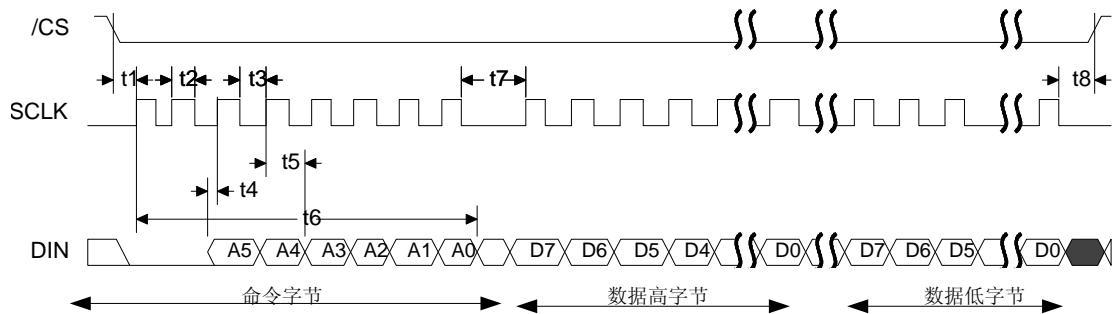
通信寄存器是一个 8 位寄存器。最高 2 位决定下一个数据操作是读出还是写入。最低有效位(LSB)开始的 6 位数据决定访问寄存器的地址（请参见 BL6523A 寄存器列表）。下图分

别示出读出和写入操作的数据传送顺序。当被访问的目标寄存器的最低有效位被读出或写入时，便完成了数据传送。一旦完成数据传送，BL6523A 重新进入通信模式。每次读/写操作所需的 SCLK 的脉冲个数均为 32 个。

BL6523A 的串行接口由 SCLK, DIN, DOUT 和 /CS 四个信号组成。用于数据传送的串行时钟加到 SCLK 逻辑输入端。所有数据传送操作均与串行时钟同步。在 SCLK 的上升沿数据从 DIN 逻辑输入引脚移入 BL6523A。在 SCLK 的下降沿数据从 DOUT 逻辑输出引脚移出 BL6523A。/CS 逻辑输入引脚是片选输入信号，当多个器件共用串行总线时利用此引脚。/CS 的下降沿还使串行接口复位，并使 BL6523A 处于通信模式。在整个数据传送期间，/CS 保持低电平。在数据传送期间使 /CS 变为高电平将停止数据传送，并使串行总线处于高阻状态。

◆ 串行写入操作

串行写入顺序按下述方式进行。当 BL6523A 处于通信模式时。该传送字节的最高 2 位有效位为 01，表示数据传送操作时写入。该字节的低 6 位数据表示写入寄存器的目的地址。BL6523A 的输入数据在 SCLK 的上升沿之前准备好，在 SCLK 的该时钟的上升沿开始移入寄存器数据。寄存器数据的所有其余位也在该 SCLK 的上升沿进行左移移位操作（见下图）。

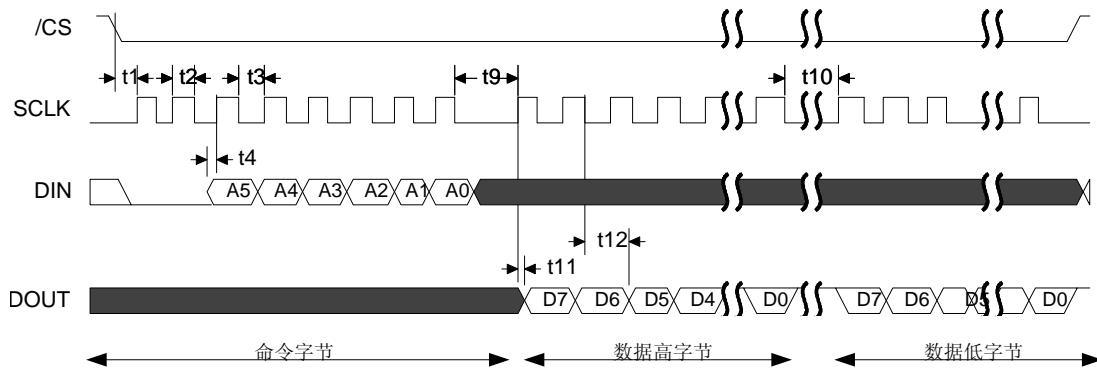


(DVDD=5V±5%，DGND=0V，CLKIN=3.58MHz XTAL，常温)

		min	type	max	unit
t1	/CS 下降沿到第一个 SCLK 上升沿	5000			ns
t2	SCLK 高电平宽度	5000			ns
t3	SCLK 低电平宽度	5000			ns
t4	在 SCLK 上升沿之前，有效数据的建立时间	3000			ns
t5	在 SCLK 下降沿之后，有效数据的保持时间	2000			ns
t6	两个字节之间的传输时间	80			us
t7	写入两个字节数据之间的最短间隔时间	5000			ns
t8	在 SCLK 下降沿之后，/CS 的最短保持时间	5000			ns

◆ 串行读出操作

在对 BL6523AA 进行数据读出操作期间，在 SCLK 的下降沿，在 DOUT 逻辑输出端移出数据，在接下来的 SCLK 为 0 的时间内，DOUT 数值保持不变，即在下一个下降沿之前，外部设备可以对 DOUT 值进行采样。同数据写入操作一样，在数据读出操作之前必须写入通信寄存器。



(DVDD=5V±5%, DGND=0V, CLKIN=3.58MHz XTAL, 常温)

		min	type	max	unit
t ₉	读命令结束到数据读取的最短时间	5000			ns
t ₁₀	读取两个字节数据之间的最短间隔时间	5000			ns
t ₁₁	SCLK 上升沿到被读数据 DOUT 有效的的时间			10000	ns
t ₁₂	在 SCLK 下降沿后, DOUT 上数据保持时间	5000			ns

当 BL6523A 处于通信模式时, 首先将一个 8 位数据串行写入通信寄存器。这个传送字节的最高 2 位有效位为 00, 表示下一个数据传送操作是读出。这个字节的低 6 位表示待读出目标寄存器的地址。BL6523A 在 SCLK 的下一个下降沿开始移出寄存器中的数据 (见上图)。寄存器数据的所有其余位在随后的 SCLK 上升沿被移出。因此, 在下一个下降沿之前, 外部设备可以对 SPI 的输出数据进行操作。一旦读出操作结束, 串行接口便重新进入通信模式。在数据传送结束之前通过使 \overline{CS} 逻辑输入变为高电平可以停止读出操作。DOUT 输出在 \overline{CS} 的上升沿进入高阻状态。

◆ 寄存器

◆ 寄存器列表

地址	名称	外部读/写	内部读/写	位数	默认值	描述
电参量寄存器（内部写）						
01H	IA_WAVE	R	W	24	0	电流 A 波形寄存器，补码，刷新率 14KHz
02H	IB_WAVE	R	W	24	0	电流 B 波形寄存器，补码，刷新率 14KHz
03H	V_WAVE	R	W	24	0	电压 V 波形寄存器，补码，刷新率 14KHz
04H	LINE_WATTHR	R	W	24	0	线周期累计有功能量寄存器
05H	IA_RMS	R	W	24	0	电流 A 有效值寄存器，刷新率 10Hz
06H	IB_RMS	R	W	24	0	电流 B 有效值寄存器，刷新率 10Hz
07H	V_RMS	R	W	24	0	电压 V 有效值寄存器，刷新率 10Hz
08H	PF	R	W	24	0	功率因子寄存器，刷新率 10Hz
09H	FREQ	R	W	24	0	线电压频率/周期寄存器
0AH	WATT	R	W	24	0	平均有功功率寄存器，补码，刷新率 10Hz
0BH	VA	R	W	24	0	平均视在功率寄存器，补码，刷新率 10Hz
0CH	WATTHR	R	W	24	0	有功能量寄存器
0DH	VAHR	R	W	24	0	视在能量寄存器
0EH	PWAHR	R	W	24	0	正功能量寄存器
0FH	NWAHR	R	W	24	0	负功能量寄存器
10H	IA_PEAK	R	W	24	0	电流 A 瞬态峰值寄存器，刷新率 50Hz
11H	IB_PEAK	R	W	24	0	电流 B 瞬态峰值寄存器，刷新率 50Hz
12H	V_PEAK	R	W	24	0	电压 V 瞬态峰值寄存器，刷新率 50Hz
校表寄存器（外部写，除 3AH）						
14H	MODE	R/W	R	12	000H	工作模式寄存器，详见“工作模式选择”说明
15H	GAIN	R/W	R	12	000H	增益寄存器，详见“前端增益调整”说明
16H	FAULTLVL	R/W	R	12	044H	电流不平衡屏蔽阈值寄存器（内部倍 2 ⁸ ，该值等于 0.3%×IRMSfs，最大 FFF00 等于 18%）
17H	WA_CREEP	R/W	R	12	02BH	有功防潜动阈值寄存器
18H	WA_REVP	R/W	R	12	087H	反向指示阈值寄存器
19H	WA_CFDIV	R/W	R	12	010H	有功 CF 缩放比例寄存器
1AH	A_WATTOS	R/W	R	12	0	A 通道有功功率偏置校准寄存器，补

						码
1BH	B_WATTOS	R/W	R	12	0	B 通道有功功率偏置校准寄存器, 补码
1CH	A_WATTGN	R/W	R	12	0	A 通道有功功率增益调整寄存器, 补码
1DH	B_WATTGN	R/W	R	12	0	B 通道有功功率增益调整寄存器, 补码
1EH	IA_PHCAL	R/W	R	8	0	电流 A 通道相位校正寄存器 ([7]为使能位, 2.2us/1LSB, 最大 FF 可调 5.12°,)
1FH	IB_PHCAL	R/W	R	8	0	电流 B 通道相位校正寄存器 (同上)
20H	V_PHCAL	R/W	R	8	0	电压 V 通道相位校正寄存器 (同上)
21H	VAOS	R/W	R	12	0	视在功率偏置校准寄存器, 补码
22H	VAGN	R/W	R	12	0	视在功率增益调整寄存器, 补码
23H	IA_RMSGN	R/W	R	12	0	电流 A 有效值增益调整寄存器, 补码
24H	IB_RMSGN	R/W	R	12	0	电流 B 有效值增益调整寄存器, 补码
25H	V_RMSGN	R/W	R	12	0	电压 V 有效值增益调整寄存器, 补码
26H	IA_RMSOS	R/W	R	12	0	电流 A 有效值偏置修正寄存器, 补码
27H	IB_RMSOS	R/W	R	12	0	电流 B 有效值偏置修正寄存器, 补码
28H	V_RMSOS	R/W	R	12	0	电压 V 有效值偏置修正寄存器, 补码
29H	RMS_CREEP	R/W	R	12	0	有效值小信号阈值寄存器
2AH	WA_LOS	R/W	R	12	0	有功小信号补偿寄存器, 补码
2BH	IA_CHOS	R/W	R	12	0	电流 A 通道偏置调整寄存器, 补码
2CH	IB_CHOS	R/W	R	12	0	电流 B 通道偏置调整寄存器, 补码
2DH	V_CHOS	R/W	R	12	0	电压 V 通道偏置调整寄存器, 补码
2EH	IA_CHGN	R/W	R	12	0	电流 A 通道增益调整寄存器, 补码
2FH	IB_CHGN	R/W	R	12	0	电流 B 通道增益调整寄存器, 补码
30H	V_CHGN	R/W	R	12	0	电压 V 通道增益调整寄存器, 补码
31H	LINECYC	R/W	R	12	000H	线能量累加周期数寄存器
32H	ZXTOUT	R/W	R	16	FFFFH	过零超时寄存器
33H	SAGCYC	R/W	R	8	FFH	跌落线周期寄存器
34H	SAGLVL	R/W	R	12	0	跌落电压阈值寄存器
35H	IA_PKLVL	R/W	R	12	FFFH	电流 A 峰值门限寄存器
36H	IB_PKLVL	R/W	R	12	FFFH	电流 B 峰值门限寄存器
37H	V_PKLVL	R/W	R	12	FFFH	电压 V 峰值门限寄存器
38H	AT_SEL	R/W	R	16	0	输出选择寄存器, 详见“输出选择寄存器”说明
39H	MASK	R/W	R	12	0	中断屏蔽寄存器, 详见“中断屏蔽寄存器”说明
3AH	STATUS	R	W	12	0	中断状态寄存器, 详见“中断状态寄存器”说明
特殊寄存器						

3BH	READ	R	R	24	0	读出数据寄存器。记录上一次 SPI 读出的数据
3CH	WRITE	R	R	24	0	写入数据寄存器。记录上一次 SPI 写入的数据
3DH	CHKSUM	R	R	24	0x1320 1H	检验寄存器。对所有可写校表寄存器的数值求和
3EH	WRPROT	R/W	R	8	0	写保护设置寄存器。写入 55H 时，表示允许对可写寄存器写操作。

◆ **输出选择寄存器 (AT_SEL)**

AT_SEL 中每 4 位对应 AT0~AT3 的输出：[3: 0]对应 AT0；[7: 4] 对应 AT1；[11: 8] 对应 AT2；[15: 12] 对应 AT3。通过设置 AT_SEL 中每四位的值，确定 AT0~AT3 对应的输出。当 AT_SEL 为 16 位 0 时，默认输出 AT0=FAULT、AT1=REVP、AT2=ZX、AT3=nSAG。

设置	AT 输出	默认值	描述
0000			AT0=FAULT、AT1=REVP、AT2=ZX、AT3=nSAG
0001	nSAG	0	1 指示产生线电压跌落中断
0010	ZXTO	0	1 指示产生过零超时中断
0011	ZX	0	指示产生电压波形符号位（过零）
0100	PKIA	0	1 指示电流 A 有效值峰值超过 IAPKLVL 中断
0101	PKIB	0	1 指示电流 B 有效值峰值超过 IBPKLVL 中断
0110	PKV	0	1 指示电压有效值峰值超过 VPKLVL 中断
0111	REVP	0	指示有功功率计算发生符号变化（负功）
1000	APEHF	0	1 指示 WATTHR 寄存器[23:0]的第 23 位变为 1（半满）
1001	VAPEHF	0	1 指示 VAHR 寄存器[23:0]的第 23 位变为 1（半满）
1010	FAULT	0	1 指示电流 AB 两通道不平衡，差值大于设定值
1011	CHSEL	0	0 指示用电流 A 通道计量，1 指示用电流 B 通道计量
其余	Reversed	0	保留

◆ **中断屏蔽寄存器 (MASK)**

位置	中断标志	默认值	描述
0	SAG	0	屏蔽指示产生线电压跌落中断
1	ZXTO	0	屏蔽指示产生过零超时中断
2	ZX	0	屏蔽指示产生电压波形符号位
3	PKIA	0	屏蔽指示电流 A 有效值峰值超过 IAPKLVL 中断
4	PKIB	0	屏蔽指示电流 B 有效值峰值超过 IBPKLVL 中断
5	PKV	0	屏蔽指示电压有效值峰值超过 VPKLVL 中断
6	REVP	0	屏蔽指示有功功率计算发生符号变化
7	APEHF	0	屏蔽指示 WATTHR 寄存器[23:0]的第 23 位变为 1（半满）
8	VAPEHF	0	屏蔽指示 VAHR 寄存器[23:0]的第 23 位变为 1（半满）
9	FAULT	0	屏蔽指示电流 AB 两通道不平衡
10	CHSEL	0	屏蔽指示计量用通道
其余	Reversed	0	保留

◆ 中断状态寄存器 (STATUS)

位置	中断标志	默认值	描述
0	SAG	0	指示产生线电压跌落中断
1	ZXTO	0	指示产生过零超时中断
2	ZX	0	指示产生电压波形符号位
3	PKIA	0	指示电流 A 有效值峰值超过 IAPKLVL 中断
4	PKIB	0	指示电流 B 有效值峰值超过 IBPKLVL 中断
5	PKV	0	指示电压有效值峰值超过 VPKILVL 中断
6	REVP	0	指示有功功率计算发生符号变化
7	APEHF	0	指示 WATTHR 寄存器[23:0]的第 23 位变为 1 (半满)
8	VAPEHF	0	指示 VAHR 寄存器[23:0]的第 23 位变为 1 (半满)
9	FAULT	0	指示电流 AB 两通道不平衡
10	CHSEL	0	指示计量用通道, 0 为电流 A 通道、1 为电流 B 通道
其余	Reversed	0	保留