



CD9256

数字调谐系统锁相环

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2013-01-A1	2013-01	增加说明书编号及发行履历



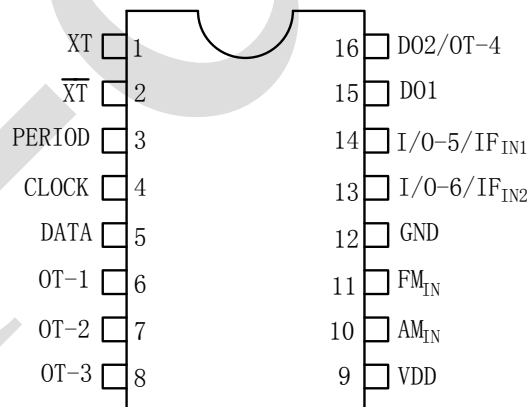
1、概述

CD9256是一个数字调谐系统锁相环电路，内置2个预分频系数。CD9256的所有功能都是通过3根串行总线控制的，适用于高性能的数字调谐系统。其主要特点如下：

- 优化高保真调谐器和汽车音响的数字调谐系统结构。
- 内置预定分频值。当输入FM_{IN}信号时，输入频率范围为30~150MHz下，输入AM_{IN}信号时，输入频率范围为0.5~40MHz。
- 内部具有16位可编程计数器，并行输出相位比较器，晶体振荡器和参考计数器。
- 外部可以使用3.6MHz,4.5MHz,7.2MHz或10.8MHz晶体振荡器。
- 15种可供参考的频率。（使用4.5MHz的晶振）
- 内置20位通用计数器，用来测量中频频率（IF_{IN1}和IF_{IN2}）。
- 锁相环误差检测精度高（±0.55~±7.15us）。
- 多个通用I/O管脚可以用于外设电路控制。
- 3个N沟道开漏输出端口(OFF耐压：13V)，用来控制信号输出。
- 待机模式功能（关闭FM，AM和IF放大器以及晶振电路），节约电流消耗。
- 所有功能由3根串行总线控制。
- CMOS结构，工作电压范围：VDD= 4.5V-5.5V。
- 封装形式：SOP16。

2、引脚说明

2.1、引脚排列图





2.2、引脚说明及结构原理图

管脚号	符号	管脚名称	功能说明	电路图
1	XT	晶体振荡器管脚	连接 3.6MHz,4.5MHz,7.2MHz 或 10.8MHz 的晶体振荡器, 用来提供参考频率和内部时钟	
2	\overline{XT}			
3	PERIOD	周期信号输入	串行 I/O 端口。这些管脚用来传输数据和通过控制器数据设置分频和分频模式, 控制通用计数器和通用输入/输出端口。	
4	CLOCK	时钟信号输入		
5	DATA	串行数据输入/输出		
6	OT-1	通用输出端口	N 沟道开漏端口管脚, 用来控制信号输出。这些管脚在电源加电时设置为关闭状态。	
7	OT-2			
8	OT-3			
10	AMIN	可编程计数器输入	这些管脚通过耦合电容输入 FM 和 AM 频带本振信号。FMIN 和 AMIN 在低幅下操作。	
11	FMIN			
13	I/O-6/IFIN2	通用 I/O 端口/通用计数器频率测量输入	通用 I/O 端口输入/输出管脚。可以转换为输入管脚, 用来测量通用计数器频率。频率测量功能即测量中频频率(IF)。这些管脚的主要特点是内置放大器。数据通过电容耦合输入。FMIN 和 AMIN 在低幅下操作。(注:电源加电时管脚设置为输入模式)	
14	I/O-5/IFIN1			
15	DO1	相位比较器输出(通用输出端口)	这些管脚是相位比较器的三态输出。DO1 和 DO2 并行输出。	
16	DO2/OT-4			
12	GND	电源管脚	5.0V±10%	
9	VDD			



3、电特性

3.1 极限参数 $T_{amb}=25^{\circ}\text{C}$

参数	符号	参数范围	单位
工作电压	VCC	-0.3~6.0	V
输入电压	VIN	-0.3~VDD+0.3	V
N 沟道开漏关闭耐压	VOFF	13	V
功率消耗	PD	300 (200)	mW
工作温度	TOPR	-40~85	$^{\circ}\text{C}$
贮存温度	TSTG	-65~150	$^{\circ}\text{C}$

3.2 电气参数 (除非特殊说明, $T_a=-40\sim 85^{\circ}\text{C}$, $V_{DD}=4.5\sim 5.58\text{V}$)

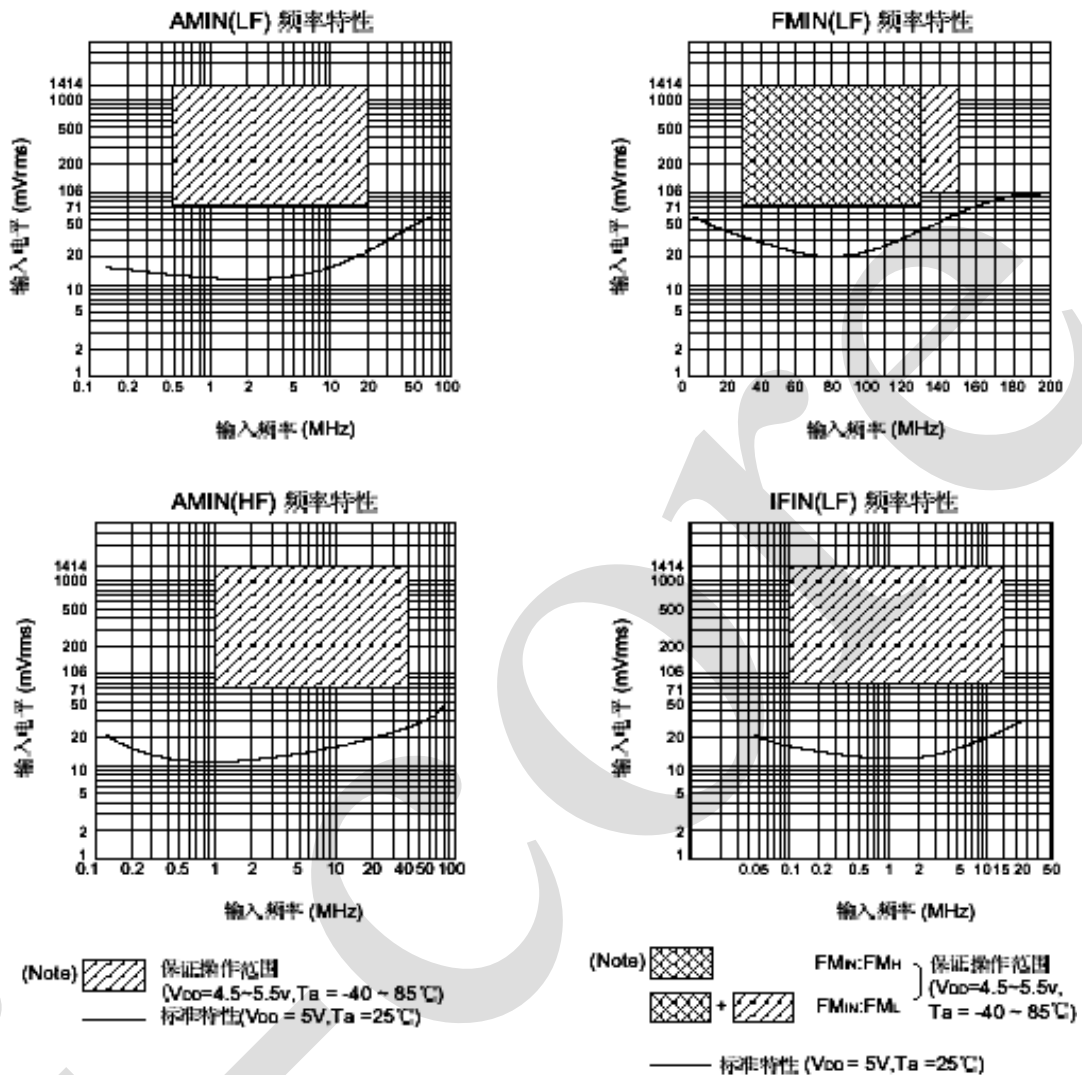
参数	符号	测试条件	最小	典型	最大	单位
电源电压	VDD1	PLL 操作(正常操作)	4.5	5.0	5.5	V
电源电流	IDD1	VDD=5.0V XT=10.8MHz FMIN=150MHz	—	7	15	mA
待机模式						
晶振频率所需电压	VDD2	PLL OFF(晶体振荡器操作)	4.0	5.0	5.5	V
工作电流	IDD2	VDD=5.0V, XT=10.8MHz PLL OFF	—	0.8	1.5	mA
工作电流	IDD3	VDD=5.0V, XT 停止 PLL OFF	—	120	240	μA
工作频率范围						
晶振频率	fXT	在 XT- \overline{XT} 终端连接晶体振荡器	3.6	—	10.8	MHz
FMIN (FMH, FML)	fFM	FMH, FML 模式 VIN=0.2VP-P	30	—	130	MHz
FMIN (FML)	fFML	FML 模式, VIN=0.3VP-P	30	—	150	MHz
AMIN (HF)	fHF	HF 模式, VIN=0.2VP-P	1	—	40	MHz
AMIN (LF)	fLF	LF 模式, VIN=0.2VP-P	0.5	—	20	MHz
IFIN1, IFIN2	fIF	VIN=0.2VP-P	0.1	—	15	MHz
SCIN	fSC	VIH=0.7VDD VIL=0.3VDD, 方波输入	—	—	100	KHz
输入幅度范围						
FMIN (FMH, FML)	VFM	FMH, FML 模式 fIN=30~130MHz	0.2	—	VDD-0.5	VP-P
FMIN (FML)	VFML	FML 模式 fIN=30~150MHz	0.3	—	VDD-0.5	VP-P
AMIN (HF)	VHF	HF 模式, fIN=1~40MHz	0.2	—	VDD-0.5	VP-P
AMIN (LF)	VLF	LF 模式, fIN=0.5~ 20MHz	0.2	—	VDD-0.5	VP-P
IFIN1, IFIN2	VIF	fIN=0.1~15MHz	0.2	—	VDD-0.5	VP-P



OT1~OT4 N-沟道开漏							
输出电流	低电平	IOL1	VOL=1.0V	5.0	10.0	—	mA
OFF 漏电流		IOFF	VOFF=12V	—	—	2.0	uA
I/O-5~I/O-6							
输入电压	高电平	VIH1		0.7VDD	—	VDD	V
	低电平	VIL1		0	—	0.3VDD	
输入电流	高电平	IIH	VIH=5V	—	—	2.0	uA
	低电平	IIL	VIL=0V	—	—	-2.0	
输出电流	高电平	IOH4	VOH=4.0V(SCIN 除外)	-2.0	-4.0	—	mA
	低电平	IOL4	VOL=1.0V(SCIN 除外)	2.0	4.0	—	
PERIOD,CLOCK,DATA							
输入电压	高电平	VIH2		0.8VDD	—	VDD	V
	低电平	VIL2		0	—	0.2VDD	
输入电流	高电平	IIH	VIH=5V	—	—	2.0	uA
	低电平	IIL	VIL=0V	—	—	-2.0	
输出电流	高电平	IOH5	VOH=4.0V(DATA)	-1.0	-3.0	—	mA
	低电平	IOL5	VOL=1.0V(DATA)	1.0	3.0	—	
DO1, DO2/OT-4							
输入电流	高电平	IOH3	VOH=4.0V	-2.0	-4.0	—	mA
	低电平	IOL3	VOL=1.0V	2.0	4.0	—	
三态引导电流		ITL	VTLH=5V,VTL=0V	—	—	±1.0	uA
XT							
输出电流	高电平	IOH2	VOH=4.0V	-0.1	-0.3	—	mA
	低电平	IOL2	VOL=1.0V	0.1	0.3	—	
输入反馈电阻							
输入反馈电阻	高电平	Rf1	FMIN, AMIN, IFIN (Ta=25°C)	350	700	1400	KΩ
	低电平	Rf2	XT- \overline{XT} (Ta=25°C)	500	1000	4000	



4、特性曲线



5、功能介绍

5.1 串行 I/O 端口

如功能框图所示，所有的功能都是通过设置 2 个 24 位的寄存器来控制的。这些寄存器的每一位数据是通过控制器和 DATA, CLOCK, PERIOD 引脚之间的串行口传送。每个串行传输是由 32 位组成，包括 8 位地址位和 24 位数据位。

下面详细介绍每个寄存器，8 位地址位寄存器和 24 位数据位寄存器。其中 24 位数据位寄存器，并可以通过 8 位地址选择。每个寄存器的地址分配如下：



寄存器	地 址	24 位内容	位 数
输入寄存器 1	D0H	PLL 分频器设置 参考频率设置 PLL 输入模式设置 晶体振荡器选择	16 4 2 2 总计 24
输入寄存器 2	D2H	通用计数器控制（包括锁定检测位控制） I/O 端口可通用计数器转换位 I/O-5/CLK 管脚转换位 DO 管脚控制 测试位 I/O 端口控制（已用作通用计数器输入选择位） 输出数据位	4 3 1 1 1 5 9 总计 24

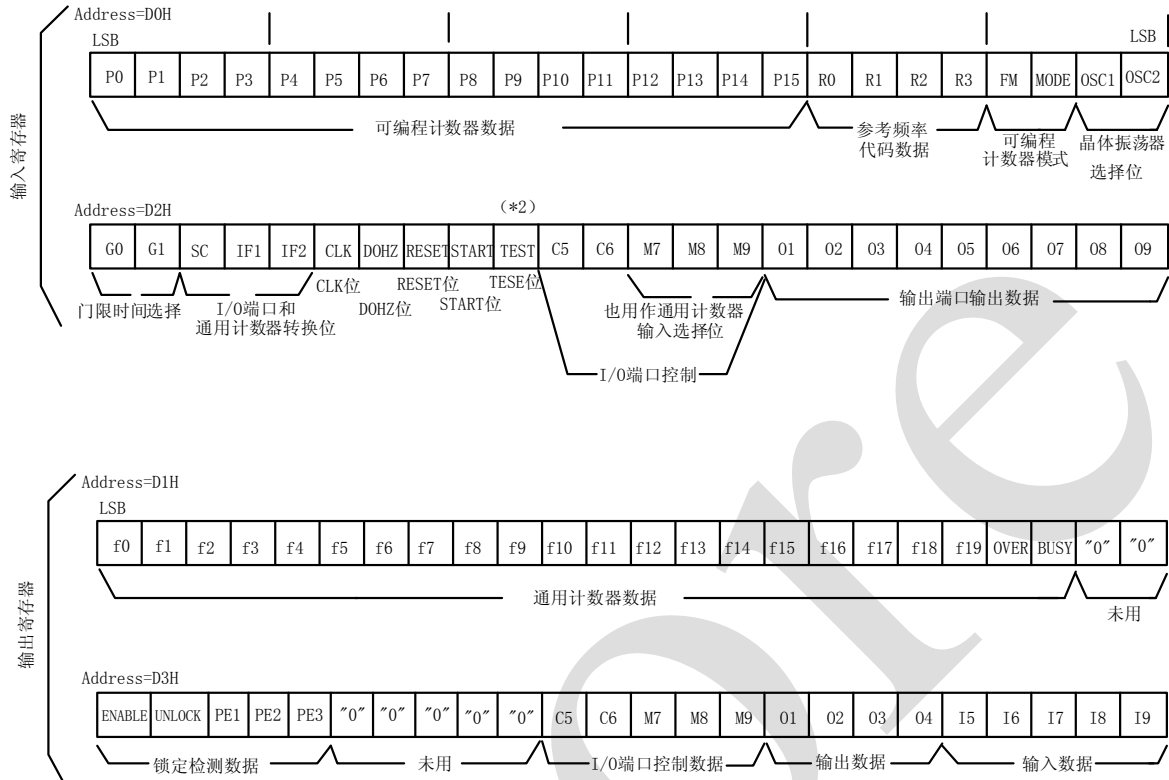
寄存器	地 址	24 位内容	位 数
输出寄存器 1	D1H	通用计数器数字数据 未用	22 2 总计 24
输出寄存器 2	D3H	锁定检测数据 I/O 端口控制数据 输出数据 输入数据（在输出端口选项中未定义） 未用	5 5 4 5 5 总计 24

当周期信号（PERIOD）下降沿时，输入数据锁存在寄存器 1 和寄存器 2 中，并执行功能。

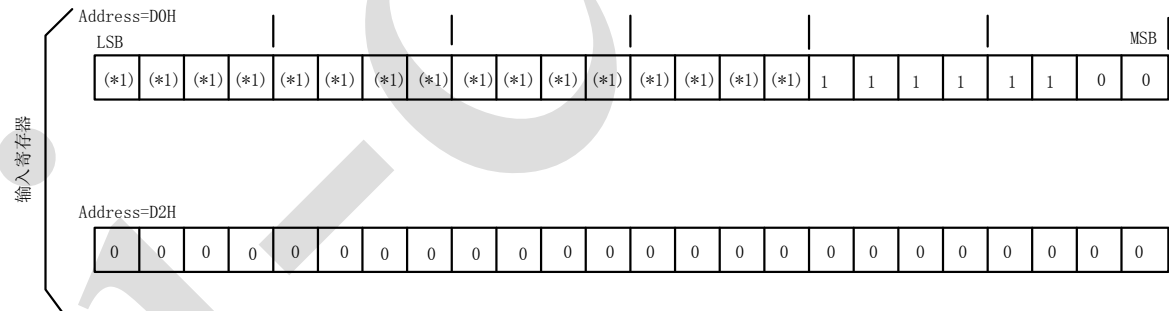
当时钟信号（CLOCK）第 9 个下降沿时，输出数据并行锁存在输出寄存器。数据管脚连续输出数据。



5.2 寄存器配置



加电时，输入寄存器设置如下：

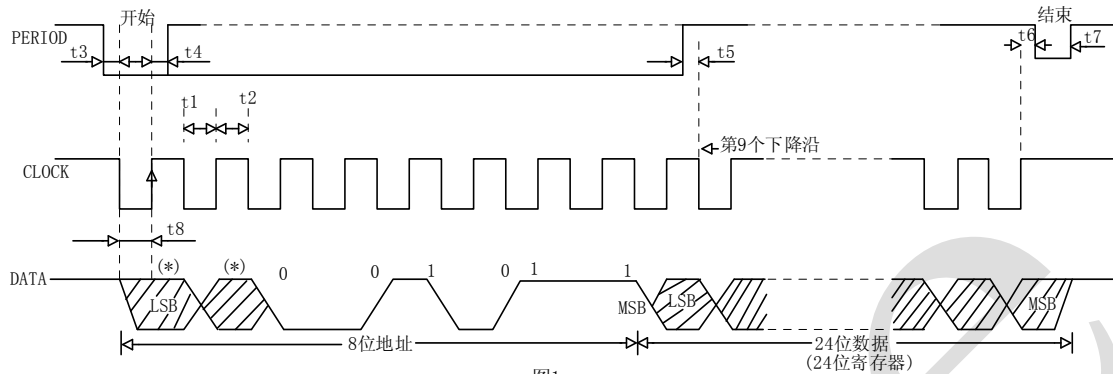


- 注：1. 数据没有定义
2. 设置测试位为 0



5.3 串行传输格式

串行传输格式由 8 位地址和 24 位数据位组成（图 1）。使用地址 D0H~D3H。



5.4 串行数据传输

串行数据和时钟信号同步传输。在闲置状态，PERIOD，CLOCK 和 DATA 管脚都设置为高电平。当周期信号在低电平时，时钟信号下降沿初始化串行数据传输。当周期信号为低电平时时钟信号为高电平时，数据传输中止。一旦串行数据传输开始执行，当周期信号位处于低电平时，时钟信号的下降沿不会超过 8 个。

在时钟信号处于上升沿，由于接收端接收串行数据作为有效数据，因此发送端输出和时钟信号下降沿同步的信号。

为了接收输出寄存器（D1H，D3H）的串行数据，在 8 位地址输出后，下一个时钟信号下降沿来临之前，设置串行数据输出为高阻抗。

数据连续接收直到周期信号变为低电平；数据传输在周期信号上升沿到来前结束。因此数据管脚必须为开漏或者三态接口。

注：1.当电源处于上电状态时，一些内部电路的状态不明确。为了设置内部电路状态，在执行规则数据传输前执行一个伪数据传输。

2.时间 t1~t8 的值如下：

$$t1 \geq 1.0\mu s$$

$$t2 \geq 1.0\mu s$$

$$t3 \geq 0.3\mu s$$

$$t4 \geq 0.3\mu s$$

$$t5 \geq 0.3\mu s$$

$$t6 \geq 1.0\mu s$$

$$t7 \geq 1.0\mu s$$

$$t8 \geq 0.3\mu s$$

3.星号表示数字是从地址获取的，例如 D*H。

5.5 荡器管脚 (XT, XT)

如图 2 所示，通过在电容间连接一个晶体振荡器得到内部电路所必须的时钟。配置晶体振荡器选择位选择 3.6MHz,4.5MHz,7.2MHz 或 10.8MHz 中的一个振荡频率。

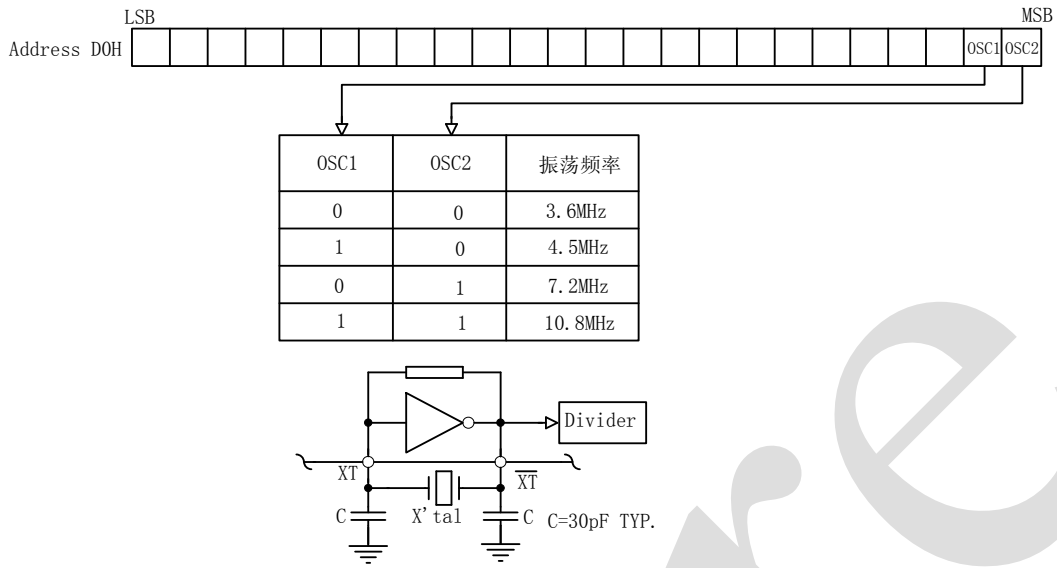


图2

注：电源加电时，预置为 3.6MHz(OSC1=“0”并且 OSC2=“0”)。这时晶振不会振荡，因为系统处于待机模式。

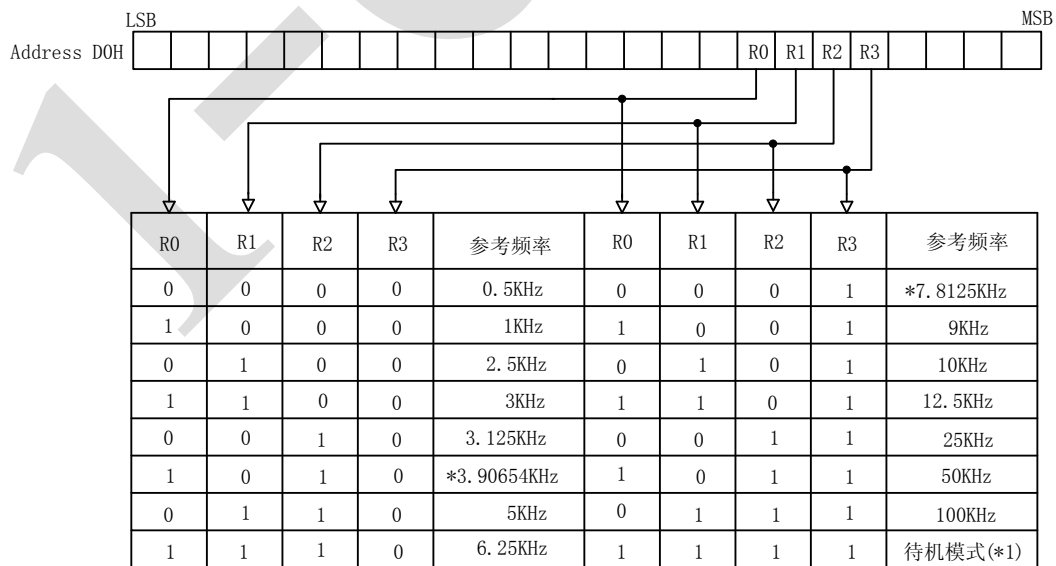
5.6 数器（参考频率分频器）

参考计数器单元是由晶体振荡器和计数器组成的。

晶体振荡器频率可以选择 3.6MHz, 4.5MHz, 7.2MHz 或 10.8MHz。最多可以产生 15 个参考频率。

设置参考频率：

通过 R0~R3 设置参考频率。



注：1.标着星号的参考频率只能通过 4.5MHz 的晶体振荡器产生。



2. 待机模式

待机模式在位 R0, R1, R2 和 R3 为“1”时产生。在待机模式, 可编程计数器停止, 并且 FM, AM 和 IFIN(选择 IFIN 时)处于放大器关闭状态(管脚处于低电平)。这样可以在收音功能关闭时节省电流消耗。DO 管脚在待机模式为高阻抗状态。在待机模式, 可以控制 I/O 端口(I/O-5~I/O-6)和输出端口(OT1~OT4), 晶体振荡器可以关闭和启动。

3. 电源加电时, 系统设置为待机模式, 这时, 晶体振荡器不会振荡并且 I/O 端口设置为输入模式。

5.7 可编程计数器

可编程计数器单元由一个 1/2 预分频标器, 一个 2 种预定分频系数和 4 位+12 位可编程二进制计数器组成。

设置可编程计数器:

可编程计数器包括 16 位分频数据和 2 位表明分频模式的数据。

5.7.1 设置分频模式

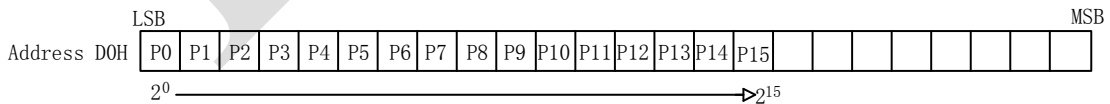
FM 和 MODE 位用来选择输入管脚和分频模式 (脉冲抑制模式或直接分频模式)。这里有四种选择, 见下表。根据频带选择其中的一种。



5.7.2 设置分频器

可编程计数器的分频系数通过 P0~P15 的二进制位来设定。

脉冲抑制模式 (16 位)

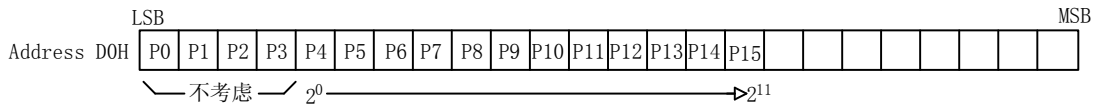


分频器设置范围(脉冲抑制模式): n=210H~FFFH (528~65535)

(注:)在 1/2 + 脉冲抑制模式, 真正的分频器时可编程计数器的两倍。



直接分频模式(12 位)



分频器设置范围(直接分频模式): n=10H~FFFH (16~4095)

在直接分频模式, 数据 P0~P3 不必考虑,位 P4 是最低有效字节 LSB。

5.8 预定分频器和可编程计数器电路结构

5.8.1 脉冲抑制模式电路结构

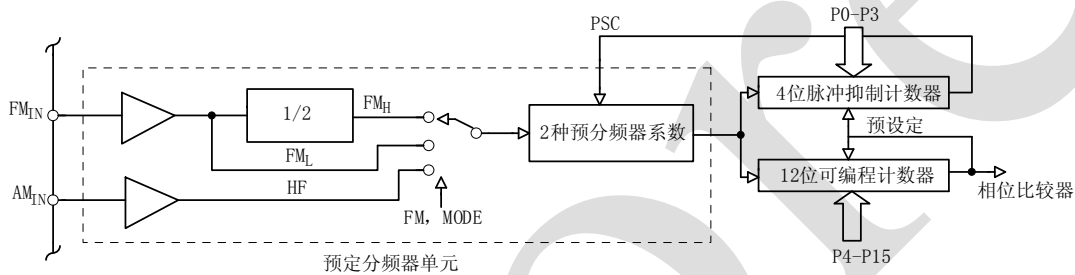


图3

这个电路是由一个 2 种系数的预定分频器, 一个 4 位的 swallow 计数器和一个 12 位的可编程计数器。在 FMIN (FMIN 模式) 期间, 前面增加一个 1/2 预定分频器。

5.8.2 直接分频模式电路结构

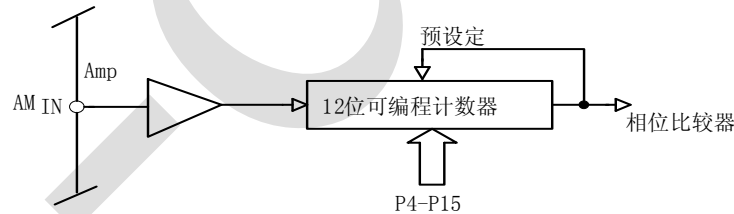


图4

在直接分频模式下, 预定分频器单元旁路, 并使用 12 位的可编程计数器。
FM_{IN} 和 AM_{IN} 都有内置的放大器, 数据通过电容耦合输入。FM_{IN} 和 AM_{IN} 在低幅下操作。

5.9 通用计数器

通用计数器是一个 20 位的计数器, 可以用来计数 AM/FM 频带的中频频率(IF)并在自动搜索调谐时检测自动停止信号。



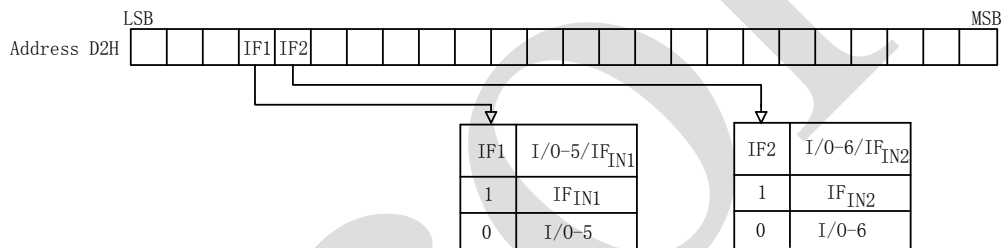
5.9.1 通用计数器控制位

(1)位 G0 和 G1...用来选择通用计数器门限时间。

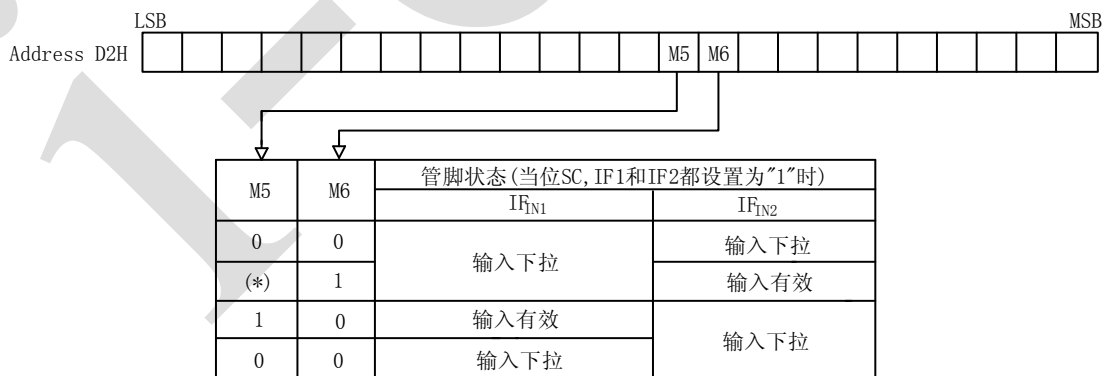


(2)位 SC, IF1 和 IF2...I/O 端口和通用计数器转换位

(*) 下列管脚的功能通过数据转换。



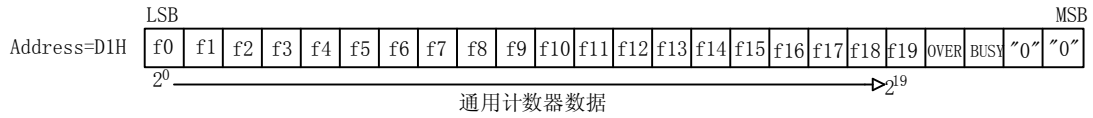
(3) 位 M5 设置 I/O-5/IF_{IN1} 的状态, M6 设置 I/O-6/IF_{IN2}, 上述操作在 SC、IF1、IF2 都设为“1”时有效。



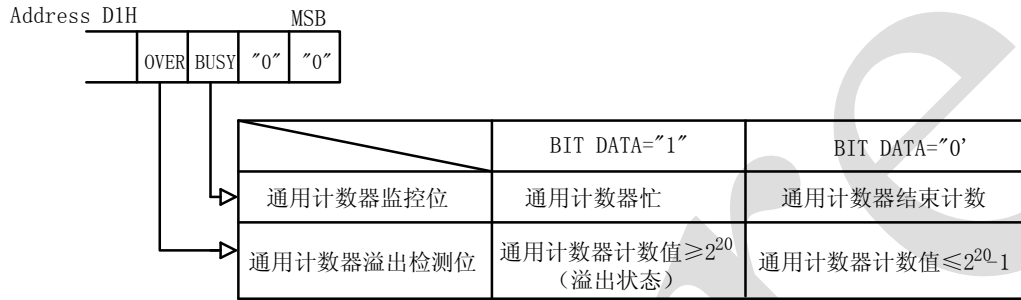
注: 标着“*”号的位都可设置为任意状态。



(4) 位 f0~f9...通用计数器的结果可以从输出寄存器 (D1H) 中以二进制的形式读取。

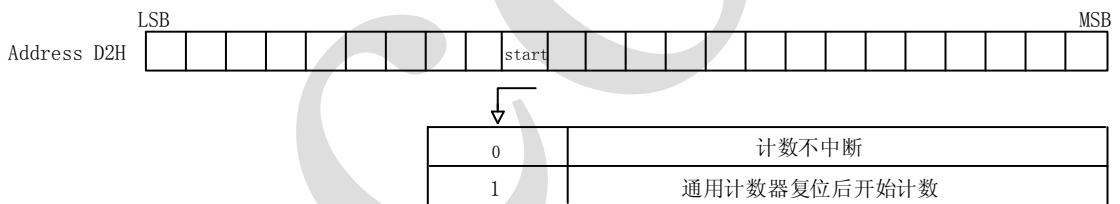


(5) OVER 和 BUSY 位...检测通用计数器的操作状态



注: 当使用通用计数器时, 在参考计数器的内容(f0~f9)前, 确定 BUSY 位为“0”(计数结束), 并且 OVER 位“0”(通用计数器数据正常)。

(6) STAR 位...当设置为“1”时, 通用计数器复位, 并且重新计数。



5.9.2 通用计数器电路结构

通用计数器是由输入放大器, 一个门限时间控制电路和一个 20 位的二进制计数器组成。

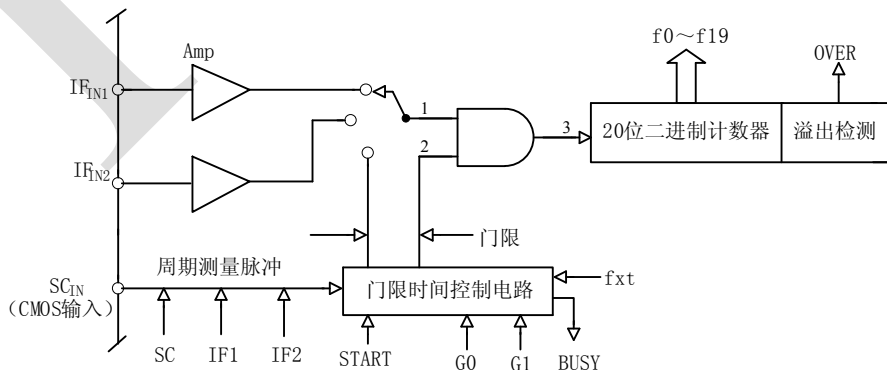


图 5



5.9.3 通用计数器测量时序图

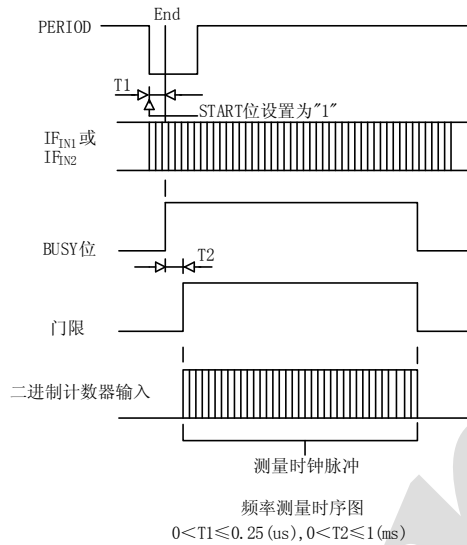


图 6

注:1. IF_{IN1} 和 IF_{IN2} 输入内置放大器,数据通过耦合电容输入。 FM_{IN} 和 AM_{IN} 在低幅下操作。

5.10 通用 I/O 端口

这个电路还有一个重要特点是通用输出和输入/输出端口通过串行端口控制。

输入/输出形式	端口	输入/输出结构
输出端口	专用: 4 个端口	N 沟道开漏输出
I/O 端口	专用: 1 个端口 最大: 5 个端口	CMOS 输入/输出

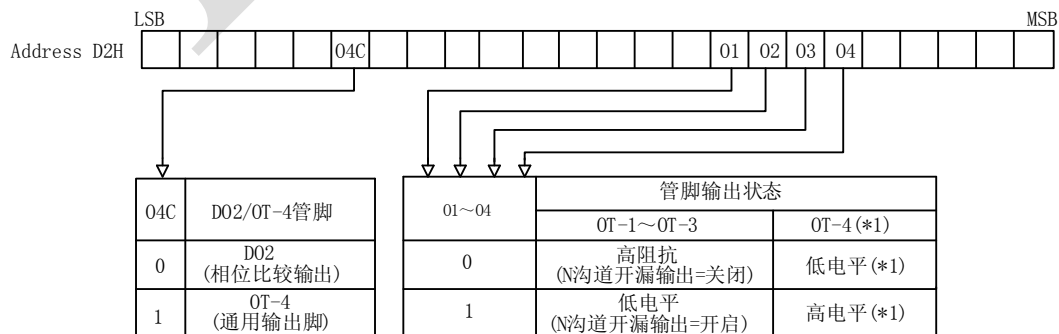
5.10.1、通用输出端口(OT-1~OT-4)

管脚 OT-1~OT-4 是专用的输出端口,用来控制信号输出。这些管脚是 N 沟道开漏输出,关闭耐压是 12V。

输入寄存器(D2H)位 O1~O4 的数据从相应的 OT-1~OT-4 输出端口并行输出。

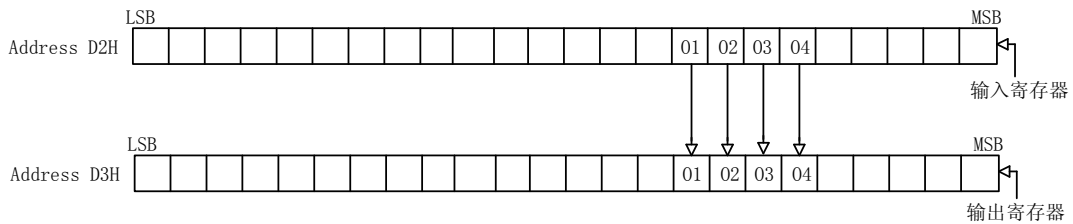
输入寄存器(D2H)位 O1~O4 的数据也可以从 DATA 管脚读取,作为输出寄存器(D3H)的串行数据 O1~O4。

(1)CD9256





(2)输出寄存器...输入寄存器位 O1~O4 的数据可以作为输出寄存器(D3H)的串行数据 O1~O4 读取。



5.10.2 通用 I/O 端口 (I/O-5~I/O-6)

管脚 I/O-5~I/O-6 是通用 I/O 端口, 用来控制信号输入和输出。这些管脚配置为 CMOS 输入和输出。

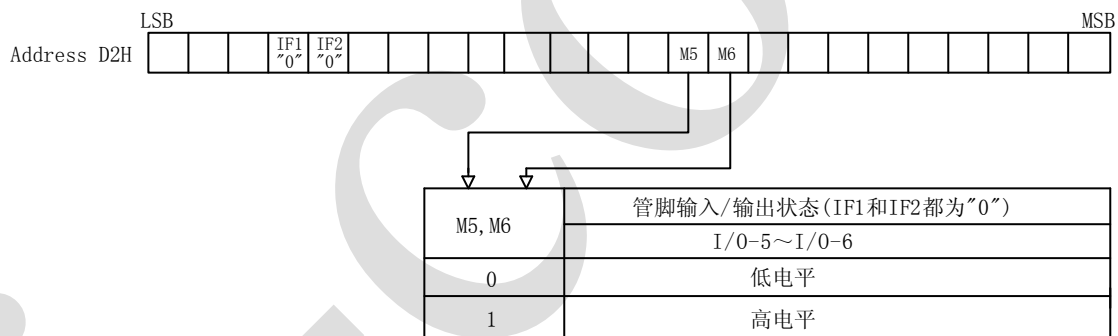
这些 I/O 端口通过输入寄存器(D2H)位 M5~M6 设置为输入或输出。

通过设置位 M5~M6 为“0”设置这些管脚为输入模式。从 I/O-5~I/O-6 并行输入的数据在串行时钟信号的第 9 个下降沿时锁存在内部寄存器中。这些数据可以从 DATA 管脚作为串行数据 I5~I6 读取。

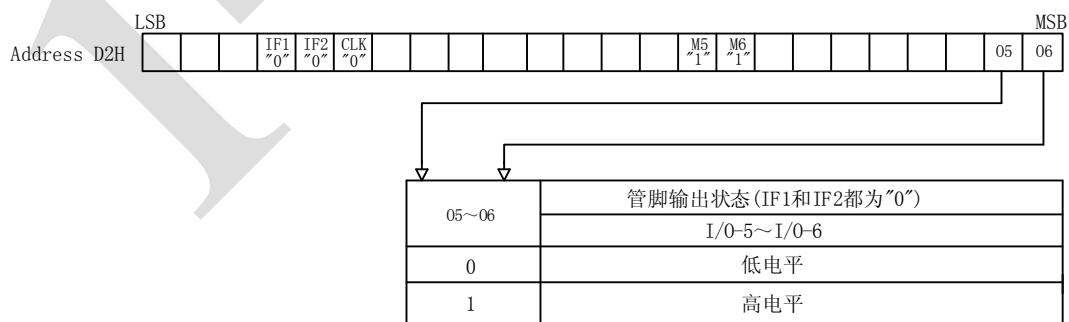
输入寄存器(D2H)位 O5~O6 的数据从它们相应的管脚 I/O-5~I/O-6 并行输出。

当位 SC, IF1, IF2 和 CLK 都设置为“0”时, 这些操作有效。

(1) CD9256

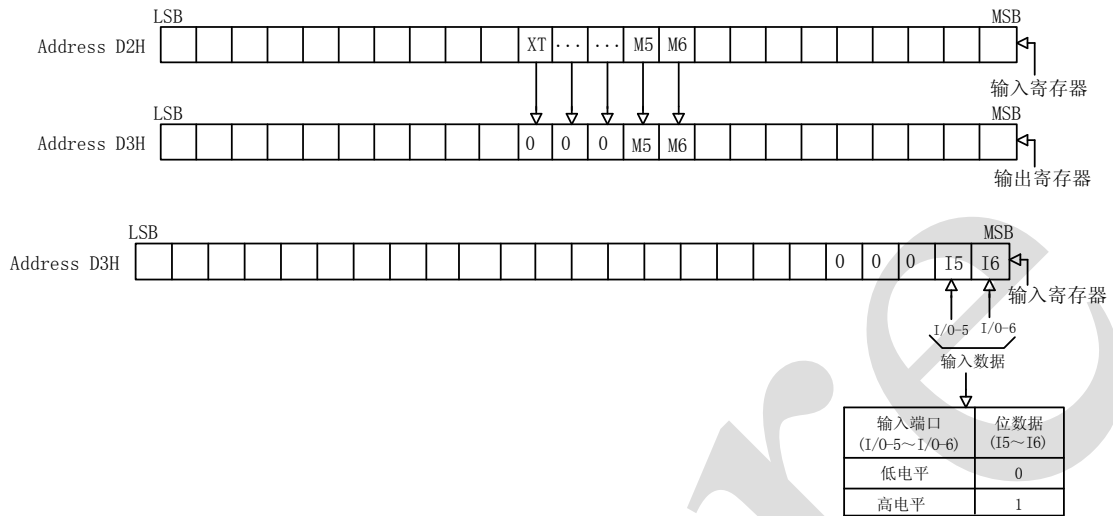


设置输出端口数据





(2) 输出寄存器...输入寄存器(D2H)的位 M5, M6 可以作为输出寄存器(D3H)的串行输出数据 M5, M6。



注: 1.当管脚 I/O-5~I/O-6 用作输出端口时, 输出寄存器的 I5~I6 的数据不明确。

2.电源加电时, 输入寄存(D2H)I/O 端口控制位 M5~M6 和输出数据位 O5~O6 都设置为“0”。通用 I/O 端口设置为输入端口。通用 I/O 端口和通用计数器输入端口管脚都设置为 I/O 端口输入模式。通用输出端口的输出状态设置为高阻抗(N 沟道开漏输出=关闭)。

3. I/O-5~I/O-6 脚作为通用计数输入管脚, 因此当这些管脚用作 I/O 端口时, 输入寄存器 2 的 IF1 和 IF2 位必须设置为“0”。

5.11 相位比较器

相位比较器在比较了参考频率信号和可编程计数器输出的分频信号后, 输出相位误差。这两个信号的频率和相位的不同可以通过低通滤波器来补偿, 然后用这些信号控制压控振荡器 (VCO)。由于信号是并行从相位比较器出来, 然后通过三态缓冲器管脚 DO1 和 DO2, 因此滤波器的常数可以根据 FM 和 AM 频带定制。

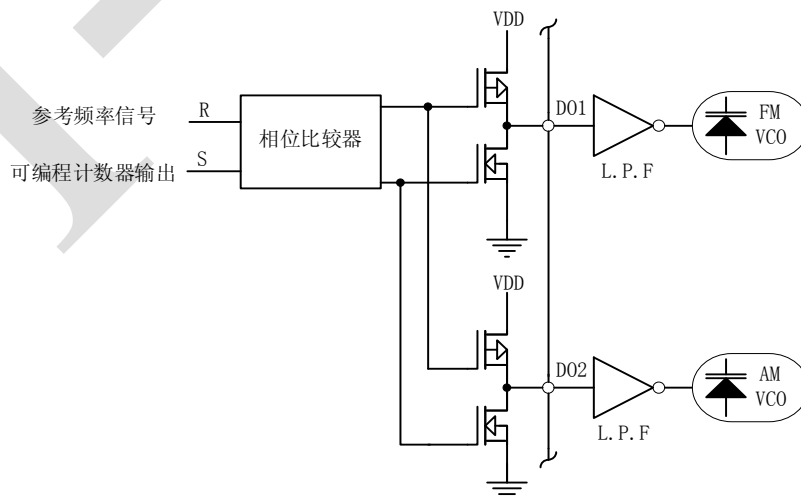
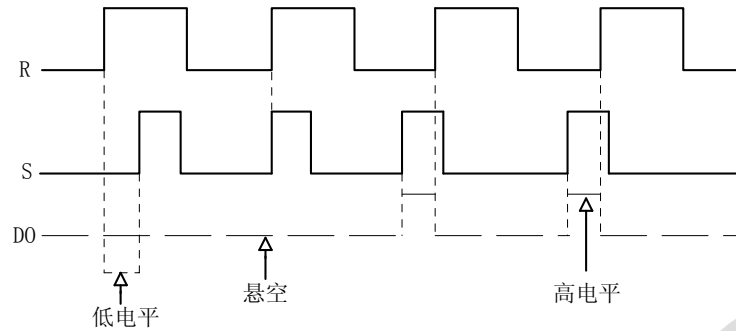
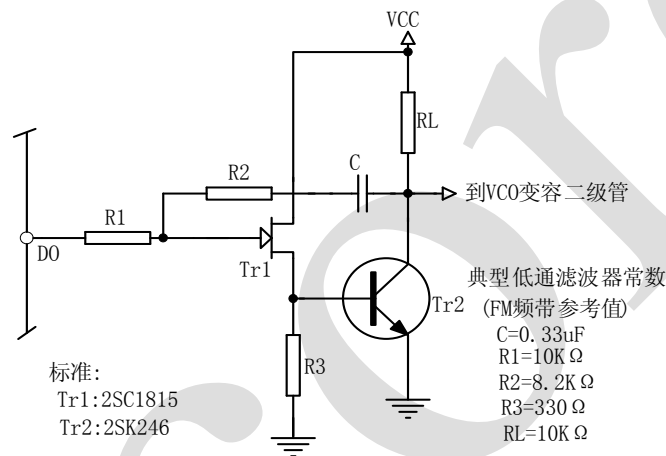


图7



DO输出时序图

图8



典型有效低通滤波器电路

图9

如上图所示, DO 输出时序图和典型低通滤波器图, 通过连接 FET 和晶体管形成复合晶体管(达林顿管)。

管脚 OT-4 能通过开关控制管脚 DO2。

5.12 锁定检测位

锁定检测位在 PLL 系统中检测锁定状态。这个系统也有一个未锁定检测位, 通过比较参考频率和可编程计数器的分频输出, 检测参考频率周期, 相位的不同。这个系统还有相位误差检测位(PE1~PE3), 可以更精确的检测($\pm 0.55\mu s \sim \pm 7.15\mu s$)。

5.12.1 未锁定检测位 (UNLOCK)

这一位通过参考频率周期, 相位差来检测。当没有锁定时, 也就是参考频率和可编程计数器的分频输出不一样, 就设定未锁定 F/F。

在输入寄存器(D2H)未锁定, 复位位(RESET)设置为“1”时, 未锁定 F/F 复位。在未锁定 F/F 复位后, 锁定状态可以通过检测输出寄存器(D3H)的未定位(UNLOCK)检测锁定状态。在未锁定 F/F 复位后, 未锁定检测位必须在一个大于参考频率周期消逝的时间间隔后检测。因为参考频率周期输入锁定检测选通未锁定 F/F, 如果时间间隔太短, 就不能检测到正确的锁定状态。因此, 输出寄存器(D3H)由一个锁定允许位(ENABLE), 这个位在输入寄存器(D2H)复位位设置为“1”时复位, 并在锁



定检测时序中设置为“1”，也就是说，在锁定允许位(ENABLE)为“1”时，能正确检测锁定状态。

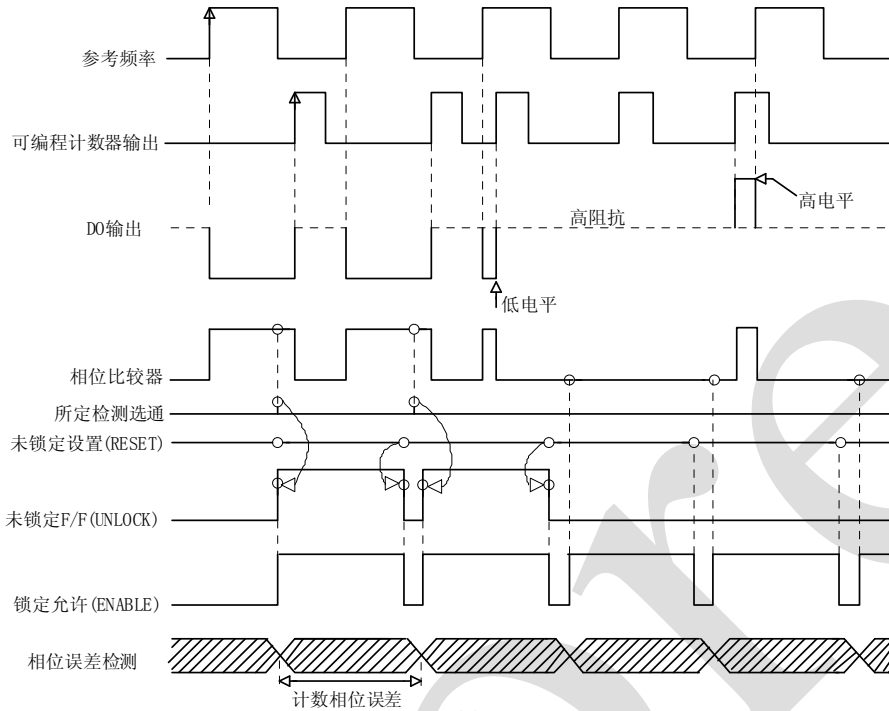
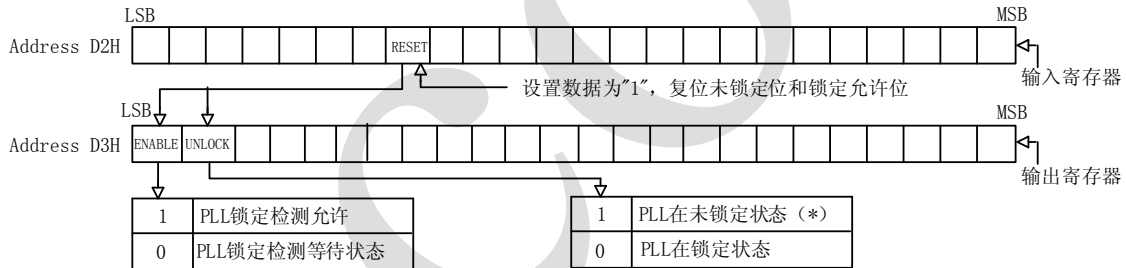


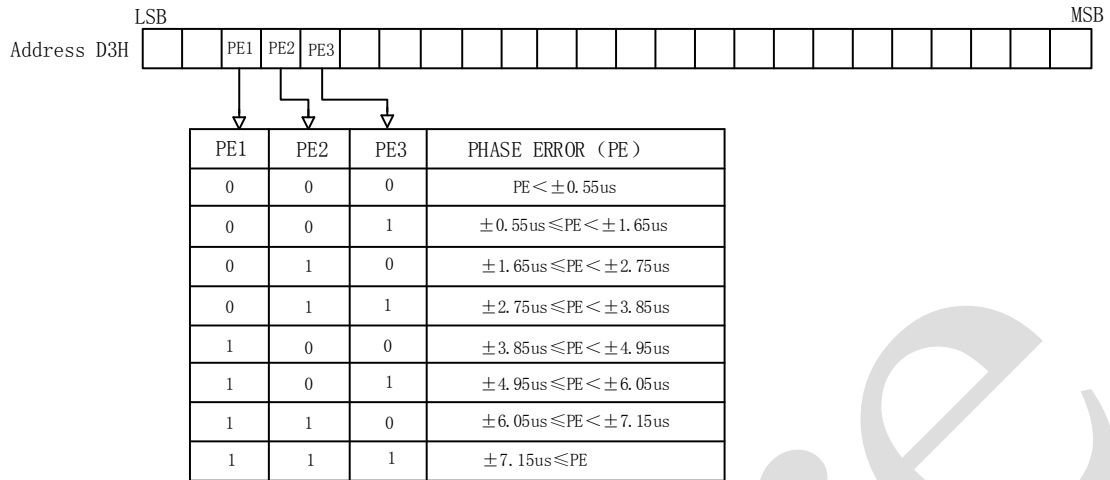
图10



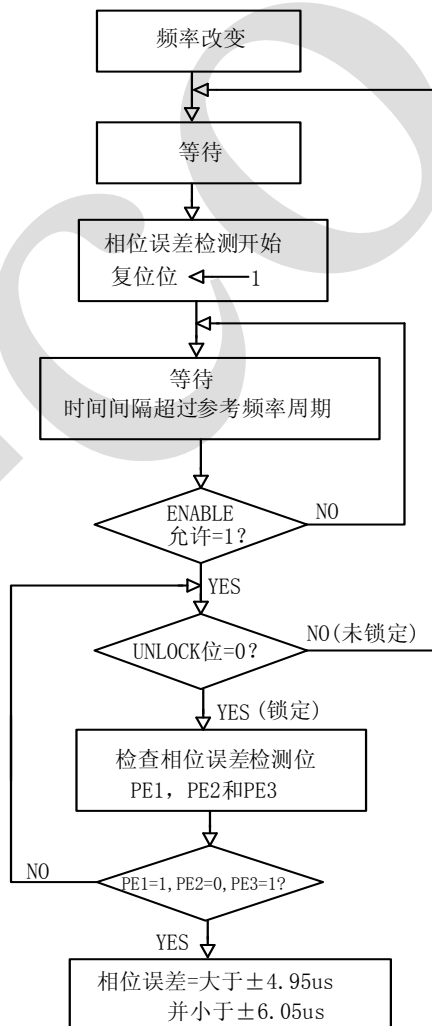
注：“*”表示相位和参考频率相比相差 180°时的错误状态。

5.12.2 相位误差检测位 (PE1~PE3)

未定位的检测。通过参考频率周期，检测参加频率和可编程计数器分频输出的定位差得到。相位误差检测位 (PE1~PE3) 通过参考频率周期可以得到更精确的相位误差 ($\pm 0.55\mu s \sim \pm 7.15\mu s$)。 (如果 UNLOCK 位设置为“1”，相对于参考频率的相位差距超过 180° ，位 PE1~PE3 就不能正确检测相位误差了。因此位 PE1~PE3 在 UNLOCK 位设置为“0”时正常检测相位误差。) 当相位相对于参考频率周期的相位在 $-180^\circ \sim 180^\circ$ 范围，位 PE1~PE3 能正常检测相位误差。

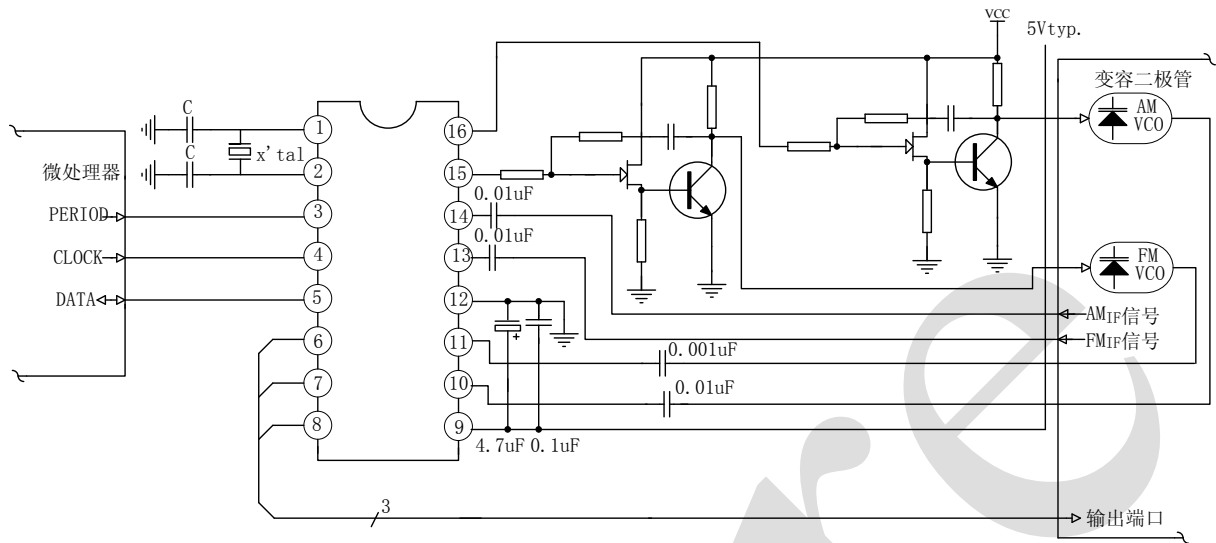


相位误差数据可以从输出寄存器（D3H）中作为串行数据 PE1~PE3 读取。
下面是一个典型的锁定检测操作。表示了从锁定状态到频率改变。（相位误差大于 $\pm 6.05\mu s$ ）





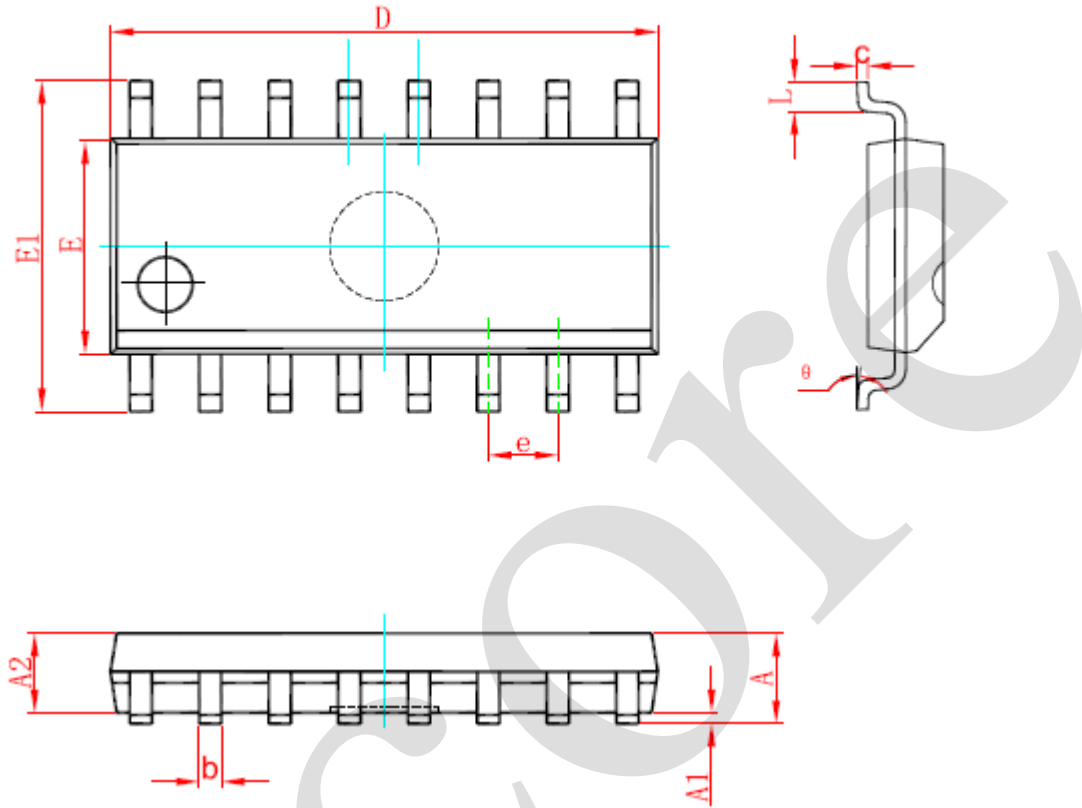
6、典型应用线路





7、封装尺寸与外形图

7.1、SOP16 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



8、声明及注意事项:

8.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素					
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr(VI))	多溴联苯 (PBBs)	多溴联苯醚(PBDEs)
引线框	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○
芯片	○	○	○	○	○	○
内引线	○	○	○	○	○	○
装片胶	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。					

8.2 注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。

9、联系方式:

无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

地址: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层 网址: <http://www.i-core.cn>

邮编: 214072 电话: 0510-81888895 传真: 0510-85572700

市场营销部: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层

邮编: 214072 电话: 0510-85572708 传真: 0510-85887721

深圳办事处: 广东省深圳市红荔西路香荔花园 12 栋 26F

邮编: 518000 电话: 0755-88370507 传真: 0755-88370507

广州办事处: 广州白云区广花公路乐鸣一街乐得花园 57 号 901 房

邮编: 510000 电话: 020-36743257 传真: 020-36743257

应用技术服务:

应用部: 江苏省无锡市蠡园开发区滴翠路 100 号 9 栋 2 层

邮编: 214072 电话: 0510-85572715 传真: 0510-85572700

广东省深圳市红荔西路香荔花园 12 栋 26F

邮编: 518000 电话: 0755-88370507 传真: 0755-88370507