

概述

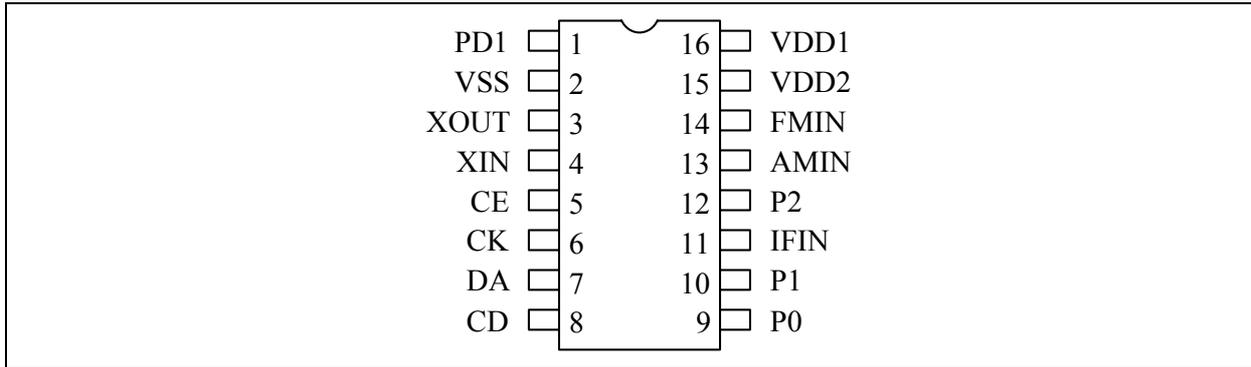
CD9256GP 是用于数字调谐 (DTS) 收音机上的锁相环电路, 采用 CMOS 工艺设计, 内建双模式预分频电路, 可通过高精度的相位跟踪来实现对 AM、FM 信号的接收。将 CD9256GP、CPU 加上压控振荡器以及部分外围分立器件就可组成高精度的数字调谐收音机。CD9256GP 采用 DIP16 封装或软封。

功能特点

- 可应用于 Hi-Fi 收音机和车载立体收音机等数字调谐系统。
- 内建预分频电路, FM 信号可接收频率范围为 20~130MHz (双模式预分频), AM 信号可接收频率范围为 0.4~30MHz (双模式预分频或直接分频)。
- 12 位可编程计数器, 2 位并行输出相位比较器, 内部提供晶体振荡器起振电路和参考频率计数器。
- 晶体振荡器频率为 75kHz, 可提供 7 种参考步进频率 (25k、12.5k、6.25k、5k、3.125k、3k、1k)。
- 内建 20 位的中频计数器, 可实现中频 16ms 或 32ms 计数。
- 串行总线结构可由外部 CPU 控制。
- 具有省电模式, 静态状态下可降低功耗。
- 典型工作电压为 3V。
- 采用 DIP16 封装或软封。

CD9256GP

管脚排列图



管脚说明

管脚序号	名称	说明	类型
1	PD1	锁相检测输出	TO1
2	VSS	负电源	PS
3	XOUT	晶振输出	O1
4	XIN	晶振输入	IC
5	CE	使能信号串行输入	ISC
6	CK	CLOCK 信号输入	ISC
7	DA	数据信号串行输入	ISC
8	CD	中频计数和位锁信号输出	ODPD
9	P0	开漏 N 管下拉输出	ODPD
10	P1	开漏 N 管下拉输出	ODPD
11	IFIN	中频信号输入	AP
12	P2	开漏 N 管下拉输出	ODPD
13	AMIN	AM 信号本振输入	AP
14	FMIN	FM 信号本振输入	AP
15	VDD2	模拟电路电源输入	PS
16	VDD1	数字电路电源输入	PS

- (注)
- ISC CMOS 带 Schmitt 输入
 - IC CMOS 输入
 - O1 CMOS 输出
 - ODPD 开漏 N 管下拉输出
 - AP 带保护电阻的模拟端输入
 - TO1 三态输出
 - PS 电源输入

CD9256GP

比较的分频信号。

下面我们举例说明外部输入信号与参考频率的关系，设通过 CPU 设置 4 位吞咽计数器的值为 A，12 位可编程计数器的值为 B，设置参考频率为 Fref。在 4 位吞咽计数器的值减为 0 之前，双模式分频电路为 17 分频，吞咽计数器的值减为 0 时，双模式分频电路改为 16 分频，同时 12 位可编程计数器电路的值减为 B-A，然后在将可编程计数器电路的值减为 0。所以所有计数器电路完成一次计数时的总分频数为：

$$17 \times A + 16 \times (B - A) = 16B + A$$

输入信号经 16B+A 级分频后产生与参考频率相比较的信号，从而可以确定输入信号的频率为：

$$F_{\text{ref}} \times (16B + A)$$

3. 参考频率选择电路

参考频率的选择由 CPU 输入控制，主时钟 OSC 为 75kHz，CPU 输入其中的三位信号可以根据具体情况选择不同的参考频率，见下表所示：

R0	R1	R2	分 频 比	参 考 频 率
0	0	0	OSC/3	25k
0	0	1	OSC/6	12.5k
0	1	0	OSC/12	6.25k
0	1	1	OSC/15	5k
1	0	0	OSC/24	3.125k
1	0	1	OSC/25	3k
1	1	0	OSC/75	1k
1	1	1	无	Standby 模式

注：Standby 模式：锁相环关闭，FM、AM 输入被拉到地，PD1 输出高阻态。

4. CPU 接口电路

CPU 的输入控制命令为一个 32 位的串行数据，先由一个 32 位的移位寄存器送入，再经过一个 32 位的串并转换电路将其送入电路的各个部分进行控制。

CPU 输入信号见下表：

前 16 位：

D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
----	----	----	----	----	----	----	----	----	----	-----	-----	-----	-----	-----	-----

D0~D3：4 位吞咽计数器置数，最大为 15。

D4~D15：12 位可编程计数器置数，最大为 4095。

后 16 位：

$\overline{P0}$	$\overline{P1}$	$\overline{P2}$	x	x	TS1	x	CT	R0	R1	R2	S	PS	x	GT	TS2
-----------------	-----------------	-----------------	---	---	-----	---	----	----	----	----	---	----	---	----	-----

P0、P1、P2：对应 D 输出端 P0、P1、P2。

CT、GT：对应中频控制：

CT	GT	IF 计 数 器	未锁信号检测	数 据 输 出
0	0	OFF	OFF	NO
0	1	OFF	ON	ON
1	0	16ms	ON	ON
1	1	32ms	ON	ON

R0、R1、R2：参考频率选择位。

S：FM/AM 信号选择，为 0 时 FM 信号有效，为 1 时 AM 信号有效。

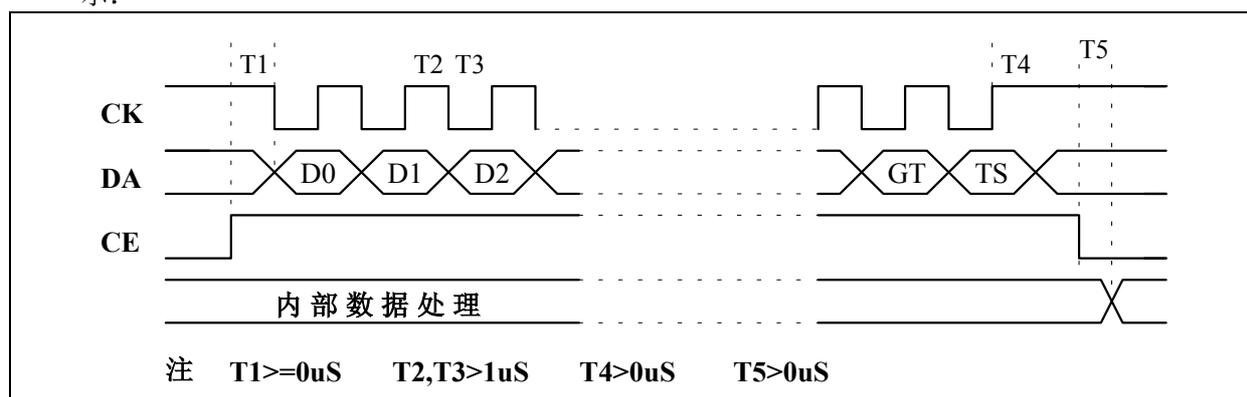
PS：选择高/低频 AM 信号，当 AM 信号为较高频率时，PS 为 1 使 AM 信号通过双模式分频电路和 4 位吞咽计数器电路；当 AM 信号为低频率时，PS 为 0 使 AM 信号不通过双模式分频电路和 4 位吞咽计数器电路，而是直接送到 12 位可编程计数器电路当中。

CD9256GP

TS1、TS2：测试信号，这两个信号的配合可以使 12 位可编程计数器的输出（即调频信号经分频后与参考频率相比较的信号）或参考频率直接从 PD1 端口输出，加速并简化测试：

TS1	TS2	实 现 功 能
0	0	Normal
0	1	PD1=可编程计数器的输出
1	0	Normal
1	1	PD1=参考频率

CD9256GP 电路与 CPU 接口共三根信号线：DA、CK、CE，其中 DA 即 CPU 控制命令，CK 为与 DA 配合的时钟信号，CE 是 CD9256GP 使能信号，下降沿有效。这三个信号的时序如下图所示：



5. 中频计数电路

中频计数电路主要作用是定时计数（16ms 或 32ms），并且根据计算的结果来判断中频的频率，如果在 CD 输出端检测到 IF 计数的结果，则表示目前本振信号的频率已经调到目标频率。IF 放大电路输入的中频信号送入中频计数电路，根据接收 AM 还是 FM 的不同，选择 16ms（FM 信号输入）或 32ms（AM 信号输入），然后，将中频计数电路的结果送入移位锁存器从 CD 端输出。CD 输出信号共 24 位，前 20 位为中频计数器的结果，后 4 位为未锁定信号检测结果。中频计数电路计数由 DA 命令中的 CT、GT 两位控制，为 10 时采用 16ms 计数，为 11 时采用 32ms 计数。中频计数电路的主时钟频率是 IF 信号，当 CT 信号为 0 时不计数。

6. 鉴相及输出电路

相位鉴别指的是参考频率 F_{ref} 和 12 位可编程计数器电路的输出信号进行相位比较。当可编程计数器电路的输出频率高于 F_{ref} 时，PD1 输出高电平的占空比大于低电平，经过外接的低通滤波器后转化为电平信号，控制压控振荡器降低叠加频率；当可编程计数器电路的输出频率低于 F_{ref} 时，PD1 输出高电平的占空比小于低电平，控制压控振荡器增加叠加频率，从而实现频率信号的负反馈，得到稳定的频率信号。当可编程计数器电路的输出频率等于 F_{ref} 时，PD1 端输出高阻态，此时，频率信号可以锁定，不对压控振荡器做调整。PD1 端另一种作用就是应用于测试，可直接输出鉴相前的两种频率信号（见前表）。

输出电路包括鉴相输出信号 PD1，CPU 其中三位输出信号 P0、P1、P2，中频及未锁定信号检测输出信号 CD。前一段已经介绍了 PD1 输出信号，P0、P1、P2 为 CPU 其中的三位输出（见 CPU 指令说明），下面主要介绍一下 CD 输出端的情况。

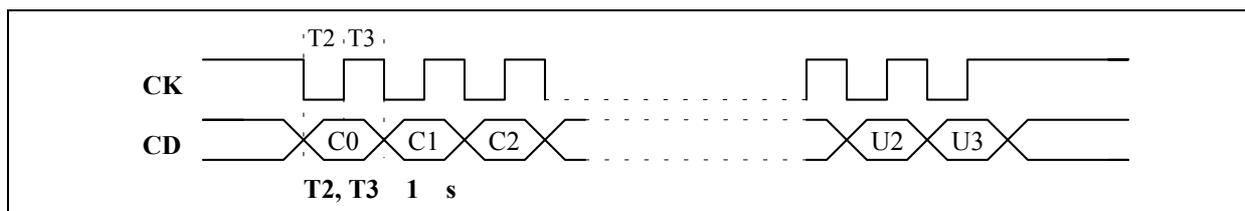
CD 端是在 CK 信号作用下的串行输出端，输出信号与 CK 配合，共输出 24 位，见下表：

C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	C10	C11	C12	C13	C14	C15							
第一位															C16	C17	C18	C19	U0	U1	U2	U3
最后一位																						

C0~C19：中频计数的结果，当 CT 为 0 时，C0~C19 复位为 0。

时序如下图：

CD9256GP

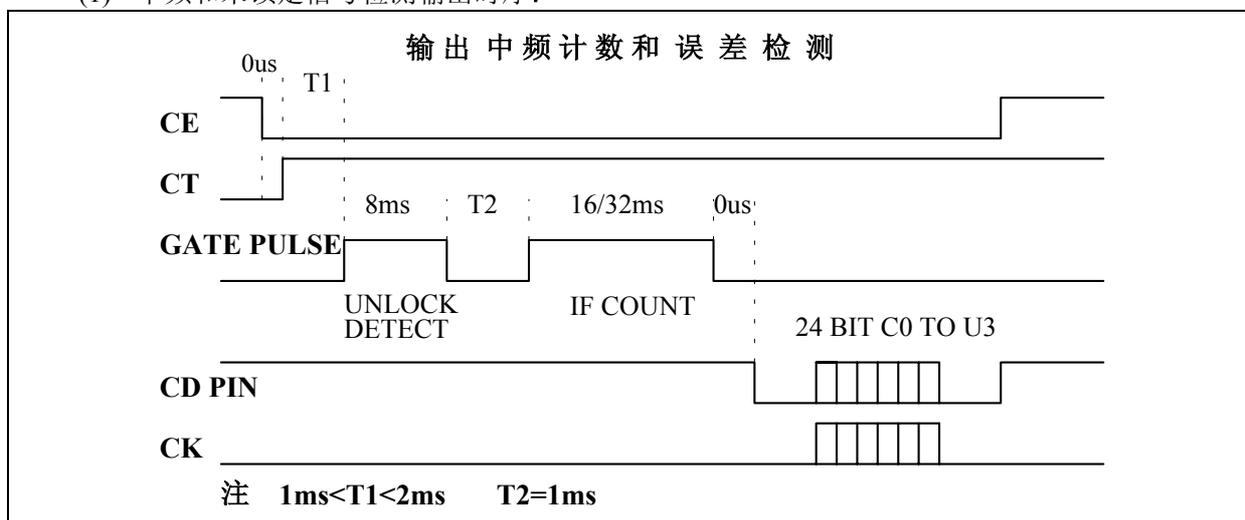


U1~U3: 未锁定信号检测输出, 含义如下表:

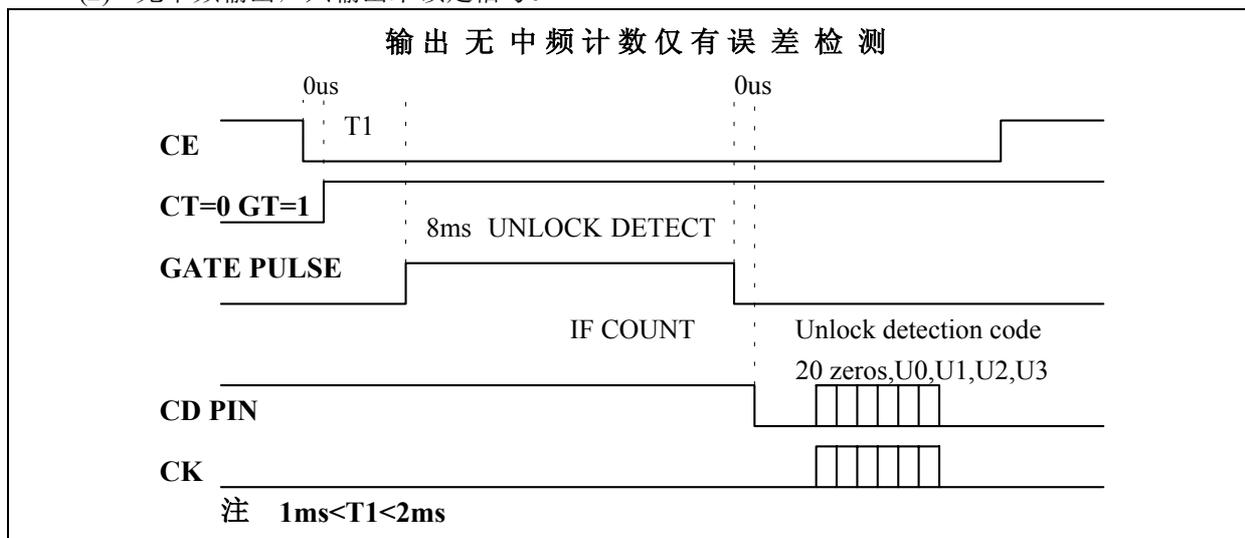
U0	U1	U2	U3	未锁定信号误差
0	0	0	0	误差 < 7μs
1	0	0	0	7μs < 误差 < 13μs
1	1	0	0	7μs 误差 < 26μs
1	1	1	0	26μs < 误差 < 108μs
1	1	1	1	108μs < 误差

CD 端的输出时序如下图所示:

(1) 中频和未锁定信号检测输出时序:



(2) 无中频输出, 只输出未锁定信号:



CD9256GP

极限参数

参数	最小	最大	单位
供电电源	-0.5	6	V
输入电压	$V_{SS}-0.3$	$V_{DD}+0.3$	V
Latch up 电流	10	-	mA
最大输出电流	-	3	mA
储存温度	-65	125	°C
工作温度	-10	70	°C

电参数 (除非特别说明, 测试条件为: $T_a=25^{\circ}\text{C}$, $V_{DD1}=3\text{V}$, $V_{DD2}=5\text{V}$, $V_{SS}=0\text{V}$)

参数	最小	典型	最大	单位	说明
工作电源 ($V_{DD1}-V_{SS}$)	2	3	6	V	
工作电源 ($V_{DD2}-V_{SS}$)	2.275	3	6	V	Note1
工作电流 ($V_{DD2}-V_{SS}$)		5	10	mA	Note2
工作电流 ($V_{DD1}-V_{SS}$)		20	100	μA	
工作电流 ($V_{DD1.2}-V_{SS}$)		0.3	1	mA	PLL off
输入高电压 (CE, CK, DA)	$0.8V_{DD}$			V	
输入低电压 (CE, CK, DA)			$0.2V_{DD}$	V	
输入高电流 (CE, CK, DA)			1	μA	
输入低电流 (CE, CK, DA)	-1			μA	
输入高电流 (XIN)			10	μA	$V_{IN}=V_{DD1}$
输入低电流 (XIN)	-10			μA	$V_{IN}=V_{SS}$
输入高电流 (FM, AM, IF)			15	μA	$V_{IN}=V_{DD2}$
输入低电流 (FM, AM, IF)	-15			μA	$V_{IN}=V_{SS}$
输出低电压 (P0, P1, P2, CD)		0.2	0.5	V	$I_O=1\text{mA}$
输出低电压 (PD1)		0.2	0.5	V	$I_O=1\text{mA}$
输出高电压 (PD1)	$V_{DD1}-0.5$	$V_{DD1}-0.2$		V	$I_O=1\text{mA}$
输出漏电流 (PD1)			100	nA	$V_{OUT}=V_{DD1}$
输出漏电流 (PD1)	-100				$V_{OUT}=V_{SS}$
输入频率 (XIN)		75		kHz	
输入频率 (FM 输入)	20		130	MHz	$V_{IN}=100\text{mV}$
输入频率 (AM 输入)	0.4		30	MHz	$V_{IN}=70\text{mV}$
输入频率 (IF 输入)	0.4		16	MHz	$V_{IN}=70\text{mV}$
最小脉冲宽度 (CK, DA)	1			μs	
输入上升时间 (CE, CK, DA)			500	μs	
输入下降时间 (CE, CK, DA)			500	μs	

Note1: 普通硅栅工艺可以在 2V 的电压条件下工作于 110MHz, 低速硅栅工艺需要工作电压达到 2.275V 时才可以工作于 110MHz。

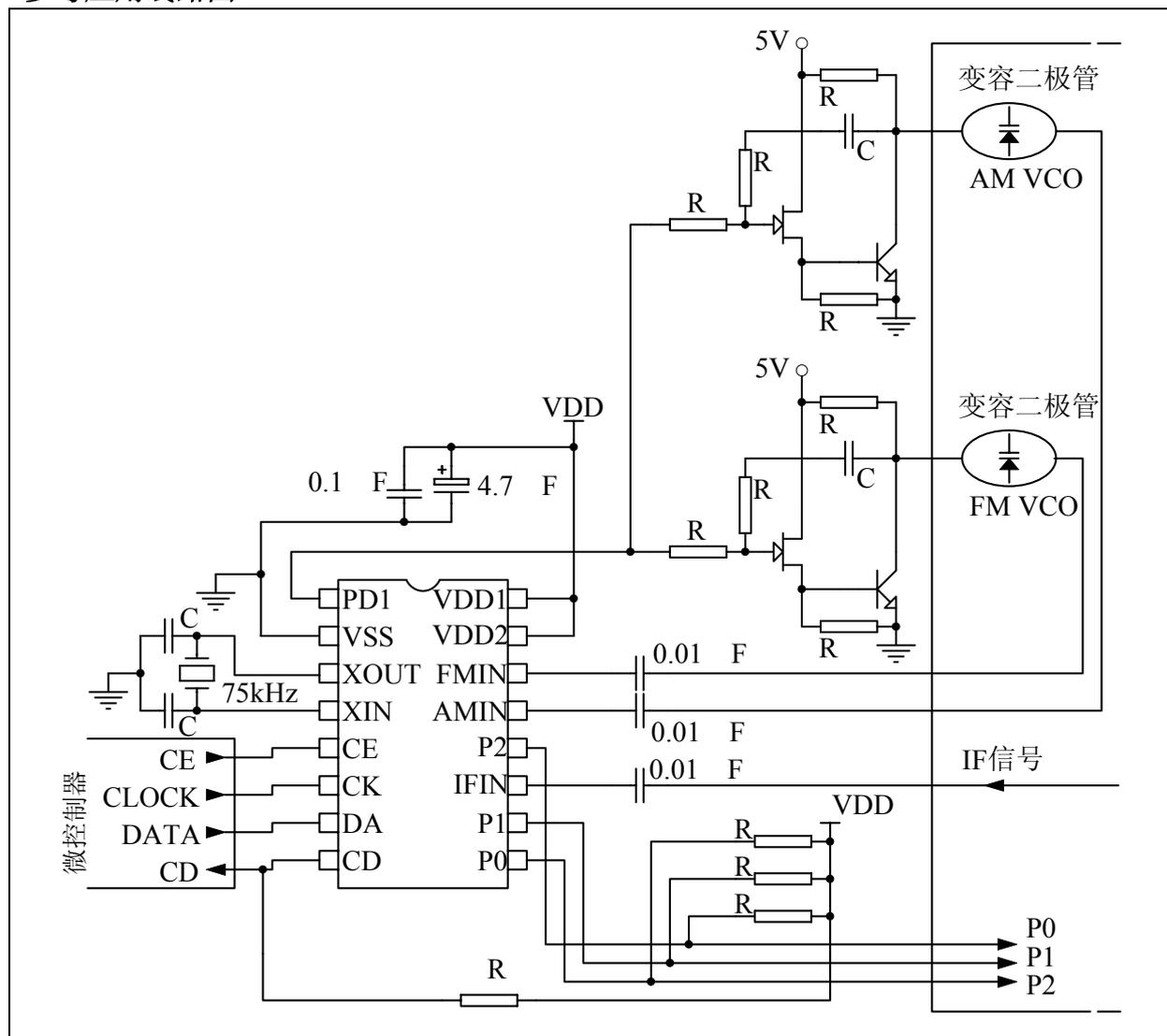
Note2: FM 信号输入范围为 110MHz, 100mV 时, 耦合电容为 10nF。

CD9256GP

振荡器参数

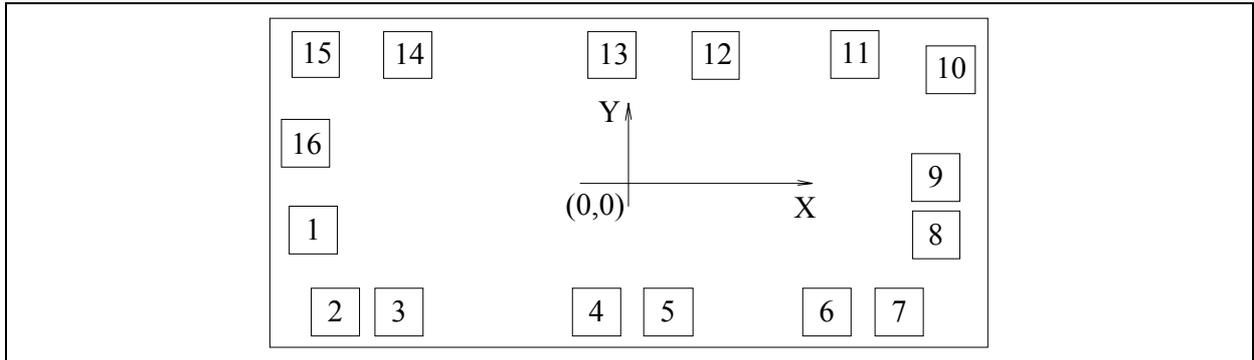
参数	最小	典型	最大	单位
晶体振荡器频率		75		kHz
振荡器阻尼	-20		+20	ppm
并联电容 C0		0.9		pF
串联电容 C1		1.4		pF
串联电阻 R1			20	kΩ
晶振品质因子	40			k

参考应用线路图



CD9256GP

压焊点示意图



芯片衬底接 V_{DD}



与您携手 改变生活

无锡华润矽科微电子有限公司

<http://www.semico.com.cn>

江苏省无锡市梁溪路 14 号

电话: +86 (510) 5810118-3321

传真: +86 (510) 5810118-3560

市场营销部

电话: +86 (510) 5887467

传真: +86 (510) 5874503

深圳办事处

电话: +86 (755) 2057244

传真: +86 (755) 2058144

广州办事处

电话: +86 (20) 86391906

传真: +86 (20) 86391906

注意

本资料中的信息如有变化, 恕不另行通知。

本资料提供的应用线路仅供参考, 矽科不承担任何由此而引起的损失。

希望您经常和矽科有关部门进行联系, 索取最新资料, 因为矽科产品在不断更新和提高。

在使用矽科产品之前应仔细阅读本说明书, 严格遵照技术指标和技术参数进行设计和生产, 确保矽科产品应用于最新产品规范规定的工作范围内, 同时请谨记产品资料中提出的注意事项和工作环境。

矽科不承担任何在使用过程中引起的侵犯第三方专利或其它权力的责任。

矽科并未默许或以其它方式授予任何专利或权利。