

IC 卡接口电路

概述

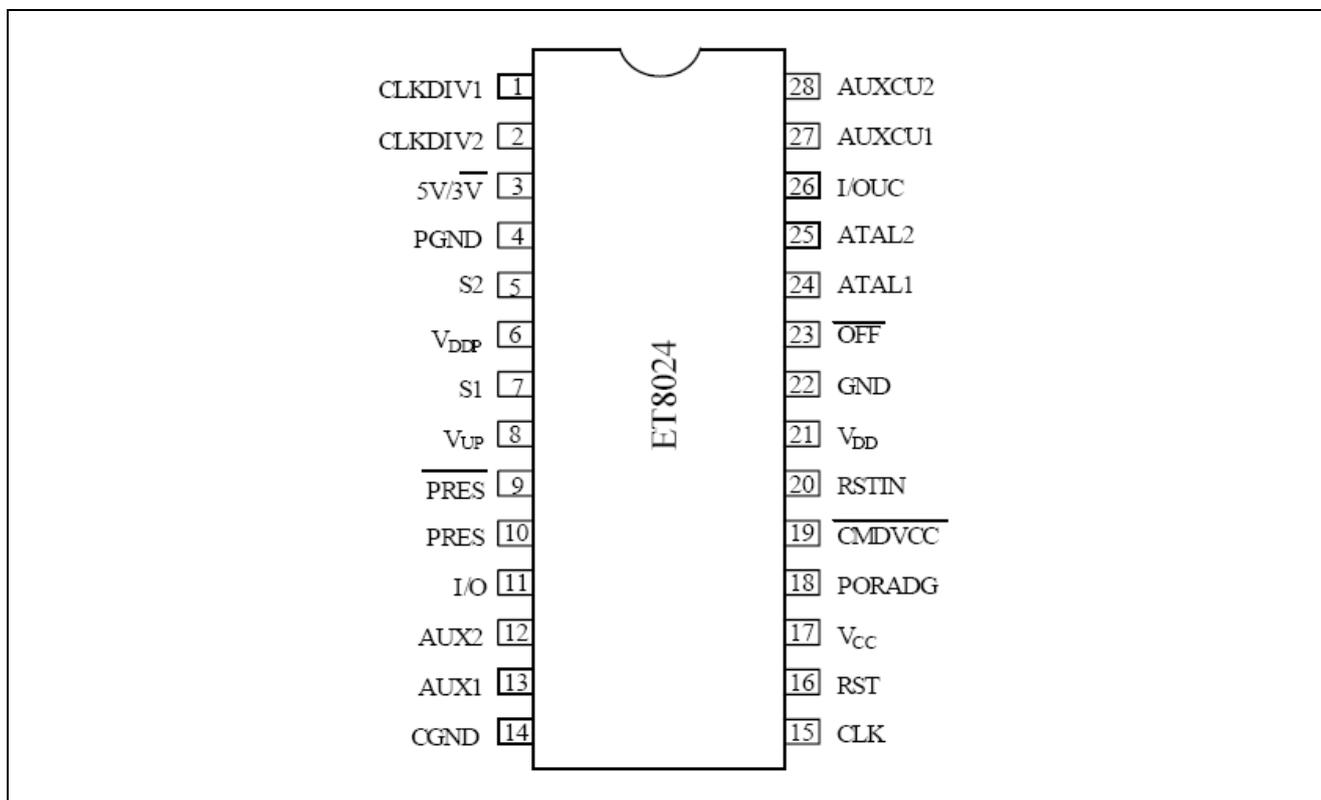
ET8024 是一个为异步 3V/5VIC 卡设计的完整，高效的模拟接口电路，工作在微控制器与 IC 卡之间，完成对 IC 卡的供电，保护，控制和数据传输任务,只需要添加少量的外部器件。应用于银行读卡器，电子付费设备，身份验证设备及付费电视等领域。

功能特点

- IC 卡接口电路
- 3V 或 5V 供电 (V_{DD} , GND)
- 三个与 IC 卡 C4, C7, C8 口相连的有特殊保护的半双工双向缓冲 I_O 口
- 独立的 DC/DC 转换电路供电 (V_{DDP} , PGND): $5V \pm 20\%$
- 为 IC 卡供电的 3V 或 $5V \pm 5\%$ 校准电源 (V_{CC} , CGND), 适当去耦可达到如下特性
 - $V_{DDP}=4-6.5V$ 时, $I_{CC}<80mA$ 。
 - 可控的上升和下降时间。
 - 大约 120mA 的过载检测。
- 所有与 IC 卡接触的端口都有热保护和短路保护
- 在短路, 卡拔出, 过热, V_{DD} 或者 V_{DDP} 下降时, 自动的由软件或是硬件控制电路的工作或是待机时序。
- IC 卡端口增强的 ESD 保护结构(>6Kv)
- 集成 26M 的晶振振荡器
- 为 IC 卡提供的最高 20MHz 的时钟信号 (通过 CLKDIV1, CLKDIV2 选择 1, 2, 4 或 8 倍分频)
- 通过 RSTIN 直接对 RST 进行非反向的控制
- ISO7816, GSM11.11 和 EMV 兼容性。
- 在上电, 掉电和上电复位过程中的电源检测电路可以消除尖峰的影响 (起始电压由内部电路或外部的电阻桥决定)
- 在卡插拔过程中为探测信号提供内部去耦机制
- 一个状态指示信号 \overline{OFF}
- 封装形式: SOP28(ET8024M)

ET8024

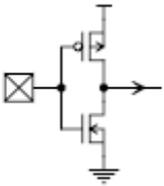
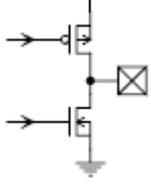
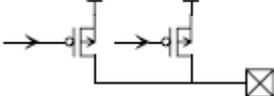
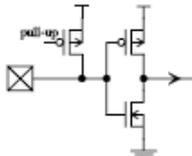
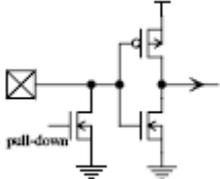
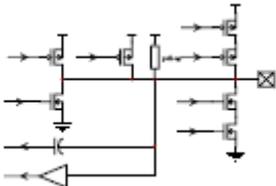
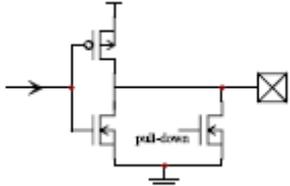
管脚排列图



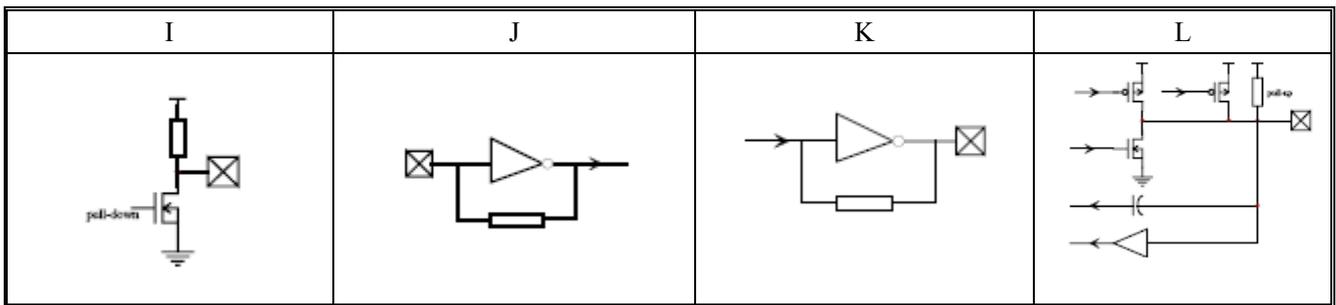
管脚说明

引脚序号	符号	功能	属性	结构原理图
1	CLKDIV1	CLK 频率选择输入 1	I	A
2	CLKDIV2	CLK 频率选择输入 2	I	A
3	5V/3V	IC 卡供电电压选择输入，当为高电平时 V _{CC} =5V，当为低电平时 V _{CC} =3V	I	A
4	PGND	DC/DC 转换电路地线	S	
5	S2	DC/DC 转换带电路电容连接端，电容接于 S1 和 S2 之间，C=100nF，ESR<100mΩ	I/O	B
6	V _{DDP}	DC/DC 转换电路正电源	S	
7	S1	DC/DC 转换带电路电容连接端，电容接于 S1 脚和 S2 脚上，C=100nF，ESR<100mΩ	I/O	C
8	V _{UP}	DC/DC 转换电路去耦电容连接端，电容接于 VUP 和 PGND 之间，C=100nF，ESR<100mΩ	I/O	
9	$\overline{\text{PRES}}$	IC 卡连接状态输入端（低电平有效），假如 $\overline{\text{PRES}}$ 有效，则认为 IC 卡“连接”，同时激发一个 8ms（典型值）的去耦延迟过程。	I	D
10	PRES	IC 卡连接输入端（高电平有效）假如 $\overline{\text{PRES}}$ 有效，则认为 IC 卡“连接”，同时激发一个 8ms（典型	O	E

ET8024

		值)的去耦延迟过程。					
11	I/O	与 IC 卡 C7 端连接的数据线, 内部集成了 11kΩ 的到 V _{CC} 的上拉电阻	I/O (上拉)	F			
12	AUX2	与 IC 卡 C8 端连接的数据线, 内部集成了 11kΩ 的到 V _{CC} 的上拉电阻	I/O (上拉)	F			
13	AUX1	与 IC 卡 C4 端连接的数据线, 内部集成了 11kΩ 的到 V _{CC} 的上拉电阻	I/O (上拉)	F			
14	CGND	IC 卡地线	S				
15	CLK	与 IC 卡 C3 端连接的时钟信号 输入/输出端	I/O	G			
16	RST	与 IC 卡 C2 端连接到复位信号输出端	O	G			
17	V _{CC}	与 IC 卡 C1 端连接的 IC 卡供电电源, 与 CGND 之间连接两个 ESR<100mΩ 的 100nF 或一个 100nF 及一个 220nF 去耦电容	S				
18	PORADJ	上电复位电压调整端, 通过外接电阻桥改变复位起始电压, 当使用时 POR 的脉宽被加倍。	I	H			
19	$\overline{\text{CMDVCC}}$	主机控制信号, 开始内部的启动程序 (低电平有效)	I	A			
20	RSTIN	主机复位控制信号	I	A			
21	V _{DD}	电源	S				
22	GND	地	S				
23	$\overline{\text{OFF}}$	NMOS 中断输出信号 (低电平有效), 通过 20kΩ 电阻上拉到 V _{DD}	O (上拉)	I			
24	XTAL1	晶振连接端 1 或外加时钟输入端	I	J			
25	XTAL2	晶振连接端 2 (如果使用外加 时钟时开路)	O	K			
26	I/OUC	主机数据线, 通过集成的 11kΩ 电阻上拉到 V _{DD}	I/O (上拉)	L			
27	AUX1UC	与主机连接到辅助数据线 1, 通过集成的 11kΩ 电阻上拉到 V _{DD}	I/O (上拉)	L			
28	AUX2UC	与主机连接到辅助数据线 2, 通过集成的 11kΩ 电阻上拉到 V _{DD}	I/O (上拉)	L			
A		B		C		D	
							
E		F		G		H	
							

ET8024



功能框图

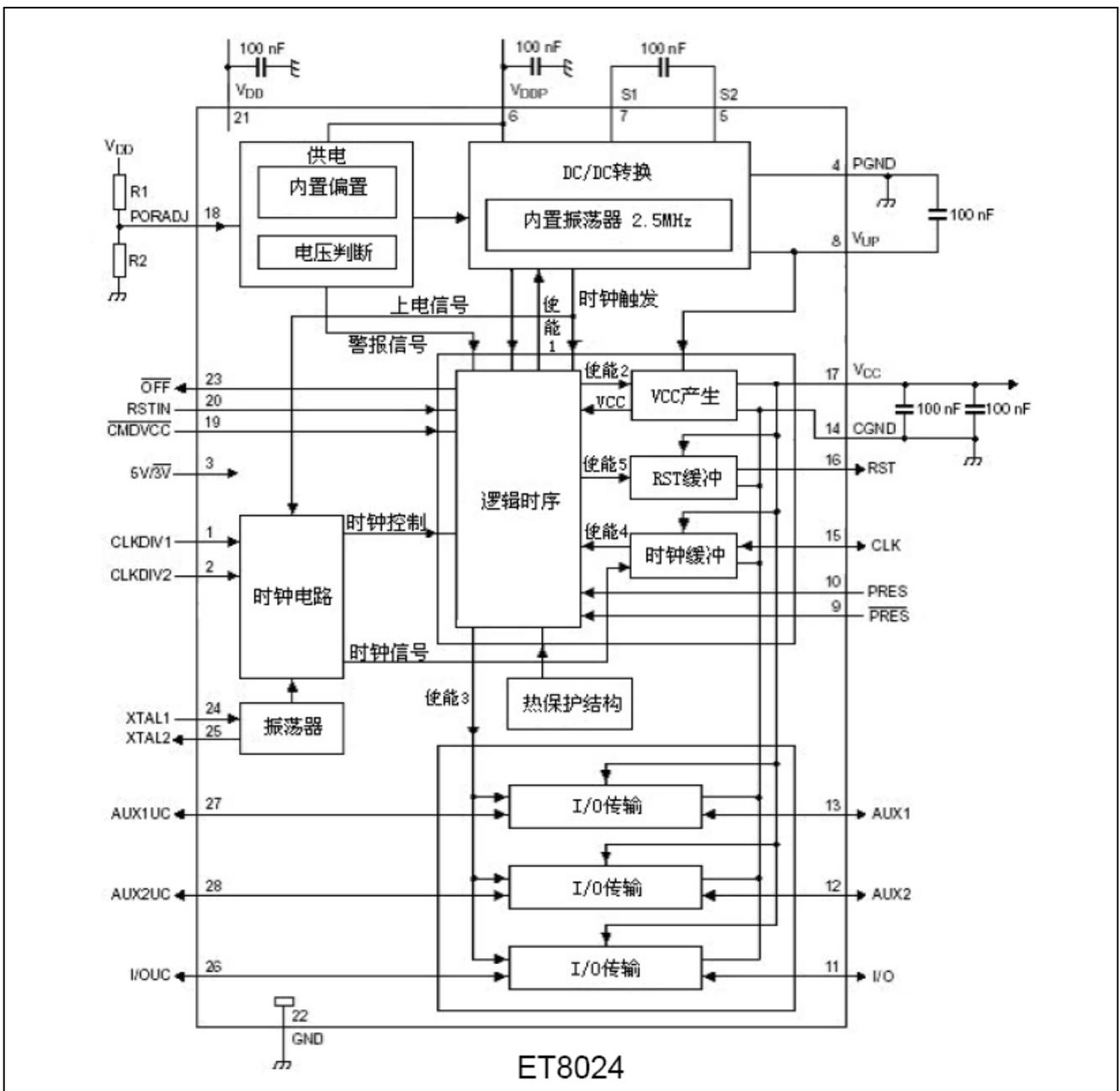


图 1 功能框图

功能说明

以下的工作原理适用于 ISO7816 标准的读卡器。

1、供电电源

供电电源引脚为 V_{DD} 和 GND, V_{DD} 的范围是 2.7 到 6.5V。所有系统控制的接口均采用 V_{DD} 供电。因此, 系统控制也采用 V_{DD} 供电。所有的读卡器接口在上电和掉电的过程中均保持不活动的状态。内部电路保持休息的状态, 直到 V_{DD} 达到 $V_{th2} + V_{hys2}$, 持续一个内部上电延时 t_w , 当 V_{DD} 比 V_{th2} 低的时候, 一个自动的关闭功能被触发。

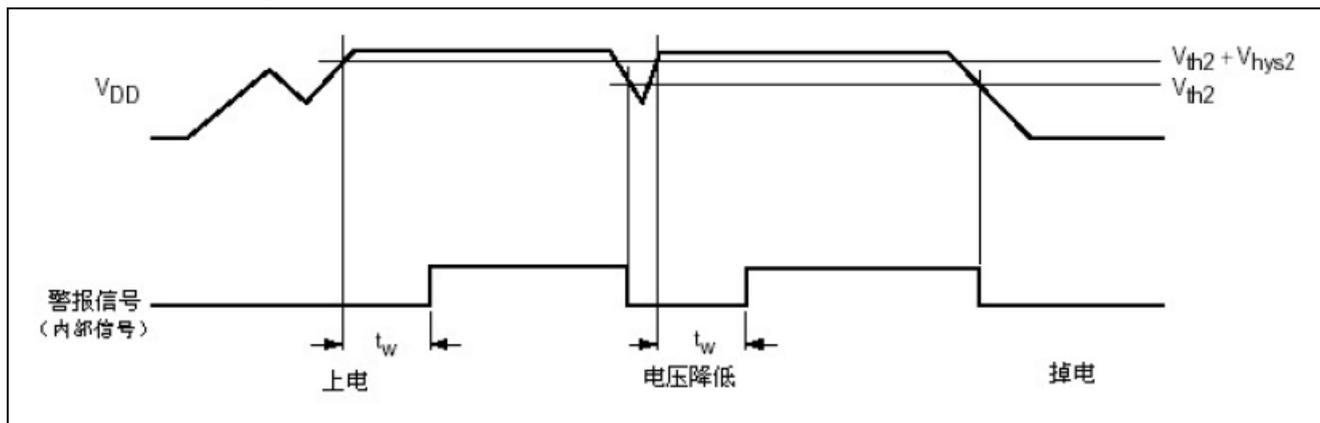


图 2

一个 DC/DC 转换电路被用来产生 5V 或者 3V 的电压 V_{CC} , 提供给 IC 卡, DC/DC 转换器由单独的 V_{DDP} 和 PGND 来提供。由于会产生大的瞬变电流, DC/DC 转换电路部分采用两个 100nF 的电容, 并尽量靠近 IC 卡, 这两个电容的寄生电阻必须低于 100m Ω 。DC/DC 转换器的功能是作为一个倍压器或者一个电压跟随器, 依据于各自不同的 V_{CC} 和 V_{DDP} 值 (两个电压均有带有 100mV 的迟滞电压的下线阈值)

DC/DC 转换器的功能变化如下所示:

当 $V_{CC}=5V$ $V_{DDP}>5.8V$ 时; 工作在电压跟随模式。

当 $V_{CC}=5V$ $V_{DDP}<5.7V$ 时; 工作在电压翻倍模式。

当 $V_{CC}=3V$ $V_{DDP}>4.1V$ 时; 工作在电压跟随模式。

当 $V_{CC}=3V$ $V_{DDP}<4.0V$ 时; 工作在电压翻倍模式。

供电电源 V_{DD} 和 V_{DDP} 可以以任意的顺序提供给 IC 卡。

上电后, \overline{OFF} 保持低电平直到 \overline{CMDVCC} 被拉到高电平。

在电源关闭过程中, 当电源电压 V_{DD} 下降到下限阈值以后 \overline{OFF} 回到低电平。

2、电压监控

2.1、引脚 PORADJ 上无分压电阻

电压监控结构检测 V_{DD} 电源。当 V_{DD} 上电或是掉电的过程中, 一个内部的接近于 8ms 的复位脉冲被用来保持 IC 卡的待机状态。(见图 2)

一旦 V_{DD} 电压低于 $V_{th} + V_{hys2}$, 无论处在任何的命令状态下, IC 卡都将会恢复到待机状态。这种待机状态会一直延续到 V_{DD} 电压高于 $V_{th2} + V_{hys2}$ 的 8ms 以后。

当 V_{DD} 低于 V_{th2} 的时候, 整个线路进入待机状态。

2.2、引脚 PORADJ 外接分压电阻:

如果一个外接的电阻桥连接到引脚 PORADJ (如图 1, R1, R2), 以下的状态被触发:

- 内置的下限电压 V_{th2} 由外接的电压和迟滞电压决定:

$$V_{th2(ext)(rise)} = \left(1 + \frac{R1}{R2}\right) \times \left(V_{bridge} + \frac{V_{phys(ext)}}{2}\right)$$

$$V_{th2(ext)(fall)} = \left(1 + \frac{R1}{R2}\right) \times \left(V_{bridge} - \frac{V_{phys(ext)}}{2}\right)$$

$$V_{bridge} = 1.25V$$

$$V_{phys(ext)} = 60mV$$

- 延时脉冲 t_w 延长一倍到 16ms。

当 PORADJ 上的电压低于 1V 的时候，一个 4mA 的下拉电流作用在引脚 PORADJ 上，当 PORADJ 的电压高于 1V 时，电流消失。这样就防止了在 IC 卡上电过程中，引脚 PORADJ 处的电流引起电阻上的电压错误

最小的下限电压必须高于 2V。

最高的上限电压可以高于 V_{DD} 。

2.3、应用举例

电压监控在上电复位和卡插拔过程中的电源掉电保护时起作用。电源掉电保护确保在电压过低的时候一个合适的保护时序被启动。

为了内置的电压监控可以工作，系统微控制器降低到 2.35V 来确保这个合适的保护时序。如果无法实现这个功能，外置的不同的电阻值可以选择用来解决这个问题。

- 微控制器需要一个 3.3V+20% 的电源。

因为微控制器需要一个 3.3V, ±5% 的电压，而且 R1, R2 有 ±1% 的误差，所以最小的供电电源是 3.135V。
 $V_{PROADJ} = k \times V_{DD}$, $k = s1/(s1+s2)$, $s1, s2$ 对应于 R1, R2 的真实值。

$$0.99 \times R1 < S1 < 1.01 \times R1 \text{ 和 } 0.99 \times R2 < S2 < 1.01 \times R2$$

转换后：

$$1 + \left(0.98 \times \frac{R1}{R2}\right) = 1 + \left(\frac{0.99}{1.01}\right) \times \frac{R1}{R2} < \frac{1}{K}$$

$$\frac{1}{K} < 1 + \left(\frac{1.01}{0.99}\right) \times \frac{R1}{R2} = 1 + \left(1.02 \times \frac{R1}{R2}\right)$$

如果 $V1 = V_{th(ext)(rise)(max)}$, $V2 = V_{th(ext)(fall)(min)}$

那么当 $V_{PROADJ} > V1$ 时，工作状态可实现

当 $V_{PROADJ} < V2$ 时，待机状态可实现。

当 $V_{DD} > V1/k$ 时，工作状态可实现。

当 $V_{DD} < V1/k$ 时，待机状态可实现。

这种情况下， $V1 = 1.31V$, $V2 = 1.19V$, $\frac{R1}{R2} < \left(\frac{3.135}{1.31} - 1\right) \times 0.98 = 1.365$

假设 $R1 + R2 = 100 \text{ k}\Omega$ 那么 $R2 = \frac{100 \text{ k}\Omega}{2.365} = 42.3 \Omega$, $R1 = 57.7 \text{ k}\Omega$

$V2 \times (1 + 1.02 \times 1.365) = 2.847V$ 的任何情况下，待机状态都可以实现。

如果微控制器继续下降到 2.8V, V_{DD} 的翻转速率必须小于 2V/ms 从而可以确保时钟信号 CLK 在 t12 时刻以前可以正确的传达到 IC 卡。（见图 6）

- 微控制器需要 3.3V±10% 的电源供电

因为微控制器需要一个 3.3V, ±5% 的电压，而且 R1, R2 有 ±1% 的误差，所以最小的供电电源是

3.267V。就像在 2.3.1 中的计算一样： $\frac{R1}{R2} < \left(\frac{3.267}{1.310} - 1\right) \times 0.998 = 1.491$ 因此 $R2 = \frac{100 \text{ k}\Omega}{2.49} = 40.14 \text{ k}\Omega$,

$R1 = 59.86 \text{ k}\Omega$

ET8024

当 $V_2 \times (1 + 1.002 \times 1.491) = 2.967$ V时，待机状态可以在任何时刻实行。

如果微控制器继续下降到 2.97V， V_{DD} 的翻转速率必须小于 2V/ms从而可以确保时钟信号 CLK在 t_{12} 时刻以前可以正确的传达到IC卡。（见图 6）

2、时钟电路

IC 卡的时钟信号(CLK)可以直接从引脚 XTAL1 打入，或者由接在 XTAL1 和 XTAL2之间的一个最高频率为 26MHz 的晶振提供。

时钟频率可以有 f_{XTAL} , $1/2 \times f_{XTAL}$, $1/4 \times f_{XTAL}$ or $1/8 \times f_{XTAL}$ 四种形式。频率的选择由 CLKDIV1 和 CLKDIV2 两个引脚决定（见表 1）

表 1, 时钟频率选择:

CLKDIV1	CLKDIV2	f_{CLK}
0	0	$f_{XTAL}/8$
0	1	$f_{XTAL}/4$
1	1	$f_{XTAL}/2$
1	0	f_{XTAL}

注：引脚 CLKDIV1 和 CLKDIV2 不可以同时被改变，如果需要变化，之间需要一个最小为10ns的延时。

无论在何种时钟信号状态下，最小的时钟持续时间都是 XTAL1 信号的八个周期。

频率的改变是同步的，意味着在频率转变过程中，所有的脉冲周期都大于最小周期的 45%，即时的改变中，开始和最后的时钟脉冲有正确的宽度。

当有主动改变频率的命令发出时，8个 XTAL1 上的信号周期后，命令才被执行。

f_{XTAL} 的占空比决定于XTAL1上的信号。

为了达到 45%到 55% 的占空比在引脚 XTAL1 上的输入信号的占空比必须为 48%到52%，传输时间必须小于输入信号周期的 5%。

如果使用晶体振荡器，在引脚 CLK 上的实际占空比可能是 45%到 55%，受到电路布线，晶体振荡器性能和频率的影响。

在其他的情况下，引脚 CLK 上的占空比稳定在时钟周期的 45%到 55%。晶体振荡器在在 IC 上电以后开始工作。如果晶体振荡器处于工作状态或者引脚 XTAL1 上的时钟脉冲持续工作，这个时钟脉冲就被提供给 IC 卡，如图 7 和图 8 中的波形时序。

如果提供给 XTAL1 上的信号由系统微控制器控制，当微控制器将信号发送到 XTAL1时，时钟脉冲被提供到 IC 卡（在工作时序结束之后）

3、I/O 传输

三条数据传输线I/O,AUX1和AUX2是一样的。实现待机的状态由I/O和I/OUC同时作用，经由 11kΩ的电阻上拉到高电平。（I/O到 V_{CC} ，I/OUC到 V_{DD} ）

引脚I/O对应 V_{CC} ，引脚I/OUC对应 V_{DD} ，因此允许 V_{CC} 不等于 V_{DD} 的操作。

第一个接收到下降电平的端口成为主控端口。另一个端口处，一个反向的锁存器电路消除了防止电平下降的保护，这个端口成为从端口。

在一个延时 t_d 以后，从端口处的一个 NMOS 管被开启，因此，主端口的逻辑电平 0传输到从端口，当主端口回复到逻辑电平 1 时，在一个 t_{pu} 的延时中从端口处的一个 PMOS管被开启，然后两个端口都回到他们的待机状态。

ET8024

这种上拉的特性，确保了从低电平到高电平的快速传输。如图 3 所示，在 80pF 的负载下，在输出电压高于 $0.9V_{CC}$ 的情况下可以输出大于 1mA 的电流。在工作时的上拉脉冲的结束阶段，输出电压由内置的上拉电阻和负载电流决定。

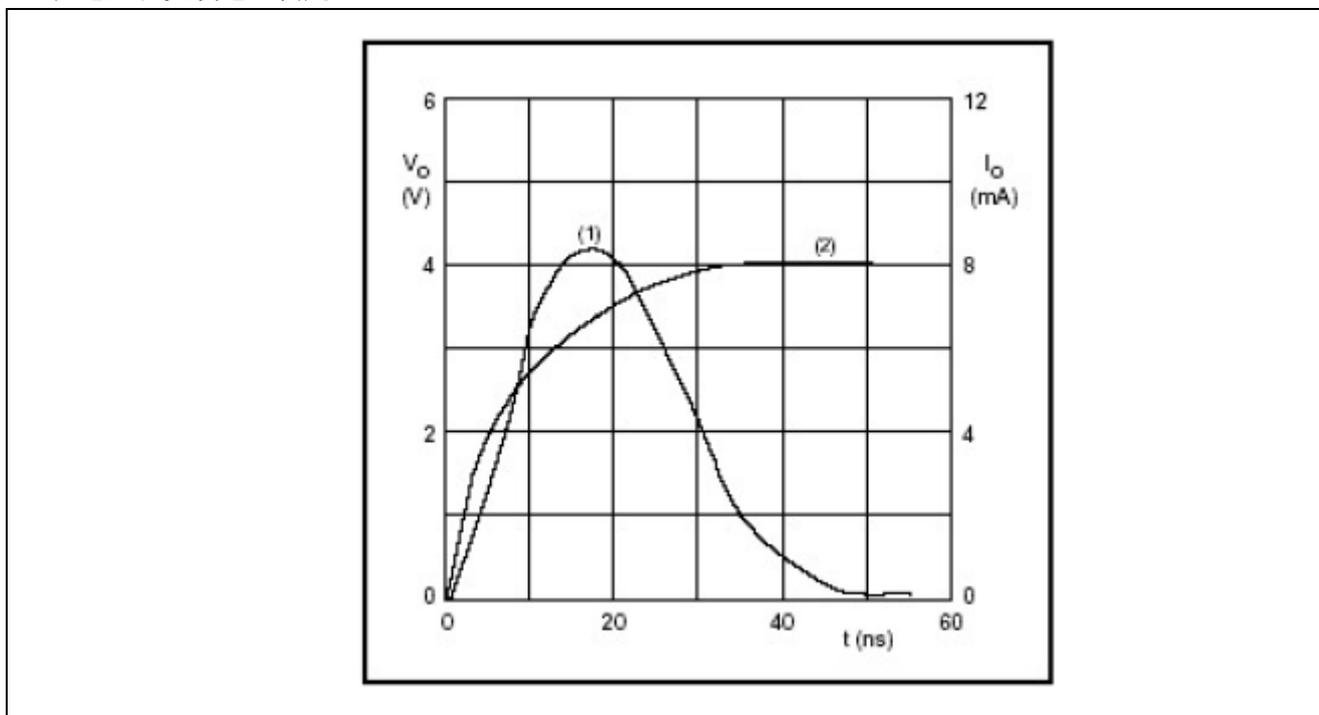


图 3 在从低电平到高电平的传输过程中，I/O, AUX1 和 AUX2 端口的输出电压和电流作为时间的函数
注：图中(1)电流；(2)电压

IC 卡的 I/O 线路上的电流，被内部电路限制在 15mA ，这些线路上的最高频率为 1MHz 。

4、待机状态

在重新上电的过程后，电路进入待机状态。最少的电路处在活动状态，等待微控制器给出一个控制信号：

- 所有的卡接触引脚出在待机状态（接近于到地 $200\ \Omega$ 的电阻）
- 引脚 I/OUC, AUX1UC 和 AUX2UC 出在高阻状态（ $11\text{k}\Omega$ 电阻上拉到 V_{DD} ）
- 停止电压产生过程
- XTAL 振荡器工作
- 电压监控被开启
- 内置的振荡器工作在低频状态

5、工作时序

在上电和内置的延时以后，系统微控制器用， $\overline{\text{OFF}}$ ， $\overline{\text{CMDVCC}}$ 两个信号检查卡是否插入，见表 2

表 2 卡插入指示

$\overline{\text{OFF}}$	$\overline{\text{CMDVCC}}$	指示
高电平	高电平	卡插入
低电平	低电平	卡未插入

如果 IC 卡已经插入读卡器（即 PRES 或者 $\overline{\text{PRES}}$ 工作），系统微控制器将 $\overline{\text{CMDVCC}}$ 置为低电平，开始一个读卡的时间周期。产生一下的时序（见图 4）

ET8024

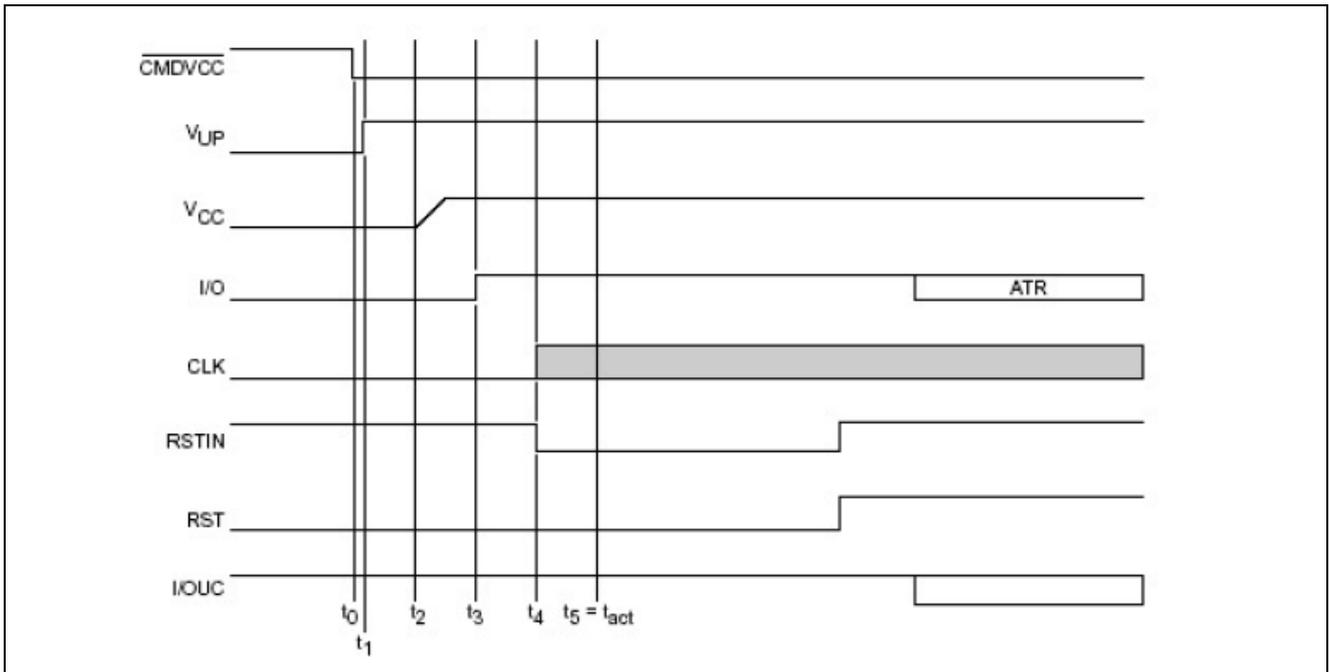


图 4 通过 RSTIN 和 $\overline{\text{CMDVCC}}$ 控制的工作时序

- 1) $\overline{\text{CMDVCC}}$ 变为低电平，内置振荡器产生高频信号 (t_0)
- 2) 倍压器开始工作 (在 t_0 到 t_1 时刻之间)
- 3) V_{CC} 从 0V 上升到 5V (或 3V)，上升有一个斜率 ($t_2 = t_1 + 1.5 \cdot T$)， T 是 64 倍的内置振荡器周期，接近于 $25\mu\text{s}$ 。
- 4) I/O, AUX1 和 AUX2 端口被激活 ($t_3 = t_1 + 4T$) (在这个时间以前，这些端口被拉到低电平)。
- 5) CLK 输入到读卡器的 C3 端口 (t_4)
- 6) RST 端口被激活 ($t_5 = t_1 + 7T$)。

以下的时序中，时钟信号被提供到卡 (见图5)：

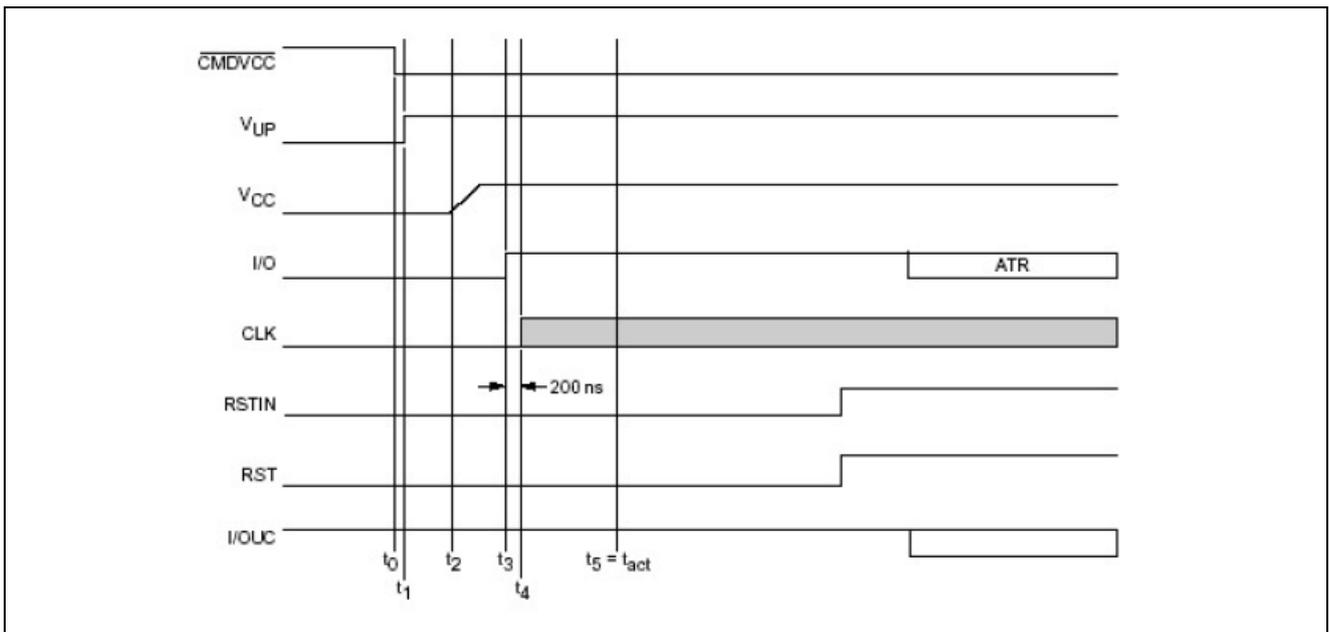


图 5 t_3 时刻的工作时序

ET8024

- 1) 将 RSTIN 置高。
- 2) 将 $\overline{\text{CMDVCC}}$ 置低。
- 3) 在 t_3 到 t_5 时刻之间，重新将 RSTIN 置低。在这一时刻 CLK 开始工作。
- 4) RST 在 t_5 时刻前保持低电平，然后跟随 RSTIN 变化。
- 5) t_5 时刻以后，RSTIN 不再对 CLK 有影响；从而在保持 RST 之前产生准确的 CLK 脉冲。

如果不需要时钟信号，在 RSTIN 低电平的时刻，将 $\overline{\text{CMDVCC}}$ 置为低电平。在这种情况下，CLK 会在 t_3 时刻打开（在 I/O 传输信号最小 200ns 后）， t_5 时刻以后，RSTIN 可以置为高电平来获得 IC 卡的一个询问请求（ATR）。

当 RSTIN 一直保持在高电平的时候，电路不能进入工作状态。

6、工作模式

当工作时序完成以后，ET8024 进入工作模式，数据经由 I/O 线路在卡和微控制器之间进行交换。ET8024 针对于没有 V_{PP} （电压需要通过内置的非易失性内存进行编辑或者擦除来获得）的卡而设计。

6.1、待机时序

当一个进程完成以后，微控制器将 $\overline{\text{CMDVCC}}$ 置为高电平。电路执行一个反向的待机的时序，在待机模式开始后结束。（见图 6）

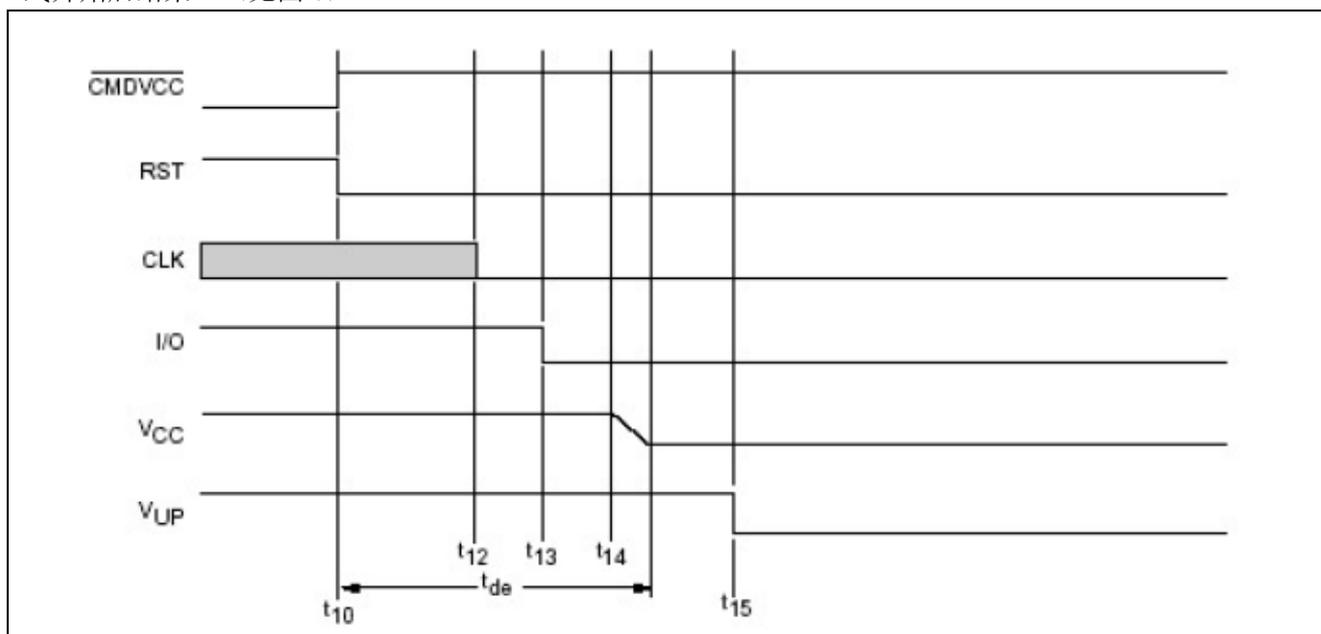


图 6 待机时序

- 1) RST 变为低电平 (t_{10})
- 2) CLK 保持低电平($t_{12} = t_{10} + 0.5 \cdot T$) T 是内置振荡器的 64 倍的周期。(接近 25us)
- 3) I/O, AUX1 和 AUX2 被拉到低电平 ($t_{13} = t_{10} + T$).
- 4) V_{CC} 开始下降到 0($t_{14} = t_{10} + 1.5 \cdot T$).
- 5) 在 t_{de} 时刻，待机时序完成， V_{CC} 进入待机状态。
- 6) V_{UP} 下降到 0($t_{15} = t_{10} + 5T$)，所有的卡接触引脚变为对应于 GND 的低阻抗。I/OUC, AUX1UC 和 AUX2UC 回到 V_{DD} （通过 11k Ω 的电阻上拉）
- 7) 内置的振荡器回到低频工作状态。

7、V_{CC} 产生

产生 V_{CC} 的电路可以持续的提供 5V 时 80mA，3V 时 65mA 的电流。

在电流接近 120mA 的时候一个内置的过载保护电路被启动。输入到保护结构的电流采样被内置滤波，在卡拔出的时候产生的持续时间为 μs 级别的高达 200mA 的电流，不会触发保护。工作时的平均电流必须低于指定的最大工作电流。

为了 V_{CC} 电压的准确性，在 V_{CC} 引脚附近，连接一个到 CGND 的 100nF 且寄生电阻小于 100mΩ 的电容。同样的，在读卡器引脚 C1 的附近连接一个到 CGND 的电容，容值 100 或者 220nF（最好采用 220nF）拥有同样的寄生参数。

8、错误保护

- 监控一下的错误情况：
- V_{CC}上的短路或者大电流
- 在数据传输过程中将卡拔出
- 电源V_{DD}断电
- DC/DC转换器超出指定值（ V_{DDP}太小或者V_{UP}上的电流过大）
- 过热

有两种不同的情况（如图7）：

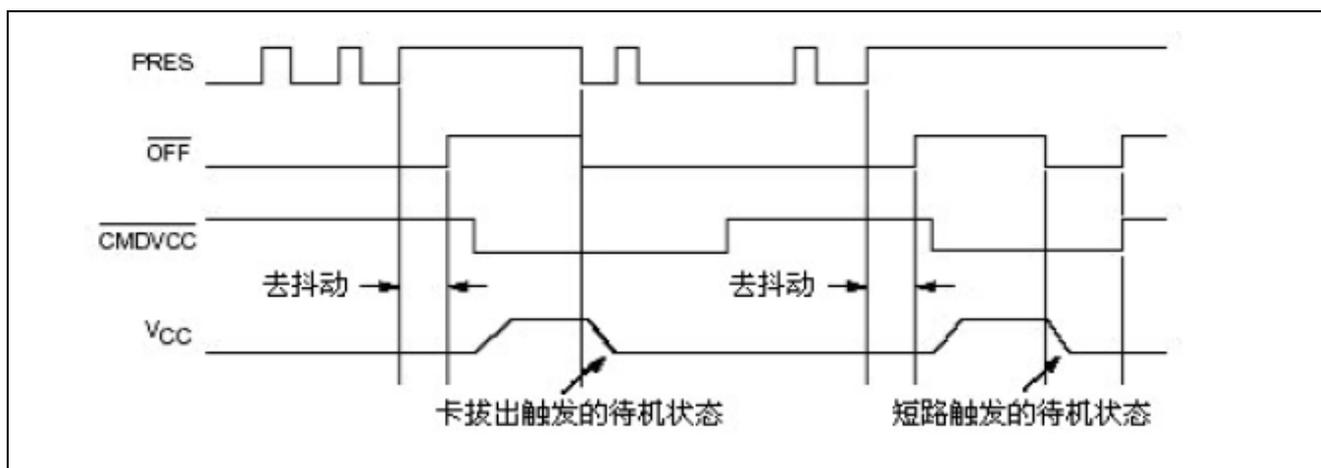


图 7 $\overline{\text{OFF}}$ ， $\overline{\text{CMDVCC}}$ 和 V_{CC} 的时序

- 卡未插入的状态中， $\overline{\text{CMDVCC}}$ 高电平。卡不在读卡器中时，输出端口 $\overline{\text{OFF}}$ 为低电平，反之， $\overline{\text{OFF}}$ 为高电平，电压监控检测到 V_{DD} 上的电压下降，从而产生一个内置的重新上电脉冲，但是不再上升 $\overline{\text{OFF}}$ 。因为卡没有上电，所以短路和过热保护不被监控。
- 在卡插入的状态中， $\overline{\text{CMDVCC}}$ 低电平。当一个错误的状态被检测到时，输出端口 $\overline{\text{OFF}}$ 变为低电平。一旦这种情况发生，一个紧急状态被自动触发（见图 8）系统微控制器将 $\overline{\text{CMDVCC}}$ 重新置为高电平，在待机时序完成以后， $\overline{\text{OFF}}$ 可以被再次改变。这样可以区分硬件的错误还是卡被抽出（如果卡被插入 $\overline{\text{OFF}}$ 重新回到高电平）

ET8024

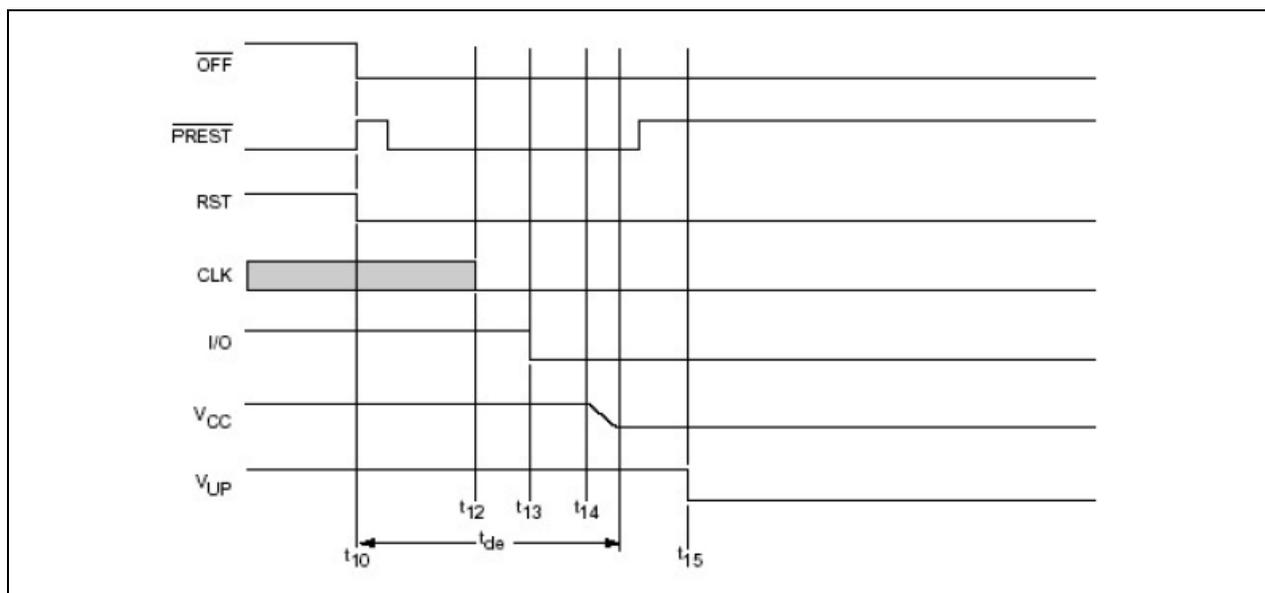


图 8 特殊情况待机时序（卡被拔出）

当卡插入和拔出时 $\overline{\text{PRES}}$ 上的信号可能发生跳动，这种情况收到端口内部的卡插入开关的类型（正常关闭或者正常打开）和开关的机器特性的影响。

所有产生一个典型值为 8ms 的防抖动结构。当一张卡被插入的时候，在防抖动时间结束以后，输出端口 $\overline{\text{OFF}}$ 变为高电平。

当卡拔出的时候，在 $\overline{\text{PRES}}$ 或 $\overline{\text{PRES}}$ 上传输的第一个正确/错误信息时，卡的自动待机时序被执行，输出端口 $\overline{\text{OFF}}$ 变为低电平

电特性

1、电参数（包含极限参数和电参数）

符号	参数说明	条件	最小值	最大值	单位
V_{DD}	供电电压		-0.3	+6.5	V
V_{DDP}	DC/DC 转换供电电压		-0.3	+6.5	V
V_I, V_O	输入输出引脚上电压	引脚 XTAL1, XTAL2, 5V/3V, RSTIN, AUX1UC, AUX2UC, I/OUC, CLKDIV1, CLKDIV2, PORADJ, ,	-0.3	+6.5	V
V_{card}	IC 卡引脚上电压	引脚 $\overline{\text{PRES}}$, $\overline{\text{PRES}}$, I/O, RST, AUX1, AUX2 和 CLK	-0.3	+6.5	V
V_n	其他引脚上电压	pins VUP, S1 and S2	-0.3	+6.5	V
$T_j(\text{max})$	最大接触温度		-	150	°C
T_{stg}	储存温度		-55	+150	°C
V_{esd}	ESD 电压	IC 卡接触引脚在典型应用中注意 1 和 2 引脚 I/O, RST, V_{CC} , AUX1, AUX2, CLK, $\overline{\text{PRES}}$ 和 $\overline{\text{PRES}}$	-6	+6	KV

ET8024

	所有的引脚; 注意 1 人体模式; 注意 2 和 3 机器模式; 注意 4	-2	+2	kV
--	---------------------------------------	----	----	----

注意:

- 1) 对所有的 IC 卡的接触引脚和其他引脚的短路进行保护。
- 2) IC 卡接触引脚可以承受 MIL-STD-883C 标准 3 的 ESD 测试, 其他的引脚可以承受标准 2 的测试。3015 方法 (HBM; 1500Ω 和 100pF) 每个引脚对地的 3 个正向的和 3 个负向的脉冲。

2、直流参数

除非另有规定, $T_{amb}=25^{\circ}\text{C}$; $V_{DD}=3.3\text{V}$; $V_{DDP}=5\text{V}$; $T_{amb}=25^{\circ}\text{C}$; $f_{XTAL}=10\text{MHz}$; 所有进入 IC 的电流都是正的, 如图 1, 除非特殊指定。

符号	参数说明	条件	最小值	典型	最大值	单位
电源特性						
V_{DD}	电源		2.7	3.3	6.5	V
V_{DDP}	DC/DC 电源	$V_{CC}=5\text{V}; I_{CC} <80\text{mA}$	4.0	5.0	6.5	V
		$V_{CC}=5\text{V}; I_{CC} <20\text{mA}$	3.0	-	6.5	V
I_{DD}	工作电流	待机状态	-	-	1.2	mA
		工作状态, $f_{CLK}=f_{XTAL}$; $C=30\text{pF}$	-	-	1.5	mA
I_{DDP}	DC/DC 工作电流	待机状态	-	-	0.1	mA
		工作状态; $f_{CLK}=f_{XTAL}$; $C=30\text{pF}$; $ I_{CC} =0$	-	-	10	mA
		$V_{CC}=5\text{V}; I_{CC} =80\text{mA}$	-	-	200	mA
		$V_{CC}=3\text{V}; I_{CC} =65\text{mA}$	-	-	100	mA
V_{th2}	V_{DD} 开启电压	PROADJ 端无外接电阻	2.35	2.45	2.55	V
V_{hys2}	V_{th2} 电压磁滞	PROADJ 端无外接电阻	50	100	150	mV
引脚 PROADJ, 注意 2						
$V_{th}(\text{ext})$ (rise)	V_{DD} 外部上升 开启电压	PROADJ 外接电阻桥	1.24	1.28	1.31	V
$V_{th}(\text{ext})$ (fall)	V_{DD} 外部下降 截止电压	PROADJ 外接电阻桥	1.19	1.22	1.26	V
$V_{hys}(\text{ext})$	$V_{th}(\text{ext})$ 电压磁滞值	PROADJ 外接电阻桥	30	60	90	mV
$\Delta V_{hys}(\text{ext})$	$V_{th}(\text{ext})$ 电压磁滞值, 随温度的变化程度	PROADJ 外接电阻桥	-	-	0.25	mV/K
T_w	内部上电复位 信号脉宽	PROADJ 端无外接电阻桥	4	8	12	ms
		PROADJ 外接电阻桥	8	16	24	ms
$I(\text{PROADJ})$	PORADJ 端的漏电流	$V_{poradj}<0.5\text{V}$	-0.1	4	10	μA
		$V_{poradj}>1\text{V}$	-1	-	+1	μA
P_{tot}	总计功率损耗	连续操作; $T_{amb}=-25\sim 85^{\circ}\text{C}$	-	-	0.56	W

ET8024

符号	参数说明	条件	最小值	典型	最大值	单位
DC/DC 转换电路						
FCLK	时钟频率	工作状态	2.2	-	3.2	MHz
V _{th} (v _d -v _f)	从电压倍增器到电压跟随器的转换电压	5V IC 卡	5.2	5.8	6.2	V
		3V IC 卡	3.8	4.1	4.4	V
VUP(av)	VUP 上的输出电压 (平均值)	V _{CC} =5V	5.2	5.7	6.2	V
		V _{CC} =3V	3.5	3.9	4.3	V
IC 卡供电电压 (V _{CC}), 注意 3						
C _{vcc}	V _{CC} 管脚上的外部电容	注意 4	80	-	400	nF
V _{CC}	IC 卡电源 (包括纹波电压)	5V IC 卡 待机状态; I _{CC} =0mA	-0.1	0	0.1	V
		待机状态; I _{CC} =1mA	-0.1	0	0.3	V
		工作状态; I _{CC} <80mA	4.75	5.0	5.25	V
		工作状态; 单电流脉冲, I _p =-100mA, t _p =2ms	4.65	5.0	5.25	V
		工作状态; 电流脉冲, I _p =40nAs	4.65	5.0	5.25	V
		工作状态; 电流脉冲, I _p =40nAs, I _{CC} <200mA, t _p <400ns	4.65	5.0	5.25	V
		3V IC 卡 待机状态; I _{CC} =0mA	-0.1	0	0.1	V
		待机状态; I _{CC} =1mA	-0.1	0	0.3	V
		工作状态; I _{CC} <65mA	2.85	3.0	3.15	V
		工作状态; 单电流脉冲, I _p =-100mA, t _p =2ms	2.76	3.0	3.20	V
		工作状态; 电流脉冲, I _p =40nAs	2.76	3.0	3.20	V
		工作状态, 电流脉冲, I _p =40nAs, I _{CC} <200mA, t _p <400ns	2.76	3.0	3.20	V
V _{CC} (ripple)	V _{CC} 纹波电压 (峰峰值)	Fripple=20kHz~200MHz	-	-	350	mV
I _{CC}	IC 卡驱动电流	V _{CC} =0-5V	-	-	80	mA
		V _{CC} =0-3V	-	-	65	mA
		V _{CC} , GND 短路	100	120	150	mA
SR	翻转速率	向上或向下翻转	0.08	0.15	0.22	V/μs

符号	参数说明	条件	最小值	典型	最大值	单位
晶体振荡器 (XTAL1 和 XTAL2)						
CXTAL1 CXTAL2	XTAL1 和 XTAL2 上的外接电容	与使用的晶振类型有关	-	-	15	pF
FXTAL	晶振频率		2	-	26	MHZ
FXTAL1	输入 XTAL1 的振荡信号频率		0	-	26	MHZ
V _{IL}	XTAL1 的低电平		-0.3	-	0.3V _{DD}	V

ET8024

	输入电压					
V_{IH}	XTAL1 的高电平 输入电压		$0.7V_{DD}$	-	$V_{DD}+0.3$	V
与微控制器相连的数据线 (I/O,I/OUC,AUX1,AUX2,AUX1UC,AUX2UC)						
$T_d(I/O)\text{-}I/OUC),$ $t_d(I/OUC\text{-}I/O)$	I/O 到 I/OUC, I/OUC 到 I/O 的 下降沿延时		-	-	200	ns
T_{pu}	有效上拉脉冲宽 度		-	-	100	ns
$f_{I/O(max)}$	数据线传输的最 大频率		-	-	1	MHZ
C_i	数据线上的输入 电容		-	-	10	pF
与 IC 卡相连的数据线 (I/O,AUX1,AUX2, 通过 11kΩ 电阻上拉到 V_{DD})						
$V_o(inactive)$	输出电压	待机状态, 无负载, $I_o(inactive)=1mA$	0	-	0.1	V
$I_o(inactive)$	输出电流	待机状态, 管脚接地	-	-	0.3	V
V_{OL}	低电平输出电压	$I_{OL}=1mA$	0	-	0.3	V
		$I_{OL}\geq 15mA$	$V_{CC}-0.4$	-	V_{CC}	V
V_{OH}	高电平输出电压	无直流负载	$0.9V_{CC}$	-	$V_{CC}+0.1$	V
		5V 或 3V IC 卡; $I_{OH}<-40\mu A$	$0.75V_{CC}$	-	$V_{CC}+0.1$	V
		$ I_{OH} \geq 10mA$	0	-	0.4	V
V_{IL}	低电平输入电压		0.3	-	0.8	V
V_{IH}	高电平输入电压		1.5	-	$V_{CC}+0.3$	V
$ I_{IL} $	低电平输入电流	$V_{IL}=0V$	-	-	600	μA
$ I_{IH} $	高电平输入电流	$V_{IL}=V_{CC}$	-	-	1.2	μs
$T_t(DI)$	数据输入传输时 间	$V_{IL}(\max)$ 到 $V_{IL}(\min)$	-	-	1.2	μs
$T_t(DO)$	数据输出传输时 间	$V_o=0$ 到 V_{CC} , $C_l\leq 80pF$ 10% 到 90%	-	-	0.1	$0.1\mu s$
R_{pu}	集成的上拉电阻	到 V_{CC} 的上拉电阻	9	11	13	kΩ
I_{pu}	上拉有效时的电 流	$V_{OH}=0.9V_{CC}, C=80pF$	-1	-	-	mA
内部振荡器						
FOSC(INT)	内部振荡器频率	待机状态	55	140	200	kHZ
		工作状态	2.2	2.7	3.2	MHz
RESET 输出 (RST)						
$V_o(inactive)$	输出电压	待机状态	0	-	0.1	V
		无负载 $I_o(inactive)=1mA$	0	-	0.3	V

ET8024

I (inactive)	输出电流	待机状态, 管脚接地	0	-	-1	mA
Td(RSTIN-RST)	RSTIN 到 RST 的延迟	RST 有效	-	-	2	μs
V _{OL}	低电平输出电压	I _{OL} =200uA	0		0.2	V
		I _{OL} =70mA(电流限制)	V _{CC} -0.4	-	V _{CC}	V
V _{OH}	高电平输出电压	I _{OL} =-200μA	0.9V _{CC}		V _{CC}	V
		I _{OL} =-70mA(电流限制)	0	-	0.4	V
t _r	上升时间	CL=30pF; 注意 5	-	-	0.1	μs
t _f	下降时间	CL=30pF; 注意 5	-	-	V _{CC}	
δ	占空比	CL=30pF; 注意 5	45	-		
SR	电压变化速率	上升和下降速率, CL=30pF	0.2			

符号	参数说明	条件	最小值	典型	最大值	单位
与主机相连的数据线 (I/OUC,AUX1UC,AUX2UC, 通过 11kΩ 电阻上拉到 V _{DD})						
V _{OL}	低电平输出电压	I _{OL} =1mA	0	-	0.3	V
V _{OH}	高电平输出电压	无直流负载	0.9V _{CC}	-	V _{DD} +0.1	V
		5V 或 3V IC 卡; I _{OH} <-40μA	0.75V _{CC}	-	V _{DD} +0.1	V
V _{IL}	低电平输入电压		0.3	-	0.3V _{DD}	V
V _{IH}	高电平输入电压		0.7V _{DD}	-	V _{DD} +0.3	V
I _{IL}	低电平输入电流	V _{IL} =0V	-	-	600	μA
I _{IH}	高电平输入电流	V _{IL} =V _{CC}	-	-	1.2	μs
Tt(DI)	数据输入传输时间	V _{IL} (max) 到 V _{IL} (min)	-	-	1.2	μs
Tt(DO)	数据输出传输时间	V _o =0 到 V _{CC} , Cl≤80pF, 10% 到 90%	-	-	0.1	0.1μs
R _{pu}	集成的上拉电阻	到 V _{CC} 的上拉电阻	9	11	13	kΩ
I _{pu}	上拉有效时的电流	V _{OH} =0.9V _{CC} ,C=80pF	-1	-	-	mA
内部振荡器						
FOSC(INT)	内部振荡器频率	待机状态	55	140	200	KHZ
		工作状态	2.2	2.7	3.2	MHz
RESET 输出 (RST)						
V _o (inactive)	输出电压	待机状态	0	-	0.1	V
		无负载 I _o (inactive) = 1mA	0	-	0.3	V
I (inactive)	输出电流	待机状态, 管脚接地	0	-	-1	mA
Td(RSTIN-RST)	RSTIN 到 RST 的延迟	RST 有效	-	-	2	μs
V _{OL}	低电平输出电压	I _{OL} =200uA	0		0.2	V
		I _{OL} =20mA(电流限制)	V _{CC} -0.4	-	V _{CC}	V
V _{OH}	高电平输出电压	I _{OL} =-200μA	0.9V _{CC}		V _{CC}	V
		I _{OL} =-20mA(电流限制)	0	-	0.4	V

ET8024

Tr	上升时间	CL=100pF,V _{CC} =5 或 3V	-	-	0.1	μs
Tf	下降时间	CL=100pF,V _{CC} =5 或 3V	-	-	0.1	μs
时钟输出 (CLK)						
Vo (inactive)	输出电压	待机状态	0	-	0.1	V
		无负载 Io (inactive) = 1mA	0	-	0.3	V
I (inactive)	输出电流	待机状态, 管脚接地	0	-	-1	mA
VOL	低电平输出电压	I _{OL} =200uA	0		0.3	V
		I _{OL} =70mA(电流限制)	V _{CC} -0.4	-	V _{CC}	V
VOH	高电平输出电压	I _{OL} =-200μA	0.9V _{CC}	-	V _{CC}	V
		I _{OL} =-70mA(电流限制)	0	-	0.4	V
Tr	上升时间	CL=100pF; 注意 5	-	-	16	μs
Tf	下降时间	CL=100pF; 注意 5	-	-	16	μs
δ	占空比	CL=30pF; 注意 5	45	-	55	%
SR	电压变化速率	上升和下降速率, CL=30pF	0.2	-	-	V/ns

符号	参数说明	条件	最小值	典型	最大值	单位
控制输入 (CLKDIV1,CLKDIV2,,RSTIN,), 注意 6						
V _{IL}	低电平输入电压		-0.3	-	0.3 V _{DD}	V
V _{IH}	高电平输入电压		0.7 V _{DD}	-	V _{DD} +0.3	V
I _{LIL}	低电平输入漏电流	0 < V _{IL} < V _{DD}	-	-	1	μA
I _{LIH}	高电平输入漏电流	0 < V _{IH} < V _{DD}	-	-	1	μA
卡插拔输入 (引脚 PRES 和 $\overline{\text{PRES}}$), 注意 7						
V _{IL}	低电平输入电压		-0.3	-	0.3 V _{DD}	V
V _{IH}	高电平输入电压		0.7 V _{DD}	-	V _{DD} +0.3	V
I _{LIL}	低电平输入漏电流	0 < V _{IL} < V _{DD}	-	-	5	μA
I _{LIH}	高电平输入漏电流	0 < V _{IH} < V _{DD}	-	-	5	μA
中断输出 (OFF,NMOS 驱动, 通过 20k 电阻上拉到 V _{DD})						
V _{OL}	低电平输出电压	I _{OL} =2mA	0	-	0.3	V
V _{OH}	高电平输出电压	I _{OH} =-15uA	0.75V _{DD}	-	-	V
R _{pu}	内部上拉电阻	20k 上拉电阻到 V _{DD}	16	20	24	kΩ
保护限制功能						
CC(sd)	V _{CC} 限制电流		-	130	150	mA
I _{I/O(lim)}	I/O,AUX1,AUX2,限制电流		-15	-	15	mA
I _{CLK(lim)}	CLK 上的限制电流		-70	-	70	mA
I _{RST(lim)}	RST 上的限制电流		-20	-	20	mA
T _{sd}	关闭温度		-	150	-	°C
时序						
tact	启动时间		50	-	220	μs
tde	关闭时间		50	80	100	μs

ET8024

t3	发送 CLK 信号窗口开始时间	50	-	130	μs
t5	发送 CLK 信号窗口结束时间	140	-	220	μs
tdebounce	PRES, $\overline{\text{PRES}}$ 的去耦时间	5	8	11	ms

注意:

- 1) 所有的参数保持在适当的值, 这些值是在一定的温度范围内统计而得。当一个参数被指出是关联到 V_{DD} 或者 V_{CC} , 意味着这是他们的瞬间的真实值。
- 2) 如果没有外接的电阻桥, 为了防止干扰, 将引脚 18 接到地
- 3) 为了达到这种特性, V_{CC} 必须经由 2 个多层瓷片电容连接到 CGND, 这两个电容必须拥有较小的寄生电阻, 阻值为 100nF 和一个 100nF, 一个 220nF (见图 10)
- 4) 允许的电容量为 100, 或 100+100, 或 220, 或 220+100, 或 330nF。
- 5) 传输时间和占空比如下图所示, $\delta=t_1/(t_1+t_2)$

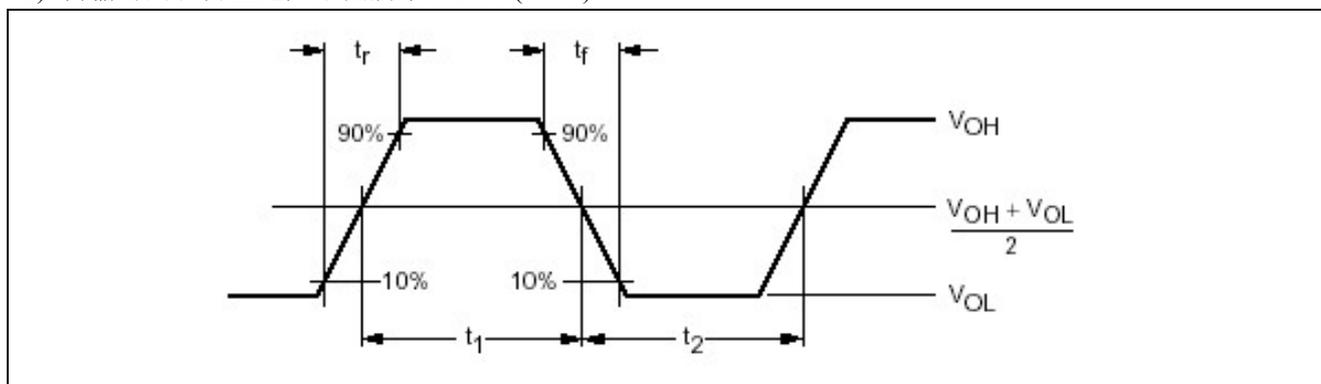


图 9 输入和输出传输时间定义

- 6) 引脚 $\overline{\text{CMDVCC}}$ 在低电平时工作; 引脚 RSTIN 在高电平时工作; CLKDIV1 和 CLKDIV2 的功能见表 1
- 7) 引脚低电平时工作; 引脚高电平时工作; PRES 对于 GND 有一个 1.25mA 的集成电流源 ($\overline{\text{PRES}}$ 到 V_{DD}); $\overline{\text{PRES}}$ 和 $\overline{\text{PRES}}$ 之中至少有一个引脚工作, 就认为卡被插入了。

ET8024

参考应用线路图

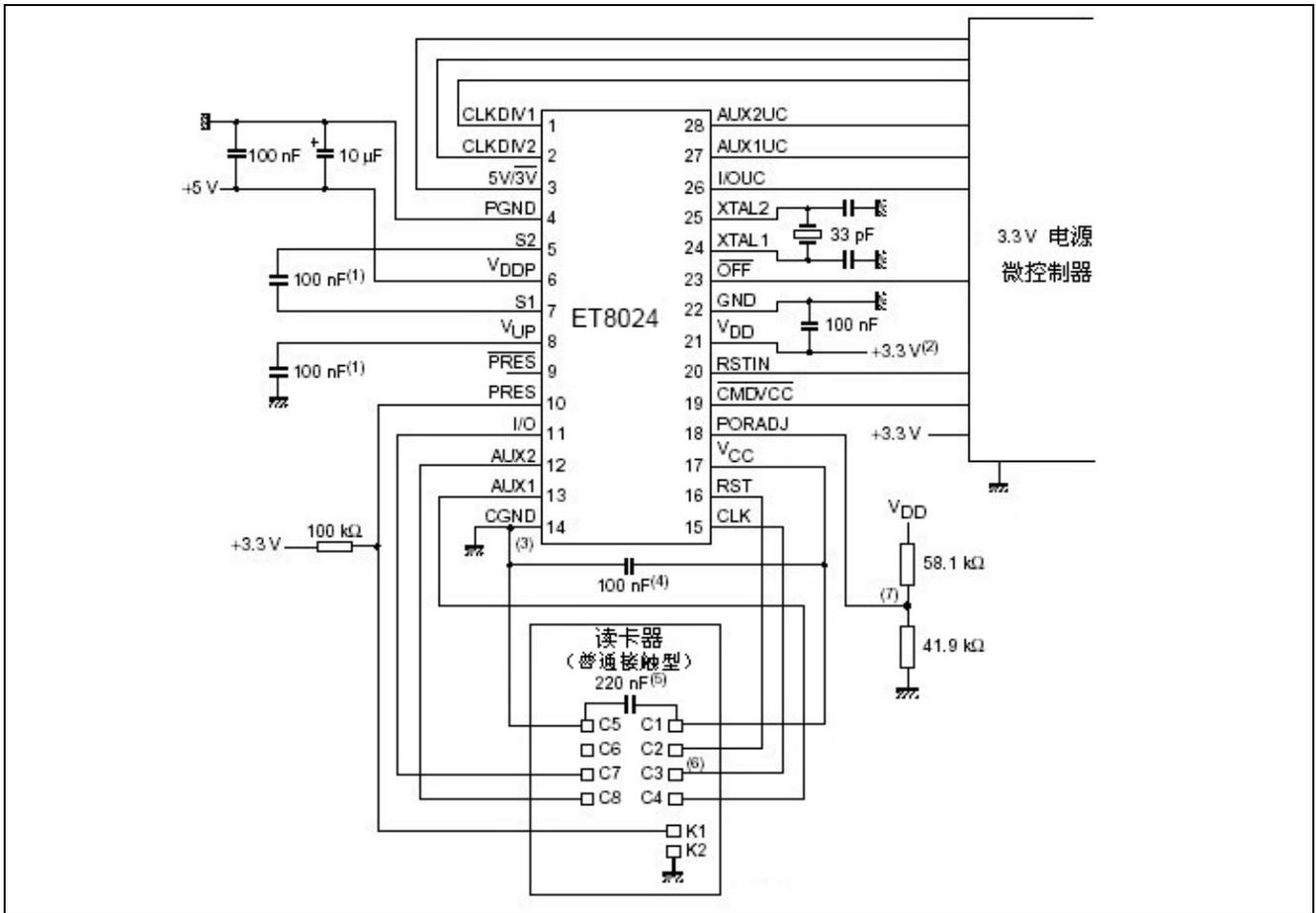


图 10 应用框图

*: 此电路仅供参考。

封装尺寸

SOP28

