

# G80F918

带10位ADC的8051微控制器

VER1.% 201(.0)

## G80F918

---

### 选型指南

订购型号	FLASH ROM	RAM	I/O MAX	TIMER	INT	ADC	PWM	EUART	其他	温度范围	封装
G80F918F	64K	1208B	40	3*16	2+1(8)	8*10	3*8	2	SCM,LPD,2CMP, SPI,WDT,LVR	-40°C ~ +85°C	QFP44
G80F918P	64K	1208B	40	3*16	2+1(8)	8*10	3*8	2	SCM,LPD,2CMP, SPI,WDT,LVR	-40°C ~ +85°C	LQFP44

### 技术咨询

南京立超电子科技有限公司  
中国南京市和燕路251号金港大厦A幢2406室  
**ZIP:210028**

**Tel: 0086-25-83306839/83310926**

**Fax: 0086-25-83737785**

**Website: <http://www.dycmcu.com/>**

## 目 录

选型指南 .....	2
技术咨询 .....	2
1 特性.....	4
2 概述.....	4
3 方框图 .....	5
4 引脚配置 .....	6
5 引脚功能 .....	7
6 引脚描述 .....	9
7 SFR映像 .....	11
8 标准功能 .....	19
8.1 CPU .....	19
8.2 随机数据存储器(RAM) .....	21
8.3 FLASH存储器.....	22
8.4 扇区自编程(SS)P功能 .....	25
8.5 系统时钟和振荡器 .....	30
8.6 系统时钟监控(SCM).....	34
8.7 I/O端口 .....	35
8.8 定时器 .....	42
8.9 中断.....	52
9 增强功能 .....	59
9.1 脉冲宽度调制(PWM).....	59
9.2 串行外部接口(SPI)控制器 .....	61
9.3 增强型通用异步收发器(EUART).....	68
9.4 模/数转换模块(ADC) .....	81
9.5 低电压检测(LPD) .....	85
9.6 模拟比较器(CMP).....	86
9.7 电压复位 (LVR) .....	87
9.8 看门狗定时器(WDT),程式超范围溢出(OVL)复位及其它复位状态.....	88
9.9 电源管理 .....	90
9.10 预热计数器.....	92
9.11 代码选项 .....	93
10 指令集 .....	94
11 电气特性 .....	99
12 封装信息 .....	101
13 规格更改记录 .....	103
14 业务联络 .....	104
15 免责声明 .....	105

## 1. 特性

- 基于8051兼容流水指令的8位单片机
- Flash ROM: 64K字节
- RAM: 内部256字节, 外部1024字节
- 片上1K类EEPROM存储空间
- 工作电压:  
 $V_{DD} = 3.6V - 5.5V$ ,  $f_{OSC} = 30kHz - 16.6MHz$
- 振荡器 (代码选项):
  - 晶体谐振器: 32.768kHz
  - 晶体谐振器: 400kHz - 16.6MHz
  - 陶瓷谐振器: 400kHz - 16.6MHz
  - 内部RC振荡器: 16.6MHz
  - 外部时钟: 30kHz - 16.6MHz
- 40个CMOS双向I/O管脚 (4种可选结构: 准双向结构、推挽结构、仅输入结构和开漏结构)
- 3个16位定时器/计数器: T0, T1 & T2
- 中断源:
  - Timer0, Timer1, Timer2
  - INT0, INT1, INT4 (8输入通道)
  - EUART0, EUART1, SPI, PWM, SCM, LPD
  - ADC, CMP0, CMP1
- 3个8位PWM定时器
- 2个模拟比较器 (CMP)
- EUART0和EUART1
- SPI接口 (主/从模式)
- 8通道10位模数转换器 (ADC)
- 内建低电压检测功能 (LPD)
- 内建低电压复位功能 (LVR) (代码选项)
  - LVR电压1: 4.3V
  - LVR电压2: 3.7V
- CPU机器周期: 1个振荡周期
- 看门狗定时器 (WDT)
- 预热计数器
- 振荡器失效检测功能
- 支持省电运行模式:
  - 空闲模式
  - 掉电模式
- 低功耗
- 封装:
  - 44引脚QFP封装
  - 44引脚LQFP封装

## 2. 概述

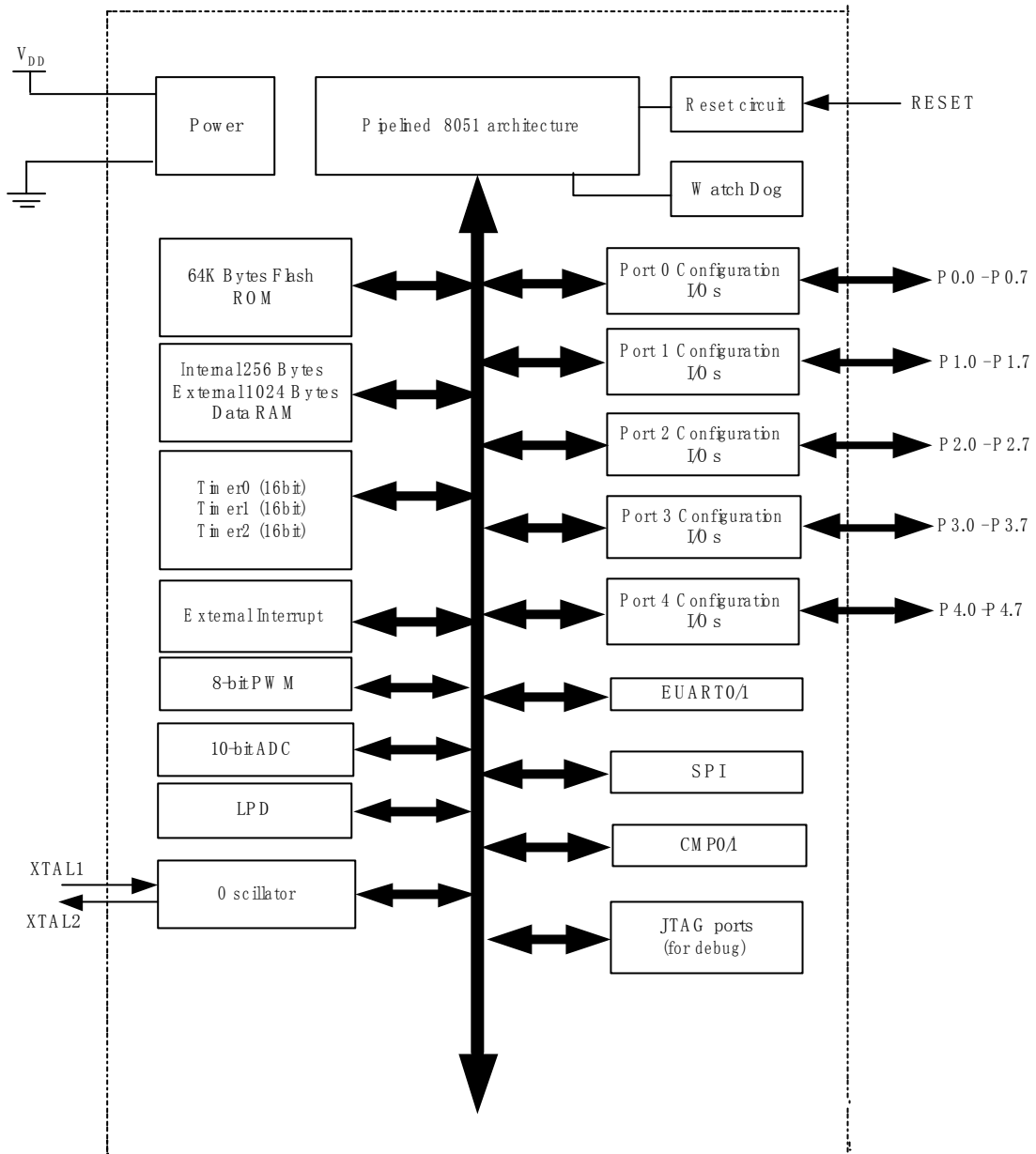
G80F918是一种高速高效率8051兼容单片机。在同样振荡频率下, 较之传统的8051芯片它具有运行更快速, 性能更优越的特性。

G80F918保留了标准8051芯片的大部分特性, 这些特性包括内置256字节RAM和2个16位定时器/计数器, 1个UART和外部中断INT0和INT1。此外, G80F918还集成外置1024字节RAM, 可兼容8052芯片的16位定时器/计数器 (Timer2)。该单片机还包括适合于程序和数据的64K字节Flash存储器。

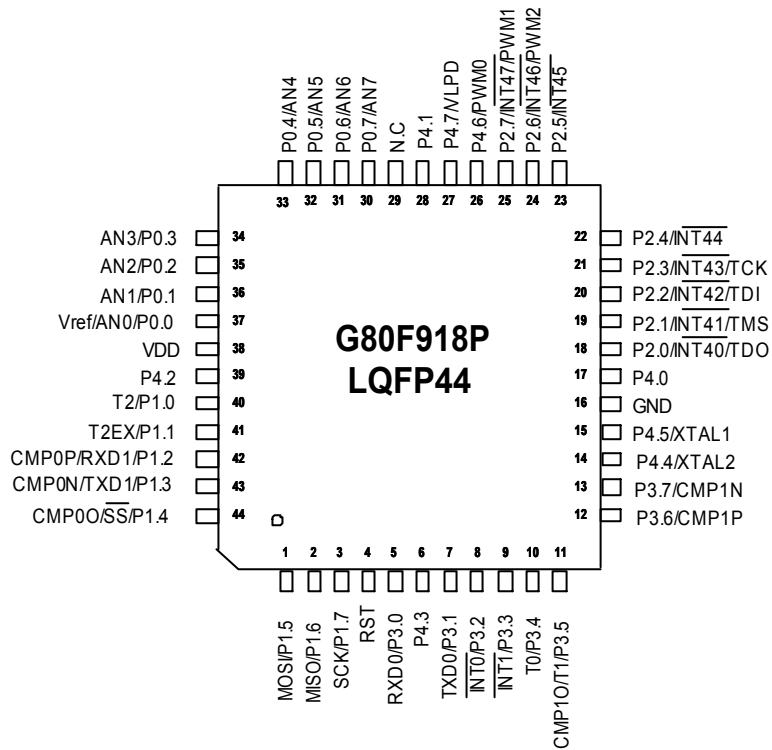
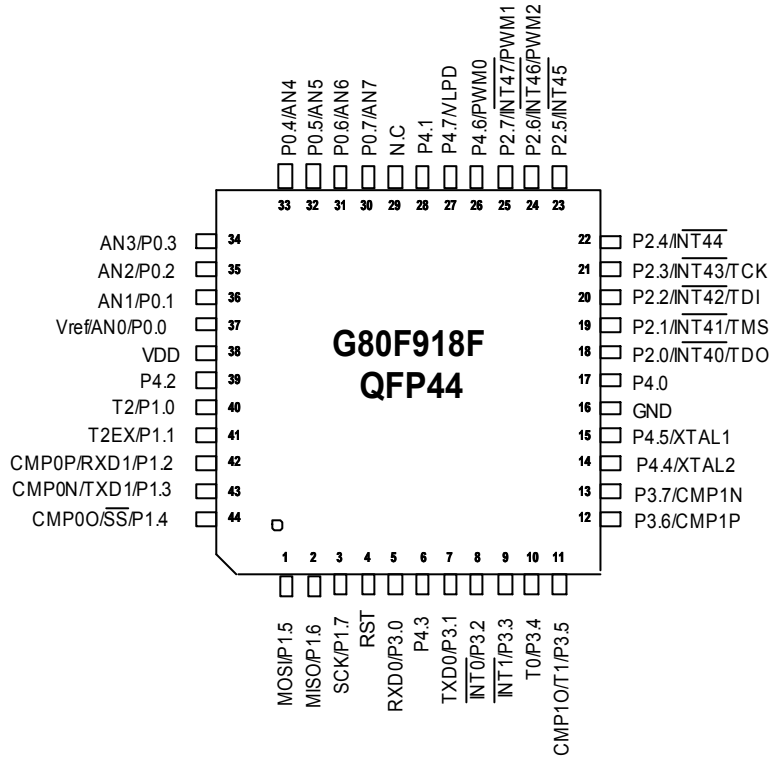
G80F918不仅集成了如EUART, SPI等标准通讯模块, 此外还集成了具有内建比较功能的ADC, PWM定时器以及模拟比较器 (CMP) 等模块。

为了达到高可靠性和低功耗, G80F918内建看门狗定时器, 低电压复位功能, 低电压检测功能和振荡器失效检测功能。此外G80F918还提供了2种低功耗省电模式。

3. 方框图



4. 引脚配置



## 5 引脚功能:

引脚编号		引脚命名	默认功能
QFP 44	LQFP 44		
1	1	MOSI/P1.5	P1.5
2	2	MISO/P1.6	P1.6
3	3	SCK/P1.7	P1.7
4	4	RST	复位引脚
5	5	RXD0/P3.0	P3.0
6	6	P4.3	P4.3
7	7	TXD0/P3.1	P3.1
8	8	$\overline{\text{INT0}}$ /P3.2	P3.2
9	9	$\overline{\text{INT1}}$ /P3.3	P3.3
10	10	T0/P3.4	P3.4
11	11	CMP1O/T1/P3.5	P3.5
12	12	CMP1P/P3.6	P3.6
13	13	CMP1N/P3.7	P3.7
14	14	XTAL2/P4.4	P4.4 或是振荡器输出引脚（代码选项控制）
15	15	XTAL1/P4.5	P4.5 或是振荡器输入引脚（代码选项控制）
16	16	GND	GND
17	17	P4.0	P4.0
18	18	TDO/ $\overline{\text{INT40}}$ /P2.0	P2.0
19	19	TMS/ $\overline{\text{INT41}}$ /P2.1	P2.1
20	20	TDI/ $\overline{\text{INT42}}$ /P2.2	P2.2
21	21	TCK/ $\overline{\text{INT43}}$ /P2.3	P2.3
22	22	$\overline{\text{INT44}}$ /P2.4	P2.4
23	23	$\overline{\text{INT45}}$ /P2.5	P2.5
24	24	PWM2/ $\overline{\text{INT46}}$ /P2.6	P2.6
25	25	PWM1/ $\overline{\text{INT47}}$ /P2.7	P2.7
26	26	PWM0/P4.6	P4.6
27	27	VLPD/P4.7	P4.7
28	28	P4.1	P4.1
29	29	N.C	Not connected
30	30	AN7/P0.7	P0.7
31	31	AN6/P0.6	P0.6
32	32	AN5/P0.5	P0.5
33	33	AN4/P0.4	P0.4
34	34	AN3/P0.3	P0.3

35	35	AN2/P0.2	P0.2
36	36	AN1/P0.1	P0.1
37	37	Vref/AN0/P0.0	P0.0
38	38	V <sub>DD</sub>	V <sub>DD</sub>
39	39	P4.2	P4.2
40	40	T2/P1.0	P1.0
41	41	T2EX/P1.1	P1.1
42	42	CMP0P/RXD1/P1.2	P1.2
43	43	CMP0N/TXD1/P1.3	P1.3
44	44	CMP0O/ $\overline{\text{SS}}$ /P1.4	P1.4

**注意:**

1. 引脚可以配置为N沟道的开漏输出，但是引脚电压不得高于 $V_{DD} + 0.3V$ 。
2. 引脚命名中，写在最外侧的功能具有最高优先级，最内侧的功能具有最低优先级（参见引脚配置图，例如CMP0P/RXD1/P1.2，P1.2优先级最低，RXD1次之，CMP0P最高）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



## 6. 引脚描述

引脚编号	类型	说明
<b>I/O端口</b>		
P0.0 - P0.7	I/O	8位双向I/O端口
P1.0 - P1.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口
P3.0 - P3.7	I/O	8位双向I/O端口
P4.0 - P4.7	I/O	8位双向I/O端口
<b>定时器</b>		
T0	I/O	Timer0外部输入或比较输出
T1	I/O	Timer1外部输入或比较输出
T2	I/O	Timer2外部输入/波特率时钟输出
T2EX	I	Timer2重载/捕捉/方向控制
<b>PWM定时器</b>		
PWM0	O	8位PWM定时器输出引脚
PWM1	O	8位PWM定时器输出引脚
PWM2	O	8位PWM定时器输出引脚
<b>EUART</b>		
RXD0	I/O	EUART0数据输入
TXD0	O	EUART0数据输出
RXD1	I/O	EUART1数据输入
TXD1	O	EUART1数据输出
<b>SPI</b>		
MOSI	I/O	SPI主输出从输入引脚
MISO	I/O	SPI主输入从输出引脚
SCK	I/O	SPI串行时钟引脚
$\overline{SS}$	I	SPI从设备选择引脚
<b>ADC</b>		
AN0 - AN7	I	ADC输入通道
V <sub>REF</sub>	I	ADC外部参考电压输入
<b>中断&amp;复位&amp;时钟&amp;电源</b>		
$\overline{INT0}$ - $\overline{INT1}$	I	外部中断0 - 1
$\overline{INT40}$ - $\overline{INT47}$	I	外部中断40 - 47
RST	I	该引脚上保持高电平超过10us, CPU将复位
XTAL1	I	谐振器输入
XTAL2	O	谐振器输出
V <sub>DD</sub>	P	电源 (3.6V - 5.5V)
GND	P	接地

## G80F918

续上表

引脚编号	类型	说明
<b>低电压检测</b>		
VLPD	I	低电压检测输入引脚
<b>模拟比较器</b>		
CMP0P	I	模拟比较器0正端输入
CMP0N	I	模拟比较器0负端输入
CMP0O	O	模拟比较器0输出
CMP1P	I	模拟比较器1正端输入
CMP1N	I	模拟比较器1负端输入
CMP1O	O	模拟比较器1输出
<b>编程器</b>		
TDO (P2.0)	O	调试接口：测试数据输出
TMS (P2.1)	I	调试接口：测试模式选择
TDI (P2.2)	I	调试接口：测试数据输入
TCK (P2.3)	I	调试接口：测试时钟输入
<b>注意：</b> 当P2.0-2.3作为调试接口时，P2.0-2.3的原有功能被禁止		

## 7. SFR映像

G80F918内置256字节的直接寻址寄存器,包括通用数据存储器 and 特殊功能存储器(SFR), G80F918的SFR有以下几种:

<b>CPU内核寄存器:</b>	ACC, B, PSW, SP, DPL, DPH
<b>CPU内核增强寄存器:</b>	AUXC, DPL1, DPH1, INSCON, XPAGE
<b>电源时钟控制寄存器:</b>	PCON, SUSLO
<b>LPD寄存器:</b>	LPDCON
<b>Flash寄存器:</b>	IB_OFFSET, XPAGE, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5, FLASHCON
<b>数据存储页寄存器:</b>	XPAGE
<b>系统时钟控制寄存器:</b>	CLKCON
<b>硬件看门狗定时器寄存器:</b>	RSTSTAT
<b>中断寄存器:</b>	IEN0, IEN1, IENC, IPH0, IPL0, IPH1, IPL1, EXF0, EXF1
<b>I/O口寄存器:</b>	P0, P1, P2, P3, P4, P0M0, P0M1, P1M0, P1M1, P2M0, P2M1, P3M0, P3M1, P4M0, P4M1
<b>Timer寄存器:</b>	TCON, TMOD, TH0, TH1, TL0, TL1, TCON1, T2CON, T2MOD, TH2, TL2, RCAP2L, RCAP2H
<b>EUART0寄存器:</b>	SCON, SBUF, SADEN, SADDR, PCON
<b>EUART1寄存器:</b>	SCON1, SBUF1, SADEN1, SADDR1, SBRT0/1, PCON
<b>SPI寄存器:</b>	SPCON, SPSTA, SPDAT
<b>ADC寄存器:</b>	ADCON, ADT, ADCH, ADDL, ADDH
<b>PWM寄存器:</b>	PWMxCON, PWMxP, PWMxC (x = 0 - 2)
<b>模拟比较器寄存器:</b>	CMPCONx (x = 0, 1)

**Table 7.1** C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	C	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针1低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针1高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针2低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针2高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	---00-0	-	-	-	-	DIV	MUL	-	DPS

**Table 7.2** 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

**Table 7.3** 数据存储页SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	F7H	存储器页	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0

**Table 7.4** Flash/EEPROM控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFF SET	FBH	可编程Flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	可编程Flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	Flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	Flash控制寄存器2	---0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	Flash控制寄存器3	---0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	Flash控制寄存器4	---0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	Flash控制寄存器5	---0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H	Flash页寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
FLASHCON	A7H	控制寄存器	----0	-	-	-	-	-	-	-	FAC

**Table 7.5** WDT SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	0-100000*	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

**注意:** \*表示不同情况的复位决定RSTSTAT寄存器中的看门狗复位位的值, 详细信息参看看门狗部分复位状态寄存器。

**Table 7.6** 时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	111000--	32K _SPDUP	CLKPS1	CLKPS0	SCMIF	RCON	FS	-	-

Table 7.7 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	00000000	EA	EADC	ET2	ES0	ET1	EX1	ET0	EX0
IEN1	A9H	中断允许控制1	00000000	ELPD	EX4	EPWM	ESCM	ECMP1	ES1	ECMP0	ESPI
IENC	BAH	外部中断通道允许控制	00000000	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
IPH0	B4H	中断优先权控制0高位	-0000000	-	PADCH	PT2H	PUH	PT1H	PX1H	PT0H	PX0H
IPL0	B8H	中断优先权控制0低位	-0000000	-	PADCL	PT2L	PUL	PT1L	PX1L	PT0L	PX0L
IPH1	B5H	中断优先权控制1高位	00000000	PLPDH	PX4H	PPWMH	PSCMH	PCMP1H	PS1H	PCMP0H	PSPIH
IPL1	B9H	中断优先权控制1低位	00000000	PLPDL	PX4L	PPWML	PSCML	PCMP1L	PS1L	PCMP0L	PSPIL
EXF0	AAH	外部中断寄存器0	00----	IT4.1	IT4.0	-	-	-	-	-	-
EXF1	D8H	外部中断寄存器1	00000000	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40

Table 7.8 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H	8位端口0	11111111 /00000000*	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H	8位端口1	11111111 /00000000*	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H	8位端口2	11111111 /00000000*	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H	8位端口3	11111111 /00000000*	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	C0H	5位端口4	11111111 /00000000*	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0

续上表

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0M0	E9H	端口0 - 4模式控制寄存器	00000000**	P0M07	P0M06	P0M05	P0M04	P0M03	P0M02	P0M01	P0M00
P0M1	E1H		00000000	P0M17	P0M16	P0M15	P0M14	P0M13	P0M12	P0M11	P0M10
P1M0	EAH		00000000**	P1M07	P1M06	P1M05	P1M04	P1M03	P1M02	P1M01	P1M00
P1M1	E2H		00000000	P1M17	P1M16	P1M15	P1M14	P1M13	P1M12	P1M11	P1M10
P2M0	EBH		00000000**	P2M07	P2M06	P2M05	P2M04	P2M03	P2M02	P2M01	P2M00
P2M1	E3H		00000000	P2M17	P2M16	P2M15	P2M14	P2M13	P2M12	P2M11	P2M10
P3M0	ECH		00000000**	P3M07	P3M06	P3M05	P3M04	P3M03	P3M02	P3M01	P3M00
P3M1	E4H		00000000	P3M17	P3M16	P3M15	P3M14	P3M13	P3M12	P3M11	P3M10
P4M0	EDH		00000000**	P4M07	P4M06	P4M05	P4M04	P4M03	P4M02	P4M01	P4M00
P4M1	E5H		00000000	P4M17	P4M16	P4M15	P4M14	P4M13	P4M12	P4M11	P4M10

**注意:** \*表示当选择上电时默认为准双向模式时, 复位值为 11111111; 当选择上电时默认为仅输入模式时, 复位值为 00000000。

\*\*表示当选择上电时默认为准双向模式时, 复位值为 00000000; 当选择上电时默认为仅输入模式时, 复位值为 11111111。

Table 7.9 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88H	定时器/计数器0和1控制寄存器	00000000	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
TMOD	89H	定时器/计数器0和1模式寄存器	00000000	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
TL0	8AH	定时器/计数器0低位字节	00000000	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0	8CH	定时器/计数器0高位字节	00000000	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1	8BH	定时器/计数器1低位字节	00000000	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1	8DH	定时器/计数器1高位字节	00000000	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
T2CON	C8H	定时器/计数器2控制寄存器	00000000	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H	定时器/计数器2模式寄存器	----00	-	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
TCON1	CEH	Timer clock source select	-00---	-	TCLKS1	TCLKS0	-	-	-	-	-

**Table 7.10** EUART0 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	98H	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	9BH	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	9AH	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
PCON	87H	电源和串行控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL

**Table 7.11** EUART1 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	E8H	串行控制	00000000	SM10 /FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB81	RB81	TI1	RI1
SBUF1	9DH	串行数据缓冲器	00000000	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
SADDR1	9EH	从属地址	00000000	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1	9FH	从属地址掩码	00000000	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
PCON	87H	电源和串行控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
SBRT0	9CH	波特率发生器	00000000	SBRT0.7	SBRT0.6	SBRT0.5	SBRT0.4	SBRT0.3	SBRT0.2	SBRT0.1	SBRT0.0
SBRT1	A4H	波特率发生器	00000000	SBRTEN	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0

**Table 7.12** SPI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	A2H	SPI控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
SPSTA	F8H	SPI状态寄存器	00000--	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPDAT	A3H	SPI数据寄存器	00000000	SPD.7	SPD.6	SPD.5	SPD.4	SPD.3	SPD.2	SPD.1	SPD.0



**Table 7.13** ADC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93H	ADC控制	000-0000	ADON	ADCIF	EC	-	SCH2	SCH1	SCH0	GO/DONE
ADT	94H	ADC时间配置	000-0000	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
ADCH	95H	ADC信道配置	00000000	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
ADDL	96H	ADC数据低位字节	----00	-	-	-	-	-	-	A1	A0
ADDH	97H	ADC数据高位字节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

**Table 7.14** LPD SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	B3H	LPD控制	000--00	LPDEN	LPDF	LPDV	-	-	-	LPDS1	LPDS0

**Table 7.15** PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMxCON	D9H -DBH	PWMx控制	0000--00	EPWMx	PWMxS	PWMxCK1	PWMxCK0	-	-	PWMxIF	PWMxSS
PWMxP	D1H -D3H	PWMx周期	00000000	PP.7	PP.6	PP.5	PP.4	PP.3	PP.2	PP.1	PP.0
PWMxD	C1H -C3H	PWMx占空比	00000000	PD.7	PD.6	PD.5	PD.4	PD.3	PD.2	PD.1	PD.0

x = 0, 1, 2

**Table 7.16** CMP SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CMPxCONx	91-92H	CMPx控制	00--000	CMPxEN	CMPxIF	-	-	-	CMPxOC	CINxV	COUx

x = 0, 1

**注意：** - :保留位。

## SFR映像图

	可位寻址		不可位寻址						
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8h	SPSTA			IB_OFFSET	IB_DATA				FFh
F0h	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7h
E8h	SCON1	P0M0	P1M0	P2M0	P3M0	P4M0			EFh
E0h	ACC	P0M1	P1M1	P2M1	P3M1	P4M1			E7h
D8h	EXF1	PWM0CON	PWM1CON	PWM2CON					DFh
D0h	PSW	PWM0P	PWM1P	PWM2P					D7h
C8h	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2	TCON1		CFh
C0h	P4	PWM0D	PWM1D	PWM2D					C7h
B8h	IPL0	IPL1	IENC						BFh
B0h	P3	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1			B7h
A8h	IEN0	IEN1	EXF0						AFh
A0h	P2		SPCON	SPDAT	SBRT1			FLASHCON	A7h
98h	SCON	SBUF	SADDR	SADEN	SBRT0	SBUF1	SADDR1	SADEN1	9Fh
90h	P1	CMPCON0	CMPCON1	ADCON	ADT	ADCH	ADDL	ADDH	97h
88h	TCON	TMOD	TL0	TL1	TH0	TH1	SUSLO		8Fh
80h	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87h
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

**注意：**未使用的SFR地址禁止读写。

## 8. 标准功能

### 8.1 CPU

#### 特性

- CPU内核寄存器: ACC, B, PSW, SP, DPL, DPH

#### 累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

#### B寄存器

在乘法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

#### 栈指针 (SP)

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM（00H-FFH）的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

#### 程序状态字 (PSW) 寄存器

程序状态字 (PSW) 寄存器包含了程序状态信息。

Table 8.8.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	C	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	C	<b>进位标志位</b> 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	<b>辅助进位标志位</b> 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	<b>F0标志位</b> 用户自定义标志位
4-3	RS[1:0]	<b>R0-R7寄存器页选择位</b> 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	<b>溢出标志位</b> 0: 没有溢出生 1: 有溢出生
1	F1	<b>F1标志位</b> 用户自定义标志位
0	P	<b>奇偶校验位</b> 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数

#### 数据指针 (DPTR)

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。

### 8.1.1 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位\*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

G80F918扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

### 双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

### 8.1.2 寄存器

Table 8.8.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	-	-	-	DIV	MUL	-	DPS
读/写	-	-	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	-	0

位编号	位符号	说明
3	DIV	<b>16位/8位除法选择位</b> 0: 8位除法 1: 16位除法
2	MUL	<b>16位/8位乘法选择位</b> 0: 8位乘法 1: 16位乘法
0	DPS	<b>数据指针选择位</b> 0: 数据指针 1: 数据指针1

8.2 随机数据存储器 (RAM)

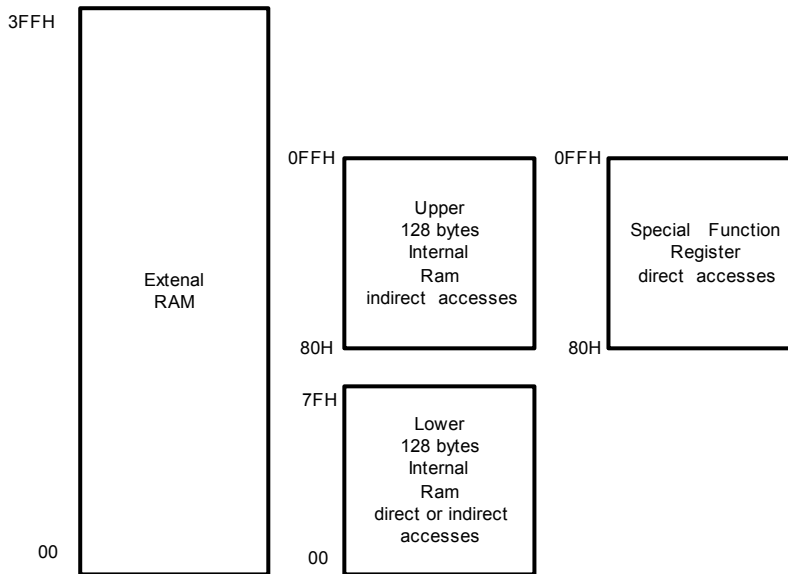
8.2.1 特性

G80F918为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址
- 外部RAM字节（地址从00H到3FFH）可通过MOVX指令间接寻址

高位128字节RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问地址高于7FH的内部位置时，CPU可以根据指令的寻址方式来区分是访问高位128字节数据RAM还是访问SFR。

**注意：**未使用的SFR地址禁止读写。



内部和外部RAM配置

G80F918支持传统的访问外部RAM方法。可以使用 *MOVX A, @Ri* 或 *MOVX @Ri, A* 来访问外部低256字节RAM；使用 *MOVX A, @DPTR* 或 *MOVX @DPTR, A* 来访问外部1024字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，使用 *MOVXA, @Ri* 或 *MOVX @Ri, A* 指令即可。此时用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP部分）。

8.2.2 寄存器

Table 8.8.3 数据存储页寄存器 (XPAGE)

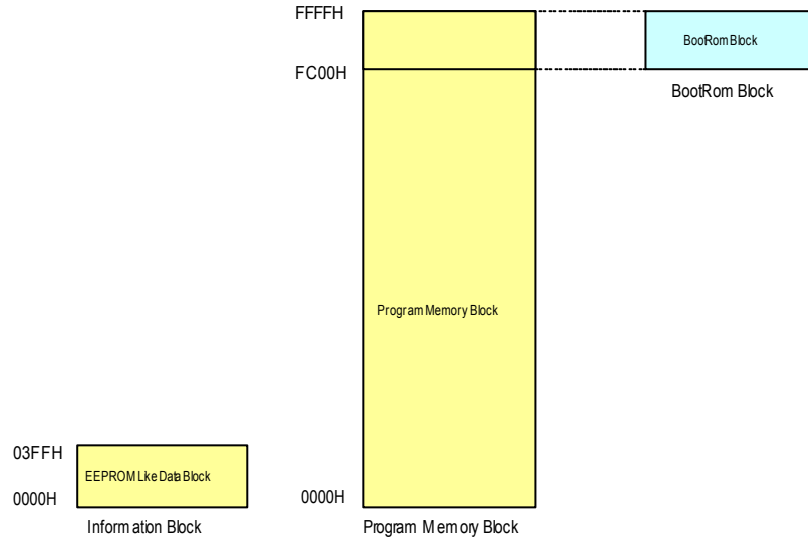
F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择控制位

## 8.3 Flash存储器

### 8.3.1 特性

- Flash 存储器包括 64 X 1KB 扇区，总共 64KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：至少 100000 次
- 数据保存年限：至少 10 年
- 低功耗



G80F918为存储程序代码内置64K可编程Flash程序存储区（Program Memory Block），支持在线编程（ICP）模式和扇区自编程（SSP）模式或在系统编程（ISP）对Flash存储器操作。每个扇区1024字节。

G80F918还内置1024字节的类EEPROM存储区用于存放用户数据。每个扇区256字节，总共4个扇区。

G80F918还具有1K字节引导扇区（BootRom Block），用于芯片的在系统编程（ISP）功能。

Flash操作定义：

在线编程（ICP）模式：通过Flash编程器对Flash存储器进行擦、读、写操作。

扇区自编程（SSP）模式：用户程序代码运行在Program Memory中，对Flash存储器进行擦、读、写操作。

在系统编程（ISP）模式：程序代码运行在BootRom中，对Flash存储器进行擦、读、写操作。目前，BootRom中的程序在出厂时已经固化在内，可以配合相应的上位机软件完成通过UART口下载用户程序到芯片的功能。

如果客户选择使能ISP功能（代码选项OP\_ISPEN置1，详见代码选项章节），则最后1个扇区地址（0xFC00 - 0xFFFF）将被映射用作引导扇区（BootRom）地址，不能作为程序存储区使用；如果客户选择关闭ISP功能（代码选项OP\_ISPEN清0，详见代码选项章节），则最后1个扇区（0xFC00 - 0xFFFF）可以作为程序存储区使用。

**Flash存储器支持以下操作：**

#### (1) 代码保护控制模式编程

G80F918的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其它扇区中通过MOVC指令进行读取操作，或通过SSP模式进行擦除/写入操作。

用户必须使用下列方式才能完成代码保护控制模式的设定：

1. Flash编程器在ICP模式设置相应的保护位，以进入所需的保护模式。
2. SSP模式不支持代码保护控制模式编程。

**(2) 整体擦除**

无论代码保护控制模式的状态如何，整体擦除操作都将会擦除所有程序，代码选项，代码保护位，但是不会擦除类EEPROM存储区。

用户必须使用下列方式才能完成整体擦除：

Flash编程器在ICP模式发出整体擦除指令，进行整体擦除。

SSP模式不支持整体擦除。

**注意：** G80F918当使能ISP功能（代码选项OP\_ISPEN置1，详见代码选项章节）时，最后一个扇区（扇区63）无法通过整体擦除操作进行擦除。

**(3) 扇区擦除**

扇区擦除操作将会擦除所选扇区中内容。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1。

若需Flash编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成扇区擦除：

1. Flash编程器在ICP模式发出扇区擦除指令，进行扇区擦除。

2. 通过SSP功能发出扇区擦除指令，进行扇区擦除（详见在扇区自编程章节）。

**注意：** G80F918当使能ISP功能（代码选项OP\_ISPEN置1，详见代码选项章节）时，最后一个扇区（扇区63）无法通过扇区擦除操作进行擦除。

**(4) 类EEPROM存储区擦除**

类EEPROM存储区擦除操作将会擦除类EEPROM存储区中的内容。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2种方式之一才能完成类EEPROM存储区擦除：

1. Flash编程器在ICP模式发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除。

2. 通过SSP功能发出类EEPROM存储区擦除指令，进行类EEPROM存储区擦除（详见在扇区自编程章节）。

**(5) 写/读代码**

读/写代码操作可以将代码从Flash存储器中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程序执行该操作，必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否，用户程序都能读/写程序自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

用户必须使用下列2种方式之一才能完成写/读代码：

1. Flash编程器在ICP模式发出写/读代码指令，进行写/读代码。

2. 通过SSP功能发出写/读代码指令，进行写/读代码。

**(6) 写/读类EEPROM存储区**

读/写类EEPROM存储区操作可以将数据从类EEPROM存储区中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

用户必须使用下列2方式之一才能完成写/读类EEPROM存储区：

1. Flash编程器在ICP模式发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。

2. 通过SSP功能发出写/读类EEPROM存储区指令，进行写/读类EEPROM存储区。

**Flash存储器操作汇总**

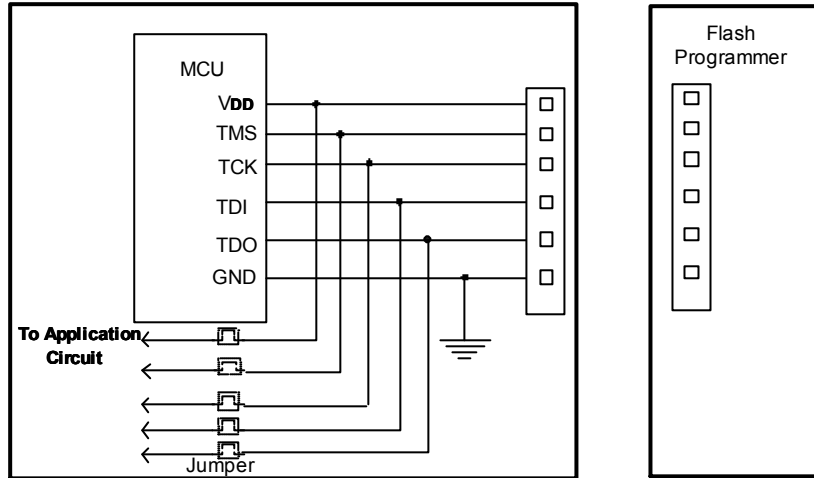
操作	ICP	SSP	ISP
代码保护	支持	不支持	支持
扇区擦除	支持（无安全位）	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持	支持
类EEPROM存储区擦除	支持	支持	支持
写/读代码	支持（无安全位）	支持（无安全位）	支持（无安全位）
读/写类EEPROM存储区	支持	支持	支持

### 8.3.2 ICP模式下的Flash操作

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V<sub>DD</sub>，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考**Flash编程器用户指南**。

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用6个跳线将芯片的编程引脚（V<sub>DD</sub>，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至编程器编程接口，开始编程；
- (3) 编程结束后断开编程器接口，连接跳线恢复应用电路。

### 8.3.3 使用ISP模式下载程序

G80F918具有1K的引导扇区。在此扇区内，出厂默认固化有引导程序，可以配合上位机软件，通过UART口完成下载程序功能。使用此功能时，只需要将UART口的TXD和RXD与编程器的相应引脚连接即可。如果在代码选项中选择“仅当P1.0和P1.1同时为低时进入ISP模式”时，则必须将P1.0和P1.1同时拉低，才能正确下载程序。

详细说明请参见上位机软件说明文件。



### 8.4 扇区自编程 (SSP) 功能

G80F918支持SSP功能, 如果所选的扇区未被保护, 用户代码可以擦除用户程序区的所有扇区或对用户程序区的任何扇区执行编程操作。一旦该扇区被编程, 则在该扇区擦除之前不能再次被编程。

G80F918内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式, IB\_CON2 - 5必须满足特定条件。若IB\_CON2 - 5不满足特定条件, 则无法进入SSP模式。

#### 8.4.1 寄存器

**Table 8.8.4** 编程用地址选择寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>XPAGE</b>	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

- 对Flash程序存储区, 一个扇区为1024字节, 该寄存器定义如下:

位编号	位符号	说明
<b>7-2</b>	<b>XPAGE[7:2]</b>	被编程的存储单元扇区号, 00000代表扇区0, 以此类推
<b>1-0</b>	<b>XPAGE[1:0]</b>	被编程的存储单元高2位地址

- 对类EEPROM存储区, 一个扇区为256字节, 该寄存器定义如下:

位编号	位符号	说明
<b>7-2</b>	<b>XPAGE[7:2]</b>	保留位
<b>1-0</b>	<b>XPAGE[1:0]</b>	被编程的存储单元扇区号, 00代表扇区0, 以此类推

**注意:**

对于程序存储区, 一个扇区为1024字节;

对于类EEPROM存储区, 一个扇区为256字节。

**Table 8.8.5** 编程地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>IB_OFFSET</b>	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

- 对Flash程序存储区, 一个扇区为1024字节, 该寄存器定义如下:

位编号	位符号	说明
<b>7-0</b>	<b>IB_OFFSET[7:0]</b>	被编程的存储单元低8位地址

- 对类EEPROM存储区, 一个扇区为256字节, 该寄存器定义如下:

位编号	位符号	说明
<b>7-0</b>	<b>IB_OFFSET[7:0]</b>	被编程的存储单元地址

Table 8.8.6 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	IB_DATA[7:0]	编程数据						

Table 8.8.7 SSP操作模式选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
位编号	位符号	说明						
7-0	IB_CON1[7:0]	<b>SSP操作选择</b> 0xE6: 扇区擦除 0x6E: 编程模式						

Table 8.8.8 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
位编号	位符号	说明						
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止						

Table 8.8.9 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
位编号	位符号	说明						
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止						

**Table 8.8.10** SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

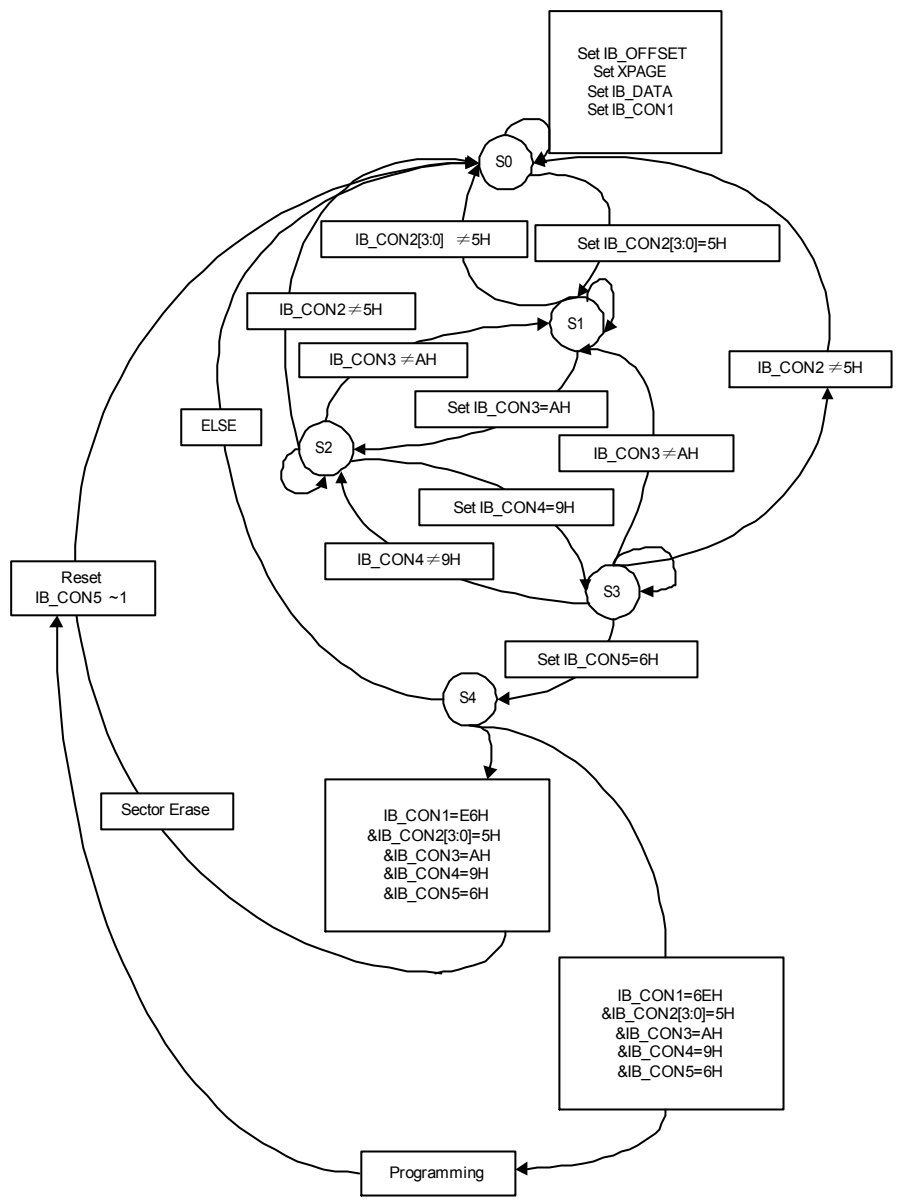
位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H, 否则Flash编程将会终止

**Table 8.8.11** SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H, 否则Flash编程将会终止

8.4.2 Flash控制流程图



### 8.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

#### (1) 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置XPAGE，IB\_OFFSET；
3. 按编程需要，设置IB\_DATA；
4. 按照顺序设置IB\_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；烧写完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0，恢复中断设置。

#### (2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB\_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 如需要继续擦除数据，跳转至第2步；
7. XPAGE寄存器清0，恢复中断设置。

#### (3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”指令。

#### (4) 对于类EEPROM区域

G80F918具有1K的类EEPROM，地址是从0000H - 03FFH。对于类EEPROM的操作类似于Flash的操作，即类似上述(1)~(3)部分的描述。区别在于：

1. 在对类EEPROM进行擦除、写或读之前，应首先将FLASHCON寄存器的最低位FAC位置1。
2. 类EEPROM的扇区为256字节，而不是1024字节

**注意：**当不需对类EEPROM操作时，必须将FAC位清0

### 8.4.4 可读识别码

G80F918每颗芯片在出厂后，都固化一个8位的可读识别码，它的值为0-255的随机值，它是无法擦除的。它可以由程序或编程工具读出。

读识别码时，首先，设FAC位为1，然后给DPTR赋值“0A7FH”，将A清0，再使用“MOVC A, @A+DPTR”来读取。

**注意：**读完识别码后必须将FAC清0，否则会影响用户程式读程式ROM的指令执行。

FLASHCON寄存器的描述如下：

**Table 8.12** 访问控制寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
7-1	-	保留位
0	FAC	访问控制 0: MOVC 指令或者SSP功能访问Main Block区域 1: MOVC 指令或者SSP功能访问类EEPROM区域

## 8.5 系统时钟和振荡器

### 8.5.1 特性

- 支持5种振荡器类型：32.768kHz晶体谐振器，晶体谐振器，陶瓷谐振器，外部时钟和内部16.6M RC振荡器
- 内建16.6MHz RC振荡器
- 内建32.768kHz加速电路
- 内建系统时钟分频器

### 8.5.2 时钟定义

G80F918几个内部时钟定义如下：

**OSCCLK：**从5个可选振荡器类型中（从XTAL输入的32.768kHz晶体谐振器，晶体谐振器，陶瓷谐振器和外部时钟以及内部16.6MHz RC振荡器）选中的那个振荡器的时钟。f<sub>OSC</sub>定义为OSCCLK的频率。t<sub>OSC</sub>定义为OSCCLK的周期。

**WDTCLK：**内部的32kHz看门狗RC振荡器时钟。f<sub>WDT</sub>定义为WDTCLK的频率。t<sub>WDT</sub>定义为WDTCLK的周期。

**SYSCLK：**系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。f<sub>SYS</sub>定义为SYSCLK的频率。t<sub>SYS</sub>定义为SYSCLK的周期。

### 8.5.3 概述

G80F918支持5种振荡器类型：32.768kHz晶体谐振器，晶体谐振器（30kHz-16.6MHz），陶瓷谐振器（30kHz-16.6MHz），外部时钟（30kHz-16.6MHz）和内部RC振荡器（16.6MHz）。振荡器类型的选择由代码选项OP\_OSC决定（详见[代码选项](#)章节）。由振荡器产生的基本时钟脉冲提供系统时钟支持CPU及片上外围设备。

## 8.5.4 寄存器

Table 8.13 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	32K_SPDUP	CLKS1	CLKS0	SCMIF	RCON*	FS*	-	-
读/写	读/写	读/写	读/写	读	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	0	0	0	-	-

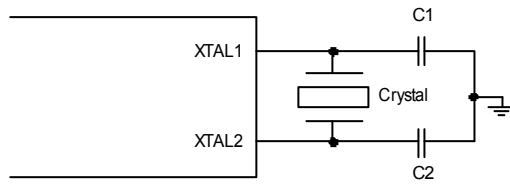
位编号	位符号	说明
7	32K_SPDUP	<p><b>32.768kHz晶体谐振器加速模式控制位</b></p> <p>0: 32.768kHz振荡器常规模式，由软件清0。 1: 32.768kHz振荡器加速模式，由软件或者硬件置1。</p> <p>此位在系统发生任何形式的复位，如上电复位，看门狗复位等时，自动由硬件设置1，用以加速32.768kHz振荡器起振，缩短32.768kHz振荡器的起振时间。</p> <p>如果有需要，本位也可以由软件置1或者清0。比如进入掉电模式（Power-down mode）前，可以将此位置1，掉电模式唤醒后再由软件清0。</p> <p>应该需要注意的是关闭32.768kHz加速模式（此位清0），可以节省系统的耗电。只有代码选项OP_OSC为011时（选择32.768kHz晶体振荡器，详见<b>代码选项</b>章节），此控制位才有意义。</p>
6-5	CLKS[1:0]	<p><b>系统时钟频率分频器</b></p> <p>00: <math>f_{sys} = f_{osc}</math> 01: <math>f_{sys} = f_{osc}/2</math> 10: <math>f_{sys} = f_{osc}/4</math> 11: <math>f_{sys} = f_{osc}/12</math></p> <p>如果选择32.768kHz振荡器为OSCCLK，此控制位无效。</p>
4	SCMIF	<p><b>系统时钟检测</b></p> <p>0: 系统时钟工作正常，硬件清0 1: 系统时钟工作异常，硬件置1</p>
3	RCON	<p><b>内建RC振荡器控制</b></p> <p>0: 关闭内建RC振荡器（默认） 1: 打开内建RC振荡器 仅当OP_OSC为011时有效。</p>
2	FS	<p><b>系统时钟选择控制</b></p> <p>0: 选择32.768kHz晶体谐振器作为系统时钟 1: 选择内建RC振荡器作为系统时钟 仅当OP_OSC为011时有效。</p>

**注意：**

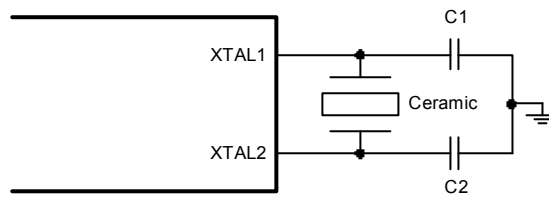
1. RCON和FS位仅当OP\_OSC[2:0]为011时有效；
2. 当选择内建RC振荡器作为系统时钟时（即当RCON = 1和FS = 1），RCON不能由软件清除；
3. 当系统时钟由32.768kHz切换到内建RC振荡器时，操作必须遵循以下顺序：
  - a. 置位RCON，开启内建RC振荡器
  - b. 等待至少2个振荡器周期
  - c. 置位FS，将系统时钟切换到内建RC振荡器。

### 8.5.5 振荡器类型

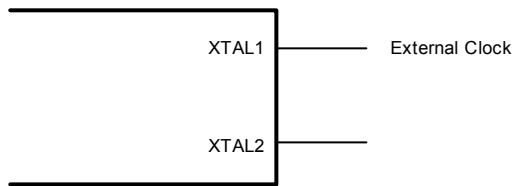
(1) 晶体谐振器: 32.768kHz或400kHz - 16.6MHz



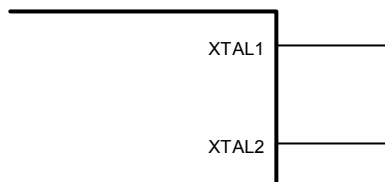
(2) 陶瓷谐振器: 400kHz - 16.6MHz



(3) 外部时钟源: 30kHz - 16.6MHz



(4) 内建RC振荡器: 16.6MHz





**8.5.6 谐振器负载电容选择**

陶瓷谐振器		
频率	C1	C2
455kHz	47-100pF	47-100pF
3.58MHz	-	-
4MHz	-	-

晶体谐振器		
频率	C1	C2
32.768kHz	5-12.5pF	5-12.5pF
8MHz	8-15pF	8-15pF
16MHz	8-15pF	8-15pF

∴ 已经内建有负载电容

**注意:**

(1) **表中负载电容为设计参考数据!**

(2) 以上电容值可通过谐振器基本的起振和运行测试，**并非最优值。**

(3) 请注意印制板上的杂散电容，用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前，用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得推荐的谐振器生产厂。

### 8.6 系统时钟监控 (SCM)

为了增强系统的可靠性，G80F918含有一个系统时钟监控 (SCM) 模块。如果系统时钟出现故障（例如：外部振荡器停振等），内建SCM模块会将OSCCLK自动切换到内部WDT时钟 (WDTCLK)，同时系统时钟监控标志位 (SCMIF) 被置1。当EA和ESCM位均被置1时，SCM模块将会产生中断。如果外部振荡器恢复工作，SCM将会切换OSCCLK到外部振荡器，然后SCMIF位自动清0。

**注意：**

SCMIF为只读寄存器，只能由硬件清0或者置1。

如果SCMIF清0，SCM将系统时钟自动切换到系统时钟出故障前的状态。

如果代码选项选择内部RC振荡器（详见代码选项章节）作为OSCCLK，则系统时钟监控功能不可用。

**Table 8.14** 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	32K_SPDUF	CLKS1	CLKS0	SCMIF	RCON*	FS*	-	-
读/写	读/写	读/写	读/写	只读	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	0	0	0	-	-

位编号	位符号	说明
4	SCMIF	<b>系统时钟监控标志位</b> 0: 表示系统时钟正常运行 1: 表示系统时钟故障

## 8.7 I/O 端口

### 8.7.1 特性

- 40个双向I/O 端口
- 4种可选IO 模式
- I/O 端口可与其它功能共享

G80F918提供40个可编程双向I/O端口。所有I/O可以通过PxMy寄存器设置成以下4种模式中的一种：准双向模式（传统8051模式）、推挽输出模式、开漏输出模式和仅输入模式。

用户可以通过代码选项设置所有I/O复位后默认为准双向模式或者默认为仅输入模式。

为了提高抗干扰能力，每个输入引脚都带有一个施密特触发器。即使处于掉电状态，施密特触发器也不会关闭。

G80F918的I/O引脚能与其它功能选择复用。当所有功能都允许时，在CPU中存在优先级以避免功能冲突。（具体请参考**端口共享**章节）。注意当I/O工作于其它功能时，即使改写PxMy寄存器也不会改变I/O的模式，也不会改变当前PxMy寄存器中的值。只有当其它功能关闭时，才允许通过改写相应的寄存器来改变I/O的模式。

### 8.7.2 寄存器

**Table 8.15** 端口控制寄存器

E1H-E5H, E9H-EDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>P0M0 (E9H)</b>	P0M07	P0M06	P0M05	P0M04	P0M03	P0M02	P0M01	P0M00
<b>P0M1 (E1H)</b>	P0M17	P0M16	P0M15	P0M14	P0M13	P0M12	P0M11	P0M10
<b>P1M0 (EAH)</b>	P1M07	P1M06	P1M05	P1M04	P1M03	P1M02	P1M01	P1M00
<b>P1M1 (E2H)</b>	P1M17	P1M16	P1M15	P1M14	P1M13	P1M12	P1M11	P1M10
<b>P2M0 (EBH)</b>	P2M07	P2M06	P2M05	P2M04	P2M03	P2M02	P2M01	P2M00
<b>P2M1 (E3H)</b>	P2M17	P2M16	P2M15	P2M14	P2M13	P2M12	P2M11	P2M10
<b>P3M0 (ECH)</b>	P3M07	P3M06	P3M05	P3M04	P3M03	P3M02	P3M01	P3M00
<b>P3M1 (E4H)</b>	P3M17	P3M16	P3M15	P3M14	P3M13	P3M12	P3M11	P3M10
<b>P4M0 (EDH)</b>	P4M07	P4M06	P4M05	P4M04	P4M03	P4M02	P4M01	P4M00
<b>P4M1 (E5H)</b>	P4M17	P4M16	P4M15	P4M14	P4M13	P4M12	P4M11	P4M10
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	*	*	*	*	*	*	*	*

\*: 复位值根据不同的代码选项有不同。可通过代码选项设置复位后为准双向模式或者仅输入模式（高阻态）

#### 端口模式设置说明

PxM0n	PxM1n	说明
0	0	准双向模式
0	1	推挽输出模式
1	0	仅输入模式（高阻态）
1	1	开漏输出模式

(x = 0, 1, 2, 3 or 4; n = 7, 6, 5, 4, 3, 2, 1 or 0)

**Table 8.16** 端口数据寄存器

80H,90H,A0H,B0H,C0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>P0 (80H)</b>	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
<b>P1 (90H)</b>	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
<b>P2 (A0H)</b>	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
<b>P3 (B0H)</b>	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
<b>P4 (C0H)</b>	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN) *</b>	*	*	*	*	*	*	*	*

\*: 复位值由代码选项决定。若选择上电后为准双向结构，则复位值为0FFH；若为仅输入结构，则复位值为00H。

位编号	位符号	说明
7-0	<b>Px.y</b> x = 0-4, y = 0-7	端口数据寄存器

**注意:** 端口可以配置为N-沟道的开漏I/O，但是此时端口电压不得超过 $V_{DD} + 0.3V$ 。

### 8.7.3 端口结构

#### 准双向模式 (Quasi-Bi)

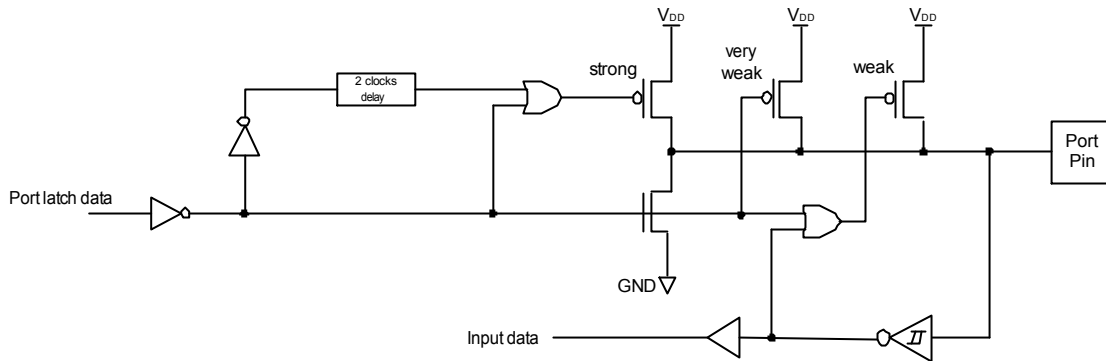
准双向口有3个上拉MOS管适应不同的需要，分别称为“弱 (Weak) 上拉”、“极弱 (Very weak) 上拉”和“强 (Strong) 上拉”。

在3个上拉MOS管中，有1个上拉MOS管称为“弱上拉”，当口线寄存器为1且引脚本身也为1时打开。此上拉提供基本驱动电流使准双向口输出为1。如果一个引脚输出为1而由外部装置下拉到低时，弱上拉关闭而“极弱上拉”维持开状态，为了把这个引脚强拉为低，外部装置必须有足够的灌电流能力使引脚上的电压降到门槛电压以下。

第2个上拉MOS管，称为“极弱上拉”，当口线寄存器为1时打开。当引脚悬空时，这个极弱的上拉源产生很弱的上拉电流将引脚上拉为高电平。

第3个上拉MOS管称为“强上拉”。当口线寄存器由0到1跳变时，这个上拉用来加快准双向口由逻辑0到逻辑1转换。当发生这种情况时，强上拉打开约2个机器周期以使引脚能够迅速地上拉到高电平。

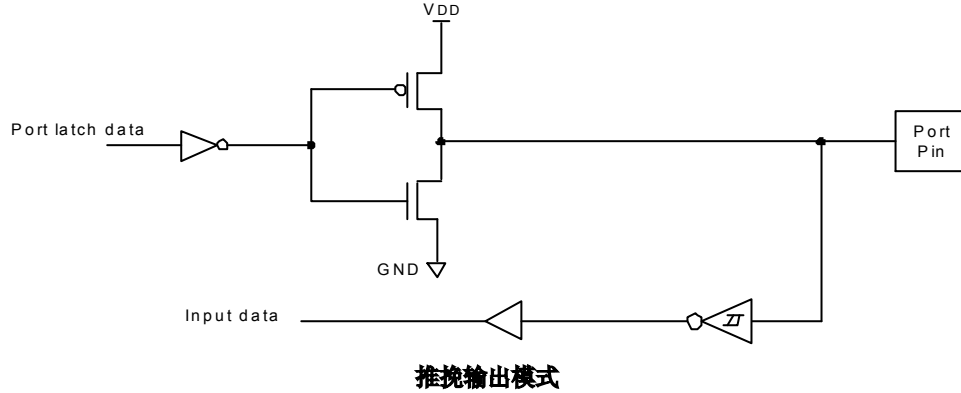
准双向模式的端口结构示意图如下所示。



**准双向模式**

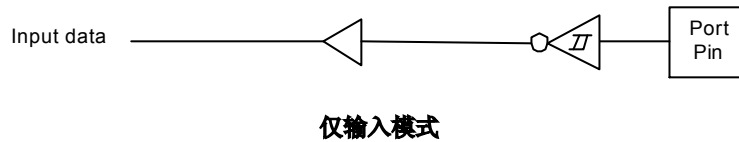
### 推挽输出模式 (Push-Pull)

推挽输出配置的下拉结构与开漏输出以及准双向口的下拉结构相同，但当锁存器为1时提供持续的强上拉。  
推挽输出模式的端口结构示意图如下所示。



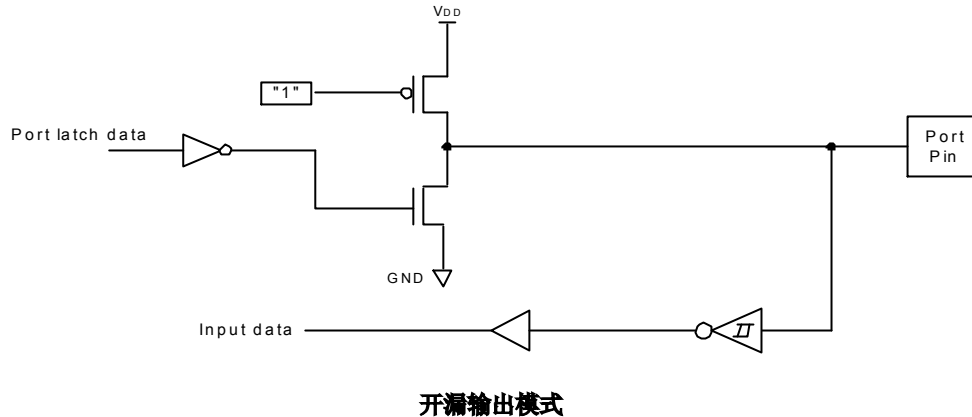
### 仅输入模式 (Input-Only)

此种模式仅有输入，没有输出能力。  
仅输入模式的端口结构示意图如下所示。



### 开漏输出模式 (Open-Drain)

此种模式没有输出高的能力。如果需要输出高，用户必须外接上拉电阻。注意此时外加引脚电压不得超过 $V_{DD} + 0.3V$ 。  
开漏输出模式的端口结构示意图如下所示。



### 8.7.4 端口共享

40个双向I/O端口也能共享作为第二或第三种特殊功能。共享优先级按照外部最高内部最低的规则：

在引脚配置中引脚最外部标注功能享有最高优先级，而最内部标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有当较高优先级功能由软件关闭后，相应的引脚才能用作较低优先级功能。

如果第二功能允许，对端口的读写都是针对端口寄存器的操作。

40个双向I/O端口可以提供一些特殊功能：

#### P0口：

- AN0 - AN7 (P0.0 - P0.7) : ADC 模拟输入通道
- Vref (P0.0) : ADC 外部参考电压

**Table 8.17** PORT0共享功能列表

引脚编号			优先级	功能	允许位
TQFP48	QFP44	LQFP44			
40	37	37	1	Vref	ADCON寄存器的REFC位置1
			2	AN0	ADCH寄存器中ADCH.0位置1和ADCON寄存器中SCH [2:0] = 000
			3	P0.0	ADCON寄存器的REFC位清0和ADCH寄存器中ADCH.0位清0
39-33	36 - 30	36 - 30	1	AN1 - 7	ADCH寄存器中ADCH.1 - 7的相应位置1和ADCON寄存器中SCH [2:0] = 001 - 111
			2	P0.1 - 0.7	ADCH寄存器中ADCH.1 - 7相应位清0

#### P1口：

- T2 (P1.0) : 定时器2外部输入
- T2EX (P1.1) : 定时器2捕捉功能外部输入
- RXD1 (P1.2) : EUART1输入
- TXD1 (P1.3) : EUART1输出
- $\overline{SS}$  (P1.4) : SPI 从机选择
- MOSI (P1.5) : SPI 的MOSI 引脚
- MISO (P1.6) : SPI 的MISO 引脚
- SCK (P1.7) : SPI 时钟
- CMP0P (P1.2) : 模拟比较器0正端输入
- CMP0N (P1.3) : 模拟比较器0负端输入
- CMP0O (P1.4) : 模拟比较器0输出

Table 8.18 PORT1共享功能列表

引脚编号			优先级	功能	允许位
TQFP 48	QFP44	LQFP44			
43	40	40	1	T2	T2CON寄存器中TR2位置1和T2MOD寄存器中 $\overline{C/T2}$ 位置1
			2	P1.0	T2CON寄存器中TR2位清0或T2MOD寄存器中 $\overline{C/T2}$ 位清0
44	41	41	1	T2EX	T2CON寄存器中TR2位置1和T2MOD寄存器中 $\overline{C/T2}$ 位置1和EXEN2位置1
			2	P1.1	T2CON寄存器中TR2位清0或T2MOD寄存器中 $\overline{C/T2}$ 位清0和EXEN2位清0
45	42	42	1	CMP0P	CMP0CON中的CMPEN位置1
			2	RXD1	SCON1寄存器中REN1位置1
			3	P1.2	CMP0CON中的CMPEN位清0和SCON1寄存器中REN1位清0
46	43	43	1	CMP0N	CMP0CON中的CMPEN位置1
			2	TXD1	当写SBUF1寄存器时
			3	P1.3	CMP0CON中的CMPEN位清0和没有写SBUF1寄存器时
47	44	44	1	CMP0O	CMP0CON中的CMPEN位置1和CMPOC位置1
			2	$\overline{SS}$	SPSTA寄存器中SPEN位置1 (当处于从模式且SPEN、CPHA和SSDIS位都置位时内部上拉自动打开)
			3	P1.4	CMP0CON中的CMPEN位清0或CMPOC位清0,同时SPSTA寄存器中SPEN位清0
1	1	1	1	MOSI	当处于从机模式时, SPSTA寄存器中SPEN位置1 (当处于从模式且SPEN、CPHA和SSDIS位都置位时内部上拉自动打开)
			2	P1.5	SPSTA寄存器中SPEN位清0
2	2	2	1	MISO	SPSTA寄存器中SPEN位置1 (当处于主模式SPEN时内部上拉自动打开)
			2	P1.6	SPSTA寄存器中SPEN位清0
3	3	3	1	SCK	SPSTA寄存器中SPEN位置1 (当处于从模式且SPEN、CPHA和SSDIS位都置位时内部上拉自动打开)
			2	P1.7	SPSTA寄存器中SPEN位清0

**P2口:**

- INT40 - INT47 (P2.0 - P2.7) : 外部中断4输入引脚
- PWM1/2 (P2.6/P2.7) : PWM1/2输出

**Table 8.19** PORT2共享功能列表

引脚编号			优先级	功能	允许位
TQFP 48	QFP44	LQFP44			
21-26	18 - 23	18 - 23	1	INT40-45	IEN1中EX4位置1以及IENC中EXS40 - 45相应位置1
			2	P2.0-2.5	IEN1中EX4位清0或IENC中EXS40 - 45相应位清0
27-28	24 - 25	24 - 25	1	PWM1/2	PWM1/2CON中EPWM位置1和PWMSS位置1
			2	INT46-47	IEN1中EX4位置1以及IENC中EXS46 - 47相应位置1
			3	P2.6-2.7	PWM1/2CON中EPWM位清0或PWMSS位清0, 同时IEN1中EX4位清0或IENC中EXS46 - 47相应位清0

**P3口:**

- RXD0 (P3.0) : EUART0输入
- TXD0 (P3.1) : EUART0输出
- INT0 (P3.2) : 外部中断0
- INT1 (P3.3) : 外部中断1
- T0 (P3.4) : 定时器0外部输入
- T1 (P3.5) : 定时器1外部输入
- CMP1P (P3.6) : 模拟比较器1正端输入
- CMP1N (P3.7) : 模拟比较器1负端输入
- CMP1O (P3.5) : 模拟比较器1输出

**Table 8.20** PORT3共享功能列表

引脚编号			优先级	功能	允许位
TQFP 48	QFP44	LQFP44			
5	5	5	1	RXD0	SCON0寄存器中REN0位置1
			2	P3.0	SCON0寄存器中REN0位清0
7	7	7	1	TXD0	当写SBUF0寄存器时
			2	P3.1	当没有写SBUF0寄存器时
8	8	8	1	INT0	IEN0寄存器中EX0位置1
			2	P3.2	IEN0寄存器中EX0位清0
9	9	9	1	INT1	IEN0寄存器中EX1位置1
			2	P3.3	IEN0寄存器中EX1位清
10	10	10	1	T0	TCON寄存器中TR0位置1和TMOD寄存器中C/T0位置1
			2	P3.4	TCON寄存器中TR0位清0或TMOD寄存器中C/T0位清0
11	11	11	1	CMP1O	CMP1CON中的CMPEN位置1和CMPOC位置1
			2	T1	TCON寄存器中TR1位置1和TMOD寄存器中C/T1位置1
			3	P3.5	CMP1CON中的CMPEN位清0或CMPOC位清0, 同时TCON寄存器中TR1位清0或TMOD寄存器中C/T1位清0
12	12	12	1	CMP1P	CMP1CON中的CMPEN位置1
			2	P3.6	CMP1CON中的CMPEN位清0
13	13	13	1	CMP1N	CMP1CON中的CMPEN位置1
			2	P3.7	CMP1CON中的CMPEN位清0



**P4口:**

- XTAL2 (P4.4) : 振荡器输出
- XTAL1 (P4.5) : 振荡器输入
- PWM0 (P4.6) : PWM0输出
- VLDP (P4.7) : LPD检测电压输入

**Table 8.21** PORT4共享功能列表

引脚编号			优先级	功能	允许位
TQFP 48	QFP44	LQFP44			
15	14	14	1	XTAL2	代码选项。当代码选项为外部时钟时或内建RC振荡器时，P4.4为I/O
			2	P4.4	代码选项。
17	15	15	1	XTAL1	代码选项。当代码选项设置为内建RC振荡器时，P4.5为IO
			2	P4.5	代码选项。
29	26	26	1	PWM0	PWM0CON寄存器中EPWM位置1和PWMSS位置1
			2	P4.6	PWM0CON寄存器中EPWM位清0或PWMSS位清0
30	27	27	1	VLDP	LPDCON寄存器中ELPD位置1和LPDV位置1
			2	P4.7	LPDCON寄存器中ELPD位清0或LPDV位清0
20	17	17	1	P4.0	默认
31	28	28	1	P4.1	默认
42	39	39	1	P4.2	默认
6	6	6	1	P4.3	默认

## 8.8 定时器

### 8.8.1 特性

- G80F918有3个定时器（定时器0，1，2），兼容标准的8052
- 定时器0兼容标准的8051
- 定时器1兼容标准的8051
- 定时器2兼容标准的8052，且有递增递减计数和可编程输出功能
- 定时器0/1增加了选择32.768kHz作为时钟源的功能选项

### 8.8.2 定时器0和定时器1

每个定时器的两个数据寄存器（THx & TLx（x = 0, 1））可作为一个16位寄存器来访问。它们由寄存器TCON和TMOD控制。IEN0寄存器的ET0和ET1位置1能允许定时器0和定时器1中断。（详见**中断**章节）。

#### 定时器x的方式（x = 0, 1）

通过计数器/定时器方式寄存器（TMOD）的方式选择位Mx1-Mx0，选择定时器工作方式。

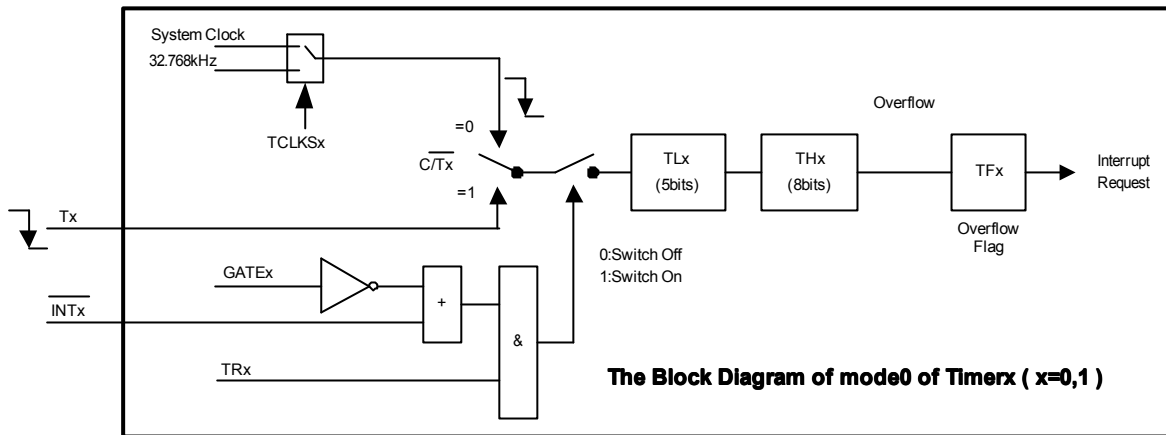
#### 方式0：13位计数器/定时器

在方式0中，定时器x为13位计数器/定时器。THx寄存器存放13位计数器/定时器的高8位，TLx存放低5位（TLx.4-TLx.0）。TLx的高三位（TLx.7-TLx.5）是不确定的，在读取时应该被忽略。当13位定时器寄存器递增，溢出时，系统置起定时器溢出标志TFx。如果定时器x中断被允许，将会产生一个中断。C/Tx位选择计数器/定时器的时钟源。

如果C/Tx = 1，定时器x输入引脚（Tx）的电平从高到低跳变，使定时器x数据寄存器加1。如果C/Tx = 0，选择系统时钟为定时器x的时钟源。

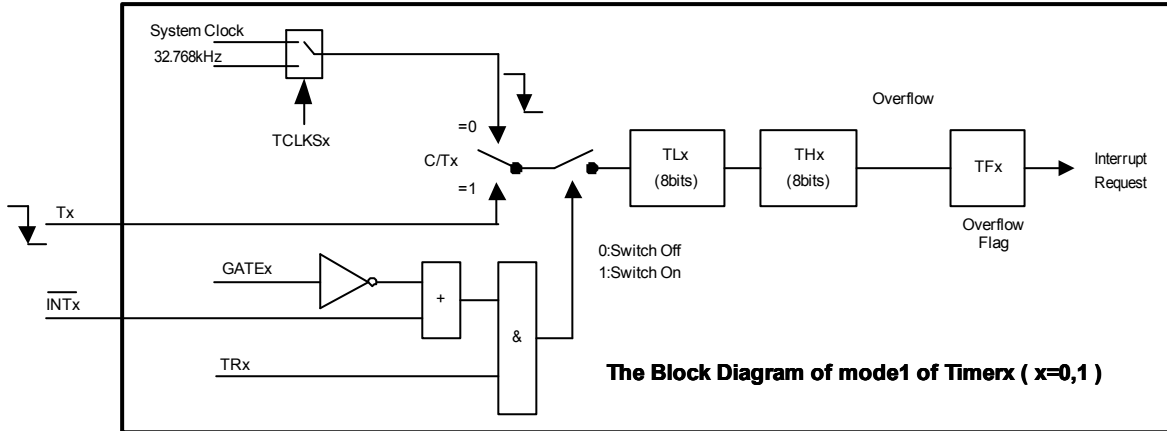
当GATEx = 0或GATEx = 1且输入信号INTx有效时，TRx置1打开定时器。GATEx置1允许定时器由外部输入信号INTx控制，便于测量INTx的正脉冲宽度。TRx位置1不强行复位定时器，这意味着如果TRx置1，定时器寄存器将从上次TRx清0时的值开始计数。所以在允许定时器之前，应该设定定时器寄存器的初始值。

当作为定时器应用时，可配置寄存器TCON1中的TCLKSx（x = 0, 1）位选择系统时钟或32.768kHz作为定时器x（x = 0, 1）的时钟源。TCLKSx（x = 0, 1）位仅在代码选项选择了32.768kHz晶体谐振器时才有效。



**方式1: 16位计数器/定时器**

除了使用16位定时器/计数器之外，方式1的运行与方式0一致。打开和配置计数器/定时器也如同方式0。

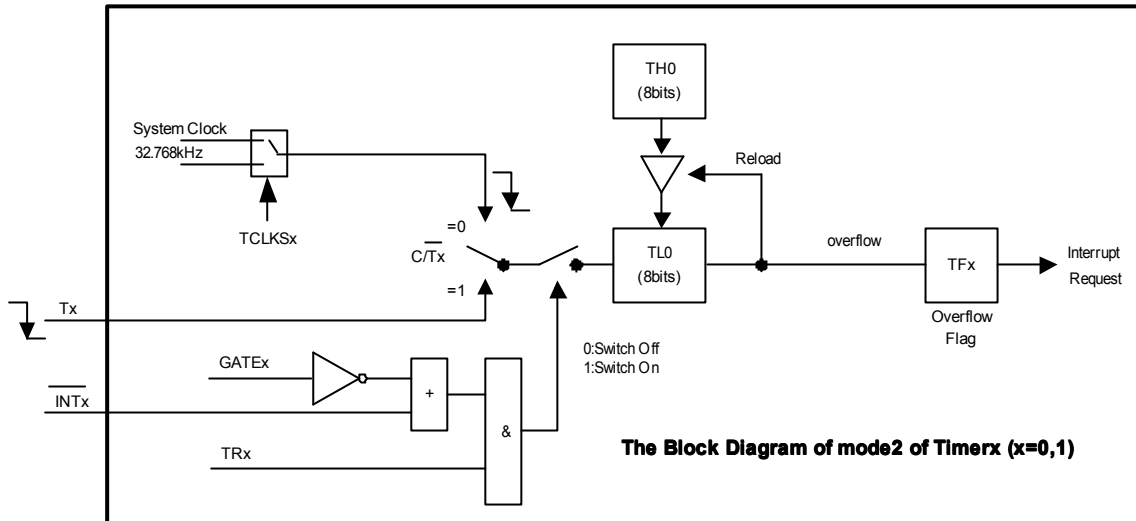


**方式2: 8位自动重载计数器/定时器**

方式2中，定时器x是8位自动重载计数器/定时器。TLx存放计数值，THx存放重载值。当在TLx中的计数器溢出至0x00时，置起定时器溢出标志TFx，寄存器THx的值被重载入寄存器TLx中。如果定时器中断使能，当TFx置1时将产生一个中断。而在THx中的重载值不会改变。在允许定时器正确计数开始之前，TLx必须初始化为所需的值。

除了自动重载功能外，方式2中的计数器/定时器的使能和配置与方式1和0是一致的。

当作为定时器应用时，可配置寄存器TCON1中的TCLKSx (x = 0, 1) 位选择系统时钟或32.768kHz作为定时器x (x = 0, 1) 的时钟源。TCLKSx (x = 0, 1) 位仅在代码选项选择了32.768kHz晶体谐振器时才有效。



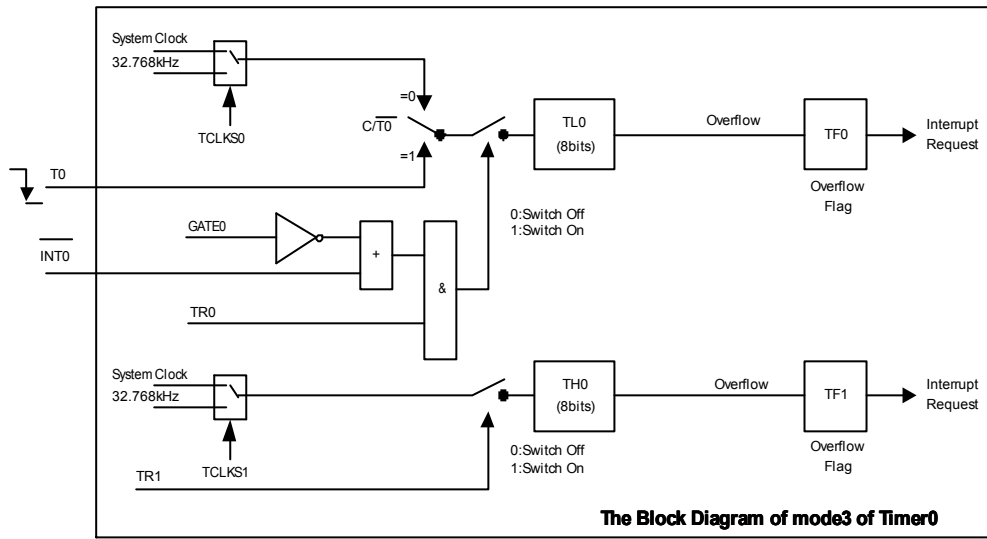
**方式3：两个8位计数器/定时器（只限于定时器0）**

在方式3中，定时器0用作两个独立的8位计数器/定时器，分别由TL0和TH0控制。TL0使用定时器0的控制（在TCON中）和状态（在TMOD中）位：TR0，C/T0，GATE0和TF0。TL0能用系统时钟或32.768kHz或外部输入信号作为时钟源。

TH0只能用作定时器功能，时钟源来自系统时钟。TH0由定时器1的控制位TR1控制使能，溢出时定时器1溢出标志TF1置1，控制定时器1中断。

定时器0工作在方式3时，定时器1可以工作在方式0、1或2，但是不能置1 TF1标志和产生中断，可以用来产生串口的波特率。TH1和TL1只能用作定时器功能，时钟源来自系统时钟，GATE1位无效。T1输入脚的上拉电阻也无效。定时器1由方式控制使能与否，因为TR1被定时器0占用。定时器1在方式0、1或2时使能，在方式3时被关闭。

当作为定时器应用时，可配置寄存器TCON1中的TCLKS0位选择系统时钟或32.768kHz作为定时器0的时钟源。TCLKS0位仅在代码选项选择了32.768kHz晶体谐振器时才有效。



**寄存器**

**Table 8.22** 定时器/计数器x控制寄存器 (x = 0, 1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 5	TFx x = 0, 1	<b>定时器x溢出标志位</b> 0: 定时器x无溢出，可由软件清0 1: 定时器x溢出，由硬件置1；若由软件置1将会引起定时器中断
6, 4	TRx x = 0, 1	<b>定时器x启动，停止控制位</b> 0: 停止定时器x 1: 启动定时器x
3, 1	IEx x = 0, 1	<b>外部中断x请求标志位</b>
2, 0	ITx x = 0, 1	<b>外部中断x触发方式选择位</b>

**Table 8.23** 定时器/计数器x方式寄存器 (x = 0, 1)

89H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TMOD</b>	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7, 3</b>	<b>GATE<sub>x</sub> x = 0, 1</b>	<b>定时器x门控位</b> 0: TR <sub>x</sub> 置1, 定时器x即被允许 1: 只有INT <sub>x</sub> 在高电平期间TR <sub>x</sub> 置1, 定时器x才被允许
<b>6, 2</b>	<b>C/T<sub>x</sub> x = 0, 1</b>	<b>定时器/计数器方式选择位</b> 0: 定时器方式, T0或T1引脚用作I/O 端口 1: 计数器方式
<b>5-4 1-0</b>	<b>M<sub>x</sub>[1:0] x = 0, 1</b>	<b>定时器x定时器方式选择位</b> 00: 方式0, 13位向上计数计数器/定时器, 忽略TL <sub>x</sub> 的第7-5位 01: 方式1, 16位向上计数计数器/定时器 10: 方式2, 8位自动重载向上计数计数器/定时器 11: 方式3 (只用于定时器0), 两个8位向上计数定时器

**Table 8.24** 定时器/计数器x数据寄存器 (x = 0, 1)

8AH-8DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TL0 (8AH)</b>	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
<b>TH0 (8CH)</b>	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
<b>TL1 (8BH)</b>	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
<b>TH1 (8DH)</b>	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>TL<sub>x</sub>.y, TH<sub>x</sub>.y x=0-1, y=0-7</b>	<b>定时器x低及高字节计数器</b>

**Table 8.25** 定时器/计数器x控制寄存器 (x = 0, 1)

CEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TCOM1</b>	-	TCLKS1	TCLKS0	-	-	-	-	-
<b>读/写</b>	-	读/写	读/写	-	-	-	-	-
<b>复位值 (POR/WDT/LVR/PIN)</b>	-	0	0	-	-	-	-	-

位编号	位符号	说明
<b>6-5</b>	<b>TCLKS<sub>x</sub> x = 0, 1</b>	<b>定时器x时钟源控制位</b> 0: 系统时钟作为定时器x的时钟源 1: 选择32.768kHz作为定时器x的时钟源

**8.8.3 定时器2**

两个数据寄存器（TH2和TL2）串联后可作为一个16位寄存器来访问，由寄存器TCON2和TMOD2控制。设置IEN0寄存器中的ET2位能允许定时器2中断。（详见**中断**章节）

定时器2的工作模式与定时器0和定时器1相似。C/T2选择系统时钟（定时器）或外部引脚T2（计数器）作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

**定时器2方式**

定时器2有4种工作方式：捕获/重载，带递增或递减计数器的自动重载方式，波特率发生器和可编程时钟输出。RCLK, TCLK和CP/RL2的组合能选择这些方式。

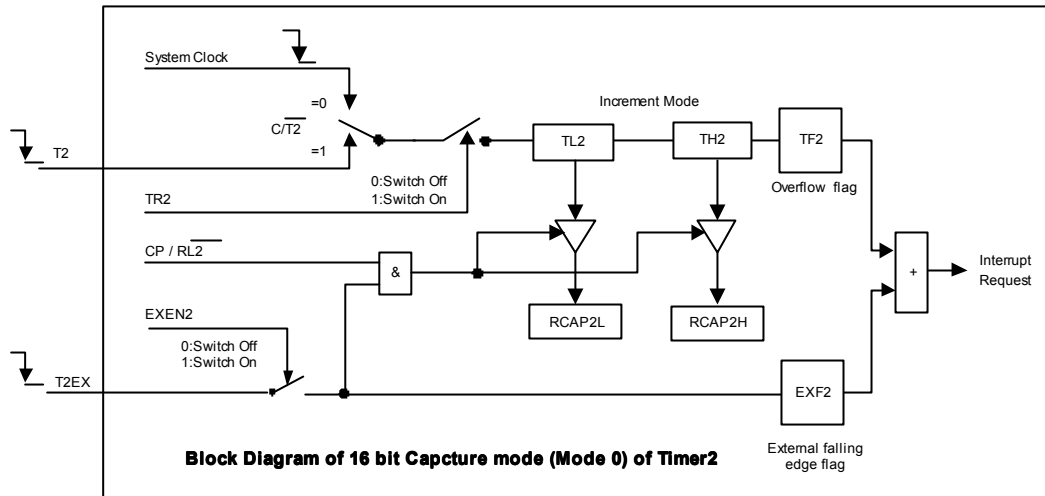
**定时器2方式选择**

C/T2	T2OE	DCEN	TR2	CP/RL2	RCLK	TCLK	方式	
X	0	X	1	1	0	0	0	16位捕获
X	0	0	1	0	0	0	1	16位自动重载定时器
X	0	1	1	0	0	0		
X	0	X	1	X	1	X	2	波特率发生器
					X	1		
0	1	X	1	X	0	0	3	只用于可编程时钟
					1	X	3	带波特率发生器的可编程时钟输出
					X	1		
X	X	X	0	X	X	X	X	定时器2停止，T2EX通路仍旧允许

**方式0: 16位捕获**

在捕获方式中，T2CON的EXEN2位有两个选项。

如果EXEN2 = 0，定时器2作为16位定时器或计数器，如果IET2被允许的话，定时器2能设置TF2溢出产生一个中断。如果EXEN2 = 1，定时器2执行相同操作，但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中，此外，在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果IET2被允许，EXF2位也像TF2一样也产生一个中断。



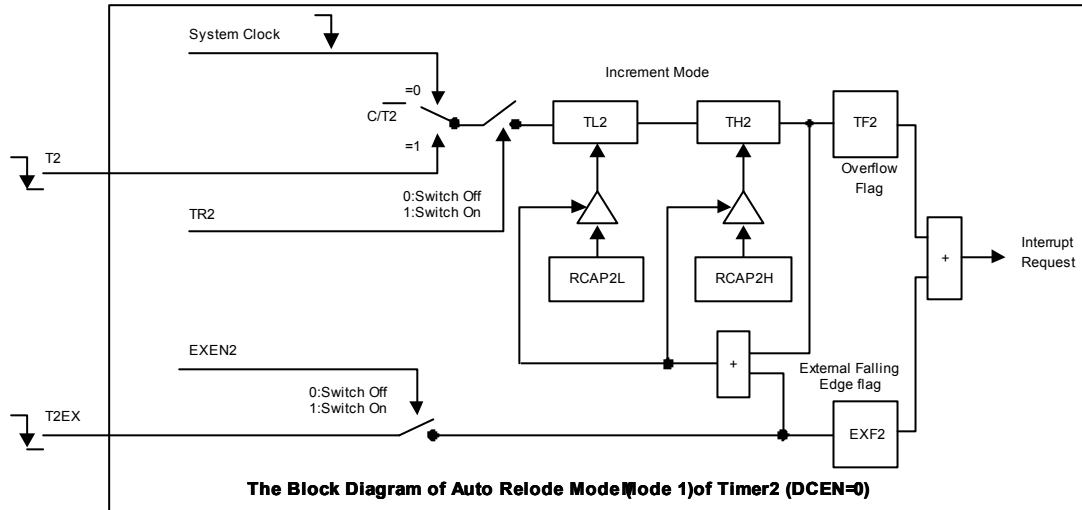
**方式1: 16位自动重载定时器**

在16位自动重载方式下, 定时器2可以被选为递增计数或递减计数。这个功能通过 T2MOD 中的 DCEN 位 (递减计数允许) 选择。系统复位后, DCEN 位复位值为 0, 定时器 2 默认递增计数。当设置 DCEN 时, 定时器 2 递增计数或递减计数取决于 T2EX 引脚上的电平。

当 DCEN = 0, 通过在 T2CON 中的 EXEN2 位选择两个选项。

如果 EXEN2 = 0, 定时器 2 递增到 0FFFFH, 在溢出后置起 TF2 位, 同时定时器自动将用户软件写好的寄存器 RCAP2H 和 RCAP2L 的 16 位值装入 TH2 和 TL2 寄存器。

如果 EXEN2 = 1, 溢出或在外部输入 T2EX 上的下降沿都能触发一个 16 位重载, 置起 EXF2 位。如果 IET2 被使能, TF2 和 EXF2 位都能产生一个中断。

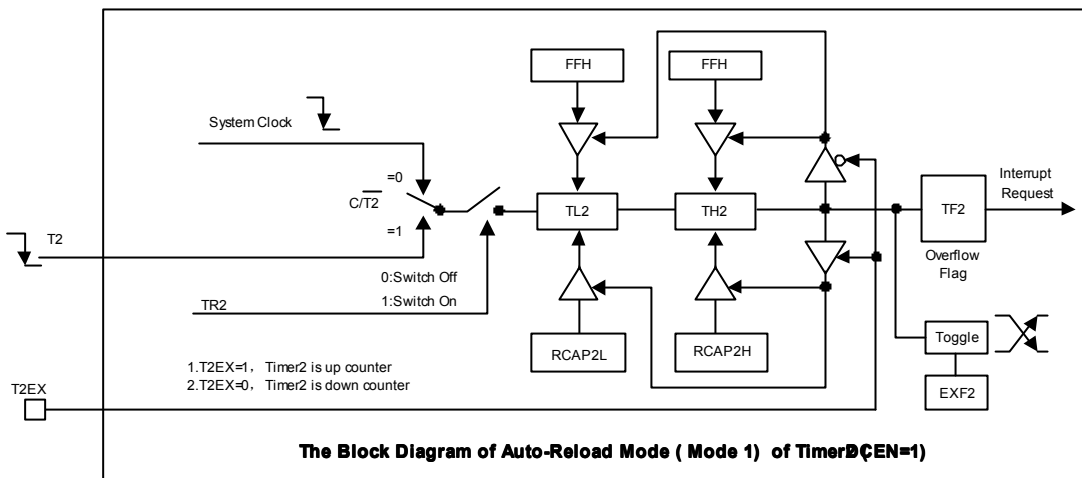


设置 DCEN 位允许定时器 2 递增计数或递减计数。当 DCEN = 1 时, T2EX 引脚控制计数的方向, 而 EXEN2 控制无效。

T2EX 置 1 可使定时器 2 递增计数。定时器向 0FFFFH 溢出, 然后设置 TF2 位。溢出也能分别引起 RCAP2H 和 RCAP2L 上的 16 位值重载入定时器寄存器。

T2EX 清 0 可使定时器 2 递减计数。当 TH2 和 TL2 的值等于 RCAP2H 和 RCAP2L 的值时, 定时器溢出。置起 TF2 位, 同时 0FFFFH 重载入定时器寄存器。

无论定时器 2 溢出, EXF2 位都被用作结果的第 17 位。在此工作模式下, EXF2 不作为中断标志。



**方式2: 波特率发生器**

通过设置T2CON寄存器中的TCLK和/或RCLK选择定时器2作为波特率发生器。接收器和发送器的波特率可以不同，如果定时器2作为接收器或发送器则定时器1相应的作为另一种的波特率发生器。

设置RCLK和/或TCLK使定时器2进入波特率发生器方式，该方式与自动重载方式相似。

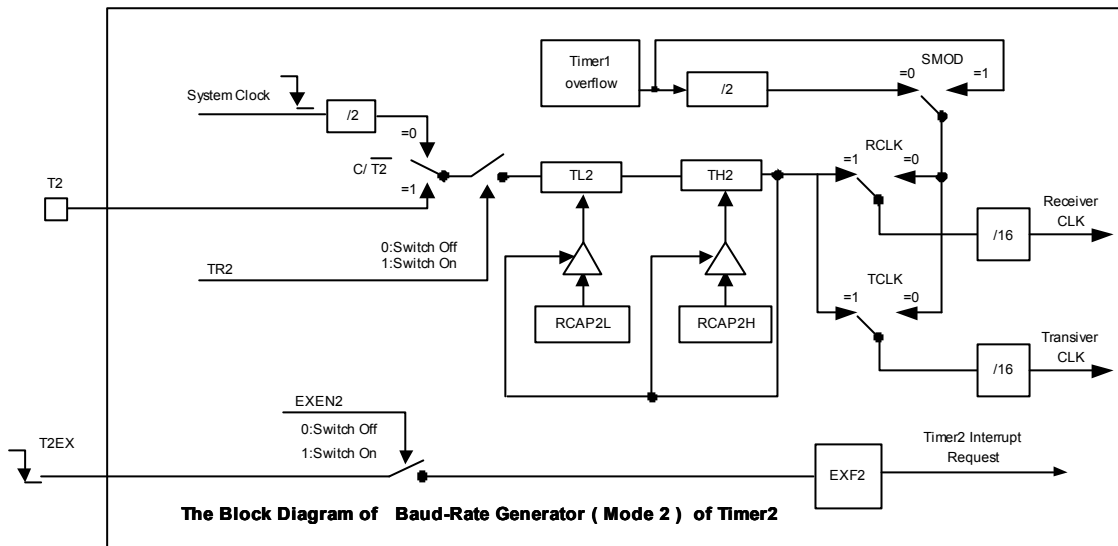
定时器2的溢出会使RCAP2H和RCAP2L寄存器中的值重载入定时器2计数器，但不会产生中断。

如果EXEN2被置1，在T2EX脚上的下降沿会置起EXF2，但不会引起重载。因此当定时器2作为波特率发生器时，T2EX可作为一个额外的外部中断。

在EUSART0方式1和3中的波特率由定时器2的溢出率根据下列方程式决定。

$$\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{\text{System Clock}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} ; C/\overline{\text{T2}} = 0$$

$$\text{BaudRate} = \frac{1}{16} \times \frac{\text{T2 frequency}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]} ; C/\overline{\text{T2}} = 1$$



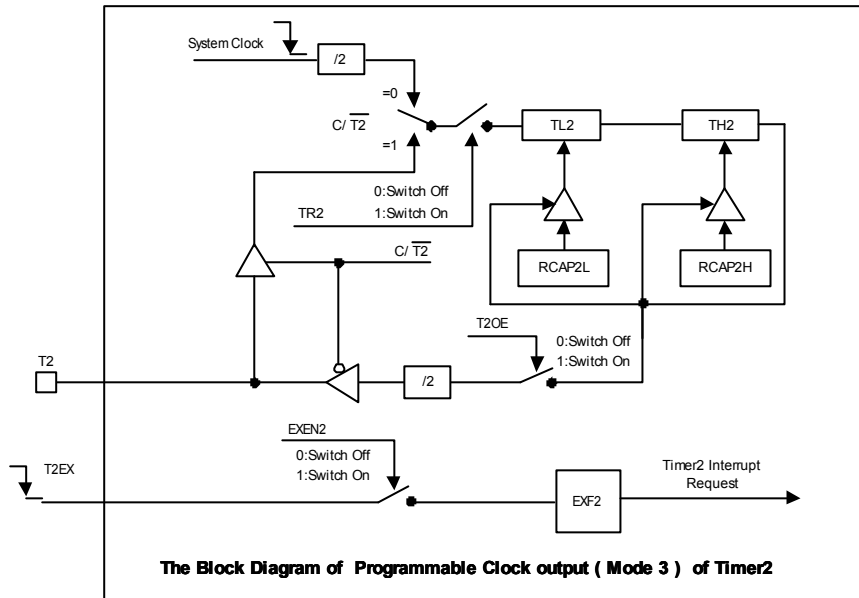


**方式3: 可编程时钟输出**

T2引脚可以编程输出50%的占空比时钟周期。清C/T2位和置T2OE位,使定时器2作为时钟发生器。TR2位启动和中止定时器。在这种方式中, T2输出占空比为50%的时钟。

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2} \times \frac{\text{System Clock}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$$

定时器2溢出不产生中断, 所以定时器2可以同时以相同频率用作波特率发生器和时钟输出。

**注意:**

- (1) TF2和EXF2都能引起定时器2的中断请求, 两者有相同的向量地址。
- (2) 当事件发生时或其它任何时间都能由软件设置TF2和EXF2为1, 只有软件以及硬件复位才能使之清0。
- (3) 当EA=1且ET2=1时, 设置TF2或EXF2为1能引起定时器2中断。
- (4) 当定时器2作为波特率发生器时, 读取或写入TH2/TL2, 写入RCAP2H/RCAP2L会影响波特率的准确性, 因此也会引起通信出错。

## 寄存器

Table 8.26 定时器2控制寄存器

C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TF2	<b>定时器2溢出标志位</b> 0: 无溢出 (必须由软件清0) 1: 溢出 (如果RCLK = 0和TCLK = 0, 由硬件设1)
6	EXF2	<b>T2EX引脚外部事件输入 (下降沿) 被检测到的标志位</b> 0: 无外部事件输入 (必须由软件清0) 1: 检测到外部输入 (如果EXEN2 = 1, 由硬件设1)
5	RCLK	<b>EUART0接收时钟控制位</b> 0: 定时器1产生接收波特率 1: 定时器2产生接收波特率
4	TCLK	<b>EUART0发送时钟控制位</b> 0: 定时器1产生发送波特率 1: 定时器2产生发送波特率
3	EXEN2	<b>T2EX引脚上的外部事件输入 (下降沿) 用作重载/捕获触发器允许/禁止控制位</b> 0: 忽略T2EX引脚上的事件 1: 当定时器2不做为EUART0时钟 (T2EX始终包括上拉电阻) 时, 检测到T2EX引脚上一个下降沿, 产生一个捕获或重载
2	TR2	<b>定时器2开始/停止控制位</b> 0: 停止定时器2 1: 开始定时器2
1	C/T2	<b>定时器2定时器/计数器方式选定位</b> 0: 定时器方式, T2引脚用作I/O端口 1: 计数器方式, 内部上拉电阻被打开
0	CP/RL2	<b>捕获/重载方式选定位</b> 0: 16位带重载功能的定时器/计数器 1: 16位带捕获功能的定时器/计数器

Table 8.27 定时器2方式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	-	-	-	-	-	-	T2OE	DCEN
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1	T2OE	<b>定时器2输出允许位</b> 0: 设置Px.x/T2作为时钟输入或I/O端口 1: 设置Px.x/T2作为时钟输出（波特率发生器方式）
0	DCEN	<b>递减计数允许位</b> 0: 禁止定时器2作为递增/递减计数器，定时器2仅作为递增计数器 1: 允许定时器2作为递增/递减计数器

Table 8.28 定时器2重载/捕获和数据寄存器

CAH - CDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RCAP2L	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	RCAP2L.x RCAP2H.x	定时器2重载/捕获数据，x = 0-7
7-0	TL2.x TH2.x	定时器2高位低位计数器，x = 0-7

## 8.9 中断

### 8.9.1 特性

- 16个中断源
- 4层中断优先级
- 程序超范围中断

G80F918有15个中断源：3个外部中断（外部中断0/1/4），INT4共8个中断源（INT40-47共享一个向量地址），3个定时器中断（定时器0/1/2），2个EUART中断，ADC中断，SPI中断，1个SCM中断，1个LPD中断和1个PWM中断（3个PWM中断源共享一个中断向量地址），2个模拟比较器中断。

### 8.9.2 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独允许或禁止。IEN0寄存器中还包含了一个全局允许位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

### 8.9.3 寄存器

**Table 8.29** 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET2	ES0	ET1	EX1	ET0	EX0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	EA	<b>所有中断允许位</b> 0: 禁止所有中断 1: 允许所有中断
6	EADC	<b>ADC中断允许位</b> 0: 禁止ADC中断 1: 允许ADC中断
5	ET2	<b>定时器2溢出中断允许位</b> 0: 禁止定时器2溢出中断 1: 允许定时器2溢出中断
4	ES0	<b>EUART0中断允许位</b> 0: 禁止EUART0中断 1: 允许EUART0中断
3	ET1	<b>定时器1溢出中断允许位</b> 0: 禁止定时器1溢出中断 1: 允许定时器1溢出中断
2	EX1	<b>外部中断1允许位</b> 0: 禁止外部中断1 1: 允许外部中断1
1	ET0	<b>定时器0溢出中断允许位</b> 0: 禁止定时器0溢出中断 1: 允许定时器0溢出中断
0	EX0	<b>外部中断0允许位</b> 0: 禁止外部中断0 1: 允许外部中断0

Table 8.30 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	ELPD	EX4	EPWM	ESCM	ECMP1	ES1	ECMP0	ESPI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	ELPD	<b>LPD中断允许位</b> 0: 禁止LPD中断 (默认) 1: 允许LPD中断
6	EX4	<b>外部中断4允许位</b> 0: 禁止外部中断4 (默认) 1: 允许外部中断4
5	EPWM	<b>PWM中断允许位</b> 0: 禁止PWM中断 (默认) 1: 允许PWM中断
4	ESCM	<b>SCM中断允许位</b> 0: 禁止SCM中断 (默认) 1: 允许SCM中断
3	ECMP1	<b>模拟比较器1中断允许位</b> 0: 禁止模拟比较器1中断 (默认) 1: 允许模拟比较器1中断
2	ES1	<b>EUART1中断允许位</b> 0: 禁止EUART1中断 (默认) 1: 允许EUART1中断
1	ECMP0	<b>模拟比较器0中断允许位</b> 0: 禁止模拟比较器0中断 (默认) 1: 允许模拟比较器0中断
0	ESPI	<b>SPI中断允许位</b> 0: 禁止SPI中断 (默认) 1: 允许SPI中断

Table 8.31 中断通道允许寄存器

BAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	EXS4x (x = 0-7)	<b>外部中断4选择寄存器 (x = 0-7)</b> 0: 禁止外部中断4x (默认) 1: 允许外部中断4x

### 8.9.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中列出各中断标志位。

外部中断源产生外部中断INTx (x = 0/1) 时，如果中断为边沿触发，CPU在响应中断后，各中断标志位 (TCON寄存器的IE0/1位，EXF0寄存器的IE2/3位) 被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4x标志位 (x = 0-7) 置1，由于INT4x共享一个中断向量地址，所以标志位需要用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清0，只受INT4x中断源引脚所接信号电平直接控制。

定时器0/1的计数器溢出时，TCON寄存器的TFx (x = 0, 1) 中断标志位置1，产生**定时器0/1**中断，CPU在响应中断后，标志被硬件自动清0。

T2CON寄存器的TF2或EXF2标志位置1时，产生**定时器2**中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须决定是由TF2或是EXF2产生中断，标志必须由软件清0。

SCON/SCON1寄存器的标志RI或TI置1时，产生**EUARTx (x = 0, 1)** 中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清0。

ADCON寄存器的ADCIF标志位置1时，产生**ADC**中断。如果中断产生，ADDH/ADDL中的转换结果是有效的。如果ADC模块的连续比较功能打开，在每次转换中，如果转换结果小于比较值时，ADCIF标志位为0；如果转换结果大于或等于比较值时，ADCIF标志位置1，ADCIF中断标志必须由软件清除。

SPSTA寄存器的SPIF标志位或MODF标志位置1时，产生**SPI**中断，标志必须由软件清0。

CLKCON寄存器的SCMIF标志位置1时，产生**SCM**中断，标志只能由硬件清0。

PWMxCON寄存器的PWMIF标志位置1时，产生**PWM**中断，标志必须由软件清0。

当LPDCON寄存器中的LPDF被置1时，**LPD**产生中断。标志由硬件置位或者清除，软件可以清除此标志，但不能置1。

当CMPCON寄存器中的CMPIF被置1时，**CMP**产生中断。标志位必须由软件清除。

**Table 8.32** 定时器x/计数器x控制寄存器 (x = 0, 1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>TCON</b>	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 5	<b>TFx (x = 0, 1)</b>	<b>定时器x溢出标志</b> 0: 定时器x无溢出 1: 定时器x溢出
6, 4	<b>TRx (x = 0, 1)</b>	<b>定时器x启动, 停止控制</b> 0: 停止定时器x 1: 启动定时器x
3, 1	<b>IEx (x = 0, 1)</b>	<b>外部中断x请求标志</b> 0: 无中断挂起 1: 中断挂起
2, 0	<b>ITx (x = 0, 1)</b>	<b>外部中断x触发方式</b> 0: 低电平触发 1: 下降沿边触发

Table 8.33 外部中断标志寄存器0

AAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	IT4.1	IT4.0	-	-	-	-	-	-
读/写	读/写	读/写	-	-	-	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	-	-	-	-

位编号	位符号	说明
7-6	IT4[1:0]	<b>外部中断4触发方式</b> 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发 IT4[1:0]配置外部中断4x为同一触发模式

Table 8.34 外部中断标志寄存器1

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IF4x (x = 0-7)	<b>外部中断4请求标志</b> 0: 无中断挂起 1: 中断挂起 IF4x须被软件清除

### 8.9.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在**中断汇总表**中详细列出。

### 8.9.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 8.35 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0 (B8H)	-	PADCL	PT2L	PSL	PT1L	PX1L	PT0L	PX0L
IPH0 (B4H)	-	PADCH	PT2H	PSH	PT1H	PX1H	PT0H	PX0H
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	08	0	0	0	0
B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1 (B9H)	PLPDL	PX4L	PPWML	PSCML	PCMP1L	PS1L	PCMP0L	PSPIL
IPH1 (B5H)	PLPDH	PX4H	PPWMH	PSCMH	PCMP1H	PS1H	PCMP0H	PSPIH
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
-	PxxxL/H	相应中断源xxx优先级选择



### 8.9.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置位，那么CPU会发现而且中断系统会产生一个LCALL调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

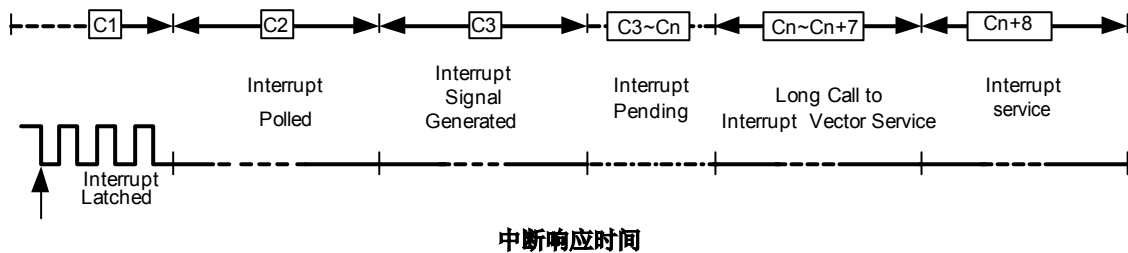
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应，这段时间保证CPU能观察到中断状态的变化。

**注意：**因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



由硬件产生的LCALL把程序计数器（PC）中的内容压入堆栈，（但不保存PSW）然后将相应中断源的向量地址存入程序计数器（PC）。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断结束，然后把堆栈顶部两字节弹出，重载入程序计数器（PC）中，返回到进入中断服务程序之前程序点继续执行。特别注意的是RETI指令非常重要，它会通知处理器该优先级中断服务结束。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

### 8.9.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第3个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。

### 8.9.9 外部中断输入

G80F918有3个外部中断输入。外部中断0/1分别有一个独立的中断源，外部中断4有8个中断源共用一个中断矢量地址。外部中断0/1可以通过设置TCON寄存器的IT1，IT0位来选择是电平触发或是边沿触发。当 $IT_x = 0$  ( $x = 0,1$ )时，外部中断 $INT_x$  ( $x = 0,1$ )引脚为低电平触发；当 $IT_x$  ( $x = 0,1$ ) = 1，外部中断 $INT_x$  ( $x = 0,1$ )为沿触发，在这个模式中，一个周期内 $INT_x$  ( $x = 0,1$ )引脚上连续采样为高电平而下个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

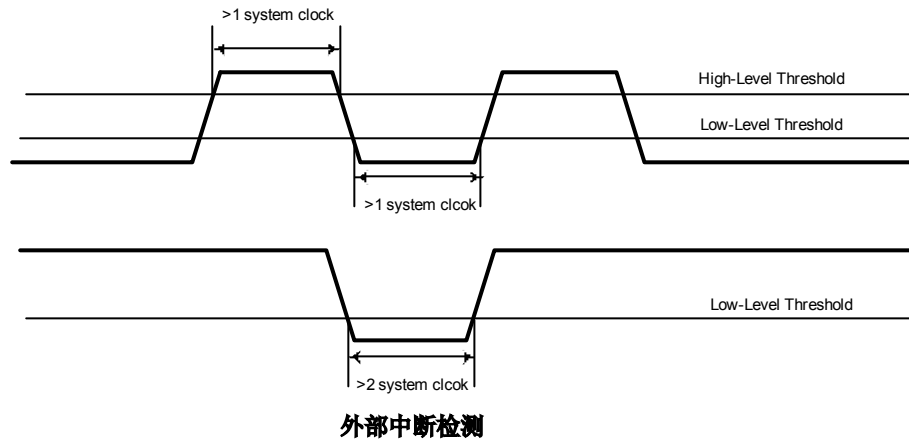
如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使 $IE_x$ 置1。当调用中断服务程序后，CPU自动将 $IE_x$ 清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志 $IE_x$  ( $x = 0,1$ )，因为中断只与输入口电平有关。

外部中断4除了具有更多的中断触发方式外，与外部中断0，1操作类似。

当G80F918进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见**电源管理**章节。

**注意：**外部中断0/1的中断标志位在执行中断服务程序时被硬件自动清0，但外部中断4标志位IF40-47必须要软件清0。



### 8.9.10 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级	中断号(C51)
Reset	0000h			0 (最高级)	-
INT0	0003h	EX0	IE0	1	0
Timer0	000Bh	ET0	TF0	2	1
INT1	0013h	EX1	IE1	3	2
Timer1	001Bh	ET1	TF1	4	3
EUART0	0023h	ES0	RI+TI	5	4
Timer2	002Bh	ET2	TF2+EXF2	6	5
ADC	0033h	EADC	ADCIF	7	6
SPI	003Bh	ESPI	SPIF	8	7
CMP0	0043h	ECMP0	CMP0IF	9	8
EUART1	004Bh	ES1	RI1+TI1	10	9
CMP1	0053h	ECMP1	CMP1IF	11	10
SCM	005Bh	ESCM	SCMIF	12	11
PWM	0063h	EPWM	PWMIF	13	12
INT4	006Bh	EX4	IF47-40	14	13
LPD	0073h	ELPD	LPDF	15 (最低级)	14

## 9. 增强功能

### 9.1 脉冲宽度调制 (PWM)

G80F918集成了3个8位PWM模块,可以分别通过各自的PWMCON寄存器控制PWM模块的时钟, PWMP寄存器控制PWM输出波形的周期, PWMD寄存器控制PWM模块输出波形的占空比,从而产生周期和占空比分别可调整的脉宽调制波形。在PWM输出允许期间可以修改这三个寄存器,但在下一个PWM周期修改才会起作用。

PWM定时器提供3个中断源,在每个PWM周期都会产生中断。它们有不同的标志位,共享一个中断向量地址。

**Table 9.1** PWMx (x = 0-2) 定时器控制寄存器

D9H - DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMxCON (x=0-2)	EPWMx	PWMxS	PWMxCK1	PWMxCK0	-	-	PWMxIF	PWMxSS
读/写	读/写	读/写	读/写	读/写	-	-	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	-	-	0	0

位编号	位符号	说明
7	EPWMx	<b>PWMx使能位</b> 0: 关闭PWMx定时器 (默认) 1: 打开PWMx定时器
6	PWMxS	<b>PWMx占空比极性选择</b> 0: 高有效 (默认) 1: 低有效
5-4	PWMxCK1-0	<b>PWMx时钟源选择器</b> 00: 系统频率/2 (默认) 01: 系统频率/4 10: 系统频率/8 11: 系统频率/16
3-2	-	-
1	PWMxIF	<b>PWMx中断标志</b> 0: 无中断产生, 软件清除 (默认) 1: 有中断产生, 表示PWM定时器周期计数器溢出, 由硬件置位
0	PWMxSS	<b>PWMx输出管脚功能选择</b> 0: 当PWMx打开时PWMx管脚用作普通IO (默认) 1: 当PWMx打开时PWMx管脚用作PWM输出

**Table 9.2** PWMx (x = 0-2) 周期控制寄存器

D1H - D3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMxP (x=0-2)	PWMxP.7	PWMxP.6	PWMxP.5	PWMxP.4	PWMxP.3	PWMxP.2	PWMxP.1	PWMxP.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDI/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PWMxP[7:0]	<b>PWMx周期寄存器</b> PWM输出周期 = PWMxP[7:0] X PWM时钟 当PWMxP[7:0]=000H, 如果PWMS=0, 不管PWM占空比为多少, PWMx输出低电平 当PWMxP[7:0]=000H, 如果PWMS=1, 不管PWM占空比为多少, PWMx输出高电平

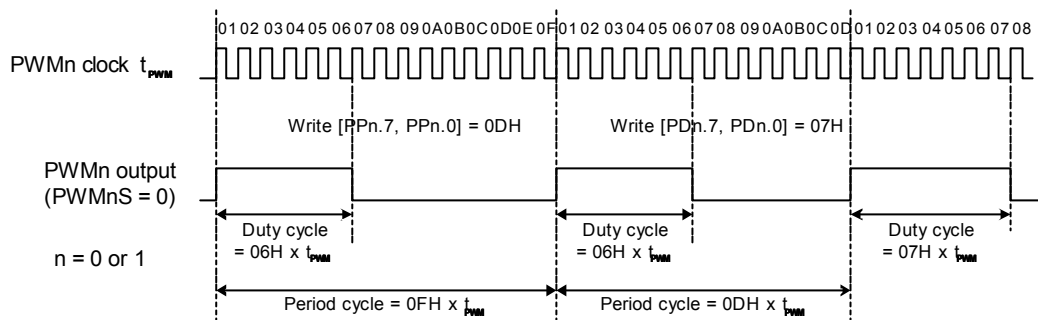
**Table 9.3** PWMx (x=0-2) 占空比控制寄存器

C1H - C3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWMxD (x=0-2)	PWMxD.7	PWMxD.6	PWMxD.5	PWMxD.4	PWMxD.3	PWMxD.2	PWMxD.1	PWMxD.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (PORWDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PWMxD[7:0]	<b>PWMx占空比寄存器</b> PWM输出占空比 = PWMxD[7:0] X PWM时钟 当PWMxP[7:0] ≤ PWMxD[7:0], 如果PWMS=0, PWMx输出高电平 当PWMxP[7:0] ≤ PWMxD[7:0], 如果PWMS=1, PWMx输出低电平

**编程注意事项:**

- (1) 通过写适当的值到PWM周期控制寄存器 (PWMP) 或PWM占空比寄存器 (PWMD) 设置PWM周期/占空比。
- (2) 通过设置PWM控制寄存器 (PWMCON) 的PWMS位选择PWM输出模式 (高电平有效或低电平有效)。
- (3) 通过设置PWM控制寄存器 (PWMCON) 中的EPWMx为“1”来允许PWM输出。
- (4) 如果PWM周期或者占空比需要改变, 操作流程如同步骤b或者步骤c说明。修改后的重载计数器的值在下一个周期开始有效。

**PWM输出周期或占空比更改示例**

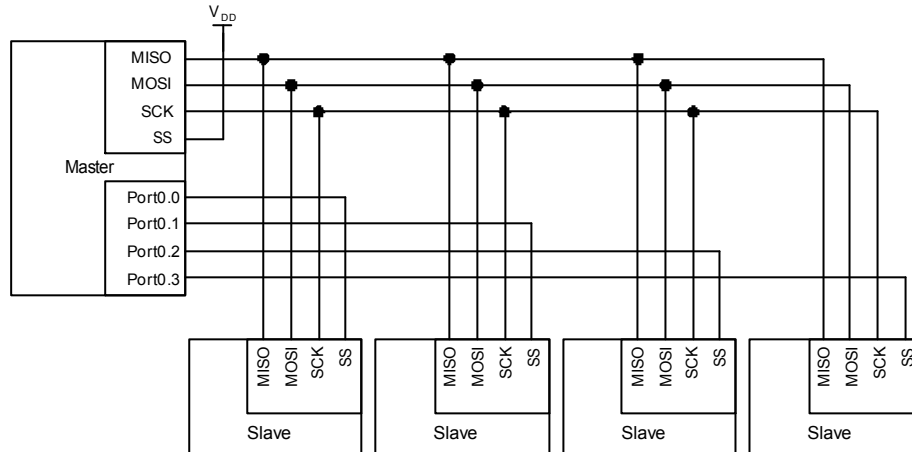
## 9.2 串行外部接口 (SPI) 控制器

### 9.2.1 特性

- 全双工，三线同步传输
- 主从机操作
- 6个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带MCU中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择LSB或MSB传输

串行外部设备接口 (SPI) 是一种高速串行通信接口，允许MCU与外围设备 (包括其它MCU) 进行全双工，同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI总线网络，主设备通过3条线连接所有从设备，主设备控制连接从属设备 $\overline{SS}$ 引脚的4个并行端口来选中其中一个从属设备进行通讯。



### 9.2.2 信号描述

#### (1) 主输出从输入 (MOSI)

该路信号连接主设备和从设备。数据通过MOSI从主设备串行传送到从设备，主设备输出，从设备输入。

#### (2) 主输入从输出 (MISO)

该路信号连接从设备和主设备。数据通过MISO从从设备串行传送到主设备，从设备输出，主设备输入。当SPI配置为从设备并未被选中 ( $\overline{SS}$ 引脚为高电平)，从设备的MISO引脚处于高阻状态。

#### (3) SPI串行时钟 (SCK)

SCK信号用作控制MOSI和MISO线上输入输出数据的同步移动。每8时钟周期上传送一个字节。如果从设备未被选中 ( $\overline{SS}$ 引脚为高电平)，SCK信号被此从设备忽略。

#### (4) 从设备选择引脚 ( $\overline{SS}$ )

每个从属外围设备由一个从选择引脚 ( $\overline{SS}$ 引脚) 选择，当引脚信号为低电平时，表明该从设备被选中。主设备可以通过软件控制连接于从设备 $\overline{SS}$ 引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止MISO总线冲突，同一时间只允许一个从设备与主设备通讯。在主设备模式中， $\overline{SS}$ 引脚状态关联SPI状态寄存器SPSTA中MODF标志位以防止多个主设备驱动MOSI和SCK。

下列情况， $\overline{SS}$ 引脚可以作为普通端口或其它功能使用：

(a) 设备作为主设备，SPI控制寄存器SPCON寄存器的SSDIS位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况，因此，SPI状态寄存器SPSTA中MODF标志位不会被置1。

(b) 设备配置为从设备，SPI控制寄存器SPCON的CPHA位和SSDIS位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的 $\overline{SS}$ 引脚选择其作为通讯目标。

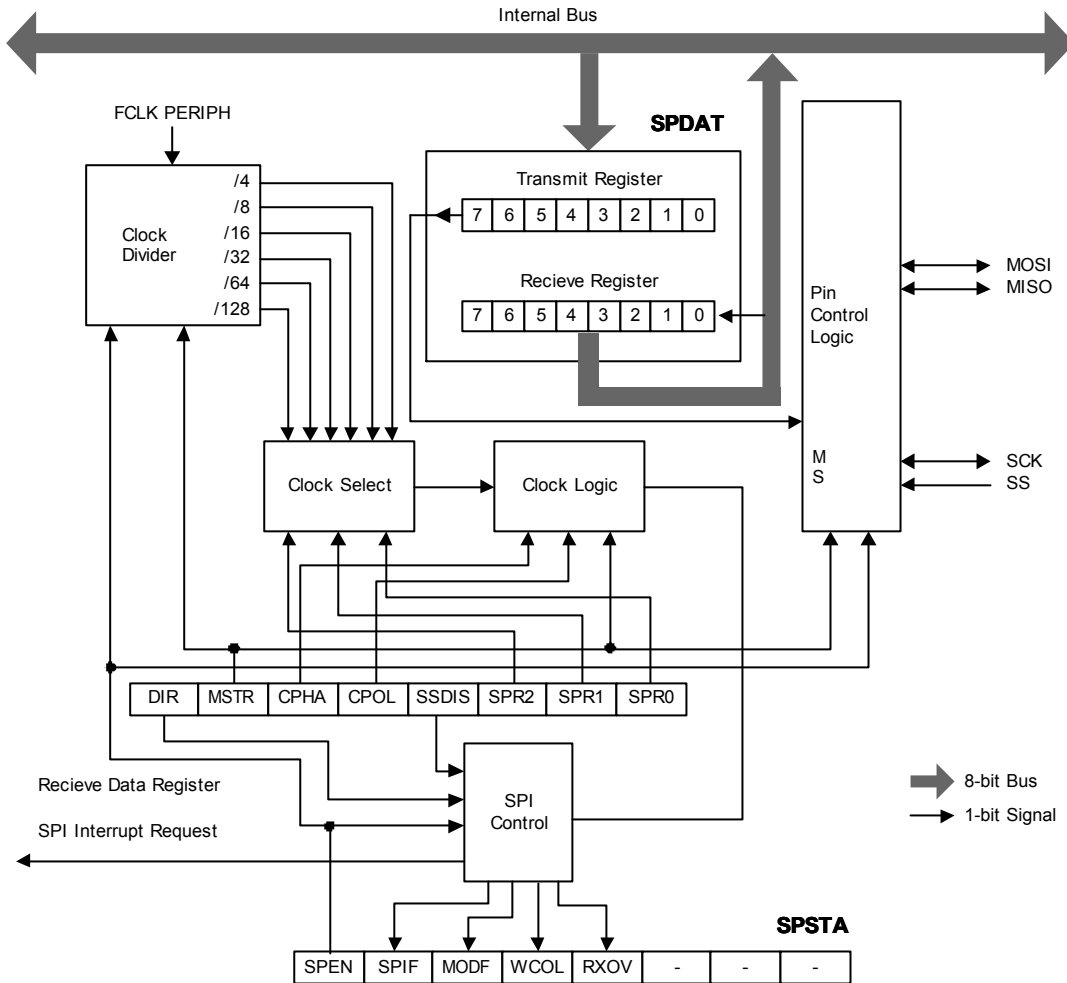
**注意：**当CPHA = 0时， $\overline{SS}$ 引脚产生下降沿表示启动发送。

9.2.3 波特率

在主模式下，SPI的波特率有六种可选择的频率，分别是内部时钟的4，8，16，32，64或128分频，可以通过设定SPCON寄存器的SPR[2:0]位进行选择。

9.2.4 功能描述

下图所示是SPI模块的详细结构。



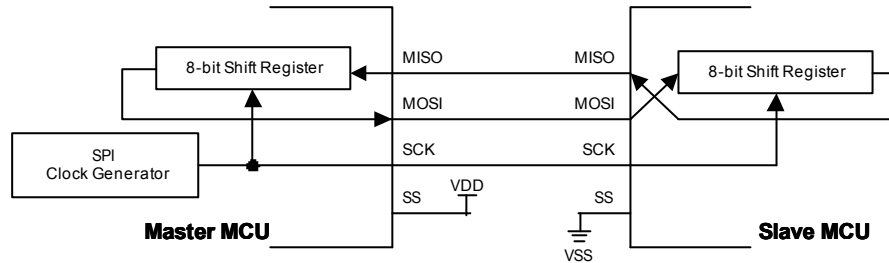
SPI模块框图

### 9.2.5 工作模式

SPI可配置为主模式或从属模式中的一种。SPI模块的配置和初始化通过设置SPCON寄存器（串行外围设备控制寄存器）和SPSTA（串行外围设备状态寄存器）来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT（串行外围设备数据寄存器）来完成数据传送。

在SPI通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI和MISO）上数据的移动和采样保持同步。从设备选择线（ $\overline{SS}$ ）可以独立地选择SPI从属设备；如果从设备没有被选中，则不能参与SPI总线上的活动。

当SPI主设备通过MOSI线传送数据到从设备时，从设备通过MISO线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对SPI数据寄存器SPDAT进行写操作将写入发送移位寄存器，对SPDAT寄存器进行读操作将获得接收移位寄存器的数据。



全双工主从互联图

#### 主模式

##### (1) 模式启动

SPI主设备控制SPI总线上所有数据传送的启动。当SPCON寄存器中的MSTR位置1时，SPI在主模式下运行，只有一个主设备可以启动传送。

##### (2) 发送

在SPI主模式下，写一个字节数据到SPI数据寄存器SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主SPI产生一个WCOL信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器为空，那么主设备立即按照SCK上的SPI时钟频率串行地移出发送移位寄存器中的数据到MOSI线上。当传送完毕，SPSTA寄存器中的SPIF位被置1。如果SPI中断被允许，当SPIF位置1时，也会产生一个中断。

##### (3) 接收

当主设备通过MOSI线传送数据给从设备时，相对应的从设备同时也通过MISO线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF标志位置1即表示传送完成也表示接收数据完毕。从设备接收的数据按照MSB或LSB优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时，处理器可以通过读SPDAT寄存器获得该数据。如果发生超限（SPIF标志未被清0，就试图开始下一次传送），RXOV位置1，表示发生数据超限，此时接收移位寄存器保持原有数据并且SPIF位置1，这样直到SPIF位被清0，SPI主设备将不会接收任何数据。

#### 从模式

##### (1) 模式启动

当SPCON寄存器中的MSTR位清0，SPI在从模式下运行。在数据传送之前，从设备的 $\overline{SS}$ 引脚必须被置低，而且必须保持低电平直到一个字节数据传送完毕。

##### (2) 发送与接收

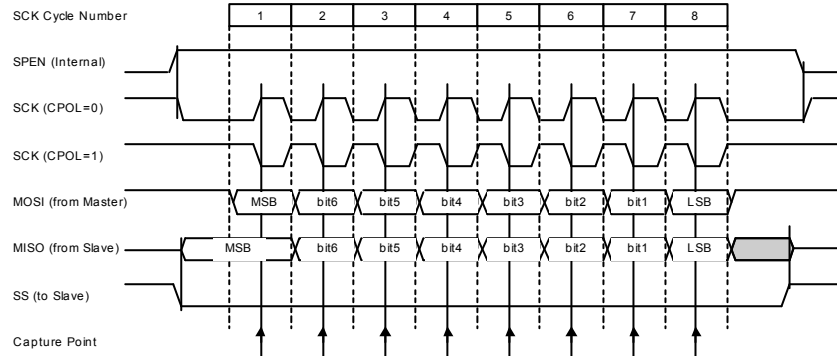
从属模式下，按照主设备控制的SCK信号，数据通过MOSI引脚移入，MISO引脚移出。一个位计数器记录SCK的边沿数，当接收移位寄存器移入8位数据（一个字节）同时发送移位寄存器移出8位数据（一个字节），SPIF标志位被置1。数据可以通过读取SPDAT寄存器获得。如果SPI中断被允许，当SPIF置1时，也会产生一个中断。

为防止超限，SPI从设备在向接收移位寄存器移入数据之前也必须软件清零SPIF标志位，否则RXOV位置1，表示发生数据超限。此时接收移位寄存器保持原有数据并且SPIF位置1，这样SPI从设备将不会接收任何数据直到SPIF清0。

SPI从设备不能启动数据传送，所以SPI从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写SPDAT操作发生在传送过程中，那么SPI从设备的WCOL标志位置1，即如果传送移位寄存器已经含有数据，SPI从设备的WCOL位置1，表示写SPDAT冲突。但是移位寄存器的数据不受影响，传送也不会被中断。

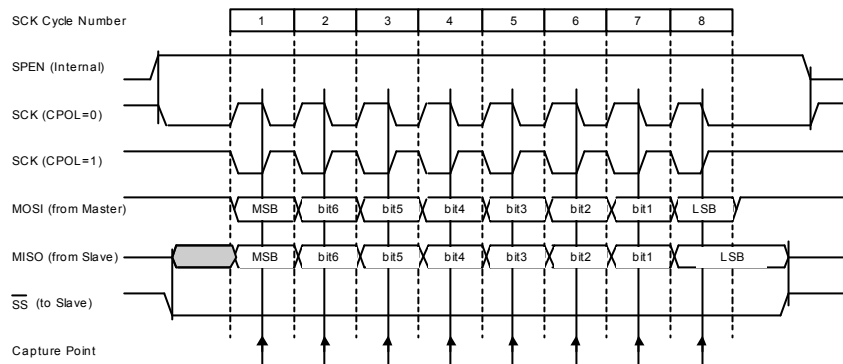
### 9.2.6 传送形式

通过软件设置SPCON寄存器的CPOL位和CPHA位，用户可以选择SPI时钟极性和相位的四种组合方式。CPOL位定义时钟的极性，即空闲时的电平状态，它对SPI传输格式影响不大。CPHA定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。



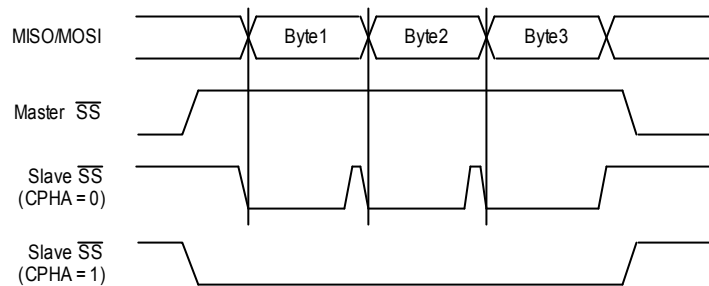
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK的第一个沿捕获数据，从设备必须在SCK的第一个沿之前将数据准备好，因此， $\overline{SS}$ 引脚的下降沿从设备开始发送数据。 $\overline{SS}$ 引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，所以CPHA = 0的时候，SSDIS是不起作用的。



数据发送形式 (CPHA = 1)

如果CPHA = 1，主设备在SCK的第一个沿将数据输出到MOSI线上，从设备把SCK的第一个沿作为开始发送信号。用户必须在第一个SCK的第二个沿之前完成写SPDAT的操作。 $\overline{SS}$ 引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/SS时序

**注意：**当SPI用作从设备模式，且SPCON寄存器的CPOL位清0，P1.7/SCK端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。



### 9.2.7 出错检测

SPSTA寄存器中的标志位表示在SPI通讯中的出错情况：

#### (1) 模式故障 (MODF)

SPI主模式下的模式故障出错表明 $\overline{SS}$ 引脚上的电平状态与实际的设备模式不一致。SPSTA寄存器中MODF位置1后，表明系统控制存在多主设备冲突的问题。这种情况下，SPI系统受到如下影响：

- 产生 SPI 接收/错误 CPU 中断请求；
- SPSTA 寄存器的 SPEN 位清 0，SPI 被禁止；
- SPCON 寄存器的 MSTR 位清 0。

当SPCON寄存器的 $\overline{SS}$ 引脚禁止位 (SSDIS) 清0， $\overline{SS}$ 引脚信号为低时，MODF标志位置1。然而，对于只有一个主设备的系统来说，主设备的 $\overline{SS}$ 引脚被拉低，那决不是另外一个主设备试图驱动网络。这种情况下，为防止MODF置1，可使SPCON寄存器中的SSDIS位置1， $\overline{SS}$ 引脚作为普通I/O口或是其它功能引脚。

重新启动串行通信时，用户必须将MODF位软件清0，将SPCON寄存器中的MSTR位和SPSTA寄存器的SPEN位置1，重新启动主模式。

#### (2) 写冲突 (WCOL)

在发送数据序列期间写入SPDAT寄存器而引起的写冲突，SPSTA寄存器中的WCOL位置1。WCOL位置1不会引起中断，发送也不会中止。WCOL位需由软件清0。

#### (3) 超限情况 (RXOV)

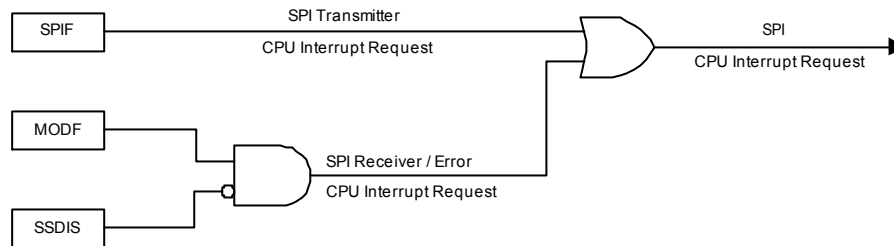
主设备或从设备尚未清除SPIF位，主或从设备又试图发送几个数据字节时，超限情况发生。在这种情况下，接收移位寄存器保持原有数据，SPIF置1，同样SPI设备直到SPIF被清除后才会再接收数据。在SPIF位被清除之前继续调用中断，发送也不会中止。RXOV位置1不会引起中断，RXOV位需由软件清0。

### 9.2.8 中断

两种SPI状态标志SPIF & MODF能产生一个CPU中断请求。

串行外围设备数据发送标志，SPIF：完成一个字节发送后由硬件置1。

模式故障标志，MODF：该位被置1表示 $\overline{SS}$ 引脚上的电平与SPI模式不一致的。SSDIS位为0并且MODF置1将产生SPI接收器/出错CPU中断请求。当SSDIS置1时，无MODF中断请求产生。



## 9.2.9 寄存器

Table 9.4 SPI控制寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DIR	<b>传送方向选择位</b> 0: MSB优先发送 1: LSB优先发送
6	MSTR	<b>SP设备选择位</b> 0: 配置SPI作为从属设备 1: 配置SPI作为主设备
5	CPHA	<b>时钟相位控制位</b> 0: SCK周期的第一沿采集数据 1: SCK周期的第二沿采集数据
4	CPOL	<b>时钟极性控制位</b> 0: 在Idle状态下SCK处于低电平 1: 在Idle状态下SCK处于高电平
3	SSDIS	<b>SS引脚控制位</b> 0: 在主和从模式下, 打开SS引脚 1: 在主和从模式下, 关闭SS引脚 如果SSDIS置1, 不产生MODF中断请求。 在从模式下, 如果CPHA = 0, 该位不起作用。
2-0	SPR[2:0]	<b>串行外部设备时钟速率选择位</b> 000: $f_{sys}/4$ 001: $f_{sys}/8$ 010: $f_{sys}/16$ 011: $f_{sys}/32$ 100: $f_{sys}/64$ 其它: $f_{sys}/128$

Table 9.5 SPI状态寄存器

F8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	SPEN	<b>SPI控制位</b> 0: 关闭SPI 1: 打开SPI接口
6	SPIF	<b>串行外部设备数据传送标志位</b> 0: 由软件清0 1: 表明已完成数据传输, 由硬件置1
5	MODF	<b>模式故障位</b> 0: 由软件清0 1: 表明SS引脚电平与SPI模式不一致, 由硬件置1
4	WCOL	<b>写入冲突标志位</b> 0: 由软件清0, 表明已处理写入冲突 1: 由硬件置1, 表明检测到一个冲突
3	RXOV	<b>接收超限位</b> 0: 表明已处理接收超限, 由软件清0 1: 表明已检测到接收超限, 由硬件置1

Table 9.6 SPI数据寄存器

A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPDAT	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SPDAT[7:0]	写入SPDAT的数据被放置到发送移位寄存器中。 读取SPDAT时将获得接收移位寄存器的数据。

**注意:** 当关闭SPI功能后, 读取SPI数据寄存器SPDAT的数据无效。

### 9.3 增强型通用异步收发器 (EUART)

#### 9.3.1 特性

- G80F918带有2个EUART (EUART0/1)，兼容传统8051
- 波特率可选择为系统时钟分频或定时器1/2的溢出率，EUART1自身带有一个波特率发生器，无需占用定时器
- 增强功能包括帧出错检测及自动地址识别
- EUART有四种工作方式

#### 9.3.2 EUART0

EUART0有4种工作方式。在通信之前用户必须先初始化SCON，选择方式和波特率。如果使用方式1或方式3应先初始化定时器1或定时器2。

在所有四种方式中，任何将SBUF作为目标寄存器的写操作都会启动发送。在方式0中由条件RI = 0和REN = 1初始化接收。这会在TXD引脚上产生一个时钟信号，然后在RXD引脚上移8位数据。在其他方式中由输入的起始位初始化接收 (如果REN = 1)。通过发送起始位，外部发送器开始通信。

#### EUART0工作方式列表

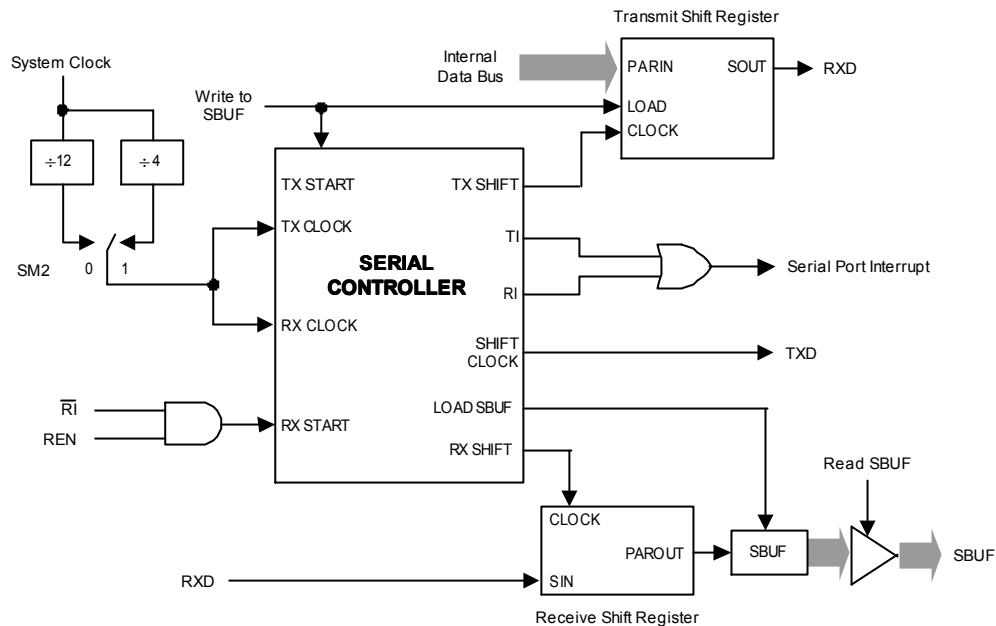
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	SYSCLK/ (4或12)	8位	无	无	无
0	1	1	异步	定时器1或2的溢出率/ (16或32)	10位	1	1	无
1	0	2	异步	SYSCLK/ (32或64)	11位	1	1	0, 1
1	1	3	异步	定时器1或2的溢出率/ (16或32)	11位	1	1	0, 1

#### 方式0: 同步, 半双工通讯

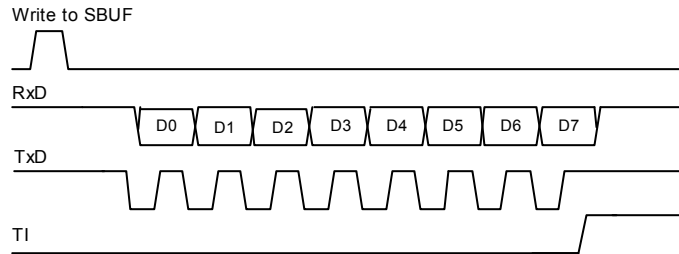
方式0支持与外部设备的同步通信。在RXD引脚上收发串行数据。TXD引脚用作发送移位时钟。G80F918提供TXD引脚上的移位时钟。因此这个方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

通过置SM2位 (SCON.5) 为0或1，波特率固定为系统时钟的1/12或1/4。当SM2位为0时，串行端口以系统时钟的1/12运行。当置1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，G80F918在方式0中有可变波特率。

功能块框图如下图所示。数据通过RXD引脚进入和移出串行端口。移位时钟由TXD引脚输出，用来移位进出G80F918的数据。

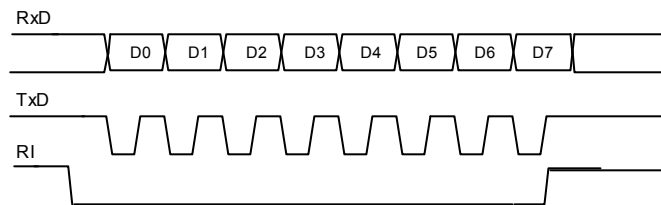


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟Tx控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，Tx控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置1（SCON.1），并且RxD引脚保持高电平。



Send Timing of Mode 0

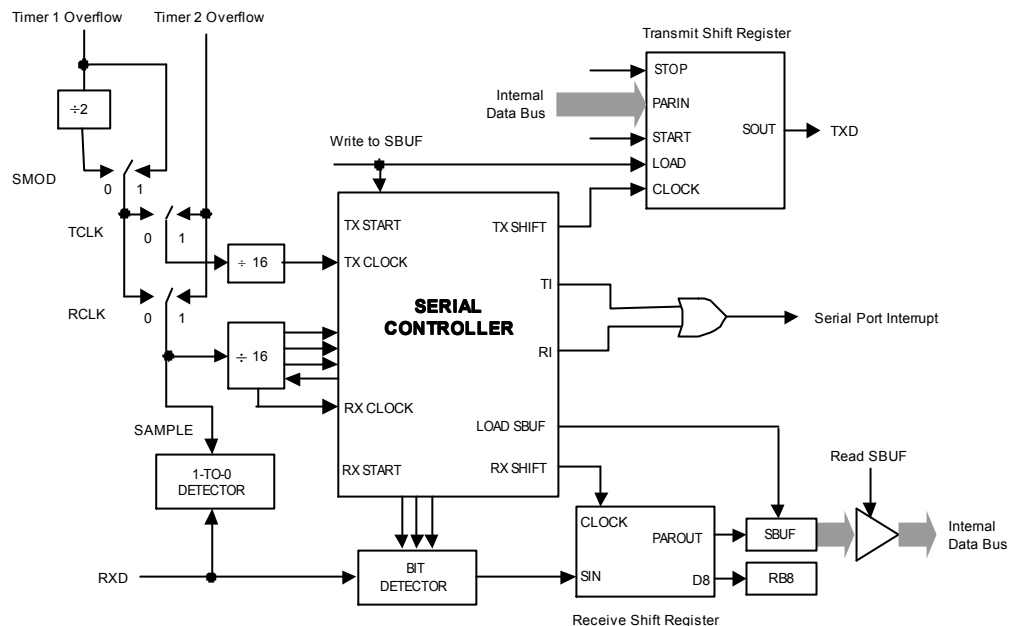
REN（SCON.4）置1和RI（SCON.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位都接收到接收移位寄存器中后，Rx控制块停止接收，然后在下一个系统时钟的上升沿上RI置1，直到被软件清0才允许接收。



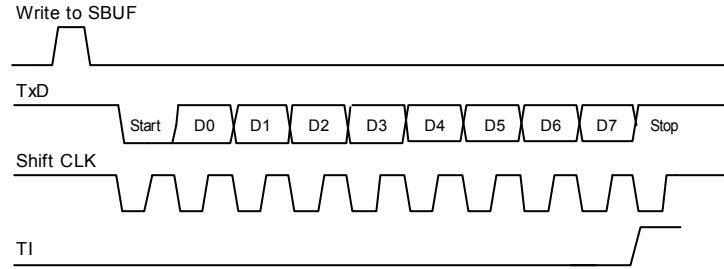
Receive Timing of Mode 0

### 方式1: 8位EUART, 可变波特率, 异步全双工

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位），和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位储存在RB8（SCON.2）中。方式1中的波特率是可变的，串行收发波特率可被设置为定时器1溢出率的1/16或1/32，或是定时器2溢出率的1/16。（详见波特率章节）功能块框图如下图所示：



任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXD引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TXD引脚上移出，在停止位发出的同时TI标志置1。

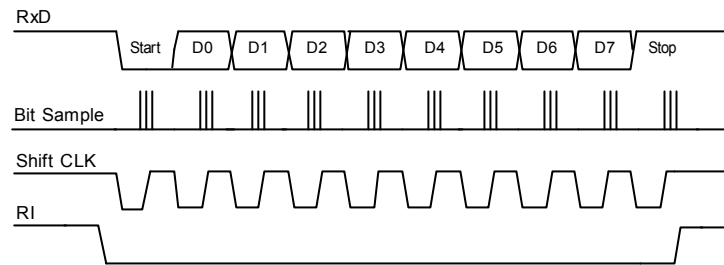


Send Timing of Mode 1

只有REN位置1时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

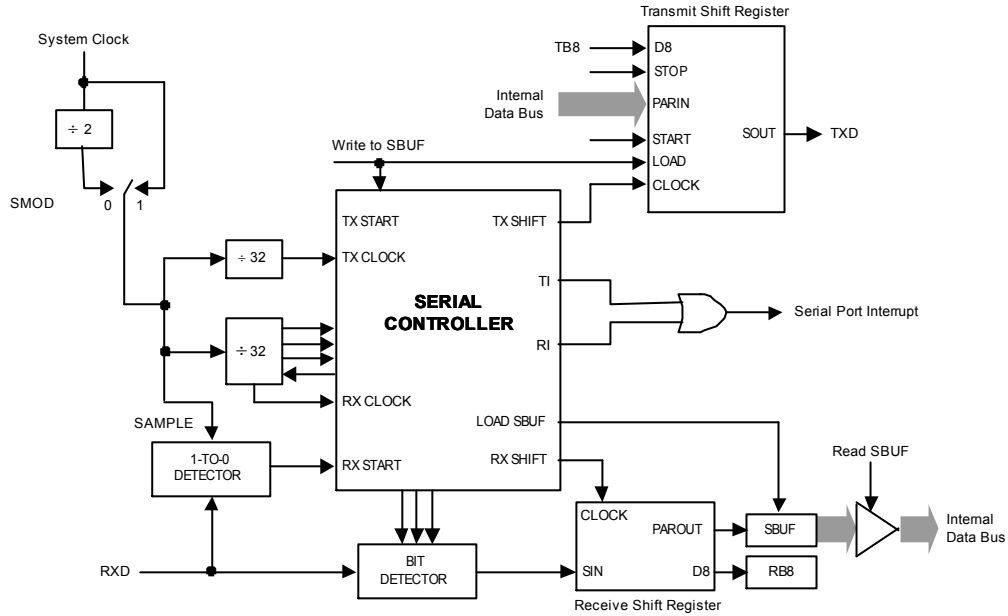
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置1。否则接收的帧会丢失。这时，接收器将重新去探测RXD端是否另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



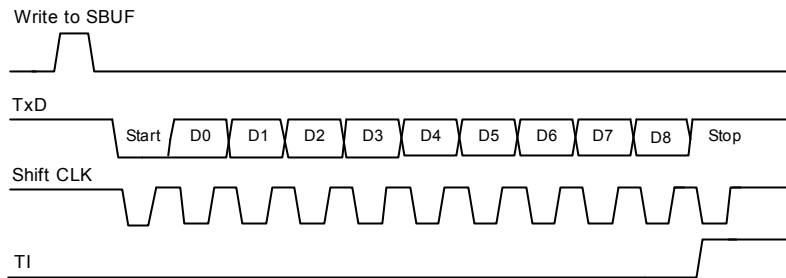
Receive Timing of Mode 1

**方式2: 9位EUART, 固定波特率, 异步全双工**

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位和一个停止位（逻辑1）组成。方式2支持多机通信和硬件地址识别（详见**多机通讯**章节）。在数据传送时，第9数据位（SCON中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位进入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示。



任何将SBUF作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXD引脚上移出，然后是第9数据位。在发送转换寄存器中的所有9位数据都发送完后，停止位在TXD引脚上移出，在停止位发送后TI标志置1。



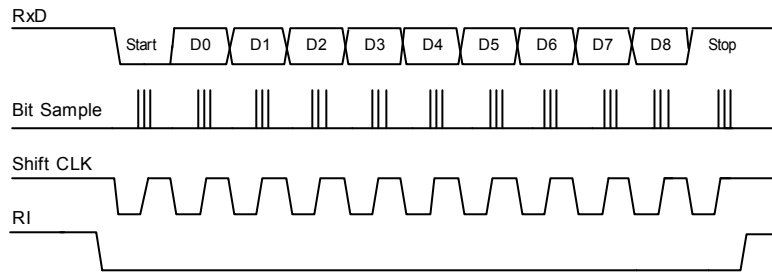
**Send Timing of Mode 2**

只有REN位置1时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的第9位 = 1，且接收位符合EUART地址

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置1。否则接收的数据帧会丢失。

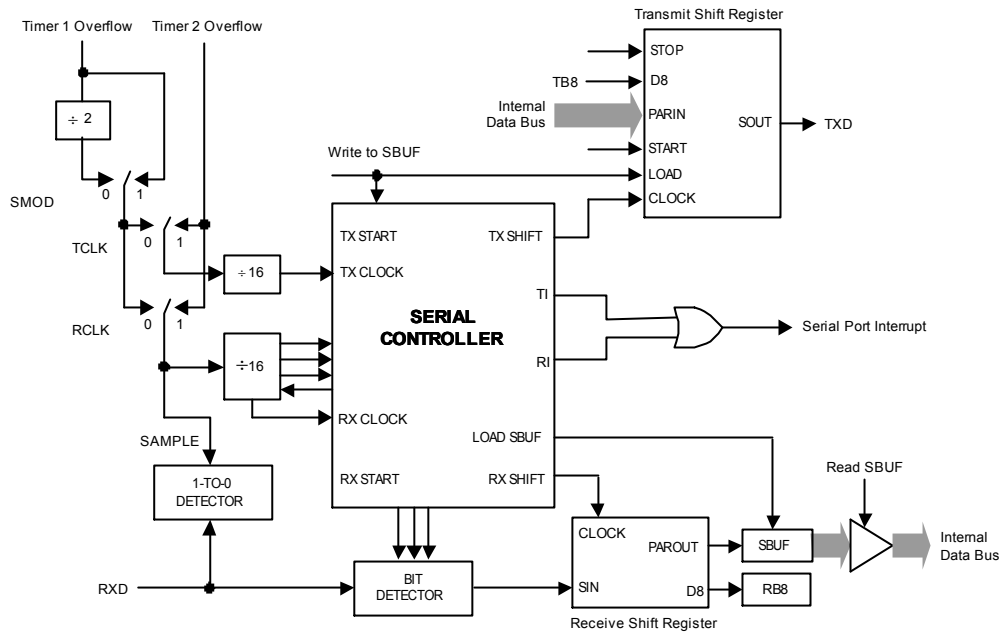
在停止位的当中，接收器回到寻找RXD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

**方式3: 9位EUART, 可变波特率, 异步全双工**

方式3使用方式2的传输协议以及方式1的波特率产生方式。





### 波特率产生

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SM2位决定。当SM2为0时，串行端口在系统时钟的1/12下运行。当SM2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可选择来至定时器1或定时器2的溢出率。

分别置TCLK (T2CON.4) 和RCLK (T2CON.5) 位为1来选择定时器2作为TX和RX的波特时钟源（详见**定时器**章节）。无论TCLK还是RCLK为逻辑1，定时器2都为波特率发生器方式。如果TCLK和RCLK为逻辑0，定时器1作为Tx和Rx的波特时钟源。

方式1和方式3波特率公式如下所示，其中TH1是定时器1的8位自动重载寄存器，SMOD为EUART的波特率二倍频器 (PCON.7)，[RCAP2H, RCAP2L]是定时器2的16位重载入寄存器。T1CLK是定时器1的时钟源，T2CLK是定时器2的时钟源。

$$\text{BaudRate} = \frac{2^{\text{SMOD}}}{32} \times \frac{f_{T1}}{256 - \text{TH1}}, \text{ 用定时器1作为波特率发生器, 定时器1工作在方式2}$$

$$\text{BaudRate} = \frac{1}{2 \times 16} \times \frac{f_{T2}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}, \text{ 用定时器2作为波特率发生器, 定时器2时钟源为系统时钟}$$

$$\text{BaudRate} = \frac{1}{16} \times \frac{f_{T2}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}, \text{ 用定时器2作为波特率发生器, 定时器2时钟源为T2引脚输入时钟}$$

在**方式2**中，波特率固定为系统时钟的1/32或1/64，由SMOD位 (PCON.7) 决定。当SMOD位为0时，EUART以系统时钟的1/64运行。当SMOD位为1时，EUART以系统时钟的1/32运行。

$$\text{BaudRate} = 2^{\text{SMOD}} \times \left(\frac{f_{\text{SYS}}}{64}\right)$$

### 多机通讯

#### 软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUART可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RI置1）。可以通过将SCON寄存器的SM2位置1使EUART具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SM2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SM2置1。没有被寻址的从机，则维持它们的SM2位为1，忽略到来的数据字节，继续做自己的事情。

**注意：**在方式0中，SM2用来选择波特率加倍。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。

#### 自动（硬件）地址识别

在方式2和方式3中，SM2置1将使EUART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址 (SADDR) 和地址屏蔽 (SADEN)。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其他的从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN (为0的位被忽略)	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址 (SADDR或SADEN)	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

#### 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

**注意：**SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

#### 发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

#### 接收溢出

如果在接收缓冲器中的数据未被读取之前，又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置1。如果发生了接收超限，接收缓冲器中原来的数据将丢失。

#### 帧出错

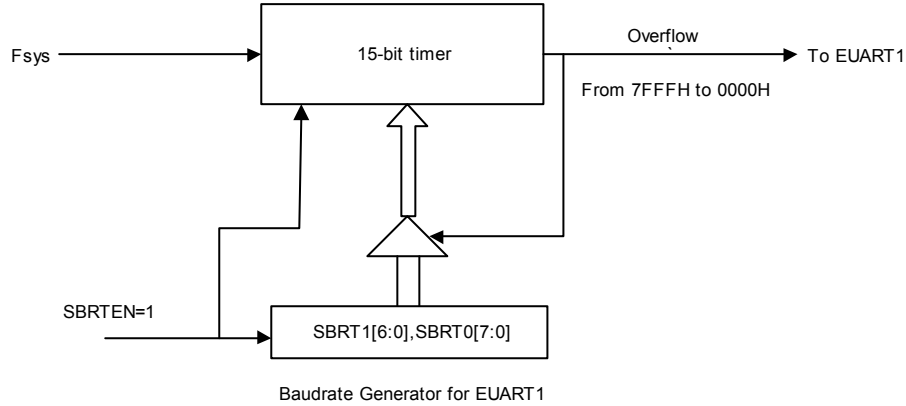
如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置1。

#### 暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RxD引脚上出现上升沿）。

### 9.3.3 EUART1

EUART1的控制和工作方式与EUART0类似，不同之处是EUART1自身带有一个波特率发生器。换言之，EUART1不能使用定时器1/2作为波特率发生器。实际上，EUART1的波特率发生器就是一个15位递增计数器。



由图得到，波特率发生器的溢出率为  $SBRT_{overflowrate} = \frac{F_{sys}}{32768 - SBRT}$ ， $SBRT = [SBRT1, SBRT0]$ 。

因此，EUART1在各模式下的波特率计算公式如下。

#### 模式0:

EUART1的工作方式与EUART0相同，即波特率可编程为系统时钟的1/12或1/4，由SCON1寄存器中的SM12位决定。当SM12为0时，串行端口1在系统时钟的1/12下运行。当SM12为1时，串行端口1在系统时钟的1/4下运行。

#### 模式1:

工作方式与EUART0类似，波特率计算公式为  $BaudRate = \frac{SBRT_{overflowrate}}{16}$

#### 模式2:

工作方式与EUART0相同，波特率计算公式为  $BaudRate = 2^{SMOD} \times \frac{F_{sys}}{64}$ ，（SMOD为PCON.7）

#### 模式3:

工作方式与EUART0类似，波特率计算公式为  $BaudRate = \frac{SBRT_{overflowrate}}{16}$

## 9.3.4 寄存器

Table 9.7 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	<b>波特率加倍器</b> 若使用定时器1作为波特率发生器，在方式1和3中置1，EUART0的波特率会加倍 如果在方式2中置1，EUART的波特率会加倍
6	SSTAT	<b>SCON[7:5]功能选择</b> 0: SCON[7:5]工作方式作为SM0, SM1, SM2 1: SCON[7:5]工作方式作为FE, RXOV, TXCOL
5	SSTAT1	<b>SCON1[7:5]功能选择</b> 0: SCON1[7:5]工作方式作为SM10, SM11, SM12 1: SCON1[7:5]工作方式作为FE1, RXOV1, TXCOL1
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位

Table 9.8 EUART0的控制和状态位在SCON寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	<b>EUART0串行方式控制位, SSTAT = 0</b> 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE	<b>EUART0帧出错标志位, 当FE位被读时, SSTAT位必须被设置为1</b> 0: 无帧出错, 由软件清除 1: 发生帧出错, 由硬件置1
6	RXOV	<b>EUART0接收完毕标志位, 当RXOV位被读时, SSTAT位必须被设置为1</b> 0: 无接收完毕, 由软件清除 1: 接收完毕, 由硬件置1
5	SM2	<b>EUART0多处理机通讯允许位 (第9位“1”校验器), SSTAT = 0</b> 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI为1产生中断 在方式2和3下, 任何字节都会置RI为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位 (1) 才能置RI为1产生中断 在方式2和3下, 只有寻址字节 (第9位 = 1) 能置RI为1产生中断
5	TXCOL	<b>EUART0发送冲突标志位, 当TXCOL位被读时, SSTAT位必须被设置为1</b> 0: 无发送冲突, 由软件清除 1: 有发送冲突, 由硬件置1
4	REN	<b>EUART0接收器允许位</b> 0: 接收禁止 1: 接收允许
3	TB8	<b>第9位在EUART0的方式2和3下发送, 由软件置1或清0</b>
2	RB8	<b>发送器, EUART0的第8位</b> 在方式0下, 不使用RB8 在方式1下, 如果接收中断发生, RB8的停止位会收到信号 在方式2和3下, 由第9位接收
1	TI	<b>EUART0的传送中断标志位</b> 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始
0	RI	<b>EUART0的接收中断标志位</b> 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始

**Table 9.9** EUART0数据缓冲寄存器

接收到的数据和传送的数据都存储到特殊功能寄存器SBUF中，物理上，它对应着两个寄存器，即发送寄存器和接收寄存器。写SBUF，就是修改发送寄存器，读SBUF，就是读接收寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SBUF</b>	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>SBUF[7:0]</b>	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容

**Table 9.10** EUART0从属地址及地址掩码寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SADDR</b>	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
<b>SADEN</b>	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
<b>读/写</b>	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	0	0	0	0	0

位编号	位符号	说明
<b>7-0</b>	<b>SADDR[7:0]</b>	<b>SADDR定义EUART0的从机地址</b>
<b>7-0</b>	<b>SADEN[7:0]</b>	<b>SADEN是一个位屏蔽寄存器，决定检验SADDR的哪些位对应接收地址</b> 0：在SADDR中的相应位被忽略（默认） 1：SADDR中的相应位被检验是否对应接收地址

Table 9.11 EUART1的控制和状态位在SCON1寄存器

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	SM10 /FE	SM11 /RXOV	SM12 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM1[0:1]	<b>EUART1串行方式控制位, SSTAT1 = 0</b> 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE1	<b>EUART1帧出错标志位, 当TXCOL位被读时, SSTAT1位必须被设置为1</b> 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置1
6	RXOV1	<b>EUART1接收完毕标志位, 当TXCOL位被读时, SSTAT1位必须被设置为1</b> 0: 无接收溢出, 由软件清零 1: 接收溢出, 由硬件置1
5	SM12	<b>EUART1多处机通讯允许位 (第9位“1”校验器), SSTAT1 = 0</b> 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI1为1产生中断 在方式2和3下, 任何字节都会置RI1为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位(1)才能置RI1为1产生中断 在方式2和3下, 只有地址字节(第9位=1)能置RI1为1产生中断
5	TXCOL1	<b>EUART1发送冲突标志位, 当TXCOL位被读时, SSTAT1位必须被设置为1</b> 0: 无发送冲突, 由软件清除 1: 有发送冲突, 由硬件置1
4	REN1	<b>EUART1接收器允许位</b> 0: 接收禁止 1: 接收允许
3	TB18	<b>第9位在EUART1的方式2和3下发送, 由软件置1或清除</b>
2	RB18	<b>发送器, EUART1的第8位</b> 在方式0下, 不使用RB18 在方式1下, 如果接收中断发生, RB18是接收到的停止位 在方式2和3下, RB18是接收到的第9位
1	TI1	<b>EUART1的传送中断标志位</b> 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始
0	RI1	<b>EUART1的接收中断标志位</b> 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始

Table 9.12 EUART1数据缓冲寄存器

9DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SBUF1</b>	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	<b>SBUF1[7:0]</b>	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF1的写入将发送字节到移位寄存器中，然后开始传输 SBUF1的读取返回接收锁存器中的内容

Table 9.13 EUART1从属地址及地址掩码寄存器

自动地址识别功能使用两个寄存器，从机地址 SADDR1和掩码地址SADEN1。实际的从机地址由SADEN1寄存器的位对SADDR1相应位的掩码处理获得。如果SADEN1的某一位为0，则SADDR0中相应的位被忽略。

9EH-9FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SADDR1</b>	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
<b>SADEN1</b>	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	<b>SADDR1[7:0]</b>	<b>UART从机地址</b> SADDR寄存器用于定义UART从机地址
7-0	<b>SADEN1[7:0]</b>	<b>地址屏蔽</b> SADEN是一个位掩码决定SADDR中的的哪个位对应接收地址 0: 相应的SADDR寄存器中位被忽略 1: 相应的SADDR寄存器中位对应接收地址

Table 9.14 EUART1波特率发生器寄存器

A4H,9CH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>SBRT1</b>	SBRTEN	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0
<b>SBRT0</b>	SBRT0.7	SBRT0.6	SBRT0.5	SBRT0.4	SBRT0.3	SBRT0.2	SBRT0.1	SBRT0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	<b>SBRTEN</b>	<b>EUART1波特率发生器使能控制</b> 0: 关闭 (默认) 1: 打开
6-0	<b>SBRT1.6:0</b>	<b>EUART1波特率发生器计数器高7位</b>
7-0	<b>SBRT0.7:0</b>	<b>EUART1波特率发生器计数器低8位</b>



## 9.4 模/数转换器 (ADC)

### 9.4.1 特性

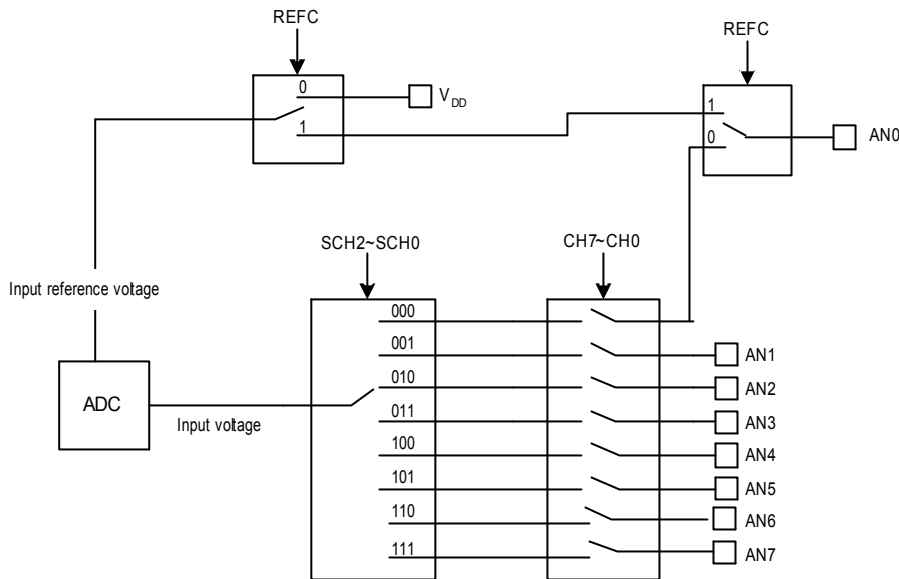
- 10位分辨率
- 内建基准电压
- 可选外接或内建基准电压
- 8模拟通道输入

G80F918包含一个单端型、10位逐次逼近型模数转换器(ADC)。ADC内建的基准电压 $V_{REF}$ 直接和 $V_{DD}$ 相连,用户也可以选择 $V_{REF}$ 端口输入基准电压。8个ADC通道都可以独立输入模拟信号,但是每次转换只能使用一个通道。 $\overline{GO/DONE}$ 信号控制开始转换,提示转换结束。当转换完成时,更新ADC数据寄存器与此同时,设置ADCON寄存器中的ADCIF位,并且产生一个中断(如果允许ADC中断)。

ADC模块整合数字比较功能可以比较ADC中的模拟输入的值与数字值。如果允许数字比较功能(在ADCON寄存器中的EC位置1),并且ADC模块使能(在ADCON寄存器中的ADON位置1),只有当相应的模拟输入的数字值大于或等于寄存器中的比较值(ADDH/L)时,才会产生ADC中断。当 $\overline{GO/DONE}$ 置1时,数字比较功能会持续工作,直到 $\overline{GO/DONE}$ 清0。这一点与模数转换工作方式不同。

带数字比较功能的ADC模块能在Idle模式下工作,并且ADC中断能够唤醒Idle模式。但是,在Power-Down模式下,ADC模块被禁止。

### 9.4.2 ADC模块图



AD 转换器模块图

## 9.4.3 ADC寄存器

Table 9.15 ADC控制寄存器

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	ADON	ADCIF	EC	REFC	SCH2	SCH1	SCH0	GO/DONE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	ADON	<b>ADC允许位</b> 0: 禁止ADC模块 1: 允许ADC模块
6	ADCIF	<b>ADC标志中断标志</b> 0: 无ADC中断 1: 由硬件置1表示已完成AD转换，或者模拟输入大于ADDH/ADDL (如果允许数字比较模块)
5	EC	<b>比较功能允许位</b> 0: 禁止数字比较功能 1: 允许数字比较功能
4	REFC	<b>基准电压选择位</b> 0: 选择内部V <sub>DD</sub> 为基准电压 1: 选择外部V <sub>REF</sub> 端口输入为基准电压
3-1	SCH[2:0]	<b>ADC通道选择</b> 000: ADC通道AN0 (默认) 001: ADC通道AN1 010: ADC通道AN2 011: ADC通道AN3 100: ADC通道AN4 101: ADC通道AN5 110: ADC通道AN6 111: ADC通道AN7
0	GO/DONE	<b>ADC状态标志位</b> 0: 当完成AD转换时，由硬件自动清0。在转换期间清0这个位会中止AD转换。 如果允许数字比较功能，该位不会由硬件清0只能由软件清0 1: 设置开始AD转换或者启动数字比较功能

**注意:** 当选择外部V<sub>REF</sub>端口输入为基准电压时 (REFC = 1)，P0.0作为V<sub>REF</sub>输入而非AN0输入口。

Table 9.16 ADC定时控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (PORWDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	<b>TADC[2:0] - ADC时钟周期选择</b> 000: ADC时钟周期 $t_{AD} = 2 t_{SYS}$ 001: ADC时钟周期 $t_{AD} = 4 t_{SYS}$ 010: ADC时钟周期 $t_{AD} = 6 t_{SYS}$ 011: ADC时钟周期 $t_{AD} = 8 t_{SYS}$ 100: ADC时钟周期 $t_{AD} = 12 t_{SYS}$ 101: ADC时钟周期 $t_{AD} = 16 t_{SYS}$ 110: ADC时钟周期 $t_{AD} = 24 t_{SYS}$ 111: ADC时钟周期 $t_{AD} = 32 t_{SYS}$
3-0	TS[3:0]	<b>采样时间选择位</b> $2 t_{AD} \leq \text{采样时间} = (TS[3:0]+1) * t_{AD} \leq 15 t_{AD}$

**注意:**

- (1) 请确保 $t_{AD} \geq 1\mu s$ ;
- (2) 即使 $TS[3:0] = 0000$ , 最小采样时间为 $2t_{AD}$ ;
- (3) 即使 $TS[3:0] = 1111$ , 最大采样时间为 $15t_{AD}$ ;
- (4) 在设置 $TS[3:0]$ 前, 请估算连接到ADC输入引脚的串联电阻;
- (5) 选择 $2t_{AD}$ 为采样时间时, 请确保连接到ADC输入引脚的串联电阻小于 $10k\Omega$ ;
- (6) 总共转换时间 =  $12t_{AD} + \text{采样时间}$ 。

**举例说明:**

系统时钟 (SYSCLK)	TADC[2:0]	$t_{AD}$	TS[3:0]	采样时间	转换时间
32.768kHz	000	$30.5 * 2 = 61\mu s$	0000	$2 * 61 = 122\mu s$	$12 * 61 + 122 = 854\mu s$
	000	$30.5 * 2 = 61\mu s$	0111	$8 * 61 = 488\mu s$	$12 * 61 + 488 = 1220\mu s$
	000	$30.5 * 2 = 61\mu s$	1111	$15 * 61 = 915\mu s$	$12 * 61 + 915 = 1647\mu s$
	111	$30.5 * 32 = 976\mu s$	0000	$2 * 976 = 1952\mu s$	$12 * 976 + 1952 = 13664\mu s$
	111	$30.5 * 32 = 976\mu s$	0111	$8 * 976 = 7808\mu s$	$12 * 976 + 7808 = 19520\mu s$
	111	$30.5 * 32 = 976\mu s$	1111	$15 * 976 = 14640\mu s$	$12 * 976 + 14640 = 26352\mu s$
12MHz	000	$0.083 * 2 = 0.166\mu s$	-	-	( $t_{AD} < 1\mu s$ , 不推荐)
	100	$0.083 * 12 = 1\mu s$	0000	$2 * 1 = 2\mu s$	$12 * 1 + 2 = 14\mu s$
	100	$0.083 * 12 = 1\mu s$	0111	$8 * 1 = 8\mu s$	$12 * 1 + 8 = 20\mu s$
	100	$0.083 * 12 = 1\mu s$	1111	$15 * 1 = 15\mu s$	$12 * 1 + 15 = 27\mu s$
	111	$0.083 * 32 = 2.7\mu s$	0000	$2 * 2.7 = 5.4\mu s$	$12 * 2.7 + 5.4 = 37.8\mu s$
	111	$0.083 * 32 = 2.7\mu s$	0111	$8 * 2.7 = 21.6\mu s$	$12 * 2.7 + 21.6 = 54\mu s$
111	$0.083 * 32 = 2.7\mu s$	1111	$15 * 2.7 = 40.5\mu s$	$12 * 2.7 + 40.5 = 72.9\mu s$	

Table 9.17 ADC通道配置寄存器

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	CH[7:0]	<b>通道配置</b> 0: P0.x (x = 0 - 7) 为标准I/O端口或其它功能 1: P0.x (x = 0 - 7) 为ADC输入 (当P0x没有设置为其它功能时)

Table 9.18 ADC转换数据寄存器 (比较值寄存器)

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	<b>ADC数据寄存器</b> 采样模拟电压的数字值。当完成转换后，这个值会更新。 如果ADC数字比较功能使能 (EC = 1)，这个值将与模拟输入进行比较。

**启动ADC转换步骤:**

- (1) 选择模拟输入通道以及基准电压
- (2) 使能ADC模块
- (3)  $\overline{GO/DONE}$ 置1开始ADC转换

- (4) 等待 $\overline{GO/DONE} = 0$ 或者 $ADCIF = 1$ ，如果ADC中断使能，则ADC中断将会产生，用户需要软件清0  $ADCIF$
- (5) 从ADDH/ADDL获得转换数据
- (6) 重复步骤3-5开始另一次转换

**启动数字比较功能步骤:**

- (1) 选择模拟输入通道以及基准电压
- (2) 写入ADDH/ADDL，设置比较值
- (3) EC置1使能数字比较功能
- (4) 使能ADC模块
- (5)  $\overline{GO/DONE}$ 置1开始数字比较功能

- (6) 如果模拟输入值大于或者等于设置的比较值， $ADIF$ 会被置1。如果ADC中断使能，则ADC中断将会产生，用户需要软件清0  $ADCIF$
- (7) 数字比较功能会持续工作，直到 $\overline{GO/DONE}$ 清0

## 9.5 低电压检测 (LPD)

### 9.5.1 特性

- 检测低电压并置起中断标志
- LPD检测电压可选

低电压检测 (LPD) 功能用来监测电源电压, 如果电压低于指定值时产生内部标志。LPD功能用来通知CPU电源是否被切断或电池是否用尽, 因此在电压低于最小工作电压之前, 软件可以采取一些保护措施。

### 9.5.2 寄存器

**Table 9.19** 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>LPDCON</b>	LPDEN	LPDF*	LPDV	-	-	-	LPDS1	LPDS0
<b>读/写</b>	读/写	读/写*	读/写	-	-	-	读/写	读/写
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	0	-	-	-	0	0

\*: LPDF软件只能清0, 不能置1。

位编号	位符号	说明
<b>7</b>	<b>LPDEN</b>	<b>LPD允许</b> 0: 禁止低电压检测 1: 允许低电压检测
<b>6</b>	<b>LPDF</b>	<b>LPD标记</b> 0: 无LPD中断发生, 由硬件或软件清0, 即检测电压高于LPDS[1:0]中设定值 (默认) 1: 有LPD中断发生, 由硬件置1, 即检测电压低于LPDS[1:0]中设定值
<b>5</b>	<b>LPDV</b>	<b>LPD检测电压源</b> 0: 检测电源电压 1: 检测VLPD (P4.7) 引脚电压
<b>1-0</b>	<b>LPDS[1:0]</b>	<b>LPD电压选择</b> 00: 3.7V 01: 3.9V 10: 4.2V 11: 4.4V

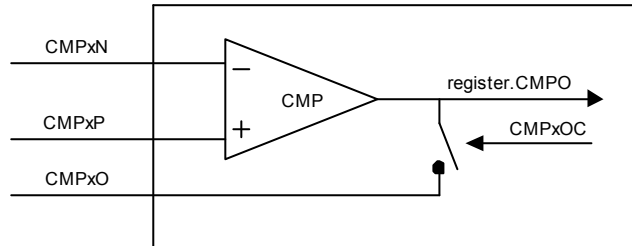
## 9.6 模拟比较器 (CMP)

### 9.6.1 特性

- 单电源工作
- 输出正相/反相控制
- 能工作在空闲模式和掉电模式

G80F918内建2个独立精确的电压比较器，CMPxP引脚是比较器的正相输入；CMPxN引脚是比较器的反相输入；CMPxO引脚是比较器的输出。CMPxO端口可以通过设置寄存器选择作为比较器输出引脚或者普通IO引脚。

当CMPEN和CMPIE寄存器置1，比较器输出口的任何变化都可以产生中断请求（CMPxIF = 1）。比较器中断可以在空闲模式和掉电模式中唤醒CPU。



**Built-in CMP**

**注意：**在比较器首次启动时需要约2ms的等待时间；第一次使用比较器之前用户程序要先将CMPxIF清0。

### 9.6.2 寄存器

**Table 9.20** 比较器控制寄存器

91H,92H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
<b>CMPCON<sub>x</sub> (x=0,1)</b>	CMPxEN	CMPxIF	-	-	-	CMPxOC	CINxV	COU <sub>Tx</sub>
<b>读/写</b>	读/写	读/写	-	-	-	读/写	读/写	只读
<b>复位值 (POR/WDT/LVR/PIN)</b>	0	0	-	-	-	0	0	0

位编号	位符号	说明
<b>7</b>	<b>CMPxEN</b>	<b>比较器使能控制位</b> 0: 关闭比较器 1: 打开比较器
<b>6</b>	<b>CMPxIF</b>	<b>比较器输出中断标志位</b> 0: 比较器输出值未改变 1: 比较器输出值改变（必须由软件清0）
<b>2</b>	<b>CMPxOC</b>	<b>比较器输出控制位</b> 0: 比较器无输出（CMPxO作为I/O或用作其它功能） 1: 比较器有输出（CMPxO作为比较器输出）
<b>1</b>	<b>CINxV</b>	<b>比较器输出倒置位</b> 0: 比较器正常输出 1: 比较器反相输出
<b>0</b>	<b>COU<sub>Tx</sub></b>	<b>比较器输出位</b> COU <sub>T</sub> = 0, 当CMPP < CMPN和CINV = 0时 COU <sub>T</sub> = 1, 当CMPP > CMPN和CINV = 0时 COU <sub>T</sub> = 0, 当CMPP > CMPN和CINV = 1时 COU <sub>T</sub> = 1, 当CMPP < CMPN和CINV = 1时

## 9.7 低电压复位 (LVR)

### 9.7.1 特性

- 通过代码选项选择，LVR 设定电压  $V_{LVR}$  可为 3.7V 或 4.3V
- LVR 去抖动时间  $T_{LVR}$  为 30-60 $\mu$ s
- 当供电电压低于设定电压  $V_{LVR}$  时，将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压，当供电电压低于设定电压  $V_{LVR}$  时，MCU 将产生内部复位。LVR 去抖动时间  $T_{LVR}$  大约为 30 $\mu$ s-60 $\mu$ s。

LVR 功能打开后，具有以下特性 (t 表示电压低于设定电压  $V_{LVR}$  的时间)：

当  $V_{DD} \leq V_{LVR}$  且  $t \geq T_{LVR}$  时产生系统复位。

当  $V_{DD} > V_{LVR}$  或  $V_{DD} < V_{LVR}$ ，但  $t < T_{LVR}$  时不会产生系统复位。

通过代码选项，可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。

## 9.8 看门狗定时器 (WDT)，程序超范围溢出 (OVL) 复位及其它复位状态

### 9.8.1 特性

- 程序超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗可以工作在掉电模式下
- 看门狗溢出频率可选

### 程序超范围溢出复位

G80F918为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

### 看门狗

看门狗定时器是一个递减计数器，独立内建RC振荡器作为其时钟源，因此可以通过代码选项选择在掉电模式下仍持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：



## 9.8.2 寄存器

Table 9.21 复位状态寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

u: 不变 (unchanged)

位编号	位符号	说明
7	WDOF	<b>看门狗溢出或程序超范围溢出标志位</b> 看门狗溢出时由硬件置1, 可由软件或上电复位清0 0: 未发生WDT溢出或程序超范围溢出 1: 发生WDT溢出或程序超范围溢出
5	PORF	<b>上电复位标志位</b> 上电复位后硬件置1, 只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	<b>低压复位标志位</b> 低压复位后置1, 可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	<b>Reset引脚复位标志位</b> 引脚复位后置1, 由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT[2:0]	<b>WDT溢出周期控制位</b> 000: 溢出周期最小值 = 4096ms 001: 溢出周期最小值 = 1024ms 010: 溢出周期最小值 = 256ms 011: 溢出周期最小值 = 128ms 100: 溢出周期最小值 = 64ms 101: 溢出周期最小值 = 16ms 110: 溢出周期最小值 = 4ms 111: 溢出周期最小值 = 1ms <b>注意:</b> 应用中如果看门狗打开, 程序清看门狗的最大间隔时间不能大于以上所列最小值

## 9.9 电源管理

### 9.9.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，G80F918提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

### 9.9.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的IDL位置1，使G80F918进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现高电平，WDT复位，LVR复位）。CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清除，最后G80F918复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

### 9.9.3 掉电模式（Power-Down）

掉电模式可以使G80F918进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号。如果WDT使能，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的PD位置1，使G80F918进入掉电模式。如果按顺序要求的连续指令不被满足，CPU在下一个机器周期清除SUSLO寄存器或IDL位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

**注意：**如果同时设置IDL位和PD位，G80F918进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件会清除IDL及PD位。

有三种方式可以退出掉电模式：

(1) 有效外部中断（如INT0，1，4）能使G80F918退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现高电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后G80F918会被复位。然后程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

(3) 模拟比较器中断也能使G80F918退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

**注意：**如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令。

## 9.9.4 寄存器

Table 9.22 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	SMOD	EUART波特率加倍器
6	SSTAT	SCON[7:5]功能选择位
5	SSTAT1	SCON1[7:5]功能选择位
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活掉电模式
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活空闲模式

Table 9.23 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO, IDL或PD位将被硬件清0。

## 程序举例:

```

IDLE_MODE:
    MOV     SUSLO, #55H
    ORL     PCON, #01H
    NOP
    NOP
    NOP

POWERDOWN_MODE:
    MOV     SUSLO, #55H
    ORL     PCON, #02H
    NOP
    NOP
    NOP

```

## 9.10 预热计数器

### 9.10.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

G80F918内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

G80F918内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，G80F918会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

#### 电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	1000CKs	无	1000CKs	有	64CKs	有

#### 振荡器上电预热计数时间

OP_WMT选项 振荡器类型	00	01	10	11
陶瓷振荡器	$2^{13} \times T_{osc}$	$2^{11} \times T_{osc}$	$2^9 \times T_{osc}$	$2^7 \times T_{osc}$
晶体振荡器	$2^{17} \times T_{osc}$	$2^{15} \times T_{osc}$	$2^{13} \times T_{osc}$	$2^{11} \times T_{osc}$
32K晶体振荡器I	$2^{13} \times T_{osc}$			
内建RC振荡器	$2^7 \times T_{osc}$			

### 9.11 代码选项

#### OP\_WDT[7]:

- 0: 禁止看门狗复位 (默认)
- 1: 允许看门狗复位

#### OP\_WDTPD[6]:

- 0: 掉电模式下禁止看门狗工作 (默认)
- 1: 掉电模式下允许看门狗工作

**注意:** 此代码选项仅当OP\_WDT[7]=1时有效。

#### OP\_WMT[4:3]: (不适用于32k晶体振荡器和内建RC)

- 00: 最长预热时间 (默认)
- 01: 较长预热时间
- 10: 较短预热时间
- 11: 最短预热时间

#### OP\_OSC[2:0]:

- 000: 内建RC振荡器 (16.6MHz) (默认)
- 010: 外部时钟源 (30kHz - 16.6MHz)
- 011: 32.768kHz晶体振荡器
- 101: 晶体振荡器 (400kHz - 16.6MHz) 或陶瓷振荡器 (2MHz - 16.6MHz)
- 110: 陶瓷振荡器 (400kHz - 2MHz)
- others: 内建RC振荡器 (16.6MHz)

#### OP\_LVREN[7]:

- 0: 禁止低电压复位功能 (默认)
- 1: 允许低电压复位功能

#### OP\_LVRLE[6]:

- 0: 低电压复位设定电压为4.3V (默认)
- 1: 低电压复位设定电压为3.7V

#### OP\_SCM[3]:

- 0: 在预热期间禁止时钟单元检测功能 (默认)
- 1: 在预热期间允许时钟单元检测功能

#### OP\_IO[0]:

- 0: 上电时IO结构为仅输入结构
- 1: 上电时IO结构为准双向结构 (默认)

#### OP\_ISP[7]:

- 0: 允许ISP功能 (默认)
- 1: 禁止ISP功能

#### OP\_ISPPIN[6]:

- 0: 仅当P1.0和P1.1同时为低时进入ISP模式
- 1: 进入ISP模式时不检测P1.0和P1.1状态 (默认)

**注意:** 此代码选项仅当OP\_ISP[7]=0时有效。

## 10. 指令集

算术操作指令					
指令	功能描述	代码	字节	周期	
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1	
ADD A, direct	累加器加直接寻址字节	0x25	2	2	
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2	
ADD A, #data	累加器加立即数	0x24	2	2	
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1	
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2	
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2	
ADDC A, #data	累加器加立即数和进位位	0x34	2	2	
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1	
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2	
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2	
SUBB A, #data	累加器减立即数和借位位	0x94	2	2	
INC A	累加器加1	0x04	1	1	
INC Rn	寄存器加1	0x08-0x0F	1	2	
INC direct	直接寻址字节加1	0x05	2	3	
INC @Ri	内部RAM加1	0x06-0x07	1	3	
DEC A	累加器减1	0x14	1	1	
DEC Rn	寄存器减1	0x18-0x1F	1	2	
DEC direct	直接寻址字节减1	0x15	2	3	
DEC @Ri	内部RAM减1	0x16-0x17	1	3	
INC DPTR	数据指针加1	0xA3	1	4	
MUL AB	8 X 8 16 X 8	累加器乘寄存器B	0xA4	1	11 20
DIV AB	8 / 8 16 / 8	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1	

逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4

数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1

位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3

## 11. 电气特性

## 极限参数\*

直流供电电压.....-0.3V to +6.0V  
 输入/输出电压.....GND-0.3V to  $V_{DD}+0.3V$   
 工作环境温度.....-40°C to +85°C  
 Flash烧写温度.....0°C to +85°C  
 存储温度.....-55°C to +125°C

直流电气特性 ( $V_{DD} = 3.6 - 5.5V$ ,  $GND = 0V$ ,  $T_A = +25^\circ C$ , 工作于准双向模式 (Quasi-Bi), 除非另有说明)

## \*注释

如果器件的工作条件超过左列“极限参数”的范围, 将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	$V_{DD}$	3.6	5.0	5.5	V	$30kHz \leq f_{OSC} \leq 16.6MHz$
工作电流	$I_{OP}$	-	5	10	mA	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$ 所有输出引脚无负载 (所有数字输入引脚不浮动); CPU打开 (执行NOP指令); 关闭其它所有功能
待机电流1 (空闲模式)	$I_{SB1}$	-	25	35	$\mu A$	$f_{OSC} = 32.768kHz$ , $V_{DD} = 5.0V$ 所有输出引脚无负载 (所有数字输入引脚不浮动); 关闭其它所有功能
		-	3	5	mA	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$ 所有输出引脚无负载 (所有数字输入引脚不浮动); 关闭其它所有功能
待机电流2 (掉电模式)	$I_{SB2}$	-	-	10	$\mu A$	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$ 所有输出引脚无负载 (所有数字输入引脚不浮动); CPU停止 (掉电模式), 关闭其它所有功能
WDT电流	$I_{WDT}$	-	1	3	$\mu A$	$V_{DD} = 5.0V$ , 所有输出引脚无负载, 看门狗打开
LPD电流	$I_{LPD}$	-	3	5	$\mu A$	$V_{DD} = 5.0V$
输入低电压	$V_{IL}$	GND	-	$0.2 \times V_{DD}$	V	I/O端口 (全部引脚都有schmitt触发器)
输入高电压	$V_{IH}$	$0.8 \times V_{DD}$	-	$V_{DD}$	V	I/O端口 (全部引脚都有schmitt触发器)
输入漏电流	$I_{IL}$	-1	-	1	$\mu A$	输入口, $V_{IN} = V_{DD}$ 或者GND (Input Only mode)
输出漏电流	$I_{OL}$	-1	-	1	$\mu A$	开漏输出, $V_{DD} = 5.0V$ $V_{OUT} = V_{DD}$ 或者GND (Open-Drain mode)
极弱上拉电阻	$R_{PH1}$	-	300	-	$k\Omega$	$V_{DD} = 5.0V$ , $V_{IN} = GND$
弱上拉电阻	$R_{PH2}$	-	10	-	$k\Omega$	$V_{DD} = 5.0V$ , $V_{IN} = GND$
输出高电压	$V_{OH}$	$V_{DD} - 0.7$	-	-	V	I/O端口, $I_{OH} = -10mA$ , $V_{DD} = 5.0V$ (Push-Pull mode)
输出低电压	$V_{OL}$	-	-	$GND + 0.6$	V	I/O端口, $I_{OL} = 10mA$ , $V_{DD} = 5.0V$ (Push-Pull mode)

## 注意:

- “\*”表示典型值下的数据是在5.0V, 25°C下测得的, 除非另有说明。
- 流过 $V_{DD}$ 的最大电流值须小于100mA。
- 流过GND的最大电流值须小于150mA。

## 5V模/数转换器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
供电电压	$V_{AD}$	4.5	5.0	5.5	V	
精度	$N_R$	-	10	-	bit	$GND \leq V_{AIN} \leq V_{REF}$
A/D输入电压*	$V_{AIN}$	GND	-	$V_{REF}$	V	
A/D输入电阻	$R_{AIN}$	2	-	-	$M\Omega$	$V_{IN} = 5.0V$
模拟电压源推荐阻抗	$Z_{AIN}$	-	-	10	$k\Omega$	
A/D转换电流	$I_{AD}$	-	1	3	mA	ADC模块打开, $V_{DD} = 5.0V$
A/D输入电流	$I_{ADIN}$	-	-	10	$\mu A$	$V_{DD} = 5.0V$
微分非线性误差	$D_{LE}$	-	-	$\pm 1$	LSB	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$
积分非线性误差	$I_{LE}$	-	-	$\pm 2$	LSB	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$
满刻度误差	$E_F$	-	$\pm 1$	$\pm 3$	LSB	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$
偏移量误差	$E_Z$	-	$\pm 0.5$	$\pm 2$	LSB	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$
总绝对误差	$E_{AD}$	-	-	$\pm 3$	LSB	$f_{OSC} = 16.6MHz$ , $V_{DD} = 5.0V$
总转换时间**	$T_{CON}$	14	-	-	$t_{AD}$	10 bit精度, $V_{DD} = 5.0V$

## 注意:

- \*表示A/D输入电阻就是直流条件下A/D自身的输入电阻。
- \*\*建议与AD连接的信号源内阻小于10k。

模拟比较器电气特性 ( $V_{DD} = 3.6V - 5.5V$ ,  $GND = 0V$ ,  $T_A = +25^\circ C$ ,  $f_{OSC} = 30KHz - 16.6MHz$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
输入偏移电压	$ V_{IO} $	-	-	10	mV	
输入共模电压范围	$V_{CM}$	GND	-	$V_{DD} - 1.0$	V	
响应时间	$T_{RES}$	-	250	500	ns	
电源开启建立时间	$T_{OV}$	-	-	10	$\mu s$	
输入漏电流	$I_{IL}$	-	-	1	$\mu A$	$0 < V_{IN} < V_{DD}$

交流电气特性 ( $V_{DD} = 3.6V - 5.5V$ ,  $GND = 0V$ ,  $T_A = +25^\circ C$ ,  $f_{OSC} = 30KHz - 16.6MHz$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间1	$T_{OSC1}$	-	1	2	s	$f_{OSC} = 32.768kHz$
振荡器起振时间2	$T_{OSC2}$	-	-	2	ms	$f_{OSC} = 16.6MHz$
复位脉冲宽度	$t_{RESET}$	10	-	-	$\mu s$	高电平有效
复位引脚下拉电阻	$R_{RPH}$	-	30	-	$k\Omega$	$V_{DD} = 5.0V$ , $V_{IN} = GND$
RC频率*	$F_{RC}$	-1	-	1	%	$V_{DD} = 3.6V - 5.5V$ , $T_A = +25^\circ C$
		-3	-	3	%	$V_{DD} = 3.6V - 5.5V$ , $T_A = -10^\circ C - +70^\circ C$
		-5	-	5	%	$V_{DD} = 3.6V - 5.5V$ , $T_A = -40^\circ C - +85^\circ C$

注意: \*表示这些数据只是设计保证, 在生产过程中并不测试这些数据。

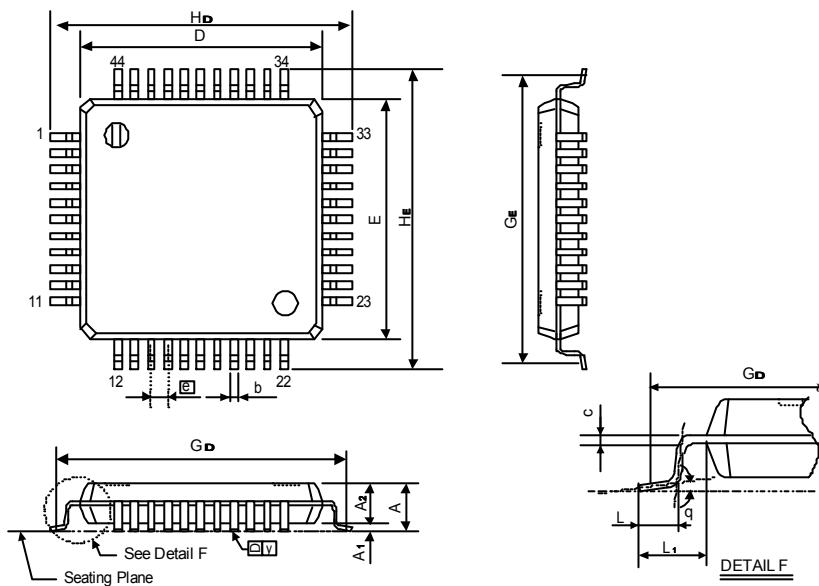
低电压复位电气特性 ( $V_{DD} = 3.6V - 5.5V$ ,  $GND = 0V$ ,  $T_A = +25^\circ C$ , 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR设定电压1	$V_{LVR}$	4.2	4.3	4.4	V	LVR打开 $V_{DD} = 3.6V - 5.5V$
LVR设定电压2	$V_{LVR}$	3.6	3.7	3.8	V	LVR打开 $V_{DD} = 3.6V - 5.5V$

## 12. 封装信息

## QFP 44外形尺寸

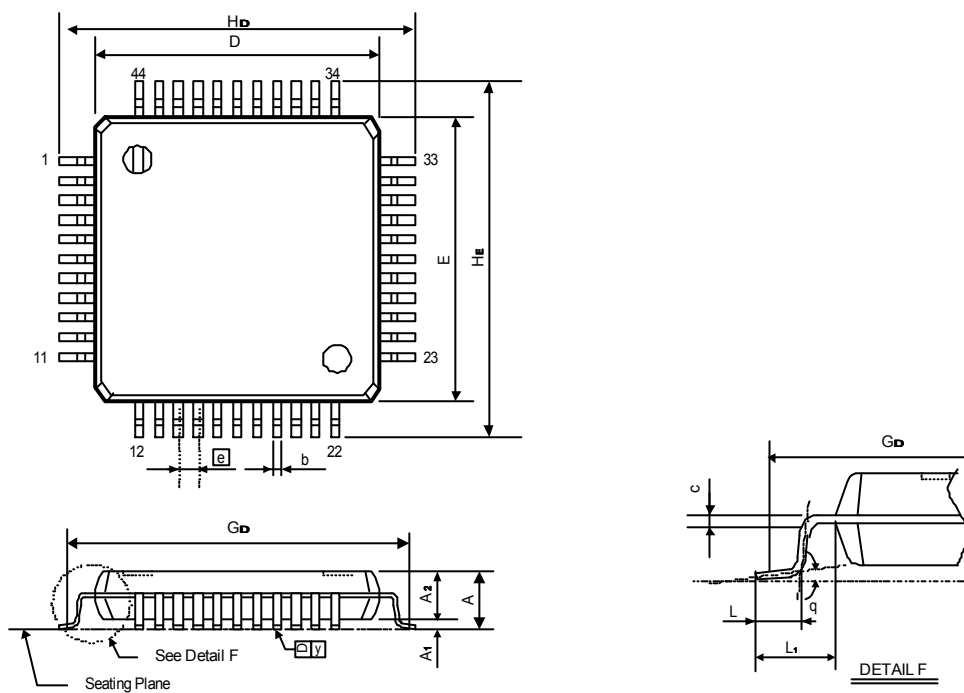
单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	0.106 Max.	2.70 Max.
A <sub>1</sub>	0.01 Min. 0.02 Max.	0.25 Min. 0.50 Max.
A <sub>2</sub>	0.079+0.008 -0.004	2.00+0.2 -0.1
b	0.012 Typ.	0.30 Typ.
C	0.006 ± 0.002	0.15 ± 0.05
D	0.394 ± 0.004	10.00 ± 0.10
E	0.394 ± 0.004	10.00 ± 0.10
	0.031 Typ.	0.80 Typ.
G <sub>D</sub>	0.488 NOM.	12.40 NOM.
G <sub>E</sub>	0.488 NOM.	12.40 NOM.
H <sub>D</sub>	0.519 ± 0.008	13.20 ± 0.20
H <sub>E</sub>	0.519 ± 0.008	13.20 ± 0.20
L	0.035+0.002 -0.006	0.88+0.05 -0.15
L <sub>1</sub>	0.063 Typ.	1.60 Typ.
Y	0.004 Max.	0.10 Max.
θ	0° ~ 7°	0° ~ 7°

LQFP44外形尺寸

单位: 英寸/毫米



符号	英寸单位尺寸		毫米单位尺寸	
	MIN	MAX	MIN	MAX
A	0.057	0.065	1.45	1.65
A1	0.001	0.001	0.015	0.21
A2	0.051	0.059	1.3	1.5
D	0.388	0.396	9.85	10.15
E	0.388	0.396	9.85	10.15
$H_D$	0.465	0.48	11.8	12.2
$H_E$	0.465	0.48	11.8	12.2
b	0.01	0.014	0.25	0.35
e	0.031 TYP		0.8 TYP	
c	0.005 TYP		0.127 TYP	
L	0.017	0.028	0.42	0.78
L1	0.037	0.045	0.95	1.15
$\theta$	0°	10°	0°	10°

**13. 规格更改记录**

G80F918 规格书版本记录		
版本	记录	日期
1.0	原始版本	2012.04
1.1	优化选型表	2014.05

**14. 业务联络**

南京立超电子科技有限公司  
中国南京市和燕路251号金港大厦A幢2406室  
ZIP:210028  
Tel: 0086-25-83306839/83310926  
Fax: 0086-25-83737785  
Email: Yunchao.Ding@sykee.net  
Website:Http://www.dycmcu.com



**15. 免责声明**

规格书中所出现的信息在出版当时相信是正确的，然而本公司对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，本公司不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本产品不授权使用于救生、维生器件或系统中做为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考我们的网址 <http://www.dycmcu.com>