

数据手册

GM7113C

9 位视频输入解码电路

2010.2

GM7113C		
版本记录：1.0		当前版本时间：2010 年 2 月
新旧版本改动比较：		
旧版 文档页数	当前版本 文档页数	主题（和旧版本相比的主要变化）

9 位视频输入解码电路

GM7113C

1 概述

GM7113C 是一款 9 位视频输入预处理芯片，该芯片采用 CMOS 工艺，通过 I2C 总线与 PC 或 DSP 相连构成应用系统。

芯片内部包含两路模拟处理通道，能实现 CVBS、S-Video 视频信号源选择、抗混叠滤波、A/D 转换、自动钳位、自动增益控制（AGC）、时钟发生（CGC）、多制式解码、亮度/对比度/饱和度控制（BCS）。

2 特征

GM7113C 具有如下功能特征：

- 4 个模拟输入和多种组合的内部模拟源选择器，如：
 - ◆ 4×CVBS
 - ◆ 2×Y/C
 - ◆ 1×Y/C、2×CVBS
- 内含 2 个差分 CMOS 模式的模拟处理通道，2 路 9 位 CMOS 视频 A/D 转换器
- 可对芯片编程进行白峰（White peak）控制、自动增益控制、抗混叠滤波
- 片内时钟产生，内含 DDS、PLL 进行行锁系统时钟频率产生
- 行、场同步检测
- 可自动进行 50/60Hz 场频检测以及标准 PAL 和 NTSC 之间的自动转换
- 可对 PAL、NTSC 制式进行亮度和色度处理
- 采用 2D-3line 梳状滤波器减少亮色串干扰
- 片内进行亮度、对比度、饱和度(BCS)控制
- 具有实时状态信息输出(RTCO)、多功能输出引脚 RTS0、RTS1
- 支持 ITU-R BT 656 YUV 4: 2: 2（8-bit）格式，可编程数据输出率：
 - ◆ -12.27MHz Square Pixel（NTSC）
 - ◆ -14.75MHz Square Pixel（PAL）
 - ◆ -13.5MHz ITU-R BT 601（PAL/NTSC）
- 各种标准采用 24.576MHz 单一晶体
- 带有 I²C 总线
- 具有低功耗模式及上电复位操作
- BSD 电路兼容标准“IEEE Std.1149.1 – 2001”
- 5V I/O 耐压容限
- CQFP44 小尺寸封装
- 质量等级：B

3 封装及引脚功能说明

GM7113C 采用 CQFP44 封装，如下图所示。

9 位视频输入解码电路

GM7113C

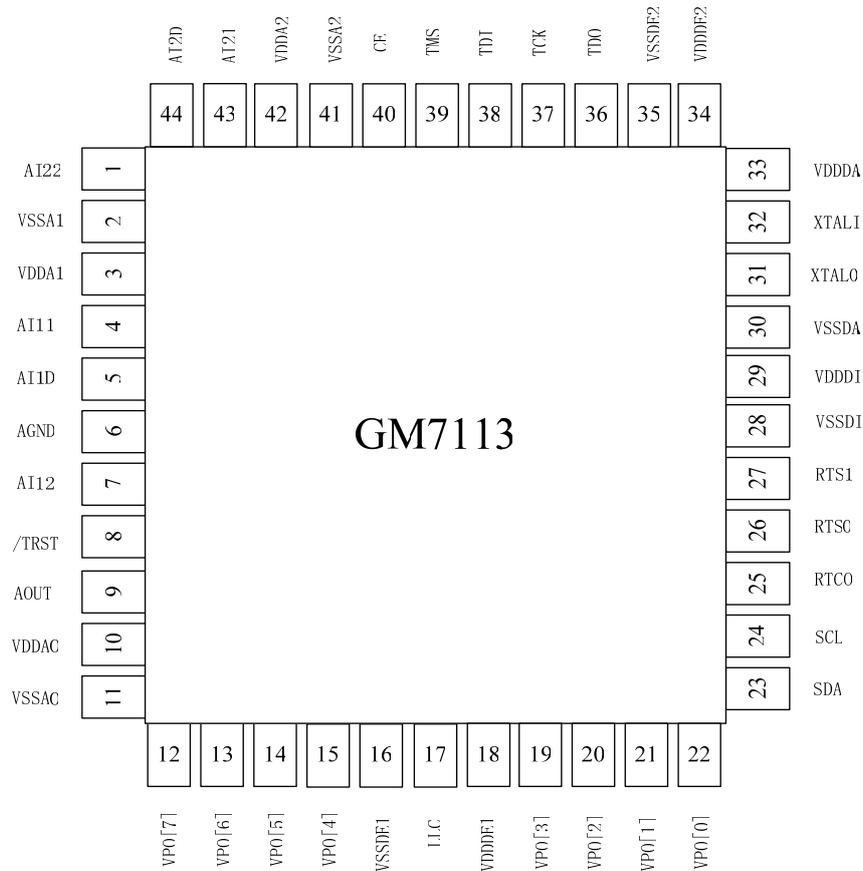


图 1 GM7113C 引脚排布图

该芯片的各引脚功能描述见下表：

表 1 芯片引脚功能说明

引出端号	符号	类型	功能描述
1	AI22	In	模拟通道 2 输入第二端
2	VSSA1	In	模拟通道 1 地
3	VDDA1	In	模拟通道 1 电源
4	AI11	In	模拟通道 1 输入第一端
5	AI1D	In	模拟通道 1 输入差分端
6	AGND	In	模拟地
7	AI12	In	模拟通道 1 输入第二端
8	/TRST	In	测试复位端 ⁽¹⁾⁽²⁾⁽³⁾
9	AOUT	Out	模拟测试输出
10	VDDA0	In	时钟电源
11	VSSA0	In	时钟地
12	VPO[7]	Out	VPO 总线 7 位
13	VPO[6]	Out	VPO 总线 6 位
14	VPO[5]	Out	VPO 总线 5 位

9 位视频输入解码电路

GM7113C

15	VPO[4]	Out	VPO 总线 4 位
16	VSSDE1	In	数字 IO 地 1
17	LLC	Out	时钟输出 (27MHz)
18	VDDDE1	In	数字 IO 电源 1
19	VPO[3]	Out	VPO 总线 3 位
20	VPO[2]	Out	VPO 总线 2 位
21	VPO[1]	Out	VPO 总线 1 位
22	VPO[0]	Out	VPO 总线 0 位
23	SDA	Inout	I2C 总线数据
24	SCL	In	I2C 时钟总线
25	RTCO	Out	实时控制输出信号
26	RTS0	Inout	实时状态输出信号 0, 内部带上拉电阻
27	RTS1	Inout	实时状态输出信号 1
28	VSSDI	In	数字 CORE 地
29	VDDDI	In	数字 CORE 电源
30	VSSDA	In	晶振地
31	XTALO	Out	晶振输出
32	XTALI	In	晶振输入, 24.576MHz 晶体或 CMOS 时钟信号
33	VDDDA	In	晶振电源
34	VDDDE2	In	数字 IO 电源 2
35	VSSDE2	In	数字 IO 地 2
36	TDO	Out	测试数据输出端 ⁽³⁾
37	TCK	In	测试时钟输入端 ⁽³⁾
38	TDI	In	测试数据输入端 ⁽³⁾
39	TMS	In	测试模式选择端 ⁽³⁾
40	CE	In	片选使能端, 内部带上拉电阻; CE=0: 芯片处于低功耗 CE=1: 芯片正常工作
41	VSSA2	In	模拟通道 2 地
42	VDDA2	In	模拟通道 2 电源
43	AI21	In	模拟通道 2 输入第一端
44	AI2D	In	模拟通道 2 输入差分端

注 1: 若系统应用板无 boundary scan, /TRST 需要连接到地。

注 2: /TRST 能够初始化 BST 电路, 使 TAP 立刻进入 TEST_LOGIC_RESET 状态 (normal operation)。

注 3: 根据 IEEE1149.1 标准, TDI、TMS、/TRST 为内部带有上拉电阻的输入 PAD, TDO 为三态输出 PAD。

4 功能描述

9 位视频输入解码电路

GM7113C

4.1 模拟输入处理

该芯片提供 4 路模拟信号输入端，模拟电路部分包括：2 个模拟通道、箝位电路、模拟放大器、抗混叠滤波器、9bit 视频 CMOS A/D 转换器。

4.2 模拟控制电路

箝位控制电路部分控制模拟输入信号的箝位电平，模拟输入端的一对电容用于箝位电压的保持及滤波。内部数字箝位比较器产生上箝和下箝控制信号。三个 ADC 通道的箝位电平量化值固定为亮度 (120) 和色度 (256)。通常，箝位时间位置设在视频信号的行消隐后肩的 HCL 期间。

增益控制电路通过 I2C 总线可将模拟通道设置为静态增益级别，或者自动增益级别。亮度的增益控制用于放大/衰减 CVBS/YC 信号，以达到所需的电压幅度，满足 ADC 输入电压范围。通常，自动增益控制有效时间位置设在视频信号的同步底期间。

白峰控制能够限制信号过冲的增益，使箝位和自动增益控制导致的电压改变被自动消除。

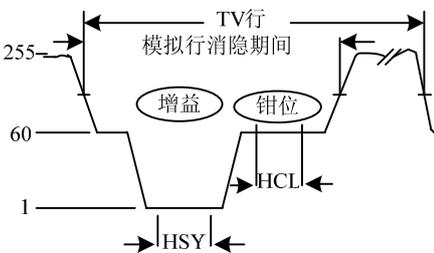


图 2 模拟行的箝位(HCL)和增益(HCL)范围

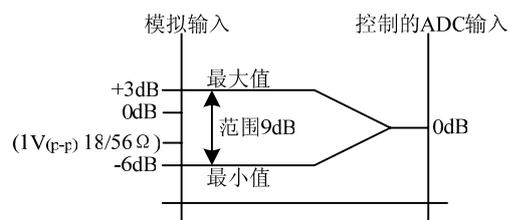


图 3 自动增益范围

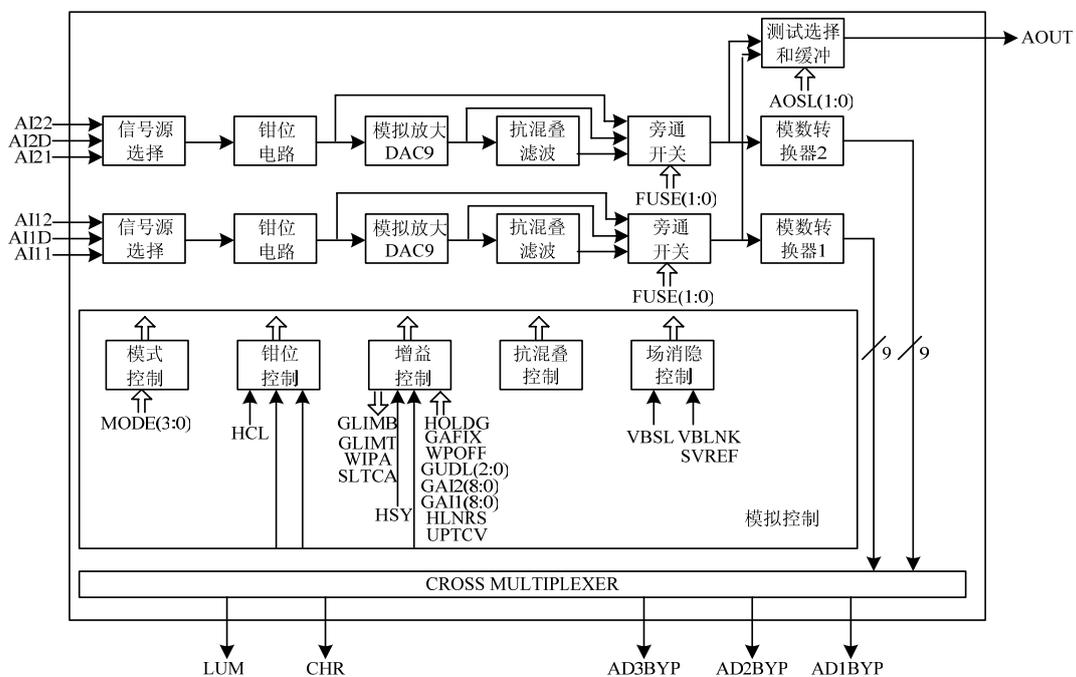


图 4 GM7113C 的模拟输入处理功能框图

9 位视频输入解码电路

GM7113C

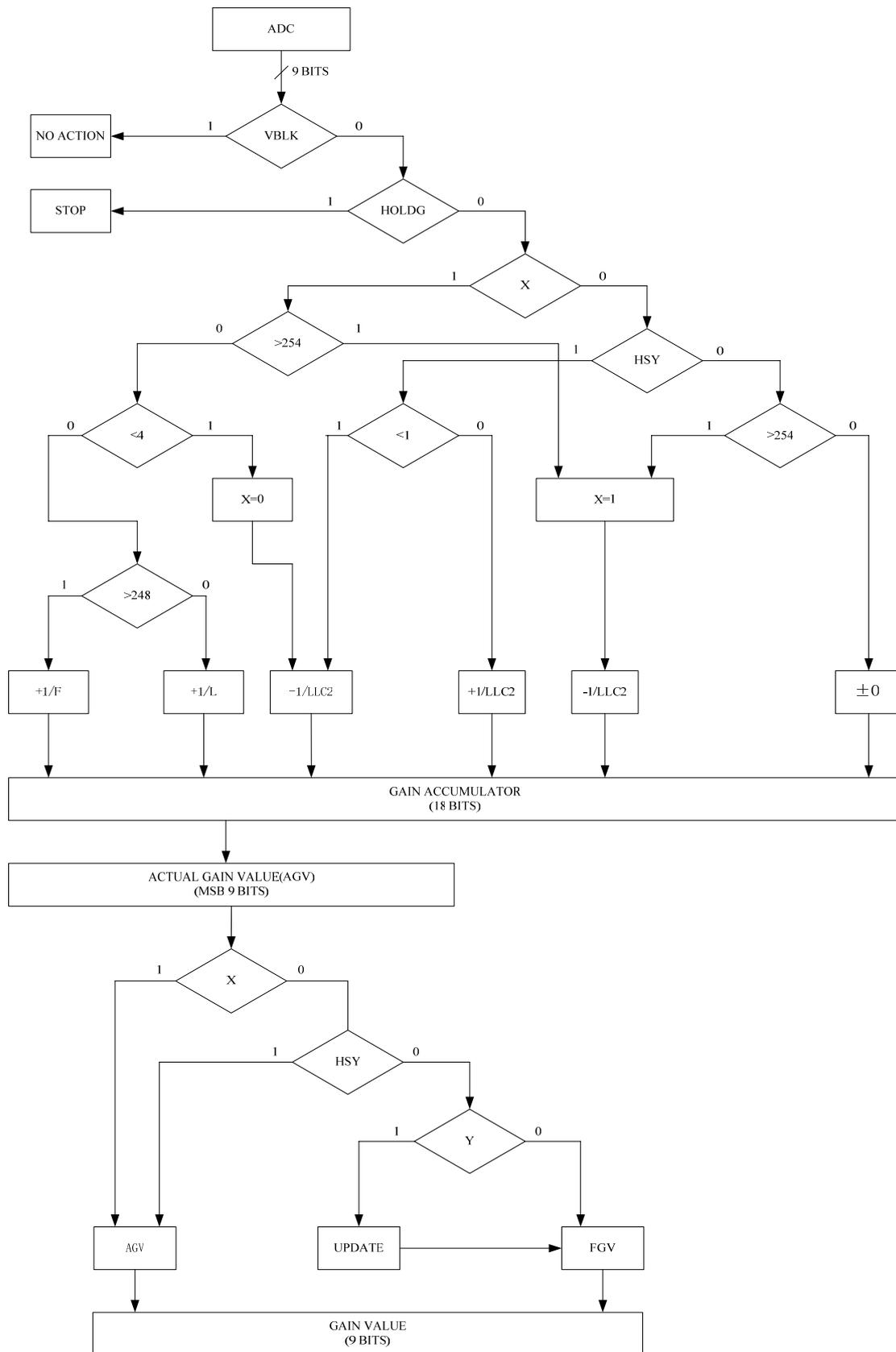


图 5 增益控制流程

9 位视频输入解码电路

GM7113C

4.3 色度处理

首先，9 位数字色度信号被送入正交解调器，正交解调器需要的两个副载波信号来自本地振荡器 DTO1，副载波信号的相位差为 90° ，频率则由当前所输入视频信号的色彩制式决定。乘法器输出到低通滤波器（根据不同的色度带宽，四组低通滤波器可供选择）后得到色差信号。

色差信号送到亮度/对比度/饱和度模块（BCS），包括以下五种功能：

- 色度信号的自动增益控制（AGC）；
- 色度信号幅度匹配；
- 色度饱和度调整；
- 亮度、对比度调整；
- 限制 YUV 在 1 到 254 范围内（符合 ITU-R BT 601 标准）；

色同步处理模块提供色度 PLL 的反馈环路，包含以下内容：

- 副载波有效区间累加器；
- 色彩识别和色彩屏蔽；
- 比较标准副载波幅度与实际副载波幅度（只适合 PAL 和 NTSC）；
- 环路滤波器色度增益控制（只适合 PAL 和 NTSC）；
- 环路滤波器色度 PLL（只在 PAL 和 NTSC 标准有效）；
- 对非标准信号，运用 DTO1 的步长和除法器产生稳定副载波。

然后，色差信号被送入梳状滤波器。色度梳状滤波器是为了消除色度通道间的串扰，以符合 PAL 标准的要求。对于 NTSC 制式，色度梳状滤波器用来消除亮度和色度垂直方向的串扰。梳状滤波器可根据需要关断和开启。

最后，经过处理的信号送到可调 Y-延时补偿单元和输出接口。输出接口模块主要功能是 VPO 输出格式转换器和输出控制逻辑。

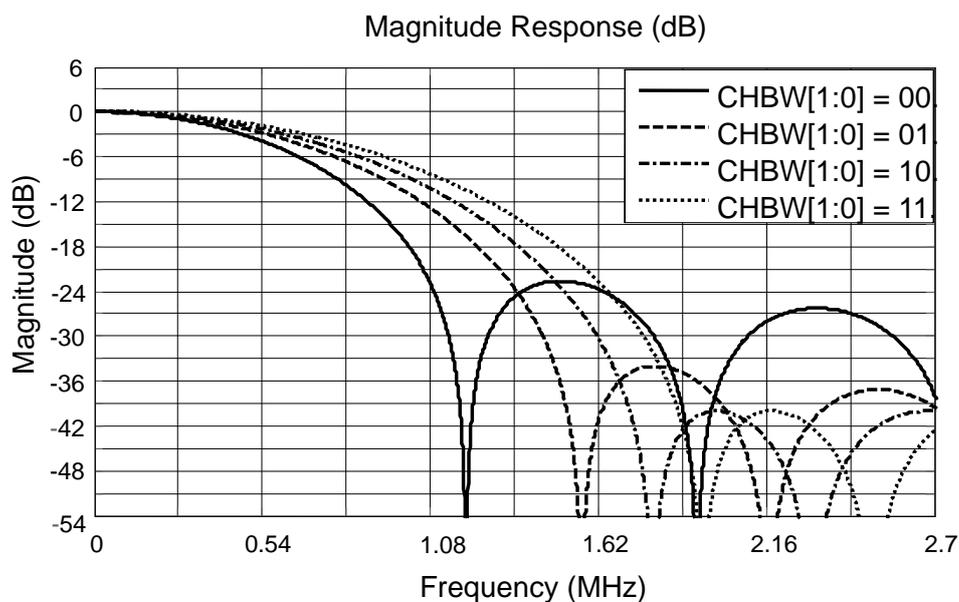


图 6 色度处理滤波器

9 位视频输入解码电路

GM7113C

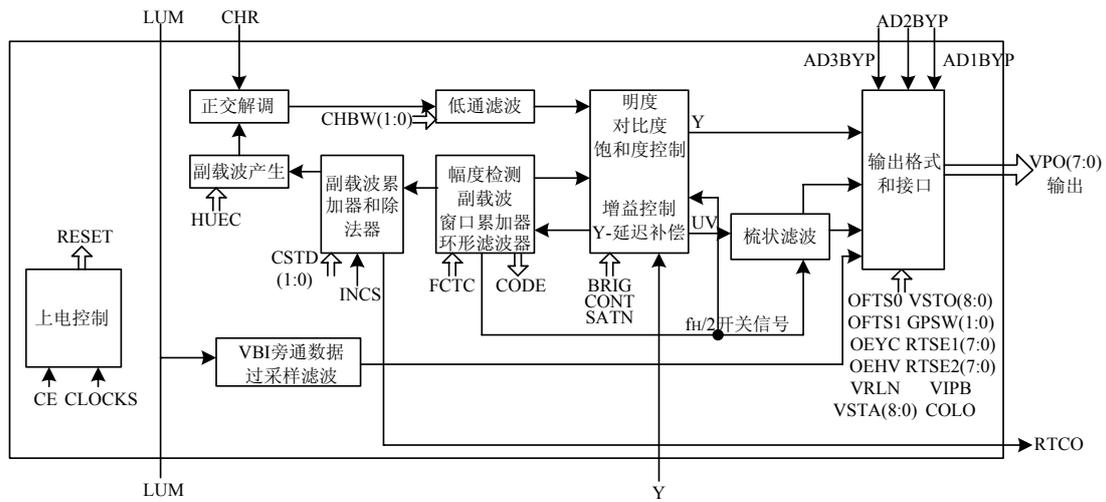


图 7 色度电路,VBI 旁通,输出格式和上电控制功能框图

4.4 亮度处理

9 位亮度信号（数字CVBS数据或者亮度数据（S-VHS、HI8））送到一个可开启或关闭的预滤波器(补偿高频损失，高频成分在此得到加强)。随后，色度陷波器（可选中心频率为 4.43 MHz或 3.58 MHz）滤除掉绝大部分色载波信号。而对S-VHS, HI8 格式色度陷波器必须是旁通的。亮度信号的高频分量能够在两个带通滤波器中得到增强（通过I²C总线控制锐度增加）。增强的亮度信号通过可变延迟馈送到 B C S 控制和输出接口。

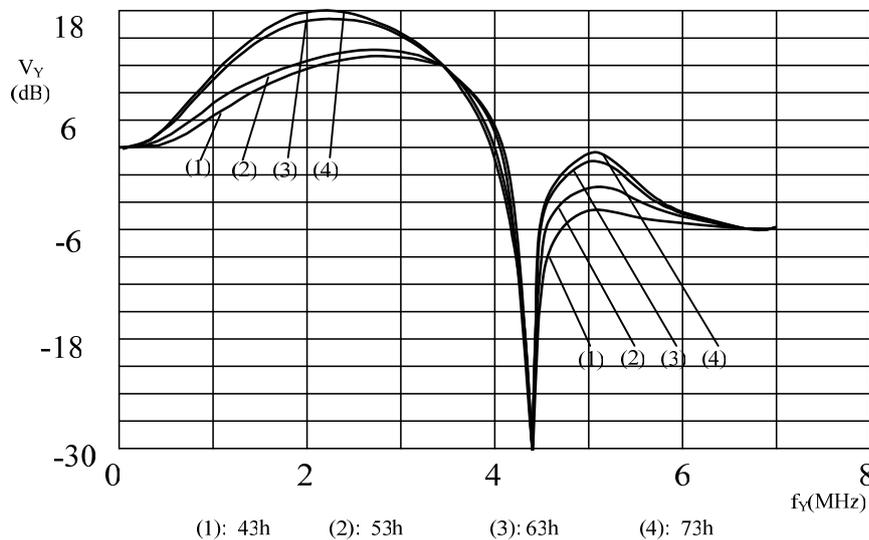


图 8 亮度处理，4.43MHz 陷波/CVBS，预滤波开启，不同孔径系数带通中心频率

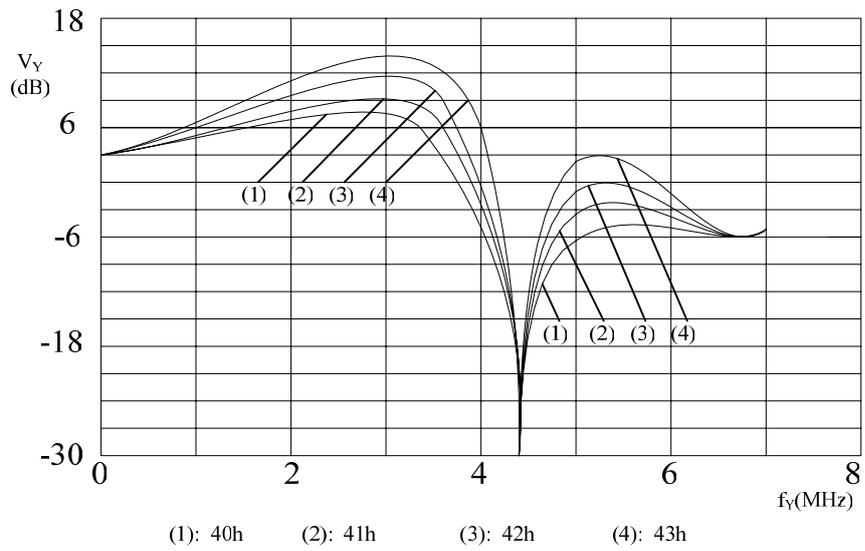


图 9 亮度处理，4.43MHz 陷波/CVBS，预滤波开启，不同孔径系数

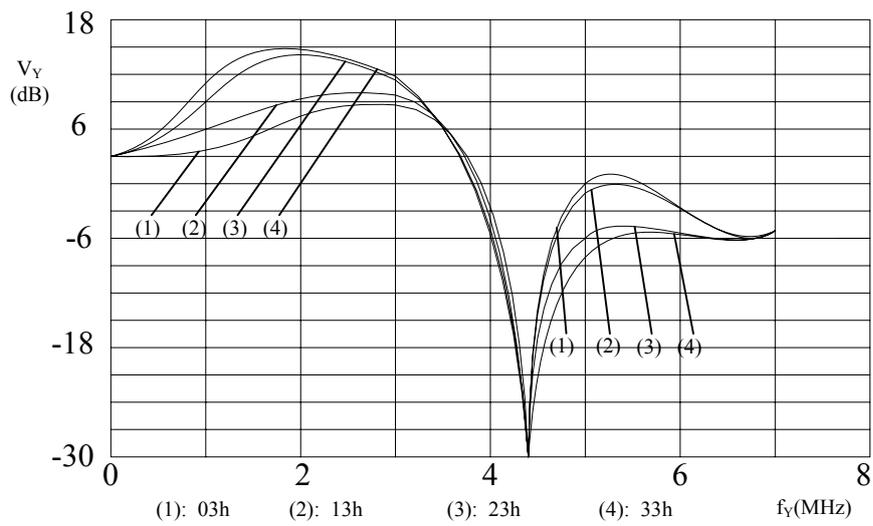


图 10 亮度处理，4.43MHz 陷波/CVBS，预滤波关闭，不同孔径系数带通中心频率

9 位视频输入解码电路

GM7113C

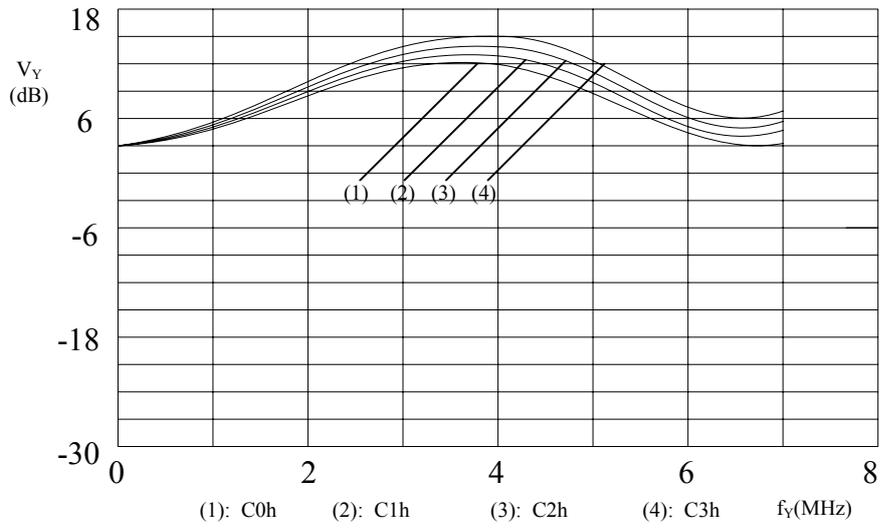


图 11 亮度处理, YC, 预滤波开启, 不同孔径系数

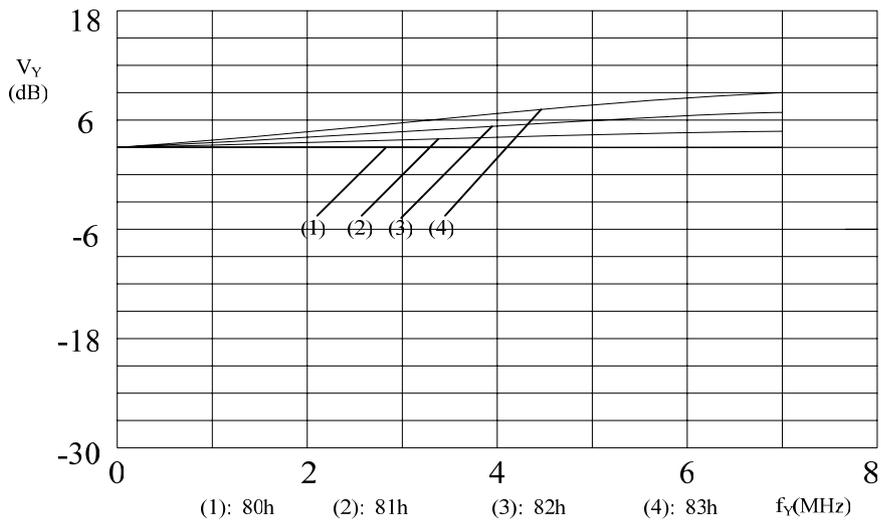


图 12 亮度处理, YC, 预滤波关闭, 不同孔径系数

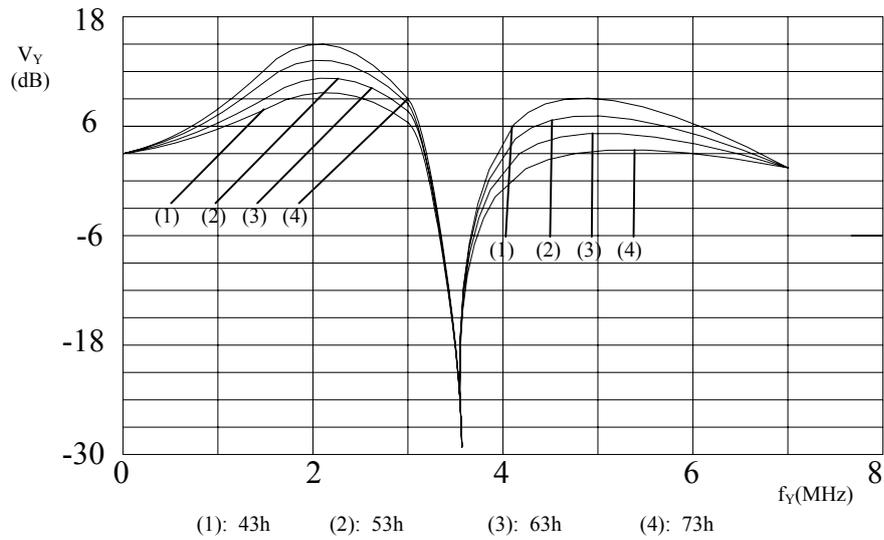


图 13 亮度处理，3.58MHz 陷波/CVBS，预滤波开启，不同孔径系数带通中心频率

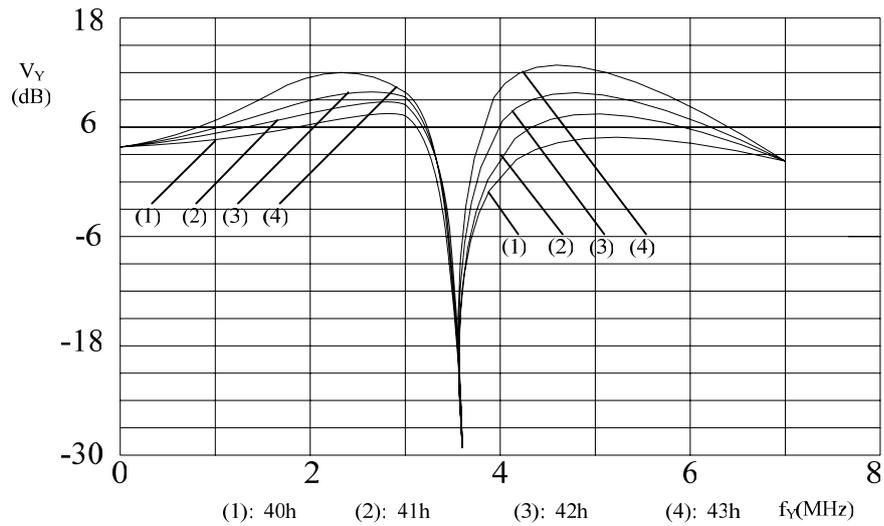


图 14 亮度处理，3.58MHz 陷波/CVBS，预滤波开启，不同孔径系数

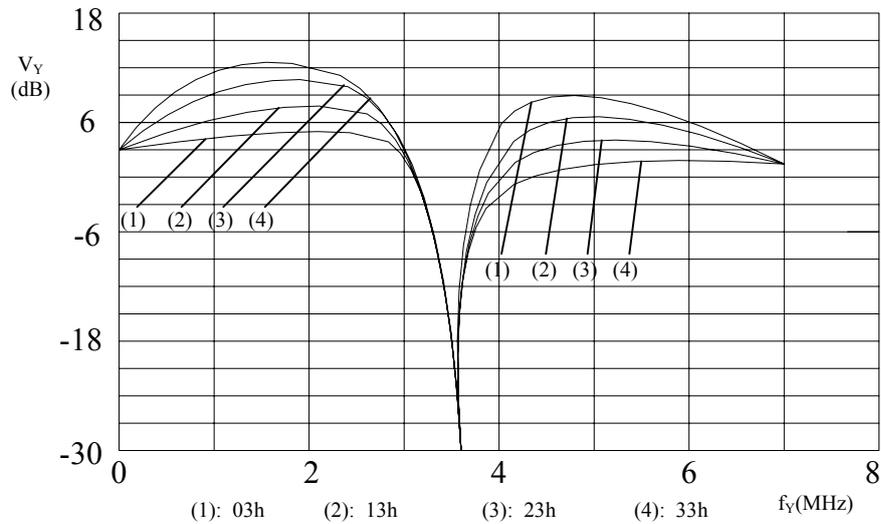


图 15 亮度处理，3.58MHz 陷波/CVBS，预滤波关闭，不同孔径系数带通中心频率

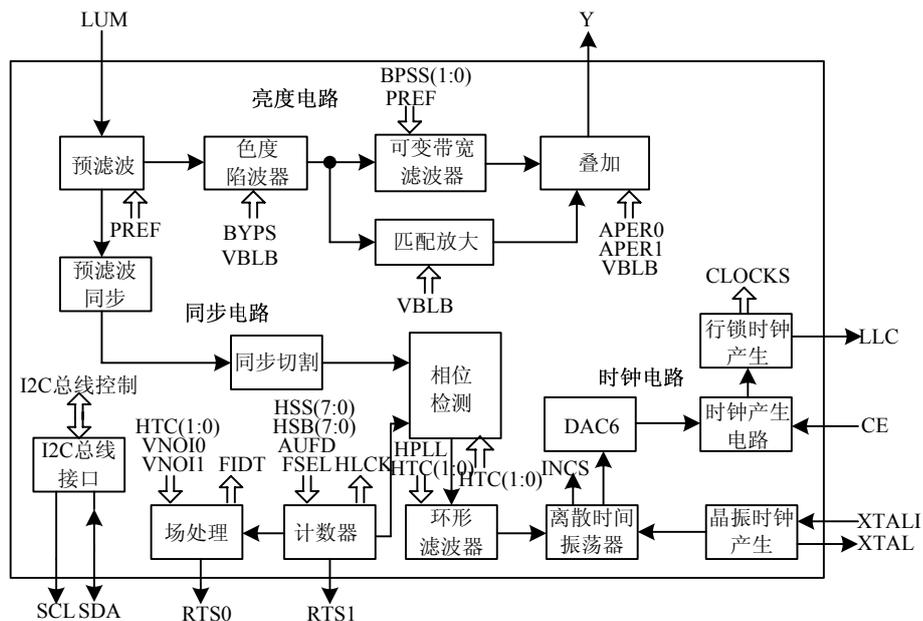


图 16 亮度和同步处理主要结构框图

4.5 同步处理

经过预滤波的亮度信号送到同步处理模块。亮度信号首先经过 1M 低通滤波器，滤除高频部分，经过同步脉冲检测电路产生同步脉冲，送到相位检测器，在这里它们与时钟相位进行精细比较，将其结果送到环形滤波器。环形滤波器驱动内部振荡器 DTO2 产生行频率控制信号 LFCO。

4.6 时钟产生电路

时钟产生电路产生视频输入处理所需的所有时钟信号。该部分主要由锁相环电路构成，锁相环电路包括相位检测器、环形振荡器、VCO和分频器，如下图所示。PLL提供数模转换的内部信号LFCO，这个信号与行频成倍数关系： $6.75\text{MHz}=429 \times f_H$ （50Hz）或者 $432 \times f_H$

9 位视频输入解码电路

GM7113C

(60Hz)。LFCO通过PLL电路得 2 倍频或者 4 倍频输出时钟信号，其占空比为 50%。

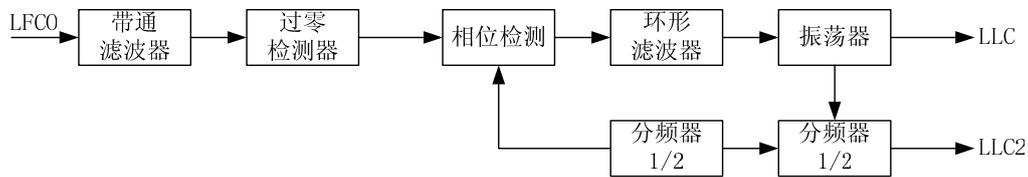


图 17 时钟产生电路功能框图

表 2 时钟频率

时钟	频率(MHz)
晶振	24.576
LLC	27
LLC2	13.5
LLC4	6.75
LLC8	3.375

4.7 上电复位和 CE 输入

发生时钟丢失、掉电现象时，芯片自动进行初始化复位操作，输出被强制为三态。通过芯片使能（CE）接地也可强制复位。在CE上升沿和电源电压有效时，LLC和SDA从三态恢复到有效状态，但RTS0、RTS1 和RTCO仍然保持三态，必须通过I²C总线编程才能变为有效状态。

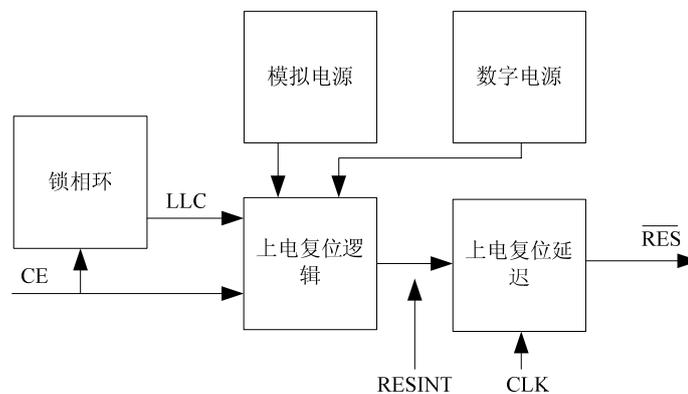


图 18 上电复位框图

9 位视频输入解码电路

GM7113C

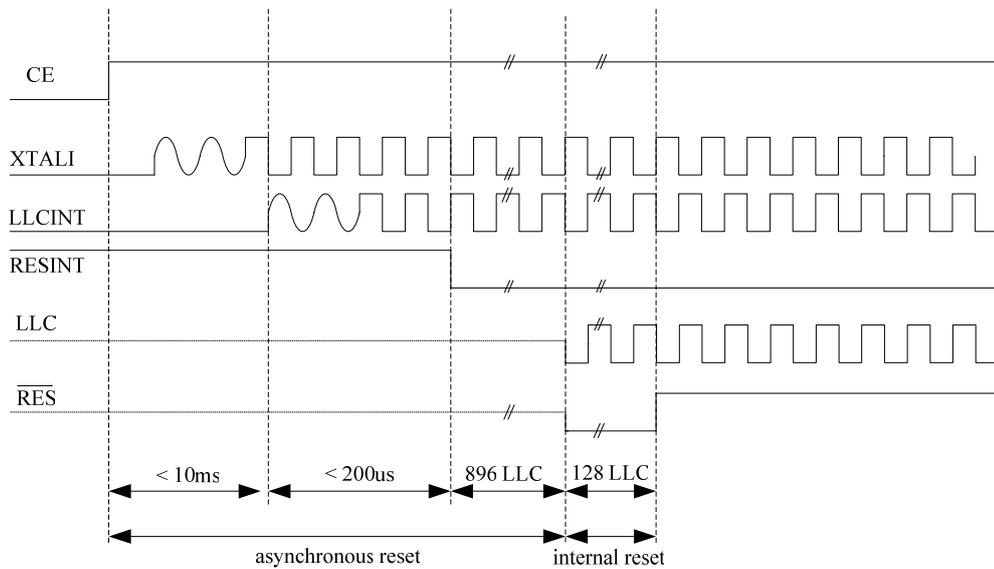


图 19 上电复位时序

表 3 上电复位控制序列

内部功率控制序列	输出端口状态	注释
异步复位 (asynchronous reset)	VPO7-VPO0、RTCO、RTS0、RTS1、SDA 和 LLC 处于高阻状态	切换到高阻状态过程得需 10ms
同步复位序列 (internal reset)	LLC 和 SDA 有效,VPO7-VPO0、RTCO、RTS0 和 RTS1 保存在高阻状态	内部复位序列
功率控制序列后的状态	VPO7-VPO0、RTCO、RTS0 和 RTS1 保持在高阻状态	在复位序列后通过 I ² C 总线改变端口状态

4.8 数据输出端口 VPO7 到 VPO0

数据端口的数据以 ITU-R BT 656 YUV 4: 2: 2 (8-bit) 格式，可编程数据输出率：

- ◆ - 12.27MHz Square Pixel (NTSC)
- ◆ - 14.75MHz Square Pixel (PAL)
- ◆ - 13.5MHz ITU-R BT 601 (PAL/NTSC)

视频行数据由 SAV、EAV 标志确定，SAV、EAV 数据含义如下表所示。

表 4 SAV/EAV 格式

BIT7	BIT6(F)	BIT5(V)	BIT4(H)	BIT3	BIT2	BIT1	BIT0
1	场标志位 第一场:F=0; 第二场:F=1;	场消隐标志位 VBI:V=1; 有效视频:V=0	SAV:H=0; EAV:H=1	校验位			

表 5 525 行/60Hz 时序

行数	F (ITU656)	V			
		OFTS1=0	OFTS1=0	OFTS1=1	OFTS1=1
		OFTS0=0	OFTS0=1	OFTS0=0	OFTS0=1

9 位视频输入解码电路

GM7113C

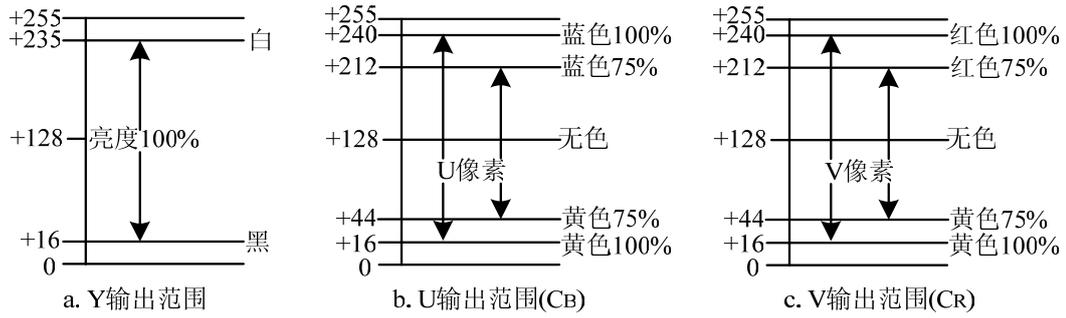
		(ITU656)	VRLN=0	VRLN=1	
1-3	1	1	1	1	保留
4-19	0	1	1	1	
20	0	0	1	1	
21	0	0	1	0	
22-261	0	0	0	0	
262	0	0	1	0	
263	0	0	1	1	
264-265	0	1	1	1	
266-282	1	1	1	1	
283	1	0	1	1	
284	1	0	1	0	
285-524	1	0	0	0	
525	1	0	1	0	

表 6 625 行/50Hz 时序

行数	F (ITU656)	V				
		OFTS1=0 OFTS0=0 (ITU656)	OFTS1=0 OFTS0=1		OFTS1=1 OFTS0=0	OFTS1=1 OFTS0=1
			VRLN=0	VRLN=1		
1-22	0	1	1	1	保留	
23	0	0	1	0		
24-309	0	0	0	0		
310	0	0	1	0		
311-312	0	1	1	1		
313-335	1	1	1	1		
336	1	0	1	0		
337-622	1	0	0	0		
623	1	0	1	0		
624-625	1	1	1	1		

9 位视频输入解码电路

GM7113C



通过BRIG,CONT和SATN配置寄存器进行YUV的BCS控制.

亮度:

$$Y_{out} = Int \left[\frac{CONT}{71} \times (Y - 128) \right] + BRIG$$

色度:

$$UV_{out} = Int \left[\frac{SATN}{64} \times (C_R, C_B - 128) \right] + 128$$

对于ITU-601/656标准,YUV数值须限定在1至254之间.

图 20 VPO 总线上 YUV 4:2:2 数据范围

表 7 VPO 总线输出(ITU-R BT 601)的 YUV 数据格式

消隐期间			时间参考码				像素点 YUV 4:2:2 数据							时间参考码			消隐期间			
...	8	1	F	0	0	S	C _{B0}	Y ₀	C _{R0}	Y ₁	...	C _{Rn-1}	Y _n	F	0	0	E	8	1	...
	0	0	F	0	0	A					.			F	0	0	A	0	0	
						V											V			

上表中 SAV 为有效视频数据开始, EAV 为有效视频数据结束;

n 值范围: 13.5MHz 像素率时为 0、1、2、.....、719

n 值范围: 12.27MHz 像素率时为 0、1、2、.....、639

n 值范围: 14.75MHz 像素率时为 0、1、2、.....、767

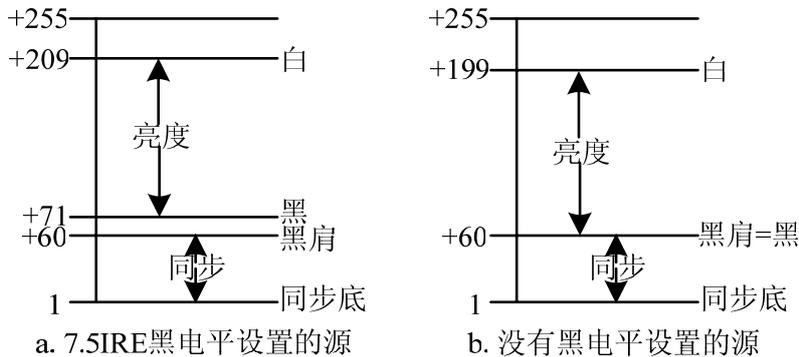


图 21 VPO 总线 ADC 数据输出范围

4.9 RTCO 输出

实时控制和状态 RTCO 输出的信号是串行数据, 每行传送一次, 其中的每一位长度为 4/LLC, 串行数据由如下信息构成:

- 数据发送的起始标志 (HIGH-LOW)

9 位视频输入解码电路

GM7113C

- 行锁相DTO的步长 (INCR_{HPLL})

$$f_{\text{LFCO}} = \frac{\text{INCR}_{\text{HPLL}} \times f_{\text{XTAL}}}{2^{\text{word length DTO2}}}$$

其中:

$f_{\text{LFCO}} = 4 \times f_{\text{LLC}}$, $f_{\text{XTAL}} = 24.576\text{MHz}$, word length DTO2=20bits, INCR_{HPLL}为DTO2中的16 LSB, DTO2的4 MSB为4'b0100

- 色度副载波解调DTO步长 (INCR_{FSCPLL})

$$f_{\text{SC}} = \frac{\text{INCR}_{\text{FSCPLL}} \times f_{\text{XTAL}}}{2^{\text{word length DTO1}}} \times \frac{\text{INCR}_{\text{HPLL}}}{2^{19}}$$

其中:

word length DTO1=24bits, INCR_{FSCPLL}为DTO1中的23 LSB, DTO2的MSB为1'b0

- NTSC行/PAL行标志信息 (SEQUENCE BIT)

PAL制: 0=PAL行, 1=NTSC行

NTSC制: 恒为0

- DTO复位标志 (RESET BIT)

I²C总线每写一次CDTO寄存器, 其值设为1时, DTO复位一次

- 行频率标志位 (FISE BIT)

0=50Hz, 1=60Hz

- 奇偶场标志位 (ODD/EVEN BIT)

0=偶场, 1=奇场

- 色度信号标志 (COLOR DETECTION)

0=无色度信号, 1=有色度信号

- 保留位 (RESERVED)

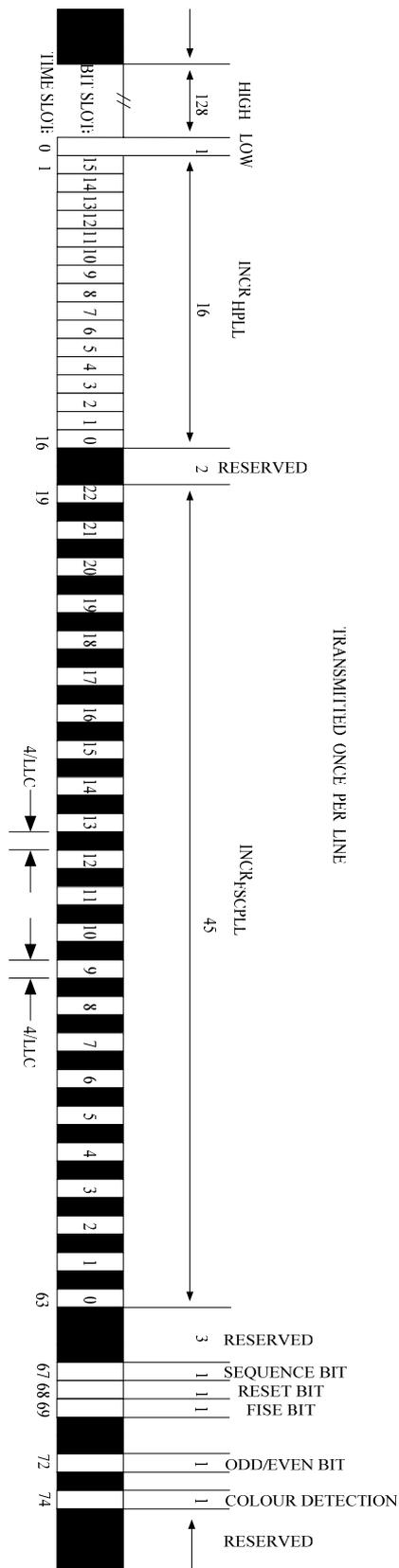


图 22 RTCO 输出序列图

9 位视频输入解码电路

GM7113C

4.10 RTS0 和 RTS1 端口

这两个端口是由I²C总线RTSE0[3:0]和RTSE1[3:0]控制的多功能I/O端口。RTS0 端口可通过 3.3k Ω 电阻下拉为低电平,改变I²C总线地址由 4AH/4BH 变为 48H/49H。RTSE1[3:0]=4'b0000 时, RTS1 能够作为输入端,控制VPO的输出状态,见下表所示。

表 8 RTS1 控制数字输出控制

OEYC	DOT(RTS1)	VPO7-0
0	0	Z
1	0	有效
0	1	Z
1	1	Z

5 I²C总线说明5.1 I²C总线格式

表 9 写流程

S	SLAVE ADDRESS W	ACK-s	SUBADDRESS	ACK-s	DATA(N BYTES)	ACK-s	P
---	-----------------	-------	------------	-------	---------------	-------	---

表 10 读流程

S	SLAVE ADDRESS W	ACK-s	SUBADDRESS	ACK-s	
Sr	SLAVE ADDRESS R	ACK-s	DATA(N BYTES)	ACK-m	P

表 11 符号描述表

符号	说明
S	起始条件
Sr	重复起始条件
SLAVE ADDRESS W	从机寻址,写操作,芯片默认地址为 4AH(上电时 RTS0 输入低电平,地址改为 48H)
SLAVE ADDRESS R	从机寻址,读操作,芯片默认地址为 4BH(上电时 RTS0 输入低电平,地址改为 49H)
ACK-s	从机响应
ACK-m	主机响应
DATA n	第 n 个数据
DATA n+1	第 n+1 个数据
P	停止条件
SUB ADDRESS	内部寄存器地址

表 12 总线地址

读	写	说明
4BH	4AH	默认配置
49H	48H	RTS0 下拉为低电平时

表 13 I²C总线寄存器汇总

功能	地址 (HEX)	D7	D6	D5	D4	D3	D2	D1	D0

9 位视频输入解码电路

GM7113C

芯片版本 (只读)	00	ID07	ID06	ID05	ID04	—	—	—	—
延时	01	(¹)	(¹)	(¹)	(¹)	IDEL3	IDEL2	IDEL1	IDEL0
模拟控制 1	02	FUSE1	FUSE0	GUDDL1	GUDDL0	MODE3	MODE2	MODE1	MODE0
模拟控制 2	03	GAI38	HLNRS	VBSL	WPOFF	HOLDG	GAFIX	GAI28	GAI18
模拟控制 3	04	GAI17	GAI16	GAI15	GAI14	GAI13	GAI12	GAI11	GAI10
模拟控制 4	05	GAI27	GAI26	GAI25	GAI24	GAI23	GAI22	GAI21	GAI20
行同步起始	06	HSB7	HSB6	HSB5	HSB4	HSB3	HSB2	HSB1	HSB0
行同步停止	07	HSS7	HSS6	HSS5	HSS4	HSS3	HSS2	HSS1	HSS0
同步控制	08	AUFD	FSLE	FOET	HTC1	HTC0	HPLL	VNOI1	VNOI0
亮度控制	09	BYPS	PREF	BPSS1	BPSS0	VBLB	UPTCV	APER1	APER0
明度控制	0A	BRIG7	BRIG6	BRIG5	BRIG4	BRIG3	BRIG2	BRIG1	BRIG0
对比度控制	0B	CONT7	CONT6	CONT5	CONT4	CONT3	CONT2	CONT1	CONT0
饱和度控制	0C	SANT7	SANT6	SANT5	SANT4	SANT3	SANT2	SANT1	SANT0
色相位控制	0D	HUEC7	HUEC6	HUEC5	HUEC4	HUEC3	HUEC2	HUEC1	HUEC0
色度控制	0E	CDTO	CSTD2	CSTD1	CSTD0	DCCF	FCTC	CHBW1	CHBW0
色度增益控制	0F	ACGC	CGAIN6	CGAIN5	CGAIN4	CGAIN3	CGAIN2	CGAIN1	CGAIN0
格式控制	10	OFTS1	OFTS0	HDEL1	HDEL0	VRLN	YDEL2	YDEL1	YDEL0
输出控制 1	11	GPSW1	CM99	GPSW0	HLSEL	OEYC	OERT	VIPB	COLO
输出控制 2	12	RTSE13	RTSE12	RTSE11	RTSE10	RTSE03	RTSE02	RTSE01	RTSE00
输出控制 3	13	ADLSB	(¹)	(¹)	OLDSB	FIDP	(¹)	AOSL1	AOSL0
模拟控制 5	14	(¹)							
VGATE 起 始	15	VSTA7	VSTA6	VSTA5	VSTA4	VSTA3	VSTA2	VSTA1	VSTA0
VGATE 停 止	16	VSTO7	VSTO6	VSTO5	VSTO4	VSTO3	VSTO2	VSTO1	VSTO0
VGATE 高 位	17	(¹)	(¹)	(¹)	SQUARE	(¹)	(¹)	VSTO8	VSTA8
保留	18-1E	(¹)							
内部状态 (只读) (OLDSB=0)	1F	INTL	HLVLN	FIDT	GLIMIT	GLIMB	WIPA	COPRO	RDCAP
内部状态 (只读) (OLDSB=1)	1F	INTL	HLCK	FIDT	GLIMIT	GLIMB	WIPA	SLTCA	CODE
保留	20-FF	(¹)							

注:

⁽¹⁾ 未使用的寄存器, 需默认写入逻辑 0

9 位视频输入解码电路

GM7113C

5.2 I²C总线寄存器详述

5.2.1 地址 00H

表 14 芯片版本（地址 00H）

功能		逻辑值							
		ID07							
芯片版本	V1	0	0	0	1	X	X	X	X
	V2	0	0	1	0	X	X	X	X

5.2.2 地址 01H

表 15 延时（地址 01H）

功能	控制比特位 D2-D0			
	IDEL3	IDEL2	IDEL1	IDEL0
无更新	1	1	1	1
最小延时	1	1	1	0
推荐位置	1	0	0	0
最大延时	0	0	0	0

5.2.3 地址 02H

表 16 模拟控制 1（地址 02H D3-D0）

功能	控制比特位 D3-D0			
	MODE3	MODE2	MODE1	MODE0
模式 0:CVBS(自动增益)	0	0	0	0
模式 1:CVBS(自动增益)	0	0	0	1
模式 2:CVBS(自动增益)	0	0	1	0
模式 3:CVBS(自动增益)	0	0	1	1
保留	0	1	0	0
保留	0	1	0	1
模式 6:Y(自动增益)+C(GAI2 静态增益)	0	1	1	0
模式 7: Y(自动增益)+C(GAI2 静态增益)	0	1	1	1
模式 8: Y(自动增益)+C(与 Y 的增益一致)	1	0	0	0
模式 9: Y(自动增益)+C(与 Y 的增益一致)	1	0	0	1
保留	其他			

表 17 模拟控制 1（地址 02H D5-D4）

9 比特增益更新阈值	控制比特位 D5-D4	
	GUDL1	GUDL0
off	0	0
±1LSB	0	1
±2LSB	1	0
±3LSB	1	1

表 18 模拟控制 1（地址 02H D7-D6）

9 位视频输入解码电路

GM7113C

模拟功能选择 FUSE	控制位 D7-D6	
	FUSE1	FUSE0
放大和抗混叠滤波旁通	0	0
	0	1
放大有效	1	0
放大和抗混叠滤波有效	1	1

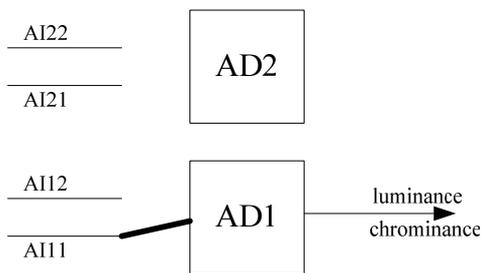


图 23 模式 0, CVBS

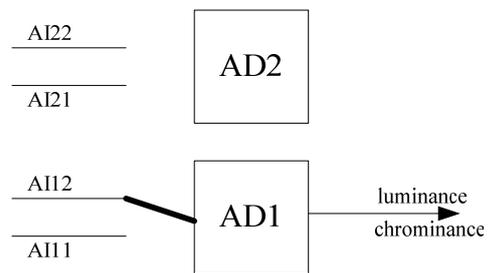


图 24 模式 1, CVBS

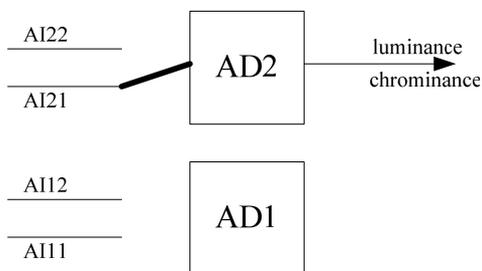


图 25 模式 2, CVBS

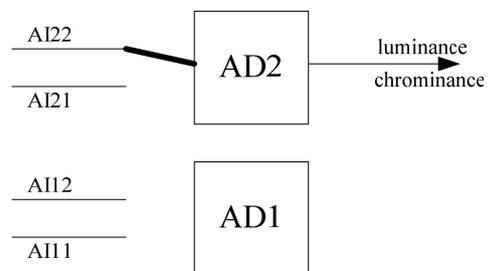


图 26 模式 3, CVBS

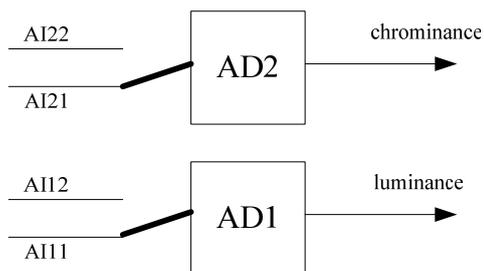


图 27 模式 6, Y+C

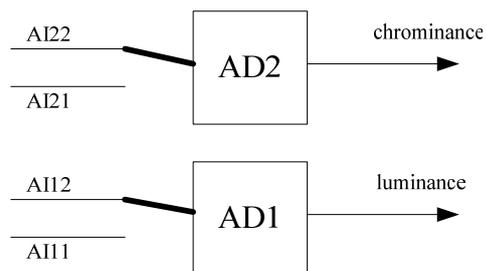


图 28 模式 7, Y+C

9 位视频输入解码电路

GM7113C

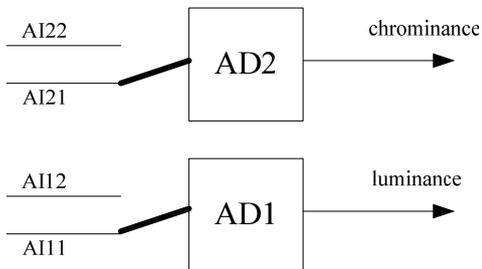


图 29 模式 8, Y+C

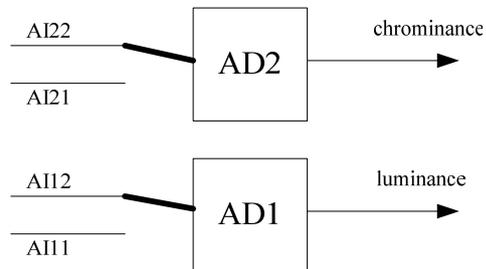


图 30 模式 9, Y+C

5.2.4 地址 03H

表 19 模拟控制 2 (地址 03H)

功能	位名	逻辑值	控制位
通道 1 静态增益控制(GAI18)(见地址 04H 内容)			
增益控制标志位	GAI18	见表 20	D0
通道 2 静态增益控制(GAI28)(见地址 05H 内容)			
增益控制标志位	GAI28	见表 21	D1
增益控制设定(GAFIX)			
通过 MODE1-0 控制自动增益	GAFIX	0	D2
通过 GAI1+GAI2 控制增益	GAFIX	1	D2
自动增益控制(HOLDG)			
自动增益控制有效	HOLDG	0	D3
自动增益控制无效	HOLDG	1	D3
白峰控制(WPOFF)			
白峰控制有效	WPOFF	0	D4
白峰控制无效	WPOFF	1	D4
场消隐选择(VBSL)			
长场消隐	VBSL	0	D5
短场消隐	VBSL	1	D5
非 HL 参考选择(HLNRS)			
非 HL 默认钳位	HLNRS	0	D6
非 HL 参考选择钳位	HLNRS	1	D6

5.2.5 地址 04H

表 20 模拟增益控制: 通道 1 静态增益控制 GAI1 (地址 04H D7-D0)

十进制值	增益 (dB)	符号位	控制位 D7-D0									
		GAI18	GAI17	GAI16	GAI15	GAI14	GAI13	GAI12	GAI11	GAI10		

9 位视频输入解码电路

GM7113C

0....	-3	0	0	0	0	0	0	0	0	0
...177...	0	0	0	1	1	1	0	1	0	1
....511	6	1	1	1	1	1	1	1	1	1

5.2.6 地址 05H

表 21 模拟增益控制：通道 1 静态增益控制 GAI2 (地址 05H D7-D0)

十进制 值	增益 (dB)	符号位	控制位 D7-D0							
		GAI28	GAI27	GAI26	GAI25	GAI24	GAI23	GAI22	GAI21	GAI20
0....	-3	0	0	0	0	0	0	0	0	0
...117...	0	0	0	1	1	1	0	1	0	1
....511	6	1	1	1	1	1	1	1	1	1

5.2.7 地址 06H

表 22 行同步起始位置 (地址 06H D7-D0)

延时 (步长=8/LLC)	控制位 D7-D0							
	HSB7	HSB6	HSB5	HSB4	HSB3	HSB2	HSB1	HSB0
-128....-109(50Hz)	禁止(超出计数范围)							
-128....-109(60Hz)	禁止(超出计数范围)							
-108...(50Hz)	1	0	0	1	0	1	0	0
-107...(60Hz)	1	0	0	1	0	1	0	1
...108(50Hz)	0	1	1	0	1	1	0	0
...107(60Hz)	0	1	1	0	1	0	1	1
109...127(50Hz)	禁止(超出计数范围)							
108...127(60Hz)	禁止(超出计数范围)							
推荐值	1	1	1	0	1	0	0	1

5.2.8 地址 07H

表 23 行同步停止位置 (地址 07H D7-D0)

延时 (步长=8/LLC)	控制位 D7-D0							
	HSS7	HSS6	HSS5	HSS4	HSS3	HSS2	HSS1	HSS0
-128....-109(50Hz)	禁止(超出计数范围)							
-128....-108(60Hz)	禁止(超出计数范围)							
-108...	1	0	0	1	0	1	0	0
-107...	1	0	0	1	0	1	0	1
...108(50Hz)	0	1	1	0	1	1	0	0
...107(60Hz)	0	1	1	0	1	0	1	1
109...127(50Hz)	禁止(超出计数范围)							
108...127(60Hz)	禁止(超出计数范围)							
推荐值	0	0	0	0	1	1	0	1

5.2.9 地址 08H

9 位视频输入解码电路

GM7113C

表 24 同步控制（地址 08H D7-D0）

功能	位名	逻辑值	控制位
场噪声降低(VNOI)			
正常模式	VNOI1	0	D1
	VNOI0	0	D0
快速模式(只应用于稳定源,不进行自动场检测)	VNOI1	0	D1
	VNOI0	1	D0
自由运行模式	VNOI1	1	D1
	VNOI0	0	D0
场噪声降低旁通	VNOI1	1	D1
	VNOI0	1	D0
行锁相环 (HPLL)			
锁相环关闭	HPLL	0	D2
锁相环开启 (行频锁定)	HPLL	1	D2
行时间常数选择(HTC1-0)			
TV 模式 (推荐只在质量差的 TV 信号)	HTC1-0	00	D4-3
VTR 模式 (推荐作为默认值)	HTC1-0	01	D4-3
保留	HTC1-0	10	D4-3
快速锁定模式(推荐配置)	HTC1-0	11	D4-3
强制奇/偶场切换(FOET)			
逐行信号源奇/偶场切换	FOET	0	D5
非逐行信号源奇/偶场切换一直为偶	FOET	1	D5
场选择 (FSEL)			
50Hz, 625 行	FSEL	0	D6
60Hz, 525 行	FSEL	1	D6
自动场检测 (AUFD)			
由 FSEL 选定场状态	AUFD	0	D7
自动场检测	AUFD	1	D7

5.2.10 地址 09H

表 25 亮度处理控制（地址 09H D7-D0）

功能	位名	逻辑值	控制位
孔径系数(APER)			
孔径系数=0	APER 1	0	D1
	APER 0	0	D0
孔径系数=0.25	APER 1	0	D1
	APER 0	1	D0
孔径系数=0.5	APER 1	1	D1
	APER 0	0	D0
孔径系数=1.0	APER 1	1	D1
	APER 0	1	D0

9 位视频输入解码电路

GM7113C

自动增益控制 (AGC) 更新间隔 (UPTCV)			
行更新 (每行一次)	UPTCV	0	D2
场更新 (每场一次)	UPTCV	1	D2
场消隐期间亮度处理旁通 (VBLB)			
有效亮度处理	VBLB	0	D3
场消隐时亮度旁通	VBLB	1	D3
可变带通滤波器 (BPSS)			
中心频率=4.1MHz	BPSS1	0	D5
	BPSS0	0	D4
中心频率=3.8MHz	BPSS1	0	D5
	BPSS0	1	D4
中心频率=2.6MHz	BPSS1	1	D5
	BPSS0	0	D4
中心频率=2.9MHz	BPSS1	1	D5
	BPSS0	1	D4
预滤波有效 (PREF)			
旁通	PREF	0	D6
有效	PREF	1	D6
亮度陷波器旁通 (BYPS)			
亮度陷波有效 (CVBS 模式默认配置)	BYPS	0	D7
亮度陷波旁通 (S-Video 模式默认配置)	BYPS	1	D7

5.2.11 地址 0AH

表 26 亮度的明度控制 (地址 0AH D7-D0)

设置值	控制位 D7-D0							
	BRIG7	BRIG6	BRIG5	BRIG4	BRIG3	BRIG2	BRIG1	BRIG0
255(亮)	1	1	1	1	1	1	1	1
128(CCIR 级)	1	0	0	0	0	0	0	0
0(暗)	0	0	0	0	0	0	0	0

5.2.12 地址 0BH

表 27 亮度的对比度控制 (地址 0BH D7-D0)

设置值	控制位 D7-D0							
	CONT7	CONT 6	CONT 5	CONT 4	CONT 3	CONT 2	CONT 1	CONT 0
1.999(最大值)	0	1	1	1	1	1	1	1
1.109(CCIR 级)	0	1	0	0	0	1	1	1
1.0	0	1	0	0	0	0	0	0
0(无亮度)	0	0	0	0	0	0	0	0
-1(亮度反转)	1	1	0	0	0	0	0	0
-2(亮度反转)	1	0	0	0	0	0	0	0

9 位视频输入解码电路

GM7113C

5.2.13 地址 0CH

表 28 色度的饱和度控制（地址 0CH D7-D0）

设置值	控制位 D7-D0							
	SATN7	SATN 6	SATN 5	SATN 4	SATN 3	SATN 2	SATN 1	SATN 0
1.999(最大值)	0	1	1	1	1	1	1	1
1.0(CCIR 级)	0	1	0	0	0	0	0	0
0(无色度)	0	0	0	0	0	0	0	0
-1(反色)	1	1	0	0	0	0	0	0
-2(反色)	1	0	0	0	0	0	0	0

5.2.14 地址 0DH

表 29 色度的色调控制（地址 0DH D7-D0）

色调相位	控制位 D7-D0							
	HUEC7	HUEC 6	HUEC 5	HUEC 4	HUEC 3	HUEC 2	HUEC 1	HUEC 0
+178.6...	0	1	1	1	1	1	1	1
...0...	0	0	0	0	0	0	0	0
...-180	1	0	0	0	0	0	0	0

5.2.15 地址 0EH

表 30 色度处理控制（地址 0EH D7-D0）

功能	位名	逻辑值	控制位
色度带宽 (CHBW)			
小带宽(≈620kHz)	CHBW 1	0	D1
	CHBW 0	0	D0
默认带宽(≈800kHz)	CHBW 1	0	D1
	CHBW 0	1	D0
中间带宽(≈920kHz)	CHBW 1	1	D1
	CHBW 0	0	D0
大带宽(≈1000kHz)	CHBW 1	1	D1
	CHBW 0	1	D0
快速色彩时间常数(FCTC)			
默认时间常数	FCTC	0	D2
快速时间常数	FCTC	1	D2
色度梳状滤波使能 (DCCF)			
色度梳状滤波器开启 (当 VREF=1 时)	DCCF	0	D3
色度梳状滤波器关闭	DCCF	1	D3
色彩标准 (CSTD0-2); 逻辑值 100, 110 和 111 保留, 未使用			
PAL BGHIN(50Hz)、NTSC M(60Hz)	CSTD2	0	D6
	CSTD1	0	D5
	CSTD0	0	D4
NTSC4.43(50Hz)、PAL4.43(60Hz)	CSTD2	0	D6

9 位视频输入解码电路

GM7113C

	CSTD1	0	D5
	CSTD0	1	D4
PAL N(50Hz)、NTSC4.43(60Hz)	CSTD2	0	D6
	CSTD1	1	D5
	CSTD0	0	D4
NTSC N(50Hz)、PAL M(60Hz)	CSTD2	0	D6
	CSTD1	1	D5
	CSTD0	1	D4
保留	CSTD2	1	D6
	CSTD1	0	D5
	CSTD0	1	D4
色度副载波 DTO 复位 (CDTO)			
色度副载波 DTO 不进行复位	CDTO	0	D7
每设置一次, 色度副载波 DTO 相位清除到 0°, RTC0 输出将为逻辑 0	CDTO	1	D7

5.2.16 地址 0FH

表 31 色度增益控制 (地址 0FH D6-D0)

色度增益值 (ACGC=1)	控制位 D6-0						
	CGAIN6	CGAIN5	CGAIN4	CGAIN3	CGAIN2	CGAIN1	CGAIN0
最小值(0.5)	0	0	0	0	0	0	0
默认值(1.125)	0	1	0	0	1	0	0
最大值(7.5)	1	1	1	1	1	1	1

表 32 色度增益控制 (地址 0FH D7)

自动色度增益控制 ACGC	控制位 D7
	ACGC
自动色度增益开启	0
通过 CGAIN6- CGAIN0 编程设定色度增益	1

5.2.17 地址 10H

表 33 格式/延时控制 (地址 10H D7-D0)

亮度延时补偿 (步长为 2/LLC)	控制位 D2-D0		
	YDEL2	YDEL1	YDEL0
-4...	1	0	0
...0...	0	0	0
...3	0	1	1

表 34 VREF 脉冲位置和长度 (VRLN)

VRLN	在 60Hz 525 行时		在 50Hz 625 行时	
	0	1	0	1

9 位视频输入解码电路

GM7113C

长度	240		242		286		288	
行数	first	last	first	last	first	last	first	last
第一场	19(22)	258(261)	18(21)	259(262)	24	309	23	310
第二场	282(285)	521(524)	281(284)	522(525)	337	622	336	623

表 35 HS 的精确位置

HS 的精确位置 (步长为 2/LLC)	控制位 D5-D4	
	HDEL1	HDEL0
0	0	0
1	0	1
2	1	0
3	1	1

表 36 输出格式选择

SAV/EAV 码的 V 标志位产生	控制位 D7-D6	
	OFTS1	OFTS0
标准 ITU-R BT656 格式	0	0
通过 VREF 产生 SAV/EAV 的 V 标志位	0	1
保留	1	0
保留	1	1

5.2.18 地址 11H

表 37 输出控制 1 (地址 11H D7-D0)

功能	位名	逻辑值	控制位
色度开闭(COLO)			
自动色度清除	COLO	0	D0
色度开启	COLO	1	D0
YUV 解码旁通 (VIPB)			
YUV 数据输出到 VPO 端口	VIPB	0	D1
ADC 数据输出到 VPO 端口	VIPB	1	D1
实时输出使能 (OERT)			
RTS0, RTS1, RTCO 输出高阻	OERT	0	D2
RTS0, RTCO 输出有效, RTS1 输出有效 (RTSE13-10≠4'b0000)	OERT	1	D2
YUV 数据输出使能 (OEYC)			
VPO 总线输出高阻	OEYC	0	D3
VPO 总线输出有效(由 RTS1 决定, 见表 8)	OEYC	1	D3
RTS0, RTS1 输出行锁指示信号选择 (HLSEL)			
标准行锁指示标志	HLSEL	0	D4
快速锁定指示标志 (只推荐使用在高性能输入信号时)	HLSEL	1	D4
通用开关 (GPSW0) (RTSE03-RTSE00=0010 时)			
输出低电平	GPSW0	0	D5

9 位视频输入解码电路

GM7113C

输出高电平	GPSW0	1	D5
兼容 SAA7199 (CM99)			
默认值	CM99	0	D6
SAA7199 编码使用 RTCO 时须被设定	CM99	1	D6
通用开关 (GPSW1) (当 RTSE13-RTSE10==0010 时)			
输出低电平	GPSW1	0	D7
输出高电平	GPSW1	1	D7

5.2.19 地址 12H

表 38 RTS0 输出控制 (地址 12H D3-D0)

RTS0 输出控制	D3-D0			
	RTSE03	RTSE02	RTSE01	RTSE00
保留	0	0	0	0
VIPB=0, 保留;	0	0	0	1
VIPB=1, 输出 9 位 ADC 的最低位				
GPSW0 电平值	0	0	1	0
HL (行锁指示标志), 通过 HLSEL 选择是标准行锁定还是快速锁定	0	0	1	1
VL (行锁及场锁标志)	0	1	0	0
DL (行锁、场锁及色度检测标志)	0	1	0	1
PLIN (PAL/SECAM 序列; 低电平: 为 PAL/DR 行)	0	1	1	0
HREF_HS, 行参考信号: 指示 VPO 总线有效数据	0	1	1	1
HS, 根据 HSB[7: 0]和 HSS[7: 0]决定长度, 并通过 HDEL[1: 0]定 HS 的精确位置	1	0	0	0
HQ (根据 VREF 决定的 HREF)	1	0	0	1
ODD, 场标志, 高电平: 奇场; 低电平: 偶场	1	0	1	0
VS (场同步信号)	1	0	1	1
V123 (场脉冲)	1	1	0	0
VGATE (通过 VSTA[8: 0]和 VSTO[8: 0]决定的信号)	1	1	0	1
VREF (通过 VRLN 可编程两个位置)	1	1	1	0
FID (通过 VSTA[8: 0]决定位置)	1	1	1	1

表 39 RTS1 输出控制 (地址 12H D7-D4)

RTS1 输出控制	D7-D4			
	RTSE13	RTSE12	RTSE11	RTSE10
三态, RTS1 作为 DOT 输入	0	0	0	0
VIPB=0, 保留;	0	0	0	1
VIPB=1, 输出 9 位 ADC 的最低位				
GPSW1 电平值	0	0	1	0
HL (行锁指示标志), 通过 HLSEL 选择是标准行锁定还是快速锁定	0	0	1	1

9 位视频输入解码电路

GM7113C

VL (行锁及场锁标志)	0	1	0	0
DL (行锁、场锁及色度检测标志)	0	1	0	1
PLIN (PAL/SECAM 序列; 低电平: 为 PAL/DR 行)	0	1	1	0
HREF_HS, 行参考信号: 指示 VPO 总线有效数据	0	1	1	1
HS, 根据 HSB[7: 0]和 HSS[7: 0]决定长度, 并通过 HDEL[1: 0]定 HS 的精确位置	1	0	0	0
HQ (根据 VREF 决定的 HREF)	1	0	0	1
ODD, 场标志, 高电平: 奇场; 低电平: 偶场	1	0	1	0
VS (场同步信号)	1	0	1	1
V123 (场脉冲)	1	1	0	0
VGATE (通过 VSTA[8: 0]和 VSTO[8: 0]决定的信号)	1	1	0	1
VREF (通过 VRLN 可编程两个位置)	1	1	1	0
FID (通过 VSTA[8: 0]决定位置)	1	1	1	1

5. 2. 20 地址 13H

表 40 输出控制 3 (地址 13H D7-D0)

功能	位名	逻辑值	控制位
模拟测试选择 (AOSL)			
AOUT 连接到内部测试点 1	AOSL1	0	D1
	AOSL0	0	D0
AOUT 连接到输入 AD1	AOSL1	0	D1
	AOSL0	1	D0
AOUT 连接到输入 AD2	AOSL1	1	D1
	AOSL0	0	D0
AOUT 连接到内部测试点 2	AOSL1	1	D1
	AOSL0	1	D0
RTSE1, RTSE0 配置为 1111 时 RTS1 和 RST0 输出的 FID 极性 (FIDP)			
默认值	FIDP	0	D3
反向	FIDP	1	D3
状态字节的选择位 (OLDSB)			
默认状态信息	OLDSB	0	D4
旧状态信息	OLDSB	1	D4
在旁通模式下 ADC 输出位到 VPO7-VPO0 上 (ADLSB)			
AD8-AD1 (高 8 位) 到 VPO7-VPO0	ADLSB	0	D7
AD7-AD0 (低 8 位) 到 VPO7-VPO0	ADLSB	1	D7

5. 2. 21 地址 15H

表 41 VGATE 脉冲起始位置, 0→1 转换 (地址 15H D7-D0)

场	行计数	数值	MSB	控制位 D7-D0									
			VSTA8	VSTA7	VSTA6	VSTA5	VSTA4	VSTA3	VSTA2	VSTA1	VSTA0		

9 位视频输入解码电路

GM7113C

50Hz	1st	1	312	1	0	0	1	1	1	0	0	0
	2nd	314										
	1st	2	0...	0	0	0	0	0	0	0	0	0
	2nd	315										
	1st	312	...310	1	0	0	1	1	0	1	1	0
	2nd	625										
60Hz	1st	1(4)	262	1	0	0	0	0	0	1	1	0
	2nd	264(267)										
	1st	2(5)	0...	0	0	0	0	0	0	0	0	0
	2nd	265(268)										
	1st	262(265)	...260	1	0	0	0	0	0	1	0	0
	2nd	525(3)										

5.2.22 地址 16H

表 42 VGATE 脉冲停止位置, 1→0 转换 (地址 16H D7-D0)

场	行计数	数值	MSB	控制位 D7-D0								
			VSTO8	VSTO7	VSTO6	VSTO5	VSTO4	VSTO3	VSTO2	VSTO1	VSTO0	
50Hz	1st	1	312	1	0	0	1	1	1	0	0	0
	2nd	314										
	1st	2	0...	0	0	0	0	0	0	0	0	0
	2nd	315										
	1st	312	...310	1	0	0	1	1	0	1	1	0
	2nd	625										
60Hz	1st	1(4)	262	1	0	0	0	0	0	1	1	0
	2nd	264(267)										
	1st	2(5)	0...	0	0	0	0	0	0	0	0	0
	2nd	265(268)										
	1st	262(265)	...260	1	0	0	0	0	0	1	0	0
	2nd	525(3)										

5.2.23 地址 17H

表 43 状态标志 (地址 17H D4-D0)

功能	功能	控制位
VBI 起始标志符号位	VSTA8	D0
VBI 停止标志符号位	VSTO8	D1
SQUARE Pixel 使能位 (结合 FSEL、AUFD 使用)	SQUARE=1: 开启 PAL/NTSC 制 square pixel SQUARE=0: 关闭 square pixel, 输出为 BT 601 (PAL/NTSC)	D4

5.2.24 地址 1FH

表 44 状态标志 (地址 1FH D7-D0)

I ² C 总线状态位	功能	状态位
------------------------	----	-----

9 位视频输入解码电路

GM7113C

RDCAP	保留	D0
CODE	检测到为既定标准信号时的色彩指示信号，高电平有效（OLDSB=1）	
COPRO	保留	D1
SLTCA	WIPA 模式慢时间常数有效指示信号，高电平有效（OLDSB=1）	
WIPA	白峰控制环路启动的有效指示信号，高电平有效	D2
GLIMB	有效亮度通道限定在最低增益值时的指示信号，高电平有效	D3
GLIMT	有效亮度通道限定在最高增益值时的指示信号，高电平有效	D4
FIDT	检测场频的识别位，低电平时为 50Hz,高电平时为 60Hz	D5
HLVLN	保留	D6
HLCK	行频锁定的状态位；低电平为锁定，高电平为没有锁定（OLDSB=1）	
INTL	逐行检测的状态位；低电平时为非逐行，高电平时为逐行	D7

5.3 I²C总线寄存器推荐设置值

推荐设置值可实现如下功能：

- AI11 接收 CVBS 信号，模拟抗混叠滤波器开启、AGC 开启
- 自动行、场同步检测开启，可接收 PAL BDGHI 或 NTSC M 制式
- 标准 ITU656 输出使能开启
- 注意地址 0x0E 及 0x12 与 SAA7113 的区别

地址 (HEX)	功能	设置值								
		二进制								十六进制
		7	6	5	4	3	2	1	0	
00	Chip version									
01	Increment delay	0	0	0	0	1	0	0	0	08
02	Analog input control1	1	1	0	0	0	0	0	0	C0
03	Analog input control2	0	0	1	1	0	0	1	1	33
04	Analog input control3	0	0	0	0	0	0	0	0	00
05	Analog input control4	0	0	0	0	0	0	0	0	00
06	Horizontal sync start	1	1	1	0	1	0	0	1	E9
07	Horizontal sync stop	0	0	0	0	1	1	0	1	0D
08	Sync control	1	0	0	1	1	0	0	0	98
09	Luminance control	0	0	0	0	0	0	0	1	01
0A	Luminance brightness	1	0	0	0	0	0	0	0	80
0B	Luminance contrast	0	1	0	0	0	1	1	1	47
0C	Luminance saturation	0	1	0	0	0	0	0	0	40
0D	Chrominance hue control	0	0	0	0	0	0	0	0	00
0E	Chrominance control	1	0	0	0	0	0	0	1	81
0F	Chrominance gain control	0	0	1	0	1	0	1	0	2A
10	Format/delay control	0	0	0	0	0	0	0	0	00
11	Output control1	0	0	0	0	1	1	0	0	0C
12	Output control2	0	0	0	1	0	0	0	1	11
13	Output control3	0	0	0	0	0	0	0	0	00

9 位视频输入解码电路

GM7113C

14	Analog input control5	0	0	0	0	0	0	0	0	00
15	Vgate start	0	0	0	0	0	0	0	0	00
16	Vgate stop	0	0	0	0	0	0	0	0	00
17	MSB for Vgate control	0	0	0	0	0	0	0	0	00
18~FF	Reserved	—	—	—	—	—	—	—	—	—

6 时序图

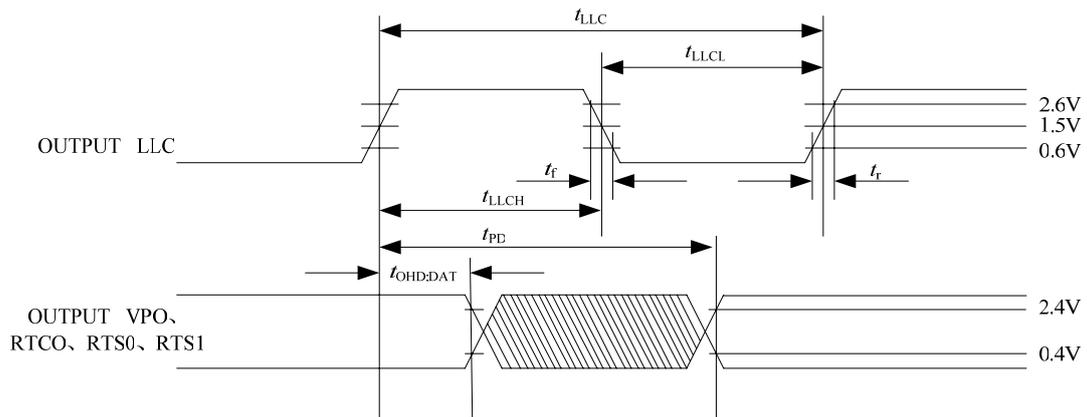


图 31 时钟/数据输出时序图

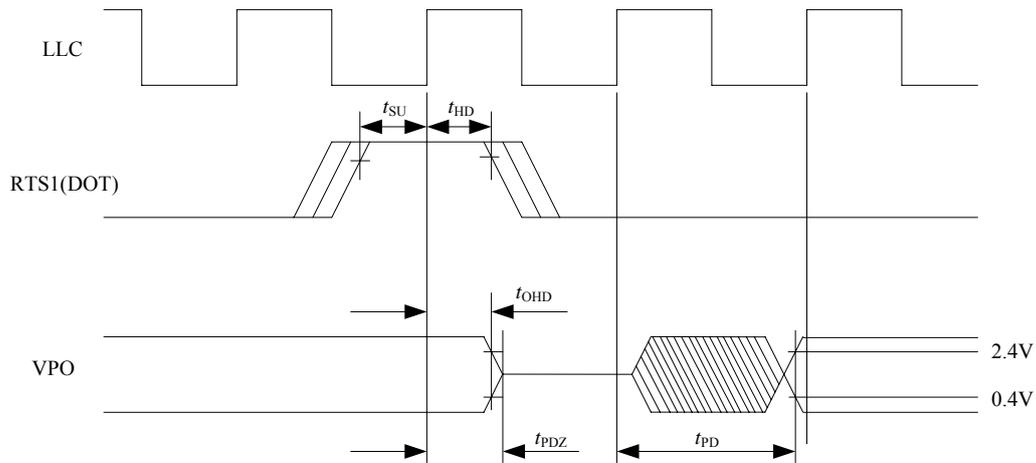


图 32 RTS1 输入时序图

图

9 位视频输入解码电路

GM7113C

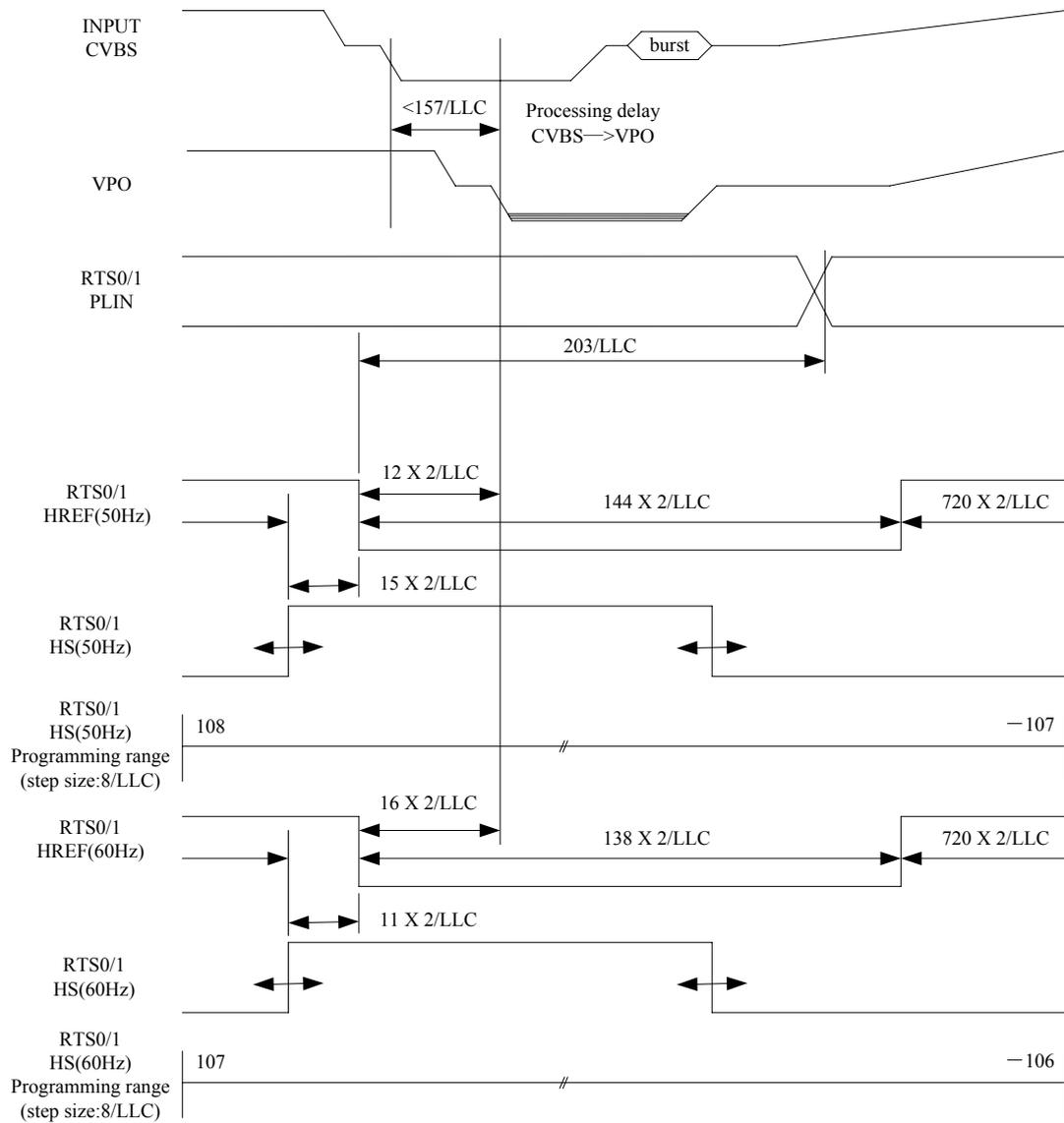
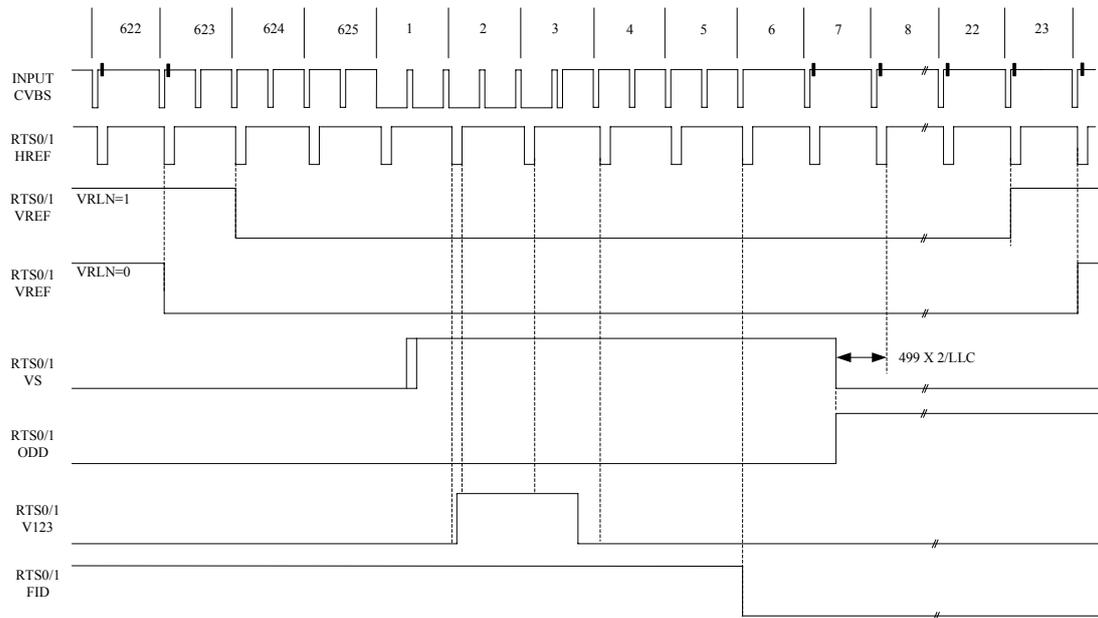


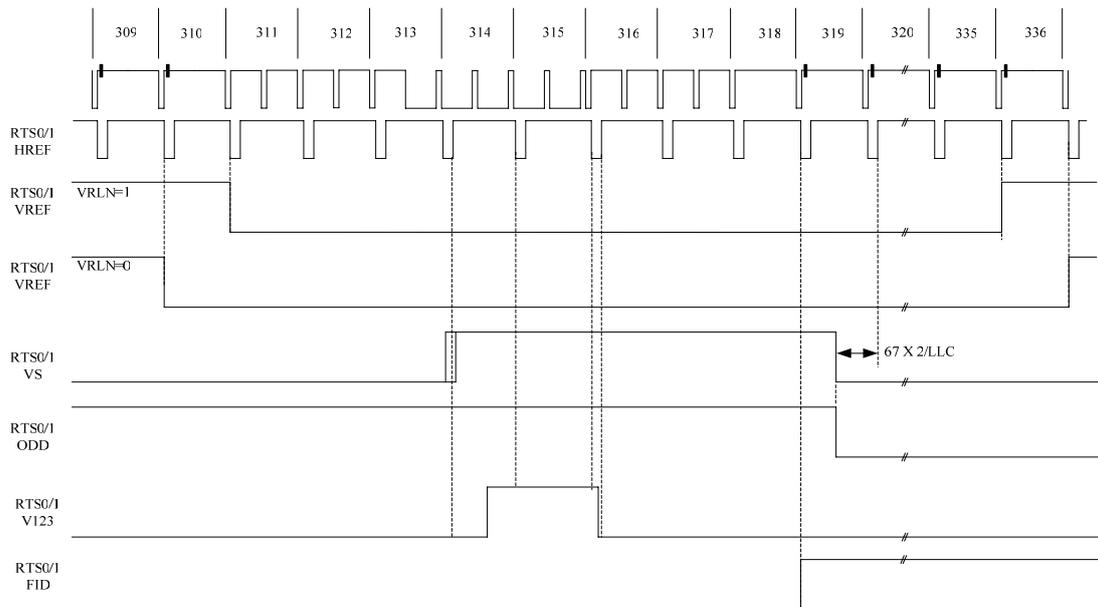
图 33 行时序图

9 位视频输入解码电路

GM7113C



a. 第一场时序

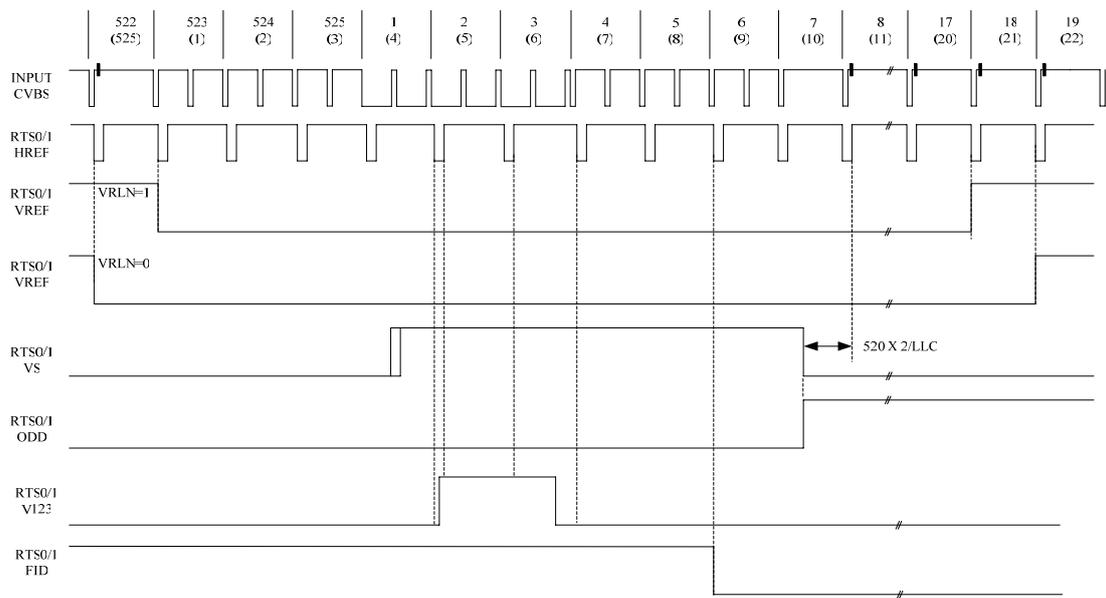


b. 第二场时序

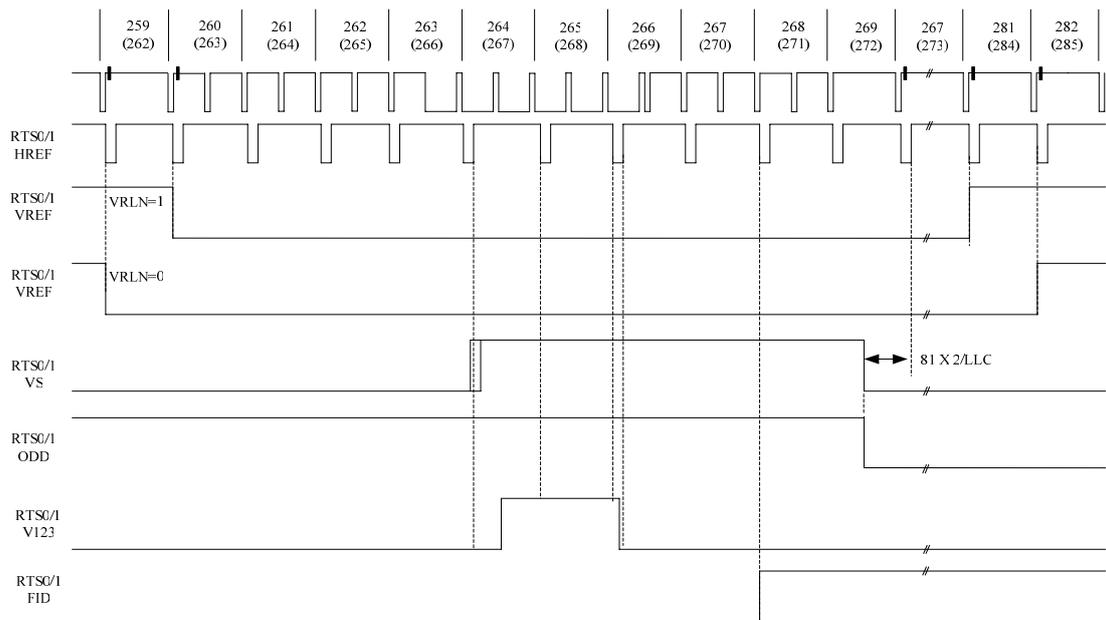
图 34 50Hz(正常输入信号,VNL 处于正常模式(VNOI=00))的场时序图

9 位视频输入解码电路

GM7113C



a. 第一场时序



b. 第二场时序

图 35 60Hz(正常输入信号,VNL 处于正常模式(VNOI=00))的场时序图

7 参数指标

7.1 极限工作条件

- 数字电源电压 (V_{DD}) 3.6V
- 模拟电源电压 (V_{DDA}) 3.6V
- 模拟输入电压 (V_{IA}) $-0.3V \sim V_{DDA}$
- 模拟输出电压 (V_{OA}) $-0.3V \sim V_{DDA}$
- 数字输入电压 (V_{ID}) $-0.3V \sim 5.0V$
- 数字输出电压 (V_{OD}) $-0.3V \sim V_{DD}$

9 位视频输入解码电路

GM7113C

- 模拟地、数字地电压差 (ΔV_{SS}) 0~100mV
- ESD保护电压(V_{ESD}) -2000V~2000V
- 贮存温度 (T_{STG}) -65°C~150°C
- 工作温度 (T_A) -55°C~125°C

7.2 电特性参数

表 45 电特性参数

特性	符号	条件	极限值			单位
			最小	典型	最大	
电源部分						
数字电源电压	V_{DDD}		3.0	3.3	3.6	V
数字电源电流	I_{DDD}		—	—	100	mA
数字电源功耗	P_D		—	—	0.36	W
模拟电源电压	V_{DDA}		3.1	3.3	3.5	V
模拟电源电流	I_{DDA}	AOSL[1:0]=2'b00	—	—	120	mA
模拟电源功耗	P_A		—	—	0.42	W
电源总功耗	P_{A+D}		—	—	0.78	W
Power-down 模式电源总功耗	$P_{A+D(pd)}$	CE 端连接到 GND	—	—	0.12	W
模拟电路部分						
钳位电流	I_{CLAMP}		—	± 8	—	uA
模拟输入信号幅值	$V_{I(P-P)}$		0.5	0.7	1.4	V
模拟输入阻抗	$ Z_I $		200000	—	—	Ω
模拟端输入电容	C_{IA}		—	—	20	pF
通道亮色串扰	$^a C_S$		—	—	-50	dB
AD 部分						
ADC 带宽	B	-3dB	—	7	—	MHz
差分相位	ϕ_{DIFF}		—	2	—	deg
差分增益	G_{DIFF}		—	2	—	%
ADC 采样时钟	$f_{CLK(ADC)}$		11.6	—	16.1	MHz
微分线性误差	DLE		—	0.7	—	LSB
积分线性误差	ILE		—	1	—	LSB
数字电路部分输入输出						
SCL, SDA 端输入低电平电压	$V_{IL,S}$		—	—	$0.3 V_{DDD}$	V
SCL, SDA 端输入高电平电压	$V_{IH,S}$		$0.7 V_{DDD}$	—	—	V
XTALI 端输入低电平电压	$V_{IL,X}$		—	—	0.8	V
XTALI 端输入高电平电压	$V_{IH,X}$		2.0	—	—	V
其他端输入低电平电压	$V_{IL,N}$		—	—	0.8	V
其他端输入高电平电压	$V_{IH,N}$		2.0	—	5.5	V
输入高电平电流	I_{IH}	$V_I=3.3V$	-	—	20	uA
输入低电平电流	I_{IL}	$V_I=0V$	-20	—	—	uA
数字端输入电容	C_{ID}	输出为三态	—	—	20	pF

9 位视频输入解码电路

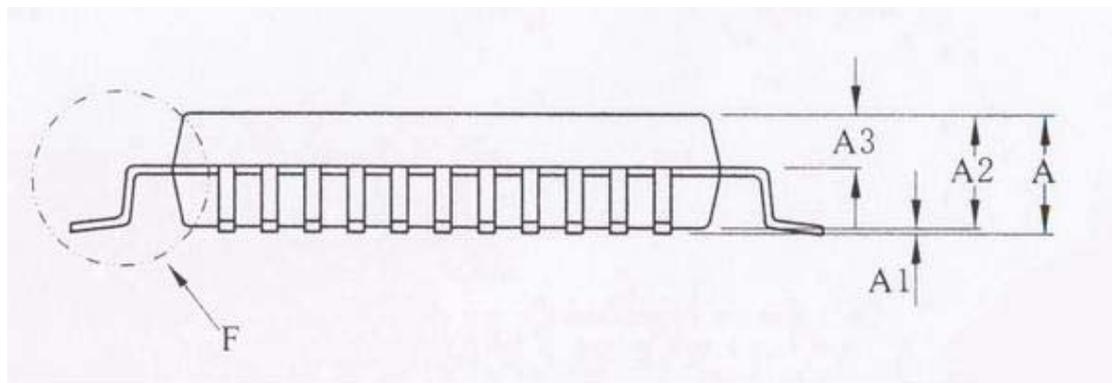
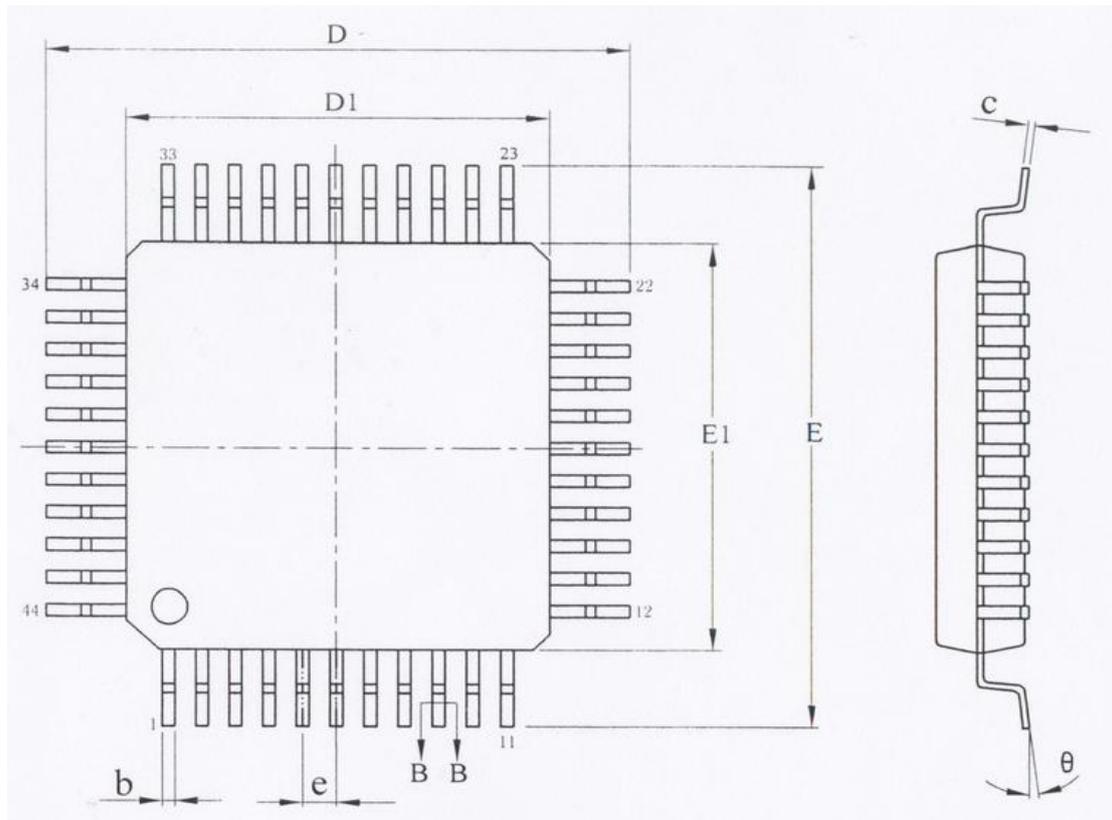
GM7113C

输出低电平电压	V_{OL}	$I_{OL}=2mA$	0	—	0.4	V
输出高电平电压	V_{OH}	$I_{OH}=-2mA$	2.4	—	—	V
RTS1 输入时序						
输入数据建立时间	t_{SU}		13	—	—	ns
输入数据保持时间	t_{HD}		3	—	—	ns
数据及控制输出时序						
输出负载	C_{OD}		15	—	40	pF
输出数据保持时间	$t_{OHD:DAT}$	$C_L=15pF$	4	—	—	ns
输出由低电平到高电平转换延迟时间	t_{TLH}	$C_L=25pF$	—	—	22	ns
输出由高电平到低电平转换延迟时间	t_{THL}	$C_L=25pF$	—	—	22	ns
输出由低电平到三态转换延迟时间	t_{TLZ}		—	—	22	ns
输出由高电平到三态转换延迟时间	t_{THZ}		—	—	22	ns
时钟输入输出时序						
晶振负载电容	C_{LX}		8	—	—	pF
晶振输入频率	f_n		—	24.576	—	MHz
晶振输入占空比	δ_{XTALI}		40	—	60	%
晶振输入允许频率偏差	$\Delta f/f_n$		—	—	$\pm 50 $	10^{-6}
LLC 端负载电容	C_{LLC}		15	—	40	pF
LLC 端时钟周期	t_{CY}		31	—	43	ns
LLC 端时钟占空比	δ_{LLC}		40	—	60	%
LLC 端上升时间	t_r		—	—	10	ns
LLC 端下降时间	t_f		—	—	10	ns
行锁相及色副载波锁相						
行频	f_{Hn}	场频率为 50Hz	—	15625	—	Hz
		场频率为 60Hz	—	15734	—	Hz
副载波频率	f_{SCn}	PAL BGHIN	—	4433619	—	Hz
		NTSC-M	—	3579545	—	Hz
		PAL M	—	3575612	—	Hz
		PAL N	—	3582056	—	Hz
锁定范围	Δf_{SCn}		$\pm 400 $	—	—	Hz

8 机械尺寸

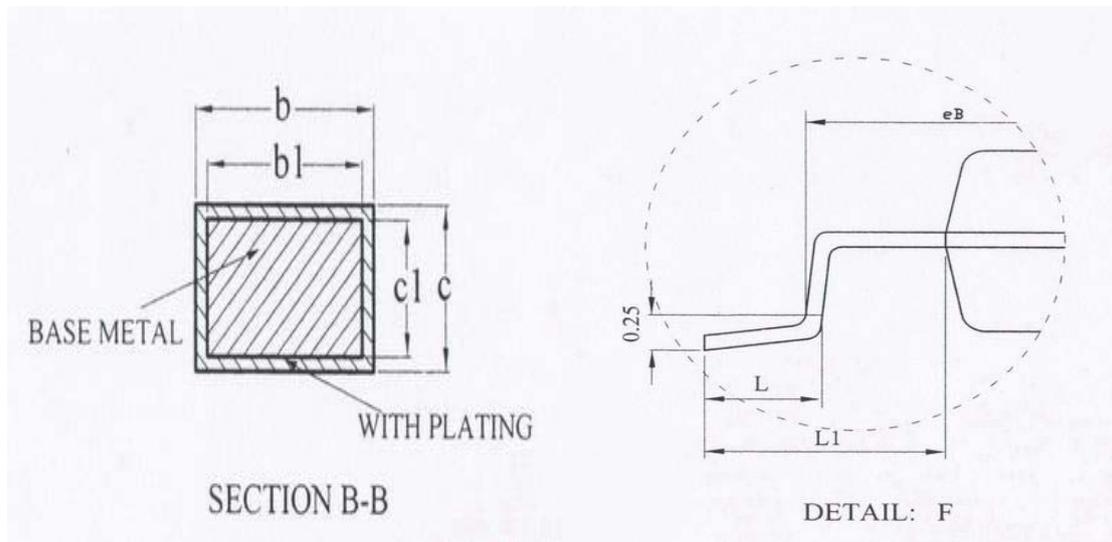
9 位视频输入解码电路

GM7113C



9 位视频输入解码电路

GM7113C



注：1) 为引出端识别标志区。

单位为毫米

尺寸符号	数值		
	最小	公称	最大
A	—	—	2.35
A1	0.05	—	0.20
A2	2.05	2.10	2.15
A3	0.95	1.00	1.05
b	0.29	—	0.37
b1	0.28	0.30	0.33
c	0.15	—	0.20
c1	0.14	0.15	0.16
D	13.00	13.20	13.40
D1	9.90	10.00	10.10
E	13.00	13.20	13.40
E1	9.90	10.00	10.10
eB	12.08	—	12.25
e	—	0.80	—
L	0.60	—	0.85
L1	—	1.60	—
θ	0	—	8°

图 36 机械尺寸

9 产品应用信息

9.1 典型应用图

9 位视频输入解码电路

GM7113C

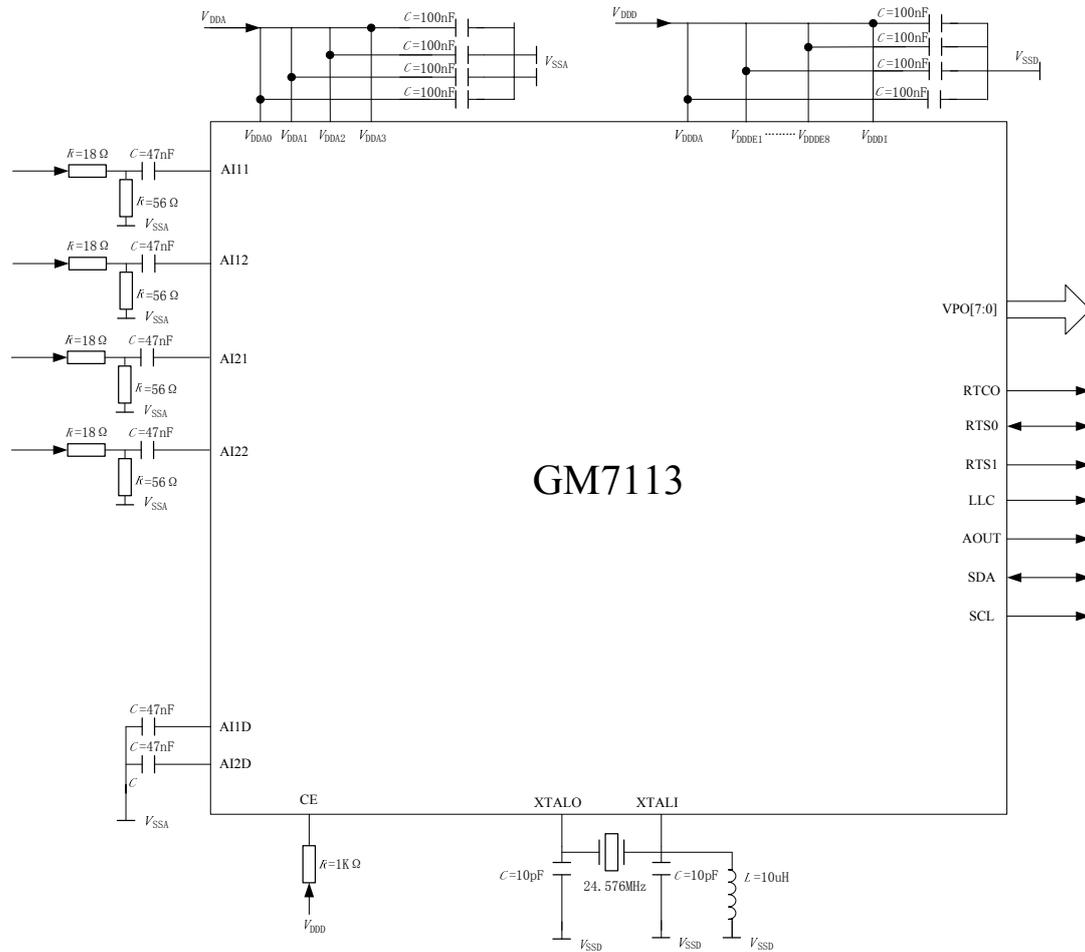


图 37 典型应用图

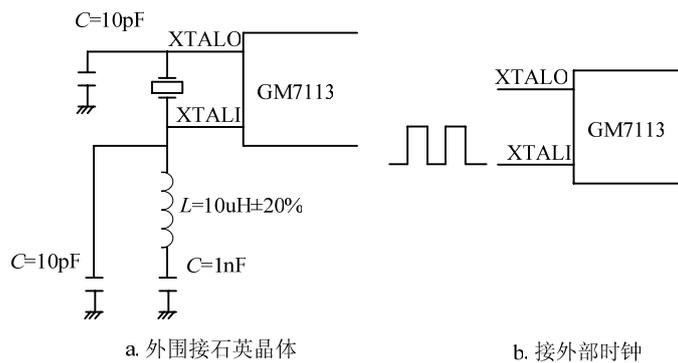


图 38 晶振连接方式图

9.2 推荐应用说明

■ I2C 应用说明:

- I2C 端口信号: SDA、SCL;
- I2C 总线上拉电阻: 1KΩ ~ 10KΩ;
- I2C 总线速度: ≤400Kbps;

9 位视频输入解码电路

GM7113C

I2C地址选择：RTS0外接下拉电阻 $3.3K\Omega$ 时，写地址=48H，读地址=49H；RTS0悬空（芯片内部上拉电阻为 $30K\Omega$ ）时，写地址=4AH，读地址=4BH；

■ 色度环路初始化

推荐每次配置寄存器时，对色度环路进行初始化操作，即对地址 0EH 多次写入 81H；

■ VPO 输出端口的使能开启

使 VPO 处于输出数据状态时，推荐对地址 12H 写入 1xH；

常见问题

1 GM7113 支持的输入信号有哪些？

- CVBS
- S-Video

2 GM7113 支持的输出信号格式有哪些？

- 8-bit ITU-R BT.656 4:2:2 YCbCr with embedded syncs

3 GM7113 与 SAA7113 有哪些区别？

- 两者在外形尺寸及 PIN 脚定义没有区别
- 推荐配置字有微小区别，参考《GM7113 与 SAA7113 配置差异》中地址 **0x0E** 及 **0x12** 的相应说明

4 将系统板上SAA7113 直接换成GM7113，I²C按照SAA7113 数据手册的推荐配置设置时，无信号输出，原因及解决方法？

- VPO 端口输出使能没有开启，原因在于 RTS1 端口及其配置字 RTSE13~10 可作为 VPO 的输出控制使能，GM7113 与 SAA7113 在这方面有差异
- 可通过在 RTS1 端口外接 10K Ω ~50 K Ω 下拉电阻解决
- 可通过对地址 0x12 写入 0x11 解决，参考《GM7113 与 SAA7113 配置差异》相应说明
- 上述改变对 SAA7113 的使用没有影响

5 GM7113 图像水平位置可通过什么方法进行调整？

- 可通过开启内部水平位置调整寄存器解决，即对地址 0x27 写入 0x40，开启手动调整使能，然后对地址 0x2F 写入 0x10~0x50 进行调整，内部默认设置为 0x38

6 GM7113 图像 BCS 调整的方法是什么？

- 参考 GM7113 数据手册第 25~26 页寄存器 0x0A~0x0D 的说明

7 上电后，GM7113 图像颜色异常，解决方法？

- 推荐每次配置寄存器时，对色度环路进行初始化操作，即对地址 0x0E 多次写入 0x81，例如 10 次

8 PAL/NTSC 制式自动检测的状态标志在哪里？

- RTCO 输出端口信号有相关状态标志位描述，参考《GM7113C 数据手册》第 15～17 页的说明
- 可通过读取状态寄存器 0x1F，FIDT 可表征 PAL/NTSC 制式，参考《GM7113C 数据手册》第 31～32 页的说明

GM7113C 和 SAA7113 的配置差异

- GM7113C是可以替代 SAA7113 的视频解码芯片,但是两者的寄存器配置的推荐值有 2 处不同。如果没有修改寄存器配置,某些机型会出现没有图像的现象。改成如下所示的推荐值后,使用 SAA7113 的机型仍然可以正常工作,因为 SAA7113 并没有用这两个寄存器进行控制。
- I2C 总线寄存器推荐设置值

红色表示需要修改的寄存器

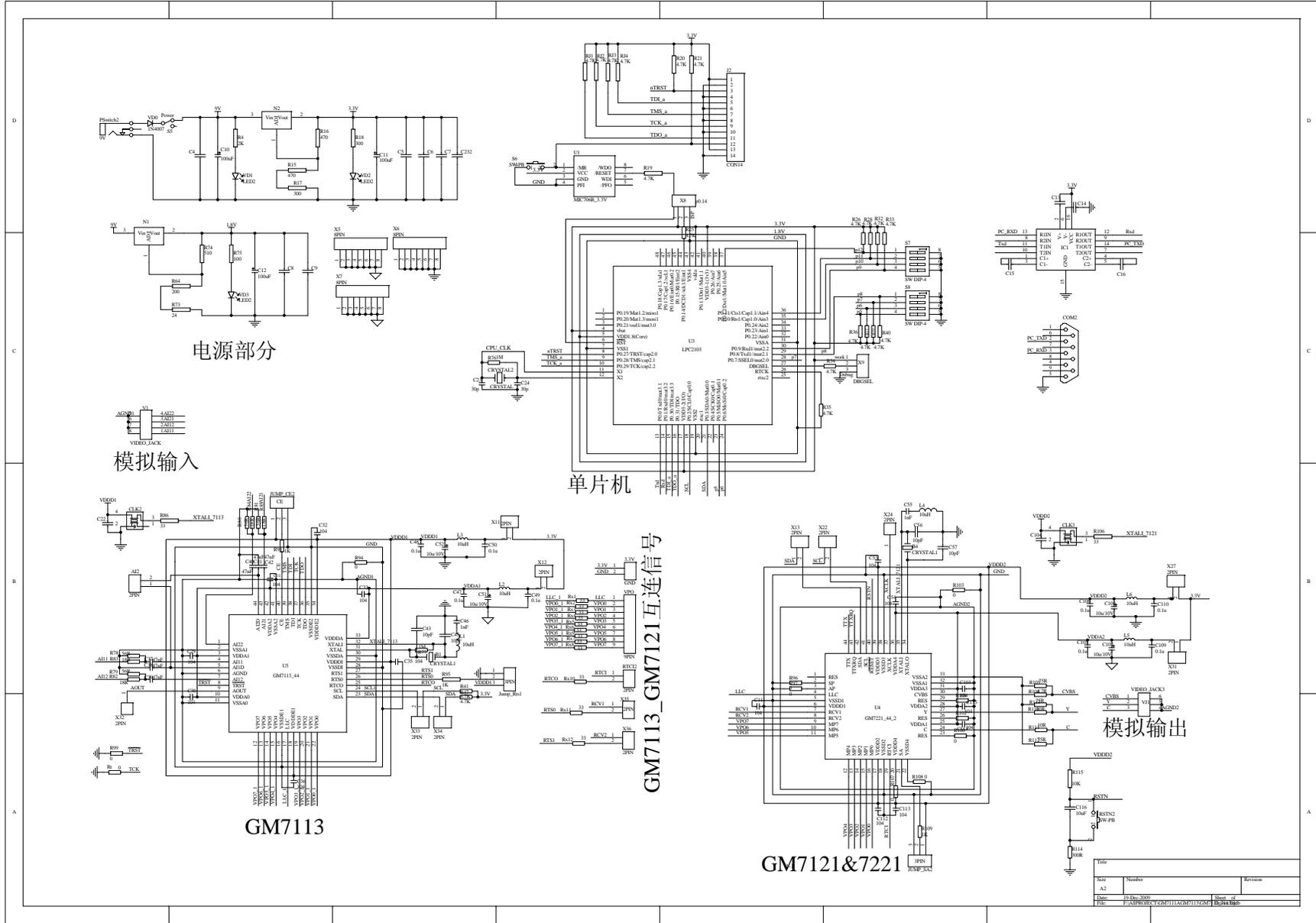
地址 (HEX)	功能	设置值								
		二进制								十六进制
		7	6	5	4	3	2	1	0	
00	Chip version									
01	Increment delay	0	0	0	0	1	0	0	0	08
02	Analog input control1	1	1	0	0	0	0	0	0	C0
03	Analog input control2	0	0	1	1	0	0	1	1	33
04	Analog input control3	0	0	0	0	0	0	0	0	00
05	Analog input control4	0	0	0	0	0	0	0	0	00
06	Horizontal sync start	1	1	1	0	1	0	0	1	E9
07	Horizontal sync stop	0	0	0	0	1	1	0	1	0D
08	Sync control	1	0	0	1	1	0	0	0	98
09	Luminance control	0	0	0	0	0	0	0	1	01
0A	Luminance brightness	1	0	0	0	0	0	0	0	80
0B	Luminance contrast	0	1	0	0	0	1	1	1	47
0C	Luminance saturation	0	1	0	0	0	0	0	0	40
0D	Chrominance hue control	0	0	0	0	0	0	0	0	00
0E	Chrominance control	1	0	0	0	0	0	0	1	81
0F	Chrominance gain control	0	0	1	0	1	0	1	0	2A
10	Format/delay control	0	0	0	0	0	0	0	0	00
11	Output control1	0	0	0	0	1	1	0	0	0C
12	Output control2	0	0	0	1	0	0	0	1	11
13	Output control3	0	0	0	0	0	0	0	0	00
14	Analog input control5	0	0	0	0	0	0	0	0	00
15	Vgate start	0	0	0	0	0	0	0	0	00
16	Vgate stop	0	0	0	0	0	0	0	0	00
17	MSB for Vgate control	0	0	0	0	0	0	0	0	00
18~FF	Reserved	—	—	—	—	—	—	—	—	00

Chrominance control (色度环路初始化): 推荐每次配置寄存器时,对色度环路进行初始化操作,即对地址 0x0E 多次写入 0x81,例如 10 次;

9 位视频输入解码电路

GM7113C

Output control2 (VPO 输出端口的使能开启): 使 VPO 处于输出数据状态时, 推荐对地址 0x12 写入 0x11;



This specification are subject to be changed without notice. Any latest information please preview <http://www.fosvos.com>

title			
size	Number		Revision
A2			
Date:	23-Dec-2009	Sheet	44
File:	F:\APPROVE\FOSVOS\11\COMPTON\11\GM713	Drawn	1101