

CHIPONE

集创北方

ICN2038

(16 路双锁存恒流输出 LED 驱动芯片)

概述

ICN2038 是一款专为 LED 显示屏设计的驱动 IC，采用 16 路恒流灌电流输出。ICN2038 集成了“Noise Free™”技术，具有极佳的抗干扰特性，使恒流及低灰效果不受 PCB 板的影响。并可选用不同的外挂电阻对输出级电流大小进行调节，精确控制 LED 的发光亮度。同时通过电流精确控制技术，可使片间误差低于±1.5%，通道间误差低于±1.5%。

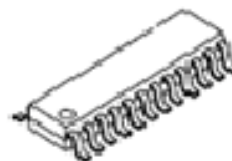
ICN2038 集成了双锁存寄存器，在显示寄存器中 16bit 数据同时，还可以再继续存入 16bit 串行数据，相比通用恒流源芯片，刷新率可以提高 50%以上。

特性

- ◇ 16 路恒流灌电流输出
- ◇ 输出电流范围：
 - 0.5~45mA@V_{DD}=5V
 - 0.5~30mA@V_{DD}=3.3V
- ◇ 电流精度
 - 通道之间：±0.7%(典型值) ±1.5%(最大值)
 - 芯片之间：±1.1%(典型值) ±1.5%(最大值)
- ◇ 快速输出电流响应 \overline{OE} (最小值)：40ns@V_{DD}=5V
- ◇ I/O 施密特触发器输入
- ◇ 最大数据传输频率：30MHz
- ◇ ESD HBM ~ 8KV
- ◇ 芯片工作电压：V_{DD}=3.3~6V
- ◇ 工作温度范围：-40~85°C
- ◇ 具有改善灯珠损坏功能
- ◇ 具有消影功能
- ◇ 具有极佳的抗干扰能力和低灰度效果
- ◇ 改善因灯珠损坏产生的毛毛虫现象
- ◇ 双锁存，刷新率比通用恒流芯片提高 50%以上

封装

Shrink SOP



AP: SSOP24-P-150-0.64

Quad Flat No-Lead

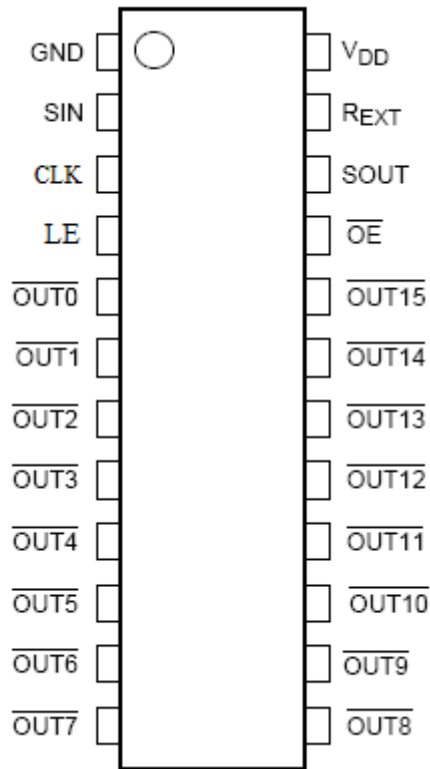


AN: QFN24-4*4-0.5

ICN2038

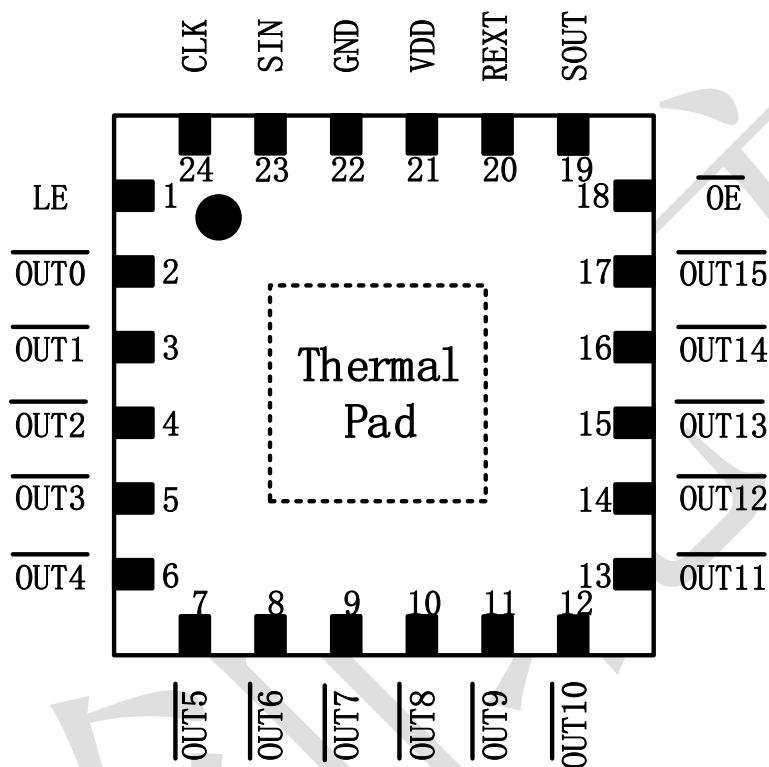
引脚说明

1 SS0P24-P-150-0.64



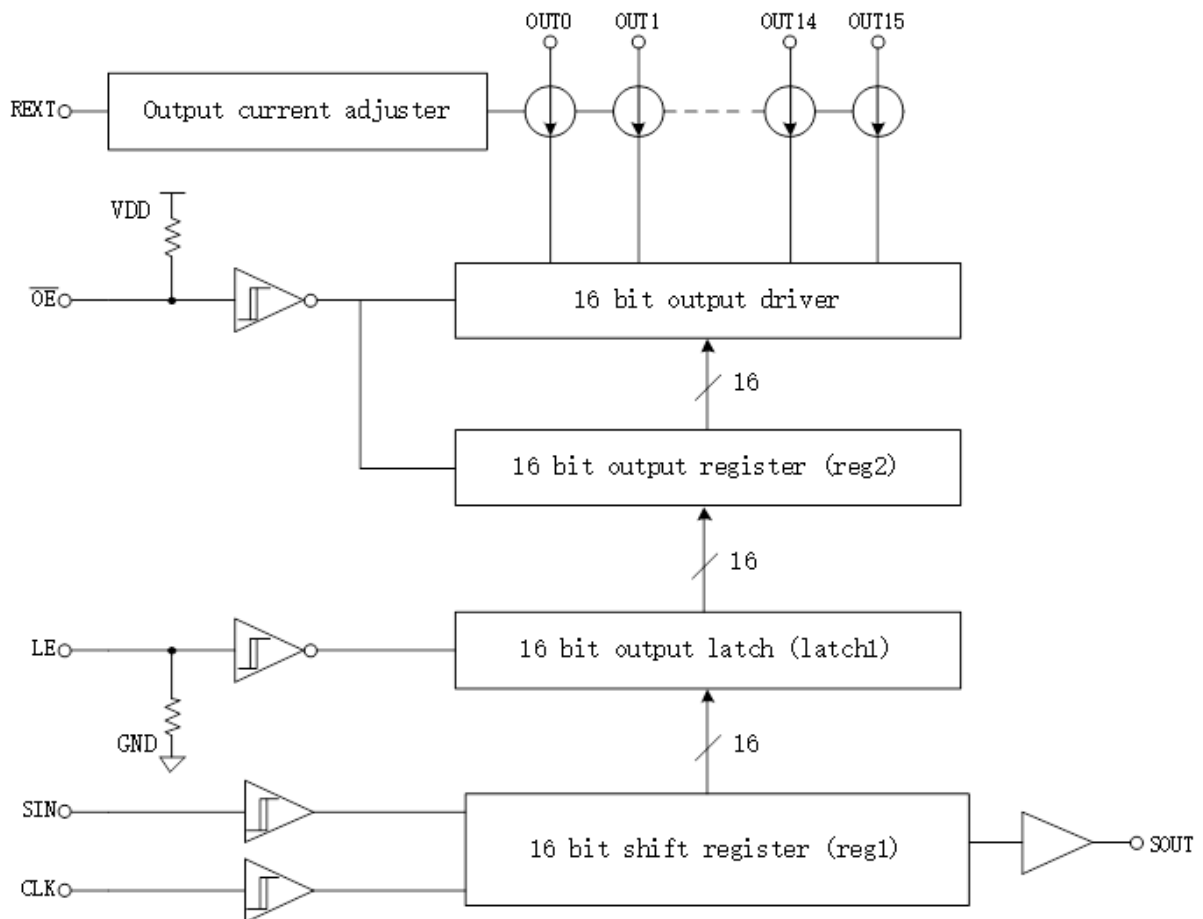
| ICN2038 (SSOP24) | | |
|------------------|---|---|
| Pin No. | Pin 名称 | 功能 |
| 1 | GND | 接地端 |
| 2 | SIN | 串行数据输入端 |
| 3 | CLK | 时钟信号输入端，上升沿采样数据 |
| 4 | LE | 锁存信号输入端 LE 高电平时，数据传入锁存器；LE 低电平时，数据被锁存 |
| 5~20 | $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ | 恒流灌电流输出端 |
| 21 | $\overline{\text{OE}}$ | 使能信号输入端 $\overline{\text{OE}}$ 高电平时，关断 $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ $\overline{\text{OE}}$ 低电平时，打开 $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ |
| 22 | SOUT | 串行数据输出端 |
| 23 | R-EXT | 外挂电阻输入端，可调节输出端恒流值 |
| 24 | VDD | 电源输入端 |

2 QFN24-4*4-0.5

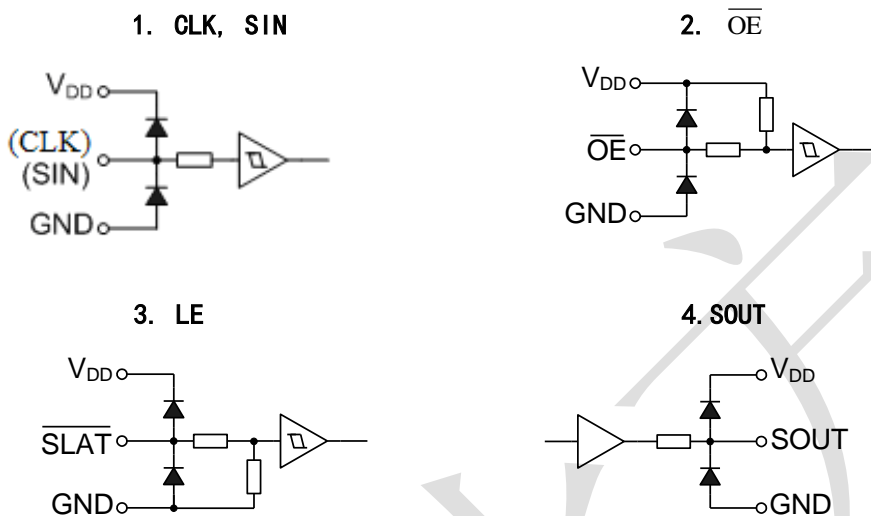


| ICN2038 (QFN24) | | |
|-----------------|---|---|
| Pin No. | Pin 名称 | 功能 |
| 1 | LE | 锁存信号输入端 LE 高电平时，数据传入锁存器；LE 低电平时，数据被锁存 |
| 2~17 | $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ | 恒流灌电流输出端 |
| 18 | $\overline{\text{OE}}$ | 使能信号输入端 $\overline{\text{OE}}$ 高电平时，关断 $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ $\overline{\text{OE}}$ 低电平时，打开 $\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$ |
| 19 | SOUT | 串行数据输出端 |
| 20 | R-EXT | 外挂电阻输入端，可调节输出端恒流值 |
| 21 | VDD | 电源输入端 |
| 22 | GND | 接地端 |
| 23 | SIN | 串行数据输入端 |
| 24 | CLK | 时钟信号输入端，上升沿采样数据 |

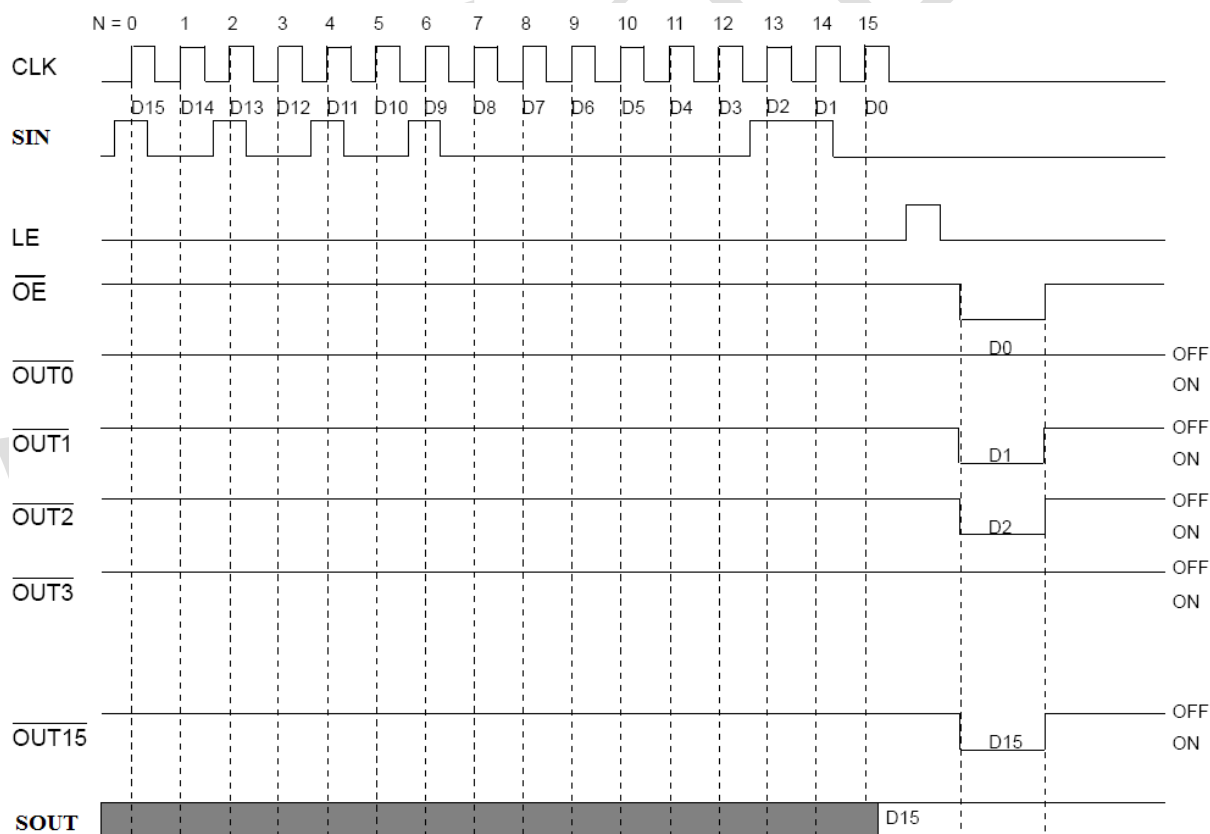
ICN2038 框图



I/O 等效电路



时序图



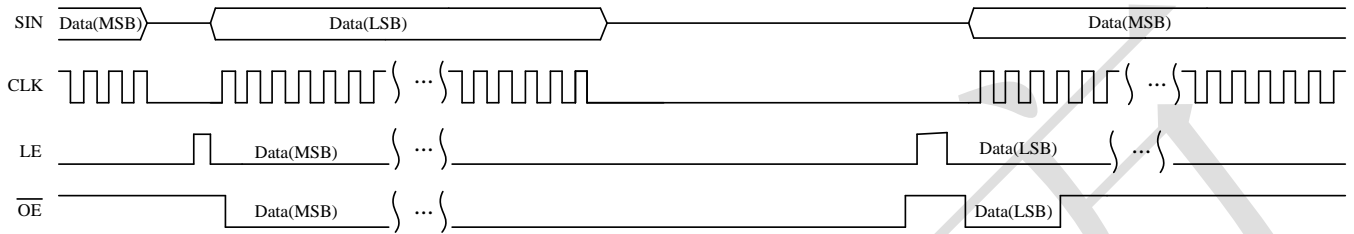
█ : don't care

Note 1: 当 LE 引脚设定为 L, 锁存电路保持数据; 当 LE 引脚设定为 H, 则锁存电路不保持数据, 数据直接输出。

当 OE (GCLK) 引脚为 L 时, OUT0 到 OUT15 输出引脚将变为 ON 和 OFF 以响应数据; 设定 OE (GCLK) 引脚为 H, 不论数据如何, 所有输出引脚将为 OFF。当 OE (GCLK) 引脚为 L 时, 可以传送数据并 latch 数据

ICN2038 双锁存提高刷新率的原理

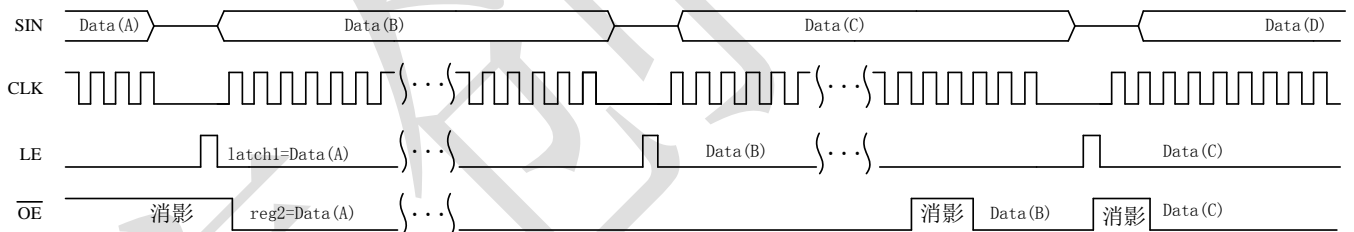
通用恒流源驱动芯片数据传送及数据显示时序图



通用恒流芯片数据传输及数据显示利用率低的原因:

1. 当显示一个高位数据的时候，数据显示时间可能会远大于数据传输时间，在数据显示多余的时间内不能进行数据传输。
2. 当显示一个低位数据的时候，数据显示时间可能会远小于数据传输时间，在数据传输多余的时间内不能进行数据显示。

ICN2038 数据传送及数据显示时序



ICN2038 数据传送及数据显示时序见上图所示，data(A)和 data(C)为高位数据，data(B)和 data(D)为低位数据。将显示数据高低位按时间进行组合，使显示高位数据多余时间可以利用起来进行数据传输，或者说利用传数据的时间来进行高位的显示，将传数据和显示数据完美的配合起来，可以有效的提高显示刷新率，基本步骤如下：

1. 当 data(A) 传送完成后，在 LE 上产生一个 latch 信号，锁存 data(A)
2. 完成 data(A) 锁存后， \overline{OE} 由 1~>0，寄存 data(A) 并显示 data(A)
3. 在显示 data(A) 的同时，对 data(B) 进行传送
4. data(B) 传送完成后，由 LE 产生 latch 信号，锁存 data(B)，并接着传送 data(C)
5. 完成 data(A) 的显示后，寄存 data(B) 并显示 data(B)
6. 完成 data(C) 的传送，完成 data(B) 的显示
7. 寄存 data(C) 和传送 data(D)，(同步骤 1)

真值表

| CLK | LE | \overline{OE} | SIN | $\overline{OUT0} \dots \overline{OUT7} \dots \overline{OUT15}$ | SOUT |
|-----|----|-----------------|-----------|--|------------|
| | H | L | D_n | $D_n \dots D_{n-7} \dots D_{n-15}$ | D_{n-15} |
| | L | L | D_{n+1} | 无变化 | D_{n-14} |
| | H | L | D_{n+2} | $D_{n+2} \dots D_{n-5} \dots D_{n-13}$ | D_{n-13} |
| | X | L | D_{n+3} | $D_{n+2} \dots D_{n-5} \dots D_{n-13}$ | D_{n-13} |
| | X | H | D_{n+3} | OFF | D_{n-13} |

最大工作范围 (Ta=25°C)

| 特性 | 符号 | 额定值 | 单位 |
|------------------------|--------------------------|--------------------|------|
| 电源电压 | V_{DD} | 0~7.0 | V |
| 输出电流 | I_o | 45 | mA |
| 输入电压 | V_{IN} | -0.4~ $V_{DD}+0.4$ | V |
| 输出耐受电压 | V_{OUT} | 11V | |
| 时钟频率 | F_{CLK} | 30 | MHz |
| 接地端电流 | I_{GND} | +1000 | mA |
| 消耗功耗 (印刷电路板上, 25°C) | DN-type P_D | 3.19 | W |
| 热阻抗 | DN-type $R_{th(j-a)}$ | 39.15 | °C/W |
| 工作温度 | T_{opr} | -40 ~ 85 | °C |
| 存储温度 | T_{stg} | -55 ~ 150 | °C |

直流特性 (Ta=-40°C~85°C, 如不另外说明)

| 特性 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|--------------|-------------|--------------------|---------------|-----|---------------|----|
| 电源电压 | V_{DD} | - | 3.3 | 5 | 6.0 | V |
| ON 时的输出电压 | $V_{O(ON)}$ | $\overline{OUT_n}$ | 0.6 | - | 4 | V |
| 高电平逻辑输入电压 | V_{IH} | - | 0.7* V_{DD} | - | V_{DD} | V |
| 低电平逻辑输入电压 | V_{IL} | - | GND | - | 0.3* V_{DD} | V |
| SOUT 高电平输出电流 | I_{OH} | $V_{DD}=5V$ | - | - | -1 | mA |
| SOUT 低电平输出电流 | I_{OL} | $V_{DD}=5V$ | - | - | 1 | mA |
| 恒流输出 | I_o | $\overline{OUT_n}$ | 0.5 | - | 65 | mA |

动态特性 ($V_{DD}=4.5\sim 5.5V$, $T_a=-40^{\circ}C\sim 85^{\circ}C$, 如不另外说明)

| 特性 | 符号 | 测试电路 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|----------|--------------|------|---|-----|-----|-----|-----|
| 串行数据传输频率 | F_{CLK} | 6 | - | - | - | 35 | MHz |
| 时钟脉冲宽度 | t_{wCLK} | 6 | SCK=H 或者 L | 20 | - | - | ns |
| 锁存脉冲宽度 | t_{wLE} | 6 | LE=H | 20 | - | - | ns |
| 使能脉冲宽度 | t_{wOE} | 6 | \overline{OE} =H 或者 L, $R_{EXT}=890\Omega$ | 40 | - | - | ns |
| 保持时间 | t_{HOLD1} | 6 | - | 5 | - | - | ns |
| | t_{HOLD2} | 6 | - | 5 | - | - | ns |
| 建立时间 | t_{SETUP1} | 6 | - | 5 | - | - | ns |
| | t_{SETUP2} | 6 | - | 5 | - | - | ns |
| 最大时钟上升时间 | t_r | 6 | - | - | - | 500 | ns |
| 最大时钟下降时间 | t_f | 6 | - | - | - | 500 | ns |

电气特性 ($V_{DD}=4.5\sim 5.5V$, $T_a=25^{\circ}C$, 如不另外说明)

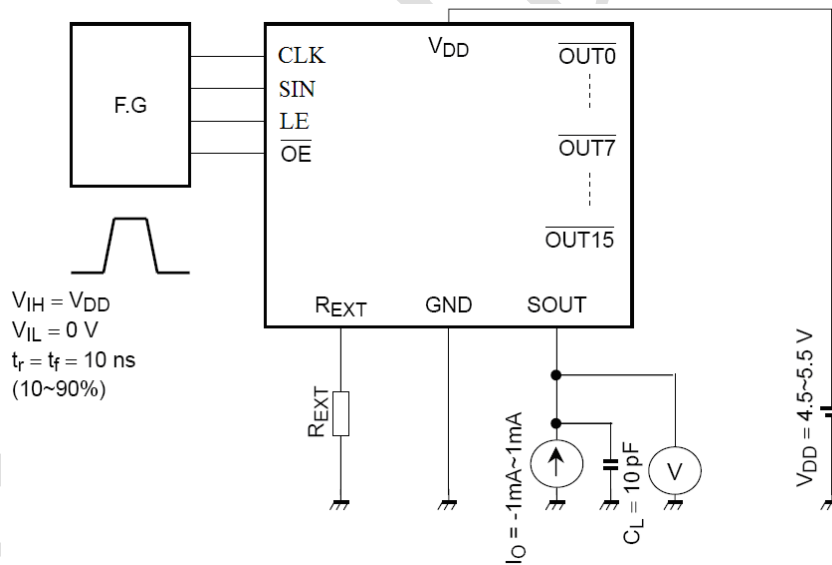
| 特性 | 符号 | 测试电路 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------|--------------|------|--|--------------|------------|------------|------------|
| 高电平逻辑输出电压 | V_{OH} | 1 | $I_{OH}=-1mA$, SOUT | $V_{DD}-0.4$ | - | V_{DD} | V |
| 低电平逻辑输出电压 | V_{OL} | 1 | $I_{OH}=+1mA$, SOUT | - | - | 0.4 | V |
| 高电平逻辑输入电流 | I_{IH} | 2 | $V_{IN}=V_{DD}$, \overline{OE} , SIN, CLK | - | - | 1 | μA |
| 低电平逻辑输入电流 | I_{IL} | 3 | $V_{IN}=GND$, LE, SIN, CLK | - | - | -1 | μA |
| 电源电流 | I_{DD1} | 4 | R_{EXT} =未接, OUT off | - | 2.5 | 5.0 | mA |
| | I_{DD2} | 4 | $R_{EXT}=1.24k\Omega$, OUT off | - | 4.5 | 7.0 | mA |
| | I_{DD3} | 4 | $R_{EXT}=620\Omega$, OUT off | - | 6.0 | 9.0 | mA |
| | I_{DD4} | 4 | $R_{EXT}=1.24k\Omega$, OUT on | - | 5.2 | 8.5 | mA |
| | I_{DD5} | 4 | $R_{EXT}=620\Omega$, OUT on | - | 6.5 | 9.5 | mA |
| 恒流输出 | I_{O1} | 5 | $V_{DD}=5.0V$, $V_o=1.0V$, $R_{EXT}=1.23k\Omega$ | - | 15 | - | mA |
| | I_{O2} | 5 | $V_{DD}=5.0V$, $V_o=1.0V$, $R_{EXT}=615\Omega$ | - | 30 | - | mA |
| 恒流误差 | ΔI_o | 5 | $V_{DD}=5.0V$, $V_o=1.0V$, $R_{EXT}=1.23k\Omega$, $\overline{OUT0} \sim \overline{OUT15}$ | - | ± 0.15 | ± 0.37 | mA |
| 恒流电源电压调节 | $\%V_{DD}$ | 5 | $V_{DD}=4.5\sim 5.5V$, $V_o=1.0V$, $R_{EXT}=1.24k\Omega$, $\overline{OUT0} \sim \overline{OUT15}$ | - | ± 0.2 | - | $\%/V$ |
| 恒流输出电压调节 | $\%V_{OUT}$ | 5 | $V_{DD}=5.0V$, $V_o=1.0\sim 3.0V$, $R_{EXT}=1.24k\Omega$, $\overline{OUT0} \sim \overline{OUT15}$ | - | ± 0.1 | - | $\%/V$ |
| 上拉电阻 | R_{UP} | 3 | \overline{OE} | 250 | 500 | 800 | k Ω |
| 下拉电阻 | R_{DOWN} | 2 | LE | 250 | 500 | 800 | k Ω |

开关特性 (T_a=25°C, V_{DD}=5.0V, 如不另外说明)

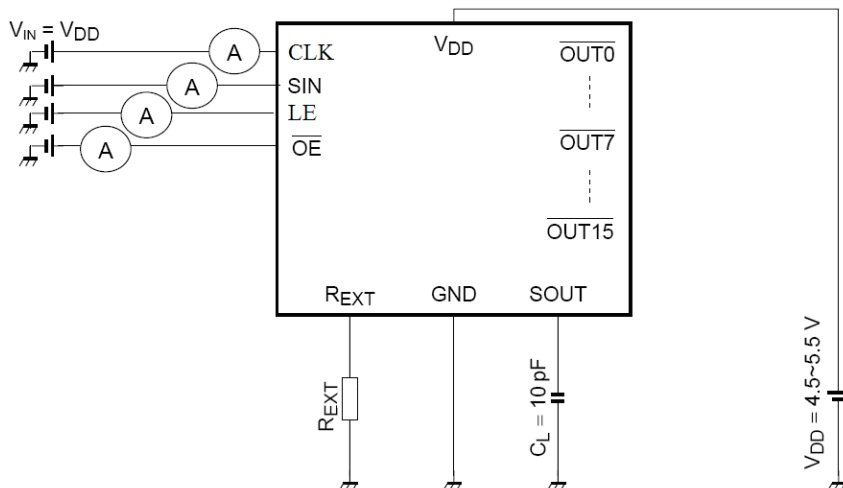
| 特性 | 符号 | 测试电路 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|---------|-----------------------------------|-------------------|--------------|------|-----|-----|----|
| 传输延迟时间 | $\overline{OE} - \overline{OUT0}$ | t _{pLH3} | 6 | LE=H | - | 30 | ns |
| | $\overline{OE} - \overline{OUT1}$ | t _{pHL3} | 6 | LE=H | - | 38 | |
| | CLK-SOUT | t _{pHL} | 6 | - | - | 19 | |
| 输出端上升时间 | t _{or} | 6 | 电压波形的 10~90% | - | 35 | 45 | ns |
| 输出端下降时间 | t _{of} | 6 | 电压波形的 90~10% | - | 25 | 35 | ns |

测试电路

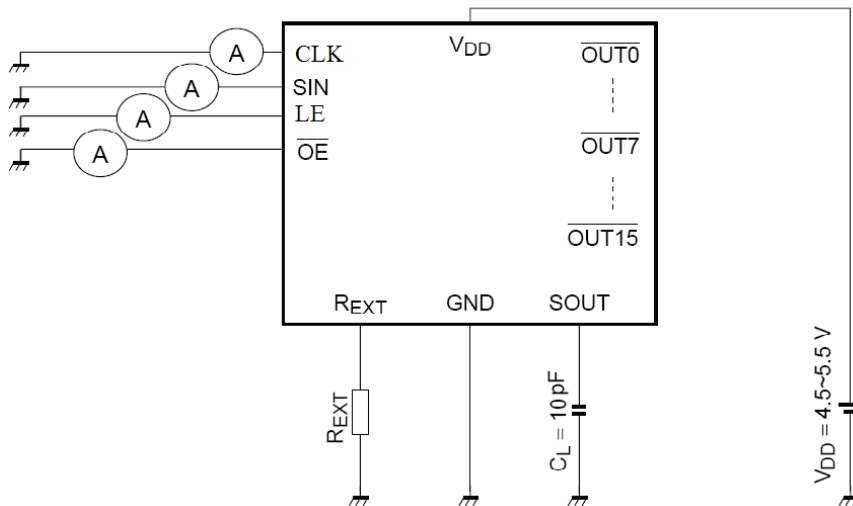
测试电路 1: 高电平逻辑输入电压/低电平逻辑输入电压



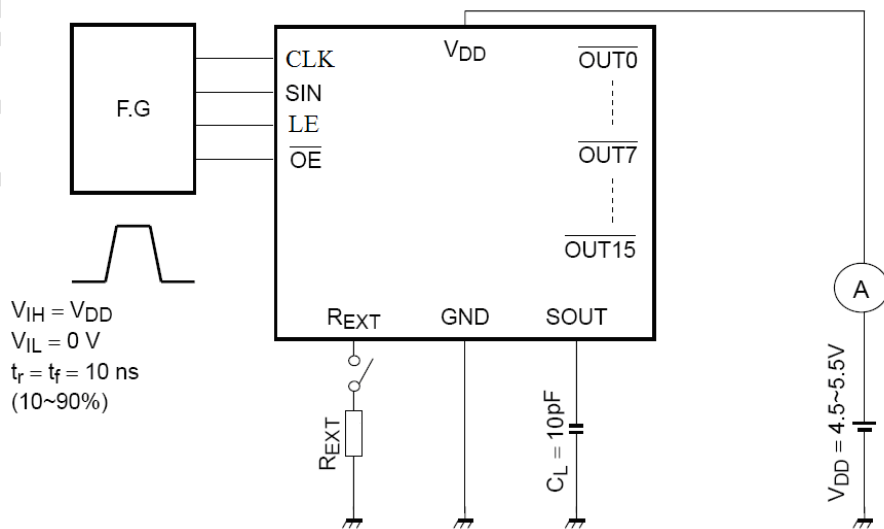
测试电路 2: 高电平逻辑输入电流/下拉电阻



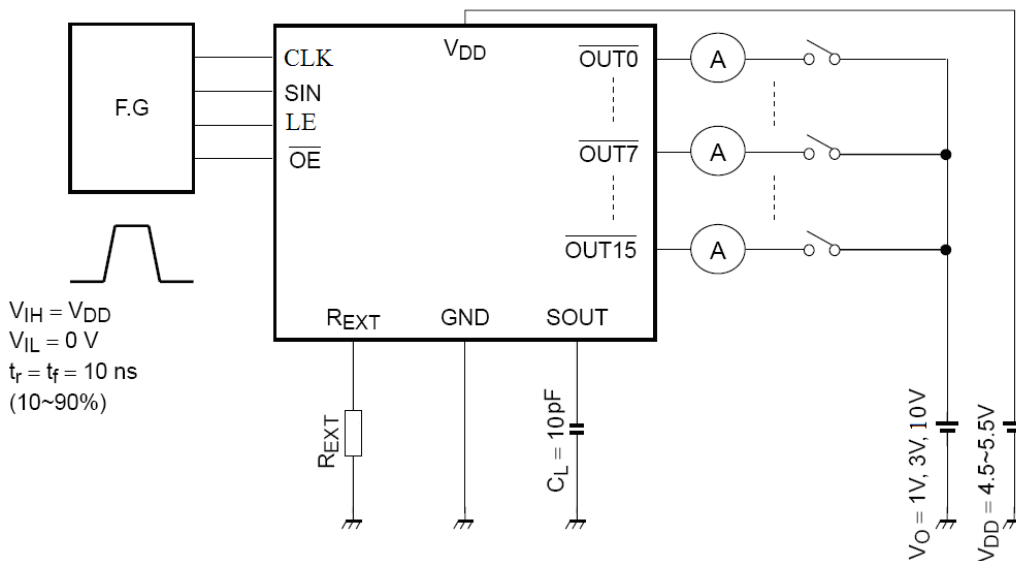
测试电路 3: 低电平逻辑输入电流/上拉电阻



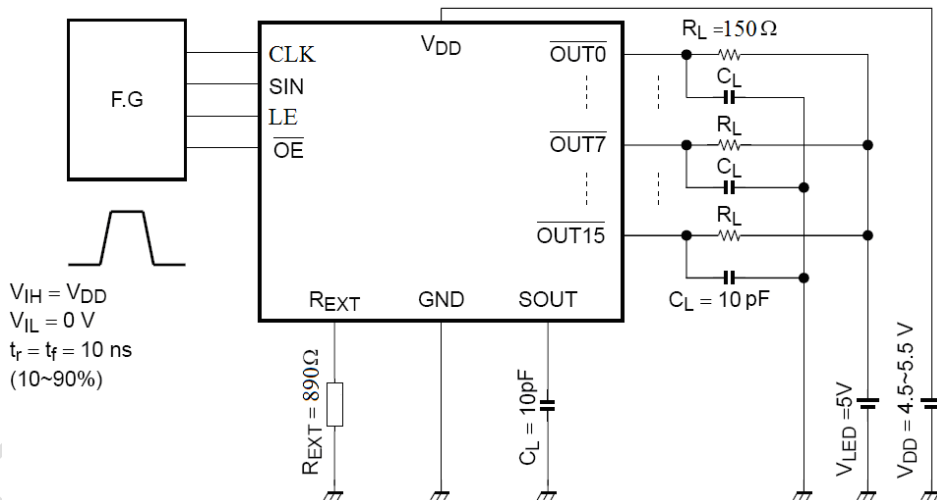
测试电路 4: 电源电流



测试电路 5: 恒流输出/输出 OFF 漏电流/恒流误差
恒流电源电压调节/恒流输出电压调节

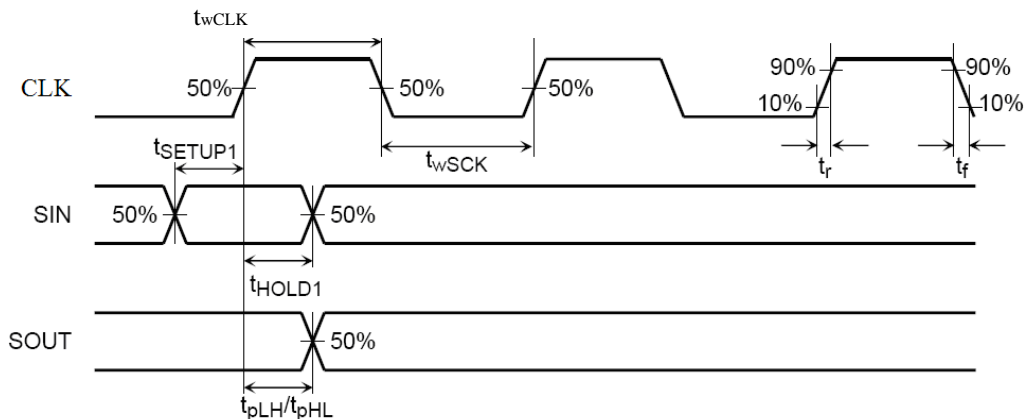


测试电路 6: 开关特性

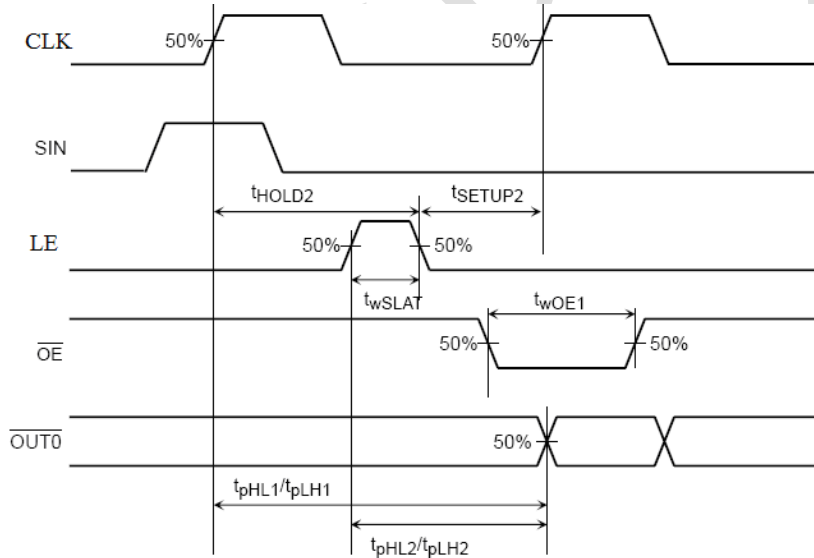


时序图

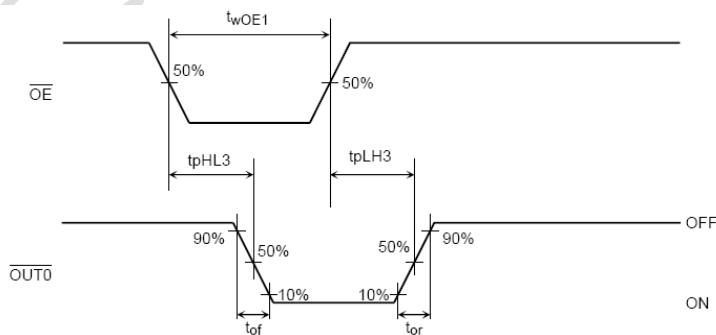
1. CLK, SIN, SOUT



2. CLK, SIN, LE, \overline{OE} , $\overline{OUT0}$



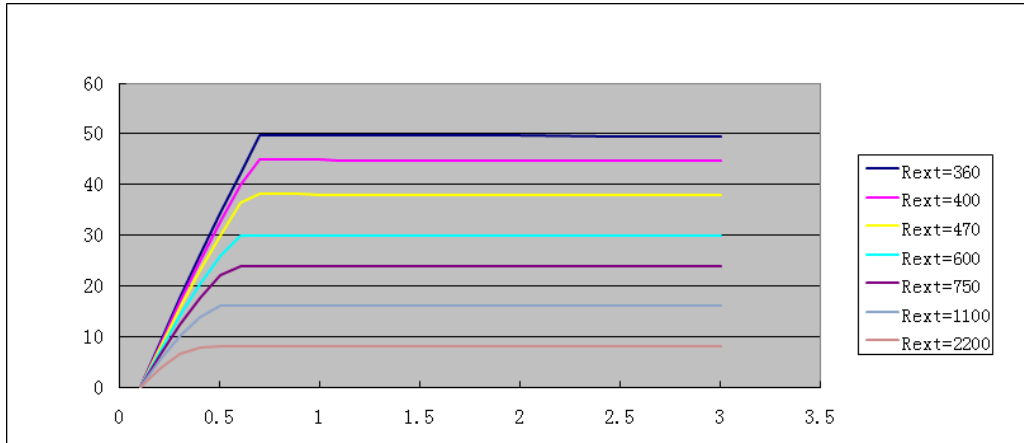
3. $\overline{OUT0}$



应用信息

ICN2038采用了精确电流驱动控制技术，同一芯片的不同通道间，不同芯片之间的电流差异极小。

- 1) 通道间电流差异 $< \pm 1.5\%$ ，芯片间的电流差异 $< \pm 1.5\%$ 。
- 2) 具有不受负载端电压影响的电流输出特性，如下图所示。输出电流将不随LED 顺向电压 V_f 的变化而变化。

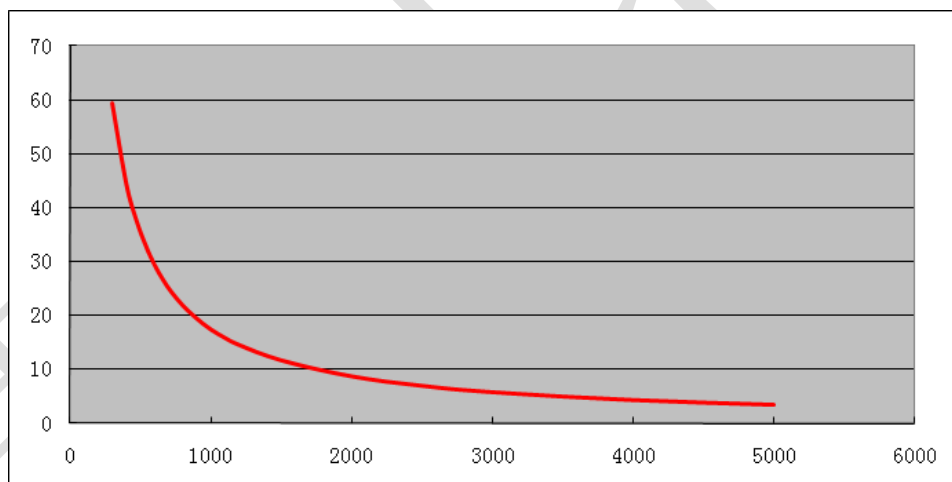


恒流输出设定

ICN2038 通过外接电阻 R_{ext} 来调节输出电流 (I_{out})，计算公式为：

$$V_{R-EXT}=1.232V;$$

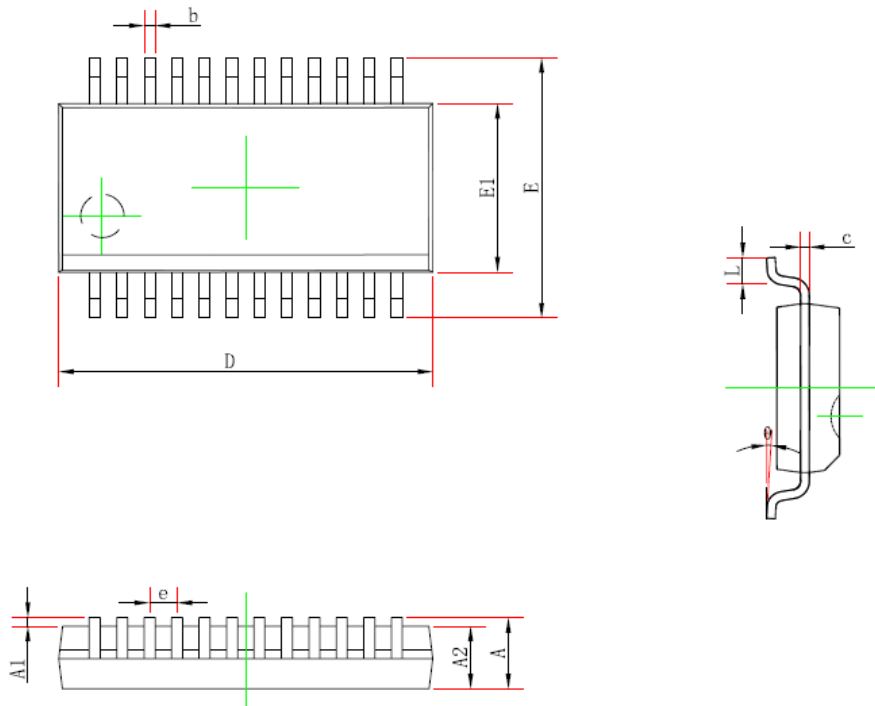
$$I_{out}=(V_{R-EXT}/R_{ext}) * 15$$



封装尺寸

(1) SSOP24-P-150-0.64

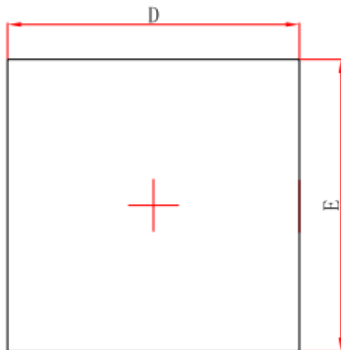
SSOP24 (150mil) PACKAGE OUTLINE DIMENSIONS



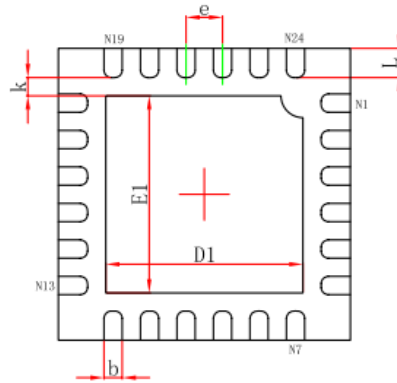
| Symbol | Dimensions In Millimeters | | Dimensions In Inches | |
|----------|---------------------------|-------|----------------------|-------|
| | Min | Max | Min | Max |
| A | — | 1.750 | — | 0.069 |
| A1 | 0.100 | 0.250 | 0.004 | 0.010 |
| A2 | 1.250 | — | 0.049 | — |
| b | 0.203 | 0.305 | 0.008 | 0.012 |
| c | 0.102 | 0.254 | 0.004 | 0.010 |
| D | 8.450 | 8.850 | 0.333 | 0.348 |
| E1 | 3.800 | 4.000 | 0.150 | 0.157 |
| E | 5.800 | 6.200 | 0.228 | 0.244 |
| e | 0.635 (BSC) | | 0.025 (BSC) | |
| L | 0.400 | 1.270 | 0.016 | 0.050 |
| θ | 0° | 8° | 0° | 8° |

(2) QFN24-4*4-0.5

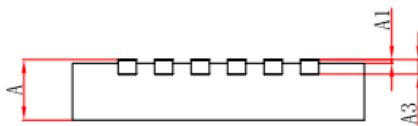
QFNWB4×4-24L (P0.50T0.75/0.85) PACKAGE OUTLINE DIMENSIONS



Top View



Bottom View

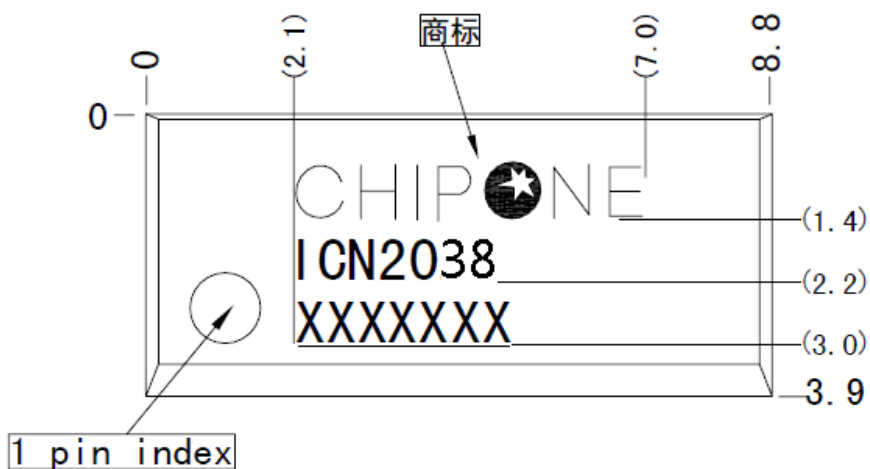


Side View

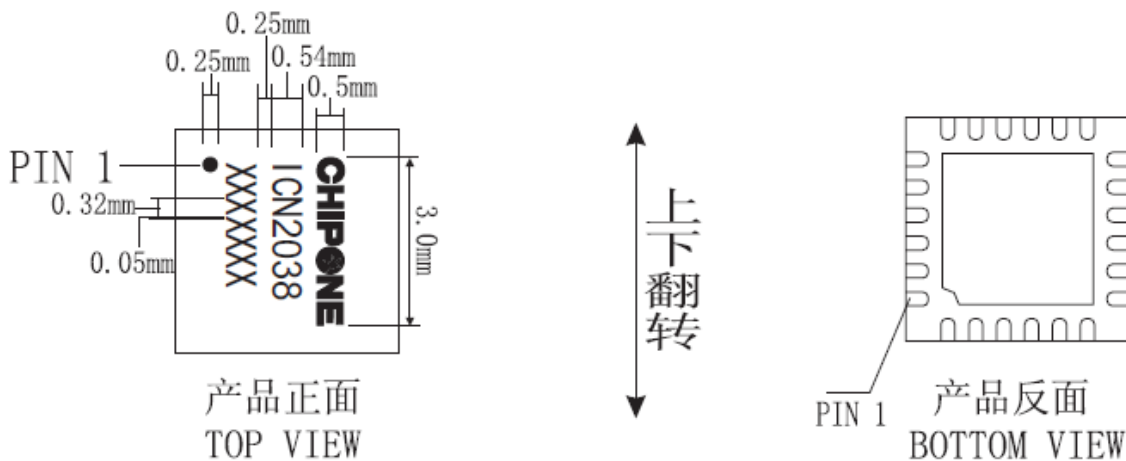
| Symbol | Dimensions In Millimeters | | Dimensions In Inches | |
|--------|---------------------------|-------------|----------------------|-------------|
| | Min. | Max. | Min. | Max. |
| A | 0.700/0.800 | 0.800/0.900 | 0.028/0.031 | 0.031/0.035 |
| A1 | 0.000 | 0.050 | 0.000 | 0.002 |
| A3 | 0.203REF. | | 0.008REF. | |
| D | 3.924 | 4.076 | 0.154 | 0.160 |
| E | 3.924 | 4.076 | 0.154 | 0.160 |
| D1 | 2.600 | 2.800 | 0.102 | 0.110 |
| E1 | 2.600 | 2.800 | 0.102 | 0.110 |
| k | 0.200MIN. | | 0.008MIN. | |
| b | 0.200 | 0.300 | 0.008 | 0.012 |
| e | 0.500TYP. | | 0.020TYP. | |
| L | 0.324 | 0.476 | 0.013 | 0.019 |

芯片正印信息

1. SSOP24



2. QFN24



产品订购信息

| 产品编号 | 封装（无铅环保） | 重量（g） |
|-----------|-------------------|-------|
| ICN2038AP | SSOP24-P-150-0.64 | 0.13 |
| ICN2038AN | QFN24-4*4-0.5 | 0.038 |

声明：

- 北京集创北方科技有限公司保留说明书的更改权，恕不另行通知！
- ⌚ 任何半导体产品在特定条件下都有一定的失效或发生故障的可能，用户有责任在使用Chipone产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险及可能造成人身伤害或财产损失情况的发生！

集智创芯，我公司将竭诚为客户提供更优秀的产品！