

# JW5026

## 16 路恒流 LED 驱动器

版本	作者	日期	更改描述
V1.0		2010.12	16 路恒流 LED 驱动器

## 一、概述

JW5026是一款高性能LED恒流驱动芯片，芯片采用最新的半导体技术，专为LED显示面板提供驱动。芯片包括 CMOS 移位寄存器电路和锁存电路，将串行输入的数据转换成并行的 16 路 LED 恒流输出。JW5026有16个恒流电源，可以为每个输出级提供 5~90mA 的恒流驱动。JW5026 驱动电流大小可以通过调节外接调节电阻来调整，通过此机制使用者可以轻松的控制 LED 的发光亮度。 JW5026的设计保证其输出级耐压17V以上，因此可以在每个输出端串接多个LED。 JW5026可以支持25MHZ的高时钟频率以满足系统对大量数据传输上的要求。

JW5026具有良好的芯片串接性能，能支持大量芯片在高时钟频率下的串接使用。JW5026 具有精确的电流输出值，通道间最大差异值 $< \pm 3\%$ ，不同芯片间的最大差异值 $< \pm 5\%$ 。JW5026 采用具有散热功能的 SSOP24 封装，保证芯片在大电流工作条件下的稳定工作。

## 二、特性说明

- ◆ 16 路等电流输出通道
- ◆ 等电流输出值不受输出端负载电压的影响
- ◆ 精确的电流输出值：通道间最大差异值 $< \pm 3\%$ ，不同芯片间的最大差异值 $< \pm 5\%$
- ◆ 通过外接电阻，方便的调节输出电流的大小
- ◆ 快速的输出电流响应，输出使能端  $\overline{OE}$  的最小值可达 180ns
- ◆ 等电流输出范围可达 5~90mA
- ◆ 支持高达 25MHZ 的时钟频率
- ◆ 芯片输出端可耐压 17V，支持多个 LED 显示灯串联
- ◆ 采用施密特触发器对输入数据进行锁存
- ◆ 芯片工作电压 5V

## 三、芯片功能框图

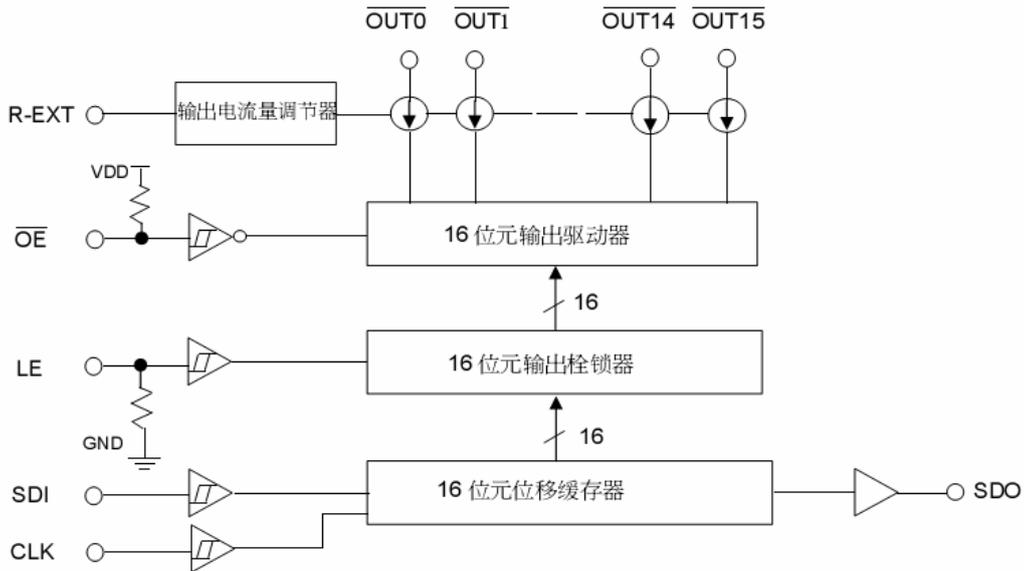


图1 JW5026 芯片功能框图

#### 四、引脚定义

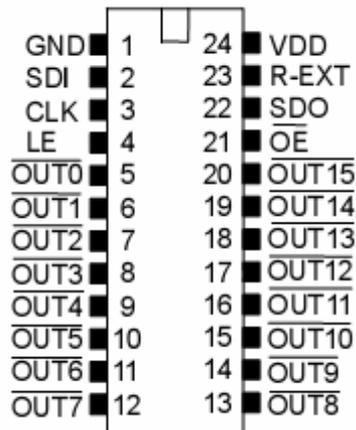


图2 JW5026- SSOP24

NO	名称	输入/出	功能
1	GND	IN	控制逻辑及驱动电流的接地端
2	SDI	IN	输入到移位寄存器的串行数据输入端
3	CLK	IN	时钟信号，数据移位发生在时钟的上升沿
4	LE	IN	数据闪控 (data strobe) 输入控制端 当 LE 为高电平是，串行数据会被传入至输出锁存器；当 LE 为低电平时，资料会被锁存
5-20	$\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$	IN	等电流输出端

21	$\overline{OE}$	IN	输出使能信号端 当 $\overline{OE}$ 为低电平时，启动 $\overline{OUT0} \sim \overline{OUT15}$ 输出 当 $\overline{OE}$ 为高电平时，关闭 $\overline{OUT0} \sim \overline{OUT15}$ 输出
22	SDO	OUT	串行数据输出端
23	R-EXT	IN	外接电流调节电阻输入端，通过改变此电阻的值，可以设定所有输出通道的输出电流大小
24	VDD	IN	5V 电源供电端

## 五、输入输出等效电路

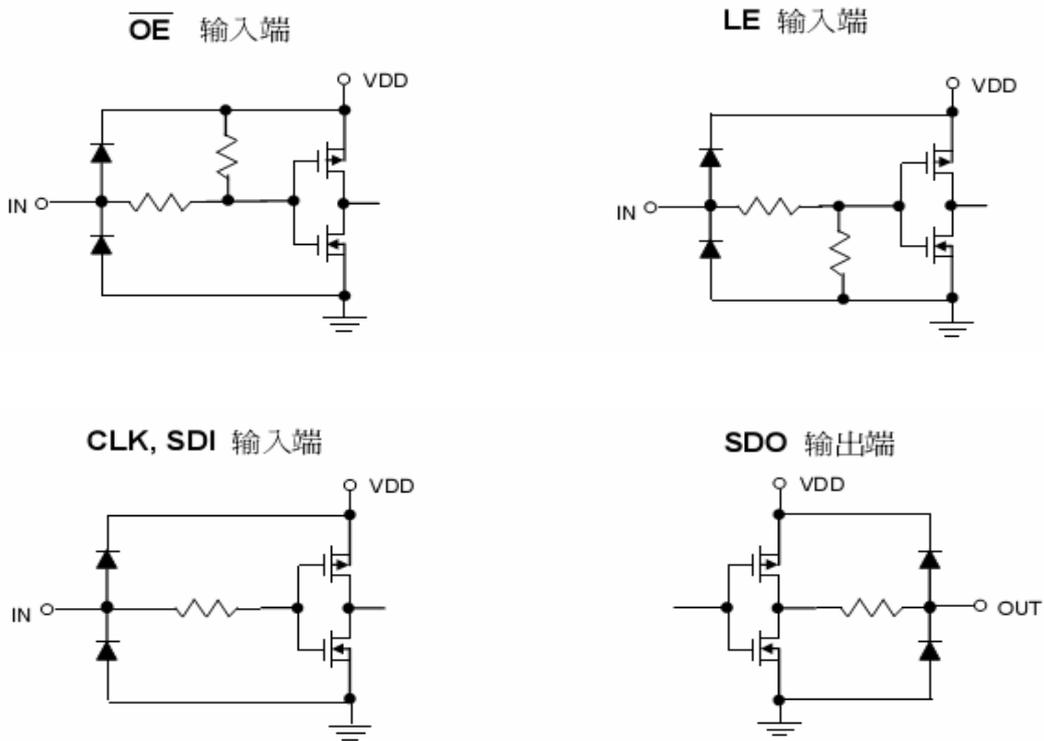


图3 JW5026输入输出端等效电路

## 六、芯片功能时序图

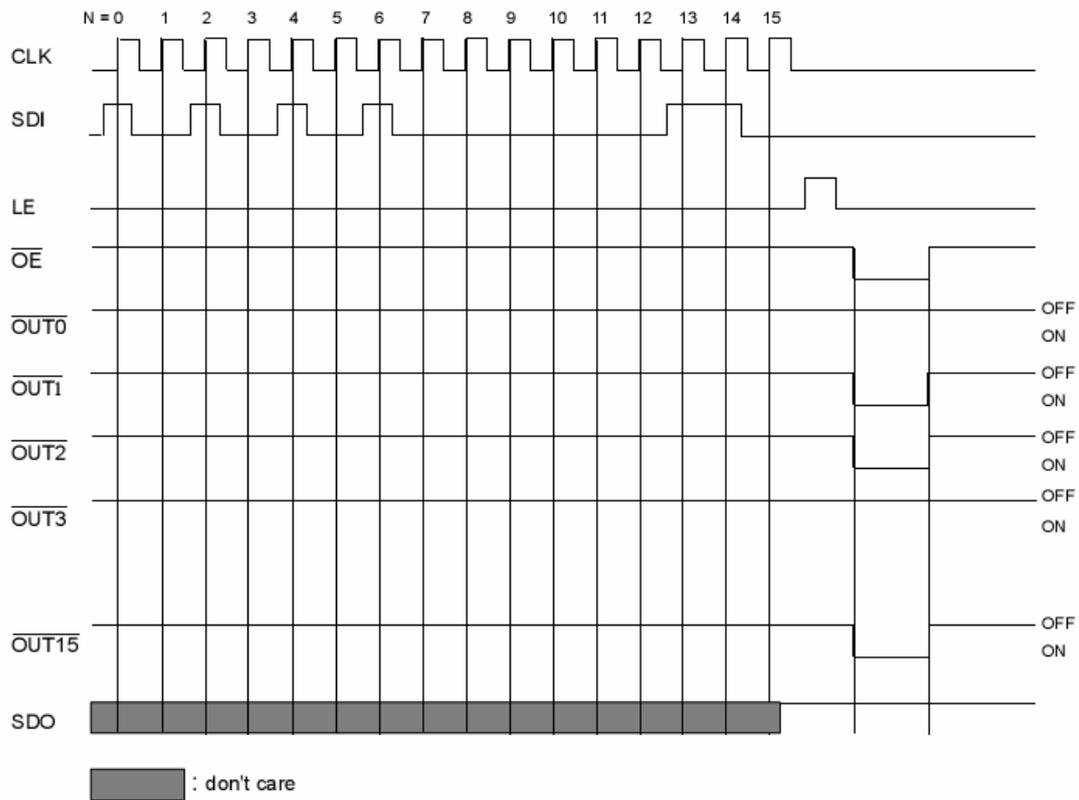


图4 JW5026功能时序

## 七、真值表

CLK	LE	OE	SDI	OUT0 ... OUT7 ... OUT15	SDO
	H	L	$D_n$	$\overline{D_n} \dots \overline{D_{n-7}} \dots \overline{D_{n-15}}$	$D_{n-15}$
	L	L	$D_{n+1}$	不变	$D_{n-14}$
	H	L	$D_{n+2}$	$\overline{D_{n+2}} \dots \overline{D_{n-5}} \dots \overline{D_{n-13}}$	$D_{n-13}$
	X	L	$D_{n+3}$	$\overline{D_{n+2}} \dots \overline{D_{n-5}} \dots \overline{D_{n-13}}$	$D_{n-13}$
	X	H	$D_{n+3}$	使LED不亮	$D_{n-13}$

## 八、最大工作范围

特性	代表符号	最大工作范围	单位
电源电压	Vdd	0~7	V
输入端电压	Vin	-0.4~Vdd+0.4	V
输出端电流	Iout	+60	mA
输出端电压	Vds	-0.5~+17	V
时钟频率	Fclk	25	MHZ
接地端电流	Ignd	1260	mA
消耗功耗	Pd	TBD	W
热阻值	Rth (j-a)	TBD	°C/W
工作环境温度	Topr	-40~+85	°C
储存环境温度	Tstg	-55~+150	°C

## 九、直流特性测试电路

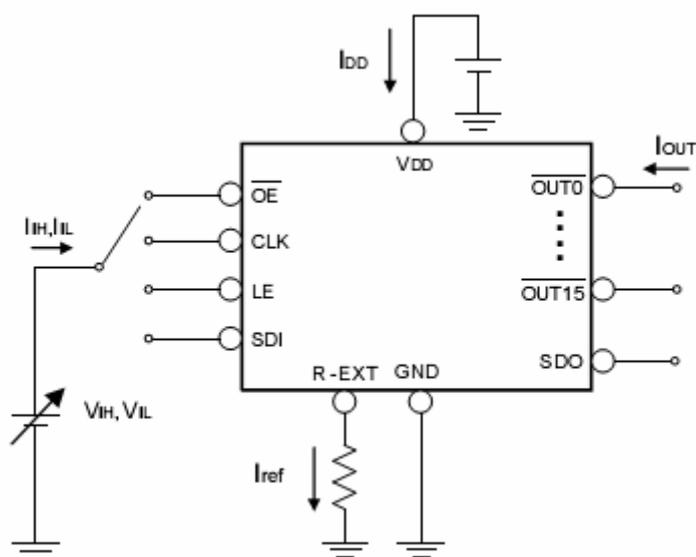


图5 JW5026直流特性测试电路

## 十、交流特性测试电路

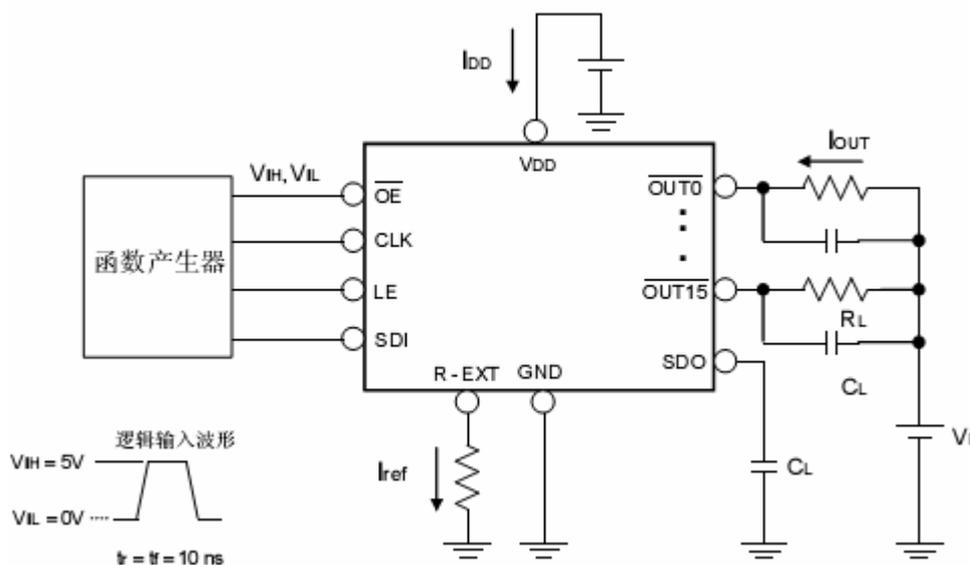


图6 JW5026交流特性测试电路

## 十一、直流特性

特性	代表符号	测量条件	最小值	一般值	最大值	单位
电源电压	Vdd		4.5	5.0	5.5	V
输出端电压	Vds	$\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$			18	V
输出端电流	Iout	直流特性测试电路	5		60	mA
	IOH	SD0			-1.0	mA
	IOL	SD0			1.0	mA
输入电压	高电平值	VIH	0.8Vdd		Vdd	V
	低电平值	VIL	GND		0.3Vdd	V
输出端漏电流	IOH	VOH = 17V			0.5	uA
输出端电压	SD0	VOL	IOL = 1 mA		0.4	V
		VOH	IOH = -1 mA	4.5		V
输出电流 1	Iout1	VDS=0.7V Rext=883Ω		21.40		mA
电流偏移值	d Iout1	VDS=0.7V Rext=883Ω Iout = 21.40mA		±1	±2.5	%
输出电流 2	Iout2	VDS=1.1V		46.01		mA

		$R_{ext}=410\Omega$		0		
电流偏移值	d Iout2	VDS=1.1V $R_{ext}=883\Omega$ Iout =46.10mA		$\pm 1.5$	$\pm 2.5$	%
电流偏移值 VS 输出电压	%/dVDS	输出电压=1.0~3.0V		$\pm 0.1$		%/V
电流偏移值 VS 电源电压	%/dVDD	电源电压=4.5~5.5V		$\pm 0.05$		%/V
Pull-up 电阻	Rin (up)	$\overline{OE}$	250	500	800	K $\Omega$
Pull-down 电阻	Rin (down)	LE	250	500	800	K $\Omega$
电 压 输 出 电 流	OFF	Idd (off) 1	$R_{ext}=\infty, \overline{OUT0} \sim \overline{OUT15} = \text{Off}$		3.82	mA
		Idd (off) 2	$R_{ext}=720\Omega, \overline{OUT0} \sim \overline{OUT15} = \text{Off}$		6.71	
		Idd (off) 3	$R_{ext}=360\Omega, \overline{OUT0} \sim \overline{OUT15} = \text{Off}$		9.99	
	ON	Idd (on) 1	$R_{ext}=720\Omega, \overline{OUT0} \sim \overline{OUT15} = \text{On}$		6.07	
		Idd (on) 2	$R_{ext}=360\Omega, \overline{OUT0} \sim \overline{OUT15} = \text{On}$		9.32	

## 十二、交流特性

特性		代表符号	测量条件	最小值	一般值	最大值	单位
延迟时间 (低电位 到高电 位)	CLK - $\overline{OUTn}$	TpLH1	VDD=5V VDS=1V VIH=VDD VIL=GND REXT=300 $\Omega$ VL=4V RL=52 $\Omega$ CL=10pF	50	55	80	ns
	LE - $\overline{OUTn}$	TpLH2		55	70	85	ns
	$\overline{OE}$ - $\overline{OUTn}$	TpLH3		70	122	129	ns
	CLK - SDO	TpLH			29		ns
延迟时间 (高电位 到低电 位)	CLK - $\overline{OUTn}$	TpHL1		50	55.2	80	ns
	LE - $\overline{OUTn}$	TpHL2		56	70	86	ns
	$\overline{OE}$ - $\overline{OUTn}$	TpHL3		114	124	142	ns
	CLK - SDO	TpHL			24		ns
脉波宽度	CLK	Tw (CLK)			20		ns
	LE	Tw (L)			20		ns
	$\overline{OE}$	Tw (OE)			200		ns
LE 的 hold time		Th (L)			18		ns
LE 的 setup time		Tsu (L)			64		ns
SDI 的 hold time		Th (D)			60		ns
SDI 的 setup time		Tsu (D)		20		ns	
时钟频率		Fclk	IC 串联操作		25		MHZ
CLK 信号最大上升时间		Tr			500		ns
CLK 信号最大下降时间		Tf			500		ns
输出电流电位上升时间(note)		Tor			130		ns

输出电流电位下降时间(note)	To <sub>f</sub>			40		ns
------------------	-----------------	--	--	----	--	----

Note: 此测试数据只有一路输出电流

### 十三、时序波形图

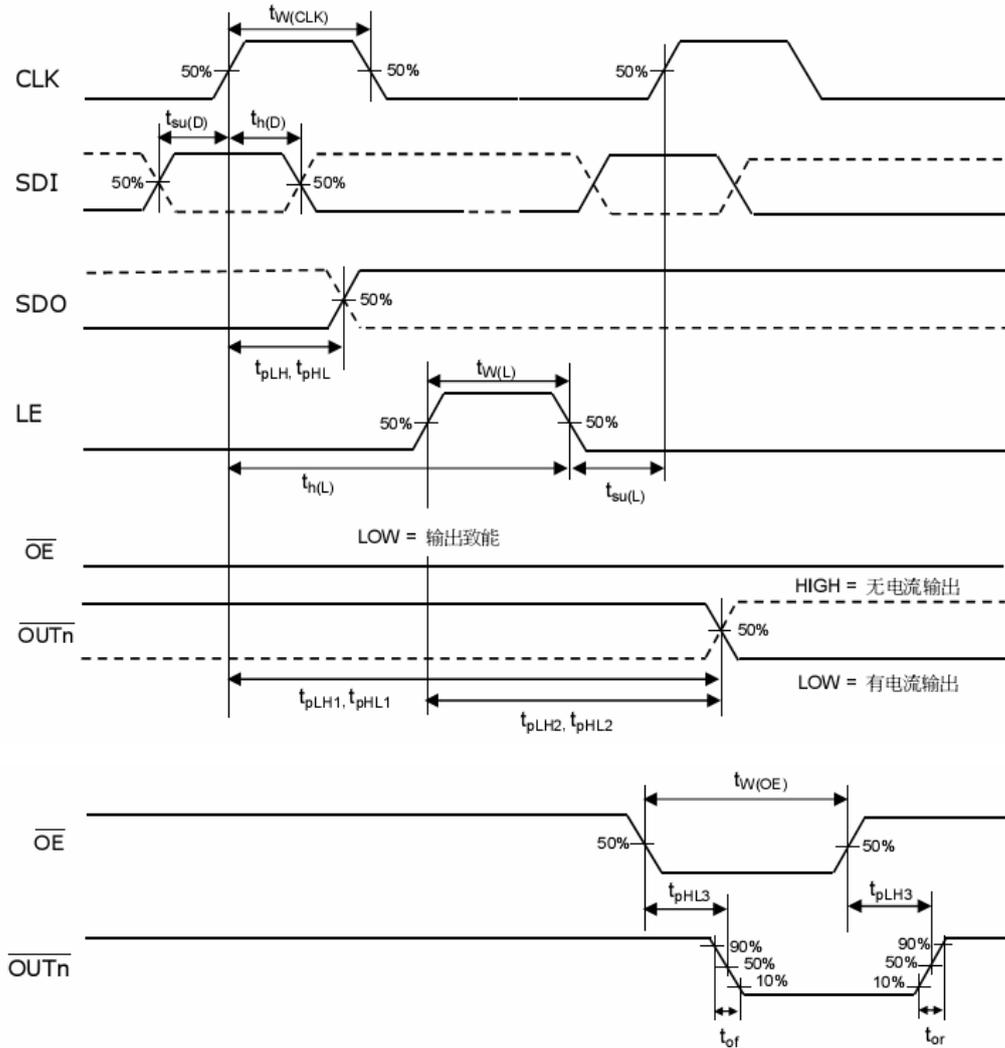


图 7 交流特性时序波形图

### 十四、等电流输出

**JW5026** 通道间的最大电流差异小于±3%，片间电流差异小于±6%，且输出电流大小不受负载端电压影响。随着输出电流的增加，达到恒流稳定输出的 V<sub>DS</sub> 逐渐增大。

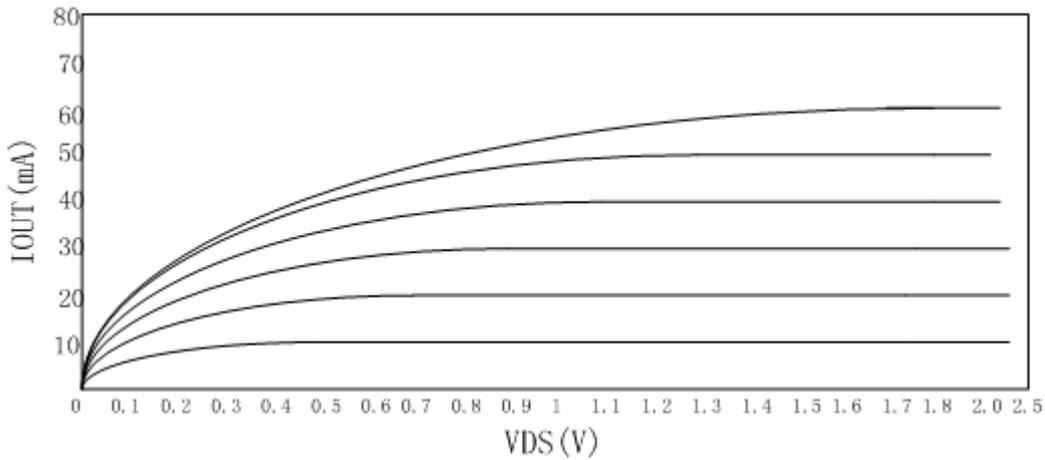


图8 等电流输出关系曲线

(10mA, VDS 拐点为 0.5V; 20mA, VDS 拐点为 0.7V; 30mA, VDS 拐点为 0.9V; 40mA, VDS 拐点为 1.1V; 50mA, VDS 拐点为 1.3V; 60mA, VDS 拐点为 1.7V)

## 十五、调整输出电流

通过改变外接电阻调整输出电流，满足公式：

$$V_{R-EXT} = 1.26V ; I_{OUT} = (V_{R-EXT} / R_{ext}) \times 15$$

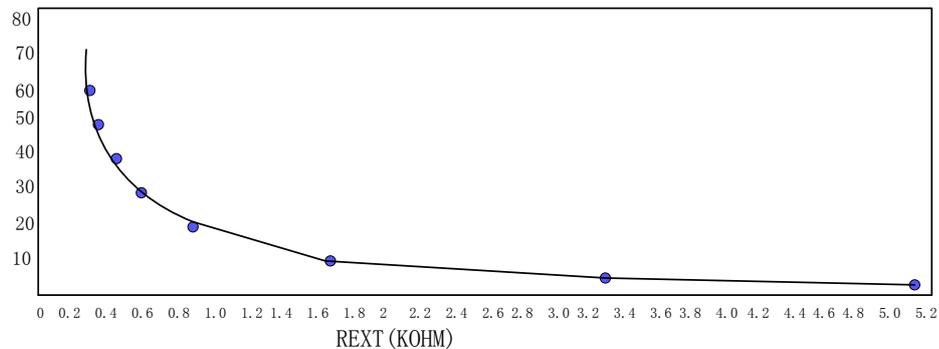


图9 外接电阻对输出电流的调节曲线

## 十六、注意

- 1, 由于产品或技术改进，本产品规格的修改不另作通知， 请在使用该产品前确定更新了最新的规格。
- 2, 对于任何错误或不当的任何操作造成的后果，我们不承担责任。