



Preliminary Rev0.09a

KL5PWM4284

# KL5PWM4284

**Pulse Width Modulator 4ch IC**

Preliminary

**Data sheet revision 0.09a**

川崎マイクロエレクトロニクス

営業部

〒261-8501 千葉県美浜区中瀬 1 丁目 3 番地 幕張テクノガーデン B-11

TEL 043-296-7412

## CONTENTS

1 . 概要.....	3
2 . 特長.....	3
3 . 機能.....	3
4 . 用途.....	3
5 . 端子配列 ( TOP    VIEW ).....	4
6 . 絶対最大定格.....	5
7 . 推奨動作条件.....	5
8 . ブロック図 .....	6
9 . ピン機能.....	7
1 0 タイミングチャート.....	9
10.1 PWM出力生成 タイミング.....	9
11.6 PWM出力微調整.....	10
10.2 PWM出力波形.....	11
10.2.1 左・右・中寄せモード.....	11
10.2.2 START/END モード.....	12
1 1 パッケージ外形図.....	13

## Pulse Width Modulator4ch IC

---

### 1. 概要

“KL5PWM4284”はPulse Width Modulator (PWM) を4ch搭載した回路です。4ch独立にそれぞれ外部から入力される同期信号 (TR) に同期させてPWMの開始位置を合わせる同期機能を有しており、又入力クロックの周波数も(限定された範囲内で)4ch独立に入力可能です。

出力パルスの幅は左・右・中寄せモードとSTART・ENDモードの2つの方法により設定が可能です。尚、分解能は、両モード(左・右・中寄せ、START・ENDモード)共に6ビットまたは5ビット精度に対応可能で、さらに出力パルスの位置を微調整させるDLY機能を有しており、これらの機能により、任意の位置に任意のパルスを高精度で出力することができます。

また、PWMの出力はLVTTTL出力の他にLVDSにより、低ノイズ、高精度で出力することが可能です。

---

### 2. 特長

- ? 電源電圧 3.3V±0.3V, 2.5V±0.2V 2電源
  - ? パッケージ LQFP144
  - ? 消費電力(計算値)
    - ・ 3.3V系: 0.6W(VCLK=84MHz,3.3V時)
    - ・ 2.5V系: 0.7W(VCLK=84MHz,2.5V時)
  - ? 入力レベル 5V耐圧
  - ? 出力レベル LVTTTL、LVDS出力(PWMO)
  - ? **Pulse Width Modulator (PWM)**
    - ・ 4bit精度時(21~42MHz): START・ENDモード
    - ・ 4bit精度時(42~84MHz): START・ENDモード
    - ・ 5bit精度時(42~84MHz): 左・右・中寄せモード/START・ENDモード
    - ・ 6bit精度時(21~42MHz): 左・右・中寄せモード/START・ENDモード
- 

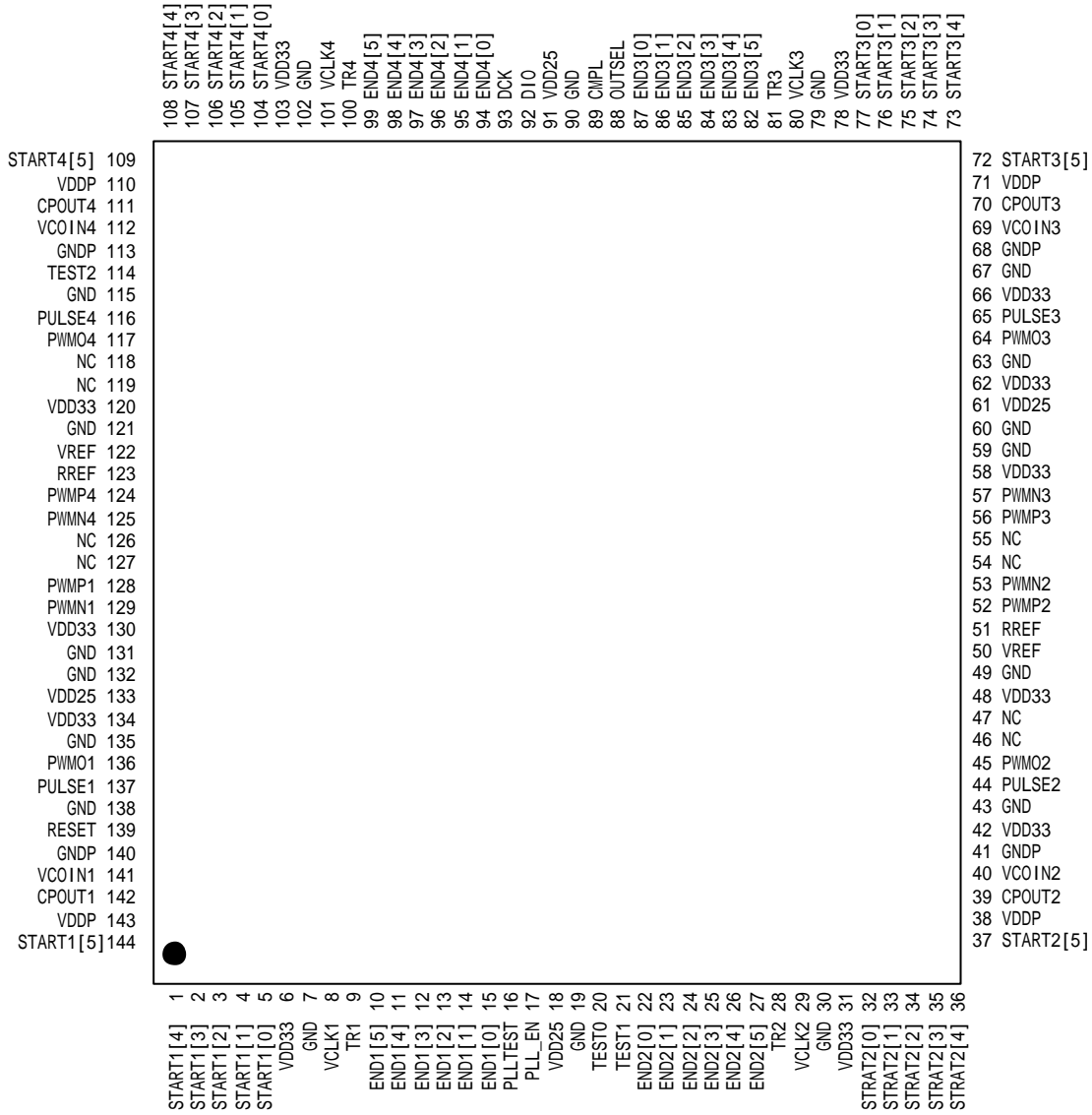
### 3. 機能

- ? 外部からの同期信号への同期有効・無効選択機能
  - ? PWM出力極性指定機能
  - ? PWM出力位置微調整機能
  - ? PWM出力のLVTTTL/LVDS切り替え機能
- 

### 4. 用途

- ? Color LBP
- ? Digital Copy
- ? Pulse Width Modulator

## 5. 端子配列 (Top View)

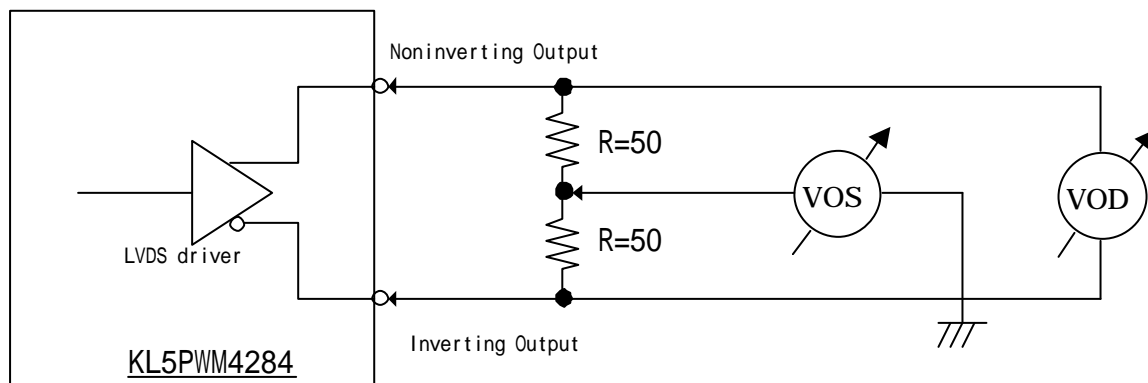


## 6. 絶対最大定格

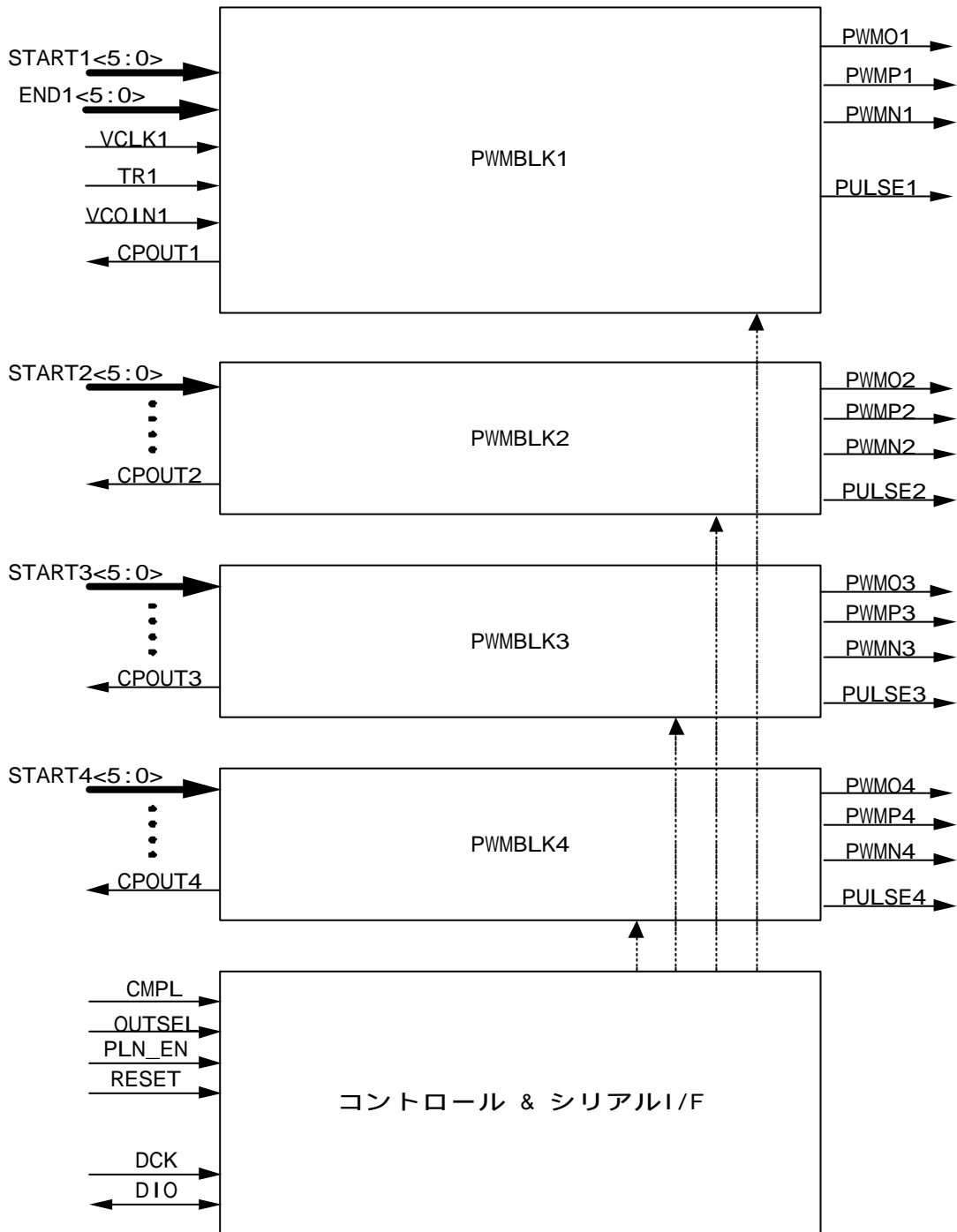
Parameter	Symbol	Ratings	Unit
Supply Voltage	VDD33	-0.3 ~ 4.0	V
	VDD25,VDDP	-0.3 ~ 3.1	V
Input Voltage	VIN(standard)	-0.3 ~ VDD33+0.3	V
	VIN(5V Tolerant)	-0.3 ~ 5.6	V
DC Output Current	IOUT	± 6	mA
Storage Temperature	TSTG	-55 ~ 125	

## 7. 推奨動作条件

Symbol	Parameter	Condition	Limits			Unit
			MIN	TYP	MAX	
VDD33	Supply voltage (3.3V)	-	3.0	3.3	3.6	V
VDD25,VDDP	Supply voltage (2.5V)		2.3	2.5	2.7	V
VIH	Input high voltage	LVTTL	2.0	-	-	V
VIL	Input low voltage	LVTTL	-	-	0.8	V
V+	Input high voltage	Schmitt	-	1.8	2.3	V
V-	Input low voltage	Schmitt	0.5	0.9	-	V
VH	Hysteresis voltage	Schmitt	0.4	-	-	V
IIH	Input high current	Vin=VDD33	-10	-	10	μA
IIL	Input low current	Vin=GND	-10	-	10	μA
VOH	Output high voltage	IOH=4mA	2.4	-	-	V
VOL	Output low voltage	IOL=4mA	-	-	0.4	V
VOH <sub>LVDS</sub>	LVDS Output high voltage	下図参照。 VREF,RREF につ いては「9.ピン機能」 の項参照。		1.375	1.6	V
VOL <sub>LVDS</sub>	LVDS Output low voltage		0.90	1.025		V
VOD <sub>LVDS</sub>	Differential output voltage		250	350	450	mV
VOS <sub>LVDS</sub>	Offset voltage		1.125	1.2	1.375	V
IREF <sub>LVDS</sub>	Input reference current	VREF=1.2V ± 2%	-10	-	10	μA
Icap	Input Capacitance	+ 25	-	10	15	pF
Ta	Operating Temperature		0	-	70	



## 8. ブロック図



## 9. ピン機能

ピン No.	ピン数	信号名	I/O	機能	備考
139	1	RESET	I	チップ初期化信号 (アサートL)。	5V 耐圧・シュミット
16	1	PLLTEST	I	PLL テストモード (アサートH)。 この信号をアサートすると本 IC は PLL のテストモードに入ります。通常はL 固定でご使用下さい。	5V 耐圧
89	1	CMPL	I	PWM 出力極性を決める信号です。 ・ この信号を L に設定した時：イニシャル状態では L を、出力パルスは H を出力します。 ・ この信号を H に設定した時：イニシャル状態では H を、出力パルスは L を出力します。	5V 耐圧
88	1	OUTSEL	I	LVDS 出力と LVTTTL 出力を選択する信号です。 ・ この信号を L に設定した時：LVTTTL 出力。 ・ この信号を H に設定した時：LVDS 出力。 尚、非選択側の出力は Hi-Z 状態となります。	5V 耐圧
17	1	PLL_EN	I	PLL イネーブル信号 (アサートH)。 MODE,VSEL0,1(シリアル I/O データ)で動作モード、動作周波数を切り換える際は、一度 PLL_EN をネゲートして下さい。	5V 耐圧
92	1	DIO	I/O	シリアルデータ入出力端子	*2
93	1	DCK	I	DIO アクセス用クロック入力端子	5V 耐圧
8	1	VCLK1	I	PWM1 クロック入力	5V 耐圧
9	1	TR1	I	PWM1 同期信号入力 (アサートL)。 同期機能(TR に同期させる機能)有効時、この信号をアサートした後、一定期間の後、PWM の出力を開始します。 同期機能無効時は H 固定として下さい。	5V 耐圧 シュミット
137	1	PULSE1	O	PWM1 同期信号出力 (アサートL)。 この信号は、同期機能有効時のみ出力されます。 同期機能無効時は H レベル固定となります。	
144, 1 ~ 5	6	START1<5:0>	I	PWM1 パルス出力開始位置指定信号。 ・ START/END モード時のパルス幅出力開始位置を指定します。4bit 精度時は[5:2]を、5bit 精度時は[5:1]を使用し、未使用 bit は無視されます。 ・ 左・右・中寄せモード時は、 START1[5]=LE1,START1[4]=RE1,START1[3:2]=WIDTH1[5:4], として PWM1 出力パルス幅の設定に使用します(第 10.2PWM の項参照)。未使用 bit は無視されます。	5V 耐圧
10 ~ 15	6	END1<5:0>	I	PWM1 パルス出力終了位置指定信号。 ・ START/END モード時においてはパルス幅出力終了位置を指定します。4bit 精度時は[5:2]を、5bit 精度時は[5:1]を使用し、未使用 bit は無視されます。 ・ 左・右・中寄せモード時は、 END1[5:2]=WIDTH1[3:0],として PWM1 出力パルス幅の設定に使用します(第 10.2PWM の項参照)。未使用 bit は無視されます。	5V 耐圧

## KL5PWM4284

136	1	PWMO1	O	PWM1 パルス出力。	
128	1	PWMP1	O	PWM1 出力 (LVDS+)	
129	1	PWMN1	O	PWM1 出力 (LVDS-)	
141	1	VCOIN1	I	PWM1,PLL ループフィルタ入力	*1
142	1	CPOUT1	O	PWM1,PLL ループフィルタ出力	*1
29	1	VCLK2	I	PWM2 クロック入力	5V 耐圧
28	1	TR2	I	PWM2 同期信号入力 (アサートL)。	5V 耐圧 シュミット
44	1	PULSE2	O	PWM2 同期信号出力 (アサートL)。	
37~32	6	START2<5:0>	I	PWM2 パルス出力開始位置指定信号。	5V 耐圧
27~22	6	END2<5:0>	I	PWM2 パルス出力終了位置指定信号。	5V 耐圧
45	1	PWMO2	O	PWM2 パルス出力。	
52	1	PWMP2	O	PWM2 出力 (LVDS+)	
53	1	PWMN2	O	PWM2 出力 (LVDS-)	
40	1	VCOIN2	I	PWM2,PLL ループフィルタ入力	*1
39	1	CPOUT2	O	PWM2,PLL ループフィルタ出力	*1
80	1	VCLK3	I	PWM3 クロック入力	5V 耐圧
81	1	TR3	I	PWM3 同期信号入力 (アサートL)。	5V 耐圧 シュミット
65	1	PULSE3	O	PWM3 同期信号出力 (アサートL)。	
72~77	6	START3<5:0>	I	PWM3 パルス出力開始位置指定信号。	5V 耐圧
82~87	6	END3<5:0>	I	PWM3 パルス出力終了位置指定信号。	5V 耐圧
64	1	PWMO3	O	PWM3 パルス出力。	
56	1	PWMP3	O	PWM3 出力 (LVDS+)	
57	1	PWMN3	O	PWM3 出力 (LVDS-)	
69	1	VCOIN3	I	PWM3,PLL ループフィルタ入力	*1
70	1	CPOUT3	O	PWM3,PLL ループフィルタ出力	*1
101	1	VCLK4	I	PWM4 クロック入力	5V 耐圧
100	1	TR4	I	PWM4 同期信号入力 (アサートL)。	5V 耐圧 シュミット
116	1	PULSE4	O	PWM4 同期信号出力 (アサートL)。	
109~104	6	START4<5:0>	I	PWM4 パルス出力開始位置指定信号。	5V 耐圧
99~94	6	END4<5:0>	I	PWM4 パルス出力終了位置指定信号。	5V 耐圧
117	1	PWMO4	O	PWM4 パルス出力。	
124	1	PWMP4	O	PWM4 出力 (LVDS+)	
125	1	PWMN4	O	PWM4 出力 (LVDS-)	
112	1	VCOIN4	I	PWM4,PLL ループフィルタ入力	*1
111	1	CPOUT4	O	PWM4,PLL ループフィルタ出力	*1



# 10 タイミングチャート

## 10.1 PWM出力生成 タイミング

同期機能が有効のとき 同期信号入力から一定時間後に出力。図 1

同期機能が無効のとき 外部クロックに同期して出力。図 2

<動作波形>

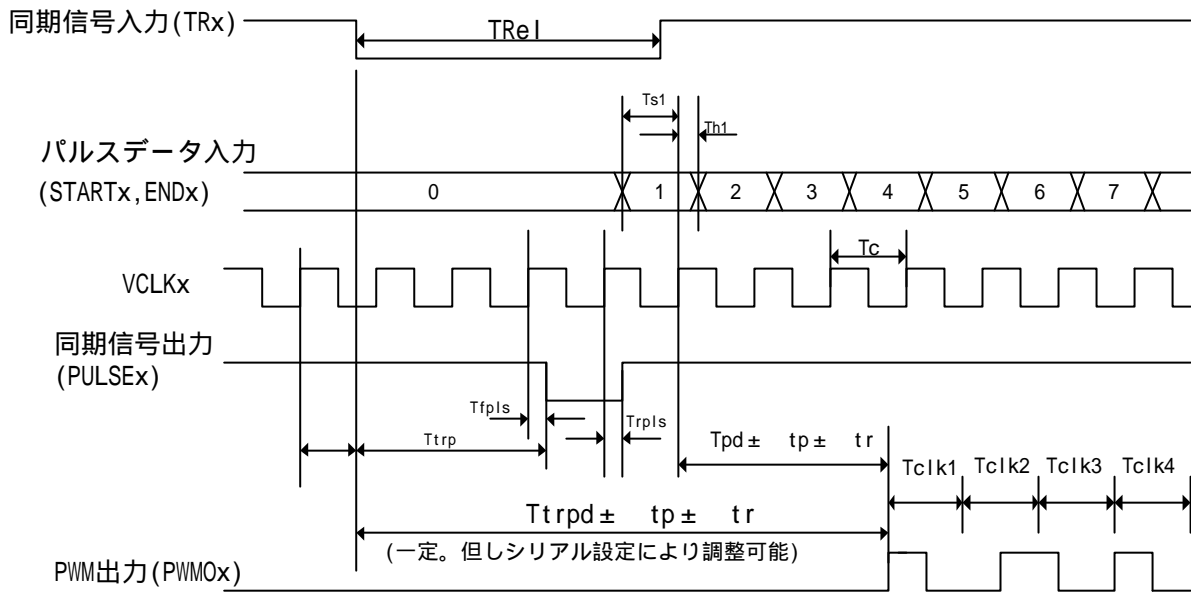


図 1 同期機能 有効時の動作波形

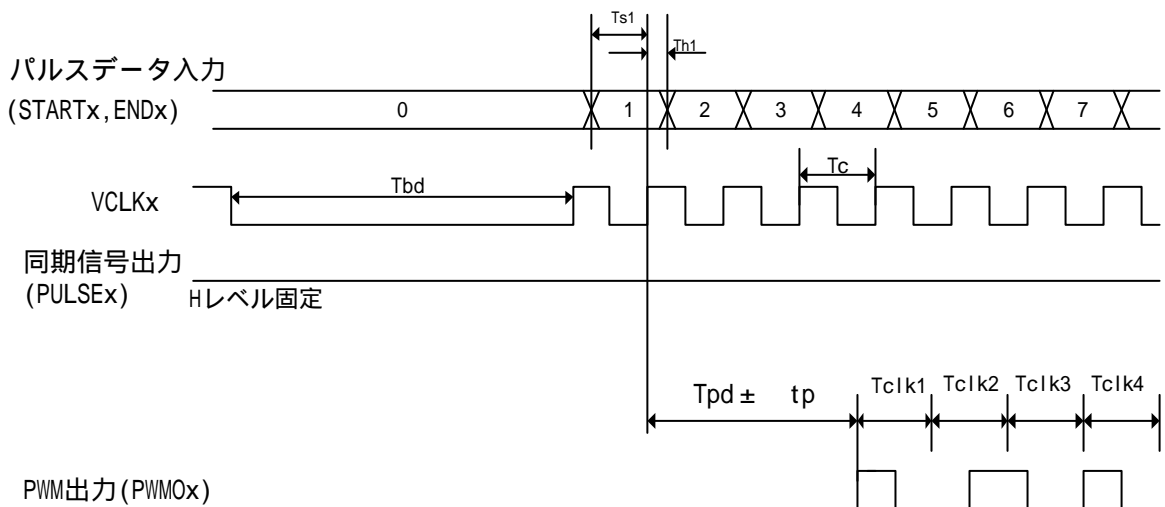
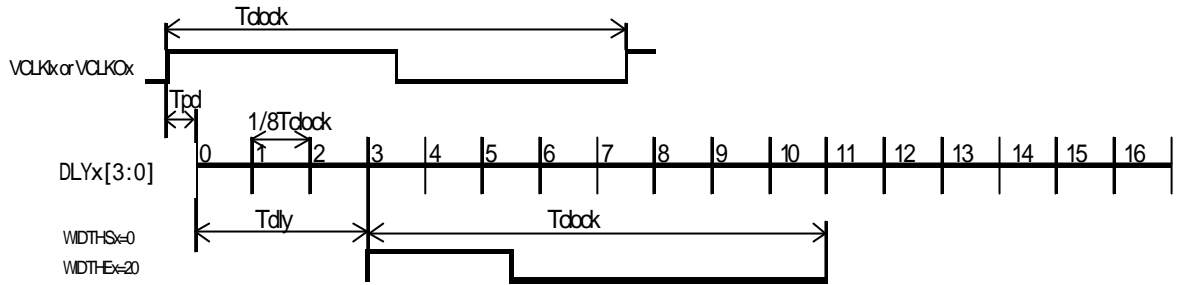


図 2 同期機能 無効時の動作波形

### 11.6 PWM 出力微調整

PWM出力開始位置を0~15まで、1/8 Tclock 単位で微調整できます。



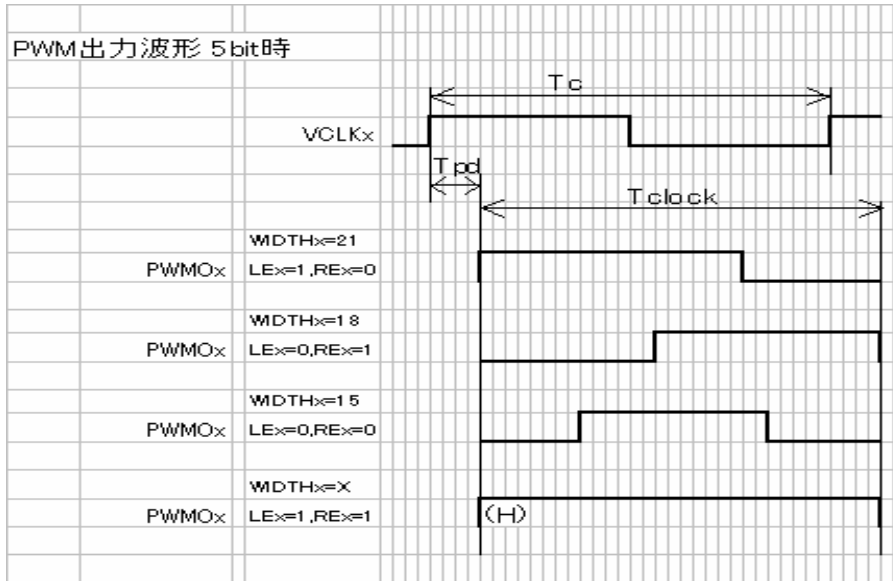
PWM出力位置微調整設定がDLY='3'時の例

## 10.2 PWM 出力波形

### 10.2.1 左・右・中寄せモード

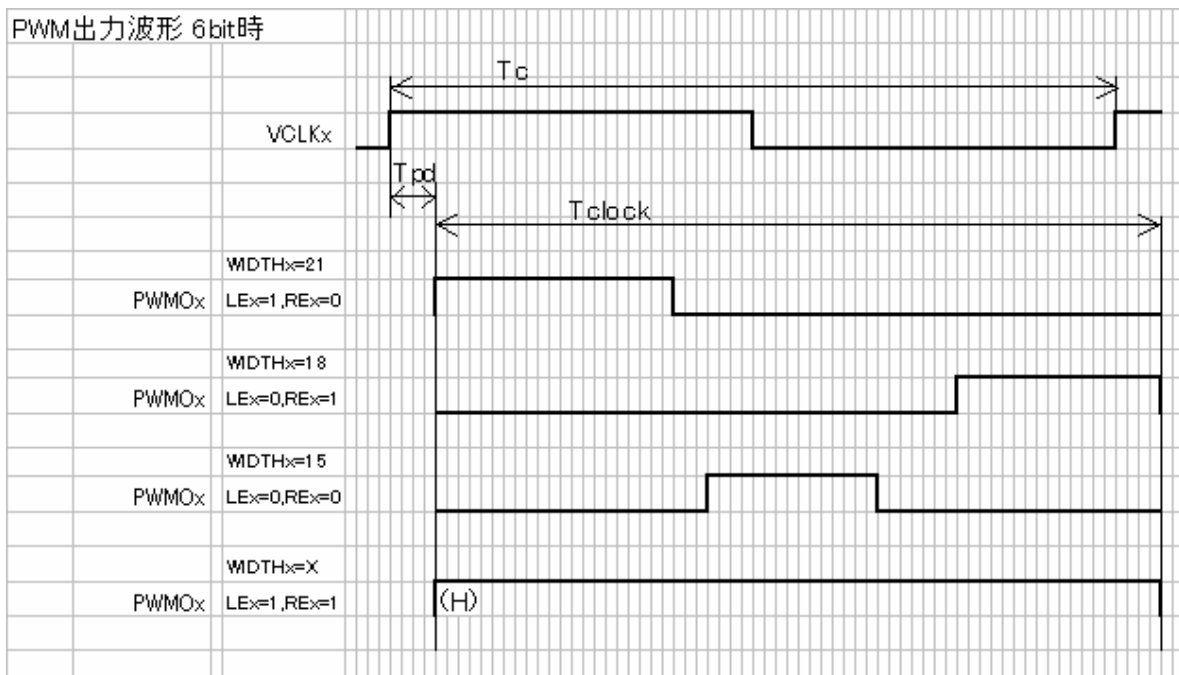
#### 10.2.1.1 5bit精度 (WIDTHx[5:1])

REx, LEx で指定された位置に WIDTHx[5:1]で指定された期間、“H” (COMPL=Lの時)を出力する。



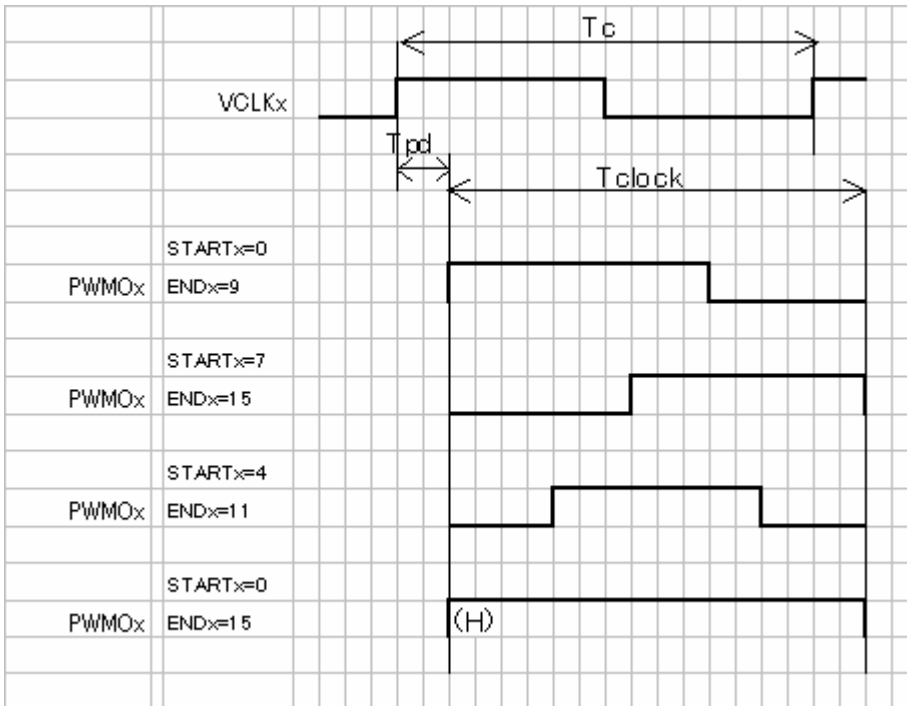
#### 10.2.1.2 6bit精度 (WIDTHx[5:0])

REx, LEx で指定された位置に WIDTHx[5:0]で指定された期間、“H” (COMPL=Lの時)を出力する。



## 10.2.2 START/END モード

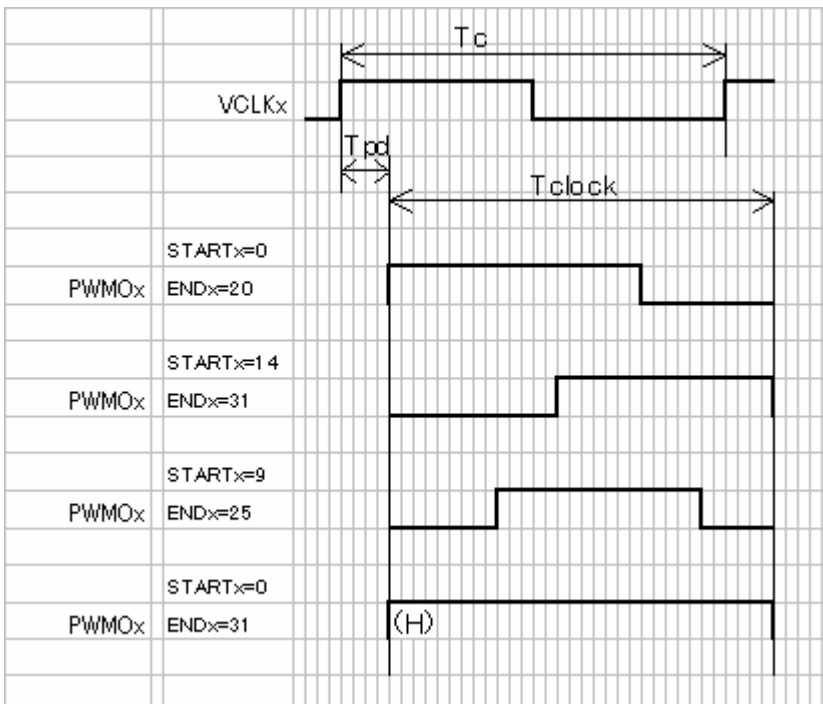
### 10.2.2.1 4bit精度 (START [5:2], END [5:2])



START[5:2] から END[5:2]で指定された位置に、“H” (COMPL=Lの時)を出力する。

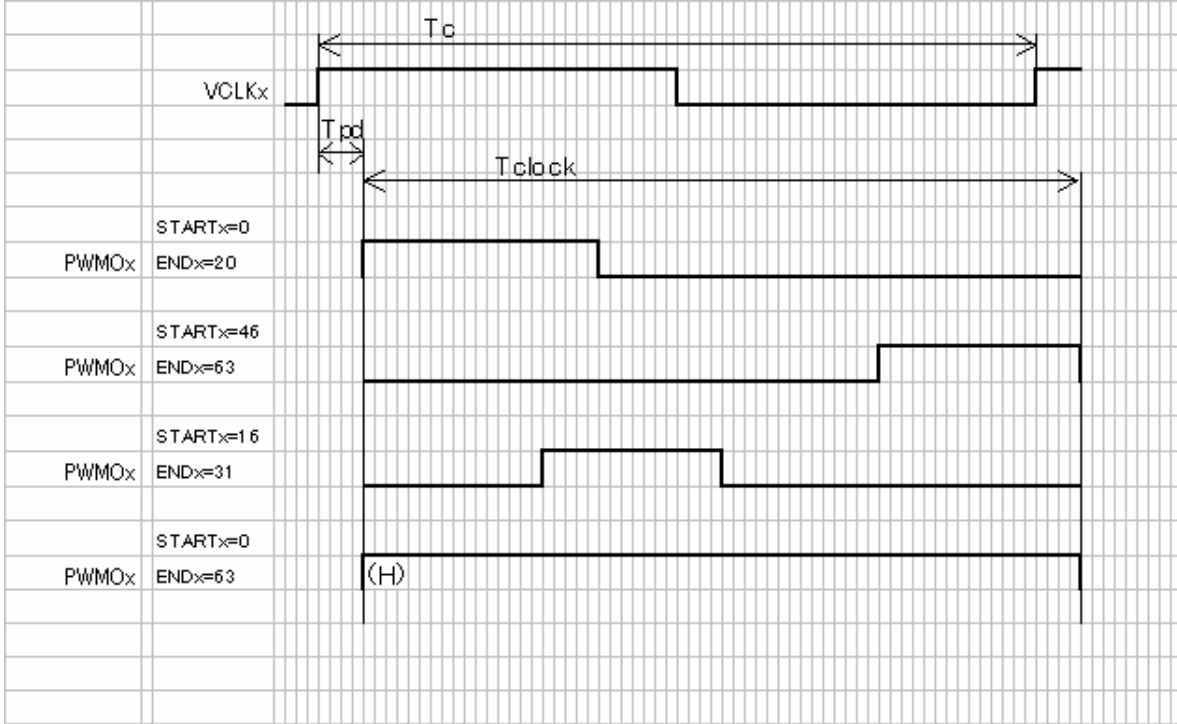
### 10.2.2.2 5bit精度 (START [5:1], END [5:1])

START[5:1] から END[5:1]で指定された位置に、“H” (COMPL=Lの時)を出力する。



10.2.2.3 6bit精度 (START [5:0], END [5:0])

START[5:0] から END[5:0]で指定された位置に、“H” (COMPL=Lの時)を出力する。



11 パッケージ外形図

