

采用 TSOT23-6 封装的 4.5V 至 17V 输入、4A 输出、600kHz 同步降压转换器

1 主要特点

- 宽输入电压范围：4.5V to 17V
- 输出电压范围：0.768V to 7V
- 支持 4A 持续输出电流
- 电感电流连续模式下 600kHz 的开关频率
- 内部集成 75mΩ 和 45mΩ 的 MOSFET 开关管
- 低静态工作电流：190μA (无开关动作，典型值)
- 低关断电流：2.5μA (典型值)
- 采用恒定导通时间控制实现超快速的动态响应
- 两种轻载工作模式：
 - KP524201A：脉冲频率调制模式 (PFM)
 - KP524208A：强制脉宽调制模式 (FPWM)
- 高参考电压精度：0.768V ±1.0% @25°C
- 集成完善的保护功能：
 - 精确的使能控制和可调欠压锁定功能
 - 内部 1ms 软启动时间，避免过冲电压电流
 - 逐周期谷底限流保护 (OCL)
 - 非闭锁的输入欠压保护 (UVLO)、输出欠压保护 (UVP)、输出过压保护 (OVP) 和过温保护 (OTP)
- 紧凑的解决方案尺寸：
 - 支持使用 MLCC 陶瓷电容，且支持低输出电容数量
 - 无需外部补偿
 - 小封装类型：TSOT23-6

2 典型应用

- 机顶盒，数字电视
- 家庭网络设备
- 安防监控设备
- 智能音响
- 电子 POS 机
- 其他通用电源用途

3 产品描述

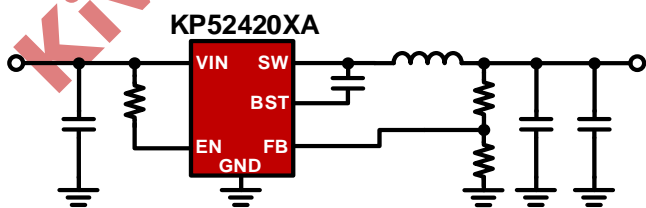
KP524201A/08A 是一种简单易用、高效集成的同步降压转换器。它具有 4.5V 到 17V 的宽输入电压范围，非常适合于 12V 和 15V 等各种常见的输入电压轨。它支持高达 4A 的持续输出电流，输出电压范围为 0.768V 至 7V。

KP524201A 轻载工作在脉冲频率调制模式 (PFM) 下以维持高轻载效率；KP524208A 工作在强制脉宽调制模式 (FPWM) 下以实现全负载电流下固定的开关频率和低输出纹波。

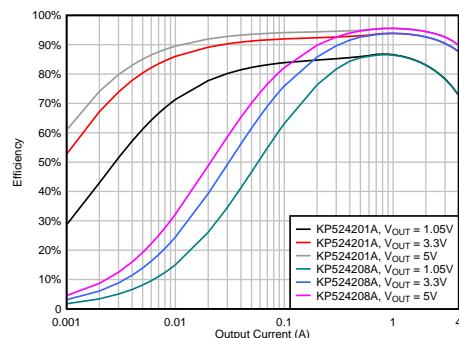
KP524201A/08A 集成了完善的保护功能，包括输入欠压保护 (UVLO)，逐周期谷底限流保护 (OCL)，输出欠压打嗝保护 (UVP)，输出过压保护 (OVP) 和过温保护 (OTP)，以确保其在不同的工作条件下保持安全、可靠运行。

KP524201A/08A 采用小尺寸的 TSOT23-6 封装，工作结温范围为 -40°C 到 125°C。

简化应用电路



简化电路图



典型效率曲线, V_{IN} = 12V

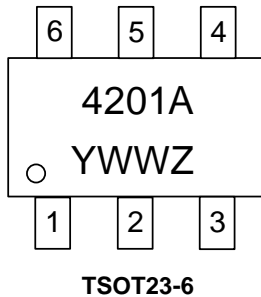
4 订购信息

表 4-1 订购信息

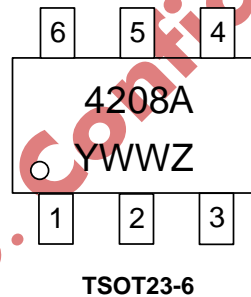
产品型号	工作模式	封装	描述	产品标记
KP524201ALGA	PFM	TSOT23-6	无卤，编带盘装，3000 颗/卷	4201A
KP524208ALGA	FPWM	TSOT23-6	无卤，编带盘装，3000 颗/卷	4208A

5 产品标记

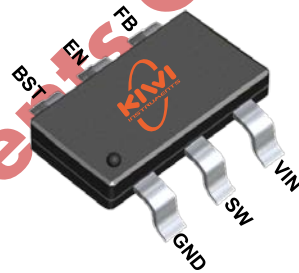
Y: 年份代码
 WW: 周代码, 01-52
 Z: 流水码, 1-9 或 A-Z



Y: 年份代码
 WW: 周代码, 01-52
 Z: 流水码, 1-9 或 A-Z



6 管脚定义



TSOT23-6
 表 6.1 管脚功能描述

管脚	名称	类型 ⁽¹⁾	功能描述
1	GND	G	电源地和信号地。
2	SW	P	开关节点。用短且宽的走线连接到输出电感。
3	VIN	P	输入电源引脚。在尽可能靠近 VIN 和 GND 引脚的位置加 100nF 的陶瓷去耦电容。
4	FB	I	反馈引脚。输出电压经电阻分压后送至此引脚，用于输出电压设置和控制。
5	EN	I	使能控制引脚。上拉到高或者保持悬空可以使能芯片工作。在将 EN 引脚和 VIN 引脚连接时，需要串联加入一个不小于 100kΩ 的上拉电阻。EN 引脚同时可以用来调节 VIN UVLO 的保护阈值。
6	BST	P	高侧 MOSFET 驱动的电荷泵电压。在 BST 引脚和 SW 引脚间外接一颗 100nF 的陶瓷电容以稳定高侧驱动电源。

(1) I – 输入；O – 输出；P – 功率；G – 地

7 产品参数

7.1 极限参数

工作结温范围: -40°C 至 125°C (除非另有说明)⁽¹⁾

参数		最小	最大	单位
引脚电压范围	V _{IN}	-0.3	19	V
	SW, DC	-0.3	19	V
	SW, Transient < 10 ns	-3	21	V
	V _{IN} – SW, DC	-0.3	19	V
	V _{IN} – SW, Transient < 10 ns	-3	21	V
	BOOT	-0.3	25	V
	BOOT – SW	-0.3	6	V
	EN, FB	-0.3	6	V
工作结温范围, T _J ⁽²⁾		-40	150	°C
储藏温度范围, T _{STG}		-65	150	°C

(1) 超出列表 **极限参数** 可能会对芯片造成永久性损坏。极限参数为额定应力值。在超出 **推荐工作条件** 和应力的情况下，芯片可能无法正常工作，所以不推荐让芯片工作在这些条件下。过度暴露在超出 **推荐工作条件** 下，可能会影响芯片的可靠性。

(2) 尽管在结温大于 125°C 时芯片可以工作，但可能会降低器件的寿命。

7.2 防静电等级

参数		值	单位
V _{ESD_HBM}	人体模型 (HBM) ⁽¹⁾	±2000	V
V _{ESD_CDM}	充电器件模型 (CDM) ⁽²⁾	±500	V

(1) JEDEC 文件 JEP155 指出，500-V HBM 满足使用标准 ESD 控制流程的安全制造要求。

(2) JEDEC 文件 JEP157 指出，250-V CDM 满足使用标准 ESD 控制流程的安全制造要求。

7.3 推荐工作条件

参数		最小	最大	单位
V _{IN}	输入电压范围	4.5	17	V
V _{OUT}	输出电压范围	0.768	7	V
I _{OUT}	输出电流范围	0	3	A
引脚电压范围	SW, 直流	-0.1	17	V
	SW, 暂态 < 10 ns	-3	19	V
	V _{IN} – SW, 直流	-0.1	17	V

参数		最小	最大	单位
	VIN – SW, 暂态 < 10 ns	-3	19	V
	BOOT	-0.1	22.5	V
	BOOT – SW	-0.1	5.5	V
	EN ⁽¹⁾ , FB	-0.1	5.5	V
结温工作范围, T _J		-40	125	°C

(1) 当直接连接 EN 和 VIN 引脚时，需要在 EN 和 VIN 引脚之间串联加入一个不小于 100kΩ 的上拉电阻，以限制 EN 引脚的输入电流从而保护内部电路。有关 EN 引脚控制的详细信息，请参见 9.3 精准使能控制和欠压锁定调整功能。

7.4 热性能参数

参数		KP524201A/08A	单位
		TSOT23-6	
R _{θJA(EVM)} ⁽¹⁾	结到环境的热阻值 (基于相应评估板)	54	°C/W

(1) R_{θJA(EVM)} 是基于相应评估板实际工作时测量得到的热阻信息。评估板信息：60mm x 45mm, FR-4, TG150, 1.6mm 板厚，2 层板 20z 铜箔。测试条件：V_{IN} = 12V, V_{OUT} = 5V, I_{OUT} = 4A, T_A = 25°C。此热阻值仅供参考，实际热阻与 PCB 的板材、布局布线及测试环境条件有关。

7.5 电气参数

V_{IN} = 12V, T_J = -40°C 至 125°C (除非另有说明)。

典型值是指在 V_{IN} = 12V, T_J = 25°C 时最可能的参数。

最小和最大值是通过设计、样品测试及批量生产制造通过的参数测试决定的。

符号	参数	测试条件	最小	典型	最大	单位
输入供电部分 (VIN 引脚)						
V _{IN}	工作输入电压		4.5		17.0	V
I _{Q(VIN)}	VIN 静态工作电流, KP524201A	无开关动作, V _{EN} = 5V, V _{FB} = V _{REF} *105%, I _{OUT} = 0 A		190.0		μA
	VIN 静态工作电流, KP524208A	无开关动作, V _{EN} = 5V, V _{FB} = V _{REF} *105%, I _{OUT} = 0 A		195.0		μA
I _{SHDN(VIN)}	VIN 关断电流	V _{IN} = 12V, V _{EN} = 0V		2.5	6.0	μA
V _{UVLO(R)}	VIN UVLO 上升阈值电压	V _{IN} 上升	4.0	4.2	4.4	V
V _{UVLO(F)}	VIN UVLO 下降阈值电压	V _{IN} 下降	3.6	3.8	4.0	V
使能控制部分 (EN 引脚)						
V _{EN(R)}	EN 上升阈值电压	EN 上升, 使能开关工作		1.2	1.28	V
V _{EN(F)}	EN 下降阈值电压	EN 下降, 禁止开关工作	1.02	1.14		V
I _{EN(P)}	EN 引脚灌电流	V _{EN} = 1.0V	0.95	1.14	1.50	μA
I _{EN(H)}	EN 引脚迟滞灌电流		2.30	2.73	3.81	μA

符号	参数	测试条件	最小	典型	最大	单位
反馈电压部分 (FB 引脚)						
V _{FB}	FB 引脚电压	T _J = 25°C	0.760	0.768	0.776	V
		T _J = -40°C 至 125°C, V _{IN} = 12 V	0.757	0.768	0.779	V
I _{FB(LKG)}	FB 引脚输入漏电流	T _J = 25°C	-100.0	0.0	100.0	nA
启动控制部分						
T _{SS}	内部软启动时间	从 10% V _{OUT} 至 90% V _{OUT}	0.5	1.0	1.5	ms
T _{DLY}	EN 延迟时间	从 EN 置高至第一次开关脉冲		440		μs
开关频率部分						
F _{SW}	开关频率 (电感电流连续工作时)	V _{IN} = 12V, V _{OUT} = 5V, 电流连续		580		kHz
功率级部分						
R _{DS(on)(HS)}	高侧 MOSFET 导通电阻	T _J = 25°C, V _{IN} = 12V, V _{BOOT-SW} = 5V		75		mΩ
R _{DS(on)(LS)}	低侧 MOSFET 导通电阻	T _J = 25°C, V _{IN} = 12V		45		mΩ
t _{ON(min)} ⁽¹⁾	最短导通时间			50		ns
t _{OFF(min)}	最短关断时间			180		ns
t _{DEAD}	死区时间			10		ns
I _{ZC}	过零检测点			70		mA
过流保护部分						
I _{LS(OC)}	谷底电流限流值, KP524201A	V _{IN} = 12 V	4.5	5.4	6.3	A
I _{LS(NOC)}	反向电流限流值, KP524208A	V _{IN} = 12 V	1.4	2.2	2.9	A
输出过压保护和欠压保护部分						
V _{UVP}	欠压保护阈值电压	V _{FB} 下降		65%		
		UVP 迟滞电压		7%		
T _{HCP(WAIT)}	UVP 进入打嗝模式前的等待时间			110.0		μs
T _{HCP(OFF)}	打嗝模式到重新软启动的时间			12.0		ms
V _{OVP}	过压保护阈值电压	V _{FB} 上升		115%		
		OVP 迟滞电压		6.5%		
过温保护						
T _{J(SD)}	过温保护阈值			160		°C
T _{J(HYS)}	过温保护恢复迟滞			35		°C

(1) 由电路设计保证

7.6 参数特性曲线

$V_{IN} = 12V$, $T_A = 25^\circ C$ (除非另有说明)

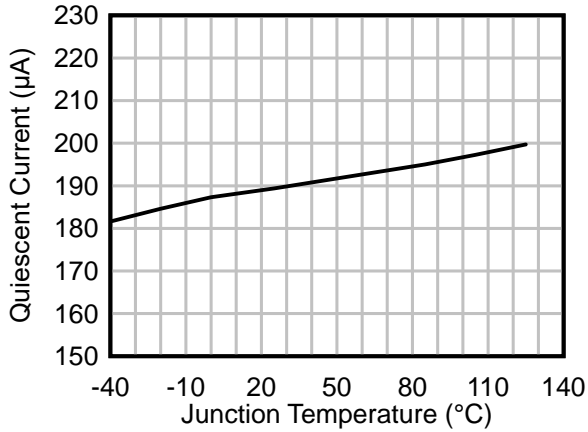


图 7-1 输入静态电流 (KP524201A) VS. 结温

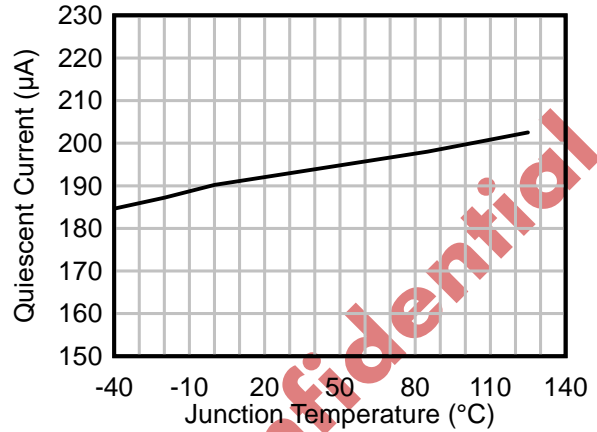


图 7-2 输入静态电流 (KP524208A) VS. 结温

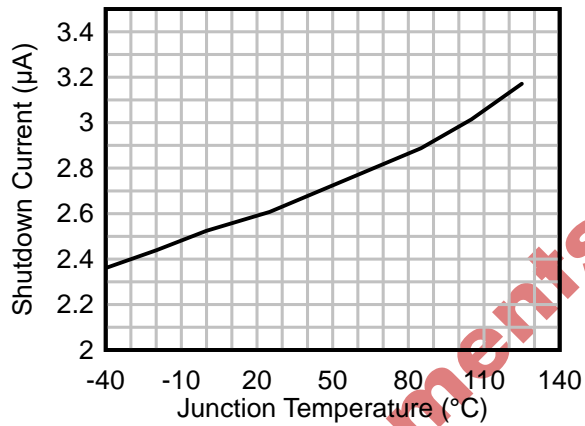


图 7-3 关断电流 VS. 结温

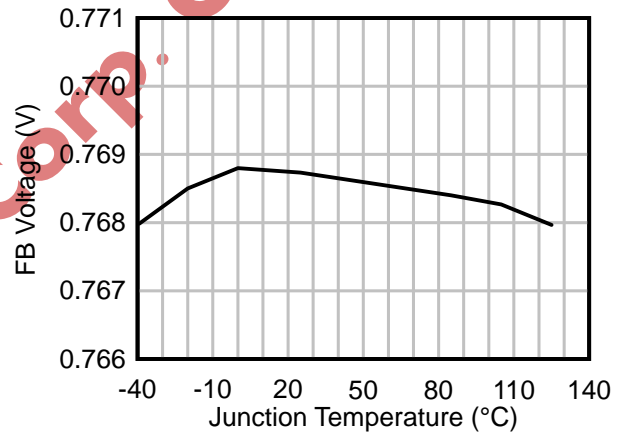


图 7-4 参考电压 VS. 结温

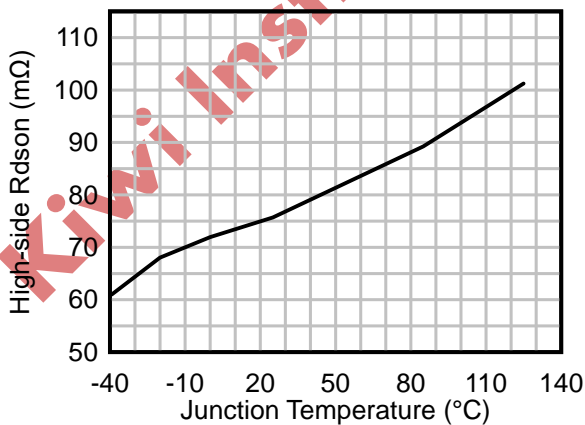


图 7-5 高侧 MOSFET 导通电阻 VS. 结温

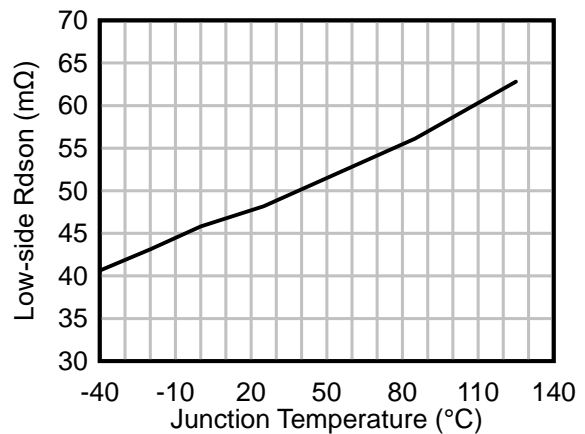


图 7-6 低侧 MOSFET 导通电阻 VS. 结温

$V_{IN} = 12V$, $T_A = 25^\circ C$ (除非另有说明)

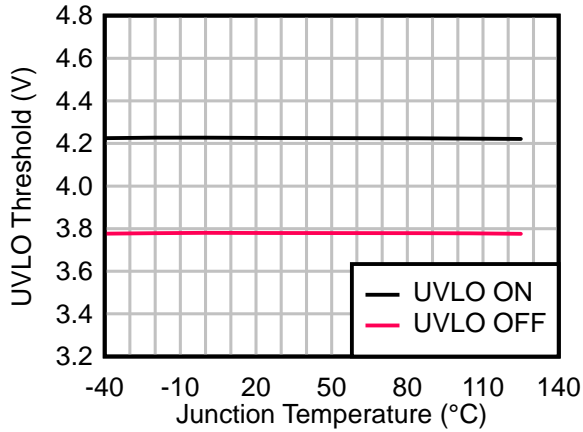


图 7-7 VIN UVLO 阈值 VS. 结温

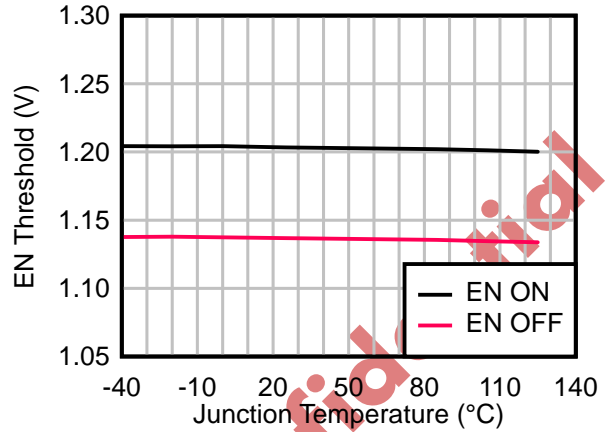


图 7-8 EN 阈值电压 VS. 结温

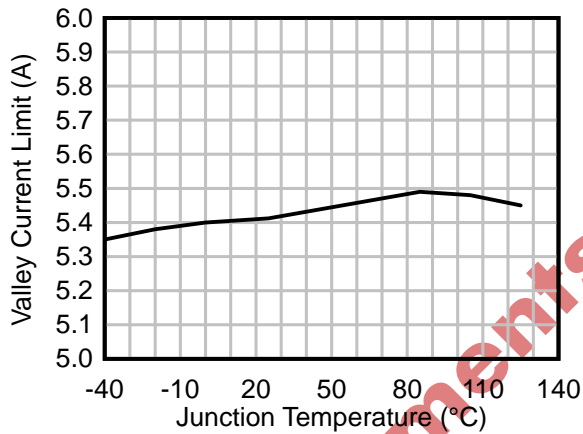


图 7-9 谷底电流限流阈值 VS. 结温

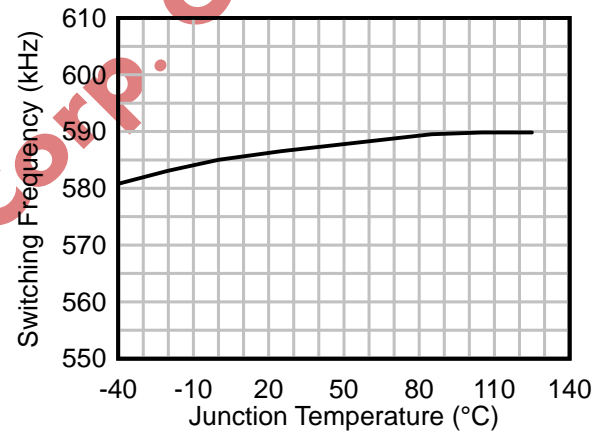


图 7-10 开关频率 VS. 结温

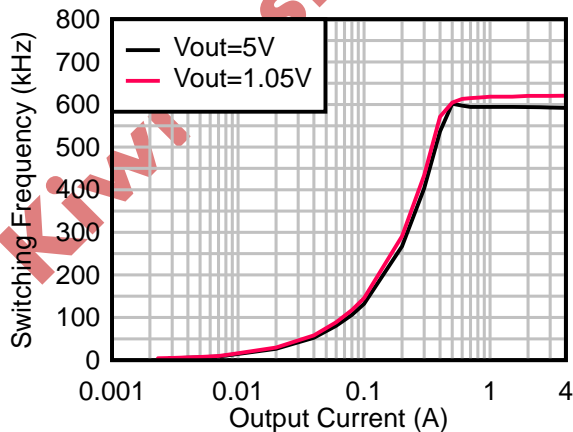


图 7-11 开关频率 (KP524201A) VS. 输出电流

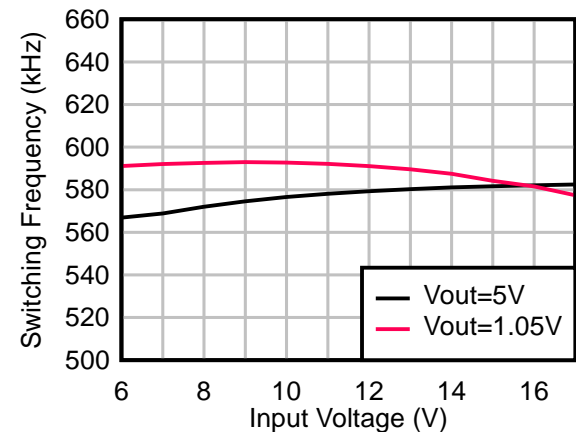
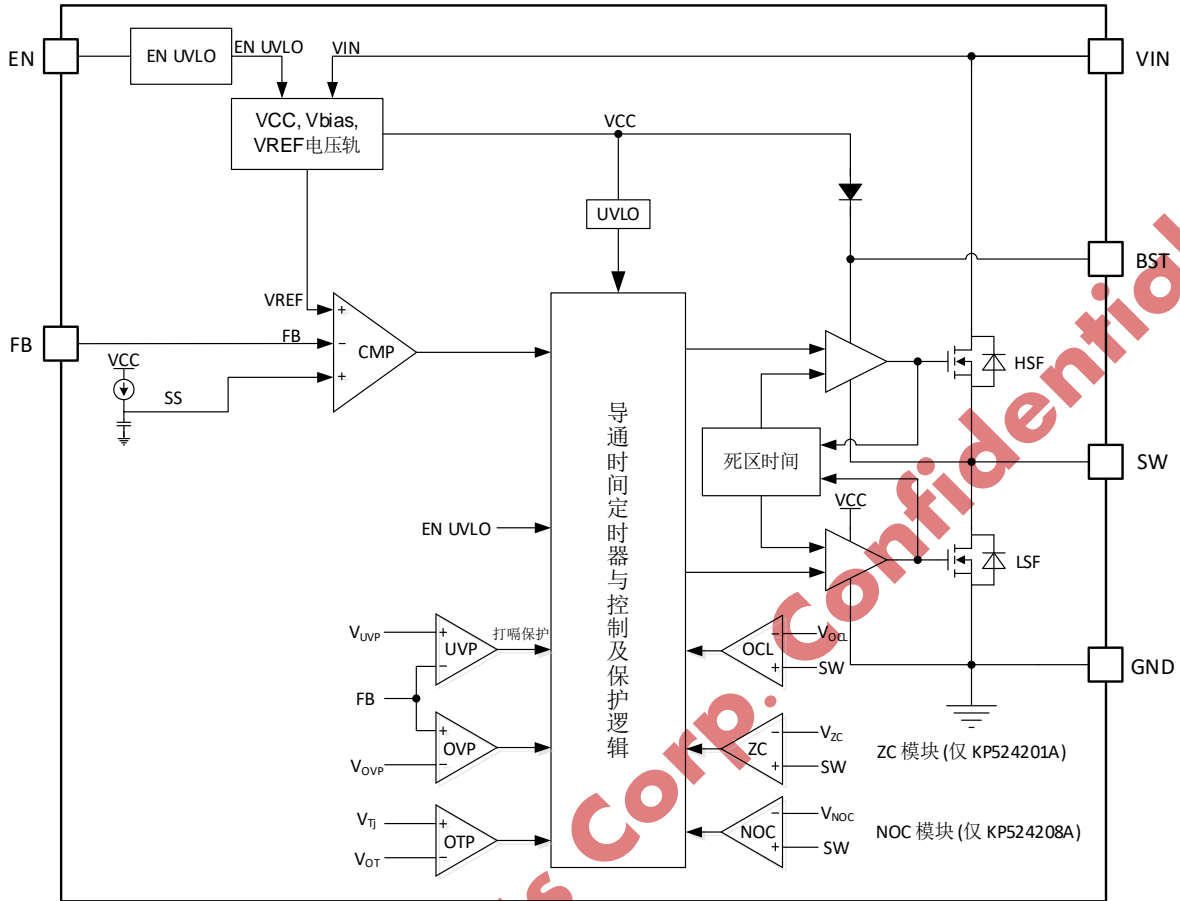


图 7-12 开关频率 (KP524208A) VS. 输入电压

8 功能框图



9 功能描述

KP524201A/8A 是一颗用于各种中压输入电压轨 (4.5V-17V) 应用的 4A 直流同步降压转换器，尤其适用于 12V 的输入电压轨。该转换器采用恒定导通时间 (COT) 控制策略，实现了超快的瞬态响应，同时无需外部环路补偿，有助于节省输出电容和减少解决方案的整体尺寸。另外 KP524201A/8A 的内部导通时间定时器与输入电压成反比，与输出电压成正比，实现了在不同的工作条件下固定的工作频率。该产品还额外集成了输出电压误差放大器，可以消除 COT 控制策略形成的半个纹波的直流输出电压失调，从而达到更高的输出电压精度和负载调整率。在轻载条件下，KP524201A 工作在脉冲频率调制模式 (PFM) 中，通过降低开关频率来保持高轻载输出效率；而 KP524208A 工作在强制脉宽调制模式 (FPWM) 中，通过保持开关频率的恒定以保持低输出电压纹波。

9.1 恒定导通时间控制

KP524201A/8A 采用内置电压误差积分器的恒定导通时间控制 (COT) 策略。COT 控制利用输出电压谷底纹波基于比较器和导通时间定时器实现输出电压调控的目的。

在每个周期的开始，每当反馈引脚 FB 上的电压低于内部参考电压时，芯片内置高侧 MOSFET (HSF) 被打开，并且持续开通固定的导通时间后关闭，此开通时间由导通时间定时器确定。该导通时间定时器由输出电压和输入电压共同决定，以使开关频率在全输入电压范围内保持接近恒定。当导通时间定时器定时完毕后，HSF 将会保持关闭至少 180ns (最小关断时间)。最小关断时间后，如果反馈引脚 FB 上的电压低于内部参考电压，则 HSF 将再次打开一个固定导通时间。如此反复，转换器实现了保

持准恒定频率的同时维持了输出电压的稳定。

KP524201A/8A 内部集成了纹波注入电路来模拟输出电压纹波从而实现了在低 ESR 的陶瓷输出电容 (MLCC) 的低输出纹波条件下的稳定工作。另外，内部还集成了一个斜坡信号产生电路，以减少开关抖动。

9.2 脉冲频率调制模式 (PFM) 和强制脉宽调制模式 (FPWM)

KP524201A 在轻载工作条件下自动进入脉冲频率调制模式 (PFM)，以保持轻载高效率。当负载电流逐渐减小时，电感电流纹波的波谷逐渐下降，直至电感电流波谷为 0A，此时即为电感电流连续导通模式和不连续导通模式的临界——电感电流临界导通模式。继续降低负载电流，当检测到电感电流过零时，KP524201A 将会关闭低侧 MOSFET (LSF)，从而电感电流保持为零。在这种情况下，输出电容只被负载电流放电，输出电压下降速度变慢，从而开关频率将会降低。由于开关频率的降低，轻载时的开关损耗也将降低，从而提高了系统的轻载效率。

KP524208A 在轻载条件下工作在强制脉宽调制模式 (FPWM)，以保持开关频率的恒定和维持低的输出电压纹波。当 HSF 处于关断状态时，LSF 将在 10ns 后的死区时间后被强制打开，直到在下一个周期 HSF 打开前关闭。这种工作模式不检测电感电流过零点，允许电感电流通过 LSF 的漏-源极从输出电容流到开关节点，称为反向电流。在这种情况下，开关频率在整个负载电流范围内几乎保持恒定，实现低轻载输出电压波纹。

9.3 精准使能控制和欠压锁定调整功能

KP524201A/8A 提供一个芯片外部使能控制引脚 (EN) 以使能或禁止芯片工作。当 EN 引脚电压高于 EN 上升阈值电压 ($V_{EN(R)}$) 且 V_{IN} 电压高于 $V_{UVLO(R)}$ 时，芯片使能开始正常工作。如果 EN 引脚电压被拉低到阈值电压 ($V_{EN(F)}$) 以下，则芯片停止开关动作并进入关机模式，即使

V_{IN} 电压高于 V_{IN} 欠压锁定阈值 ($V_{UVLO(R)}$)，芯片也被禁用，开关动作停止。在关机模式下，芯片的输入电流降低到最低的关断电流 (典型值为 $2.5\mu A$)。

EN 引脚有一个内部上拉电流源，从而允许用户保持 EN 引脚悬空来使能芯片。另外根据实际应用需要，EN 引脚可以接在外部逻辑控制接口上以实现芯片的使能控制。EN 引脚内部集成了一个 5V 的稳压二极管 (典型的击穿电压为 6.9V) 以保护内部电路受到过压风险。在将 EN 引脚外接到高于 6V 的电压比如 V_{IN} 电压时，串联加入上拉电阻 (推荐不小于 $100k\Omega$) 以限制 EN 引脚的输入电流，防止损坏齐纳二极管，见图 9-1 所示。

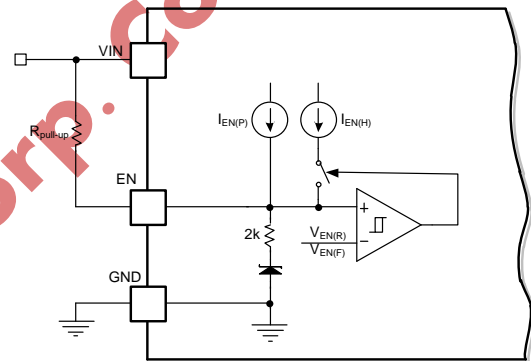


图 9-1 串联上拉电阻到 V_{IN}

V_{IN} 欠压锁定功能 (UVLO) 禁止芯片在输入供电电压过低时工作。UVLO 比较器监测内部稳压电源 VCC 的输出电压大小。当 V_{IN} 下降到 $V_{UVLO(F)}$ 以下时，芯片停止开关工作，禁止使能。当 V_{IN} 上升到 $V_{UVLO(R)}$ 以上时，如果此时 V_{EN} 也大于 $V_{EN(R)}$ ，则芯片使能，开始软启动恢复正常工作。

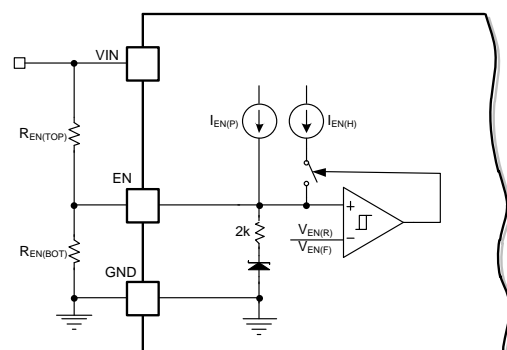


图 9-2 V_{IN} UVLO 阈值设置

KP524201A/8A 的 VIN UVLO 的上升和下降阈值为固定值，且典型迟滞电压为 400mV。如果实际应用中需要设置更高的阈值和迟滞电压，芯片支持在 EN 引脚外接分压电阻实现 VIN UVLO 上升阈值和 VIN UVLO 下降阈值自定义设置，从而避免芯片在开关机时刻由于 VIN 的尖峰噪声和纹波导致芯片反复重启，如图 9-2 所示。

EN 引脚内部有一个上拉电流源 (I_{EN(P)})，使得芯片在 EN 引脚外部悬空时处于使能状态。同时，上拉电流源同样也可被用于设置外部 VIN UVLO 功能的电压阈值和迟滞。引脚 EN 引脚电压 V_{EN} 由 VIN 分压得到，当 V_{EN} 随着 VIN 上升而大于 V_{EN(R)} 时，额外的一个上拉迟滞电流源 (I_{EN(H)}) 会被打开从而改变 V_{EN} 的电压比，实现上升和下降阈值分别自定义配置的功能。使用如下公式 9-1 和公式 9-2 可以计算得到指定 VIN UVLO 阈值的 R_{EN(TOP)} 和 R_{EN(BOT)} 配置，其中 V_{IN(START)} 和 V_{IN(STOP)} 为自定义配置的输入启动电压和关闭电压值。

$$R_{EN(TOP)} = \frac{V_{IN(START)} \frac{V_{EN(F)}}{V_{EN(R)}} - V_{IN(STOP)}}{I_{EN(P)} \left(1 - \frac{V_{EN(F)}}{V_{EN(R)}} \right) + I_{EN(H)}} \quad 9-1$$

$$R_{EN(BOT)} = \frac{R_{EN(TOP)} V_{EN(F)}}{V_{IN(STOP)} - V_{EN(F)} + R_{EN(TOP)} (I_{EN(P)} + I_{EN(H)})} \quad 9-2$$

9.4 软启动和预偏置软启动

KP524201A/8A 集成了内部软启动功能，以减小芯片启动上电过程中的冲击电流和保证输出电压平稳上升。当 VIN 高于 UVLO 阈值时，输出电压从 EN 上升沿延迟 440μs (典型值) 后开始上升。当芯片启动时，内部的软启动电路产生一个从 0V 开始上升的软启动电压 (SS)。当 SS 低于内部参考电压 (V_{REF}) 时，SS 覆盖 V_{REF}，因此电压误差积分器和控制比较器使用 SS 作为参考电压，输出电压跟随 SS 平稳上升。当 SS 升到 V_{REF} 电压时，V_{REF} 重新获得控制，参考电压稳定为 V_{REF}，输出电压随之稳定在设定值 V_{OUT}，软启动结束。KP524201A/8A

内部软启动时间 T_{SS} 固定为 1ms，规定为输出电压从 10% 升到 90% 的时间。

如果输出电容在芯片启动时已经处于预偏置电压状态，KP524201A/8A 仅在内部参考电压 SS 大于反馈电压 V_{FB} 后才启动开关，V_{OUT} 开始上升。该预偏置软启动方案保证了芯片输出电压平稳地上升进入稳定状态。

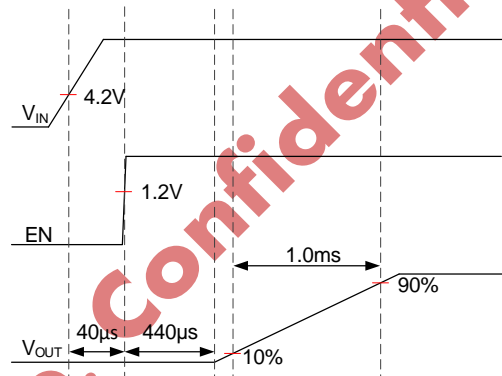


图 9-3 软启动时序图 (EN 悬空时)

9.5 输出欠压打嗝保护

KP524201A/8A 集成了输出欠压打嗝保护 (UVP) 功能，通过不断监测反馈电压 V_{FB} 防止芯片输出过载或短路。如果 V_{FB} 低于输出欠压保护阈值 (V_{UVP}) (典型值为内部反馈参考电压的 65%)，欠压比较器的输出将会置高，以关闭内部高侧和低侧 MOSFET 开关管，阻止芯片继续开关工作。

如果输出欠压状态持续时间大于固定等待时间 (T_{HCP(WAIT)})，KP524201A/8A 将以打嗝模式进入输出欠压保护 (UVP)。在打嗝模式下，芯片将首先关闭内部高侧和低侧 MOSFET 开关管持续固定打嗝时间 (T_{HICUP(OFF)})，然后尝试自动软启动重启。软启动完成后，若故障条件消除，芯片将恢复正常运行；否则继续进入打嗝保护然后自动重启的循环状态，直到故障条件消除为止。

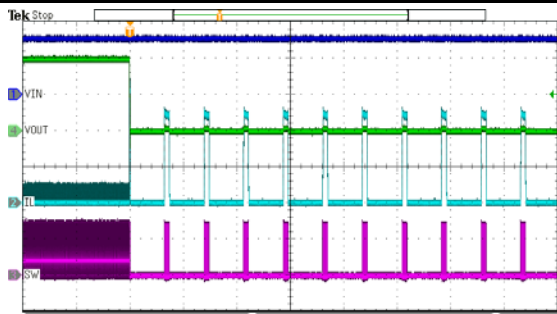


图 9-4 UVP 进入打嗝保护模式

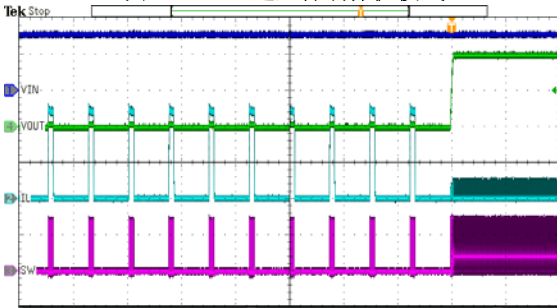


图 9-5 UVP 退出打嗝保护模式

9.6 输出限流保护

KP524201A/8A 集成了逐周期谷底限流保护 (OCL) 功能。每当内部低侧 MOSFET 导通时，芯片检测电感电流，当电感电流大于电流限流阈值 ($I_{L(SOC)}$) 时，限流比较器翻转，KP524201A/8A 进入 OCL 模式。此时，芯片内部高侧 MOSFET 保持关断状态，直到电感电流下降小于电流限流阈值 ($I_{L(SOC)}$) 后才会再次开启。如果芯片的负载电流超过电感电流 (电感电流被 OCL 钳位)，则输出电容需要提供额外的电流，从而输出电容放电，输出电压开始下降。当输出电压低于输出欠压保护阈值 (V_{UVP}) 时，芯片将停止工作，进入到 UVP 打嗝模式，以避免温升过高的情况出现。

9.7 反向电流限流保护 (仅 KP524208A)

KP524208A 在轻载条件下工作在 FPWM 模式，从而允许低侧 MOSFET 通过反向电流。在 FPWM 模式下，如果输出端由于意外被连接到外部电源上，芯片可能工作在反向升压模式，产生很高的反向电流以至损坏芯片。KP524208A 内部集成低侧 MOSFET 电流检测电路，当检测到低侧 MOSFET 反向电流大于反向限流阈值 (NOC) 时，立即关闭低侧 MOSFET，然后打开高侧 MOSFET 将输出电感的能量泄放出去。此功能可以限制反向电流保持

在 NOC 阈值以上，从而保护低侧 MOSFET。另外，NOC 限流在最小关断时间内不生效。

9.8 输出过压保护

KP524201A/8A 集成了输出过压保护 (OVP) 功能，以减小输出电压过冲，并保护下游用电设备免受在输出故障条件或者突减负载时可能出现的高压尖峰的损坏。OVP 电路通过监测反馈电压 (V_{FB}) 检测过压条件。当 V_{FB} 超过 OVP 阈值 (V_{OVP}) 时，OVP 比较器输出置高，内置高侧和低侧 MOSFET 都将关闭，以避免 V_{OUT} 进一步升高。一旦 V_{OUT} 低于 V_{OVP} ，芯片开始再次工作。输出过压保护功能为非锁存功能。

9.9 过温保护

KP524201A/8A 具有过温保护 (OTP) 功能，以防止由于功率耗散过大而导致的芯片过热损坏。芯片内部电路检测芯片结温，当结温超过过温保护阈值 ($T_{J(SD)}$) 时，OTP 比较器翻转，芯片停止开关动作，从而结温下降。一旦结温下降到低于过温保护迟滞阈值后 ($T_{J(HYS)}$)，芯片将恢复正常运行，重新开始软启动。

10 应用指南

同步降压变换器的输出级主要由电感和电容组成，通过内部集成的功率 MOSFET 管的开关切换，将能量存储并传递给负载，并形成二阶低通滤波器平滑开关节点电压，得到稳定的输出直流电压。本节基于设计实例主要描述详细的设计过程。

10.1 输出电压设置

如图 10-1 所示，KP52420XA 可以通过使用外部分压电阻连接到 FB 引脚来设置不同的输出电压。输出电压与外部分压电阻的公式如下：

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_{FB(T)}}{R_{FB(B)}} \right)$$

其中 $V_{REF} = 0.768V$

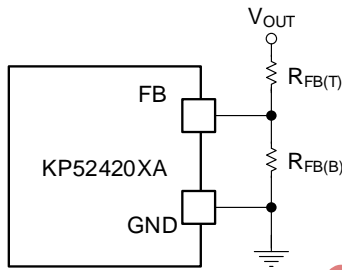


图 10-1 输出电压设置

推荐从分压下电阻 $R_{FB(B)}$ 开始设计。过大的 $R_{FB(B)}$ 会导致 FB 引脚更容易收到外界噪声干扰，而过小的 $R_{FB(B)}$ 会增大分压电阻的功率损耗。综合考虑二者，推荐选择 $R_{FB(B)} = 10k\Omega \sim 50k\Omega$ 。则分压上电阻 $R_{FB(T)}$ 可由如下公式计算得到：

$$R_{FB(T)} = R_{FB(B)} \times \left(\frac{V_{OUT}}{V_{REF}} - 1 \right)$$

其中 $V_{REF} = 0.768V$

例如，在输出电压为 5V 的应用中，取 $R_{FB(B)}$ 为 $10k\Omega$ ， $R_{FB(T)}$ 计算为 $55.1k\Omega$ ，据此选择 $54.9k\Omega$ 的标称贴片电阻。

在对输出电压精度要求比较高的应用场景下，推荐选择 1% 或者更高精度的分压电阻。

10.2 输出电感选型

电感的选型关系到芯片方案的体积、成本、效率和暂态响应性能。主要考虑电感的 3 个关键参数：电感量 (L)，电感饱和电流 (I_{SAT}) 和电感直流电阻 (DCR)。

为折衷考虑电感的体积和功耗，推荐选择电感使电感电流的纹波 (ΔI_L) 为 KP52420XA 的额定电流 (I_{rated}) 的 20%-50%，见如下公式：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times \Delta I_L} = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times I_{rated} \times K_L}$$

其中

V_{IN} 为输入电压

V_{OUT} 为输出电压

f_{SW} 为开关频率

I_{rated} 为 KP52420XA 的额定电流：4A

K_L 为电流纹波系数：20%-50%

一旦电感值根据上式选择后，实际电感电流纹波 ΔI_L 和峰值 ($I_{L(peak)}$) 可以通过以下公式得到：

$$\Delta I_L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times L}$$

$$I_{L(peak)} = I_{OUT(MAX)} + \frac{\Delta I_L}{2}$$

其中

$I_{OUT(MAX)}$ 为实际工作的最大输出电流

应该选择饱和电流值 I_{SAT} 至少大于电感峰值电流

$I_{L(peak)}$ 并留足够裕量 (例如 10%) 的电感型号, 确保芯片正常稳态工作时, 电感不会饱和。

由于芯片在上电启动、输出过流或负载跳变的条件下, 电感电流可能暂时升高到大于稳态工作时的峰值电流值 $I_{L(peak)}$, 此时更保守的选择是选择饱和电流值 I_{SAT} 大于芯片限流 $I_{L(max_peak)}$ 的电感, 从而保证在任何情况下, 电感都不会饱和, 见如下公式。

$$I_{L(max_peak)} = I_{LS(OC)} + \Delta I_L$$

其中

$I_{LS(OC)}$ 为芯片的谷底电流值

$I_{L(max_peak)}$ 为芯片在限流情况下的电感电流峰值

考虑本实例典型输入电流 12V, 输出电压 5V, 输出电流 4A, 取 $K_L = 30\%$, 计算可得所需电感量为:

$$L = \frac{5 \times (12 - 5)}{12 \times 580k \times 4 \times 0.3} = 4.2 \mu H$$

据此选择标称 4.7 μH 的电感。则实际电感纹波和峰

值电流为:

$$\Delta I_L = \frac{5 \times (12 - 5)}{12 \times 580k \times 4.7 \mu} = 1.07A \quad (\text{芯片额定电流的 } 26.8\%)$$

$$I_{L(peak)} = 4 + \frac{1.07}{2} = 4.535A$$

则选择 4.7 μH 的电感时, 需确保所选电感的饱和电流和额定电流至少大于 4.535A。另外可以计算出考虑负载过流时的电感电流峰值为:

$$I_{L(max_peak)} = 5.4 + 1.07 = 6.47A$$

则最保守的选择是确保所选电感的饱和电流大于 6.47A。

10.3 输出电容选型

输出电容的选型关系到输出电压的纹波大小和负载跳变时的电压响应性能。KP52420XA 考虑实际应用陶瓷电容后采用优化后的 COT 控制架构, 实现超快的负载瞬态响应的同时保持芯片稳定工作。为达到最合适的瞬态响应性能, 推荐输出电容和电感的搭配选型参照表 10-1 外围器件推荐表:

表 10-1 外围器件推荐表

V_{OUT} (V)	$R_{FB(T)}$ (k Ω)	$R_{FB(B)}$ (k Ω)	L_{min} (μH)	L_{typ} (μH)	L_{max} (μH)	$C_{OUT(EFF)}$ (μF) ⁽¹⁾
5.0	54.9	10	3.3	4.7	5.6	10 to 68
3.3	33.2	10	2.2	3.3	4.7	10 to 68
2.5	22.6	10	2.2	2.2	4.7	20 to 68
1.8	13.7	10	1.5	2.2	4.7	20 to 68
1.5	9.53	10	1.5	1.5	4.7	20 to 68
1.2	5.76	10	1.2	1.5	4.7	20 to 68
1.05	3.74	10	1.0	1.5	4.7	20 to 68
1	3.09	10	1.0	1.5	4.7	20 to 68

(1) $C_{OUT(EFF)}$ 为总有效电容值。考虑到多层陶瓷电容 (MLCC) 实际有效电容值与偏置直流电压和尺寸有关, 在输出电容选型时, 应考虑实际输出电压偏置时输出电容的有效电容, 使其满足上表所示容值范围, 从而保证芯片稳定工作。

输出电压纹波 V_{RIPPLE} 主要由两部分组成。一部分是由电感电流在输出电容的等效串联电阻 ESR 上产生的阻性纹波 $V_{\text{RIPPLE(ESR)}}$ ；另一部分是由电感纹波电流对输出电容充放电产生的容性纹波 $V_{\text{RIPPLE(C)}}$ 。计算公式如下：

$$V_{\text{RIPPLE}} = \sqrt{V_{\text{RIPPLE(ESR)}}^2 + V_{\text{RIPPLE(C)}}^2}$$

$$V_{\text{RIPPLE(ESR)}} = \Delta I_L \times \text{ESR}$$

$$V_{\text{RIPPLE(C)}} = \frac{\Delta I_L}{8 \times C_{\text{OUT}} \times f_{\text{sw}}}$$

实际纹波可简单估算为：

$$V_{\text{RIPPLE}} > \text{Max}(V_{\text{RIPPLE(ESR)}}, V_{\text{RIPPLE(C)}})$$

$$V_{\text{RIPPLE}} < V_{\text{RIPPLE(ESR)}} + V_{\text{RIPPLE(C)}}$$

考虑本设计实例，根据表 10-1 外围器件推荐表选择 2 颗 22 $\mu\text{F}/16\text{V}$ 的陶瓷电容 (C2012X5R1C226KT000E) 作为输出电容。在输出电压 $V_{\text{OUT}} = 5\text{V}$ 的直流偏置情况下，实际总有效的电容值为 14 μF (7 $\mu\text{F} \times 2$)，实际等效 ESR 为 0.8m Ω (1.6m $\Omega/2$)，可计算出输出纹波 V_{RIPPLE} 如下：

$$V_{\text{RIPPLE(ESR)}} = 1.07 \times \frac{1.6\text{m}}{2} = 0.856\text{mV}$$

$$V_{\text{RIPPLE(C)}} = \frac{1.07}{8 \times 14\mu \times 580\text{k}} = 16.5\text{mV}$$

$$V_{\text{RIPPLE}} = \sqrt{16.5^2 + 0.856^2} = 16.52\text{mV}$$

10.4 输入电容选型

由于降压变换器的输入电流为脉冲不连续电流，推荐在输入端使用陶瓷电容以提供脉冲输入电流从而保持直流输入电压的稳定。陶瓷电容的输入电容上的纹波可由以下公式计算得到：

$$V_{\text{IN(Ripple)}} \approx D \times I_{\text{OUT}} \times \frac{1-D}{C_{\text{IN}} \times f_{\text{sw}}} + I_{\text{OUT}} \times \text{ESR}$$

$$\text{其中 } D = \frac{V_{\text{OUT}}}{V_{\text{IN}}}$$

另外由于输入电容为脉冲不连续电流，所选的输入电容必须能够承受较大的交流有效电流：

$$I_{\text{IN(RMS)}} \approx I_{\text{OUT(MAX)}} \times \sqrt{D(1-D)}$$

另外为了优化芯片的 EMI 性能和保证芯片的可靠稳定运行，在使用陶瓷电容作为输入电容 C_{IN} 外，推荐另外再添加一个 0.1 μF 的陶瓷电容 (0603/0402 封装) 尽可能近地放置在芯片的 VIN 和 GND 引脚旁。需要注意的是，虽然陶瓷电容具有优良的高频性能和稳定的使用寿命，但是在某些输入电压热插拔的使用场景下，实际 VIN 引脚上的电压可能会由于陶瓷电容的低 ESR 特性出现振荡，最恶劣时甚至会振荡到 2 倍的 V_{IN} 电压，从而过压击穿芯片。此时，推荐在输入电压端额外并联加入一颗具有较大 ESR 的电解电容或者在输入电压端添加一颗 TVS 二极管以限制输入过压的情况。

10.5 自举电容选型

BST 引脚和 SW 引脚间需要加入一颗陶瓷电容以稳定支撑芯片内部高侧 N-MOSFET 的驱动电源。此处推荐使用不低于 10V 耐压的 X5R 或者 X7R 的 0.1 μF 陶瓷电容 (0603 封装)。

10.6 前馈电容选型

KP52420XA 采用 COT 控制架构可以实现超快的负载瞬态响应性能。在某些对负载瞬态响应要求更高的应用条件下，还可以通过在输出反馈分压电阻上添加前馈电阻 R_{FF} 和电容 C_{FF} 来进一步提升瞬态响应性能。考虑到噪声耦合影响，推荐使用 $R_{\text{FF}} = 2\text{ k}\Omega\text{--}10\text{ k}\Omega$ ，另外不要使用高于 100pF 的 C_{FF} 。注意，实际 R_{FF} 和 C_{FF} 为可选器件，推荐以实测负载瞬态响应和输出调整率的结果优化选取。

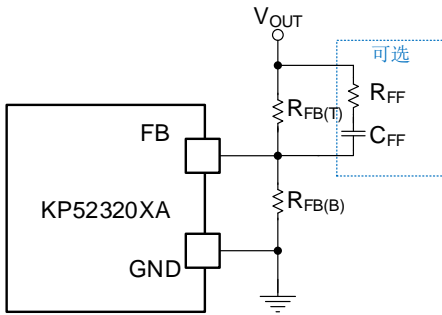


图 10-2 前馈电阻和电容配置

10.7 PCB 设计

PCB 设计对芯片的稳定可靠工作至关重要，请遵循以下指南设计以获得最佳的电路工作性能：

1. 输入陶瓷电容尽可能靠近 VIN 和 GND 引脚放置。

具体 PCB 设计实例见下图：

2. 功率回路 $C_{IN} \rightarrow L \rightarrow C_{OUT} \rightarrow GND$ 的走线应该尽可能短和宽以减小回路压降，提高转换效率。
3. SW 节点的电压波形为高频方波，适当减小 SW 节点的铺铜可以改善 EMI 性能，另一方面适当增大 SW 节点的铺铜可以优化散热性能，可根据实际情况适当折衷考虑。
4. FB 引脚的走线尽可能远离噪声源，比如 SW 节点和 BST 节点。
5. 输出电压 V_{OUT} 的采样点靠近输出电容末端放置，且分压采样电阻靠近 FB 引脚放置。
6. VIN 和 GND 的走线和铺铜尽可能宽以帮助散热。在多层板的 PCB 设计中，推荐为 GND 引脚设置一个完整的 GND 层，并在 GND 层和芯片层间增加足够多的过孔。

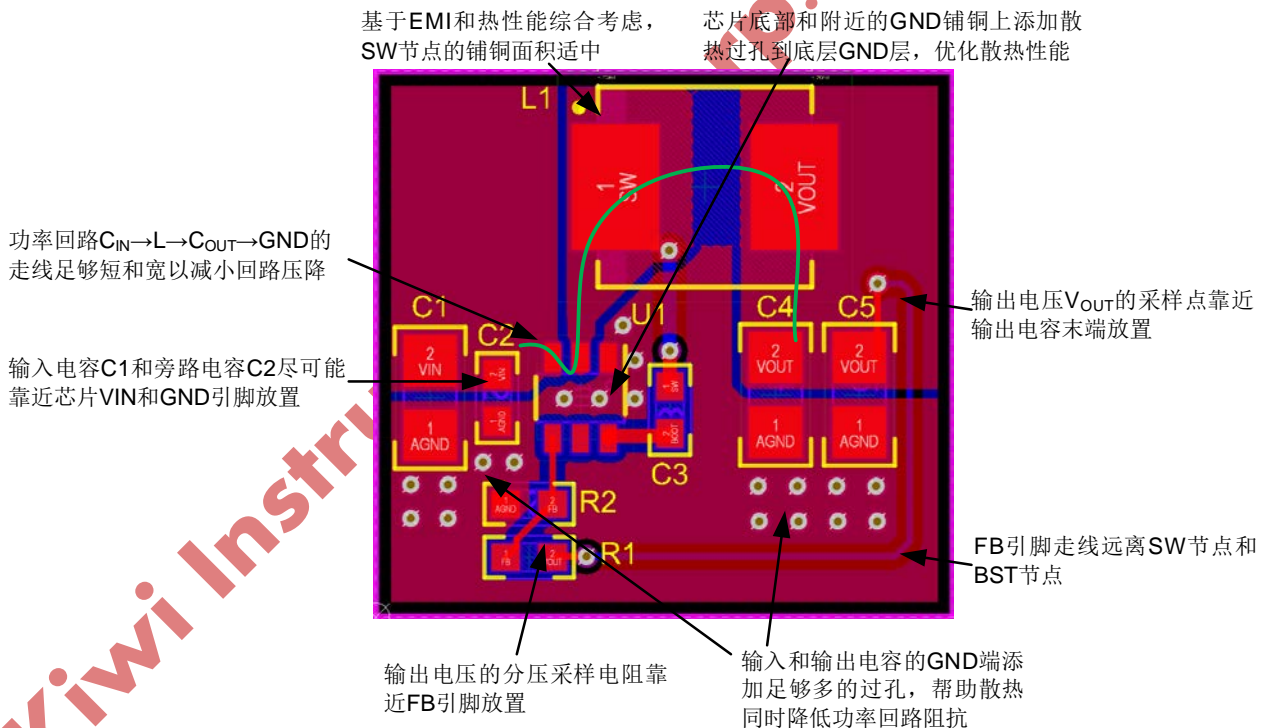


图 10-3 PCB 板设计实例

10.8 典型应用电路原理图

本节主要列举 KP52420XA 的常见应用电路原理图，可作为参考设计使用。

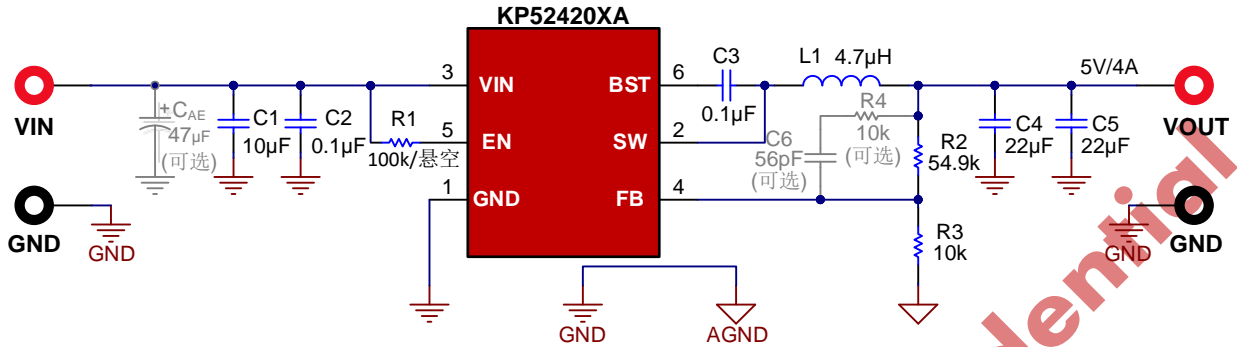


图 10-4 $V_{IN} = 12V$, $V_{OUT} = 5V$, $I_{OUT} = 4A$

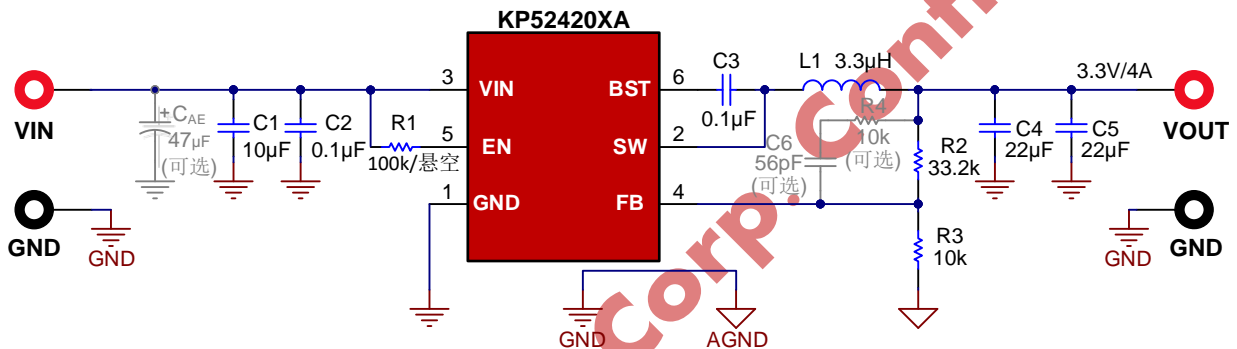


图 10-5 $V_{IN} = 12V$, $V_{OUT} = 3.3V$, $I_{OUT} = 4A$

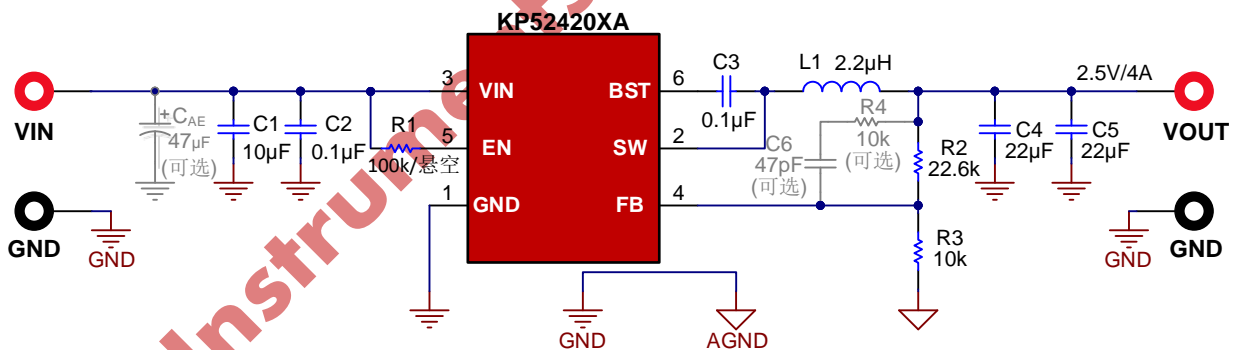


图 10-6 $V_{IN} = 12V$, $V_{OUT} = 2.5V$, $I_{OUT} = 4A$

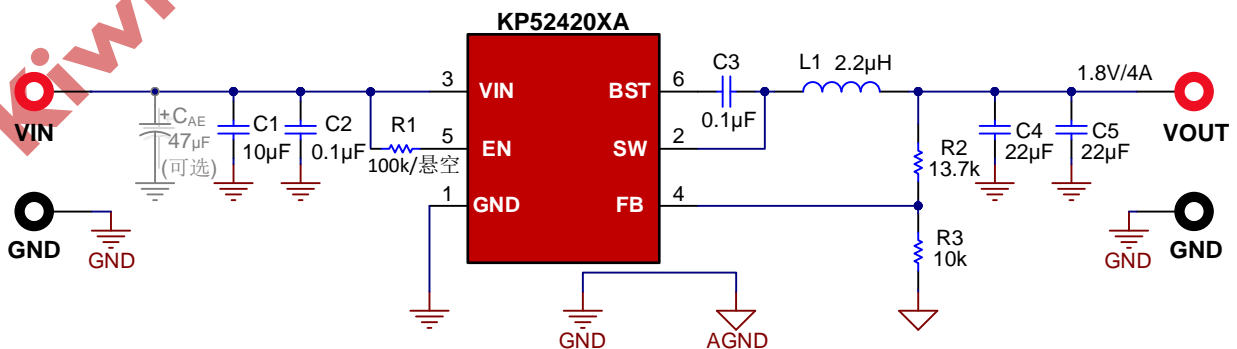


图 10-7 $V_{IN} = 12V$, $V_{OUT} = 1.8V$, $I_{OUT} = 4A$

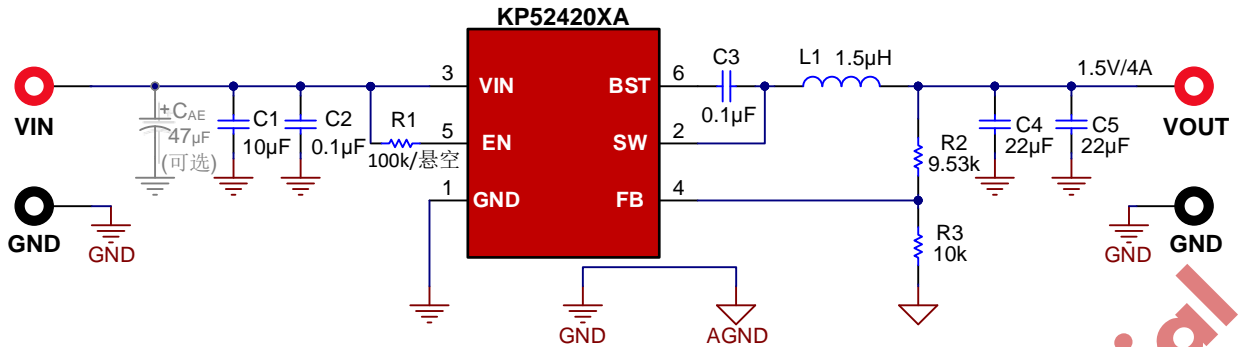


图 10-8 $V_{IN} = 12V$, $V_{OUT} = 1.5V$, $I_{OUT} = 4A$

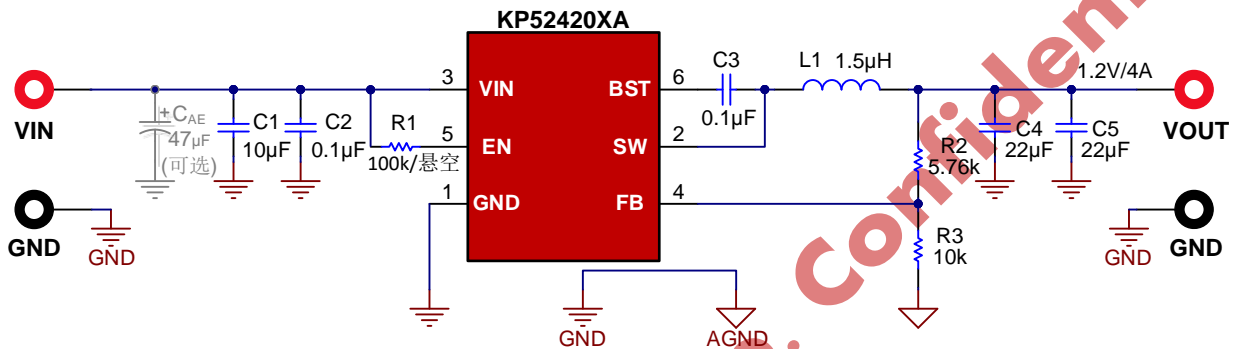


图 10-9 $V_{IN} = 12V$, $V_{OUT} = 1.2V$, $I_{OUT} = 4A$

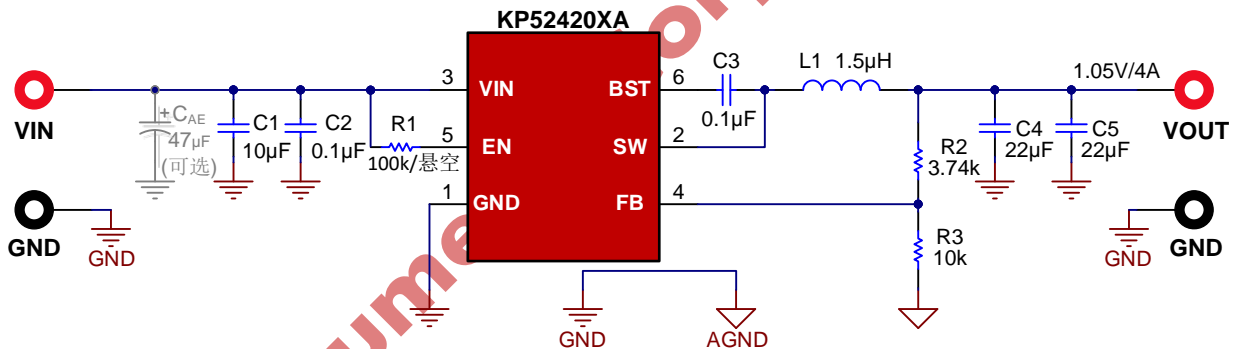


图 10-10 $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 4A$

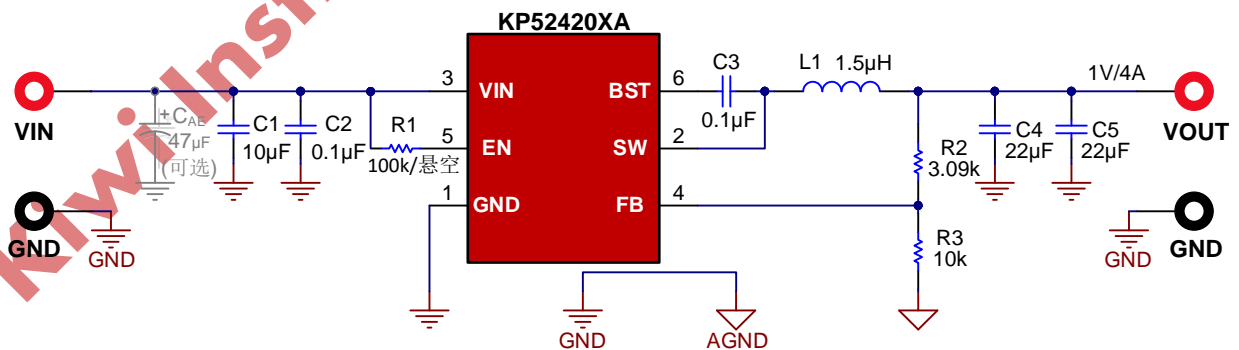


图 10-11 $V_{IN} = 12V$, $V_{OUT} = 1V$, $I_{OUT} = 4A$

10.9 典型工作特性

工作特性测试条件: $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $T_A = 25^\circ C$ (除非另外说明)

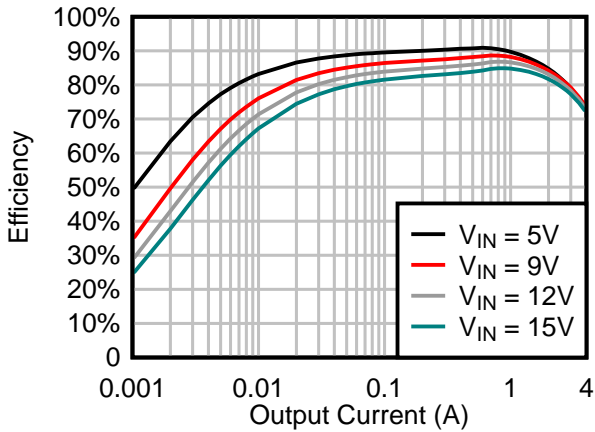


图 10-12 KP524201A $V_{OUT} = 1.05V$ 效率
 $L = 1.5\mu H$, $DCR = 12m\Omega$

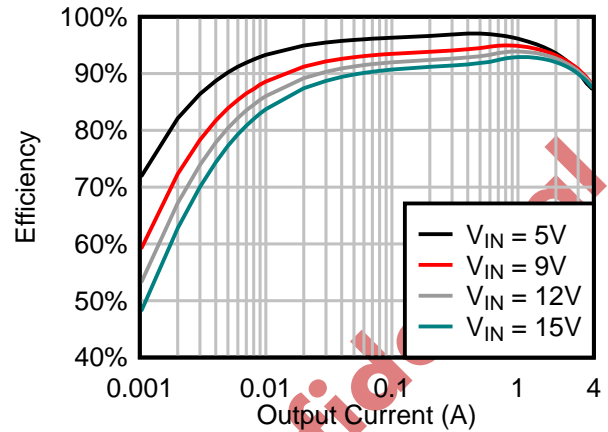


图 10-13 KP524201A $V_{OUT} = 3.3V$ 效率
 $L = 3.3\mu H$, $DCR = 22m\Omega$

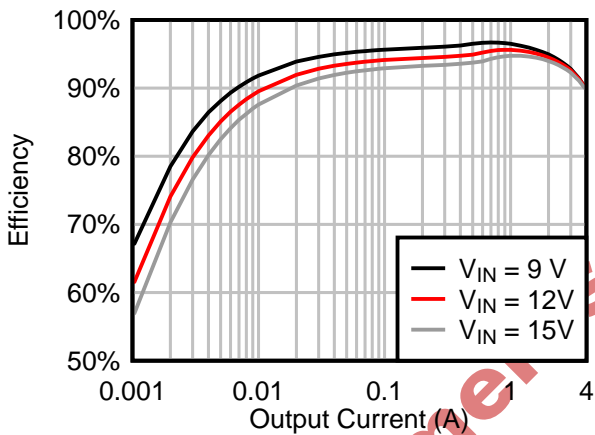


图 10-14 KP524201A $V_{OUT} = 5V$ 效率
 $L = 4.7\mu H$, $DCR = 33m\Omega$

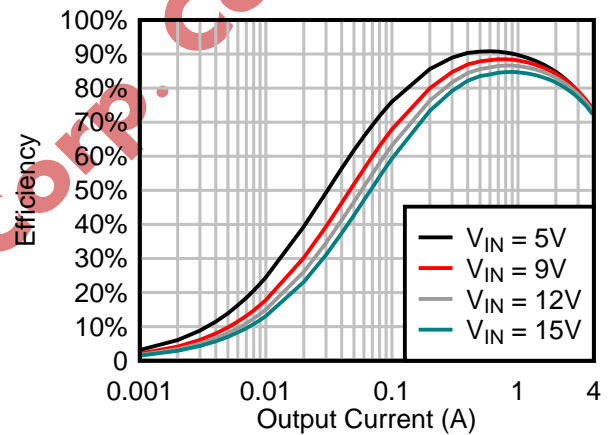


图 10-15 KP524208A $V_{OUT} = 1.05V$ 效率
 $L = 1.5\mu H$, $DCR = 12m\Omega$

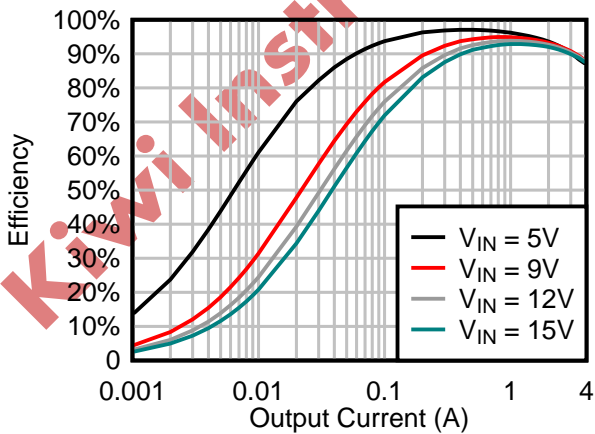


图 10-16 KP524208A $V_{OUT} = 3.3V$ 效率
 $L = 3.3\mu H$, $DCR = 22m\Omega$

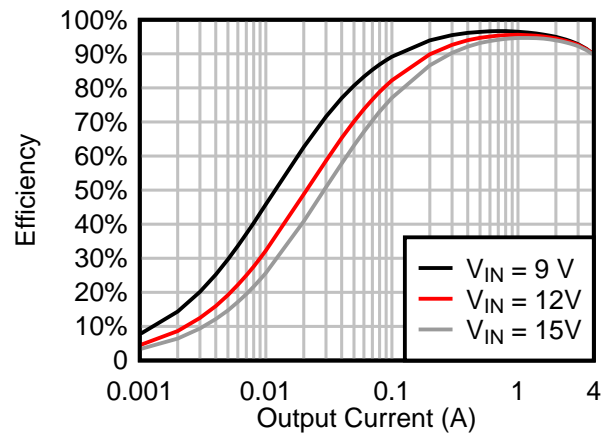


图 10-17 KP524208A $V_{OUT} = 5V$ 效率
 $L = 4.7\mu H$, $DCR = 33m\Omega$

工作特性测试条件: $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $T_A = 25^\circ C$ (除非另外说明)

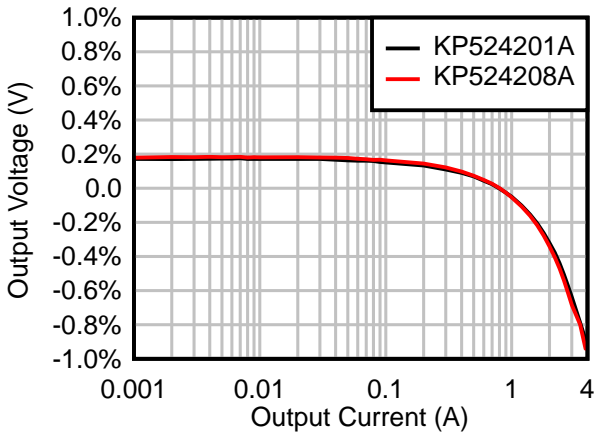


图 10-18 负载调整率 $V_{OUT} = 1.05V$

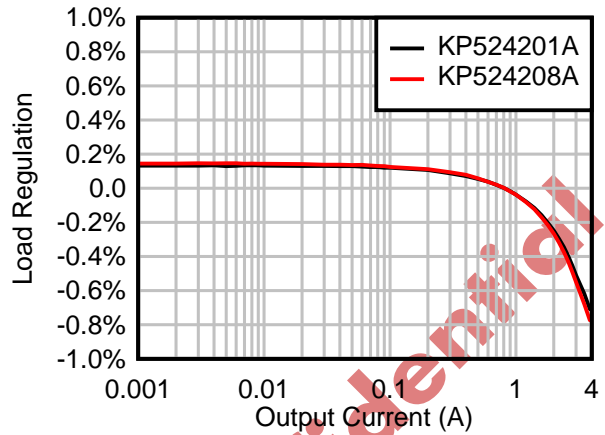


图 10-19 负载调整率 $V_{OUT} = 3.3V$

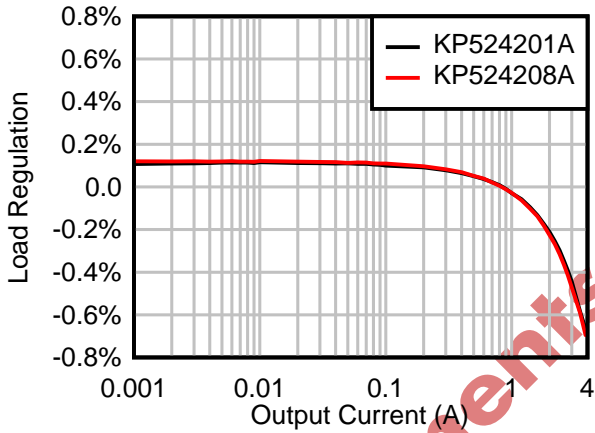


图 10-20 负载调整率 $V_{OUT} = 5V$

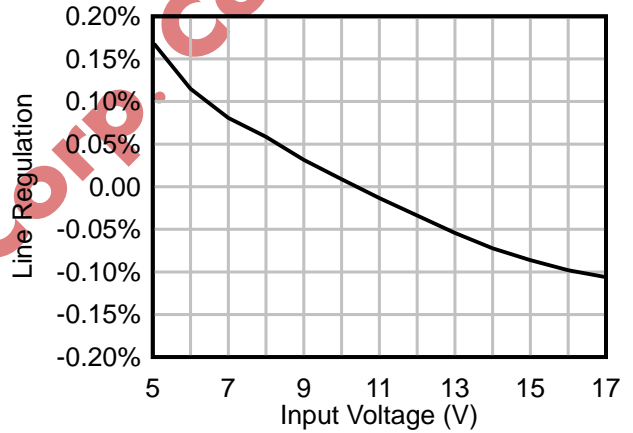


图 10-21 输入调整率 $V_{OUT} = 1.05V$, $I_{OUT} = 4A$

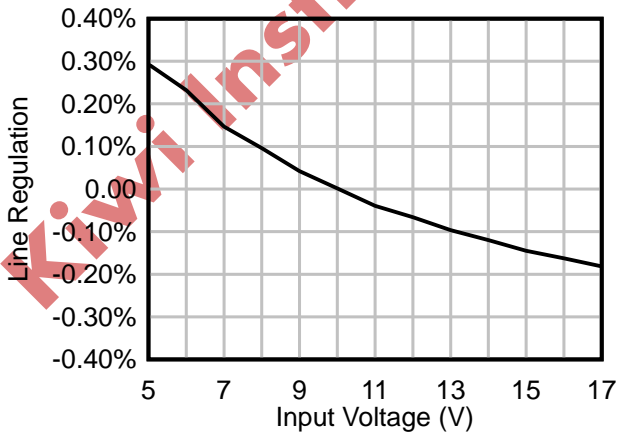


图 10-22 输入调整率 $V_{OUT} = 3.3V$, $I_{OUT} = 4A$

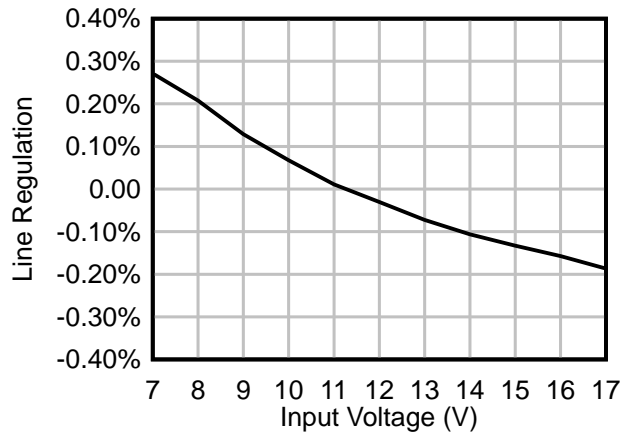


图 10-23 输入调整率 $V_{OUT} = 5V$, $I_{OUT} = 4A$

工作特性测试条件: $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $T_A = 25^\circ C$ (除非另外说明)

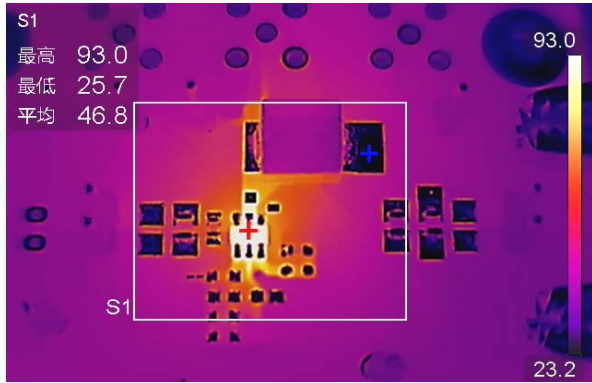


图 10-24 热性能, $V_{IN} = 12V$, $V_{OUT} = 5V$, $I_{OUT} = 4A$

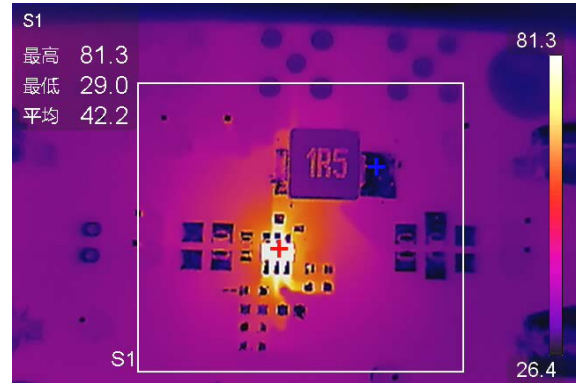


图 10-25 热性能, $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $I_{OUT} = 4A$

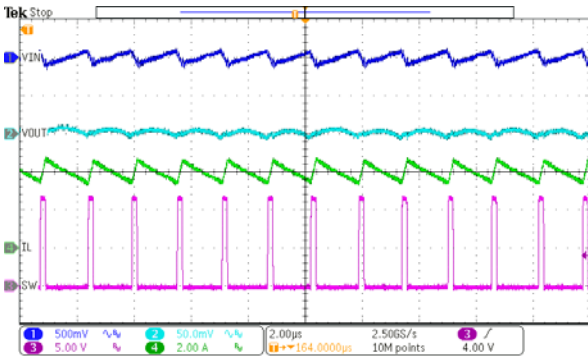


图 10-26 输入电压纹波, $I_{OUT} = 4A$

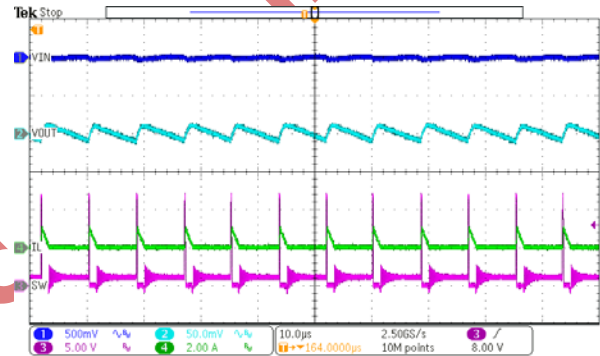


图 10-27 输出电压纹波, $I_{OUT} = 100mA$

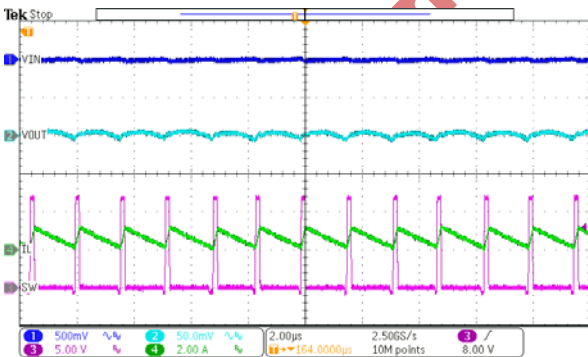


图 10-28 输出电压纹波, $I_{OUT} = 500mA$

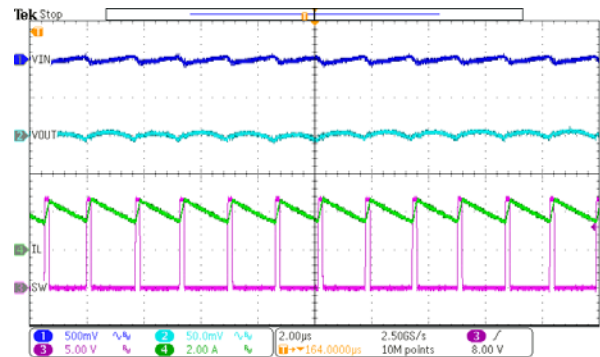


图 10-29 输出电压纹波, $I_{OUT} = 2A$

工作特性测试条件: $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $T_A = 25^\circ C$ (除非另外说明)

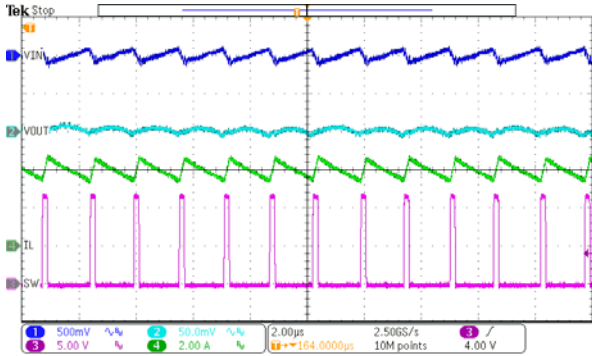


图 10-30 输出电压纹波, $I_{OUT} = 4A$

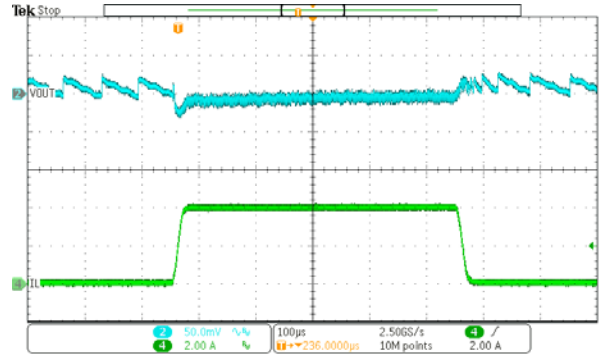


图 10-31 负载瞬态响应, $I_{OUT} = 0A-4A, 250mA/\mu s$

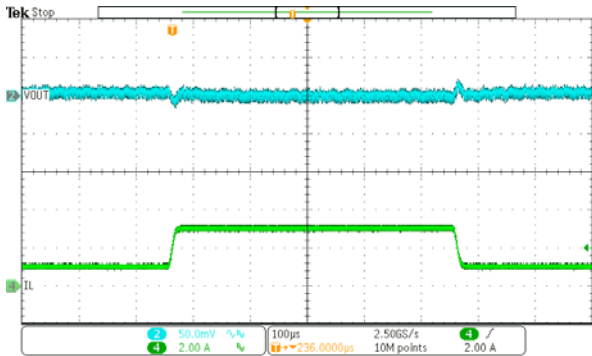


图 10-32 负载瞬态响应
 $I_{OUT} = 1A-3A, 250mA/\mu s$

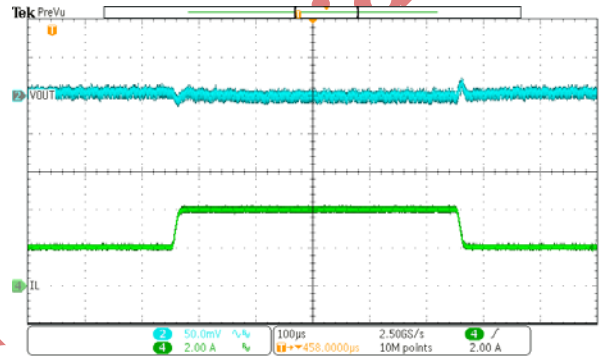


图 10-33 负载瞬态响应
 $I_{OUT} = 2A-4A, 250mA/\mu s$

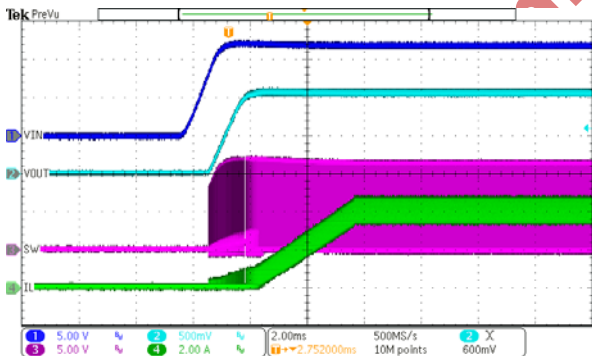


图 10-34 V_{IN} 上电启动
 $V_{IN} = 12V, V_{OUT} = 5V, I_{OUT} = 4A$

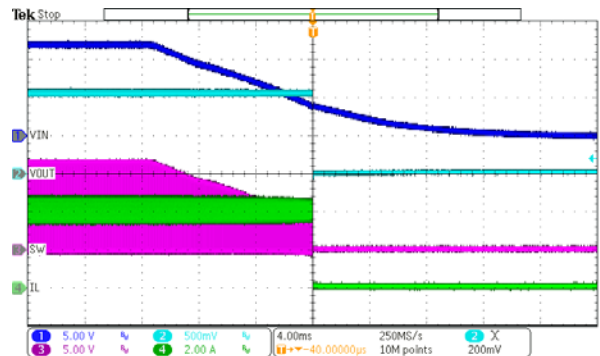


图 10-35 V_{IN} 下电停止
 $V_{IN} = 12V, V_{OUT} = 5V, I_{OUT} = 4A$

KIWI

工作特性测试条件: $V_{IN} = 12V$, $V_{OUT} = 1.05V$, $T_A = 25^\circ C$ (除非另外说明)

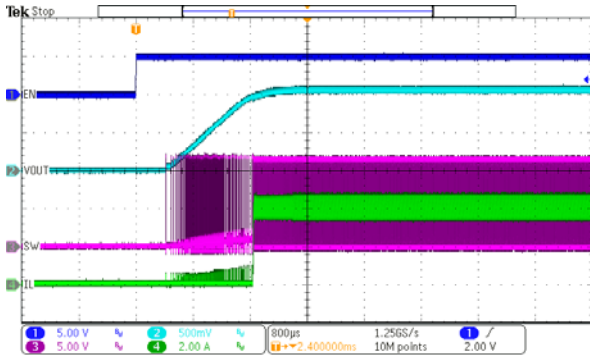


图 10-36 EN 上电启动
 $V_{IN} = 12V$, $V_{OUT} = 5V$, $I_{OUT} = 4A$

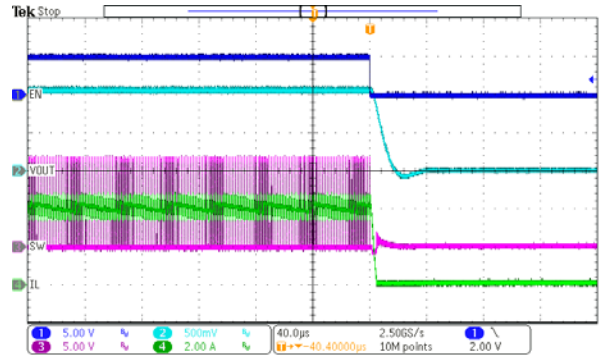
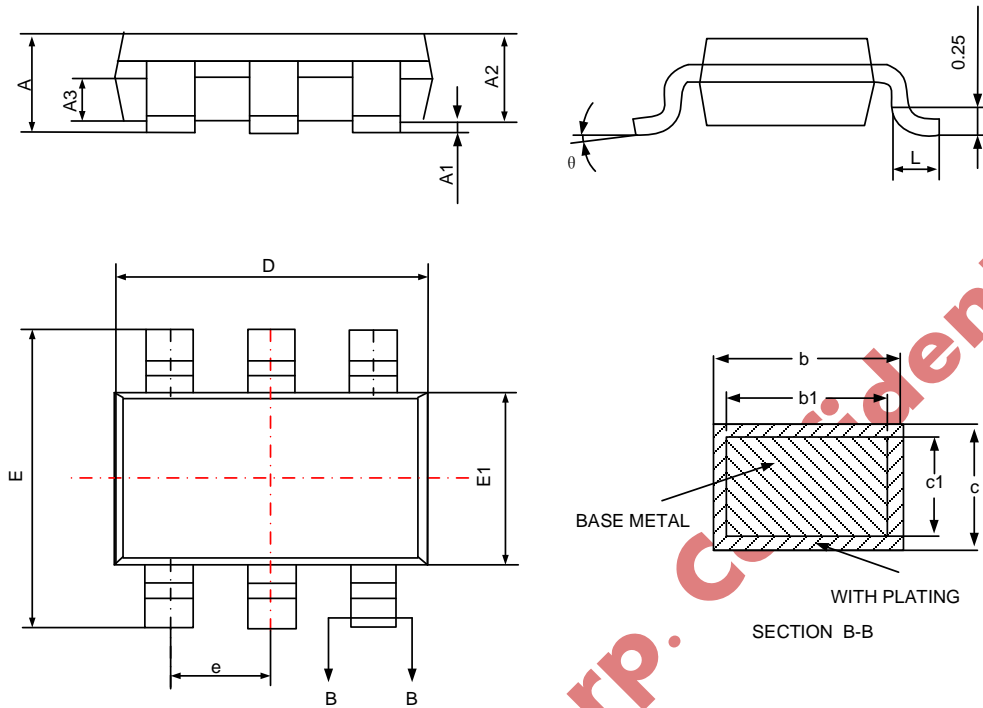


图 10-37 EN 下电停止
 $V_{IN} = 12V$, $V_{OUT} = 5V$, $I_{OUT} = 4A$

Kiwi Instruments Corp. Confidential

11 封装尺寸

TSOT23-6



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A		0.950		0.037
A1	0.000	0.100	0.000	0.004
A2	0.750	0.850	0.030	0.033
A3	0.350	0.450	0.014	0.018
b	0.300	0.500	0.012	0.020
b1	0.300	0.450	0.012	0.018
c	0.110	0.200	0.004	0.008
c1	0.110	0.150	0.004	0.006
D	2.700	3.100	0.106	0.122
E	2.600	3.000	0.102	0.118
E1	1.500	1.700	0.059	0.067
e	0.950 (中心到中心)		0.037 (中心到中心)	
L	0.300	0.500	0.012	0.020
θ	0°	8°	0°	8°



KP524201A, KP524208A

4.5V 至 17V 输入、4A 输出、600kHz 同步降压转换器

声明

必易微保留在没有通知的情况下对其产品和产品说明书或规格书进行任何修改的权利。客户下单前请获取最新资料。产品说明书或规格书不用于作任何明示或暗示的保证包括但不限于产品的商用性、目的适用性或不侵犯他人权利等，也不用于作任何授权包括但不限于对必易微或第三方知识产权的授权。使用者在将必易微的产品整合到应用中时或使用过程中应确保该具体应用或使用不侵犯他人知识产权或其他权利，因该应用或使用引起纠纷或造成任何损失的，必易微不承担任何法律责任包括但不限于间接责任或偶然损失责任。未经必易微书面说明，必易微的产品非为用于人体植入器械和提供生命支持系统的目的而设计。本声明替代以往版本的声明。

Kiwi Instruments Corp. Confidential