

Rys. 113. Uproszczona struktura blokowa i napięcia na wypr. u. s. LA 7123

LA 7123

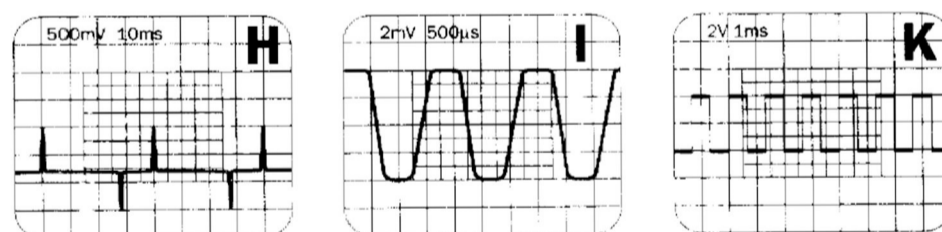
Ponieważ układ interfejsu LA 7123 (będący właściwie zespołem wzmacniaczy prądowych i napięciowych oraz przełączników) stanowi rozwinięcie funkcji procesora *servo*, w tab. 12 i na rys. 112 i 113 przedstawiamy odpowiednio: opis jego wyprowadzeń i ważniejsze oscylogramy.

Tab. 12. Opis wyprowadzeń układu scalonego LA 7123

Symbol		Opis
GND 1		Masa układu
V-REF	WE	Napięcie odniesienia
AGC DET.	WE	Układ automatyki prądu podkładu
CTL CHECK	WY	Wyjście impulsów CTL do głowicy
CTL AMP	WE	Wejście wzm prądu podkładu
SW	WE	Polaryzacja układu dla nagrywania
CTL (+)	WE	Wejście impulsów CTL z głowicy do wzmacniacza
CTL(-)	WE	Wejście impulsów CTL z głowicy do wzmacniacza
GND 2		Masa układu
TRAP	WE	Polaryzacja układu przy nagrywaniu
REMARK IN	WE	Wejście sygnału z układu <i>servo</i>
REC-CTL IN	WE	Wejście sygnału z układu <i>servo</i>
STILL/SLOW	WE	Wejście zmiany pracy układu odtwarzania
VCC 2		Zasilanie części układu scalonego
CTL PB OUT	WY	Wyjście impulsów CTL po wzmocnieniu
HEAD DRUM DRIVE	WY	Wyjście sygnału sterującego <i>drum motor</i>
HEAD DRIVE(-)	WE	Wejście sygnału błędu D.PG
HEAD DRIVE (+)	WE	Wejście sygnału błędu D.FG
CAPSTAN DRIVE(+)	WE	Wejście sygnału błędu C.FG

Lp	Symbol		Opis
20	CAPSTAN DRIVE(-)	WE	Wejście sygnału błędu C.PG
21	CAP.DRIVE OUT	WY	Wyjście sygnału sterowania <i>capstan motor</i>
22	VCC 1		Zasilanie części układu scalonego
23	FG AMP OUT	WY	Wyjście sygnału C.FG
24	FG AMP IN	WE	Wejście sygnału C.FG do układu kształtowania
25	FG 1 AMP IN	WE	Wejście wzmacniacza wstępnego dla sygnału C.FG
26	FG 1 AMP OUT	WY	Wyjście wzmacniacza wstępnego dla sygnału C.FG
27	D.FG AMP OUT	WY	Wyjście sygnału D.FG po wzmacnieniu
28	D.FG AMP IN		Wejście wzmacniacza dla sygnału D.FG
29	D.PG AMP IN	WE	Wejście wzmacniacza dla sygnału D.PG
30	D.PG AMP OUT	WY	Wyjście sygnału D.PG po wzmacnieniu

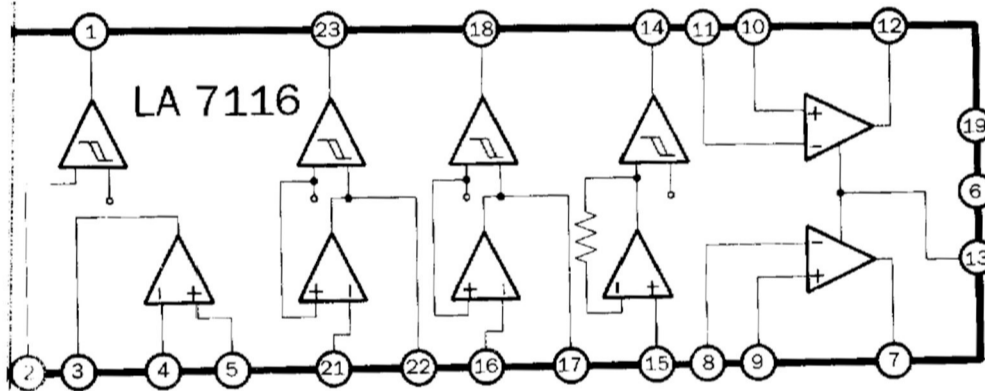
W układzie LA 7123 odbywa się wzmacnienie informacji kontrolnych, wytwarzanie i wzmacnienie sygnałów serwo regulacji sterujących silnikami *capstan motor* i *drum motor* oraz przełączanie i wzmacnianie sygnałów kierowanych do i z głowicy synchronizacyjnej. Takie rozwiązanie stanowi bufor dla procesora *servo* i zabezpiecza go przed uszkodzeniami, których przyczyną mogą być zwarcia w bloku mechanizmu.



Rys. 114. Ważniejsze oscylogramy układu scalonego LA 7123

Symbol		Opis
FG OUT	(NP)	
F/R	WE	Sterowanie do przodu/w tył <i>capstan motor</i>
D3	WE	Rodzaj funkcji informacja bitowa z SYSCON
D2	WE	Rodzaj funkcji informacja bitowa z SYSCON
D1	WE	Rodzaj funkcji informacja bitowa z SYSCON
D0	WE	Rodzaj funkcji informacja bitowa z SYSCON
VCC +5V		

7116



rys. 117. Uproszczona struktura blokowa i napięcia na wyprowadzeniach układu całkowego LA 7123