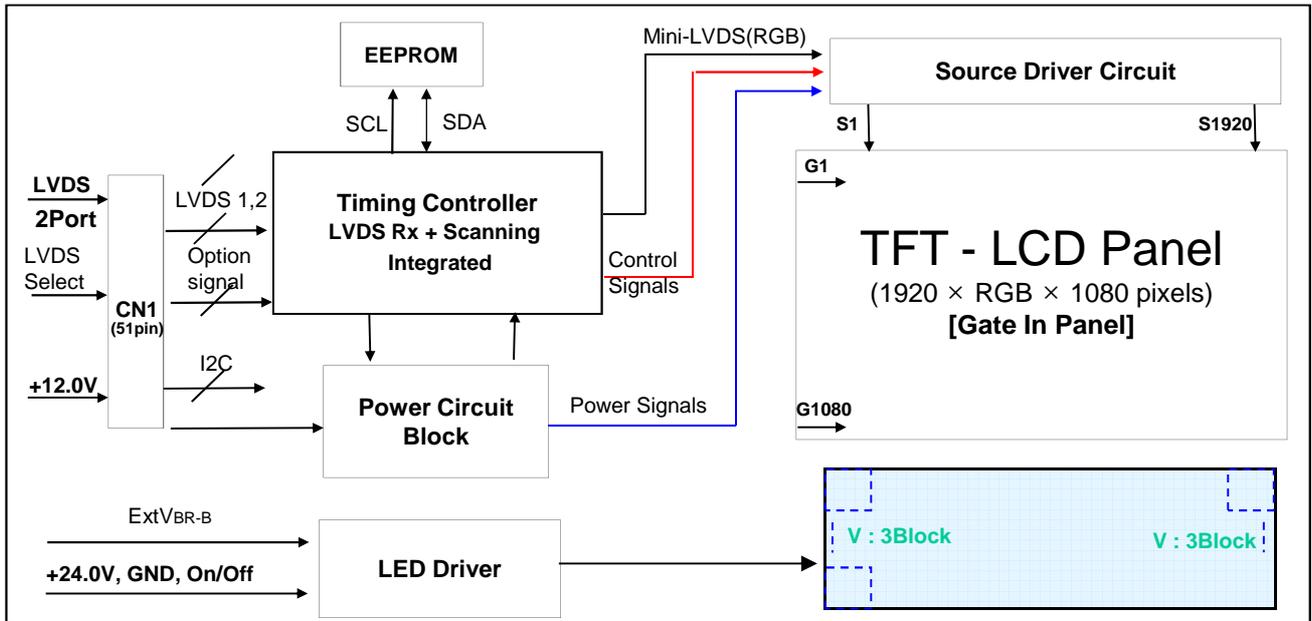


1. 적용 범위

본 규격은 TV용으로 개발된 42" F-HD급 TFT(Thin Film Transistor) LCD module인 LC420EUN-SDV3-732 model의 제품 규격에 관하여 규정한 것이다. LC420EUN-SDV3-732의 Block diagram은 [그림 1]과 같다.



[그림 1]

2. 일반 사양

- 1) 대각 크기 : 42.02" (1067.31 mm)
- 2) 표시 영역 : 930.24(H) × 523.26(V) [mm]
- 3) 화소 수 : 1920 × RGB × 1080 pixels
- 4) 화소 피치 : 0.4845 [mm] × 0.4845 [mm]
- 5) 모듈 크기 : 968.4(H) × 564.0(V) × 10.8(B) typ. [mm]
- 6) 표시 모드 : Transmissive & Normally Black
- 7) 칼라 수 : 8bit, 16.7 Million colors
- 8) 표면 휘도 : 360 cd/m<sup>2</sup> (Center 1 Point, Typ.)
- 9) 시야각 : 좌89°, 우89°, 상89°, 하 89° (CR ≥ 10 ) (typ.)
- 10) 공급 전압 : 12.0 [V]
- 11) 모듈 무게 : 8.8 Kg (Typ./TBD)
- 12) 표면 처리 : Hard coating(3H), Anti-glare treatment of the front polarizer (Haze : 10%)
- 13) 백라이트 : 112ea LED PKG, Side Edge Type B/L
- 14) 인터페이스 : LVDS 2Port Interface
- 15) 소비 전력 : 5.34W LCM(TBD.) / 84W LED Driver (Typ)

**3.절대 최대 정격**

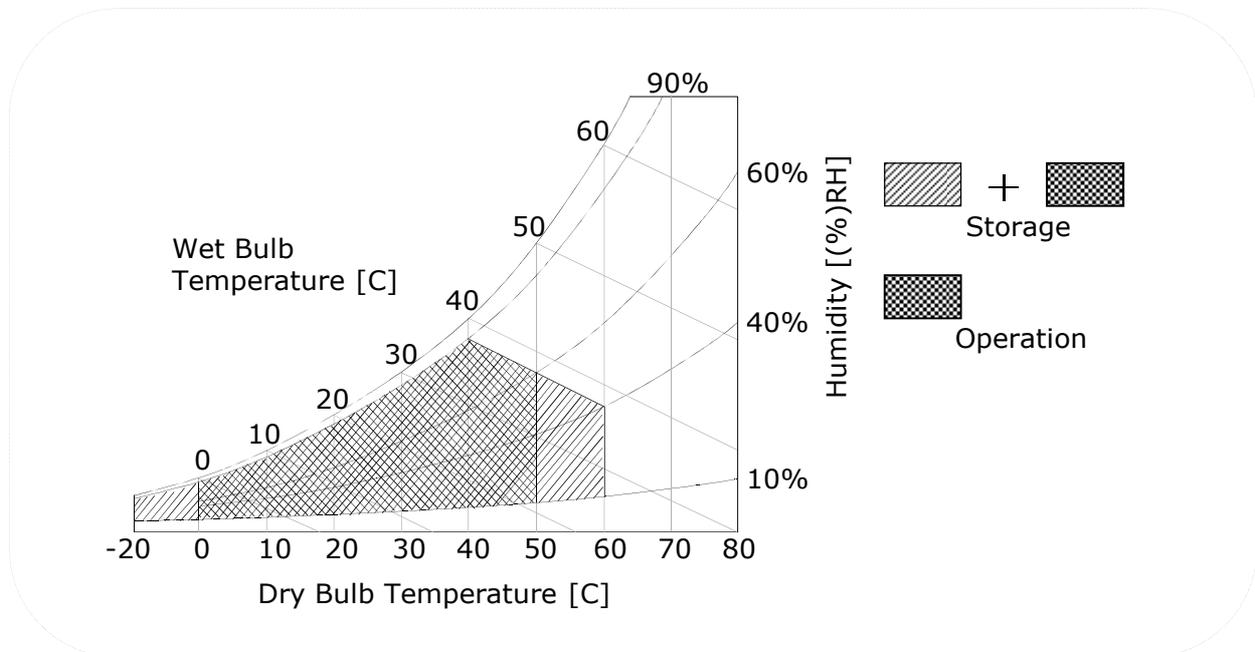
다음의 절대 정격을 초과하면 Module에 치명적인 손상을 줄 수 있음.

항 목	기 호	최 소	최 대	단 위	비 고
전 원 전 압(LCM)	V <sub>LCD</sub>	-0.3	+14.0	V <sub>dc</sub>	at 25 ± 2 ° C
전 원 전 압(BL)	V <sub>BL</sub>	-0.3	+27.0	V <sub>dc</sub>	
동 작 온 도	T <sub>OP</sub>	0	+50	° C	
보 존 온 도	T <sub>ST</sub>	-20	+60	° C	
동 작 습 도	H <sub>OP</sub>	10	90	%RH	
보 존 습 도	H <sub>ST</sub>	10	90	%RH	

Note 1. 온도와 상대 습도 범위는 아래 그림과 같다.

T<sub>a</sub> ≤ 40°C : 90%RH Max

T<sub>a</sub> ≥ 40°C : 절대습도는 T<sub>a</sub>=40°C, 90%RH보다 작을 것,  
이때 결로는 없을 것.



[그림2]

4. 전기적 특성 규격

4.1. LCM의 전기적 특성

LCM의 전기적 특성을 측정하기 위한 조건은 주변온도 25±3℃, 습도50 ±10%RH 인 환경하에서, LCM은 정격구동조건, 백라이트의 관전류는 정격전류를 인가한 후 측정한다.

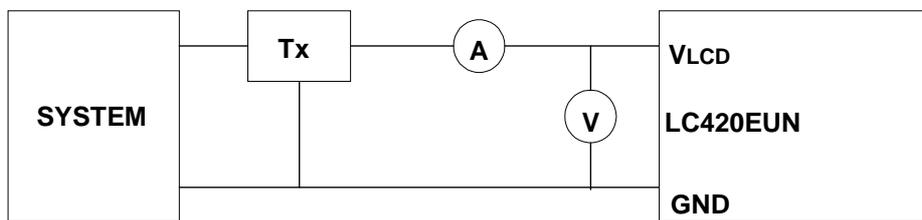
항 목	기 호	최 소	정 격	최 대	단 위	비 고		
입력 전압	$V_{LCD}$	10.8	12.0	13.2	$V_{DC}$			
소비 전류	$I_{LCD}$	Mosaic(8X6)	334	445	556	mA	4.1.2.2	
		White	488	650	813			
		BLACK	184	245	306			
소비 전력	$P_{LCD}$		Mosaic	-	5.34	-	Watt	4.1.2.3
In Rush 전류	$I_{RUSH}$		White	-	-	5	A	4.1.2.4
In Rush 전류 시간	$T_{RUSH}$			-	2	6	ms	

4.1.1 측정 장치

- 4.1.1.1 구동 시스템은 패턴 제너레이터(Pattern Generator) VG835 series 또는 이와 동등한 성능을 가진 시스템을 사용하며 시스템 출력을 모듈에 인가할 수 있도록 규정된 Interface Jig를 사용한다.
- 4.1.1.2 측정 장비는 위 규격에 명기된 수치들보다 최소한 소수점 이하 한자리이상 더 정밀하게 측정되는 계측기를 사용한다.

4.1.2 측정 조건

- 4.1.2.1 전원 전압 및 전원 전류의 측정은 그림 3 에 준한다. 전원 전압 측정 시에는 전원 공급라인의 길이에 따른 전압 강하가 있을 수 있으므로 모듈의 사용자 커넥터의  $V_{LCD}$ 와 GND간의 전압을 측정한다.



[그림 3]

- 4.1.2.2 전원전류는 전원전압12.0V 에서의 소비전류 임. 즉, 본 규격이 정한 전원전압12.0V에서 측정된 전원전류는 상기규격이 정한 전원전류 범위 내에 있어야 함.
- 4.1.2.3 정격 소비전력은 Mosaic Pattern 에서의 전원전압 정격치 기준임.
- 4.1.2.4 In-rush 전류는 Full White Pattern에서 측정한다. (In-rush duration 시간은 순시 전류치가 정상전류의 1.5배 이상 지속되는 기간으로 한다.)
- 4.1.2.5 측정 작업대는 반드시 접지(Ground)되어 있어야 함.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05

제품규격\_LC420EUN-SDV5-731

표준번호 :

개정일자 : 11.07.21

Rev. : 0.1

4.2. 백라이트 특성규격

본 규격은 Backlight 특성을 규정하는 것으로서 LED Driver를 포함한다.

상온[25 ±2℃]

Parameter	Symbol	Values			Unit	Notes	
		Min	Typ	Max			
LED Driver :							
Power Supply Input Voltage	VBL	22.8	24.0	25.2	Vdc	4.2.1.1	
Power Supply Input Current	IBL_A	-	3.50	3.83	A	Ext VBR-B = 100%	
Power Supply Input Current (In-Rush)	Irush	-	-	4.84	A	VBL = 22.8V Ext VBR-B = 100%	
Power Consumption	PBL	-	84.0	91.9	W	4.2.1.1 Ext VBR-B = 100%	
Input Voltage for Control System Signals	On/Off	On	V on	2.5	-	5.0	Vdc
		Off	V off	-0.3	0.0	0.7	Vdc
	Brightness Adjust	ExtVBR-B	1	-	100	%	On Duty 4.2.1.3
	PWM Frequency for NTSC & PAL	PAL		50		Hz	4.2.1.3
		NTSC		60		Hz	
	Pulse Duty Level (PWM)	High Level	2.5	-	5.0	Vdc	HIGH : on duty LOW : off duty 4.2.1.3
Low Level		0.0	-	0.7	Vdc		
LED :							
Life Time		30,000	50,000		Hrs	4.2.1.2	

4.2.1 측정 조건

4.2.1.1 측정 온도는 25℃ ±2℃, Backlight의 전기적 특성은 측정 전 120분 동작 시킨 후 측정한다.

4.2.1.2 Life time은 LED typ 전류(ExtVBR-B=100%), 사용온도 25℃ ±2℃에서, LED 휘도가 초기휘도 대비 50%가 될 때까지의 시간으로 정의한다.

4.2.1.3 ExtVBR-B 입력은 T-con Board로 입력해야 함.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

4.3 Pin configuration

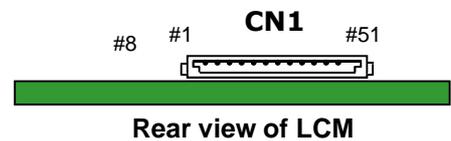
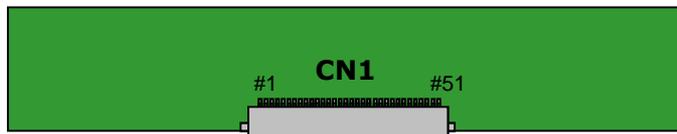
4.3.1 Interface pin configuration(CN1,CN2)

CN1은 LCD Module 구동용으로 사용되며,FI-RE51S-HF(manufactured by JAE) or compatible 가 사용됨 (Mate connector는 FI-RE51HL(JAE) or compatible.)  
 LCM에 인가되는 전원은 정격 12V, 신호는 LVDS 2Port임.

<CN1 Pin configuration>

No	Symbol	Description	No	Symbol	Description
1	NC	No Connection	27	NC	No Connection
2	NC	No Connection	28	R2AN	SECOND LVDS Receiver Signal (A-)
3	NC	No Connection	29	R2AP	SECOND LVDS Receiver Signal (A+)
4	SDA	SDA	30	R2BN	SECOND LVDS Receiver Signal (B-)
5	SCL	SCL	31	R2BP	SECOND LVDS Receiver Signal (B+)
6	WP	WP (Write Protection)	32	R2CN	SECOND LVDS Receiver Signal (C-)
7	LVDS Select	'H' =JEIDA , 'L' or NC = VESA	33	R2CP	SECOND LVDS Receiver Signal (C+)
8	EXT_PWM	External PWM(from System)	34	GND	Ground
9	NC	No Connection	35	R2CLKN	SECOND LVDS Receiver Clock Signal(-)
10	OPC/TM Enable	'H' = Enable , 'L' or NC = Disable	36	R2CLKP	SECOND LVDS Receiver Clock Signal(+)
11	GND	Ground	37	GND	Ground
12	R1AN	FIRST LVDS Receiver Signal (A-)	38	R2DN	SECOND LVDS Receiver Signal (D-)
13	R1AP	FIRST LVDS Receiver Signal (A+)	39	R2DP	SECOND LVDS Receiver Signal (D+)
14	R1BN	FIRST LVDS Receiver Signal (B-)	40	NC	No Connection
15	R1BP	FIRST LVDS Receiver Signal (B+)	41	NC	No Connection
16	R1CN	FIRST LVDS Receiver Signal (C-)	42	NC	No Connection
17	R1CP	FIRST LVDS Receiver Signal (C+)	43	NC	No Connection
18	GND	Ground	44	RBF	H' =AGP , 'L' or NC = No signal Black
19	R1CLKN	FIRST LVDS Receiver Clock Signal(-)	45	GND	Ground
20	R1CLKP	FIRST LVDS Receiver Clock Signal(+)	46	GND	Ground
21	GND	Ground	47	NC	No connection
22	R1DN	FIRST LVDS Receiver Signal (D-)	48	VLCD	Power Supply +12.0V
23	R1DP	FIRST LVDS Receiver Signal (D+)	49	VLCD	Power Supply +12.0V
24	NC	No Connection	50	VLCD	Power Supply +12.0V
25	NC	No Connection	51	VLCD	Power Supply +12.0V
26	NC	No Connection	-	-	-

<CN3 Pin configuration>



4.3.2 B/L 구동용 PIN CONFIGURATION(CN1)

**Master**

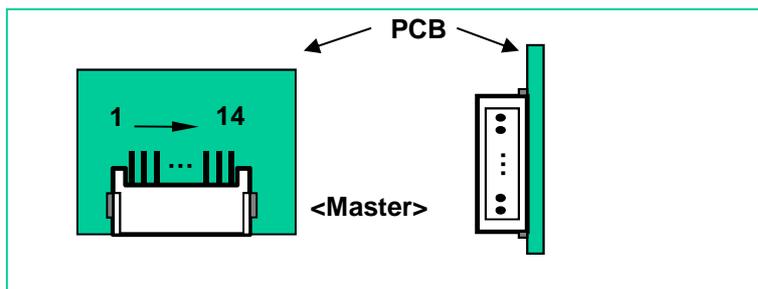
- LED Driver Connector
- : 20022WR-14B1(Yeonho) or Equivalent
- Mating Connector
- : 20022HS-14 or Equivalent

**Table 5. LED DRIVER CONNECTOR PIN CONFIGURATION**

Pin No	Symbol	Description	Note
1	VBL	Power Supply +24.0V	
2	VBL	Power Supply +24.0V	
3	VBL	Power Supply +24.0V	
4	VBL	Power Supply +24.0V	
5	VBL	Power Supply +24.0V	
6	GND	Backlight Ground	
7	GND	Backlight Ground	
8	GND	Backlight Ground	1
9	GND	Backlight Ground	
10	GND	Backlight Ground	
11	Status	Back Light Status	
12	VON/OFF	Backlight ON/OFF control	
13	NC	Don't care	
14	EXTVBR-B	External PWM	

Notes : 1. GND Signal은 Bottom Cover에 연결되어야 함  
 2. Pin#11은 출력 단이며, Backlight가 정상 동작시 Low, 비정상 동작시 High가 됨 (미 사용시 NC함)  
 3. 외부 PWM 입력 단이며, High 입력시 Backlight On, Low 입력시 Backlight Off되며, NC 될 경우 PWM Duty 100% High로 동작함  
 4. Pin #12의 입력임피던스는 50 [KΩ]이상임  
 5. 13 & 14Pin NC되어 있어 B/L duty 가변 안됨

◆ Rear view of LCM



인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

#### 4.4. 입력신호 타이밍(Timing) 규격 : LVDS 트랜스미터 입력기준

본 규격은 LVDS 트랜스미터 입력부의 입력신호 규격을 규정한 것임.

#### TIMING TABLE for NTSC& PAL(DE Only)

ITEM	Symbol		Min	Typ	Max	Unit	Note
DCLK	Period	tCLK	13.0	13.47	15.9	ns	
	Frequency	-	63	74.25	78	MHz	=148.5/2
Hsync	Period	tHP	1060	1100	1200	tCLK	1
	Horizontal Valid	tHV	-	960	-	tCLK	
	Horizontal Blank	tHB	100	140	240		
	Frequency	fH	57.3	67.5	70	KHz	
	Width	tWH	12	30	60	tCLK	
	Horizontal Back Porch	tHBP	24	78	-		
	Horizontal Front Porch	tHFP	16	32	-		
Vsync	Period	tVP	1096 (1308)	1125 (1350)	1149 (1380)	tHP	1 NTSC : 57~63Hz (PAL : 47~53Hz)
	Vertical Valid	tVV	-	1080	-	tHP	
	Vertical Blank	tVB	16 (228)	45 (270)	69 (300)	tHP	
	Frequency	fV	57 (47)	60 (50)	63 (53)	Hz	
	Width	tWV	4	5	10	tHP	
	Vertical Back Porch	tVBP	8 (92)	36 (100)	-		
	Vertical Front Porch	tVFP	4 (132)	4 (165)	-		

Note : 1. tHB = tHFP + tWH +tHBP  
tVB = tVFP + tWV +tVBP

※ 본 제품은 Hsync., Vsync. 그리고 DE신호를 모두 인가하여야 정상 구동한다.

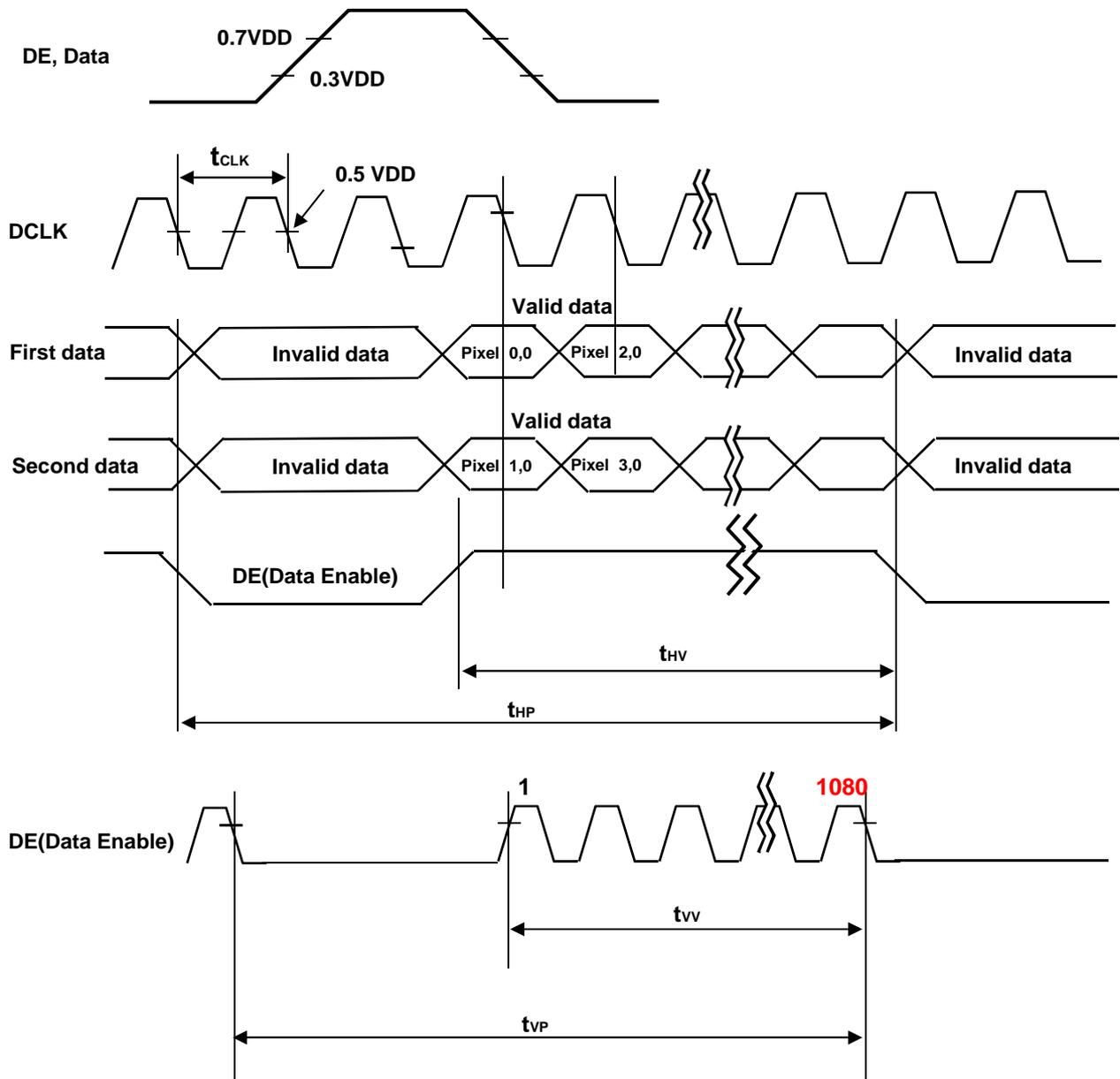
또한 Vsync신호가 인가되지 않거나 40Hz ~ 85Hz의 범위를 벗어날 경우 AGP가 동작한다.

1. 상기 spec의 Horizontal Frequency을 벗어나면,수평물결 노이즈가 발생할 수 있다.

2. 해상도 및 Mode전환시 Vertical Frequency는 상기 Spec.을 준수 해야 함.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

4.5 입력신호 타이밍도(Signal Timing Waveform)



- \* 본 제품의 정상동작을 위해서는 DE 신호가 인가되어야 한다.
- \* Tx 입력 신호 규격은 LVDS Tx 규격을 따른다.

4.6 전원 및 신호 공급 순서

4-6-1. LCD Driving circuit

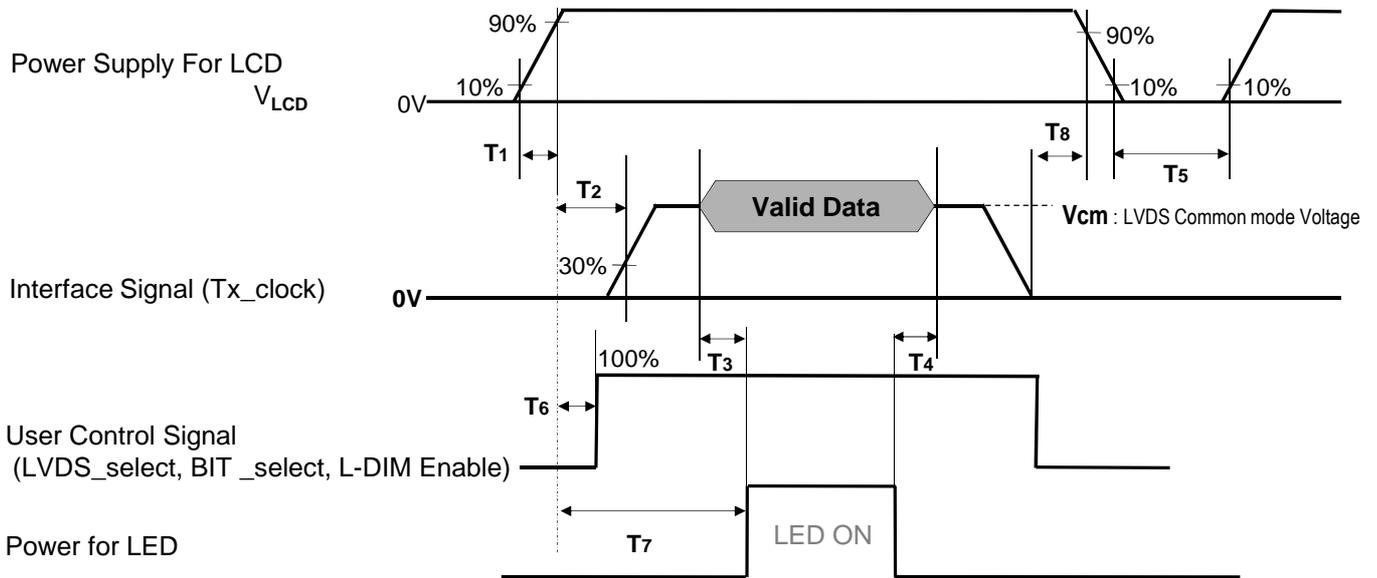


Table 8. POWER SEQUENCE

Parameter	Value			Unit	Notes
	Min	Typ	Max		
T1	0.5	-	20	ms	
T2	0	-	-	ms	4
T3	200	-	-	ms	3
T4	200	-	-	ms	3
T5	1.0	-	-	s	5
T6	-	-	T2	ms	4
T7	0.5	-	-	s	
T8	100	-	-	ms	6

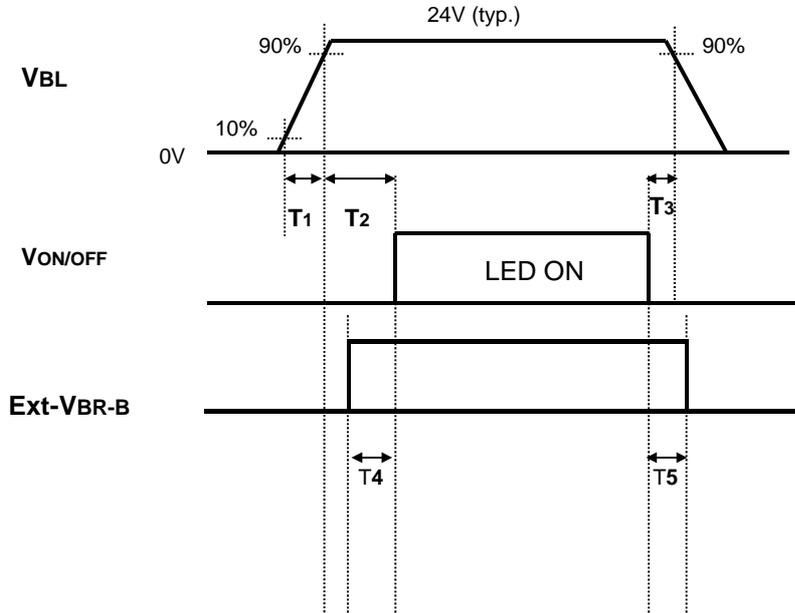
4.6.2 Interface signal이 유효하지 않은 기간에는 전원전압( $V_{LCD}$ )이 반드시 0V가 되도록 확인할 것.

4.6.3 Invalid Data 구간에는 LVDS signal을 Floating상태로 두지 말고 0V로 Pull down 시킬 것.

4.6.4 전원전압이 공급되지 않는 기간에는 Interface signal이 공급되지 않도록 할 것

4-6-2. Sequence for LED driver

Power Supply For LED Driver



4-6-3. Dip condition for LED driver

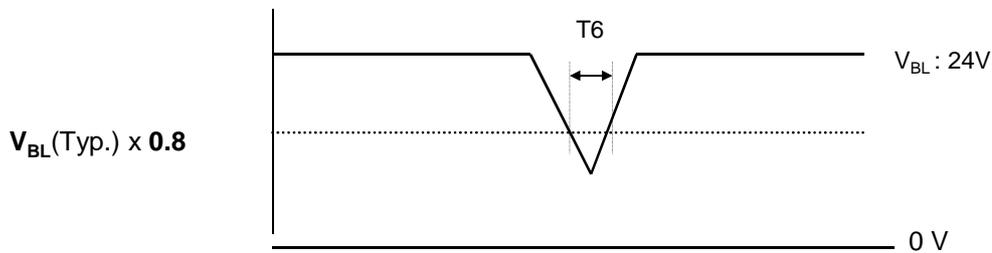


Table 10. Power Sequence for LED Driver

Parameter	Values			Units	Remarks
	Min	Typ	Max		
T1	20	-	-	ms	1
T2	500	-	-	ms	
T3	10	-	-	ms	
T4	0	-	-	ms	
T5	0	-	-	ms	
T6	-	-	10	ms	$V_{BL}(Typ) \times 0.8$

Notes : 1. T1은 VBL이 0V부터 24V까지의 상승 시간이며 재 동작 시에는 인가되지 않는다.  
fuse의 I2T 조건이 만족된다면 T1의 조건을 정확히 만족시키지 않아도 된다.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

4.7. 컬러신호(Color input Data) 입력

Table 7. COLOR DATA REFERENCE

Color		Input Color Data																							
		RED								GREEN								BLUE							
		MSB				LSB				MSB				LSB				MSB				LSB			
		R7	R6	R5	R4	R3	R2	R1	R0	G7	G6	G5	G4	G3	G2	G1	G0	B7	B6	B5	B4	B3	B2	B1	B0
<b>Basic Color</b>	Black	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	Red (255)	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	Green (255)	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	Blue (255)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	Cyan	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
	Magenta	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
	Yellow	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
	White	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
<b>RED</b>	RED (000)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	RED (001)	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	...	...								...								...							
	RED (254)	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	RED (255)	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
<b>GREEN</b>	GREEN (000)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	GREEN (001)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
	...	...								...								...							
	GREEN (254)	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0
	GREEN (255)	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0
<b>BLUE</b>	BLUE (000)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	BLUE (001)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
	...	...								...								...							
	BLUE (254)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	0
	BLUE (255)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

5. 전기 광학 특성

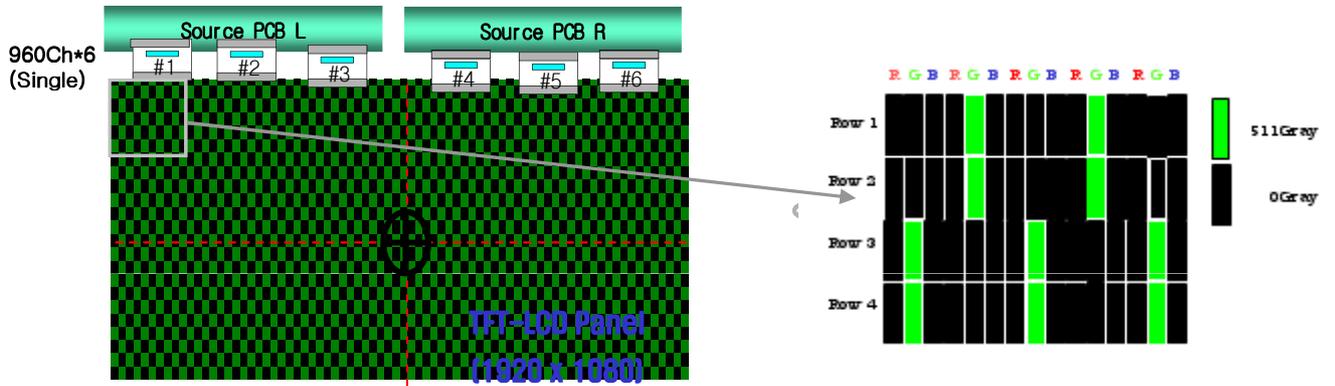
5.1 P-VCOM 전압 조정

항 목	단 위	최 소	정 격	최 대	비 고
Inversion 방식	-	V-2Dot Inversion			5.1.1
가변 허용 범위 및 전압	Level( step ) 전압(V)	6.9V(1A5) 421	7.4(1C4) 452	7.9V(1E2) 482	5.1.1, 5.1.2

Center 최적화 후 Offset +5step 진행 함

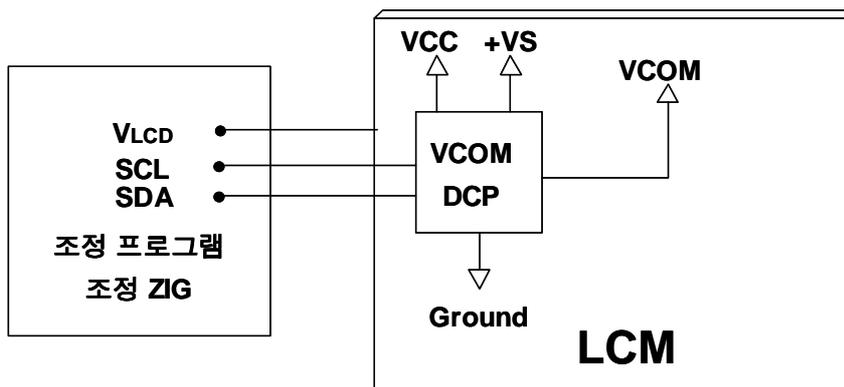
비고 :

5.1.1. 조정 및 검사 시 사용하는 Pattern 및 조정 방법 등의 기타 상세 사항은 Inversion 방식별 공통 조정 규격을 따른다.



Green 512Gray Level이며, Center Flicker 수준이 좋게 조정한다.

5.1.2. default값을 중심으로 PVCOM 조정 Level임.



\* DCP : Digitaly Controlled Potentiometer

VCOM 조정 Block diagram

5.1.3. VCOM 조정 : 다음 sequence를 따른다.

VLCD 인가 → 조정 신호 인가 (SCL /SDA)

5.1.4. 신호 sequence : IC Damage 방지를 위해 하기 LCM 내부 sequence 규격을 만족해야 한다.

VCC 인가 → + VS 인가 → 조정 신호 인가 (SCL /SDA)

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05

제품규격\_LC420EUN-SDV5-731

표준번호 :

개정일자 : 11.07.21

Rev. : 0.1

5.3 전기 광학 규격

Ta= 25±2°C, VLCD=12.0V, fV=60Hz, Dclk=74.25MHz, ExtVBR-B=100%

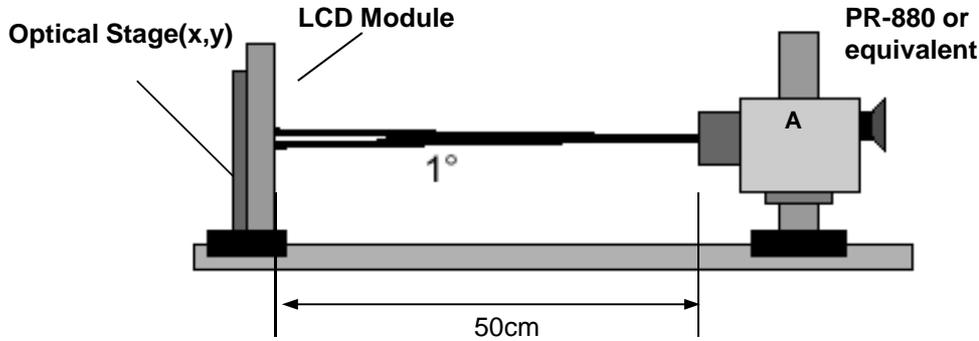
항 목	기호	조 건	최소	정격	최대	단위	비고
휘도	L <sub>WH</sub>	-	290	360	-	cd/m <sup>2</sup>	5.4.1.1
휘도균일도	δ <sub>WHITE</sub>	17 Point	-	-	1.6		5.4.1.2
		5 Point(CAS)	-	-	1.3		5.4.1.4
Contrast Ratio	CR	-	1000	1400	-		5.5.2
응답속도		G to G σ	-	6	9	ms	5.5.3
		G TO G_BW	-	8	12	ms	5.5.3
시야각	수평	Θ	φx(좌,우)	89	-	-	° (도) CR ≥ 10 5.5.5
	수직	Θ	φyu(상)	89	-	-	
		Θ	φyd(하)	89	-	-	
색좌표	R	x	θ = 0°	Typ -0.03	TBD	Typ +0.03	-
		y			TBD		-
	G	x			TBD		-
		y			TBD		-
	B	x			TBD		-
		y			TBD		-
	W	x			0.279		-
		y			0.292		-
Cross Talk	-	-	-	-	1.8	%	5.5.6
Flicker	-	-	-	-	-	dB	5.5.7
Gray Scale	-	-	2.2				5.5.8

※ 본 제품에서 명시된 G-to-G 응답속도의 정격 값은 256 Gray 간격으로 측정된 Rising / Falling 측정치의 전체 평균을 의미하며, 판단 기준은 정격 대비 +20%까지 정상으로 판정한다.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

5.4. 측정장치 및 측정조건

5.4.1 측정 장치



[그림5]

5.4.2 측정 조건

- 5.4.2.1 주변 온도 25°C ± 2°C 및 조도 8Lux 이하에서 측정한다.
- 5.4.2.2 Driver는 LG Innotek 社 PCLF-D002A 를 사용하여야 하며 LED의 총 인가전류는 105mA(ExtV<sub>BR-B</sub> : 100%) 임.
- 5.4.2.3 LED의 warm-up 시간은 60분 유지 후 실시한다.
- 5.4.2.4 전기 광학 측정 전 Center부의 Touch Mura를 최상 상태로 하여 측정한다.
- 5.4.2.5 입력 전압 및 신호조건은 제품 규격의 표준 조건에서 실시한다.

5.5 측정 방법

5.5.1 평균 휘도 및 휘도 균일도의 정의

5.5.1.1 휘도(L<sub>WH</sub>) : L<sub>WH</sub> = L1 (Center 1 point)

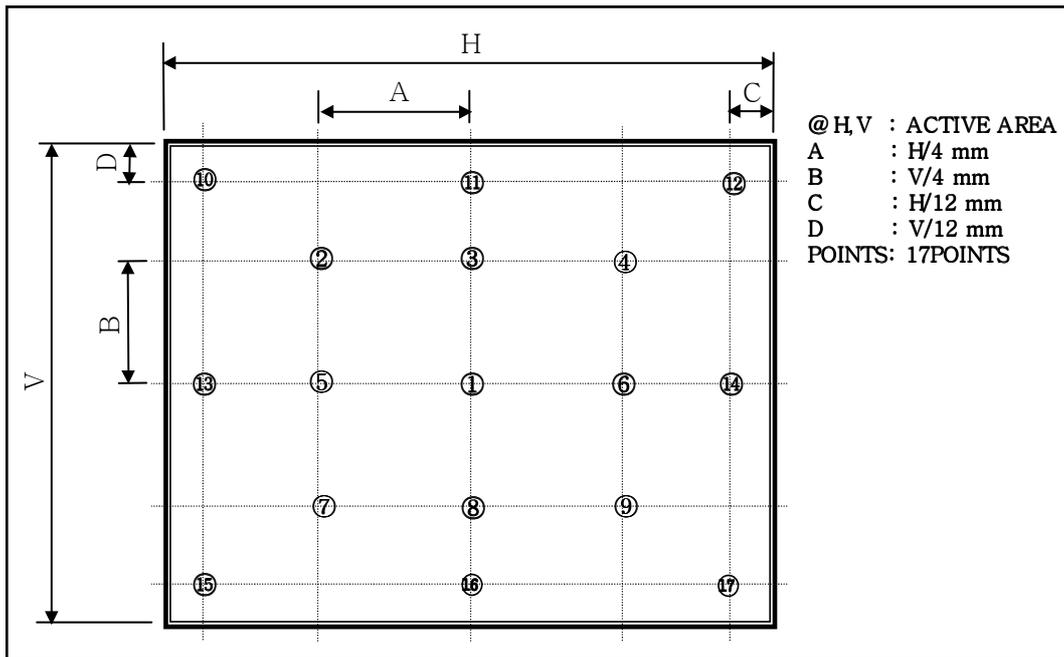
5.5.1.2 휘도 균일도(δ White/ δ Black):

δ White = [최대휘도(L1,L2,...,L17)/최소휘도(L1,L2,...,L17)]

δ Black = [최대휘도(L1,L2,L4,L7,L9)/최소휘도(L1,L2,L4,L7,L9)]

δ Black은 고객 요청에 따른 관리 Reference Data

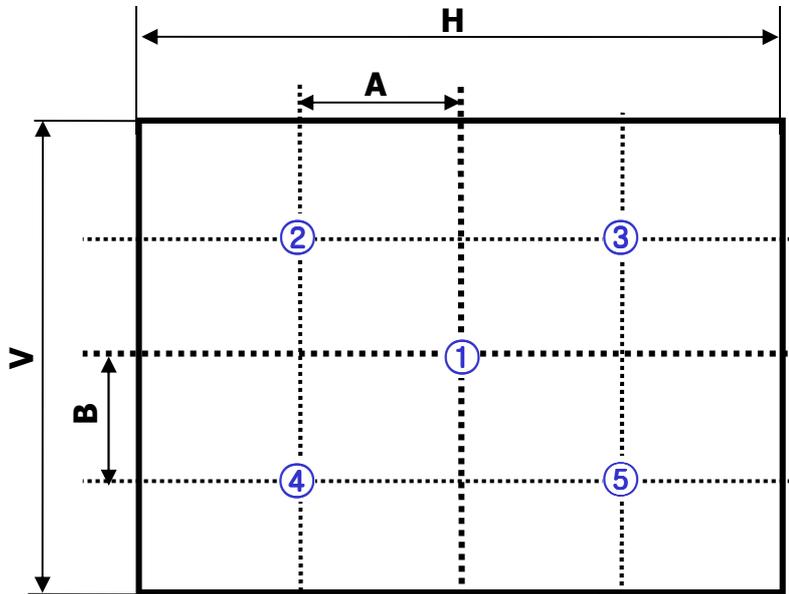
5.5.1.3 측정 위치 정의



[그림6]

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

5.5.1.4 측정 위치 정의 (추가사항)



A : H / 4 mm  
 B : V / 4 mm  
 H : 1039.68 mm  
 V : 584.82mm  
 @ H,V : Active Area

[그림7] Active Area

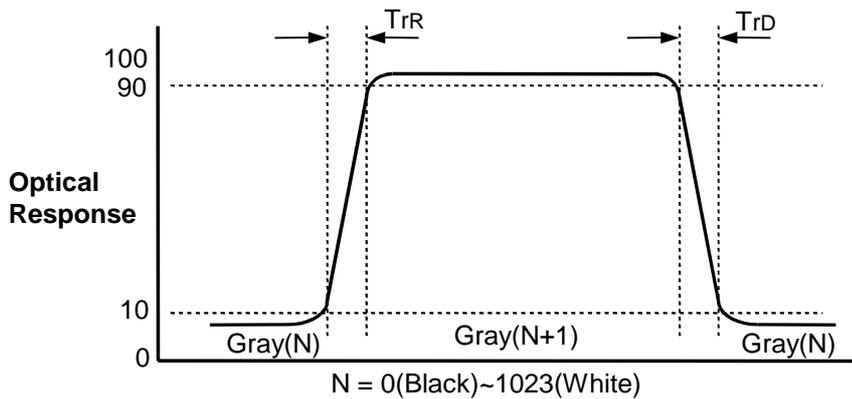
5.5.2 Contrast Ratio(CR) : 5Point 측정치 중 최대 값

$$CR = L(255)/L(0)$$

측정 위치 : 5 point (그림 7 참고)

( L(255): White Gray, L(0): Black Gray )

5.5.3 G to G : 측정 위치는 그림 6의 Position 1 에서 측정하며, 그림 9.과 같이 정의함.

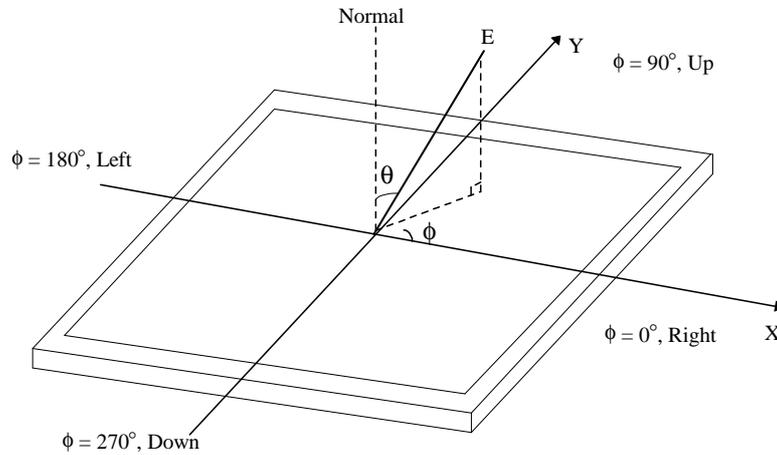


$$G \text{ to } G (\sigma) = \sqrt{\frac{\sum(Xi - u)^2}{N}}$$

Xi = Individual Data  
 u = Data average  
 N : The number of Data

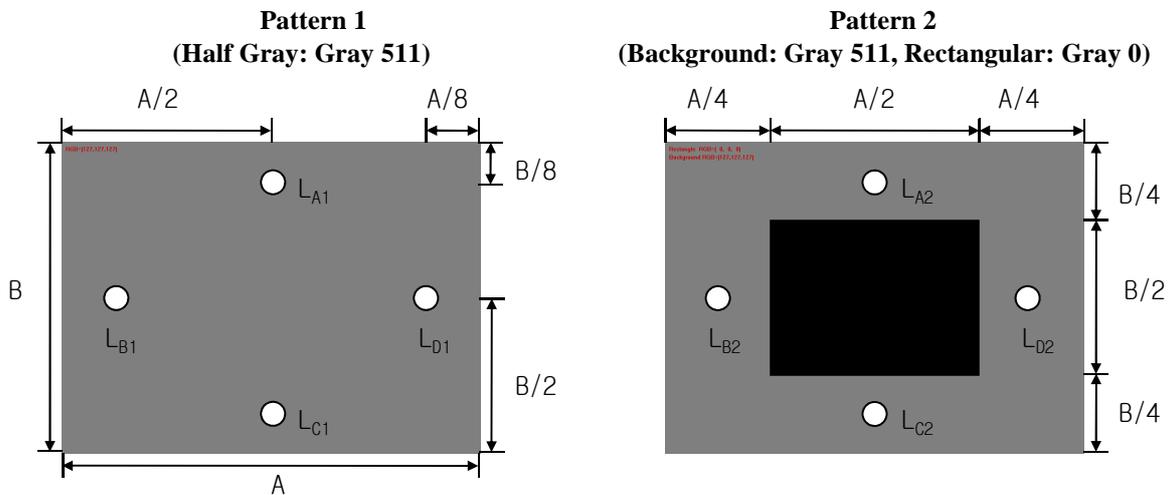
[그림8]

5.5.5 시야각 : Contrast Ratio가 10:1 이상인 각도.



[그림9]

5.5.6 Crosstalk :  $(|L_{A[or C]2} - L_{A[or C]1}| / L_{A[or C]1}) \times 100(\%)$  [수직],  
 $(|L_{B[or D]2} - L_{B[or D]1}| / L_{B[or D]1}) \times 100(\%)$  [수평]



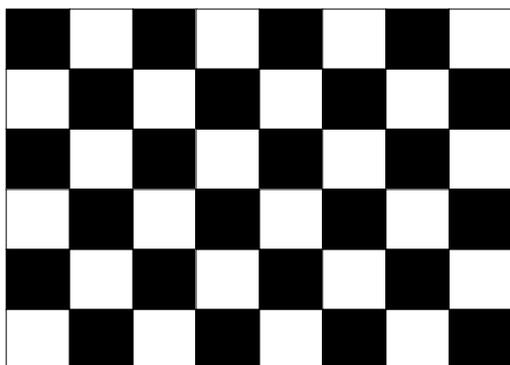
[그림10]

5.5.7 Grey 별 Relative Brightness (%)

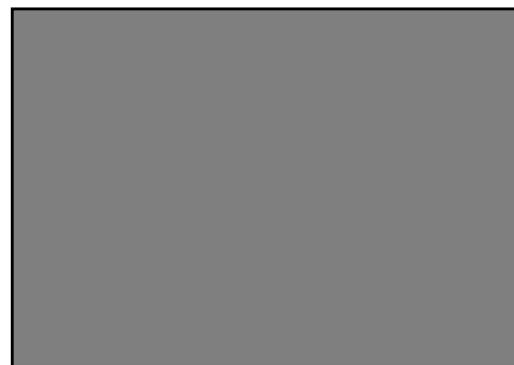
상온[25 ± 2°C], V<sub>LCD</sub>=12.0V, f<sub>v</sub>=60Hz, Dclk=74.25MHz, EXT<sub>TVBR-B</sub> =100%

	계조	OPC OFF 상대휘도 (%)			비 고
		최 소	정 격	최 대	
0	0	-	0.07	0.29	
1	15	0.11	0.27	1.15	
2	31	0.32	1.04	2.26	
3	47	0.83	2.49	4.45	
4	63	1.90	4.68	7.98	
5	79	3.97	7.66	11.96	
6	95	6.26	11.5	16.96	
7	111	9.41	16.1	23.11	
8	127	13.0	21.6	30.53	
9	143	18.5	28.1	38.81	
10	159	24.2	35.4	47.78	
11	175	30.7	43.7	56.99	
12	191	38.9	53.0	67.14	
13	207	49.2	63.2	77.38	
14	223	60.5	74.5	87.50	
15	239	77.3	86.7	95.34	
16	255	100	100	100	

5.5.8 잔상



Pattern 1. Chess Board (8X6)



Pattern 2. Mid-gray (127 gray)

[그림 12]

- 제품시험 시 잔상시험은 Chess Board Pattern(8X6)을 1시간 구동 후, 중간 Gray(127)로 변환하고 시야각의 정면에서 관찰하여 10분 후 식별되지 않을 것으로 정의한다.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

## 6. 기계적규격

항 목	규 격	단 위	공 차
외곽 치수	968.4(H) × 564.0(V) × 10.8(B)/18.3(D)	mm	배포 도면 참고
유효 표시 영역	930.24(H) × 523.26(V)	mm	
Bezel Open	938.4(H) × 531.0(V)	mm	
무게	8.8	Kg	-

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

## 7. 품질 검사 규격

### 7.1. 화질 검사 환경

온도: 25 ±5[℃], 습도: 65 ±5[%RH]

조명: 조도 500 lux,

거리: 2.2[m]이상, 시야각 범위 내에서 관찰한다.

표시품위의 기준은 Active Area의 높이(H: 640.0mm)의 3H~4H 이격거리에서 본 표시품위 임

### 7.2. 시험 규격

제품인정시험 기준에 따른다.

### 7.3. 제품 외관 검사 규격

출하 검사 규격에 따른다.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

## 8. 취급상 유의 사항

TFT-LCD Module을 사용할 때 다음 사항에 주의하여야 한다.

### 8.1 장착시 주의사항

- 8.1.1 Module 장착시 Module의 모서리 4군데 형성된 Mounting Hole을 이용한다.
- 8.1.2 Module은 외부에서 Case 위에 인가되는 직접적인 압력에 강하지 못하므로 장착시 뒤틀림과 같은 불균일한 힘이 인가되지 않도록 한다.
- 8.1.3 Polarizer 표면을 보호하기 위해 외부의 힘에 충분히 강한 투명한 보호 Plate를 부착하여야 한다.
- 8.1.4 Module의 온도사양을 만족하기 위해서 System의 방열구조 적용하여야 한다.
- 8.1.5 고온에서의 부식성 Gas에 의한 Polarizer 손상이나, Electro-Chemical 반응에 의한 회로 파손의 원인이 되므로 Acetic산 또는 염소화합물 Type의 재료의 사용은 금한다.
- 8.1.6 Polarizer 표면을 화학 약품에 오염된 형겅이나 연필, 핀셋과 같은 날카로운 것으로 누르거나 문지르지 않도록 한다.  
또, Polarizer에 유해하므로 기름이 묻은 형겅이나 노출된 손으로 Polarizer 표면을 만지지 않도록 한다.
- 8.1.7 Polarizer 표면이 오염되었을 때에는 부드러운 형겅으로 닦는다.  
Polarizer가 손상되므로 Acetone, Toluene, Alcohol과 같은 약품의 사용을 금하며, Petroleum Benzene이나 Normal-hexane을 추천한다.
- 8.1.8 Polarizer 표면에 침이나 물이 떨어진 상태로 장시간 방치시 Polarizer가 변색되므로 즉시 닦는다.
- 8.1.9 Module 내부회로는 내구성이 약하므로 Open하지 않도록 한다.
- 8.1.10 Module를 장착 또는 교체시에는 반드시 Power Sequence Spec.을 준하여 Power 및 Signal을 Off후 행한다.

### 8.2 동작시 유의 사항

- 8.2.1 회로의 오동작 원인이 되는 spike noise는  $V_{spike} = \pm 200mV$ 이하로 관리할 것.
- 8.2.2 응답 시간과 휘도는 온도에 의존하고, 온도가 낮을수록 응답 시간은 길어지고 휘도도 낮아진다.
- 8.2.3 결로는 편광판, 전기적 부품에 손상을 줄 수 있으므로 급격한 온도의 변화가 생기지 않도록 주의할 것.
- 8.2.4 Module은 장시간 동일pattern이 display되면 잔상이 발생하기 쉬우니 유의할 것.
- 8.2.5 Module은 고주파 동작을 함에 따라 System의 Electromagnetic noise의 차폐가 필요하다.
- 8.2.6 Back light unit가 동작되는 중에는 소리가 발생함으로 필요할 경우에는 System의 차폐가 필요하다.

인쇄된 표준은 최신본이 아닐 수 있으니 확인 후 사용하십시오.

제정일자 : 10.09.05	제품규격_LC420EUN-SDV5-731	표준번호 :
개정일자 : 11.07.21		Rev. : 0.1

## 8.2. 동작시 유의 사항 (계속)

8.2.7 Module은 고온고습에서 성능 및 수명이 저하되므로 규정된 온도, 습도 내에서 사용할 것

## 8.3 정전기 방전 control

Module은 정전기에 강하지 못하므로 취급자는 대전 방지링 등을 이용하여 Ground를 하고, 직접적인 Interface와의 접촉을 금한다.

## 8.4. 강한 빛에의 노출

강한 빛에의 노출은 편광판 및 color filter의 노화의 원인으로 작용하니 유의할 것.

## 8.5. 보관상의 유의사항 (장시간 Module을 보관할 경우에는 다음 사항에 유의할 것)

8.5.1 Module은 직사광선 등의 불빛을 피한 어두운 곳에 보관하며, 상온 상습(5 ~ 35도) 사이에서 보관할 것.

8.5.2 편광판 표면에 다른 물체가 닿지 않도록 하며, 가능하면 지정된 용기에 보관할 것.

8.5.3 Acetic산 또는 염소화합물은 module을 손상 시킬 수 있으므로 피할 것.

## 8.6. 보호 필름의 취급상 유의점

보호 필름을 제거할 때에는 편광판과 보호 필름의 사이에서 정전기가 발생할 수 있으므로 ion blow 또는 동등의 장비를 사용하고, 접지가 잘된 장소에서 천천히 주의해서 제거한다.

## 8.7. 안전성

8.7.1 Module이 깨어질 경우 상해의 위험이 있으므로 주의할 것.(Glass로 만든 TFT-LCD 및 LED)

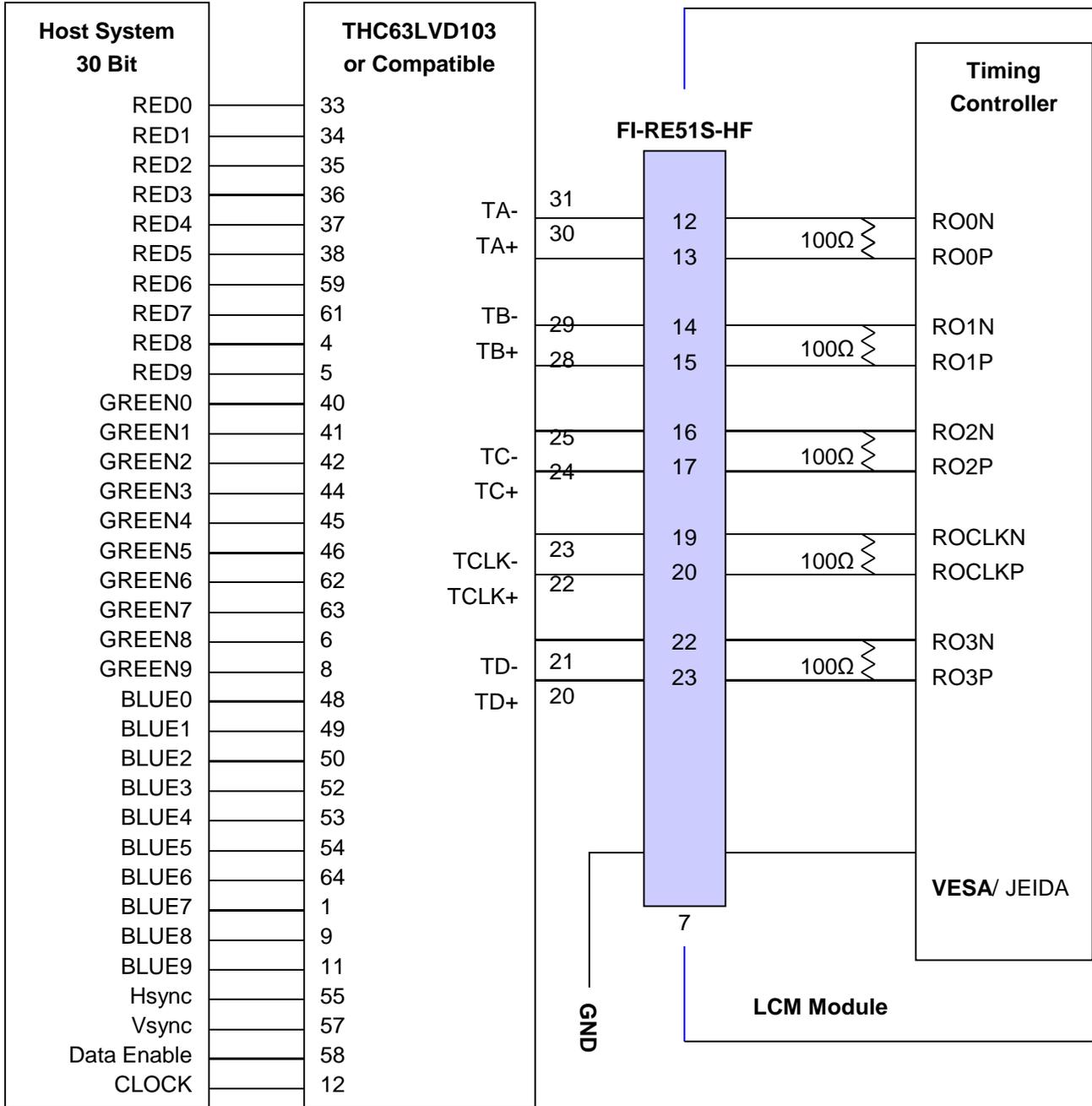
8.7.2 Back light unit는 고전압을 사용하므로 감전의 위험이 Case를 열거나, 외부와 Short되지 않도록 주의할 것.

## 부 칙 :

본 규격은 2011년 01월 20일 부로 시행한다.

**유첨 1-1. Requires Signal Assignment for LVDS Transmitter(LVDS SEL='L or NC')**

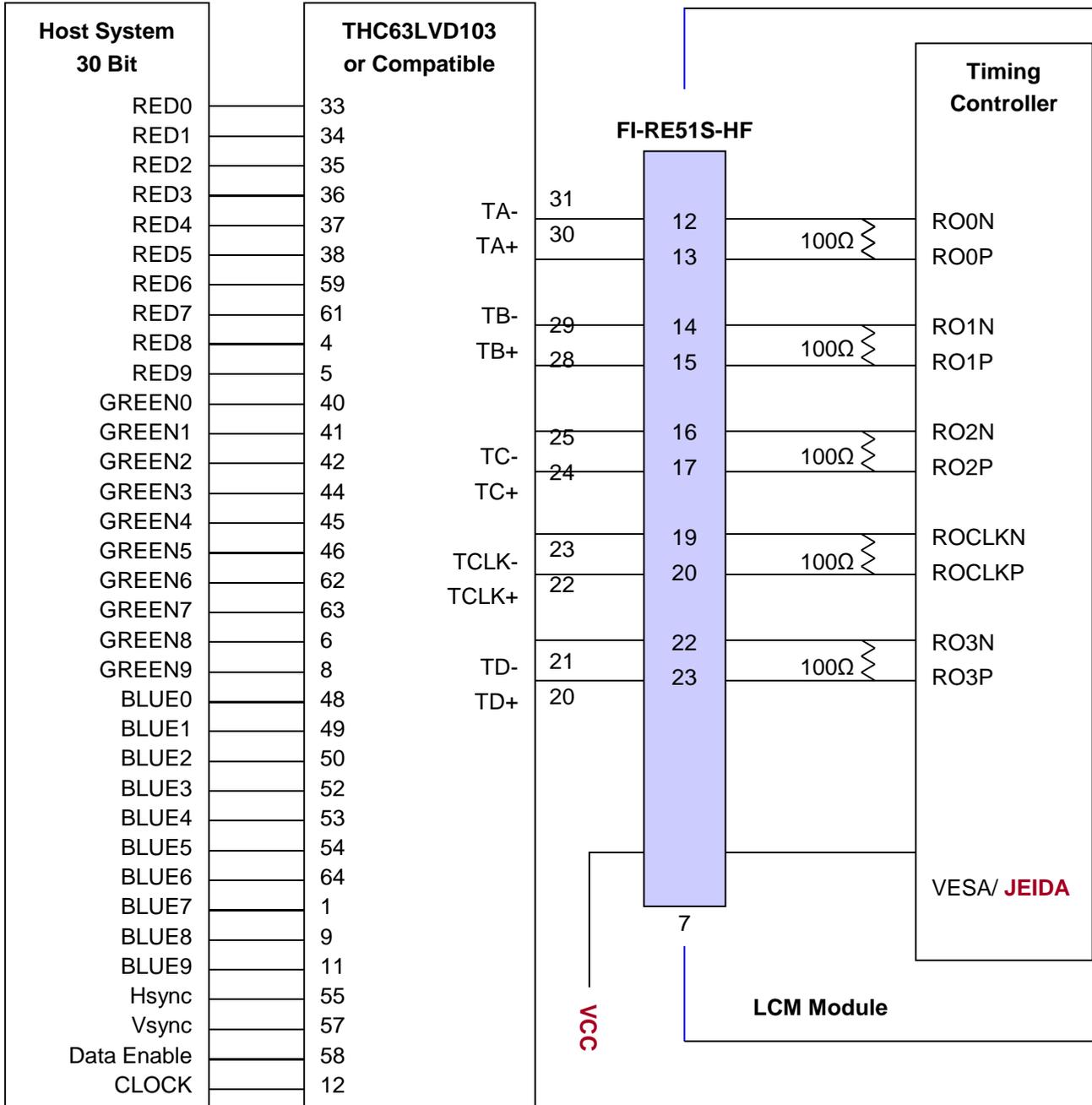
■ Required signal assignment for Flat Link (Thine : THC63LVD103) Transmitter(Pin7="L" or "NC")



- Note : 1. The LCD module uses a 100 Ohm[Ω] resistor between positive and negative lines of each receiver input.  
 2. Refer to LVDS Transmitter Data Sheet for detail descriptions. (THC63LVD103 or Compatible)  
 3. '9' means MSB and '0' means LSB at R,G,B pixel data.

**유첨 1-2. Requires Signal Assignment for LVDS Transmitter(LVDS SEL='H')**

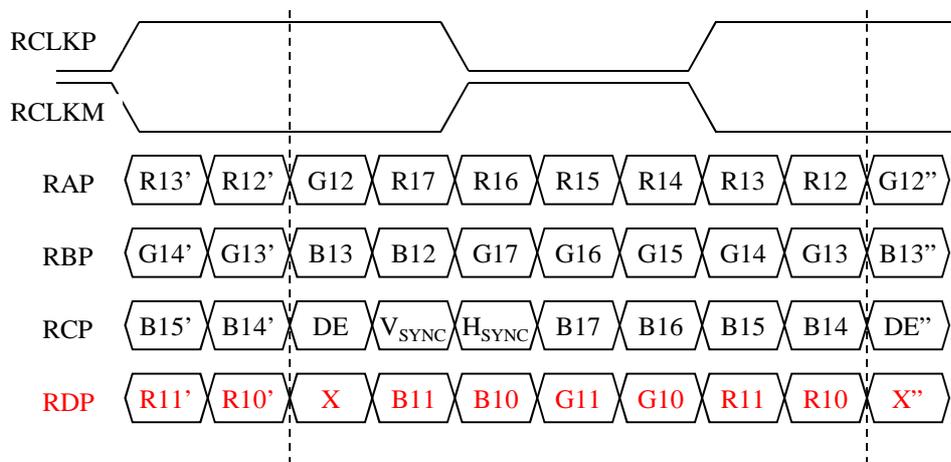
■ Required signal assignment for Flat Link (Thine : THC63LVD103) Transmitter(Pin7="H")



- Note : 1. The LCD module uses a 100 Ohm[Ω] resistor between positive and negative lines of each receiver input.  
 2. Refer to LVDS Transmitter Data Sheet for detail descriptions. (THC63LVD103 or Compatible)  
 3. '9' means MSB and '0' means LSB at R,G,B pixel data.

**유첨 2. Requires Signal Assignment for LVDS Transmitter (8bit)**

1) LVDS Select : "H" Data-Mapping (JEIDA format)



2) LVDS Select : "L" Data-Mapping (VESA format)

