



No.C1020C

6195

LM6402A,6405A
**N チャネル E/D MOS LSI
制御用 1チップ 4ビット マイクロコンピュータ**

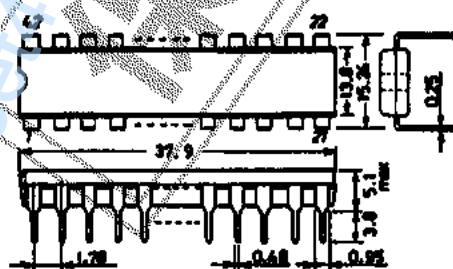
◇ 半導体ニュース No.1030B とさしかえてください。

概要

LM6402A,6405A は 内部に ROM, RAM, ALU, I/Oポート, タイマ, クロックジェネレータ など 1チップに集積した N チャネル MOS の 4ビットマイクロコンピュータである。 内蔵メモリ容量は最大で ROM 2048 バイト (2K バイト), RAM 128×4 ビットであり I/Oポートは 35 端子を有し 内蔵 PLA を持つ制御用マイクロコンピュータである。

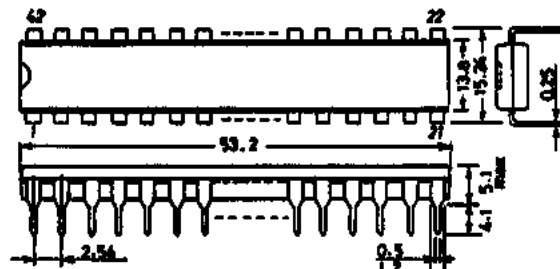
- 1) ハード上の特長 (外付部品数の削減)
 - ・ 5V 単一電源, N チャネル E/D MOS
 - ・ C MOS, TTL コンパチブル
 - ・ LED ドライバ内蔵出力ポート (2 ポート / 8 ピン)
 - ・ 24 文字 PLA 内蔵
 - ・ 入出力両用ポート (7 ポート / 27 ピン)
 - ・ フレキシブルな出力形式 (オープンドレイン / プルアップ抵抗つき)
 - ・ クロック発振回路内蔵 (セラミック発振子外付け)
 - ・ サイクルタイム 10μs
 - ・ 1K バイト / 2K バイト ピン コンパチブル
 - ・ 入力スレッショルド電圧の指定 (ノーマル / ハイスレッショルド)
 - ・ 初期リセット および 外部割り込み入力端子にシュミットゲート内蔵
- 2) ソフト上の特長 (ROM 容量の有効活用)
 - ・ 4 レベルサブルーチン ネスティング可
 - ・ 割り込み機能つき (外部 / 内部)
 - ・ 広範囲設定のできるプログラマブルタイマ内蔵 (タイマ, パルスカウンタ, パルス幅メジャー)
 - ・ 82 種の豊富な命令
 - ・ ページ指定の自動歩進
 - ・ 1K バイト / 2K バイト 命令コンパチブル

外形図 3025B-D42SIC
(unit: mm)



SANYO: DIP42S

外形図 3014A-D42IC
(unit: mm)



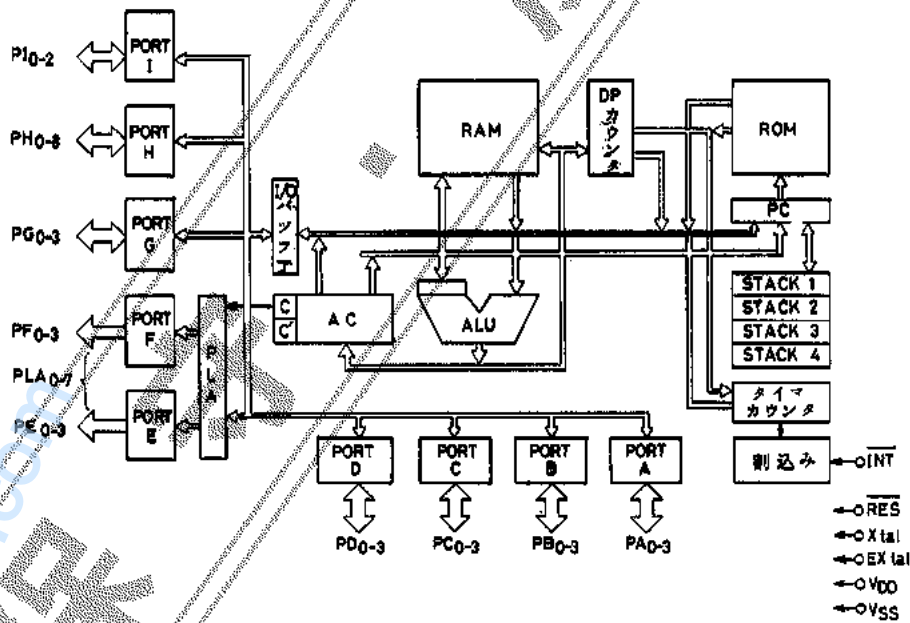
SANYO: DIP42

LM6402A, 6405A

LM6400シリーズは 次の様にシリーズ化されているので 応用によって使い分けることができる。

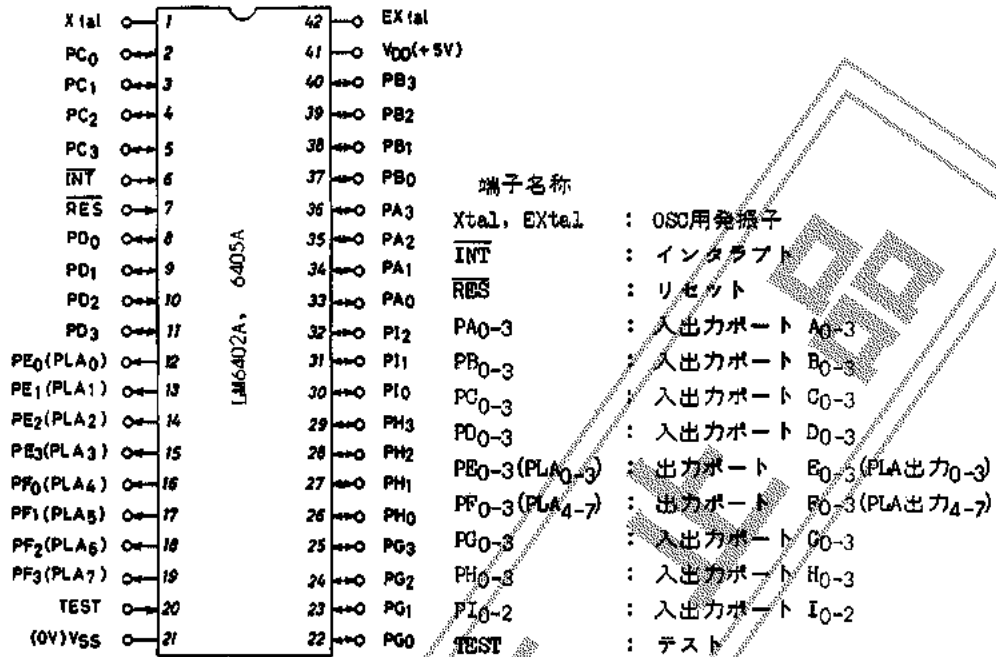
機種名	用途	ROM	RAM	サイクルタイム	I _{DD} (typ)	外形	備考
LM6402A	一般用	2 Kバイト	128×4ビット	10 μs	30mA	DIP-42 DIP-28S	
LM6405A	一般用	1 Kバイト	64×4ビット	10 μs	30mA	DIP-42 DIP-28S	
LM6402H	中速用	2 Kバイト	128×4ビット	5 μs	35mA	DIP-42 DIP-28S	
LM6405H	中速用	1 Kバイト	64×4ビット	5 μs	35mA	DIP-42 DIP-28S	
LM6402L	低消費電力用	2 Kバイト	128×4ビット	20 μs	10mA	DIP-42 DIP-28S	
LM6405L	低消費電力用	1 Kバイト	64×4ビット	20 μs	10mA	DIP-42 DIP-28S	
LM6416B	小規模用	1 Kバイト	64×4ビット	4 μs	17mA	DIP-28S	
LM6417E	小規模用	1 Kバイト	64×4ビット	4 μs	17mA	DIP-22	
LM6413E	小規模用	2 Kバイト	128×4ビット	4 μs	23mA	DIP-28S	
LM6499	LM6402A, H, L LM6405A, H, L エパチツブ	外付け 2 Kバイト		5~10 μs	30mA	QIC-80	
LM6497	LM6416B用 エパチツブ	外付け 2 Kバイト		5~10 μs	20mA	QIC-80	

システムブロック図 [LM6402A, 6405A]



LM6402A, 6405A

パッケージ および 端子名



端子機能

端子名称	入出力	機能
INT	入力	割込み要求入力端子
RES	入力	リセット入力端子
PA0-3	入力 入出力 (注 1)	入出力ポート A0-A3 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット、リセットができる
PB0-3	入力 入出力 (注 1)	入出力ポート B0-B3 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット、リセットができる
PC0-3	入出力	入出力ポート C0-C3 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット、リセットができ さらにイミューディエント・データ出力ができる
PD0-3	入出力	入出力ポート D0-D3 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット、リセットができ さらにイミューディエント・データ出力ができる
PE0-3	出力	出力ポート E3-E0 4ビット出力とビットのセット、リセットができる PLA出力は この端子とPF0-3から出る
PF0-3	出力	出力ポート F3-F0 4ビット出力とビットのセット、リセットができる PLA出力は この端子とPB0-3から出る

LM6402A, 6405A

PG ₀₋₃	入力 入出力 出力 (注 1)	入出力ポート G ₀ -G ₃ 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット リセットができる
PH ₀₋₃	入力 入出力 出力 (注 1)	入出力ポート H ₀ -H ₃ 入力時には 4ビット入力とビットテストができる 出力時には 4ビット出力とビットのセット リセットができる
PI ₀₋₂	入出力	入出力ポート I ₀ -I ₂ 入力時には 3ビット入力とビットテストができる 出力時には 3ビット出力とビットのセット リセットができる
Xtal	入出力	内部クロック発振用の共振回路外付け端子 この端子とEXtal端子とに セラミック発振子をつけて用いる
EXtal	入力	外部からクロックを供給して動作させる端子 また内部クロック発振を用いる時は Xtal端子と共に セラミック発振子 をつ けて用いる
V _{DD}	入力	電源端子 通常+5Vに接続
V _{SS}	—	電源の0Vに接続
TEST	入力	LSIのテスト端子 通常はV _{SS} (0V)に接続

(注 1) : 入力, 入出力, 出力の指定は マスクプログラム時に行なうことができる。

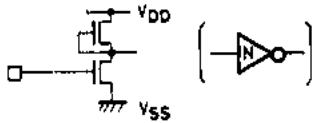
入出力指定表

ポート オプション	A	B	C	D	E	F	G	H	I
入力専用	N H	N H					N H	N H	
出力専用					OD	OD	OD PU	OD PU	
入出力共通	N, OD H, OD	N, OD H, OD	N, OD N, PU H, OD H, PU	N, OD N, PU H, OD H, PU			N, OD N, PU H, OD H, PU	N, OD N, PU H, OD H, PU	N, OD H, OD

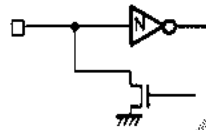
N : ノーマル入力ゲート
H : ハイスレシヨルド入力ゲート
OD : オープンドレイン出力
PU : プルアップ抵抗付出力

LM6402A, 6405A

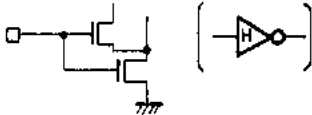
入力専用ノーマル入力ゲート (N)



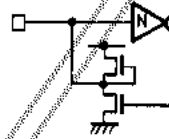
入出力共通ノーマル入力オープンドレイン出力 (N, OD)



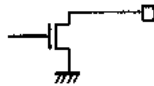
入力専用ハイスレッシュヨルド
入力ゲート (H)



入出力共通ノーマル入力プルアップ抵抗付出力 (N, PU)



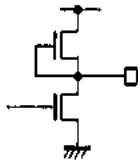
出力専用オープンドレイン出力 (OD)



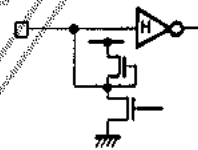
入出力共通ハイスレッシュヨルド入力オープンドレイン
出力 (H, PU)



出力専用プルアップ抵抗付出力 (PU)

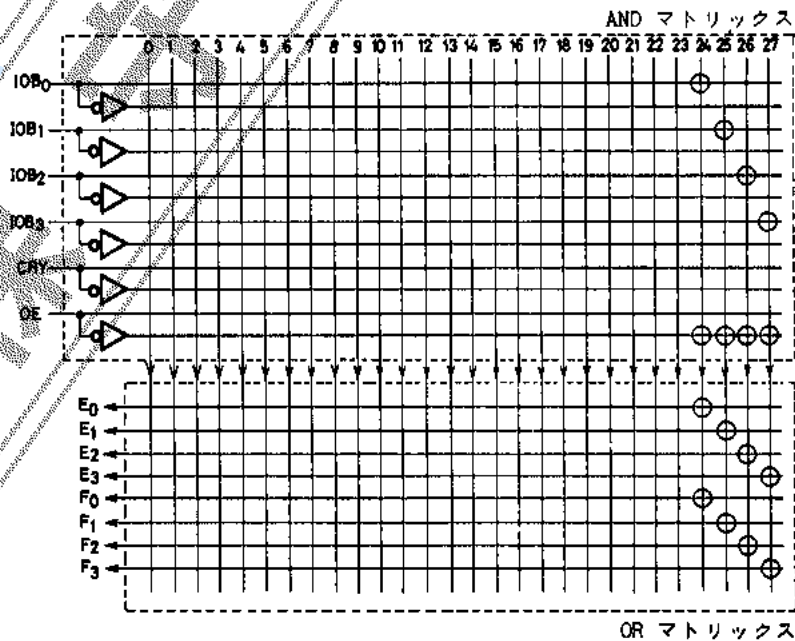


入出力共通ハイスレッシュヨルド入力プルアップ抵抗付
出力 (H, PU)



E,F ポート用 PLA

ユーザ指定によるマスクプログラム可能



LM6402A, 6405A

絶対最大定格 / $T_a = 25^\circ\text{C}$, $V_{SS} = 0\text{V}$			min	max	unit
最大電源電圧	V_{DD} max		-0.3	+10	V
入力電圧	V_{IN}		-0.3	+12	V
出力電圧	$V_{OUT}(1)$	出力トランジスタが OFF している場合	-0.3	+12	V
平均出力電流	I_{OHA}	プルアップ仕様の各端子あたり	-2.0	0	mA
(いかなる 100 ms の期間に対して も適用される)	$I_{OLA}(1)$	C, Dポート全端子の合計	0	20	mA
	$I_{OLA}(2)$	E, Fポートの各端子あたり	0	40	mA
	$I_{OLA}(3)$	EまたはF各ポートの合計	0	100	mA
	$I_{OLA}(4)$	A, B, G, H, Iポート全端子の合計	0	50	mA
せん頭出力電流	I_{OHP}	プルアップ仕様の各端子	-2.0	0	mA
	$I_{OLP}(1)$	E, Fポート以外の各出力端子あたり	0	40	mA
	$I_{OLP}(2)$	E, Fポートの各端子あたり	0	10	mA
	$I_{OLP}(3)$	EまたはF各ポートの合計	0	100	mA
許容消費電力	P_d max	$T_a = -30 \sim +70^\circ\text{C}$		600	mW
動作周囲温度	T_{opg}		-30	+70	$^\circ\text{C}$
保存周囲温度	T_{stg}		-55	+125	$^\circ\text{C}$

許容動作範囲 / $T_a = -30 \sim +70^\circ\text{C}$, $V_{SS} = 0\text{V}$			min	typ	max	unit
推奨動作電源電圧	V_{DD}		4.5	5.0	5.5	V
入力専用ポート および入出力共通 ポートのノーマル 入力仕様	[H] レベル 入力電圧	$V_{IH}(1)$ 入出力形式 "N" "N", OD "N", PU "	2.2		V_{DD}	V
	[L] レベル 入力電圧	$V_{IL}(1)$ 入出力形式 "N" "N", OD "N", PU "			V_{SS}	V
入力専用ポート および入出力が 共通ポートのハイ スレッシュホル ド入力仕様	[H] レベル 入力電圧	$V_{IH}(2)$ 入出力形式 "H" "H", OD "H", PU "	$0.6V_{DD}$		V_{DD}	V
	[L] レベル 入力電圧	$V_{IL}(2)$ 入出力形式 "H" "H", OD "H", PU "			$0.25V_{DD}$	V
INT, RES	[H] レベル 入力電圧	$V_{IH}(3)$	$0.7V_{DD}$		V_{DD}	V
	[L] レベル 入力電圧	$V_{IL}(3)$	V_{SS}		$0.25V_{DD}$	V
EXTAI	[H] レベル 入力電圧	$V_{IH}(4)$	$0.7V_{DD}$		V_{DD}	V
	[L] レベル 入力電圧	$V_{IL}(4)$	V_{SS}		0.6	V
クロック サイクルタイム		$t_c(\%)$ $V_{DD} = 5\text{V} \pm 10\%$ 図 1. 参照	2.4		2.6	μs
	[H] レベル クロック パルス幅	$t_{W\%H}$ $V_{DD} = 5\text{V} \pm 10\%$ 図 1. 参照	0.8			μs
	[L] レベル クロック パルス幅	$t_{W\%L}$ $V_{DD} = 5\text{V} \pm 10\%$ 図 1. 参照	0.8			μs
発振外付抵抗値	R	図 2. 参照		1000		k Ω
発振外付容量値	C_1	図 2. 参照		220		pF
	C_2	図 2. 参照		220		pF
	TEST	[L] レベル 入力電圧	$V_{IL}(6)$ $V_{DD} = 5\text{V} \pm 10\%$	V_{SS}		0.4

"N", "H" "N, OD" "N, PU" "H, OD" "H, PU" については 入出力指定表を参照。

LM6402A, 6405A

電気的特性 / $T_a = -30 \sim +70^\circ\text{C}$, $V_{DD} = 5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$			min	typ	max	unit
入力専用ポートおよび 隠蔽	「H」レベル 入力電流	$I_{IH}(1)$ 入出力形式 *N* *H* $V_{IN} = V_{DD}$			10	μA
	「L」レベル 入力電流	$I_{IL}(1)$ 入出力形式 *N* *H* $V_{IN} = V_{SS}$	-10			μA
入出力共通ポートで 出力がオープンドレ イン仕様	「H」レベル 入力電流	$I_{IH}(2)$ 入出力形式 *N, OD* *H, OD* $V_{IN} = V_{DD}$			10	μA
	「L」レベル 入力電流	$I_{IL}(2)$ 入出力形式 *N, OD* *H, OD* $V_{IN} = V_{SS}$	-10			μA
入出力共通ポートで 出力がプルアップ仕 様	「L」レベル 入力電流	$I_{IL}(3)$ 入出力形式 *N, PU* *H, PU* $V_{DD} = 5\text{V} \pm 10\%$ $V_{IN} = 0.4\text{V}$	-1.6			mA
出力専用または入出 力共通ポートのプル アップ仕様	「L」レベル 出力電圧	$V_{OL}(1)$ 入出力形式 *PU* *N, PU* *H, PU* $I_{OL} = 1.6\text{mA}$			0.4	V
	「H」レベル 出力電圧	$V_{OH}(1)$ 入出力形式 *PU* *N, PU* *H, PU* $I_{OH} = -50\mu\text{A}$	$0.5V_{DD}$		V_{DD}	V
		$V_{OH}(2)$ 入出力形式 *PU* *N, PU* *H, PU* $I_{OH} = -80\mu\text{A}$	$0.66V_{DD}$		V_{DD}	V
		$V_{OH}(3)$ 入出力形式 *PU* *N, PU* *H, PU* $I_{OH} = -100\mu\text{A}$	$0.48V_{DD}$		V_{DD}	V
出力専用または入出 力共通ポートのオー プンドレイン仕様	「L」レベル 出力電圧	$V_{OL}(2)$ 入出力形式 *OD* *N, OD* *H, OD* $I_{OL} = 1.6\text{mA}$			0.4	V
	出力オフリ ーク電流	$I_{OFF}(1)$ 入出力形式 *OD* *N, OD* *H, OD* $V_{OH} = 10\text{V}$			30	μA
		$I_{OFF}(2)$ 入出力形式 *OD* *N, OD* *H, OD* $V_{OH} = 5.5\text{V}$			10	μA
		$I_{OFF}(3)$ $V_{OH} = 10\text{V}$			30	μA
E,Fポート	「L」レベル 出力電圧	$V_{OL}(3)$ $I_{OL} = 20\text{mA}$			2	V
	出力オフリ ーク電流	$I_{OFF}(4)$ $V_{OH} = 5.5\text{V}$			10	μA
消費電流		I_{DD} $V_{DD} = 5.5\text{V}$ 入出力端子 OPEN OSC発振時			30	mA
入力端子容量		C_I			10	pF

N *H* *N, OD* *N, PU* *H, OD* *H, PU* *OD* *PU* については 入出力指定表を参照。

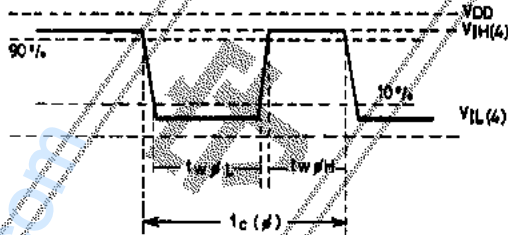


図1. EXtal 入力波形

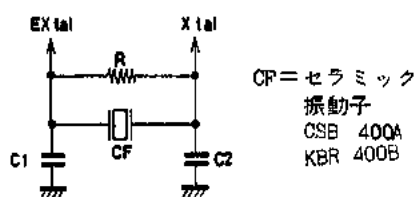


図2. 推奨発振回路

応用開発ツール

LM6402A, 6405A の 応用開発を行なうのに便利のように エバリュエーション、チップ (LM6499) および 「応用開発ツール」と呼ばれる専用の装置を準備している。

・SDG-410

フロッピディスクをもつ CPU と CRT および プリンタの組み合わせで アセンブリ言語でのマイクロコンピュータの応用開発プログラムの作成 (エディット, アセンブル) が非常にスピーディに効率よくできる。また EVA-410 を CPU と接続することによって プログラムのデバッグ および アセンブルされたデータを EPROM に書き込む (EVA-410 内蔵の EPROM WRITER 機能を使用) ことができる。

LM6402A, 6405A

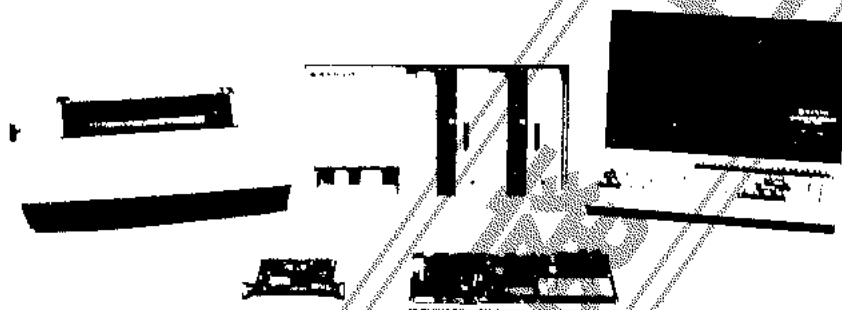
・EVA-410

EPROM WRITER 機能。パラレル/シリアルによる外部機器 (SDS-410 など) とのデータコミュニケーション機能などを持ったエバキットでマシン語による 応用開発プログラムの修正 および デバッグが可能である。ターゲットボードを交換することにより LM6400 シリーズのみならず CMOS マイコン (LC6400 シリーズ) の応用開発にも使える。

・LM64PG99

LM64PG99 は 4 ビットワンチップマイコン LM6400 シリーズの応用開発用ツールとして開発された システム評価用チップである。

パッケージ上面に、プログラム用と I/O 用の 2つの EPROM 装着用 24 ピンソケットを備えている。LM6400 シリーズの応用機器に組み込んでハードウェアおよびソフトウェアを含めた動作確認が容易な評価機とう載用として最適である。



■特許の非保証について:

この資料は正確かつ信頼すべきものであると確信しております。ただしその使用にあたって、工業所管種その他の権利の実施に対する保証、または実施権の許諾を行なうものではありません。

Information furnished by SANYO is believed to be accurate and reliable. However, no responsibility is assumed by SANYO for its use, nor for any infringements of patents or other rights of third parties which may result from its use, and no license is granted by implication or otherwise under any patent or patent rights of SANYO.