

概述

LP35112S 是一款高性能高耐压副边同步整流控制芯片，适用于隔离型的同步整流应用。LP35112S 支持原边主控芯片工作在 DCM, CCM 和 QR 等多种工作方式。

LP35112S 采用专利的副边续流预估判定关断技术和原边开通判定技术，可以有效的避免因激磁振荡引起的驱动芯片误动作和在 CCM 工作条件下纯电压判定的关断延迟造成的效率损失。

LP35112S 采用特有的 VCC 供电技术，可以保证在原边控制系统恒流和恒压两种工作状态下，芯片都不会欠电压工作。

另外 LP35112S 还集成了 VCC 欠压保护, 过压钳位, 以及驱动脚去干扰等技术。

LP35112S 采用 SOT23-6 封装

特点

- 隔离型的同步整流控制应用
- 兼容 DCM, CCM 和 QR 等多种工作方式
- 专利的原边开通判定和副边续流预估判定
- 控制芯片 200V 的高耐压
- 芯片启动前驱动脚防误导通
- 外驱低阈值的 NMOS
- 特有的 VCC 供电技术
- 芯片 VCC 过压钳位
- 芯片 VCC 供电欠压保护
- SOT23-6 封装

应用

- 支持 5V-30V 输出电压的反激同步整流应用
- PD 及家电电源板的同步整流
- 反激式控制器

典型应用

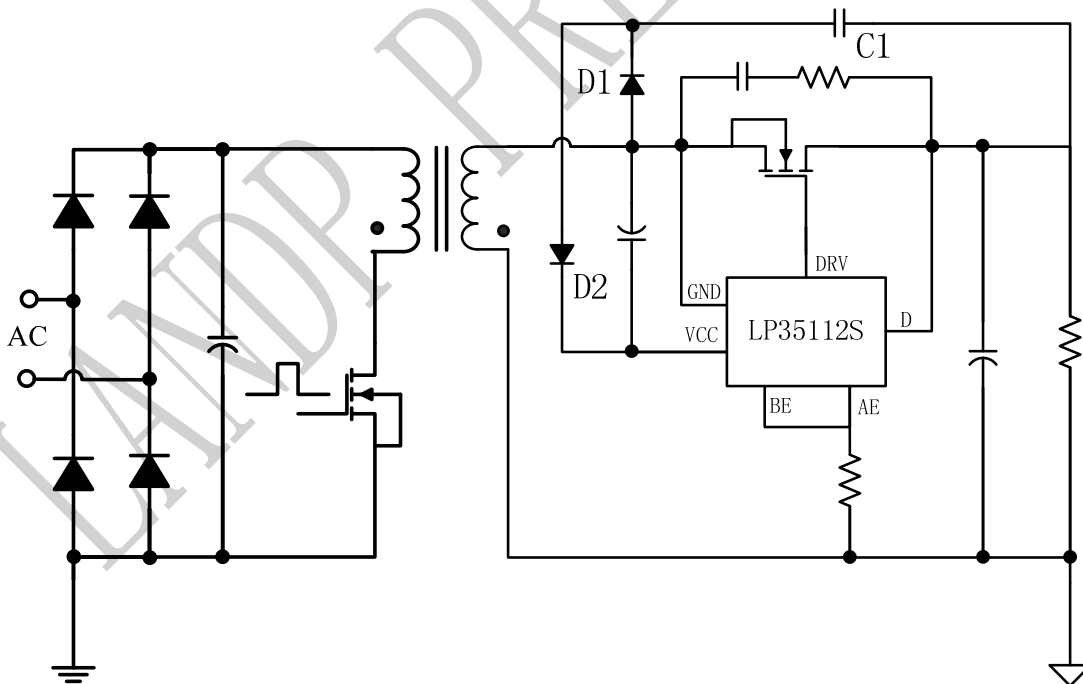


图 1 LP35112S 典型应用图

订购信息

| 订购型号 | 封装 | 包装形式 | 打印 |
|----------|---------|-----------------|--------|
| LP35112S | SOT23-6 | 盘装 3,000 颗/盘 | 2SXXXX |

2S: LP35112S

XXXX: 封装批号

管脚封装

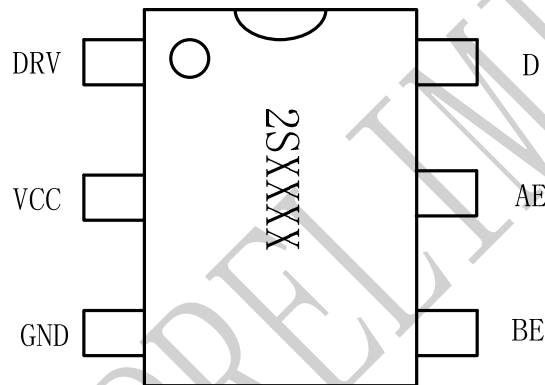


图 2 管脚封装图

管脚描述

| 管脚号 | 管脚名称 | 描述 |
|-----|------|-------------------------|
| 1 | DRV | 同步整流 MOSFET 的驱动端，接其栅极。 |
| 2 | VCC | 芯片电源 |
| 3 | GND | 芯片地，内接同步整流管源极 |
| 4 | BE | 副边续流判定设定脚位 |
| 5 | AE | 原边开通判定设定脚位 |
| 6 | D | 同步整流的漏极，芯片的供电脚位和电压判定脚位。 |

极限参数(注 1)

| 符号 | 参数 | 参数范围 | 单位 |
|-------------------|------------------|------------|------|
| D | 内部高压供电端到芯片地的峰值电压 | -0.3~200 | V |
| VCC | 电源电压 | -0.3~8 | V |
| AE, BE | 判定设置端 | -0.3~8 | V |
| P _{DMAX} | 功耗(注 2) | 0.40 | W |
| θ_{JA} | PN结到环境的热阻 | 240 | °C/W |
| T _J | 工作结温范围 | -40 to 150 | °C |
| T _{STG} | 储存温度范围 | -55 to 150 | °C |
| | ESD (注 3) | 3 | KV |

注 1: 最大极限值是指超出该工作范围, 芯片有可能损坏。推荐工作范围是指在该范围内, 器件功能正常, 但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 2: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX}, θ_{JA} , 和环境温度 T_A 所决定的。最大允许功耗为 P_{DMAX} = (T_{JMAX} - T_A) / θ_{JA} 或是极限范围给出的数字中比较低的那个值。

注 3: 人体模型, 100pF 电容通过 1.5K Ω 电阻放电。

电气参数(注 4, 5) (无特别说明情况下, $V_{CC}=5.0V, T_A=25^\circ C$)

| 符号 | 描述 | 说明 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------|-----------------|--------------------------|-----|-----|-----|-------------|
| 电源电压 | | | | | | |
| V_{CC} | V_{CC} 工作电压 | $D=40V, Other Floating$ | | 6.1 | | V |
| V_{CC_ON} | V_{CC} 启动电压 | V_{CC} 上升 | | 4.2 | | V |
| V_{CC_UVLO} | V_{CC} 欠压保护阈值 | V_{CC} 下降 | | 3.6 | | V |
| I_{ST} | V_{CC} 启动电流 | $V_{CC}=V_{CC_ON}-0.5V$ | | 50 | | μA |
| I_{CC} | V_{CC} 工作电流 | $V_{CC}=V_{CC_ON}+0.5V$ | | 130 | | μA |
| V_{CC_clamp} | V_{CC} 钳位电压 | $I_{CC}=40mA$ | | 6.5 | | V |
| I_{sup} | D 脚位供电能力 | $D=20V, V_{CC}=0V$ | 8 | 9.5 | 11 | mA |
| 阈值电压设置 | | | | | | |
| SR_ON | 整流管开通电压阈值 | | | 0.2 | | V |
| SR_OFF1 | 第一比较器关断阈值 | 慢速比较器 | | -5 | | mV |
| Tb1 | 第一比较器屏蔽时间 | | | 1.1 | | μs |
| Td1 | 第一比较器关断延迟 | | | 200 | | nS |
| SR_OFF1 | 第二比较器关断阈值 | 快速比较器 | | -10 | | mV |
| Tb1 | 第二比较器屏蔽时间 | | | 3.6 | | μs |
| Td2 | 第二比较器关断延迟 | | | 30 | | nS |
| 判定设置 | | | | | | |
| T_SRmin | 整流管最小开通时间 | | | 1.1 | | μs |
| S_AE | 原边判定电压积分阈值 | $R_{AE}=100Kohm$ | | 25 | | $\mu s * V$ |
| R_AB | 副边断续判定比例 | $R_{AE}=R_{BE}$ | | 87 | | % |
| 驱动能力 | | | | | | |
| T_RISE | 驱动上升时间 | $C_{GATE}=5nF$ | | | 100 | ns |
| T_FALL | 驱动下降时间 | $C_{GATE}=5nF$ | | | 50 | ns |

注 4: 典型参数值为 $25^\circ C$ 下测得的参数标准。

注 5: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

内部结构框图

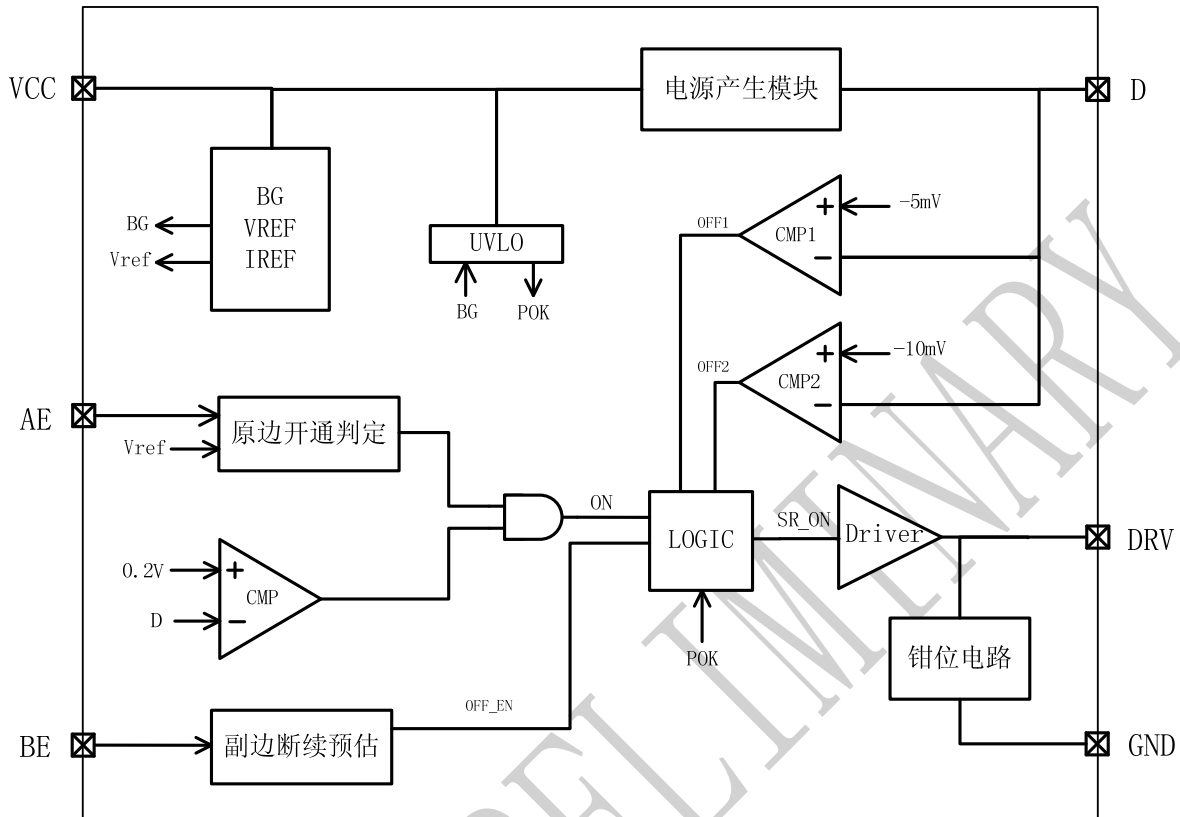


图3 LP35112S 内部框图

应用信息

LP35112S 是一款高性能的副边同步整流芯片，适用于隔离型的同步整流应用，兼容 DCM，CCM 和 QR 等工作方式，D 脚位高耐压。LP35112S 采用专利的原边开通判定和副边续流预估判定技术，可以有效的避免因激磁振荡引起的驱动芯片误动作和避免在 CCM 工作时因延时关断引起的效率损失。LP35112S 采用特有的 VCC 供电技术，可以保证在原边控制系统恒流和恒压两种工作状态下，芯片都不会欠压工作。

启动

当系统上电后，通过内置 MOS 的体二极管对输出电容充电，输出电压上升。LP35112S 通过 D 脚连接输出电压。当输出电压上升时，经过芯片内部供电电路，给 VCC 电容充电，当 VCC 的电压充到开启阈值电压时，芯片内部控制电路开始工作，MOS 正常的导通和关断。MOS 正常的导通时，电流不再从体二极管流过，而从 MOS 的沟道流过。

芯片正常工作时，所需的工作电流仍然通过 D 脚，给 VCC 供电。

同步整流管导通

反激 DCM 工作时，由于电感的激磁作用，当初级芯片关断时，会产生振荡。为了防止误检测振荡信号，导致同步整流管的异常开启，LP35112S 采用专利的原边开通判定技术。

当初级芯片导通时，通过变压器，次级输出地 gnd 与芯片地 GND 之间生成反激电压；当初级芯片关断时，次级 LP35112S 的漏极 D 与 GND 之间的电压下降。LP35112S 通过检测 AE 脚反激电压和漏极电压，能准确的判断同步整流管的开启。

同步整流管关断

为了避免同步整流管导通时，因激磁振荡幅度较大，导致误检测关断信号，使同步整流管异常的

关断, LP35112S 采用专利的副边续流预判定技术。通过内部电路处理 AE 脚检测到的反激电压以及设定的整流管关断第一电压阈值和第二电压阈值, 能准确地判断同步整流管的关断。

LP35112S 的关断的另外一个充分条件就是当副边的导通时间超过了副边续流预估判定的比例时间时, 同步整流管也关断。

AE 脚电阻设置

$$R_{AE} = 4 \times S_{AE}$$

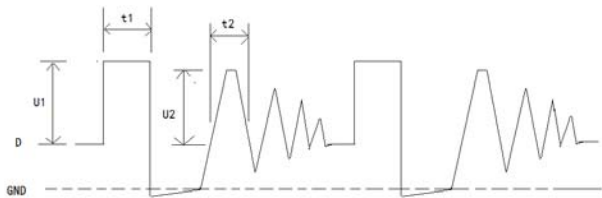
R_{AE} : AE 脚要设置的电阻, 单位 $K\Omega$

S_{AE} : 根据 AE 电阻设定的伏秒面积, 单位 $\mu s \cdot V$

怎样设定 S_{AE}

要求输入电压 85~265VAC 且空载时, 测试 LP35112S 芯片 D 脚对芯片 GND 脚的工作波形, 如下图:

要求 $(1.2 \times U_2 \times t_2) < S_{AE} < (0.9 \times U_1 \times t_1)$



BE 脚电阻设置

BE 电阻用来设置副边关断的比例。当 AE 脚位和 BE 脚位短路使用时, 芯片默认的关断比例为 $R_{AB} = 87\%$ 。当 AE, BE 脚位分开使用时, 关断比例由下列公式计算出:

$$R_{AB} = 87\% \times R_{BE} / R_{AE}$$

其中 R_{BE} 为 BE 脚位电阻值, R_{AE} 为 AE 脚位电阻值, 当计算出的 R_{AB} 超过 100% 时, 按照 100% 设置。

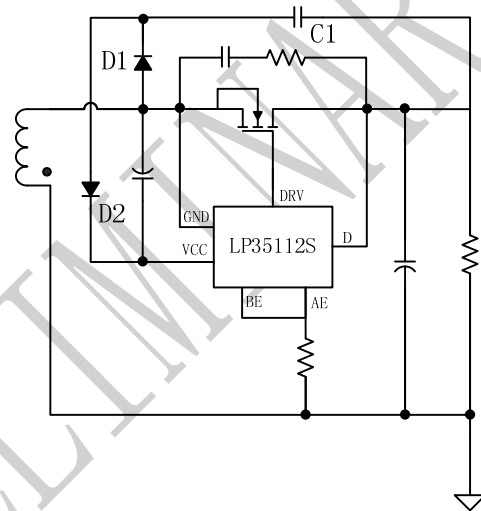
VCC 外加供电回路

C1、D1、D2 构成 VCC 外加供电回路。LP35112S 的 VCC 是通过内部高压电路供电的; 当 LP35112S

做大功率输出 (30W 以上, 外驱的 MOS 较大), 需要较大的供电电流, 此时完全靠内部高压供电电路供电会稍显不足, 通过外加供电回路可以解决此供电问题。通过外加供电电路, 经过芯片内部的供电电流减弱, 有利于芯片升温且能提升效率。

C1: 取同步整流 MOS, GS 寄生电容的 1/10;

D1、D2: 1N4148



保护功能

LP35112S 集成了 VCC 过压钳位, 欠压保护, 以及驱动脚去干扰等技术。

PCB 设计

在设计 LP35112S PCB 布局时, 需要遵循以下指南:

VCC 旁路电容

VCC 的旁路电容需要紧靠芯片 VCC 管脚和 GND 管脚。

AE, BE 采样电阻

AE, BE 采样电阻需要紧靠芯片 AE, BE 管脚和变压器副边 gnd。

封装信息

