

EN/DECODER

LP802B


**三态解码控制 IC**
**概括描述:**

LP802B 是与 LP801B 配对使用的一块遥控解码专用集成电路。采用 CMOS 工艺制造, 最大拥有 12 位三状态地址管脚, 可提供多达 531441 (或  $3^{12}$ ) 个地址编码, 因此极大的减少了码的冲突和非法对编码进行扫描以使匹配的可能性。

**主要特点:**

- LP801B 与 LP802B 是配对使用的遥控编码 IC;
- 可适用于 RF (射频) 及 IR (红外) 二种调制方式;
- 最大到 6 位数据管脚或 12 位三态地址管脚, 共提供 531441 ( $3^{12}$ ) 个地址码;
- 锁存型 (L) 和瞬态型 (M) 输出;
- 采用 DIP18、SOP18、DIP16、SOP16、SOP20 和 COB 封装;

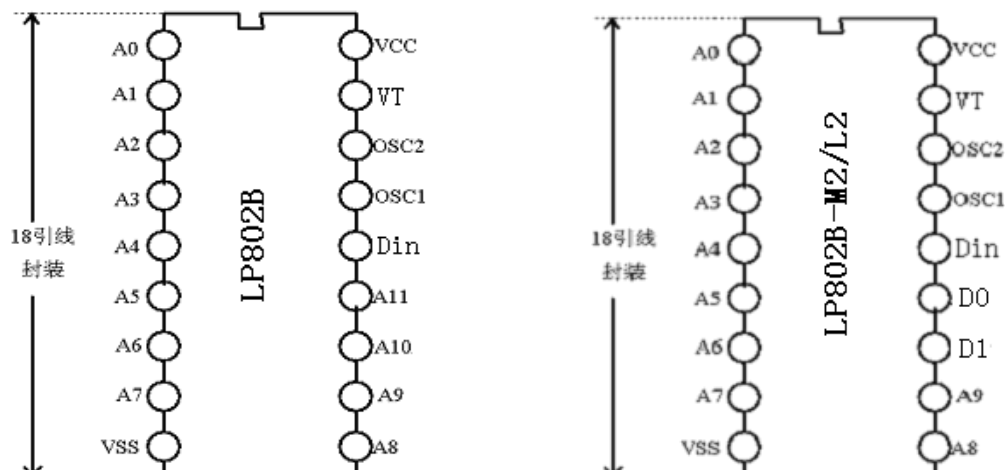
**产品应用:**

- 汽车安全系统、车库控制;
- 数码遥控门铃、遥控玩具、遥控风扇;
- 工业控制和家庭安全、自动控制等领域;

**电气参数:**

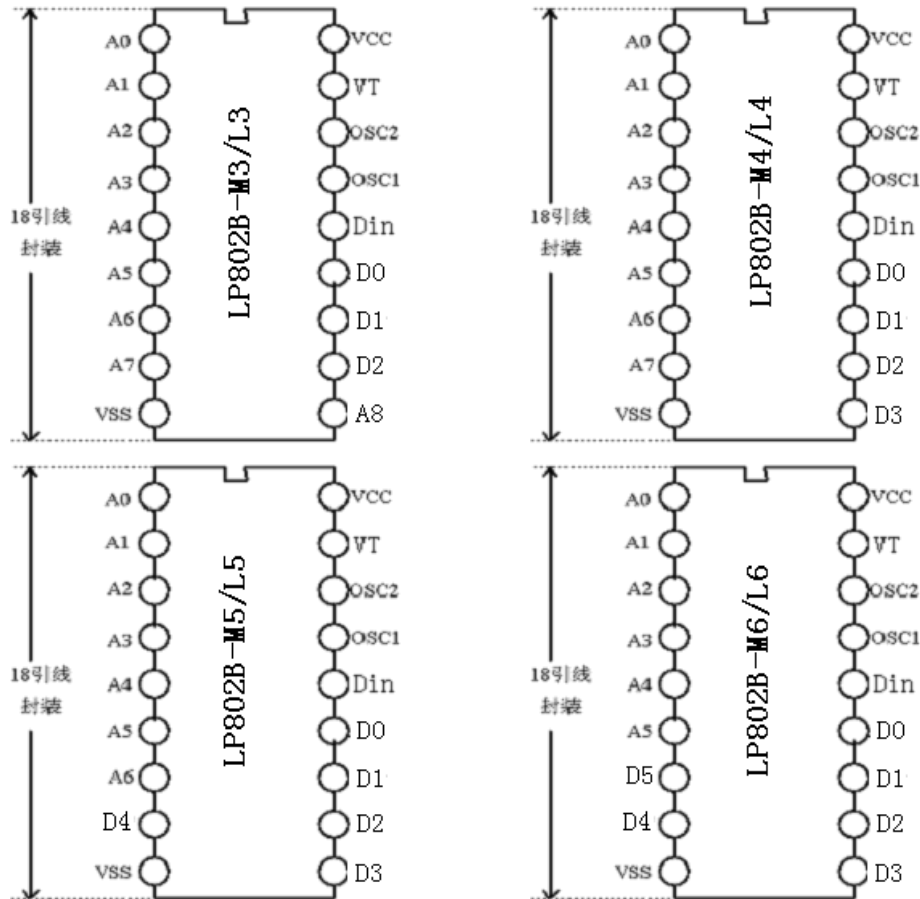
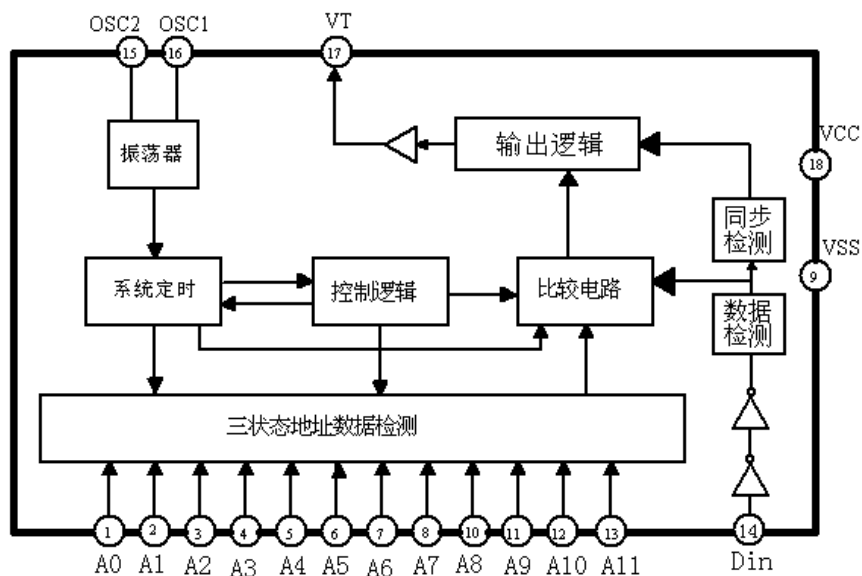
 (Temperature: 0°C to 50°C, V<sub>SS</sub>=0V)

Characteristics	Sym.	Min.	Typ.	Max.	Unit	REMARKS
工作电压 Operating Voltage	VDD	2.8V	4.5V	5V	V	
工作电流 Operating Current	IOP	—	0.3	1.0	mA	VDD=3V, FOSC=80KHz, No load
静态电流 Quiescent Current	ISB	10	180	285	uA	@VDD=3V
推动电流 Driving Current	IOD	10	40	—	mA	@ VDS=1.2V
振荡频率 Oscillator Frequency	FOSC	—	80	—	KHz	VDD=3V, ROSC=470K
工作温度 Operating Temperature	Temp	-20	25	75	°C	


**管脚排列:**


EN/DECODER

LP802B


**三态解码控制 IC**

**内部框图:**


**三态解码控制 IC**

EN/DECODER	
LP802B	

**管脚说明:**

管脚号 18 引线封装	管脚名称	输入/输出	说明	
1~6	A0~A5	I	0 <sup>#</sup> ~5 <sup>#</sup> 码地址管脚。LP802B 通过检测这六条三状态的管脚来确定 bit0~bit5 的编码波形。每个管脚均分别可置为“0”、“1”或“f”（悬空）。	
7~8 10~13	A6/D5~ A11/D0	I/O	6 <sup>#</sup> ~11 <sup>#</sup> 码地址管脚或 5 <sup>#</sup> ~0 <sup>#</sup> 数据输出管脚。根据 LP802B 后缀规格的不同，这六条管脚即可作为高位码地址管脚，也可作为数据输出管脚。当这些管脚作为码地址管脚使用时，每个管脚可分别置为“0”、“1”或“f”（悬空）。当作为数据输出管脚使用时，在同时符合以下两个条件的前提下，输出为“1”（VCC），否则为“0”（VSS）。（1）、所接受的地址编码波形与码地址输入端的设置匹配；（2）、相应位接收到的数据输出置为“1”。	
14	DIN	I	数据输入管脚，接收到的编码信号由此脚串行输入 LP802B。	
15	OSC1	I	振荡器第一外接点	此二端外接一个电阻，以确定 LP802B 的基本振荡频率。
16	OSC2	0	振荡器第二外接点	
17	VT	0	有效传输确认，高电平有效。当 LP802B 收到有效信号时，VT 变为高电平。	
18	VCC	-	电源正端	
9	VSS	-	电源负端	

**附注：与同类产品对照表**

LP802B 与 LP801B, PT2262 振荡脚 (OSCI, OSCO) 电阻值比较表

状态	发射	接收
型号	LP801B PT2262	LP802B
振荡电阻	4.7MΩ	1.5MΩ
	3.3MΩ	1.2MΩ
	2.2MΩ	820KΩ
	1.8MΩ	470KΩ

**建议：LP801B 选用振荡电阻 1.8MΩ 配合 LP802B 振荡电阻 470KΩ 解码速度快。**

EN/DECODER

LP802B



### 三态解码控制 IC

#### 功能描述:

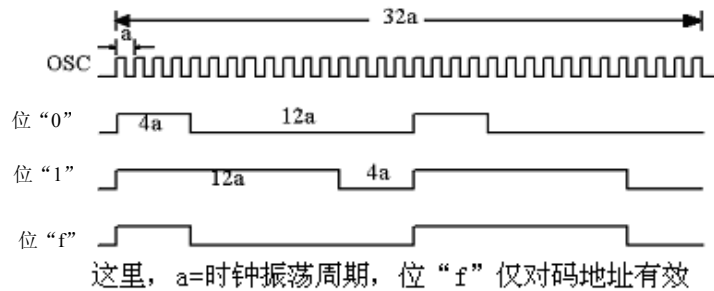
LP802B 对从 Din 端子送入的信号进行解码。所送入的编码波形被译成字码，它含有码地址位、数据位和同步位，解码出来的地址码与所设置地址输入端进行比较。如果所设置的地址与连续 2 个字码匹配，则 LP802B 做以下动作：

- a) 当解码得到有“1”数据时，驱动相应的数据输出端为高电平；
- b) 驱动 VT 输出为高电平；

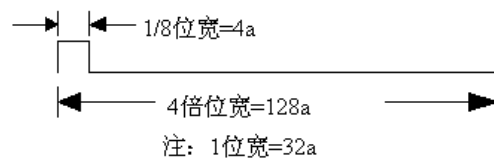
#### 1. 射频工作方式

A 位码：位码是编码波形的基本单元，可分为 AD 位（地址、数据）和 SYNC 位（同步）。

根据相应端子电平的低、高，或悬空状态，AD 位可分别置为“0”、“1”或“f”，每位波形由两个脉冲周期构成，每个脉冲周期含 16 个时钟周期，详见下图：




同步位的长度是 4 个 AD 位的长度，含一个 1/8AD 位宽度的脉冲。详见下图：



B 字码：一组位码构成了字码，字码由 12 位 AD 位码再紧跟 1 位 SYNC 位码构成。12 位 AD 位码是地址码位还是数据码位由 LP802B 的不同后缀规格规定，请参阅下图：

A0	A1	A2	A3	A4	A5	A6	A7	A8	A9	A10	A11	SYNC
----	----	----	----	----	----	----	----	----	----	-----	-----	------

C 单电阻振荡器：LP802B 内置的振荡回路通过在 OSC1 和 OSC2 端外接一个电阻可构成一个精密的振荡器。为确保 LP802B 能正确地对接收到的波形解码，要求 LP802B 的振荡频率 2.5~8 倍于 LP801B 的频率。为更准确地解码，建议将 LP802B 的振荡频率调整在此窗口的中心（5 倍左右）。：

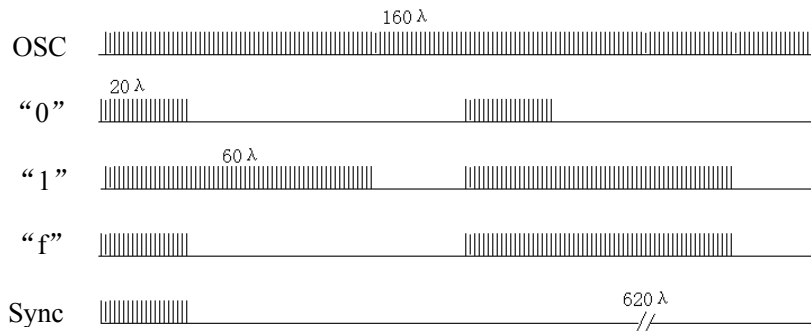
EN/DECODER	
LP802B	

## 三态解码控制 IC

### 2. 红外工作方式

在红外工作方式下，各主要功能与上面描述的基本相似，主要差异在于 LP801B-IR 输出编码波形中含有 38KHz 的载波。详见以下描述：

A 位码：位码同样分为“0”、“1”或“f”，并且调制在 38KHz 的载波上。它们的波形见下图：



注：λ=2 倍时钟周期

B 字码：字码由位码构成，构成方式同射频方式下的字码构成方式。

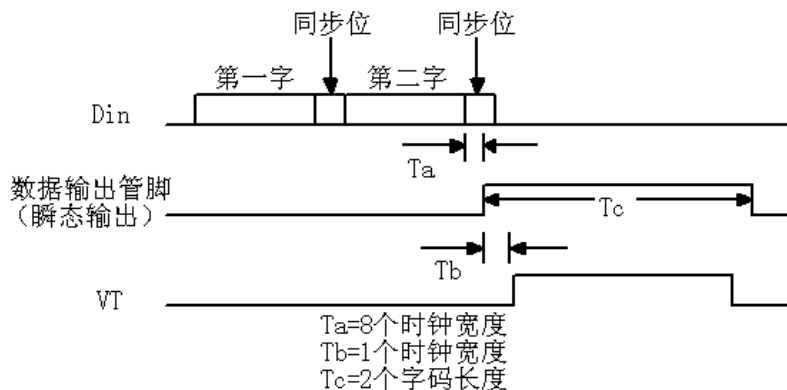
C 帧码：同样，帧码由字码构成，构成方式同射频方式下的帧码构成方式。

D 振荡器：LP801B-IR 专门设计于红外应用。它的输出编码波形中含有 38KHz 的载波，为了在数据输出端得到 38KHz 的载波，振荡器的频率必须为 76KHz。所以，在 OSC1 和 OSC2 之间的外接电阻值推荐为 440KΩ；为了与之匹配地解码，LP802B 的外接振荡电阻推荐为 1MΩ。

### 3. 有效接收确认

当 LP802B 接收到编码信号时，它会检查该信号是否有效。(1)、它必须是一个完整的字码；(2) 码地址必须与接收电路的码地址端子上的设置一致。当进行两个连续有效的接收后，LP802B 会将接收到的数据在相应的数据输出端输出，并将 VT 置为高电平。

它们的定时关系见下图：

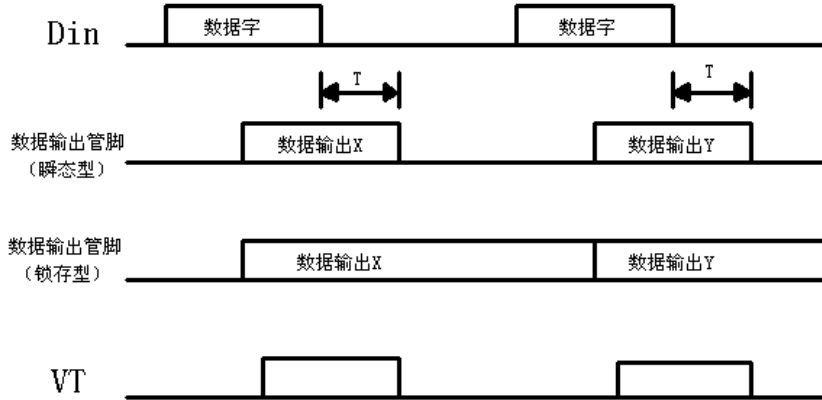


### 4. 锁存型或瞬态型数据输出

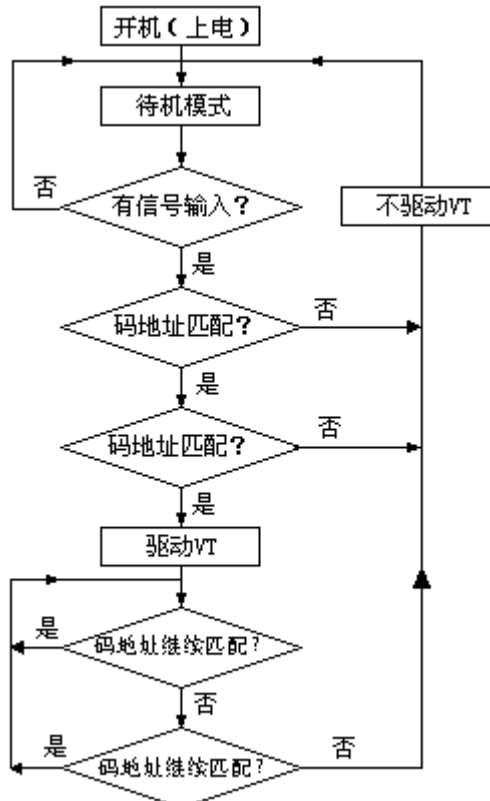
LP802B 根据其后缀不同，其数据输出类型可分为锁存型和瞬态型。锁存型的 LP802B-LX 在接收到有效编码后将数据输出，并将数据一直保存到下一次接收到有效编码。而瞬态型的 LP802B-MX 在接收到有效编码后，只是将数据瞬间输出，接收结束后，并不保留。请参见下图：

EN/DECODER

LP802B


**三态解码控制 IC**

**操作流程:**
**1. 没有数据输出的解码**

- 1) 上电后 LP802B 进入待机模式;
- 2) 检查有否接收信号。若无接收信号, 仍停留在待机状态; 否则在收到信号后, 进行接收码地址与设置码地址的比较;
- 3) 在连续接收到两帧连续的地址匹配的字码后, 确认接收有效, VT 驱动为高电平。否则, 仍处于待机状态;
- 4) 继续进行码地址的匹配检查, 连续两帧不匹配的码地址将不能驱动 VT, 并继续处于待机状态。

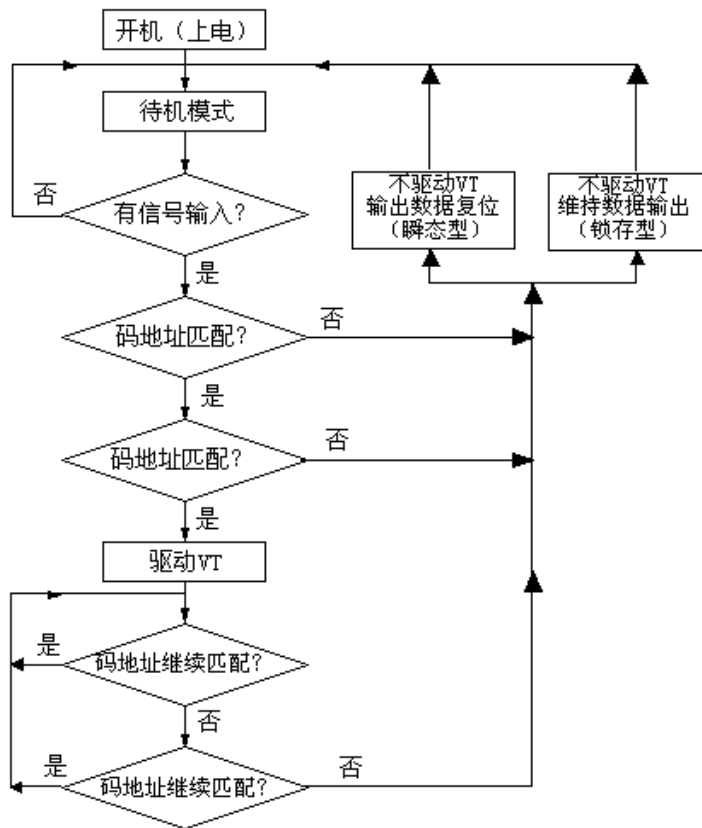

**1、没有数据输出的解码**

EN/DECODER

LP802B


**三态解码控制 IC**
**2. 有数据输出的解码**

- 1) 上电后 LP802B 进入待机模式;
- 2) 检查有否接收信号。若无接收信号, 仍停留在待机状态; 否则在收到信号后, 进行接收码地址与设置码地址的比较;
- 3) 当接收地址与设置地址相互匹配时, 数据存于寄存器中。当检查到连续两帧的码地址都匹配, 且数据都一致时, 相应的数据输出端有输出, 并且驱动 VT 输出。当连续两帧的码地址不匹配时, VT 不会被驱动, 对于瞬态输出型来说, 输出数据复位, 而对锁存型输出, 则输出数据维持。


**2、有数据输出的解码**

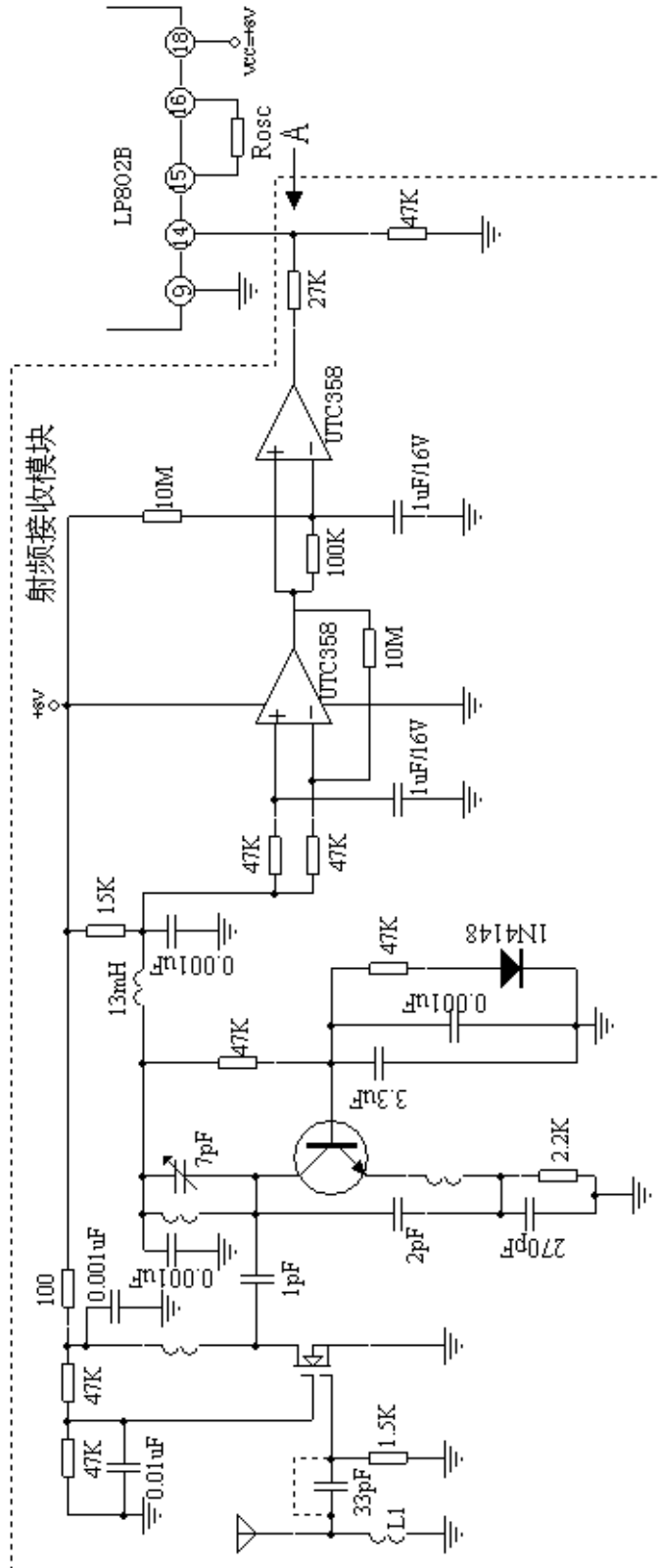
EN/DECODER

LP802B



三态解码控制 IC

典型应用电路图:

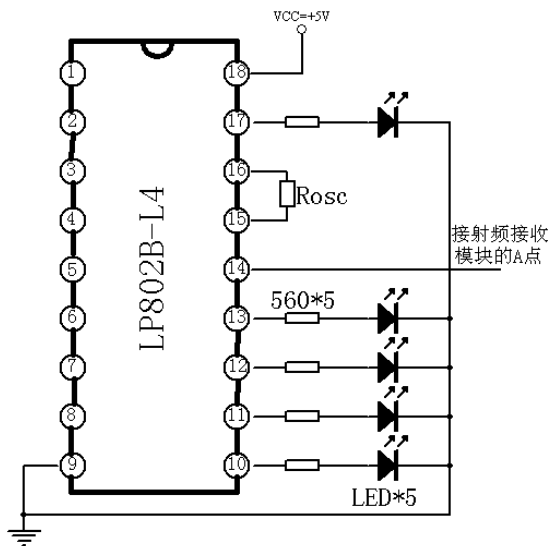


LP802B (无数据型) 射频应用电路

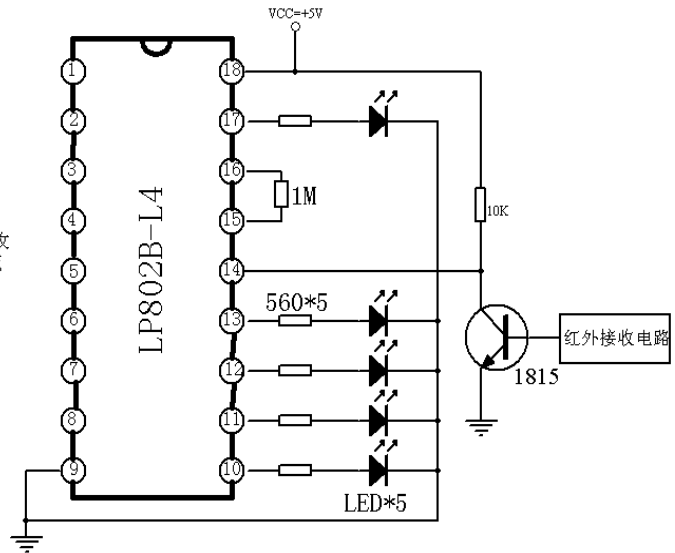


EN/DECODER

LP802B


**三态解码控制 IC**


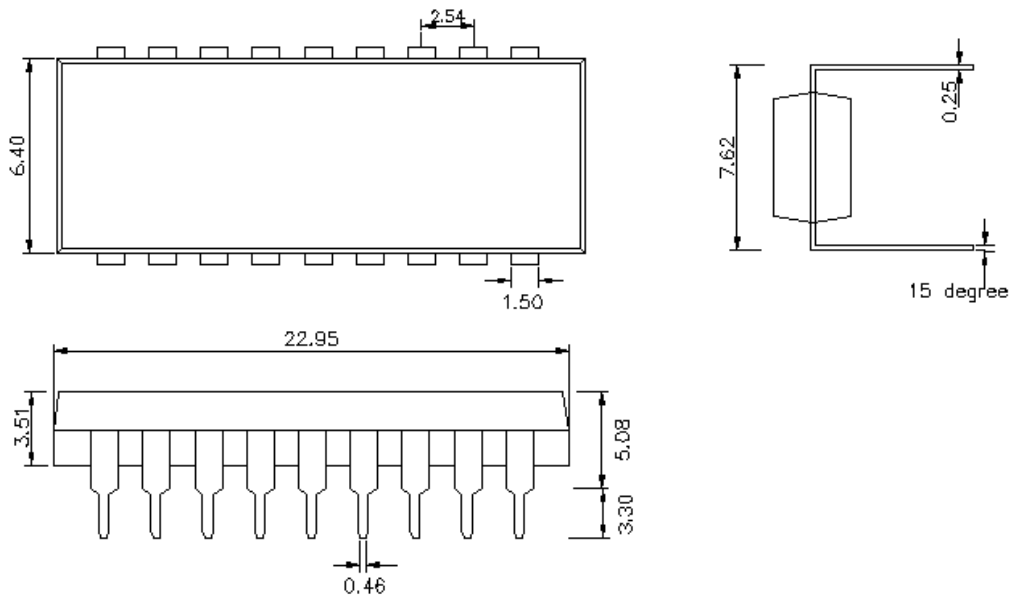
LP802B-L4 (4数据型) 射频应用电路



LP802B-L4 (4数据型) 红外应用电路

**封装外形图**

DIP-18-300-2.54



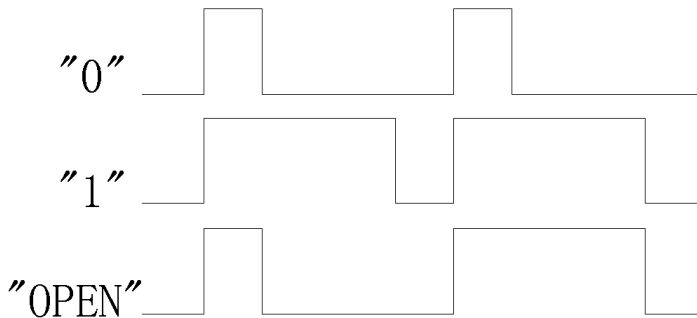
- All specs and applications shown above subject to change without prior notice.  
(以上电路及规格仅供参考, 本公司得逕行修正.)

EN/DECODER

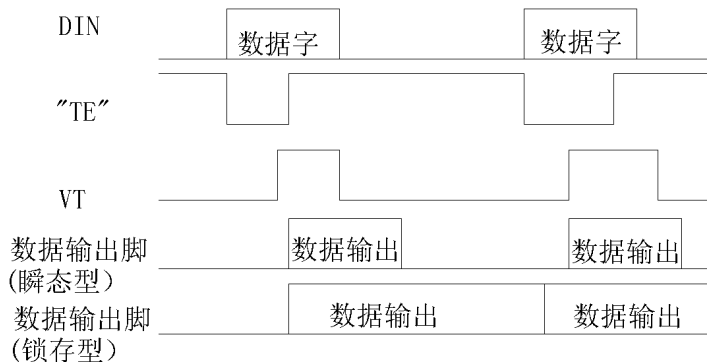
LP802B


**三态解码控制 IC**
**波形图**

(1) Bit format



(2) TIMING DIAGRAM



各型号内部 SEL0、SEL1、SEL2、SEL3 焊点对应表

产品型号	SEL0	SEL1	SEL2	SEL3	功能说明
LP802	VDD	任意	悬空	VDD	12 位三态地址脚
LP802 M1	悬空	VSS	VSS	VDD	瞬间型 1 数据输出
LP802-L1	悬空	VSS	悬空	VDD	锁存型 1 数据输出
LP802-M2	悬空	悬空	VSS	VDD	瞬间型 2 数据输出
LP802-L2	悬空	悬空	悬空	VDD	锁存型 2 数据输出
LP802-M3	VDD	VSS	VSS	悬空	瞬间型 3 数据输出
LP802-L3	VDD	VSS	悬空	悬空	锁存型 3 数据输出
LP802-M4	VDD	悬空	VSS	悬空	瞬间型 4 数据输出
LP802-L4	VDD	悬空	悬空	悬空	锁存型 4 数据输出
LP802-M5	悬空	VSS	VSS	悬空	瞬间型 5 数据输出
LP802-L5	悬空	VSS	悬空	悬空	锁存型 5 数据输出
LP802-M6	悬空	VDD	VSS	悬空	瞬间型 6 数据输出
LP802-L6	悬空	VDD	悬空	悬空	锁存型 6 数据输出

**EN/DECODER**
**LP802B**

**三态解码控制 IC**
**封装图:**
