

特性

- 宽电压输入范围 4.5V~18V
- 可调输出电压范围 0.6V~12V
- 可持续输出电流
 - 4 路输出
 - ◆ 每路 5A 输出电流
 - 2 路输出:
 - ◆ 每路 7A 输出电流 (输出电压 3.3V 以内)
- 内置软启动时间 2.8ms
- 全负载范围内固定开关频率实现低纹波
- 预偏置启动
- 恒定开通时间的控制方式, 无需外部补偿
- 使能和电源工作状态指示功能
- OVP, UVP, OCP, SCP 和 OTP
- BGA-77(9mm×15mm×5mm) 封装

应用

- 通讯系统
- 服务器与数据中心
- 工业与医疗系统
- PoLs 供电

描述

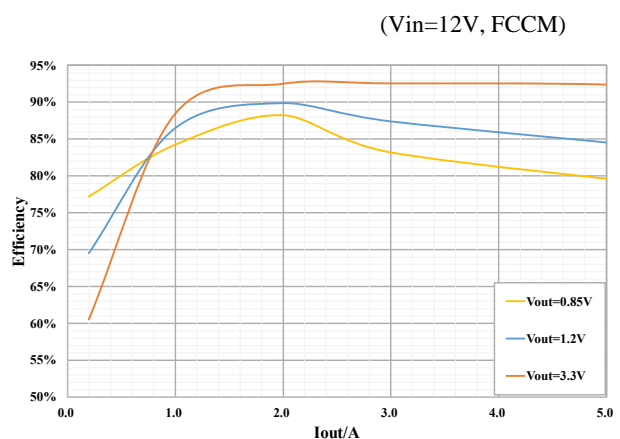
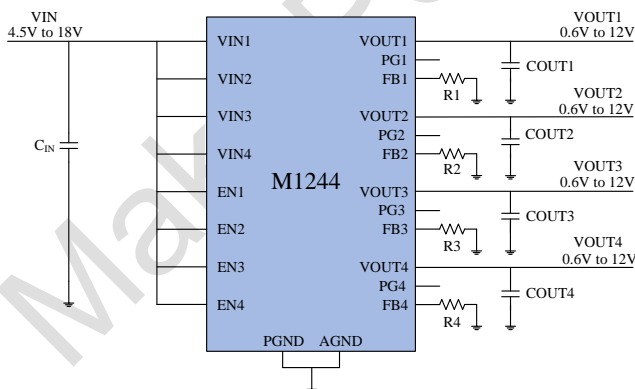
M1244 是 18V 输入, 4 路输出的磁集成降压电源系统芯片。该芯片采用 BGA-77 封装, 每路可输出 5A 持续电流, 并保持良好的负载调整率和线性调制率。

M1244 内置自动补偿, 无需外部补偿。输出电压从 0.6V 到 12V 可调, 且仅需通过一个电阻调整。

M1244 采用恒定开通时间的控制方式实现快速瞬态响应并保持良好的环路稳定性。

M1244 具有完整的保护措施包括 OCP, SCP 以及欠压, 过压保护和过温关机保护等。

典型电路&效率



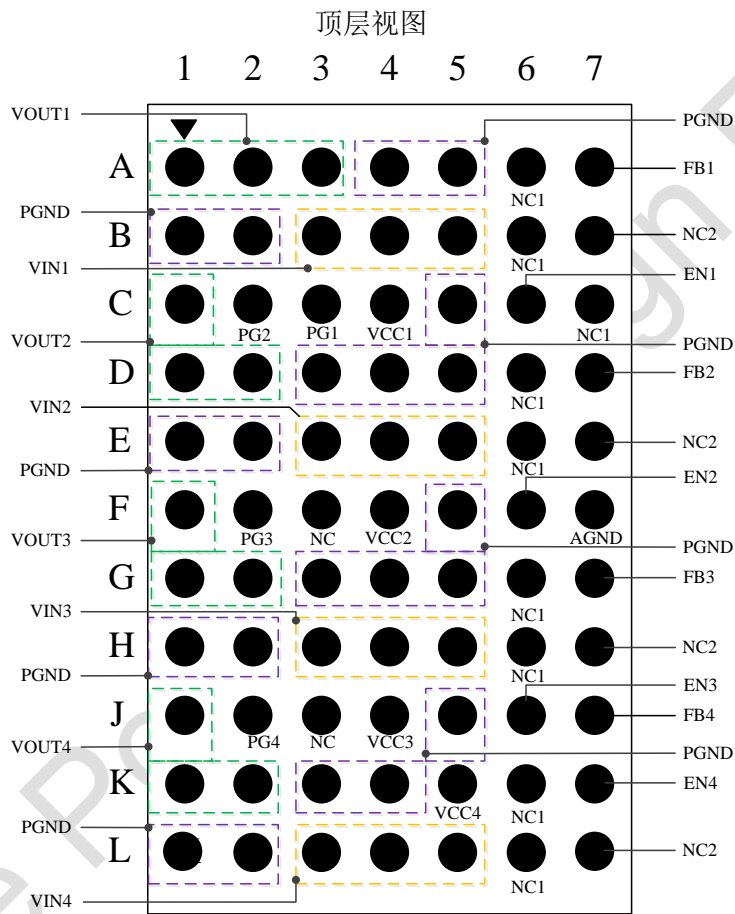


订购信息

型号	顶层丝印	封装	MOQ	潮敏等级
M1244DBGH-T	M1244 YWWLLL	BGA-77 (9mm×15mm×5mm)	170/ Tray	3

注明：Y: Year, WW: Week, LLL: Lot Number.

封装信息





封装信息 (续)

表 1: Pins A1-F7

PIN	NAME	PIN	NAME	PIN	NAME	PIN	NAME	PIN	NAME	PIN	NAME
A1	VOUT1	B1	PGND	C1	VOUT2	D1	VOUT2	E1	PGND	F1	VOUT3
A2	VOUT1	B2	PGND	C2	PG2	D2	VOUT2	E2	PGND	F2	PG3
A3	VOUT1	B3	VIN1	C3	PG1	D3	PGND	E3	VIN2	F3	NC1
A4	PGND	B4	VIN1	C4	VCC1	D4	PGND	E4	VIN2	F4	VCC2
A5	PGND	B5	VIN1	C5	PGND	D5	PGND	E5	VIN2	F5	PGND
A6	NC1	B6	NC1	C6	EN1	D6	NC1	E6	NC1	F6	EN2
A7	FB1	B7	NC2	C7	NC1	D7	FB2	E7	NC2	F7	AGND

表 2: Pins G1-L7

PIN	NAME	PIN	NAME	PIN	NAME	PIN	NAME	PIN	NAME
G1	VOUT3	H1	PGND	J1	VOUT4	K1	VOUT4	L1	PGND
G2	VOUT3	H2	PGND	J2	PG4	K2	VOUT4	L2	PGND
G3	PGND	H3	VIN3	J3	NC1	K3	PGND	L3	VIN4
G4	PGND	H4	VIN3	J4	VCC3	K4	PGND	L4	VIN4
G5	PGND	H5	VIN3	J5	PGND	K5	VCC4	L5	VIN4
G6	NC1	H6	NC1	J6	EN3	K6	NC1	L6	NC1
G7	FB3	H7	NC2	J7	FB4	K7	EN4	L7	NC2



引脚功能

PIN #	NAME	DESCRIPTION
B3-B5, E3-E5, H3-H5, L3-L5	VIN1, VIN2, VIN3, VIN4	输入电压。VIN与地之间需放置输入电容解耦输入电源轨。
A4-A5, B1-B2, C5, D3-D5, E1-E2, F5, F7, G3-G5, H1-H2, J5, K3-K4, L1-L2	PGND	功率地。
A1-A3	VOUT1	通道1输出。
C1, D1-D2	VOUT2	通道2输出。
F1, G1-G2	VOUT3	通道3输出。
J1, K1-K2	VOUT4	通道4输出。
A7, D7, G7, J7	FB1, FB2, FB3, FB4	各通道输出反馈。每路反馈在内部与各通道的输出连接一颗60.4kΩ的上分压电阻，外部只需对地接一颗电阻即可实现输出调解。
C4, F4, J4, K5	VCC1, VCC2, VCC3, VCC4	内部逻辑电路5V供电引脚。内部已接1uF电容，可悬空。
C6, F6, J6, K7	EN1, EN2, EN3, EN4	使能控制。直连VIN或者VCC置高。
C3, C2, F2, J2	PG1, PG2, PG3, PG4	电源工作状态指示。
A6, B6, C7, D6, E6, G6, H6, K6, L6, J3, F3	NC1	内部引脚，不要与其他网络连接。
B7, E7, H7, L7	NC2	内部引脚，不要与其他网络连接。



极限参数值

	符号	最小值	最大值	单位
输入电压	V_{IN}	-0.3	20	V
EN 电压	EN	-0.3	20	V
其他引脚电压		-0.3	6	V
结温	T_J	-40	125	°C
储存温度	T_S	-55	150	°C
损耗功率($T_A=+25^{\circ}\text{C}$) ¹⁾	P_D		9.4	W

推荐工作额定值

	符号	最小值	最大值	单位
输入电压	V_{IN}	4.5	18	V
输出电压	V_{OUT}	0.6	12	V
输出电流	I_{OUT}		8	A
结温	T_J	-40	125	°C

热阻

	符号	最小值	最大值	单位
至环境	θ_{JA} ²⁾		10.6	°C/W
至外壳	θ_{JC} ²⁾		2.8	°C/W

注明:

- 1) 环境温度为 T_A 时，最大允许散热功率计算： $P_D(\text{max})=(T_J(\text{max})-T_A)/\theta_{JA}$ 。超过该最大散热功率可能会造成结温过高，甚至过温关断保护。
- 2) 根据 4 层 EVB 测试。



电性能参数表

 $V_{IN}=12V, T_A=25^{\circ}C.$

参数	符号	条件	最小值	典型值	最大值	单位
输入电压	V_{IN}		4.5		18	V
关断电流	I_{SD}	$V_{EN} = 0V$		1	3	μA
静态电流	I_{Q1}	$V_{EN} = 2V, V_{FB} = 0.65V$		305		μA
谷底电流限	I_{LIMIT_VY}			5.5		A
开关频率	F_{SW}			600		kHz
内置上拉反馈电阻				60.4		k Ω
软起时间	T_{SS}	V_{FB} from 10% to 90%		2.8		ms
电压上升使能阈值	V_{EN_RISING}	Low to high	1.1	1.25	1.4	V
电压下降使能阈值	$V_{EN_FALLING}$	High to low	0.9	1.05	1.2	V
EN下拉电阻	V_{EN_PD}			1.5		M Ω
VCC	V_{CC}	$V_{IN}>5.2V, I_{VCC}=0\mu A$		5		V
PG 高电平阈值	V_{PGH_R}	V_{FB} Rising, V_{FB} in respect to V_{FB_REF} , $V_{OUT} < Target$		85		%
	V_{PGH_F}	V_{FB} Falling, V_{FB} in respect to V_{FB_REF} , $V_{OUT} > Target$		105		%
PG 低电平阈值	V_{PGL_R}	V_{FB} Rising, V_{FB} in respect to V_{FB_REF} , $V_{OUT} > Target$		115		%
	V_{PGL_F}	V_{FB} Falling, V_{FB} in respect to V_{FB_REF} , $V_{OUT} < Target$		75		%
PG 延时	T_{PG_DELAY}			50		μs
过温掉电保护				160		$^{\circ}C$
过温滞环值				20		$^{\circ}C$



用户指南

设置输出电压

通过外部分压电阻设置输出电压，由于已经内置一颗 60.4kΩ 的上分压电阻，只需选择 R2 来配置输出电压。下分压电阻 R₂ 可计算如下：

$$R_2 = \frac{60.4}{\frac{V_{OUT}}{V_{FB}} - 1}$$

表 3 列出了常用输出电压下 FB 电阻的推荐值。

表 3：常用输出电压时 FB 电阻值

V _{OUT} (V)	R ₂ (kΩ)
0.9	120
1.0	90.6
1.2	60.4
1.5	40
1.8	30
2.5	19
3.3	13.3
5	8.2

输入电容选型

输入电容推荐低 ESR 的 X5R 或 X7R 陶瓷电容，其 RMS 电流计算如下：

$$I_{CIN_RMS} = I_{OUT} \cdot \sqrt{D \cdot (1 - D)}$$

其中 D 为占空比，当电流持续时 D=V_{OUT}/V_{IN}；I_{OUT} 为输出负载电流。当 D 为 0.5 时，最大 RMS 电流为：

$$I_{CIN_RMS} = \frac{I_{OUT}}{2}$$

因此推荐选择使用 RMS 电流高于 1/2I_{OUT} 的电容。通过输入电容的 RMS 电流和 ESR 可估算损耗功率。在 M1244 内部已集成 0.1μF 去耦电容，在外加 X5R 或者 X7R 电容时，输入电压纹波计算如下：

$$\Delta V_{CIN} = \frac{I_{OUT}}{F_{SW} \cdot C_{IN}} \cdot \frac{V_{OUT}}{V_{IN}} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

其中，F_{SW} 为开关频率。

输出电容选型

输出电容可使电路稳定输出。为了减小输出纹波，需要使用低 ESR 陶瓷电容，其输出纹波计算如下：

$$\Delta V_{OUT} = \frac{V_{OUT}}{8 \cdot F_{SW}^2 \cdot C_{OUT} \cdot L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

其中，L 为内部集成 1μH 电感。

如果使用电解电容，由于其 ESR 纹波导致的纹波可计算如下：

$$\Delta V_{OUT} = R_{ESR} \cdot \frac{V_{OUT}}{F_{SW} \cdot L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

PCB 布局

为优化电性能和散热，PCB 的布线需注意以下几条：

1. 确保功率回路最小化。
2. 用大面积的地层直连 PGND。PGND 上尽量放置多个过孔。
3. 为减小 PCB 布线带来的传导损耗和增强散热大电流回路布线时须保持线宽且短。
4. 输入去耦电容应放置在距 VIN 和 PGND 引脚尽可能近的位置。
5. 芯片下方不要铺地



典型应用电路

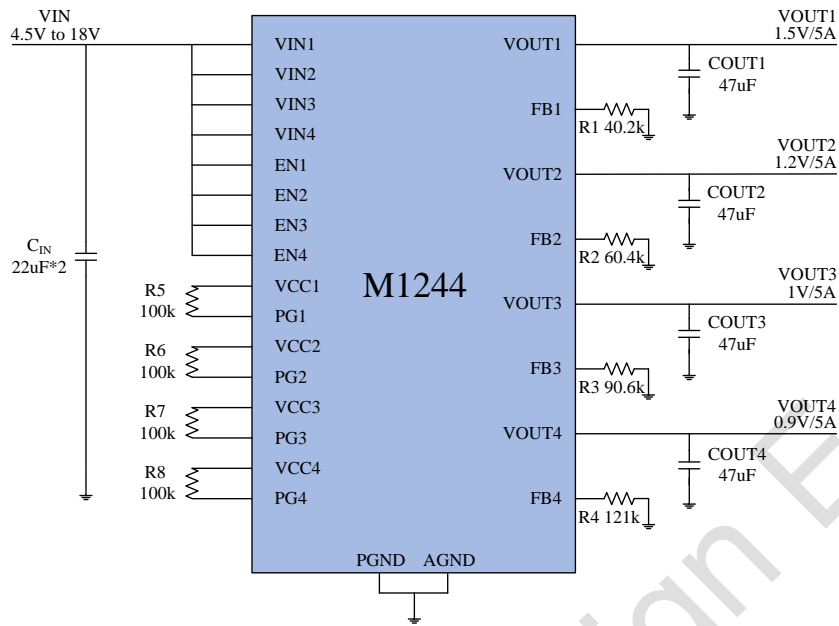


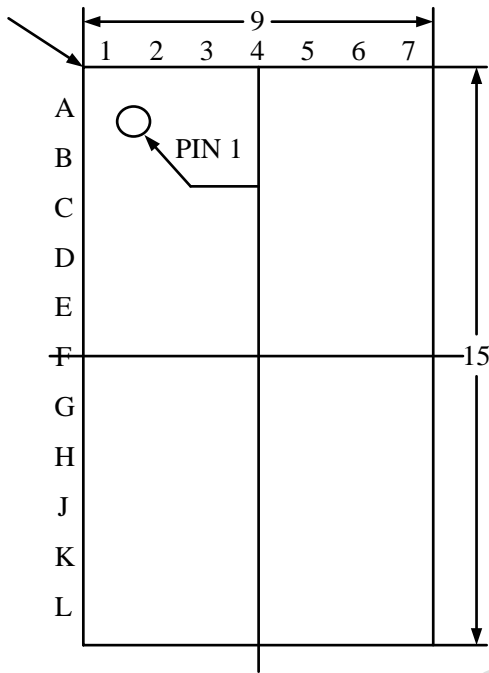
图 1. M1244 推荐应用电路



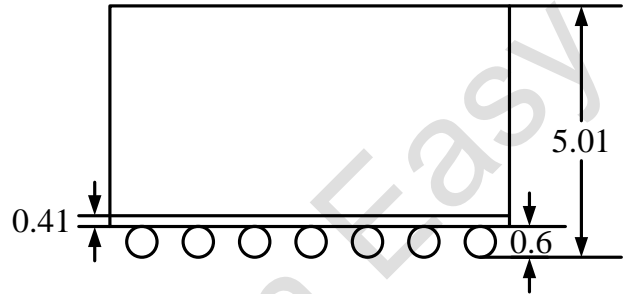
封装信息

BGA-77 (9mm×15mm×5mm) Package

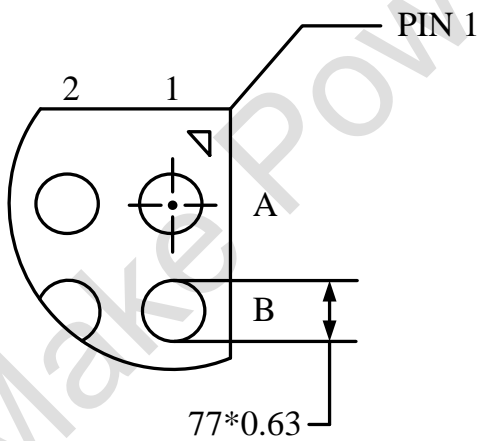
顶层视图



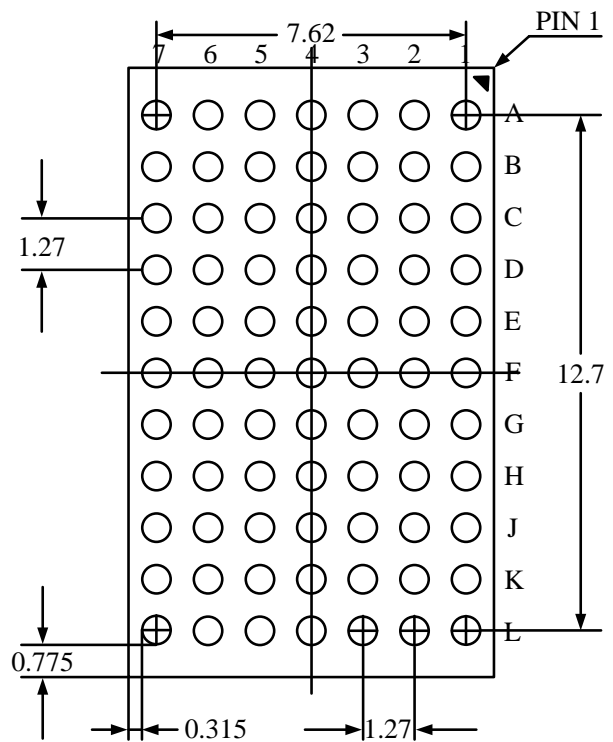
侧边视图



底层视图 (1)



底层视图 (2)

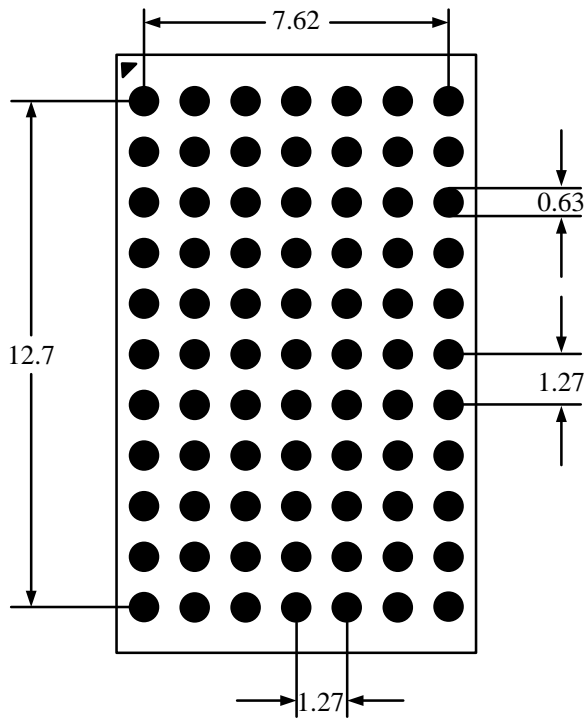




推荐焊盘

注明：

所有尺寸均为毫米。



Make Power Design Easy