



高速低压 4 位单片机 MC20P12XX

- MC20P1208
- MC20P1216
- MC20P1220

概述

MC20P12XX 是高速低压 4 位单片机，芯片含 CPU 核，EPROM, RAM, 输入/输出端口，2 个定时/计数器，12 位 AD 转换器，等等。



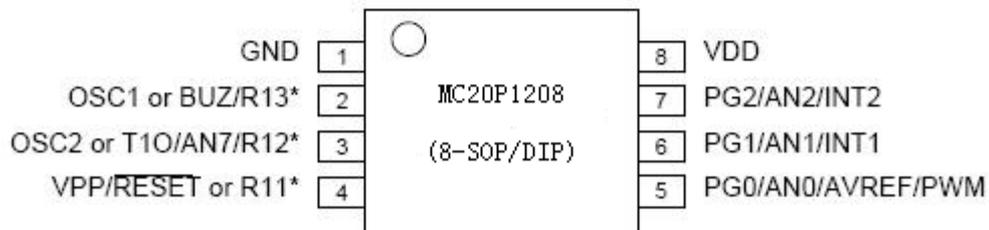
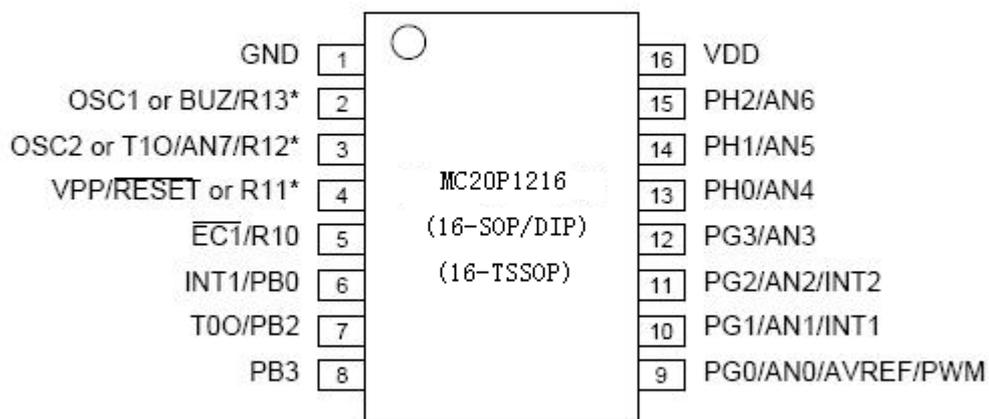
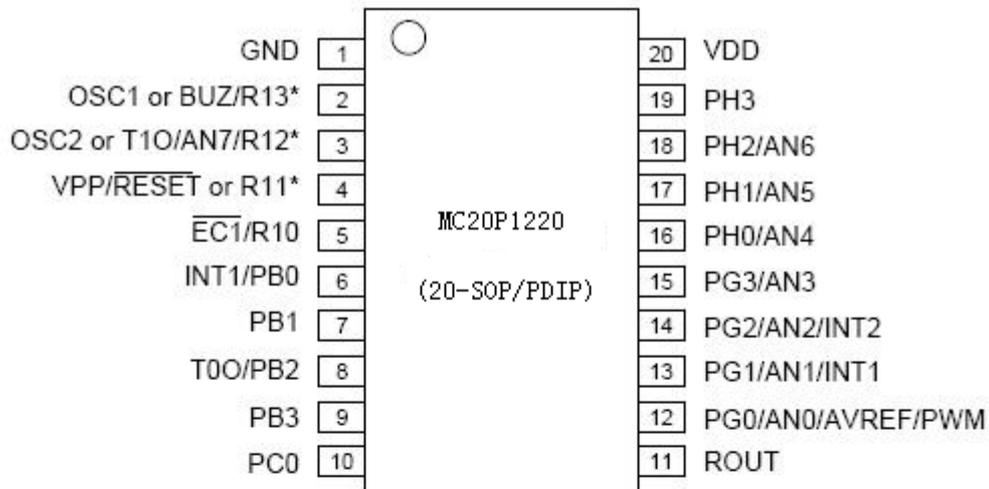
1 概述

1.1 特性

- 指令执行时间
 - 1us@Xin=4MHZ
- 程序存储区
 - 4K 字节 2048*16 位
- 数据存储
 - 256 单元 256*4 位
- 16 位查表指令
- A/D 转换
 - 12bit*8ch—MC20P1216/MC20P1220
 - 12bit*4ch-- MC20P1208
- 定时器
 - 定时器/计数器 8 bit*2ch
 - 载波发生器 8 bit*1ch
 - 看门狗定时器 19 bit*1ch
 - 可编程蜂鸣器驱动端口
- 振荡型
 - 晶振/ 陶瓷谐振器
 - 外部时钟输入
 - 外部 RC 振荡
 - 内部 RC 振荡（可选 750KHz, 1.5MHz, 3MHz, 6MHz）
- 上电复位
- 节电操作模式
 - 停机\睡眠\RCWDT
- 七个中断源包括两个外部中断
- 工作电压范围
 - 2.0V~5.5V 4MHz,
 - 2.5V~5.5V 8MHz,
- 低压检测功能复位电路（可设定 2 种复位电压）
- 低压检测指示电路（3 级）

系列	MC20P1220	MC20P1216	MC20P1208
Program memory	2,048 x 16	<-	<-
Data memory	256 x 4	<-	<-
I/O ports	16	14	6
Output ports	2	-	-
Package	20-SOP/PDIP	16-SOP/DIP/TSSOP	8-SOP/PDIP

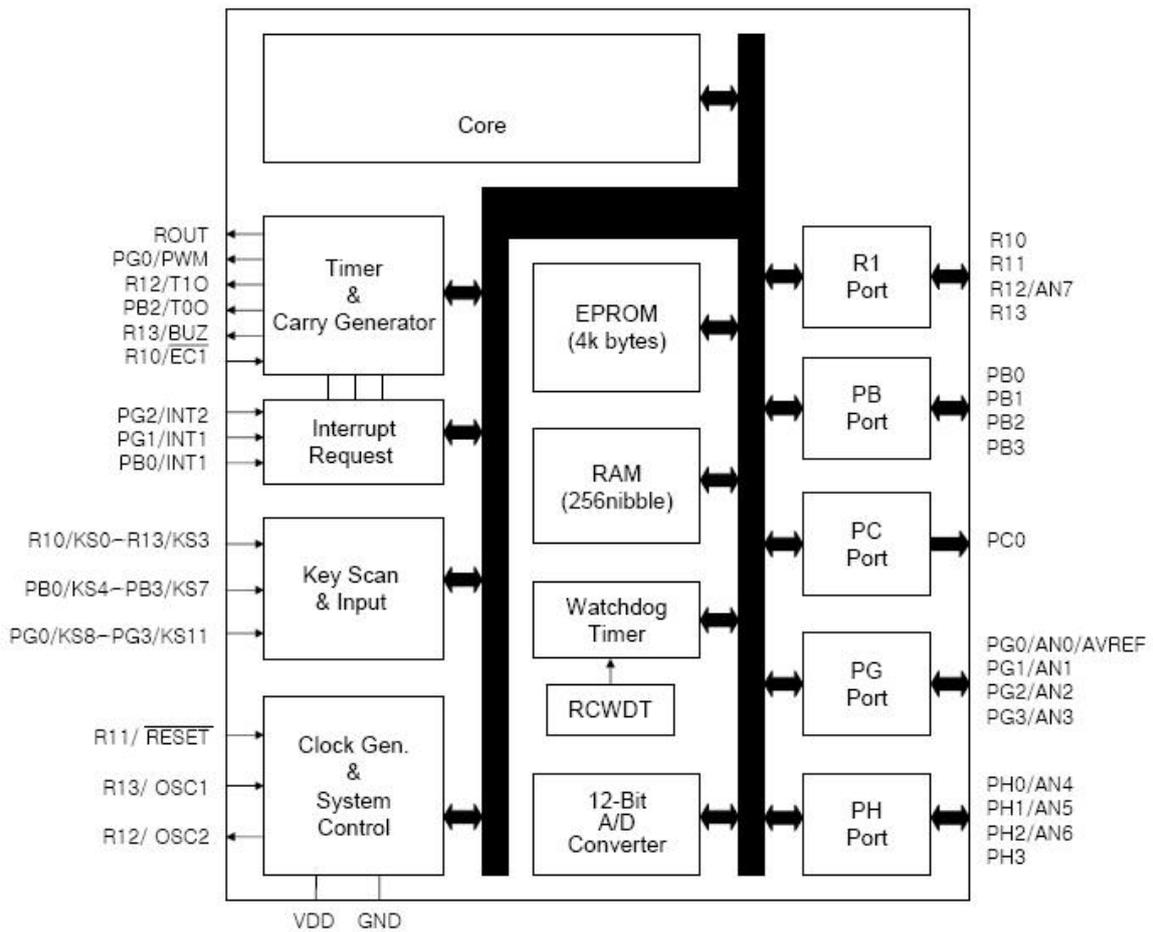
1.2 引脚配置



R11 做为输出口时，仅作 N-MOS 开漏输出
由芯片烧写程序时候的 OPTION 选择位选择其功能

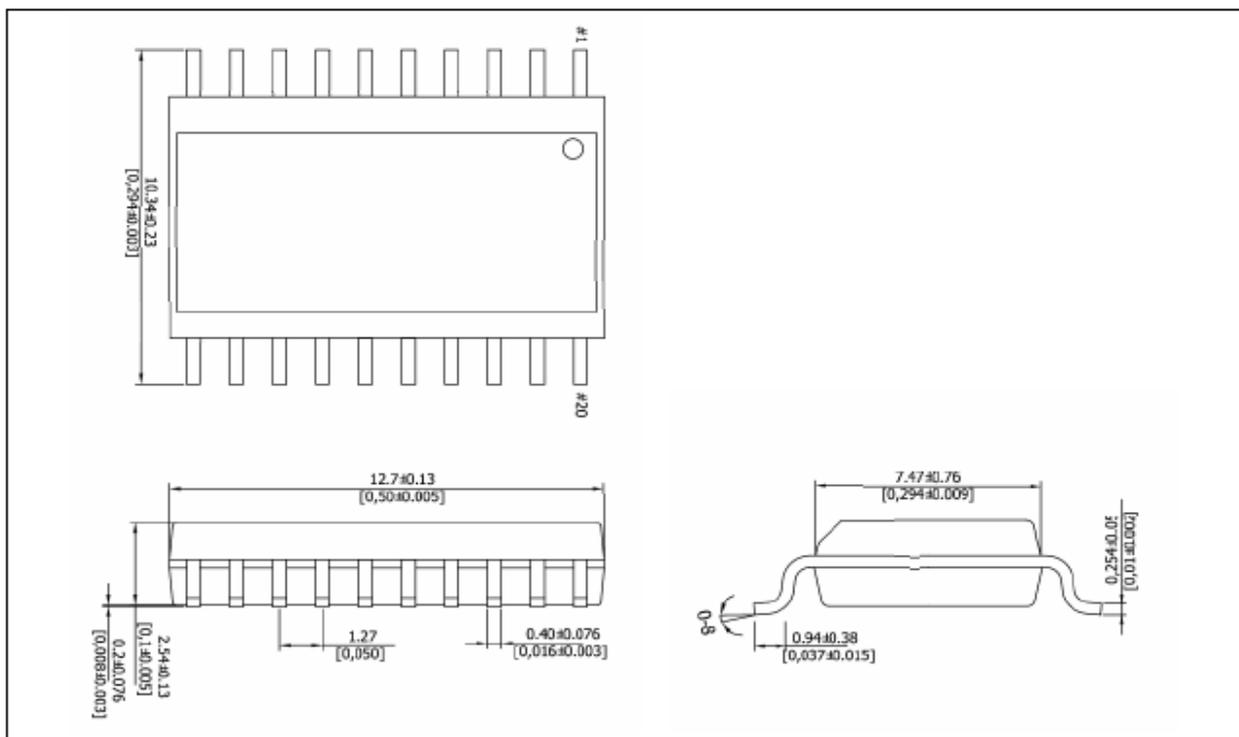


1.3 模块框图

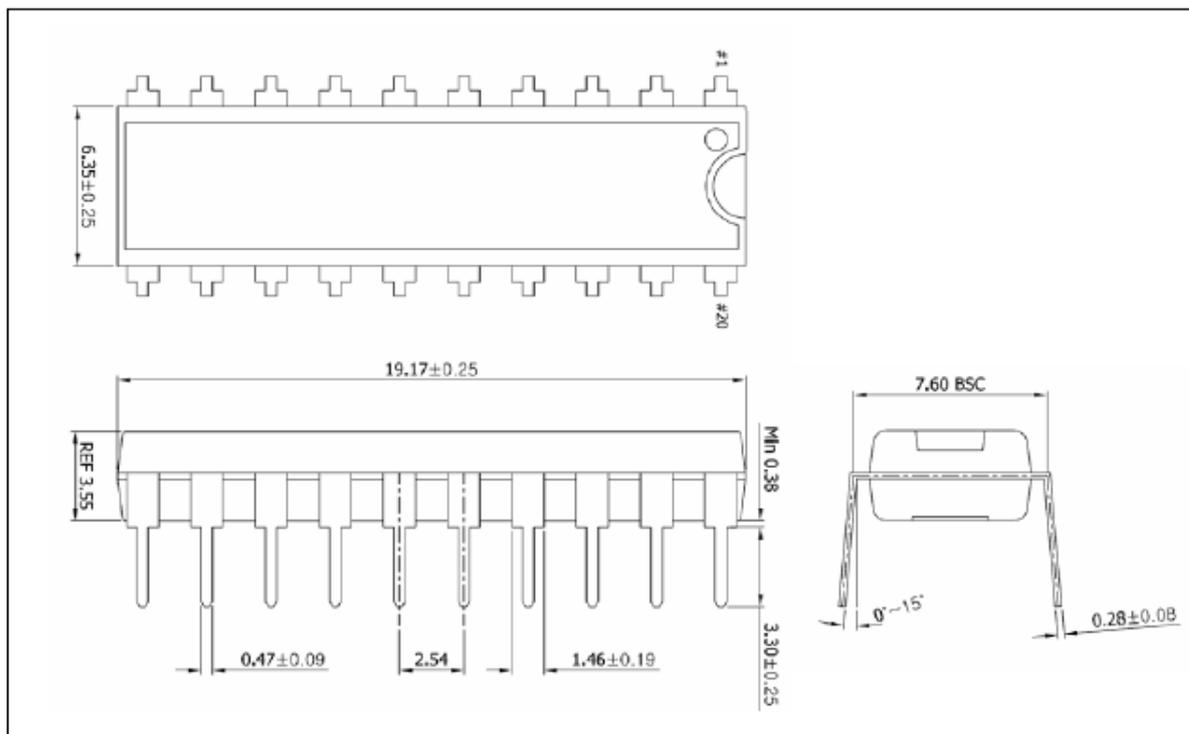




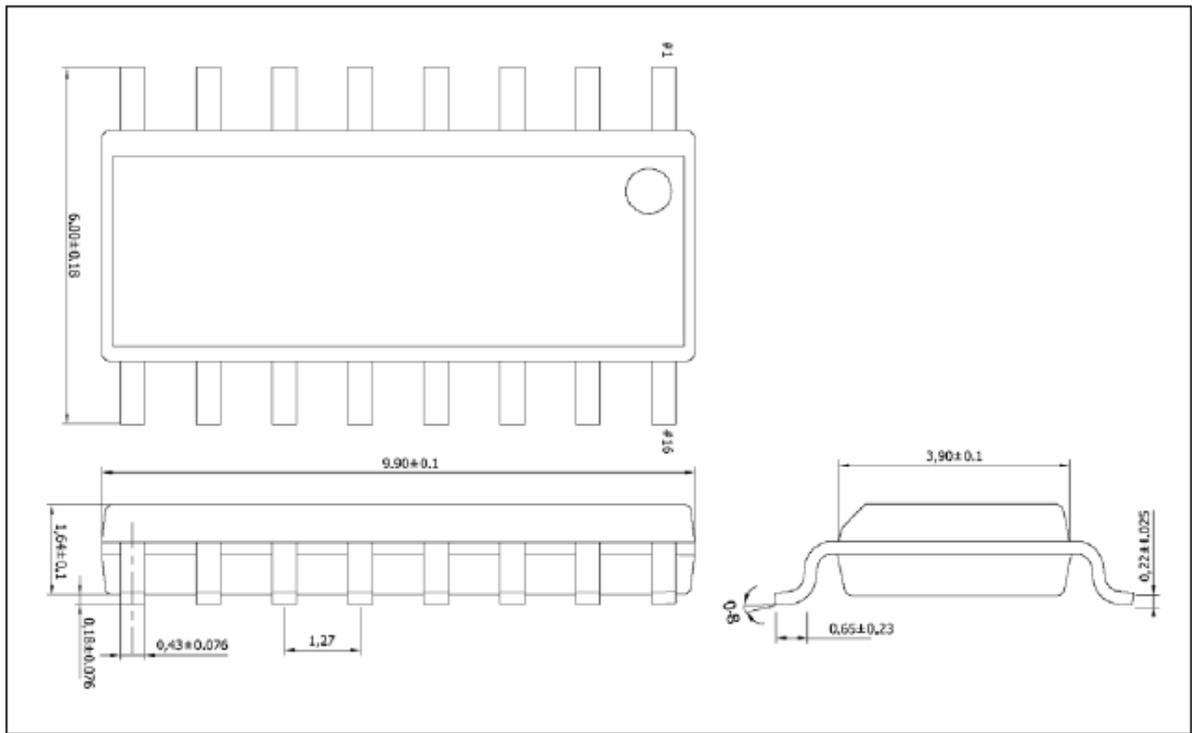
1.4 PKG 尺寸



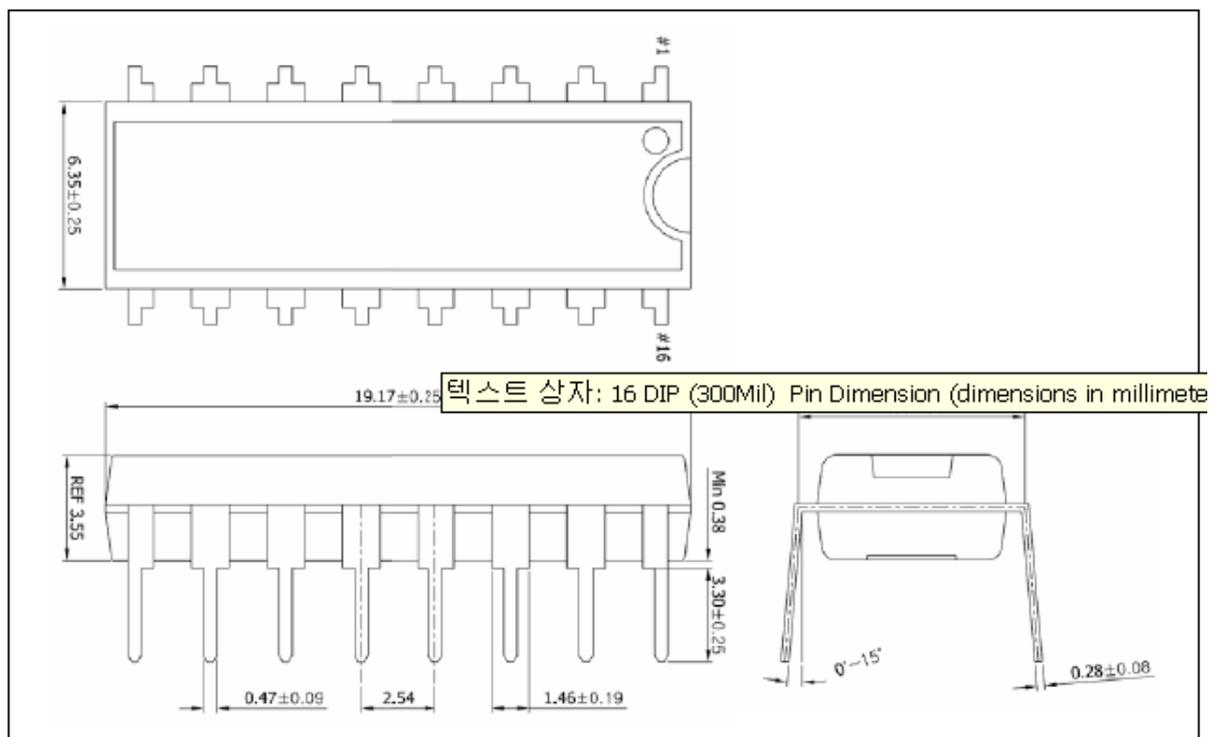
20 SOP 300mil 引脚尺寸 (单位: 毫米)



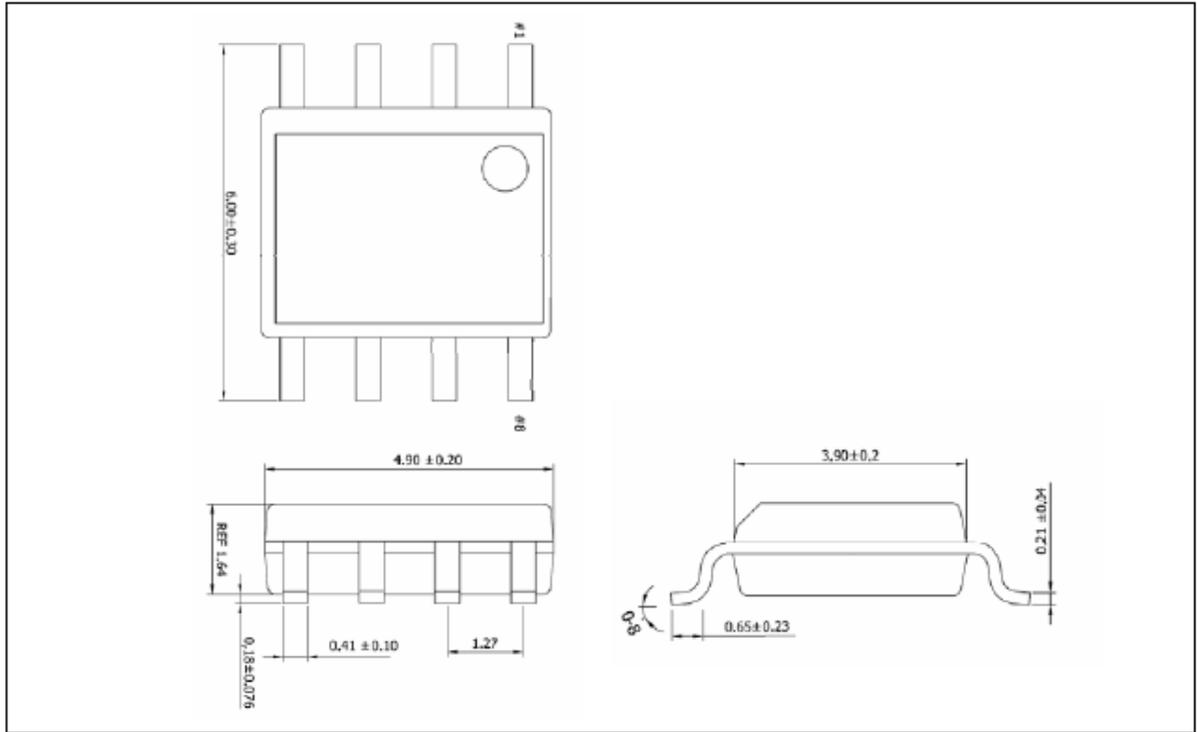
20 PDIP 300mil 引脚尺寸 (单位: 毫米)



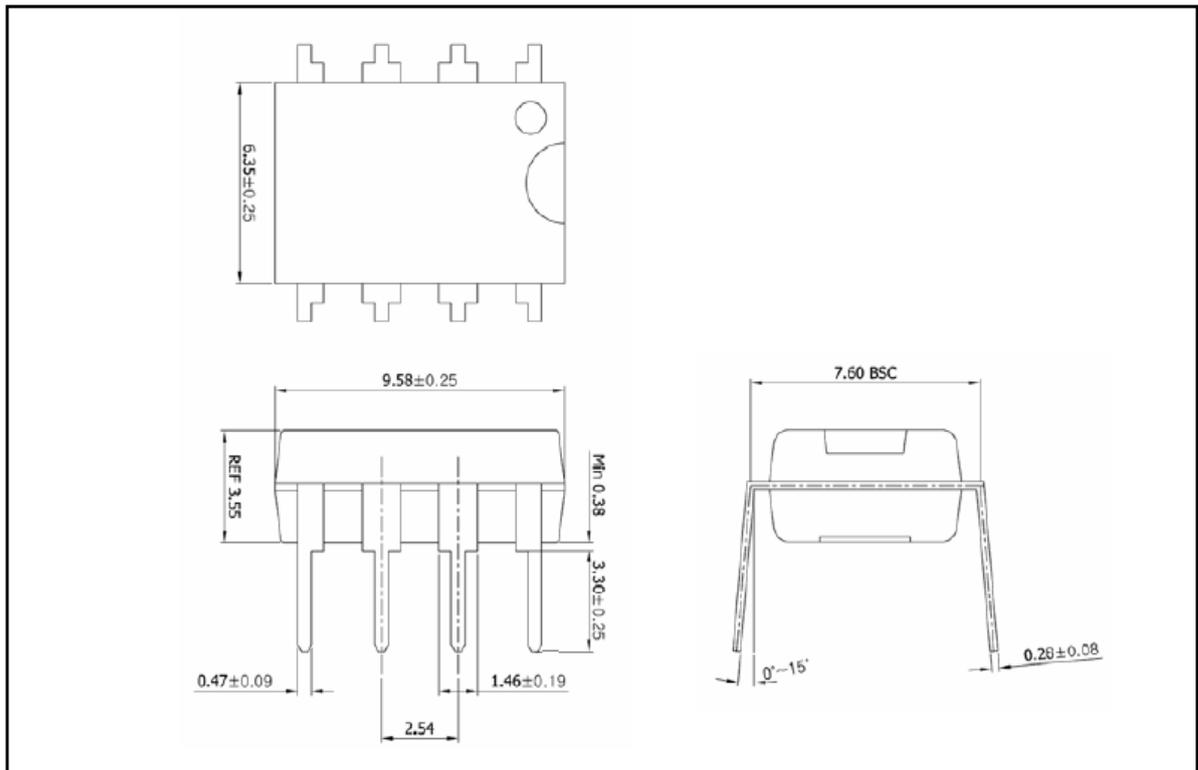
16 SOP 150mil 引脚尺寸 (单位: 毫米)



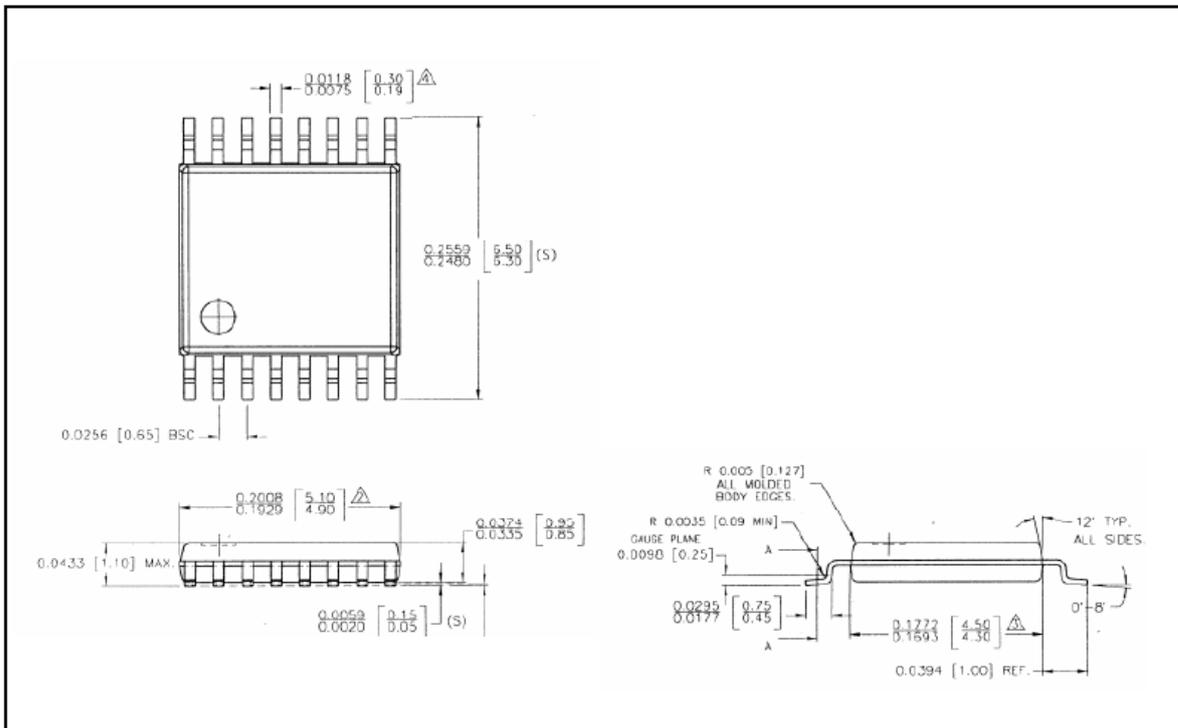
16 PDIP 300mil 引脚尺寸 (单位: 毫米)



8 SOP 150mil 引脚尺寸 (单位: 毫米)



8 PDIP 300mil 引脚尺寸 (单位: 毫米)



16 TSSOP (4.4mm) 引脚尺寸 (单位: 毫米)



1.5 引脚功能

1.5.1 引脚端口

引脚名称	I/O	功能	复位	停机	共用引脚
R10	I/O	-4 位 I/O 口. -CMOS 输入. -软件选择内部上拉 -可由用户程序单独设为 停机唤醒输入口(停机模 式下输入为低时唤醒)	输入(无上 拉)	停机前状 态	$\overline{EC1}/KS0$
R11					$\overline{RESET}/VPP/KS1$
R12					OSC2/T10/AN7/KS2
R13					OSC1/BUZ/KS3
PB0	I/O	-N 沟道开漏输出 -直接驱动 LED -可单独编程设为推挽输 出	输入(无上 拉)	停机前状 态	INT1/KS4
PB1					KS5
PB2					T00/KS6
PB3					KS7
PG0	I/O	(R11 无此功能) - 每个引脚可通过 R1, PB, PG 数据寄存器置 位和复位	输入(无上 拉)	低电平输 出和停机 前状态	PWM/ANO/AVREF/KS8
PG1					INT1/AN1/KS9
PG2					INT2/AN2/KS10
PG3					AN3/KS11
PH0	I/O	-4 位 I/O 口, -CMOS 输入 -软件选择内部上拉 - N-沟道开漏输出 -直接驱动 LED -可单独编程设为推挽输 出 -每个引脚可由 PH 数据 寄存器的值置位和复位	输入(无上 拉)	停机前状 态	AN4
PH1					AN5
PH2					AN6
PH3					
PC0	输出	1 位输出口 2. N-沟道开漏输出 3. 可单独编程设为推挽 输出 4. 直接驱动 LED 5. 每个引脚可由 PC 数 据寄存器的值置位和复 位	Hi-Z	停机前状 态	
ROUT	输出	为 IR 遥控信号输出高电 流 停机模式下强制输出低 电平.	低电平输 出	低电平输出	

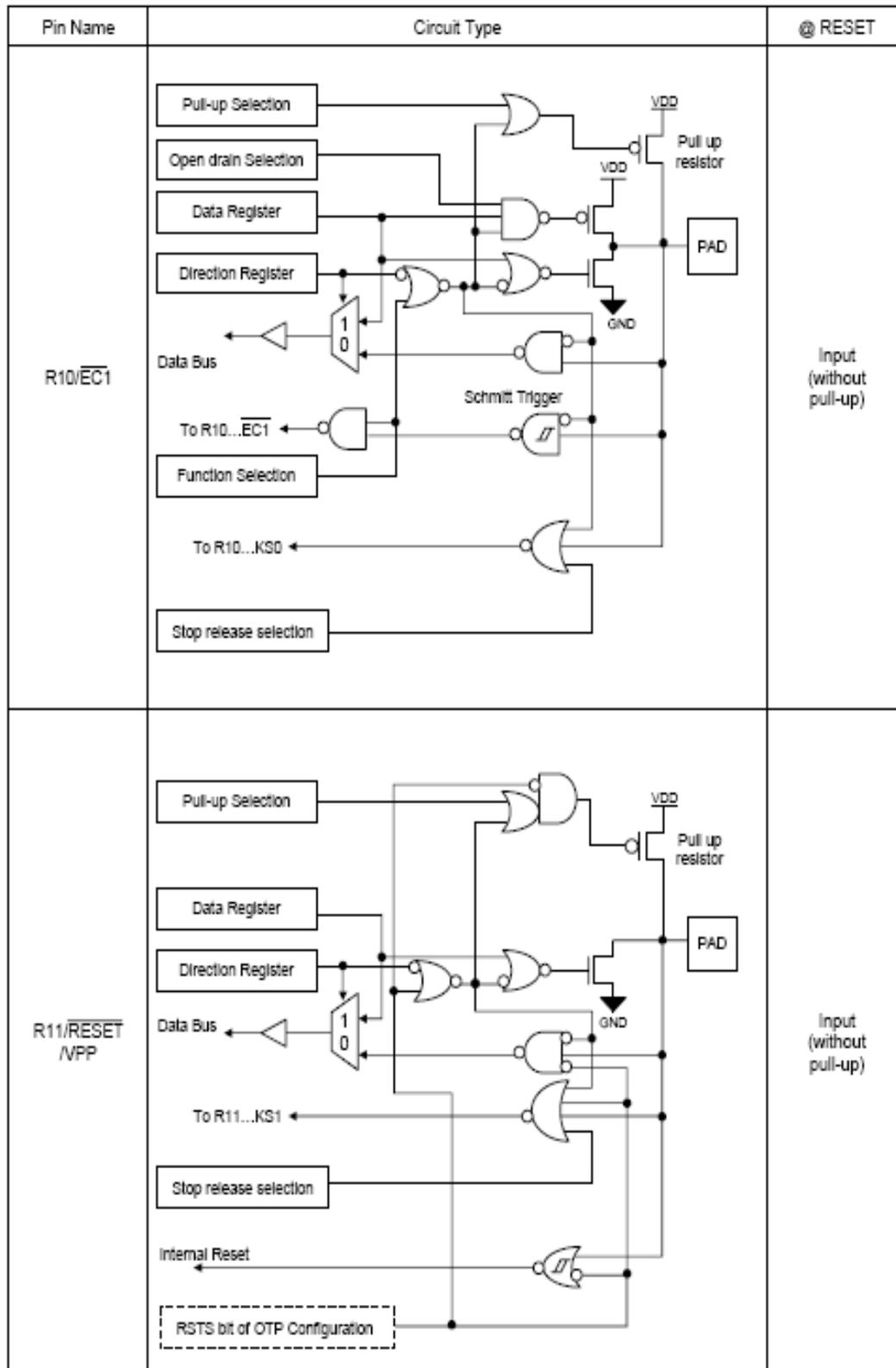


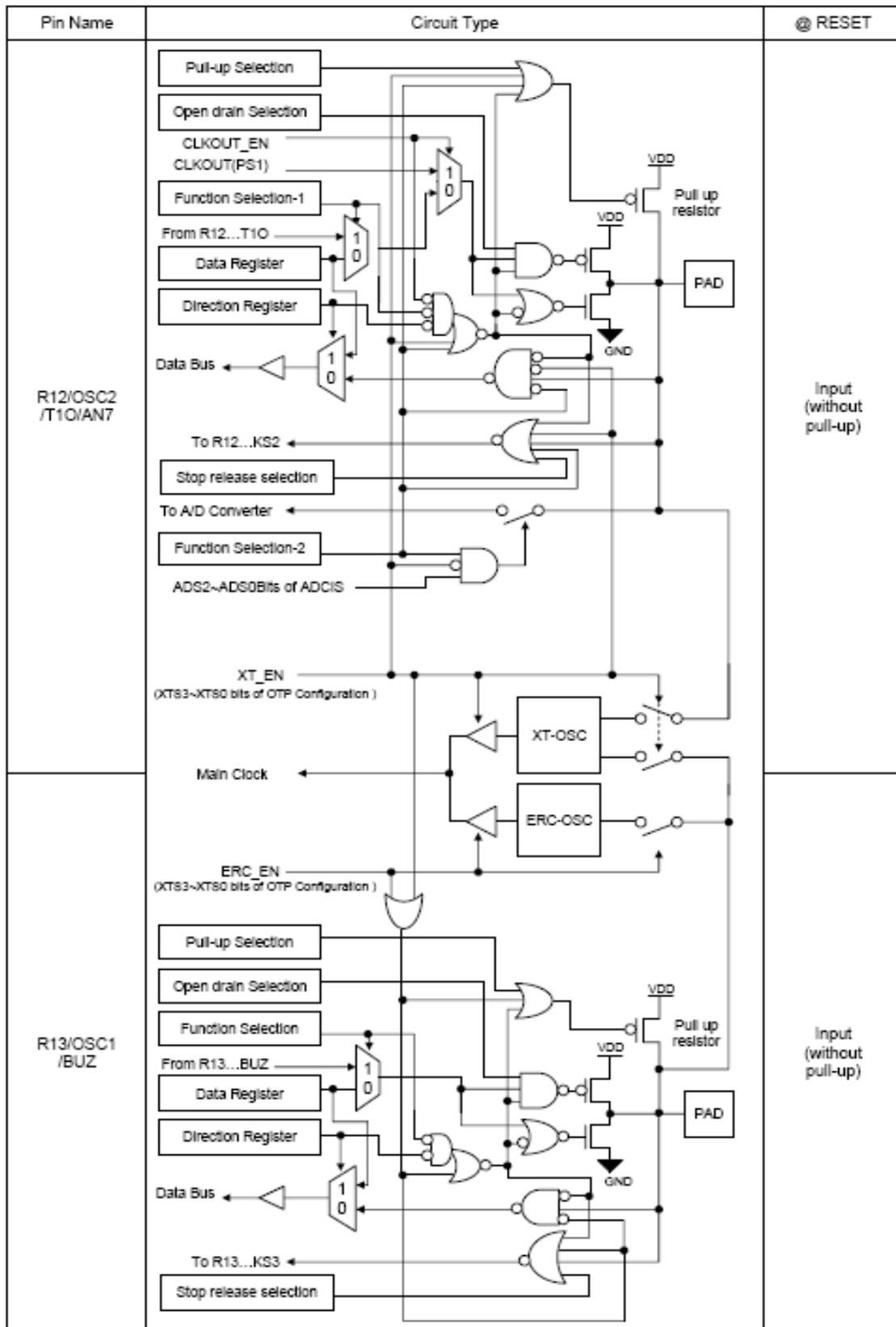
1.5.2 功能引脚

引脚名	I/O	功能	复位	共用引脚
INT1	输入	指定外部中断输入有效边沿（上升沿、下降沿、上升下降沿）	输入(上拉关闭)	PB0
				PG1
INT2				PG2
EC1	输入	定时器 1 计数输入	输入(上拉关闭)	R10
T00	输出	定时器 0 输出	输入(上拉关闭)	PB2
T10	输出	定时器 1 输出	输入(上拉关闭)	R12/OSC2
BUZ	输出	8 位蜂鸣器输出	输入(上拉关闭)	R13/OSC1
PWM	输出	PWM 输出	输入(上拉关闭)	PG0
KS0~KS3	输入	可由用户程序单独选为停机模式唤醒输入，停机模式下输入低电平唤醒	输入(上拉关闭)	R10~R13
KS4~KS7				PB0~PB3
KS8~KS11				PG0~PG3
AN0~AN3	输入	AD 转换器模拟输入 AD 转换模式下，每个端口上拉寄存器不可用	输入(上拉关闭)	PG0~PG3
AN4~AN6				PH0~PH2
AN7				R12/OSC2
AVREF	输入	AD 转换器模拟电源	输入(上拉关闭)	PG0
OSC1	输入	晶振输入	输入(上拉关闭)	R13
OSC2	输出	晶振输出	输入(上拉关闭)	R12
RESET	输入	系统复位输入	输入(上拉关闭)	R11
VDD		正极供电		
GND		接地		

1.6 端口结构

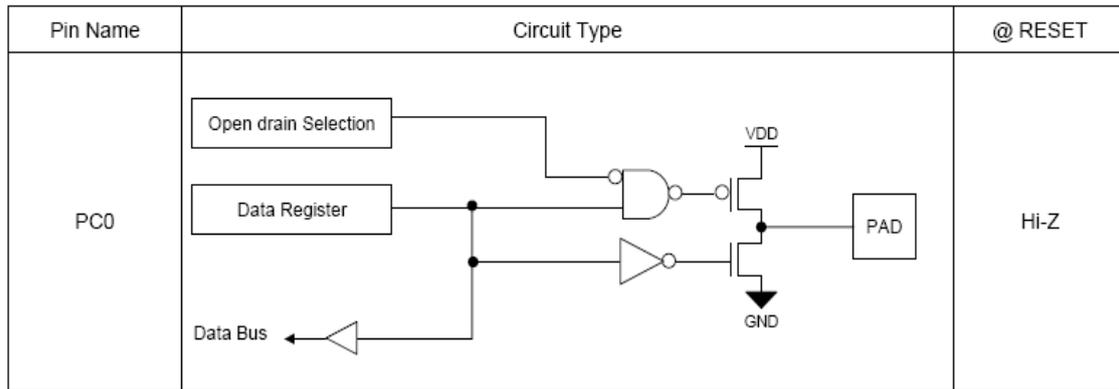
1.6.1 R1 端口



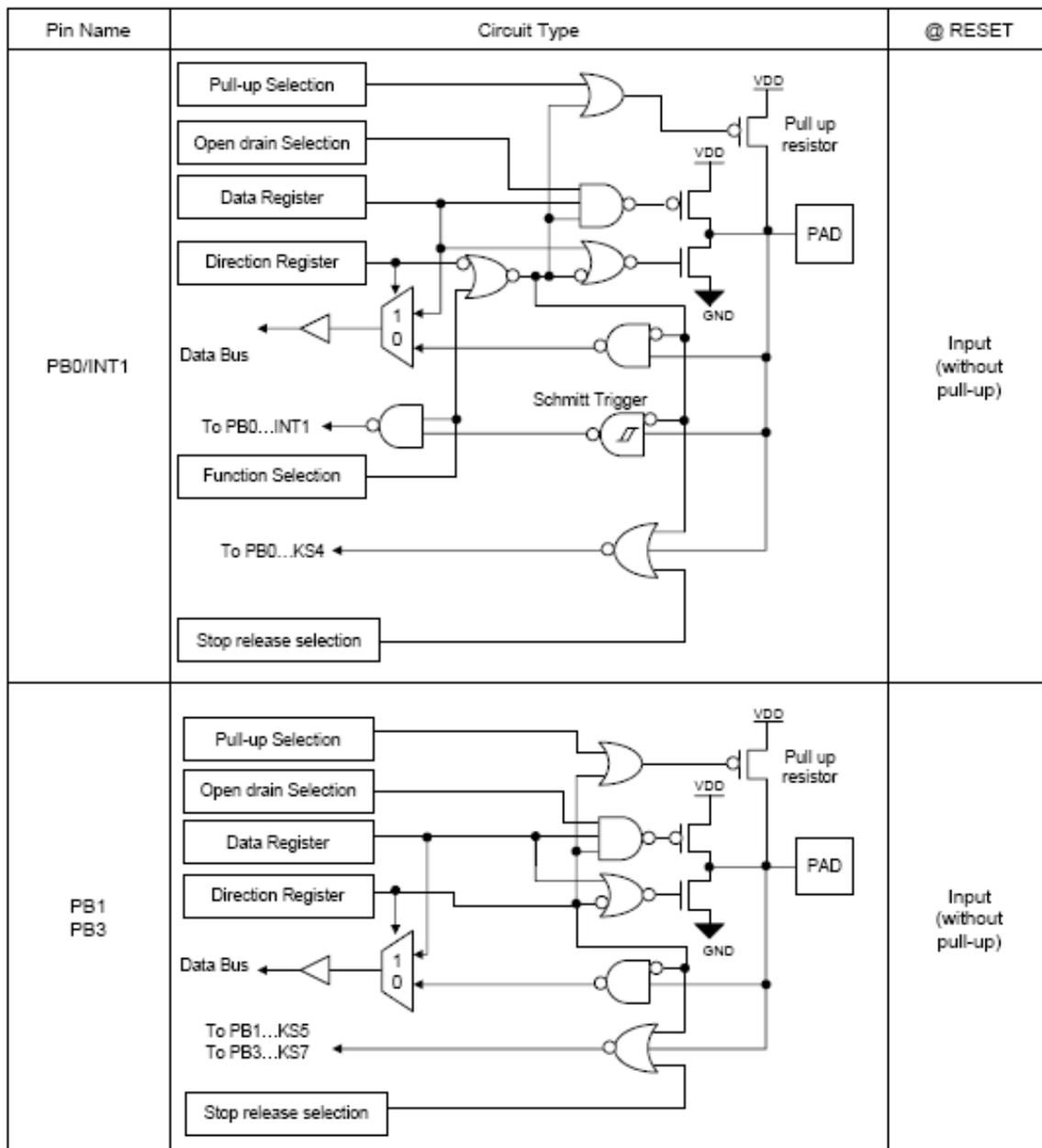


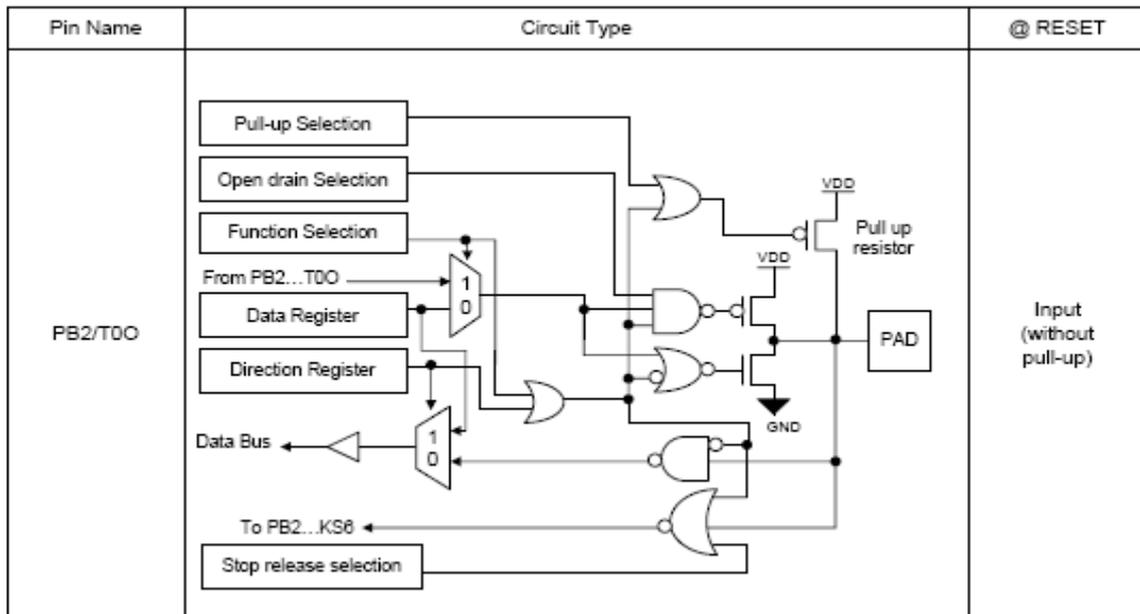


1. 6. 2 PC0 端口

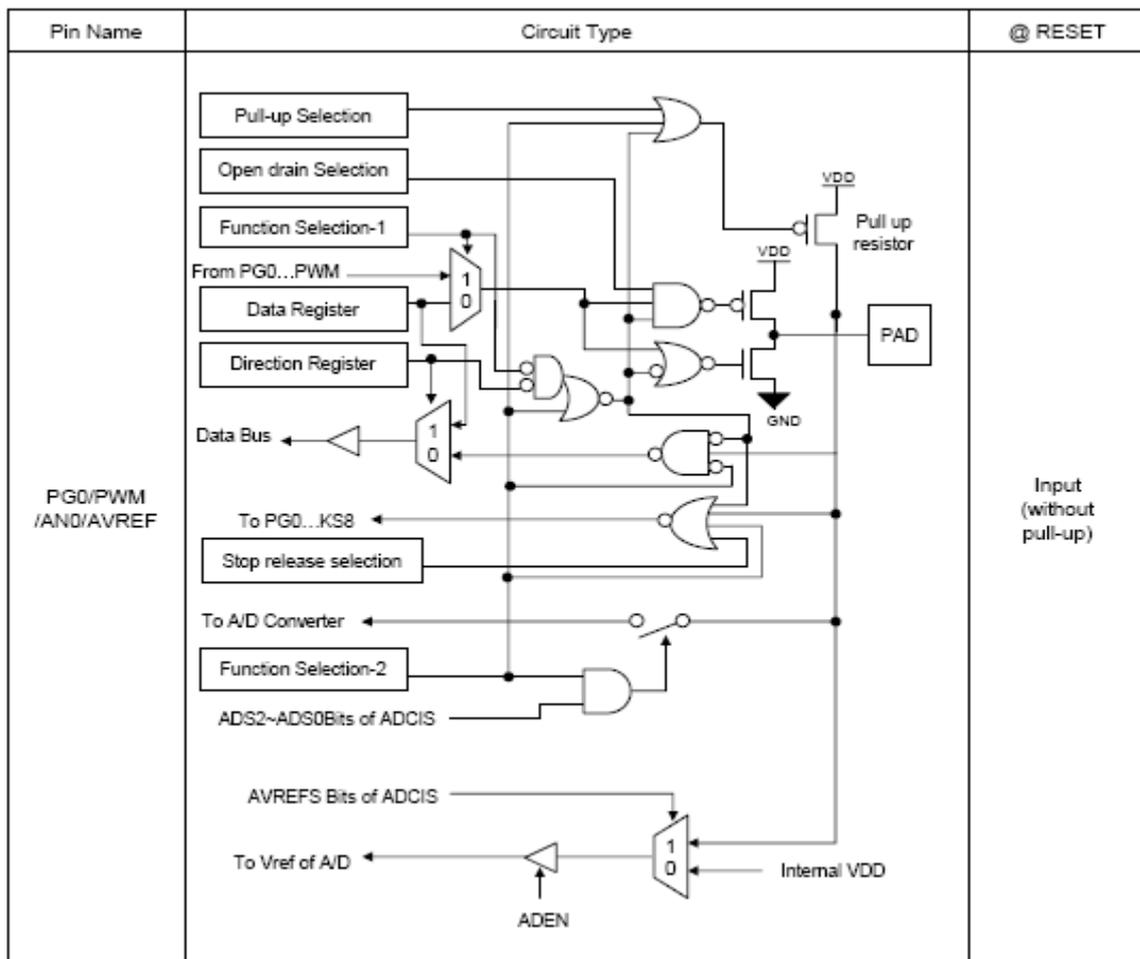


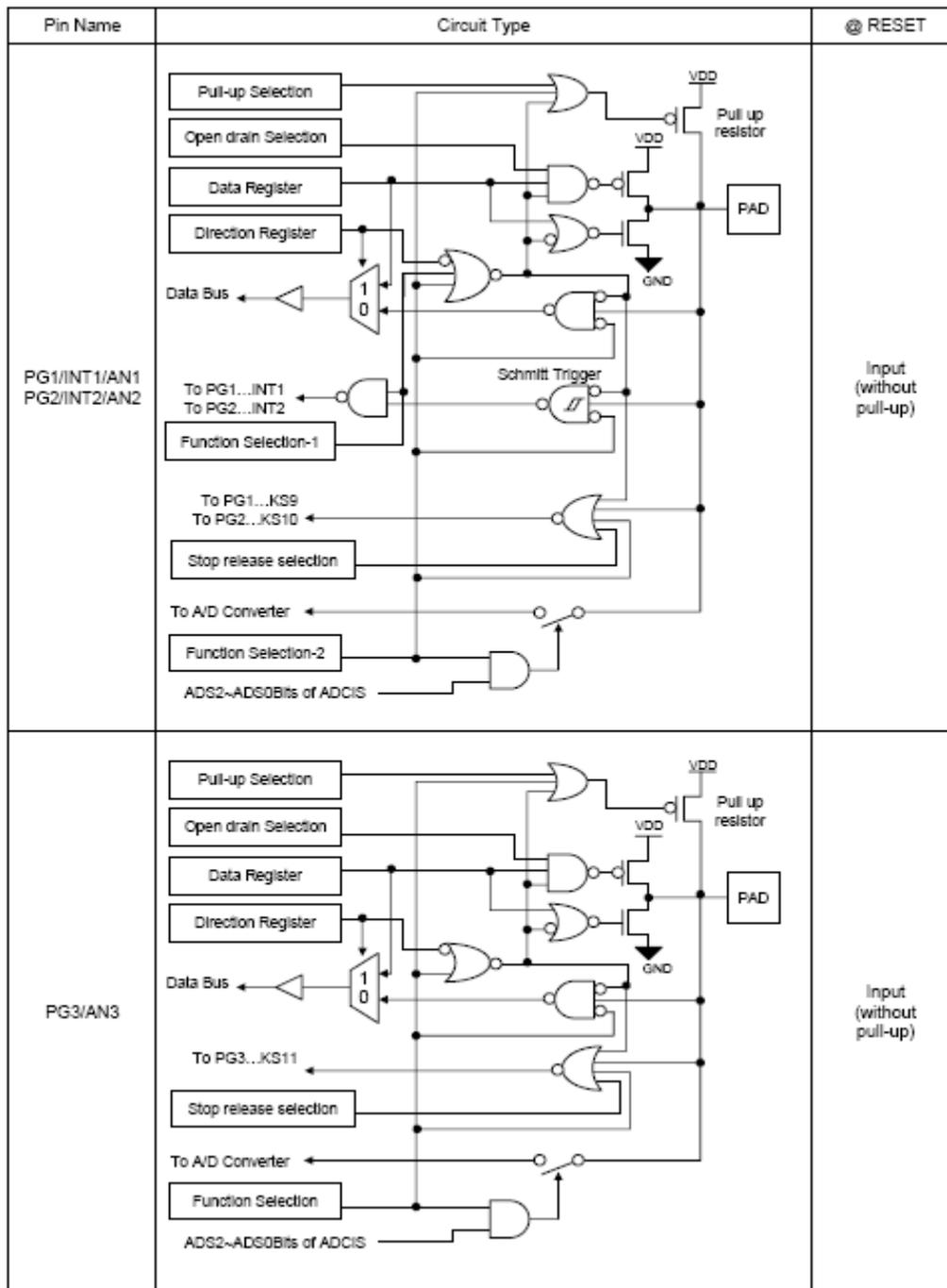
1. 6. 3. PB 端口





1. 6. 4. PG 端口







1.6.5 PH 端口

Pin Name	Circuit Type	@ RESET
PH0/AN4 PH1/AN5 PH2/AN6		Input (without pull-up)
PH3		Input (without pull-up)

1.6.6. ROUT 端口

Pin Name	Circuit Type	@ RESET
ROUT		Low Level



1.7 电子特性

1.7.1 绝对最大额度 (Ta=25° C)

参数	符号	范围	单位
供电压	Vdd	-0.3~6.0	V
输入电压	Vi	-0.3~Vdd+0.3	V
输出电压	Vo	-0.3~Vdd+0.3	V
工作温度	Topr	-40~85	° C
贮存温度	Tstg	-65~150	° C
功率消耗	Pd	700	mW

1.7.2 建议工作范围

参数	符号	条件	最小值	类型	最大值	单位
供电压	V _{DD}	fXIN=4MHz	2.0	-	5.5	V
		fXIN=8MHz	2.5	-	5.5	V
振荡频率	fXIN	晶振/陶瓷 振荡 外部时钟 外部 RC 振 荡	1	-	8	MHz
		内部 RC 振 荡 (V _{DD} =5V, 公差 = 20%)		6.0		MHz
				3.0		
				1.5		
	0.75					
工作温度	T _{OPR}		-40	-	85	° C



1.7.3 直流特性 (Vdd=5.5V~2.5V/2.0V, VSS=0V, Ta=-40° C~85° C)

参数	符号	条件		规格			单位
				最小值	类型	最大值	
高电平输入电压	V1H1	INT1, INT2, EC1, RESET		0.8Vdd		Vdd	V
	V1H2	R1, PB, PG, PH		0.7Vdd		Vdd	V
低电平输入电压	V1L1	INT1, INT2, EC1, RESET		0		0.2Vdd	V
	V1L2	R1, PB, PG, PH		0		0.3Vdd	V
高电平输入漏极电流	I1H	所有输入引脚	VIH=Vdd			1	μA
低电平输入漏极电流	I1L	所有输入引脚 (无上拉)	VIL=0V			-1	μA
高电平输出电压	VOH1	R1, PB, PC0, PG, PH (R11除外)	IOH=10mA (Vdd=5.0V)	Vdd-1.0			V
	VOH2	OSC2	IOH=200μA	Vdd-1.0			V
低电平输出电压	VOL1	R1, PB, PC0, PG, PH	IOL=15mA (Vdd=5.0V)			1	V
	VOL2	OSC2	IOL=200μA			1	V
高电平输出漏极电流	IOHL	R1, PB, PC0, PG, PH	VOH=Vdd				μA
低电平输出漏极电流	IOLL	R1, PB, PC0, PG, PH	VOL=0V				μA
高电平输出电流 1	IOH1	ROUT	VDD=3V VOH=2V	-30	-12	-5	mA
低电平输出电流 1	IOL1	ROUT	VDD=3V VOL=1V	0.5		3	mA
输入延迟电流	IPU	所有输入端口上拉	VDD=3V	-15	-30	-60	μA
电源提供电流	IDD	工作电流	Fxin=8MHz VDD=5.5V		8	20	mA
			Fxin=4MHz VDD=5.5V		4	10	mA
			Fxin=4MHz VDD=2.0V		2.4	6	mA
	ISLEEP	睡眠模式电流	Fxin=4MHz VDD=5.5V		2	6	mA
			Fxin=4MHz VDD=2.0V		1	3	mA
	ISTOP	停机模式电流	振荡停止	VDD=5.5V		5	15
VDD=2.0V					2	8	μA
内部 RC WDT 周期	Trcwdt	Vdd=5.0V (当 RCWDTCK=0)		32	64	128	μs
外部 RC 振荡	Ferc	Vdd=4.75V 至 5.25V			4		8MHz
内部 RC 振荡	Firc	Vdd=5.0V			3		8MHz
RAM 维持电压	Vret			0.7			V

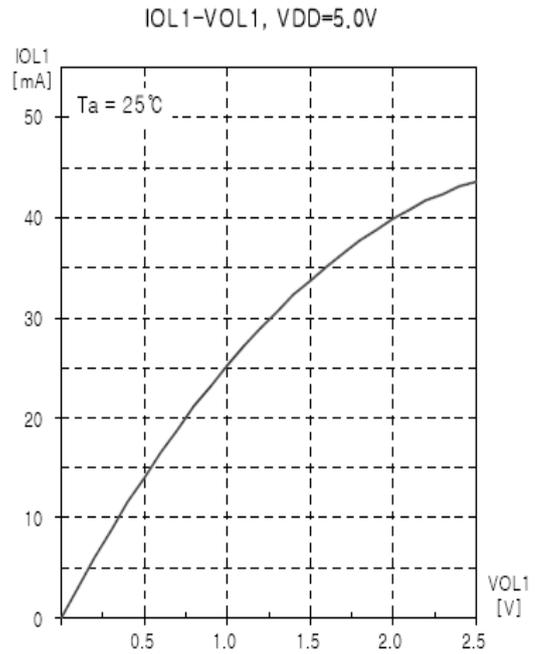
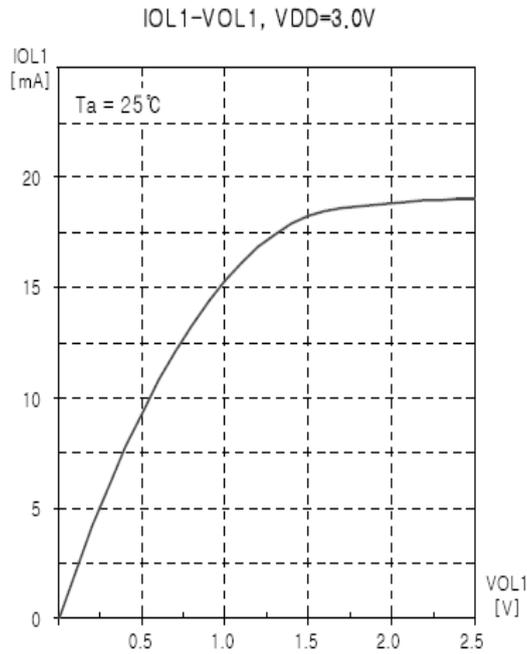


标准特性

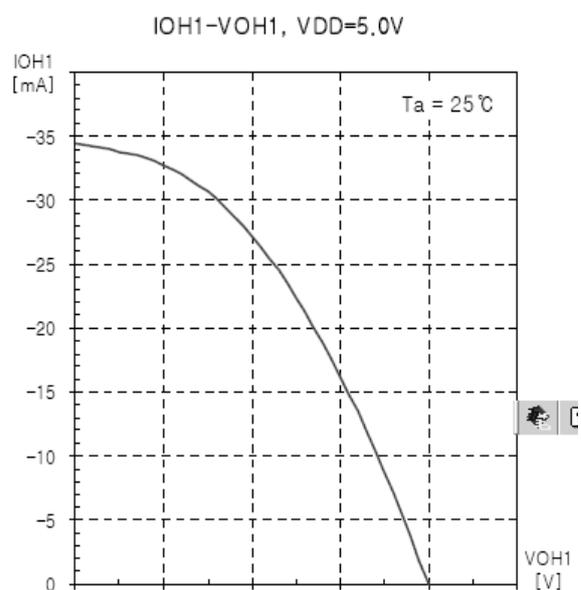
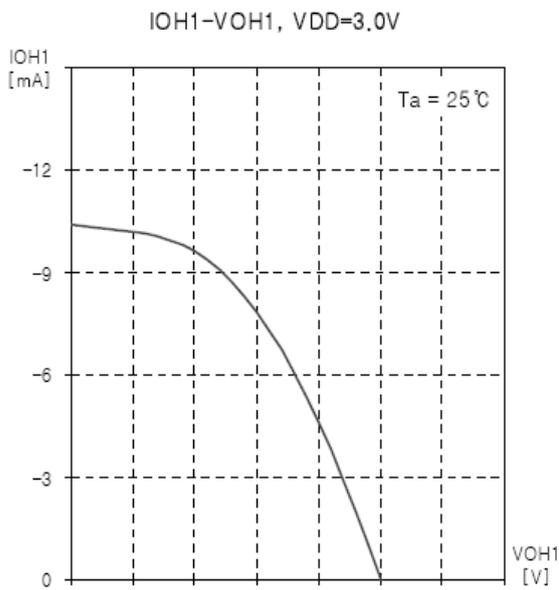
此节所提供的图表仅供设计参考，不作测试和保证。

此节数据为不同时段所作的统计总结数据。

此处的 σ 所指的是标准偏差，标准指的是取最大值是为 $+3\sigma$ ，最小值为 -3σ 。

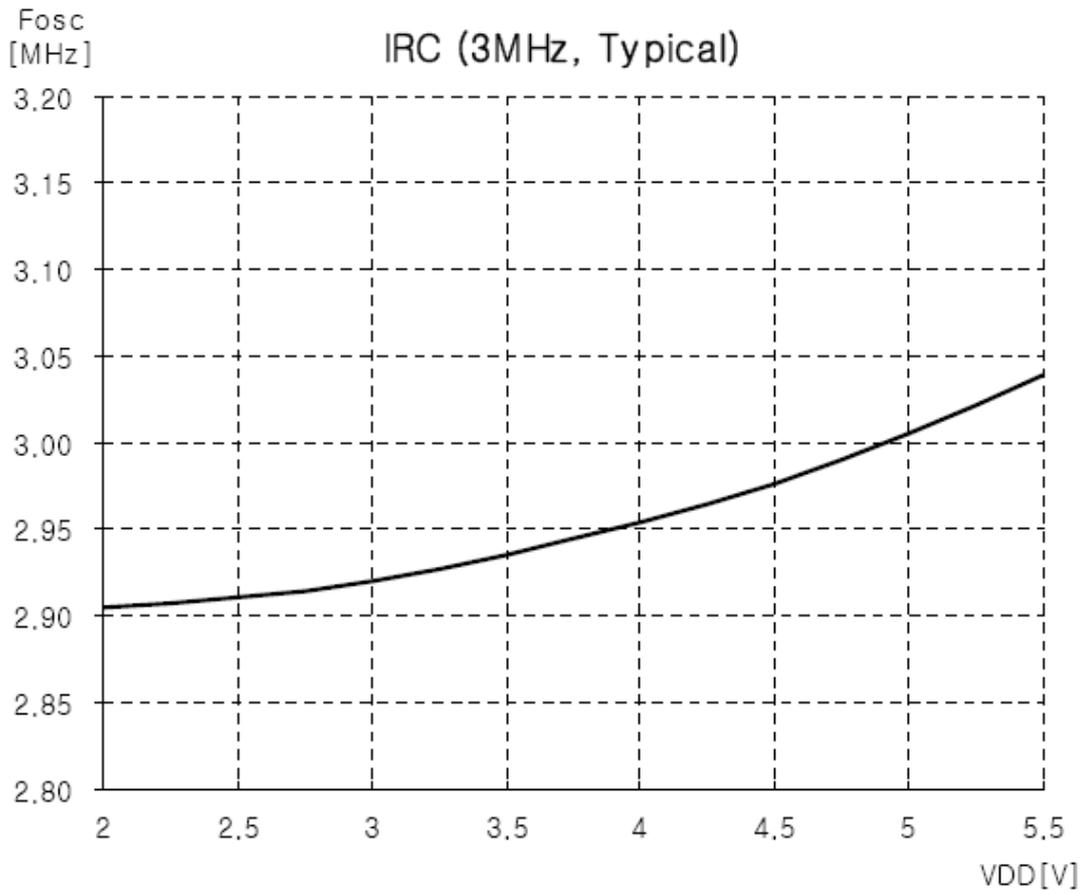


► IOH1 vs. VOH1 (at T=25°C)





内部 RC 振荡器 (取 3MHz 温度 T=25° C)





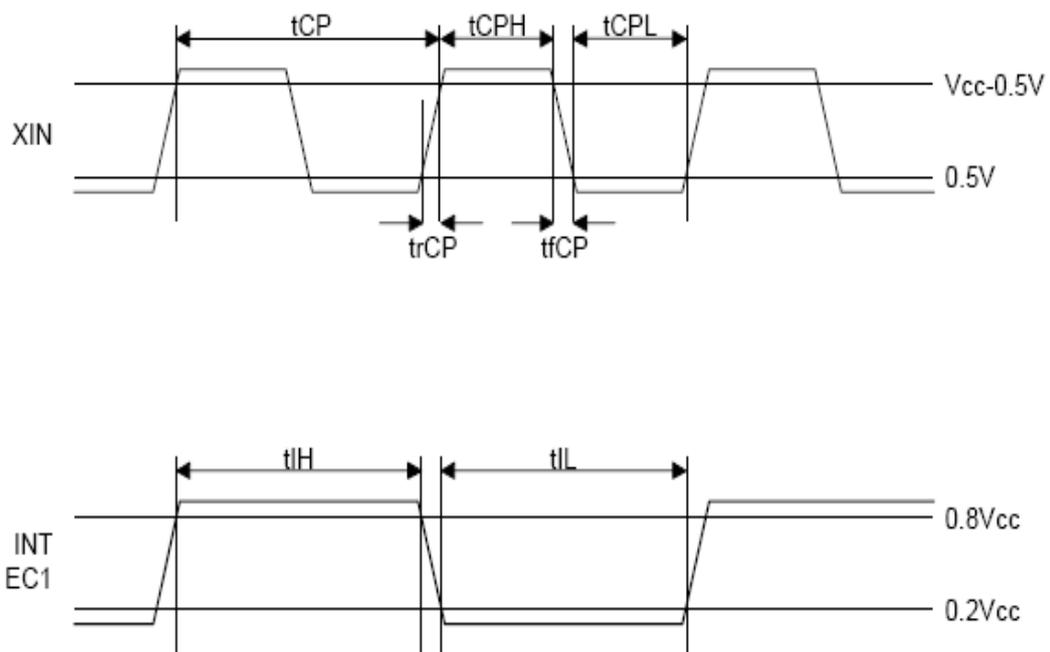
1.7.4 12 位 AD 转换特性 (VDD=5.5V~2.7V/2.4V@ Fxin=1~8MHz, Ta=25°C)

参数	符号	条件	参量			单位
			最小值	类型	最大值	
分辨率	Radc			12		Bits
模拟输入电压	Vain	AVREFS=0	VSS		ADD	V
		AVREFS=1	VSS		AVREFS	V
模拟输入电源供应电压	AVref	VDD=5.0V	2.4		VDD	V
		VDD=3.0V	2.4		VDD	V
全程精度	Eacc	VDD=4.096V, Fxin=4MHz			±4.0	LSB
非线性误差	Ene				±4.0	LSB
微分非线性误差	Ede			±1.0	±2.0	LSB
零刻度偏移误差	Eoff			±1.0	±3.0	LSB
满刻度偏移误差	Efe			±1.0	±3.0	LSB
转换时间	TCONV	VDD=5.5V~2.7V	29			μs
		VDD=5.5V~2.4V	58			μs
AVREF 输入电流	Iref	AVREFS=1		0.8	2.0	mA



1.7.5 交流特性 (VDD=2.0~5.5V, VSS=0V, Ta=-40°C~85°C)

序号	参数	符号	引脚	规格			单位
				最小值	类型	最大值	
1	外部时钟输入周期	t_{CP}	Xin	125	250	1000	ns
2	系统时钟周期	t_{sys}		500	1000	4000	ns
3	中断高脉冲	t_{IH}	INT	2			T_{sys}
4	中断低脉冲	t_{IL}	INT	2			t_{sys}



时钟，中断输入定时

2 功能描述

2.1 程序存储器

MC20P12XX 可寻址 4K byte 程序存储空间，程序计数器 PC (A1~A10) 用来寻址下一执行指令的所有程序存储器空间。程序存储器由 2K 字构成。程序存储器结构如下所示：

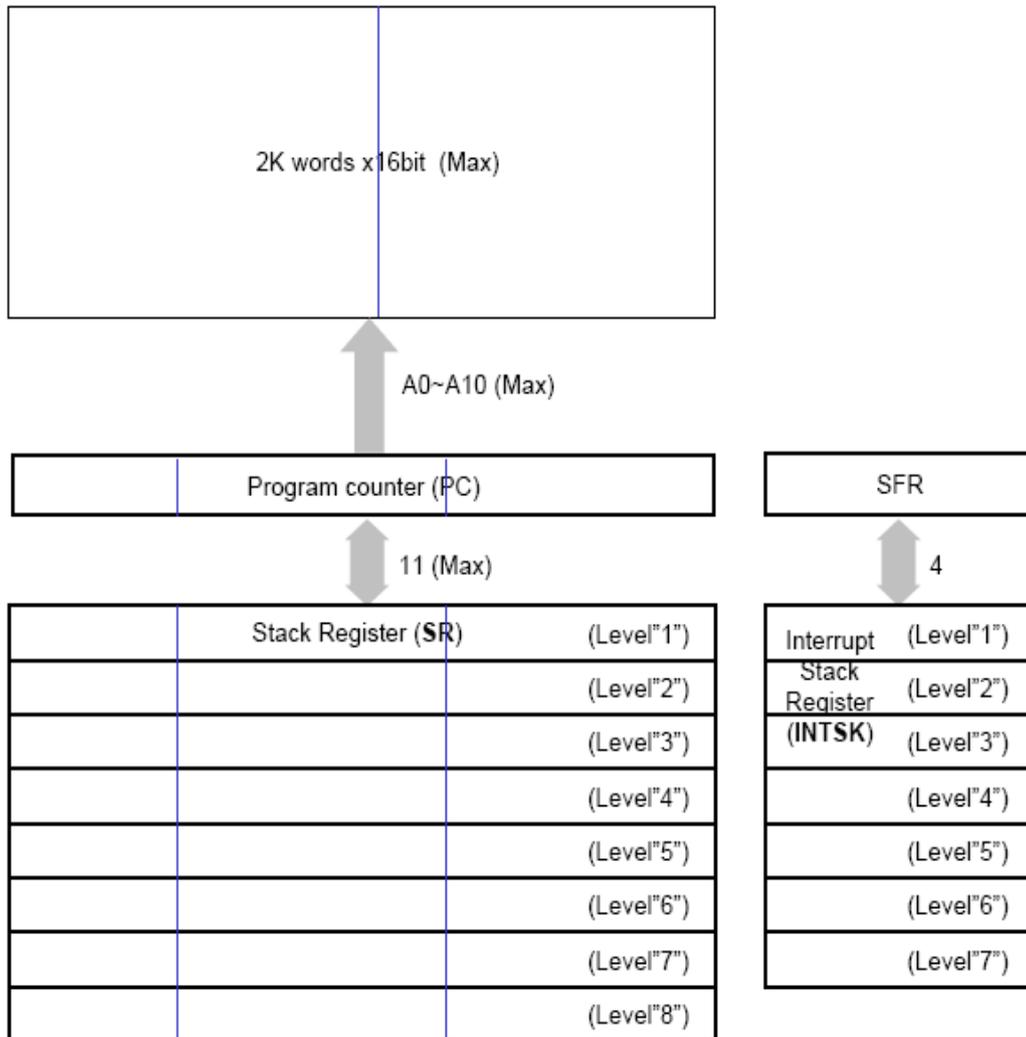


图 2-1 程序存储结构图



2.2 地址寄存器

以下寄存器用来寻址 ROM

1. PC 程序计数器

有效寻址每页的字

2. 堆栈寄存器

存储子程序指令返回地址。

2.2.1 程序计数器

为了执行下一条指令取指，11 位计数器取当前地址加 1。

为方便编程，开电源时，程序计数器复位至 0000H。然后程序计数器指向下一地址。

当 BR, CAL 或 RET 指令译码时，程序计数器关闭，地址不更新。BR 或者 CAL 的地址数据来自指令操作数据的 A0 到 A10。在执行 RET 时，地址取自第一堆栈段。

2.2.2 堆栈寄存器

当执行子程序调用指令或中断被确认时，地址堆栈寄存器保存返回地址。如果子程序或中断多于 8 级时，就会发生内部复位。中断确认时，中断堆栈寄存器将保存状态标志寄存器的内容。当中断返回指令执行时，存储内容会再次被存储。编程人员需牢记，中断堆栈寄存器只有 7 级，如果发生多于 7 级的中断时，首先存储的数据将丢失。这是堆栈溢出和中断堆栈溢出的不同之处。用 SPC 指令清堆栈指针前，中断处理必须停止。

2.3 数据存储器 (RAM)

256 单元 (256word*4bits) 组成的数据存储器,

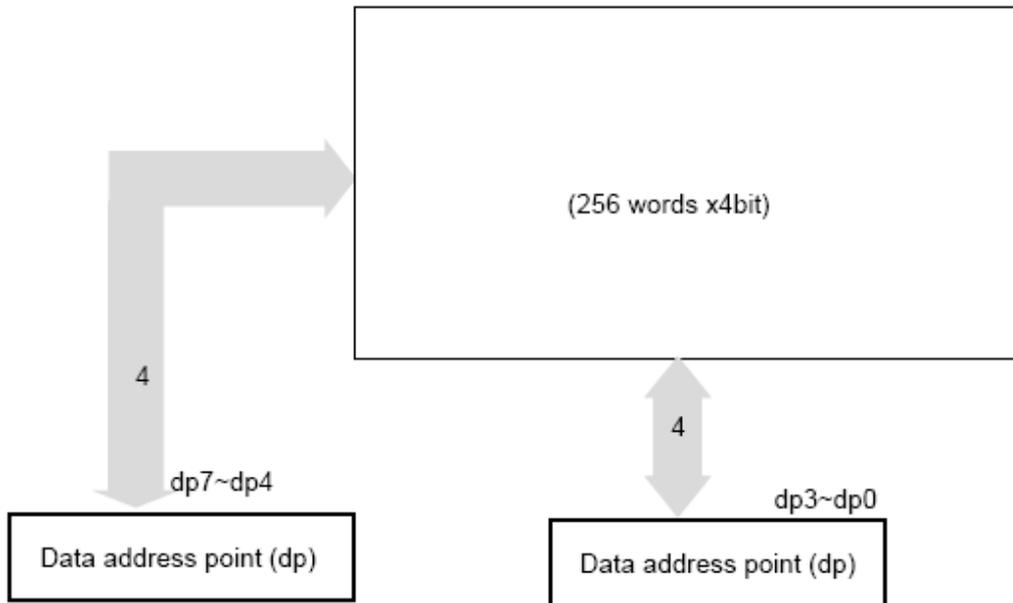
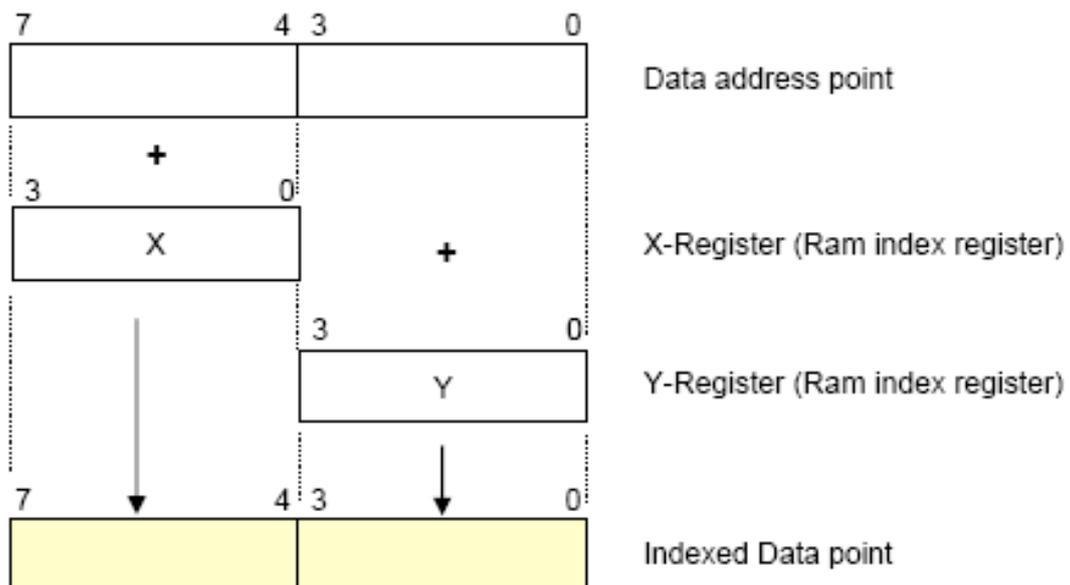


Fig 2-2 Data Memory

2.3.1. 数据存储器 (RAM) 寻址方法

所有数据存储空间可由 8bit RAM 数据地址指针直接寻址。

用 X 寄存器和 Y 寄存器可对数据存储空间寻址, X 寄存器寻址高 4 位, Y 寄存器寻址低 4 位。



2.3.2 数据存储器数据寻址例图

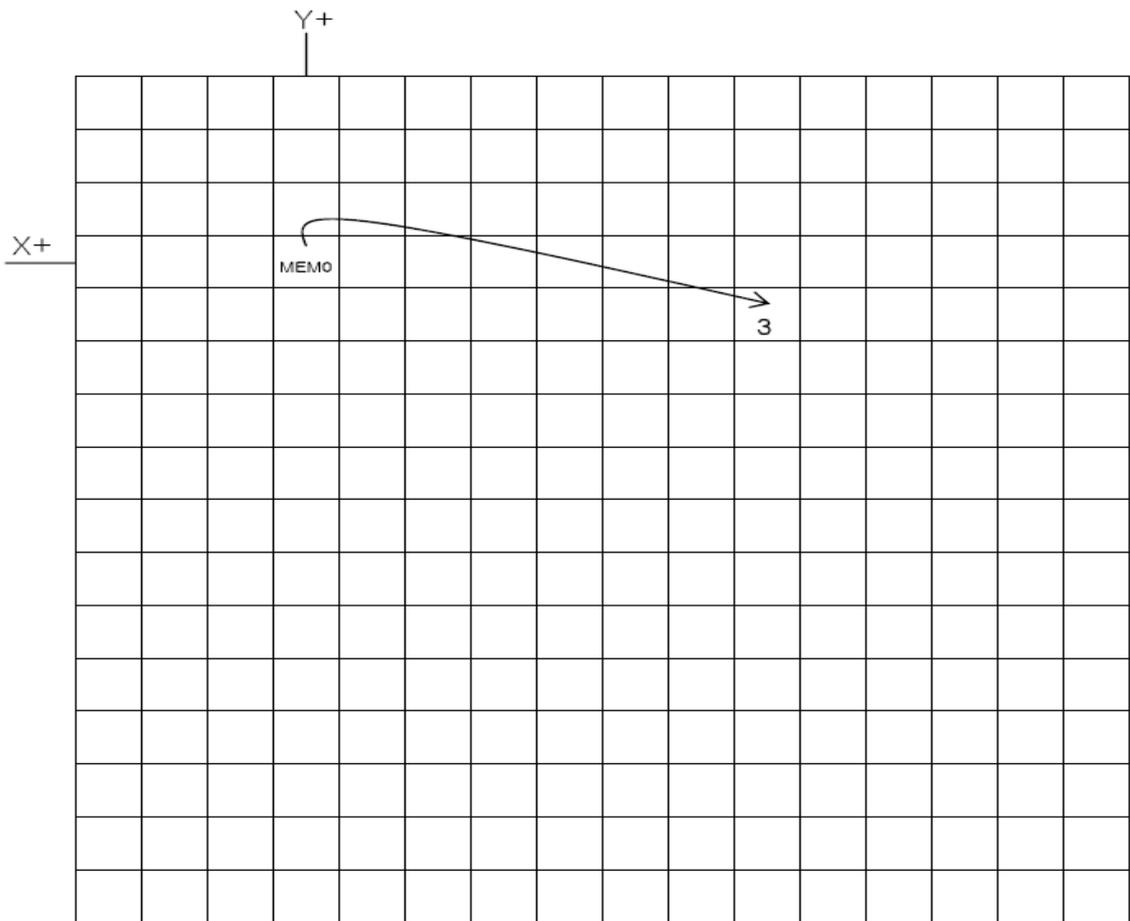


图 2-3-2 数据存储图

程序例子:

```
LDM MEM0, #3h
```

```
LY1 #7
```

```
LX1# 1
```

```
LDA MEM0
```

```
EIX
```

```
LDM MEM0, A
```

执行结果;

```
MEM0=3h
```

```
MEM0+X+Y=3h
```



2.4 通用功能寄存器

2.4.1 X 寄存器

X 寄存器由 4 位组成，是用来指引数据存储的寄存器。

2.4.2 Y 寄存器

Y 寄存器由 4 位组成，可用作通用目标寄存器，也可用作指引数据存储的寄存器。

2.4.3 累加器

4 位寄存器，保存数据和计算结果。

2.4.4 外围寻址寄存器

6 位地址寄存器，寻址外围寄存器，包括地址缓冲寄存器 ABR，数据缓冲寄存器 DBR。

2.4.5 地址缓冲寄存器

16 位地址缓冲寄存器。

地址缓冲寄存器在外围寄存器的地址是 38h~3Bh，由 4 个寄存器（ABR0, ABR1, ABR2, ABR3）组成，每个寄存器均为 4 位。

2.5 缓冲寄存器（DBR, ABR）

缓冲寄存器是两种 16 位寄存器，由 4 个独立寄存器构成。一个是数据缓冲寄存器（DBR），另一个是地址缓冲寄存器（ABR）。在外围寄存器中，数据缓冲寄存器（DBR）的地址是 3Ch~3Fh，地址缓冲寄存器（ABR）的地址是 38h~3Bh。这些缓冲器主要用于 ROM 与缓冲器或外围寄存器与缓冲器之间的数据传送。也常被通用目的寄存器用来进行数据处理，数据存储和中间缓冲。

2.5.1 地址缓冲寄存器（ABR）的功能

ABR 的主要功是 ROM 地址指针。ABR 读取来 ROM 的数据，存放在 16BIT 的 DBR 寄存器里面。ABR 的值随外围控制指令和“INC ABR”而变化。



2.5.2 数据缓冲寄存器 DBR 的功能

DBR 寄存器的主要功能是外围寄存器与 ROM 之间读取数据的中间缓冲。当执行 LDW@ABR 指令读取 ROM 数据时，ROM 的数据被送到 DBR，ROM 数据的 MSB 送 DBR3，LSB 送 DBR0。例如指向 ROM 的数据为 1234h，读取出来的每位 DBR 的数据如下：DBR0=4h DBR1=3h DBR2=2h DBR3=1h。DBR 也可用来读取一些 8 位，16 位外围寄存器的数据，例如 TOCR, T1CR。

备注：16 进制。请仔细看 ROM 数据，当程序员指派数据如下，ROM 数据如图所示：

DB 12h, 34h → ROM data=1234h

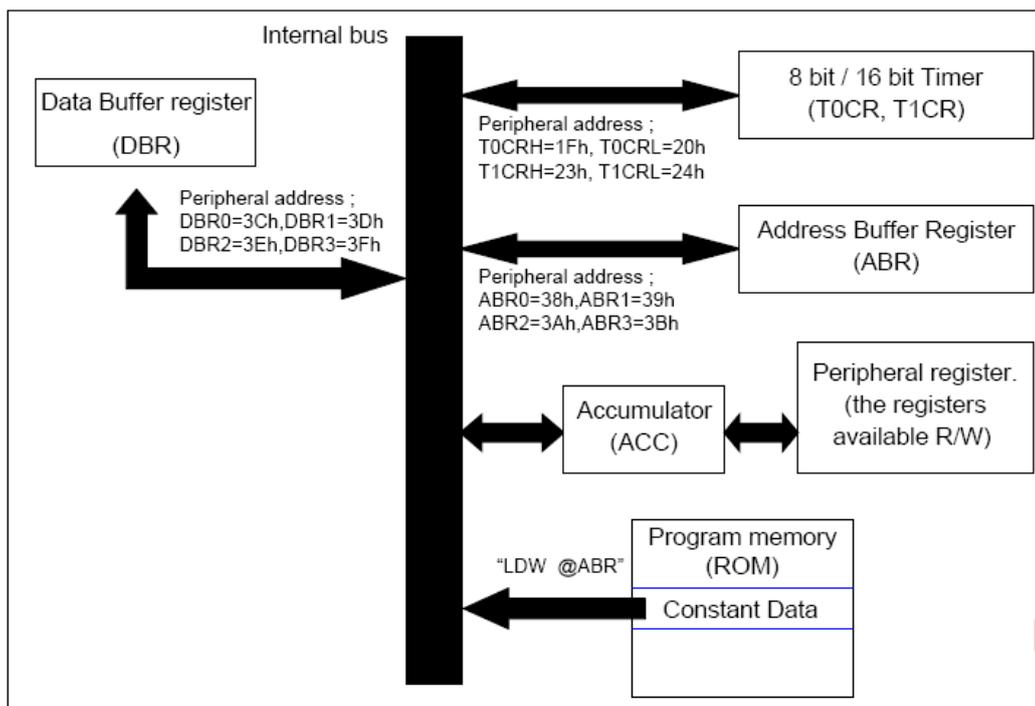
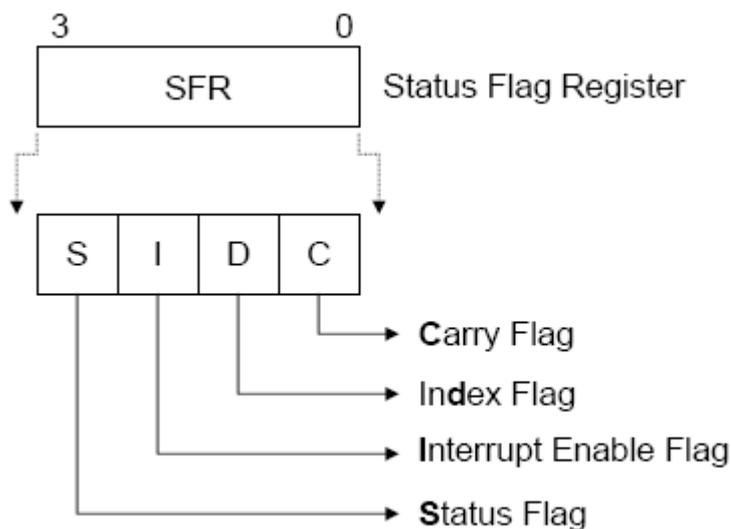


Fig 2-4 The internal Data flow among DBR, ABR, registers and ROM

2.6 状态标志寄存器 (SFR)

状态标志寄存器是 4 位寄存器

每位标志位显示过去的操作状态，并影响 CPU 的操作，在复位时初始化为 0h. 发生中断时，除标志位 I 外，均保持中断前的值。在进入中断子程序后，为确保数据准确，一定要初始化 SFR 状态。



2.6.1 进位标志 (C)

- 执行指令 ADDC, SUBC, ARRC, ARLC 发生进位或借位时，进位标志位 (C) 置位。
- 用指令 SETC 置位，CLRC 清零。
- 通过指令 LDC 可将外围寄存器指定位赋值给 C 位，
- 通过指令 STC 可将 C 位赋值给外围寄存器指定位

2.6.2 指针标志位 (D)

- RAM 数据地址指针变址控制位
- X 寄存器和 Y 寄存器用来变址寻址
- EIX 置位，DIX 清零。

2.6.3 中断允许标志位 (I)

- 中断允许标志控制
- EI 置位，DI 清零
- 中断响应的时候该标志会变成 0

2.6.4 状态标志位 (S)

- 根据执行指令后的条件来置位或清零
- 不能由任何指令置位和清零
- 些标志决定是否执行指令 BR 或 CALL



2.7 外围寄存器

Peripheral Address	Function Registers	Read Write	Symbol	RESET Value			
				3	2	1	0
00 h	Reserved						
01 h	PORT R1 STOP RELEASE SELECTION REG.	W	R1ST	F			
02 h	PORT R1 PULL UP RESISTOR SELECTION REG.	W	R1PC	F			
03 h	PORT R1 OPEN DRAIN SELECTION REG.	W	R1OD	0			
04 h	PORT R1 DATA REG.	R/W	R1	F			
05 h	PORT R1 DIRECTION REG.	W	R1DD	0			
06 h	TIMER OUTPUT PORT SELECTION REG.	W	TOPSR	0	0	0	0
07 h	Reserved						
08 h	PORT PB STOP RELEASE SELECTION REG.	W	PBST	F			
09 h	PORT PB PULL UP RESISTOR SELECTION REG.	W	PBPC	F			
0A h	PORT PB OPEN DRAIN SELECTION REG.	W	PBOD	0			
0B h	PORT PB DATA REG.	R/W	PB	F			
0C h	EXT. INTERRUPT INPUT PORT SELECTION REG.	W	EIPSR	0	0	0	0
0D h	PORT PB DIRECTION REG.	W	PBDD	0			
0E h	PORT PC OPEN DRAIN SELECTION REG.	W	PCOD	-	-	-	0
0F h	PORT PC DATA REG.	R/W	PC	1	1	1	1
10 h	Reserved						
11 h	Reserved						
12 h	Reserved						
13 h	Reserved						
14 h	Reserved						
15 h	INT. REQUEST FLAG REG. 2	R/W	IRQR2	-	0	0	0
16 h	INT. ENABLE REG. 2	R/W	IENR2	-	0	0	0
17 h	EXTERNAL INT. EDGE SELECTION REG.	W	IEDS	0	0	0	0
18 h	INT. ENABLE REG.	R/W	IENR	0	0	0	0
19 h	INT. REQUEST FLAG REG.	R/W	IRQR	0	0	0	0
1A h	TIMER0 MODE REG.	R/W	T0MR	0	0	0	0
1B h	VTG. DETECTION INDICATOR ENABLE REG.	W	VDIER	0	0	0	0
	VTG. DETECTION INDICATOR DATA REG.	R	VDIR	-	0	0	0
1C h	TIMER1 MODE REG.	R/W	T1MR	0	0	0	0
1D h	ROUT CONTROL REG.	R/W	RCR	0	0	0	0
1E h	CARRY MODE REG.	R/W	CGMR	0	0	0	0
1F h	TIMER 0 DATA 0 HIGH REG.	W	T0D0H	undefined			
	TIMER0 COUNT REG. HIGH	R	T0CRH	undefined			
	TIMER 0 CAPTURE HIGH REG.	R	T0CPH	undefined			

备注 1: “-” 是保留位，必需为 0

备注 2: “X” 是未定义位



Peripheral Address	Function Registers	Read Write	Symbol	RESET Value			
				3	2	1	0
20 h	TIMER 0 DATA 0 LOW REG.	W	T0D0L	undefined			
	TIMER 0 COUNT REG. LOW	R	T0CRL	undefined			
	TIMER 0 CAPTURE LOW REG.	R	T0CPL	undefined			
21 h	TIMER 0 DATA 1 HIGH REG.	W	T0D1H	undefined			
22 h	TIMER 0 DATA 1 LOW REG.	W	T0D1L	undefined			
23 h	TIMER 1 HIGH DATA REG.	W	T1HD	undefined			
	TIMER 1 COUNT REG. HIGH	R	T1CRH	undefined			
	TIMER 1 CAPTURE HIGH REG.	R	T1CPH	undefined			
24 h	TIMER 1 LOW DATA REG.	W	T1LD	undefined			
	TIMER 1 COUNT REG. LOW	R	T1CRL	undefined			
	TIMER 1 CAPTURE LOW REG.	R	T1CPL	undefined			
25 h	CARRY GENERATOR HIGH-MSB DATA REG.	W	CGHMD	undefined			
26 h	CARRY GENERATOR HIGH-LSB DATA REG.	W	CGHLD	undefined			
27 h	CARRY GENERATOR LOW-MSB DATA REG.	W	CGLMD	undefined			
28 h	CARRY GENERATOR LOW-LSB DATA REG.	W	CGLLD	undefined			
29 h	TIMER 01 MODE REG.	R/W	T01MR	0	0	0	0
2A h	PORT PG STOP RELEASE SELECTION REG.	W	PGST	F			
2B h	PORT PG OPEN DRAIN SELECTION REG.	W	PGOD	0			
2C h	PORT PG DATA REG.	R/W	PG	F			
2D h	ADC INPUT PORT SELECTION REG. 1	W	APSR1	0	0	0	0
2E h	PORT PG DIRECTION REG.	W	PGDD	0			
2F h	PORT PH OPEN DRAIN SELECTION REG.	W	PHOD	0			
30 h	PORT PH DATA REG.	R/W	PH	F			
31 h	ADC INPUT PORT SELECTION REG. 2	W	APSR2	0	0	0	0
32 h	PORT PH DIRECTION REG.	W	PHDD	0			
33 h	A/D CONVERTER INPUT SELECTION REG.	W	ADCIS	0	0	0	0
34 h	A/D CONVERTER MODE REG.	R/W	ADCM	0	0	0	1
35 h	A/D CONVERTER DATA REG. 1	R	ADCR1	undefined			
	PORT PG PULL UP RESISTOR SELECTION REG.	W	PGPC	F			
36 h	A/D CONVERTER DATA REG. 2	R	ADCR2	undefined			
	PORT PH PULL UP RESISTOR SELECTION REG.	W	PHPC	F			
37 h	WDT & ADC CONTROL REG.	W	WACR	0	0	0	0
	A/D CONVERTER DATA REG. 3	R	ADCR3	undefined			
38 h	ADDRESS BUFF REGISTER 0	R/W	ABR0	undefined			
39 h	ADDRESS BUFF REGISTER 1	R/W	ABR1	undefined			
3A h	ADDRESS BUFF REGISTER 2	R/W	ABR2	undefined			
3B h	ADDRESS BUFF REGISTER 3	R/W	ABR3	undefined			
3C h	DATA BUFF REGISTER 0	R/W	DBR0	undefined			
3D h	DATA BUFF REGISTER 1	R/W	DBR1	undefined			
3E h	DATA BUFF REGISTER 2	R/W	DBR2	undefined			
3F h	DATA BUFF REGISTER 3	R/W	DBR3	undefined			

备注 1: “-” 是保留位，必需为 0

备注 2: “X” 是未定义位



3. I/O 端口

MC20P12XX 最多可有 17 个输入输出端口, 分别为 R1 (4 I/O), PB (4 I/O), PC0 (1 输出), 1, PG (4 I/O), PH (4 I/O)。

R1, PB, PG 输入口可作为停机唤醒选择寄存器。

R1, PB, PG, PH 端口上拉电阻可由程序选择。

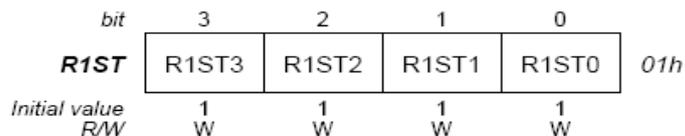
R1, PB, PG, PH 端口含有数据用法寄存器, 它可控制输入/输出和存储端口数据的寄存器。

R1, PB, PC, PG, PH 输出端口含开漏选择寄存器和数据寄存器。

3.1 端口 R1

引脚名称	端口选择	功能选择
R10/EC1	R10 (I/O)	事件计数输入 EC1
R11	R11 (I/O)	
R12/AN7/T10	R12 (I/O)	AN7 输入/定时器 1 输出
R13/BUZ	R13 (I/O)	峰鸣器输出

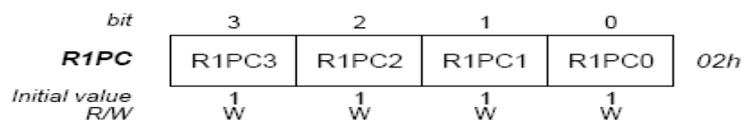
3.1.1 R1 停机唤醒选择寄存器 (R1ST)



R1 停机唤醒选择寄存器 (R1ST) 是 4 位寄存器, 可指定是否停机唤醒。

如果 R1 为 0, 允许停机唤醒, 如果为 1, 则否。R1ST 是只写寄存器, 复位时初始化为 Fh。

3.1.2 R1 上拉电阻控制寄存器 (R1PC)

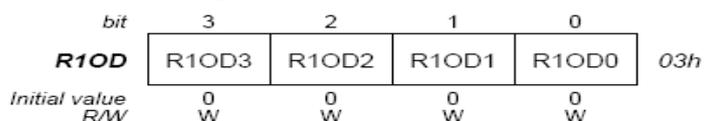


R1 上拉电阻控制寄存器 (R1PC) 是 4 位寄存器, 如果相应端口选为输入, 则可控制是否上拉。

如果 R1PC 选为 0, 上拉允许, 如果选 1, 则禁止。R1PC 是只写寄存器, 复位时初始化为 Fh。

如果相应端口选为输出, 则上拉功能自动禁止。

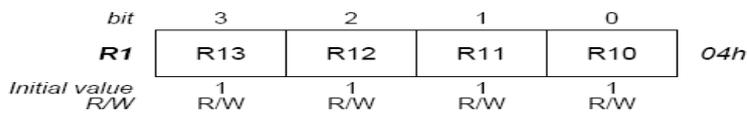
3.1.3 R1 开漏设定寄存器 (R1OD)



R1OD 开漏设定寄存器 (R1OD) 是 4 位寄存器, 能设定每一位 R1 端口为开漏输出端口, 如果 R1OD 为 0, R1 端口为开漏输出, 如果为 1, 则为推挽输出。R1OD 是只写寄存器, 复位时初始化为 0h。

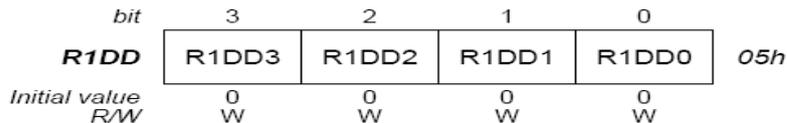


3.1.4 R1 数据寄存器 (R1)



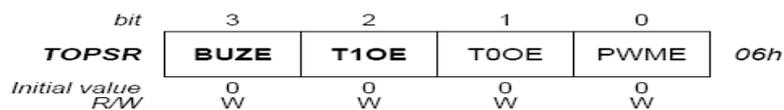
R1 数据寄存器 (R1) 是存储 R1 端口数据的 4 位寄存器。当 R1DD 设为输出口状态时，在 R1 内写入数据，数据将输出到 R1 引脚。如果设为输入端口，则读引脚输入状态。复位状态下 R1 初始化为 Fh。

3.1.5 R1 I/O 数据用法寄存器 (R1DD)



R1 I/O 数据用法寄存器 (R1DD) 是 4 位寄存器，可设定每位的输入或输出状态。如 R1DD 为 0，R1 为输入状态，为 1 则为输出状态。R1DD 是只写寄存器。一旦复位，初始化为 0 h，所有 R1 端口变为输入状态。

3.1.6 定时器输出端选择寄存器 (TOPSR)



定时器输出端选择寄存器 (TOPSR) 是 4 位寄存器，每位可设定功能模式。当设为 0 时，TOPSR 相应位为正常 I/O 口选择模式。设为 1 时，变为功能选择模式。

TOPSR 选择模式

位名称	值	选择模式	备注
BUZE	0	R13 (I/O)	
	1	峰鸣器输出	
T1OE	0	R12 (I/O)	可通过设置 APSR2 寄存器的第 3 位来选择 AN7
	1	定时器 1 输出	
T0OE	0	PB2 (I/O)	
	1	定时器 0 输出	
PWME	0	PG0 (I/O)	
	1	PWM 输出	可通过设置 APSR1 寄存器的第 0 位来选择 AN0

TOPSR 是只写寄存器，复位时初始化为 0h。因此，进入 I/O 口模式。

3.1.7 外部中断输入口选择寄存器 (EIPSR)



外部中断输入口选择寄存器 (EIPSR) 是 4 位寄存器，每位均可设定功能模式。设为 0 时，EIPSR 相应的位为普通 I/O 口选择模式，设为 1 时，变为功能选择模式。

EIPSR 选择模式

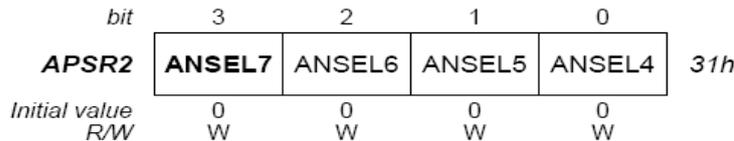
位名称	值	选择模式	备注
ECE1	0	R10 (I/O)	
	1	事件计数输入选择	



INT2E	0	PG2 (I/O)	可通过设置 APSR1 寄存器的第 2 位来选择 AN2
	1	外部中断 2 输入选择	
INT1E1	0	PG1 (I/O)	可通过设置 APSR1 寄存器的第 1 位来选择 AN1
	1	外部中断 1 输入选择	
INT1E0	0	PB0 (I/O)	
	1	外部中断 1 输入选择	

EIPSR 是只写寄存器，复位初始化为 0h。因此，进入 I/O 口模式。

3.1.8 ADC 输入口选择寄存器 2 (APSR2)



ADC 输入口选择器 (APSR2) 是 4 位寄存器，每位均可设定功能模式。设为 0 时，APSR2 相应端口作为普通 I/O 口，设为 1 时，变为功能选择模式。

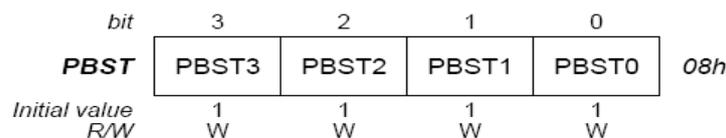
位名称	值	选择模式	备注
ANSEL7	0	选 R12 (I/O)	通过设置 TOPSR 的第 2 位可选择 T10
	1	选择模拟 7 输入	
ANSEL6	0	选择 PH2 (I/O)	
	1	选择模拟 6 输入	
ANSEL5	0	选择 PH1 (I/O)	
	1	选择模拟 5 输入	
ANSEL4	0	选择 PH0 (I/O)	
	1	选择模拟 4 输入	

APSR2 是只写寄存器，复位时，初始化为 0h。因此，进入 I/O 口模式。

3.2 端口 PB

引脚名称	选择端口	功能选择
PB0/INT1	PB0 (I/O)	INT1 输入
PB1	PB1 (I/O)	
PB2/T00	PB2 (I/O)	定时器 0 输出
PB3	PB3 (I/O)	

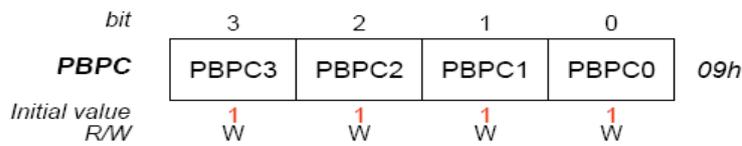
3.2.1 PB 停机唤醒选择寄存器 (PBST)



PB 停机唤醒选择寄存器 (PBST) 是 4 位寄存器，可设定停机唤醒引脚。如果 PBST 设为 0，允许停机唤醒，设为 1，则停机唤醒无效。PBST 是只写寄存器，复位时，初始化为 F h。

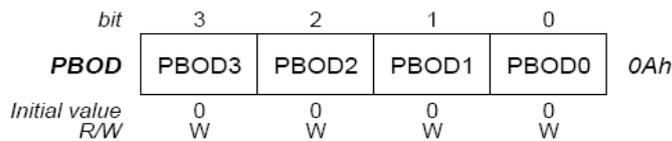


3.2.2 PB 上拉电阻控制寄存器 (PBPC)



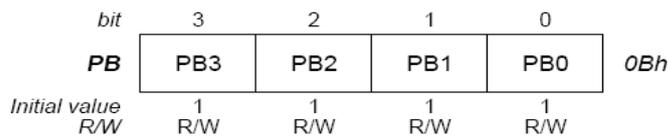
PB 上拉电阻控制寄存器 (PBPC) 是 4 位寄存器, 如果相应端口为输入, 则可控制是否上拉。如果 PBPC 设为 0, 允许上拉, 如果设为 1, 则禁止。PBPC 是只写寄存器, 复位时, 初始化为 Fh。如果相应端口选为输出, 则上拉功能自动禁止。

3.2.3 PB 开漏设定寄存器 (PBOD)



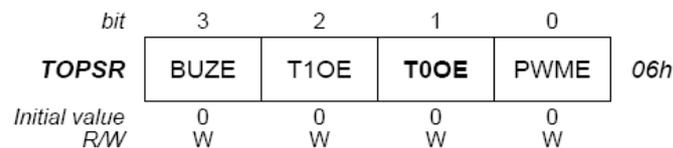
PB 开漏设定寄存器 (PBOD) 是 4 位寄存器, 能设定每一位 PB 端口为开漏输出端口, 如果 PBOD 设为 0, 为开漏输出, 如果设为 1, 则为推挽输出。PB 是只写寄存器, 在复位时初始化为 0h。

3.2.4 PB 数据寄存器 (PB)



PB 数据寄存器 (PB) 是存储 PB 端口数据的 4 位寄存器, 复位时初始化为 Fh。

3.2.5 定时器输出选择寄存器 (TOPSR)



定时器输出端选择寄存器 (TOPSR) 是 4 位寄存器, 每位可设定功能模式。当设为 0 时, TOPSR 相应位为正常 I/O 口选择模式。设为 1 时, 变为功能选择模式。

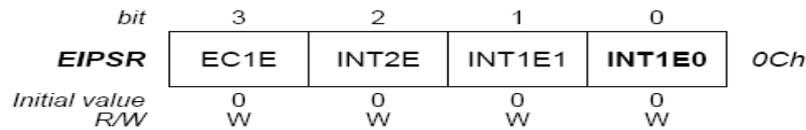
TOPSR 功能选择模式

位名称	值	选择模式	备注
BUZE	0	选 R13 (I/O)	
	1	峰鸣器输出	
T1OE	0	选 R12 (I/O)	可通过设置 APSR2 寄存器的第 3 位来选择 AN7
	1	定时器 1 输出	
T0OE	0	选 PB2 (I/O)	
	1	定时器 0 输出	
PWME	0	选 PG0 (I/O)	可通过设置 APSR1 寄存器的第 0 位来选择 AN0
	1	选择 PWM 输出	

TOPSR 是只写寄存器, 复位时, 初始化为 0h。因此, 进入 I/O 口模式。



3.2.6 外部中断输入口选择寄存器 (EIPSR)



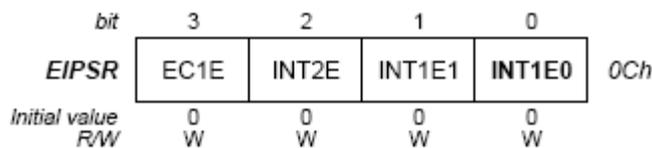
外部中断输入口选择寄存器 (EIPSR) 是 4 位寄存器，每位均可设定功能模式。设为 0 时，EIPSR 相应的位为普通 I/O 口选择模式，设为 1 时，变为功能选择模式。

EIPSR 选择模式

位名称	值	选择模式	备注
EC1E	0	选 R10 (I/O)	
	1	计时输入选择	
INT2E	0	选 PG2 (I/O)	可通过设置 APSR1 寄存器的第 2 位来选择 AN2
	1	外部中断 2 输入选择	
T00E	0	选 PG1 (I/O)	可通过设置 APSR1 寄存器的第 1 位来选择 AN1
	1	外部中断 1 输入选择	
INT1E0	0	选 PB0 (I/O)	
	1	外部中断 1 输入选择	

EIPSR 是只写寄存器，复位时，初始化为 0h。因此，进 I/O 口模式。

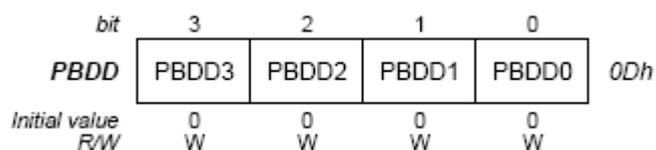
3.2.7 PB I/O 口数据用法寄存器 (PBDD)



PB I/O 数据用法寄存器 (PBDD) 是 4 位寄存器，可设定每位的输入或输出状态。如 PBDD 为 0，R1 为输入状态，为 1 则为输出状态。PBDD 是只写寄存器。一旦复位，初始化为 0 h，所有 PB 端口变为输入状态。

3.3 端口 PC

3.3.1 PC 开漏设定寄存器 (PCOD)



PC 开漏设定寄存器 (PCOD) 是 1 位寄存器，能设定 PC 端口为开漏输出端口，如果 PCOD 设为 0，为开漏输出，如果设为 1，则为推挽输出。PC 是只写寄存器，在复位时初始化为 0h。



3.3.2 数据寄存器(PC)

bit	3	2	1	0	
PCOD	-	-	-	PCOD0	0Eh
Initial value	-	-	-	0	
R/W	-	-	-	W	

PC 数据寄存器(PC)是存储 PC 端口数据 1 位的寄存器，复位时初始化为 Fh。

3.4 端口 PG

引脚名称	端口选择	功能选择
PG0/AN0/AVREF/PWM	PG0 (I/O)	AN0 或 AVREF 输入/PMW 输出
PG1/AN1/INT1	PG1 (I/O)	AN1 输入/INT1 输出
PG2/AN2/INT2	PG2 (I/O)	AN2 输入/INT2 输出
PG3/AN3	PG3 (I/O)	AN3 输入

3.4.1 PG 停机唤醒选择寄存器 (PGST)

bit	3	2	1	0	
PGST	PGST3	PGST2	PGST1	PGST0	2Ah
Initial value	1	1	1	1	
R/W	W	W	W	W	

PG 停机唤醒选择寄存器 (PGST) 是 4 位寄存器，可设定停机唤醒引脚。如果 PGST 设为 0，允许停机唤醒，设为 1，则停机唤醒无效。PGST 是只写寄存器，复位时，初始化为 F h。

3.4.2 PG 开漏设定寄存器 (PGOD)

bit	3	2	1	0	
PGOD	PGOD3	PGOD2	PGOD1	PGOD0	2Bh
Initial value	0	0	0	0	
R/W	W	W	W	W	

PG 开漏设定寄存器 (PGOD) 是 4 位寄存器，能设定每一位 PG 端口为开漏输出端口，如果 PGOD 设为 0，为开漏输出，如果设为 1，则为推挽输出。PG 是只写寄存器，在复位时初始化为 0h。

3.4.3 PG 数据寄存器 (PG)

bit	3	2	1	0	
PG	PG3	PG2	PG1	PG0	2Ch
Initial value	1	1	1	1	
R/W	R/W	R/W	R/W	R/W	

PG 数据寄存器 (PG) 是存储 PG 端口数据的 4 位寄存器，复位时初始化为 Fh。



3.4.4 定时器输出选择寄存器 (TOPSR)

	bit	3	2	1	0	
TOPSR		BUZE	T1OE	T0OE	PWME	06h
<i>Initial value</i>		0	0	0	0	
<i>R/W</i>		W	W	W	W	

定时器输出端选择寄存器 (TOPSR) 是 4 位寄存器, 每位可设定功能模式。当设为 0 时, TOPSR 相应位为正常 I/O 口选择模式。设为 1 时, 变为功能选择模式。

TOPSR 选择模式

位名称	值	选择模式	模式
BUZE	0	选 R13 (I/O)	
	1	峰鸣器输出	
T1OE	0	选 R12 (I/O)	可通过设置 APSR2 寄存器的第 3 位来选择 AN7
	1	定时器 1 输出	
T0OE	0	选 PB2 (I/O)	
	1	定时器 0 输出	
PWME	0	选 PG0 (I/O)	可通过设置 APSR1 寄存器的第 0 位来选择 AN0
	1	PWM 输出	

TOPSR 是只写寄存器, 复位时初始化为 0 h. 因此, 进入 I/O 口模式。

3.4.5 外部中断输入选择寄存器 (EIPSR)

	bit	3	2	1	0	
EIPSR		EC1E	INT2E	INT1E1	INT1E0	0Ch
<i>Initial value</i>		0	0	0	0	
<i>R/W</i>		W	W	W	W	

外部中断输入选择寄存器 (EIPSR) 是 4 位寄存器, 每位均可设定功能模式。设为 0 时, EIPSR 相应的位为普通 I/O 口选择模式, 设为 1 时, 变为功能选择模式。

EIPSR 选择模式

位名称	值	选择模式	备注
EC1E	0	选 R10 (I/O)	
	1	事件计数输入选择	
INT2E	0	选 PG2 (I/O)	可通过设置 APSR1 寄存器的第 2 位来选择 AN2
	1	外部中断 2 输入选择	
INT1E1	0	选 PG1 (I/O)	可通过设置 APSR1 寄存器的第 1 位来选择 AN1
	1	外部中断 1 输入选择	
INT1E0	0	选 PB0 (I/O)	
	1	外部中断 1 输入选择	

EIPSR 是只写寄存器, 复位时, 初始化为 0h。因此, 进入 I/O 口模式。



3.4.6 ADC 输入口选择寄存器 1 (APSR1)

	bit	3	2	1	0	
APSR1		ANSEL3	ANSEL2	ANSEL1	ANSEL0	2Dh
<i>Initial value</i>		0	0	0	0	
<i>R/W</i>		W	W	W	W	

ADC 输入口选择器 (APSR1) 是 4 位寄存器，每位均可设定功能模式。设为 0 时，APSR1 相应端口作为普通 I/O 口，设为 1 时，变为功能选择模式。

位名称	值	选择模式	备注
ANSEL3	0	选 PG3 (I/O)	
	1	选择模拟 3 输入	
ANSEL2	0	选择 PG2 (I/O)	可通过设置 EIPSR 寄存器的第 2 位来选择 INT3
	1	选择模拟 2 输入	
ANSEL1	0	选择 PG1 (I/O)	可通过设置 EIPSR 寄存器的第 1 位来选择 INT2
	1	选择模拟 1 输入	
ANSEL0	0	选择 PG0 (I/O)	可通过设置 TOPSR 寄存器的第 0 位来选择 PWM
	1	选择模拟 0 输入或 AVREF 输入	

APSR1 是只写寄存器，复位时，初始化为 0h。因此，进入 I/O 口模式。

3.4.7 PG I/O 口数据用法寄存器 (PGDD)

	bit	3	2	1	0	
PGDD		PGDD3	PGDD2	PGDD1	PGDD0	2Eh
<i>Initial value</i>		0	0	0	0	
<i>R/W</i>		W	W	W	W	

PG I/O 数据用法寄存器 (PGDD) 是 4 位寄存器，可设定每位的输入或输出状态。如 PGDD 为 0，R1 为输入状态，为 1 则为输出状态。PGDD 是只写寄存器。一旦复位，初始化为 0 h，所有 PG 端口变为输入状态。

3.4.8 PG 上拉电阻控制寄存器 (PGPC)

	bit	3	2	1	0	
PGPC		PGPC3	PGPC2	PGPC1	PGPC0	35h
<i>Initial value</i>		1	1	1	1	
<i>R/W</i>		W	W	W	W	

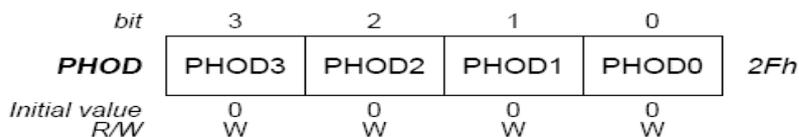
PG 上拉电阻控制寄存器 (PGPC) 是 4 位寄存器，如果相应端口为输入，则可控制是否上拉。如果 PGPC 设为 0，允许上拉，如果设为 1，则禁止。PGPC 是只写寄存器，复位时，初始化为 F h。如果相应端口选为输出，则上拉功能自动禁止。



3.5 端口 PH

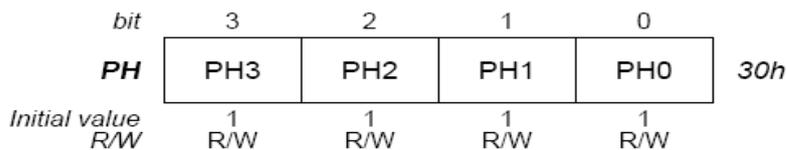
引脚名称	端口选择	功能选择
PH0/AN4	PH0 (I/O)	AN4 输入
PH1/AN5	PH1 (I/O)	AN5 输入
PH2/AN6	PH2 (I/O)	AN6 输入
PH3	PH3 (I/O)	-

3.5.1 PH 开漏设定寄存器 (PHOD)



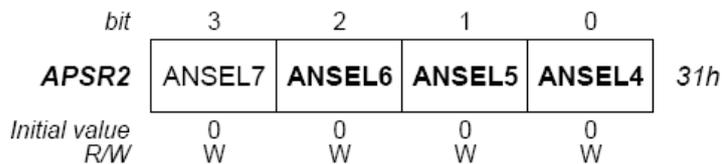
PH 开漏设定寄存器 (PHOD) 是 4 位寄存器，能设定每一位 PH 端口为开漏输出端口，如果 PHD 设为 0，为开漏输出，如果设为 1，则为推挽输出。PH 是只写寄存器，在复位时初始化为 0h。

3.5.2 PH 数据寄存器 (PH)



PH 数据寄存器 (PH) 是存储 PH 端口数据的 4 位寄存器。复位时初始化为 Fh。

3.5.3 ADC 输入端口选择寄存器 (APSR2)



ADC 输入端口选择器 (APSR2) 是 4 位寄存器，每位均可设定功能模式。设为 0 时，APSR2 相应端口作为普通 I/O 口，设为 1 时，变为功能选择模式。

位名称	值	选择模式	备注
ANSEL7	0	选 R12 (I/O)	通过设置 TOPSR 的第 2 位可选择 T10
	1	选择模拟 7 输入	
ANSEL6	0	选择 PH2 (I/O)	
	1	选择模拟 6 输入	
ANSEL5	0	选择 PH1 (I/O)	
	1	选择模拟 5 输入	
ANSEL4	0	选择 PH0 (I/O)	
	1	选择模拟 4 输入	

APSR2 是只写寄存器，复位时，初始化为 0h。因此，进入 I/O 口模式。



3.5.4 PH I/O 口数据用法寄存器 (PHDD)

bit	3	2	1	0	
PHDD	PHDD3	PHDD2	PHDD1	PHDD0	32h
Initial value	0	0	0	0	
R/W	W	W	W	W	

PH I/O 数据用法寄存器 (PHDD) 是 4 位寄存器, 可设定每位的输入或输出状态。如 PHDD 为 0, R1 为输入状态, 为 1 则为输出状态。PHDD 是只写寄存器。一旦复位, 初始化为 0 h, 所有 PH 端口变为输入状态。

3.5.5 PH 上拉电阻控制寄存器 (PHPC)

bit	3	2	1	0	
PHPC	PHPC3	PHPC2	PHPC1	PHPC0	36h
Initial value	1	1	1	1	
R/W	W	W	W	W	

PH 上拉电阻控制寄存器 (PHPC) 是 4 位寄存器, 如果相应端口为输入, 则可控制是否上拉。如果 PHPC 设为 0, 允许上拉, 如果设为 1, 则禁止。PHPC 是只写寄存器, 复位时, 初始化为 F h。如果相应端口选为输出, 则上拉功能自动禁止。

复位, 停机, 睡眠, LVD 模式下各端口状态

引脚名称	I/O	共用引脚	复位	停机		睡眠	LVD
				PGOPT=1	PGOPT=0		
R10	I/O	EC1/KS0	输入 (无上拉)	停机前状态		睡眠前 状态	输入 无上拉
R11		RESET/VPP/KS1					
R12		OSC2/T10/AN7 /KS2					
R13		OSC1/BUZ/KS3					
PB0	I/O	INT1/KS4	↑			↑	↑
PB1		KS5					
PB2		T00/KS6					
PB3		KS7					
PG0	I/O	PWM/ANO/AVREF /KS8	↑	↑	-低电平输出, -键盘扫描-关 -上拉-关, -ADC 通道	↑	↑
PG1		INT1/AN1/KS9					
PG2		INT2/AN2/KS10					
PG3		AN3/KS11					
PH0	I/O	AN4	↑	停机前状态		↑	↑
PH1		AN5					
PH2		AN6					
PH3		-					
PC0	0	-	Hi-Z			↑	Hi-Z
ROUT	0	-	低电平输出	低电平输出		↑	低电平输出

4 外围硬件

4.1 振荡电路

陶瓷和晶体均可用来设计振荡电路。振荡电路时钟信号经过脉冲发生器产生 CPU 时钟，并向外围部件提供信号。

振荡电路有 4 种类型，并可分为 13 种不同的振荡模式。用户可通过 OTP 结构选择位来选择 4 种类型中的一种。具体请参考 4.1 表。

XT 晶振/陶瓷振荡器

ERC 外部 RC 振荡器 (2 种模式)

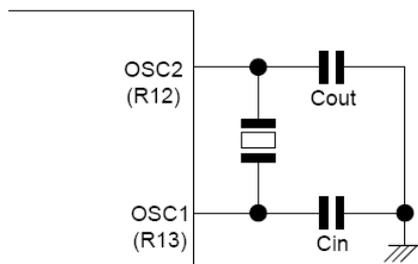
ECKIN 外部时钟输入 (2 种模式)

IRC 内部 RC 振荡器 (8 种模式)

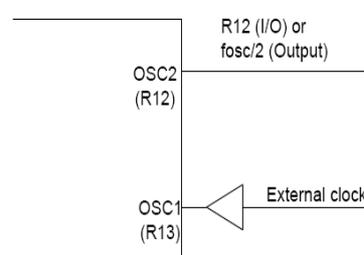
第一种类型为晶体/陶瓷振荡电路，OSC1 和 OSC2 为输入和输出。与之对应，片内有一个反相放大器作为内部振荡器，与陶瓷振荡器或晶体振荡器共同组成振荡电路。在停机模式下，振荡停止，OSC2 为高电平，OSC1 为低电平，内置反馈电阻被禁用。

第二种类型是外部时钟输入电路，外部时钟通过 OSC1 驱动。请留意数据表上列出的时钟频率的最大值和最小值。OSC2/R12 选为普通 I/O 端口 R12，或是时钟输出 fosc/2。在停机模式下，OSC1 不再为低电平，而且外部时钟不影响内部时钟。

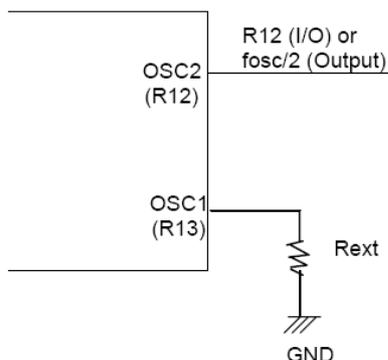
晶振或/陶瓷振荡电路



外部时钟输入电路



RC 振荡电路



内部 RC 振荡电路

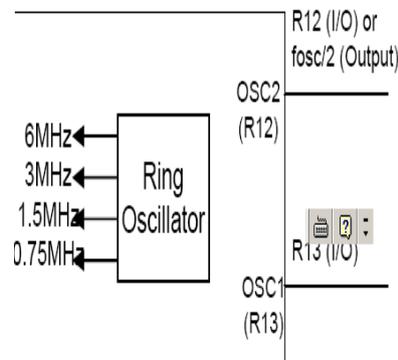


图 4.1 振荡器结构



另一种类型是 RC 振荡电路。这种电路通过在 OSC1 和地之间连接一个电阻来实现。付出的代价是定时迟钝。RC 振荡频率是供电电压、外部电阻和工作温度的一个函数。用户需考虑外部电阻偏差产生的变化。在停机模式下，OSC1 状态为低电平。

还有一种是内部 RC 振荡电路。这种类型，OSC1/R13 用作普通 I/O 端口 R13, OSC2/R12 可用作普通 I/O 口 R12, 或是时钟输出 ($f_{osc}/2$)。振荡器的频率有两种，一种从 OSC2 引脚输出，可用来作测试或是同步其它逻辑。因为在内部振荡器在工厂已被较准，所以不需要再作测试。在停机模式下，内部振荡停止。

下表所示为由 OTP 结构选择位选择振荡器的类型。(地址: 8000h, XTS3~XTS0) . 请参照表 11. 4. 2 结构选择位的描述。

表 4. 1 振荡器类型，选择模式

XTS3	XTS2	XTS1	XTS0	振荡器模式	OSC1	OSC2
1	1	1	1	内部 RC 3MHz	R13 (I/O)	R12 (I/O)
1	1	1	0	内部 RC 3MHz / PS1 输出	R13 (I/O)	1. 5MHz (0)
1	1	0	1	内部 RC1. 5MHz	R13 (I/O)	R12 (I/O)
1	1	0	0	内部 RC1. 5MHz / PS1 输出	R13 (I/O)	0. 75MHz (0)
1	0	1	1	内部 RC0. 75MHz	R13 (I/O)	R12 (I/O)
1	0	1	0	内部 RC0. 75MHz/ PS1 输出	R13 (I/O)	0. 375MHz (0)
1	0	0	1	内部 RC 6 MHz	R13 (I/O)	R12 (I/O)
1	0	0	0	内部 RC 6 MHz/ PS1 输出	R13 (I/O)	3MHz (0)
0	1	1	1	外部 RC 振荡器	R13 (I/O)	R12 (I/O)
0	1	1	0	内部 RC 振荡器/PS1 输出	OSC1 (I)	PS1*(0)
0	1	0	1	XT 振荡器	OSC1 (I)	OSC2 (0)
0	1	0	0		OSC1 (I)	
0	0	1	1	外部时钟输入	OSC1 (I)	R12 (I/O)
0	0	1	0	外部时钟输入/PS1 输出	OSC1 (I)	PS1*(0)
0	0	0	1	禁止	-	-
0	0	0	0	禁止	-	-

*PS1 是振荡频率 2 分频

4.2 看门狗定时器 (WDT)

看门狗定时器是由 19bit 组成。WDT 复位后, $f_{osc}/4$ 周期信号重新计数。如果定时器溢出, 复位自动执行, 内部电路初始化。溢出时间为 $2^{18} \times \frac{4}{f_{osc}}$ (262.144ms 当 $f_{osc} = 4.0\text{MHz}$) 通常情况下, 二进制定时器在溢出前必需用复位指令 (WDT C)、上电复位脉冲或低 VDD 检测脉冲复位。WDT 在停机, 睡眠模式下不断复位。停机、睡眠模式唤醒时, 计数重新开始。在 WACR 的 RCWDTEN 位置 1 后, 执行关机指令, 内部 RC 振荡看门狗定时器 (RCWDT) 被激活。

bit	3	2	1	0	
WACR	WDRST	RWDTEN	RWDTCK	ADCK2	37h
<i>Initial value</i>	0	0	0	0	
<i>R/W</i>	W	W	W	W	

WDRST	0	WDT interrupt enable, when WDT Overflow is occurred. (default)
	1	System Reset enable, when WDT Overflow is occurred.
RWDTEN	0	RCWDT mode disable
	1	RCWDT Oscillator Enable & RCWDT mode enable
RWDTCK	0	WDT Input Clock selects 64us (typ. : VDD=5.0V, T=25°C)
	1	WDT Input Clock selects 16us (typ. : VDD=5.0V, T=25°C)
ADCK2 & ADCK	00	ADC Source Clock is PS0 (= 1/f _{XIN})
	01	ADC Source Clock is PS2 (= 4/f _{XIN})
	10	ADC Source Clock is PS1 (= 2/f _{XIN})
	11	ADC Source Clock is PS3 (= 8/f _{XIN})

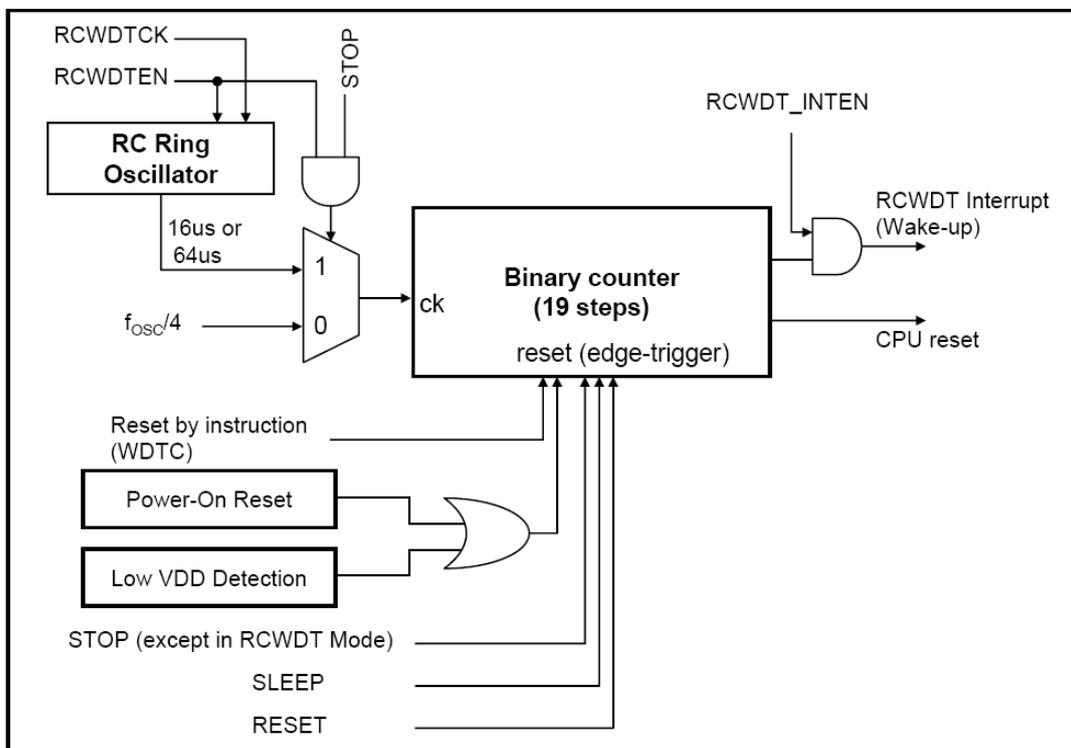


图 4-2 看门狗定时器表



4.3. 定时器

4.3.1 定时器工作模式

定时器基本由定时数据寄存器，定时模式寄存器，控制电路组成。定时器类型分为 8 位二进制定时器 0，八位二进制定时器 1，载波发生器，和 16 位二进制计数器（定时器 1+定时器 0）。

定时器 0 数据寄存器由定时 0 数据 0 高位寄存器（TOD0H），定时 0 数据 0 低位寄存器（TOD0L）。定时器 0 数据 1 高位寄存器（TOD1H），定时器 0 数据 1 低位寄存器（TOD1L）组成。

定时器 1 数据寄存器由定时器 1 低位数据寄存器（T1LD），定时器 1 高位数据寄存器（T1HD）组成。

载波发生器由载波发生器高位 MSB 数据寄存器 CGHMD, 载波发生器高位 LSB 数据寄存器(CGHLD)，载波发生器低位 MSB 数据寄存器（CGLMD），载波发生器低位 LSB 数据寄存器（CGLLD）组成。

定时器 0	8 位间隔定时器 8 位捕捉定时器 8 位方波输出	16 位间隔定时器 16 位事件计数器 16 位捕捉定时器 16 位方波输出
定时器 1	8 位间隔定时器 8 位事件计数器 8 位捕捉定时器 8 位方波输出	
载波发生器	8 位间隔定时器 8 位方波输出	

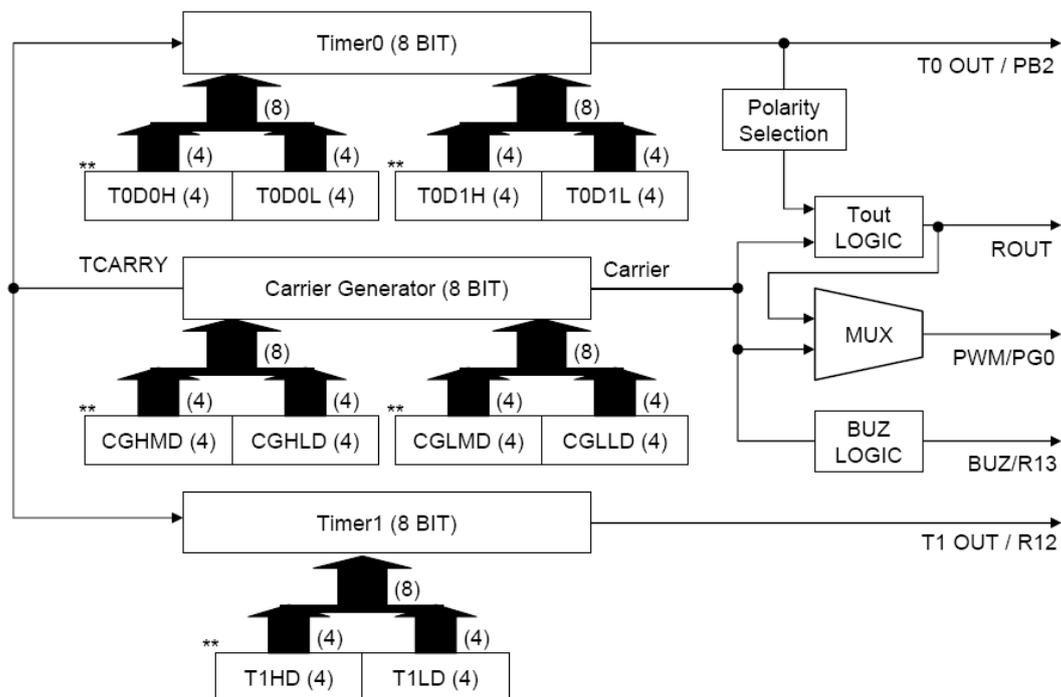
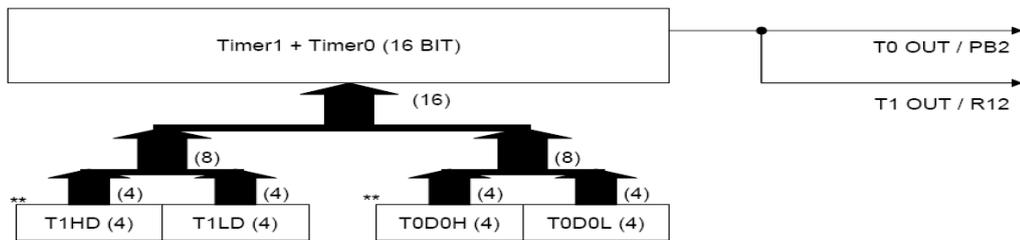


图 4-3 8 位定时器/计数器模块图



** Caution : The value of Timer Data Register must be over "0" for correct timer operation.

图 4-4 16 位定时器/计数器模块图

4.3.1 定时器 01 模式寄存器

bit	3	2	1	0	
T01MR	16BIT	CAP1E	CAP0E	PWMS	29h
Initial Value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

PWMS	PMW 选输出	0	ROUT 选择
		1	TCARRY(载波发生器输出)
CAPOE	定时器 0 捕捉模式选择	0	定时器/计数器模式
		1	捕捉模式
CAP1E	定时器 1 捕捉模式选择	0	定时器/计数器模式
		1	捕捉模式
16BIT	16 位定时器模式选择	0	8 位定时器模式
		1	16 位定时器模式

当定时器工作在 16 位定时器模式或 8/16 位捕捉模式下时，定时器 0 只计数 TOD0H+TOD0L，每次计数器溢出时响应中断。

4.3.1.2 定时器 0 模式寄存器

bit	3	2	1	0	
T0MR	T0CS	T0CN	T0CK1	T0CK0	1Ah
Initial Value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

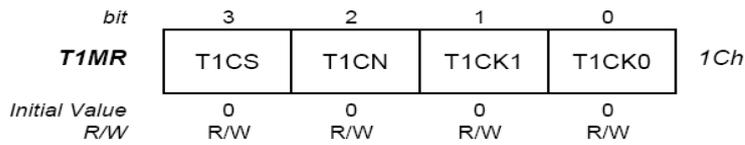
T0CK1&T0CK0	输入时钟选择	00	TCK1 (500ns)
		01	TCK2 (1μs)
		10	TCK3 (2μs)
		11	TRACY(载波发生器输出)
T0CN	定时器 0 暂停/继续控制	0	定时器 0 暂停
		1	定时器 0 继续
T0CS	定时器 0 停止/开始控制	0	定时器 0 停止
		1	定时器 0 清零和开始

定时器 0 先计数 TOD0H+TOD0L，溢出后计 TOD1H+TOD1L。

在 16 位定时器模式下，一定要用定时器 0 控制 (T0CN, T0CS, CAPOE)

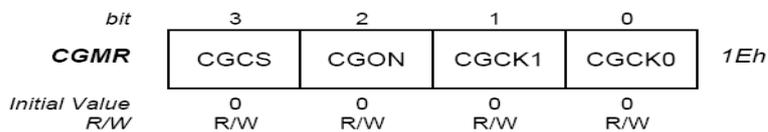


4.3.1.3 定时器1 定时模式



T1CK1/T1CK0	输入时钟选择	00	EC
		01	TCK2 (1μs)
		10	TCK3 (2μs)
		11	TRACY (载波发生器输出)
T1CN	定时器1 暂停/继续控制	0	定时器1 暂停
		1	定时器1 继续
T1CS	定时器停止/开始控制	0	定时器1 停止
		1	定时器1 清零和开始

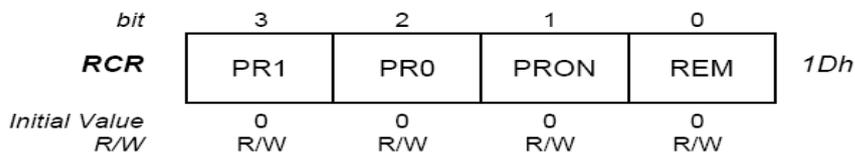
4.3.1.4 载波发生器模式寄存器



CGCK1&CGCK0	输入时钟选择	00	TCK1 (500ns)
		01	TCK2 (1μs)
		10	TCK3 (2μs)
		11	TCK4 (4μs)
CGON	载波发生器输出控制	0	ROUT 不带载波脉冲输出
		1	ROUT 带载波脉冲输出
CGCS	载波发生器停止/开始控制	0	载波发生器停止
		1	载波发生器清零和开始

载波发生器无暂停和连续功能

4.3.1.5 ROUT 输出寄存器

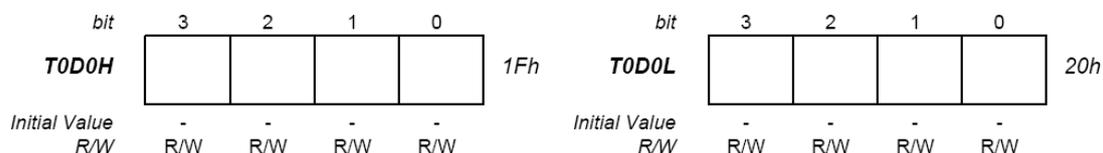


REM	ROUT 位输出控制 (当 PRON=0)	0	ROUT 输出低
		1	ROUT 输出高
PRON	PR0/PR1 功能控制	0	PRO/PR1 功能禁止 (REM 位激活)
		1	PRO/PR1 功能允许 (REM 未被激活)
PRO	ROUT 位重新置位控制 (当 PRON=1)	0	ROUT 低时计定时器 0 数据寄存器 TOD0H+TOD0L
		1	ROUT 高时计定时器 0 数据寄存器 TOD0H+TOD0L
PR1	ROUT 位重新置位控制 (当 PRON=1)	0	ROUT 高时计定时器 0 数据寄存器 TOD1H+TOD1L
		1	ROUT 高时计定时器 0 数据寄存器 TOD1H+TOD1L



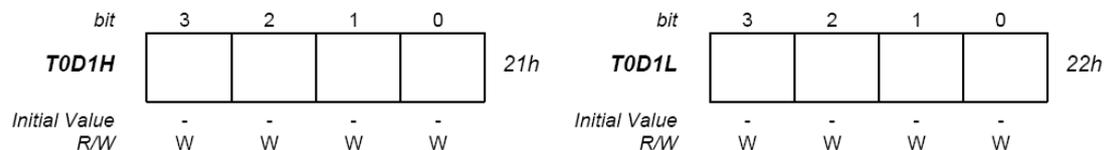
当 PRON=0 时, ROUT 引脚由 REM 控制
 当 PRON=1 时, ROUT 引脚由 PRO, PR1 控制
 因为定时器先计 TOD0H+TOD0L, 所以 ROUT 最初由 PRO 控制

4.3.1.6 定时器 0 数据 0 高/低寄存器

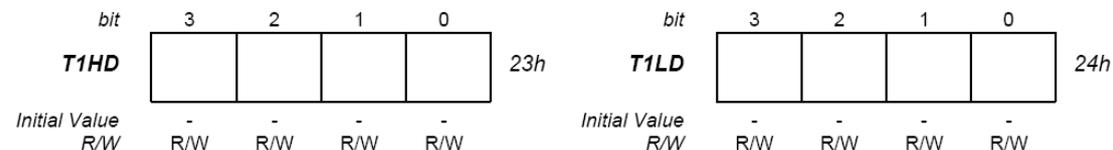


备注: TOD0x, TOCRx(定时器 0 计数寄存器)及 TOCP x(定时器 0 捕捉寄存器)地址相同
 在捕捉模式下, TOCP x 进行读操作, 而不是 TOCRx, 因为到 TOCP x 的通道打开, 而 TOD0x 只用于写操作。

4.3.1.7 定时器 0 数据 1 高/低寄存器

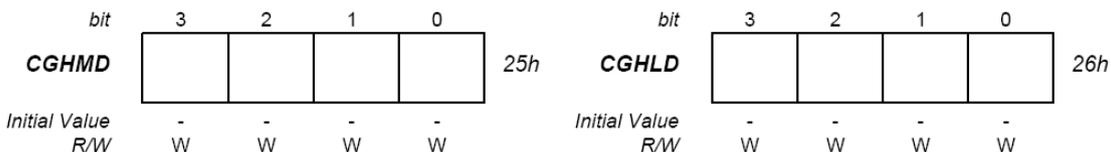


4.3.1.8 定时器 1 高低 数据寄存器

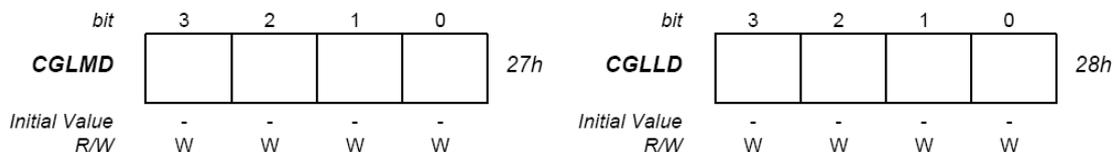


备注: T1D0x, TOCRx(定时器 0 计数寄存器)及 T1CP x(定时器 0 捕捉寄存器)地址相同
 在捕捉模式下, T1CP x 进行读操作, 而不是 T1CRx, 因为到 T10CP x 的通道打开, 而 T1D0x 只用于写操作。

4.3.1.9 载波发生器 高 MSB/LSB 数据寄存器



4.3.1.10 载波发生器低 MSB/LSB 数据寄存器



4.3.2 8 位定时/计数器 功能

8 位定时器 (定时器 0)		8 位定时器 1 (定时器 1)		载波发生器 CG	
分辨率 CK	计数最大值	分辨率 CK	计数最大值	分辨率 CK	计数最大值
TCK1: 0.5 μ s	128 μ s	TCK1: EC		TCK1: 0.5 μ s	128 μ s
TCK2: 1 μ s	256 μ s	TCK2: 1 μ s	256 μ s	TCK2: 1 μ s	256 μ s
TCK3: 2 μ s	512 μ s	TCK3: 2 μ s	512 μ s	TCK3: 2 μ s	512 μ s
TCARRY(*)		TCARRY(*)		TCK4: 4 μ s	1024 μ s

(*)TCARRY 时钟的分辨率&最大计数值由载波发生器的输出决定。

4.3.2.1 8 位定时/计数模式下定时器 0

定时器 0 是一个增量计数器, 它有两个 8 位数据寄存器 (TOD0H+TOD0L, TOD1H+TOD1L)。当增量计数器的值达到每位定时数据寄存器的值时, 增量计数器清零, 为 00h, 但中断 (TOIF) 在每个第二次溢出的下一个时钟才响应, 即增量计数器达到定时数据 1 寄存器 (TOD1H+TOD1L) 的值时, 下一时钟发生中断。只要 TOCS 从 0 变 1, 两个定时数据寄存器将与 Timer0 计数器比较, TOIF 响应。因此应在 TOCS 从 0 变 1, 或 TOIF 响应前设定下一数据。内部时钟 TCK 与载波发生器 TCARRY 的输出可用作计数器时钟。

TOMR 的 TOCS、TOCN 控制计数器的执行。TOCN 用来暂停或继续运行定时器, 定时器 0 不自动清计数器, 可用 TOCS 清零和开始计数。增量计数时, 可用指令 LDW DBR, TOCR 来读计数器的值。复位信号到来时定时器停止。在停机模式时计数器清零。

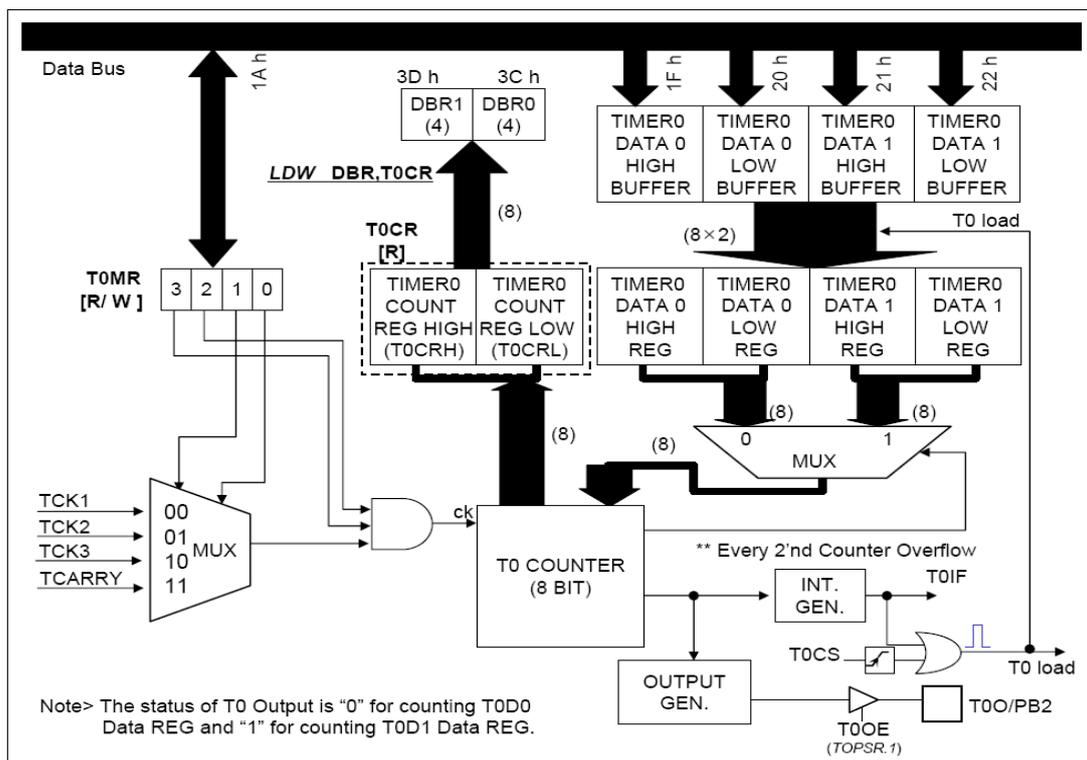


图 4-5 Timer0 在 8 位定时/计数器模式下的框图

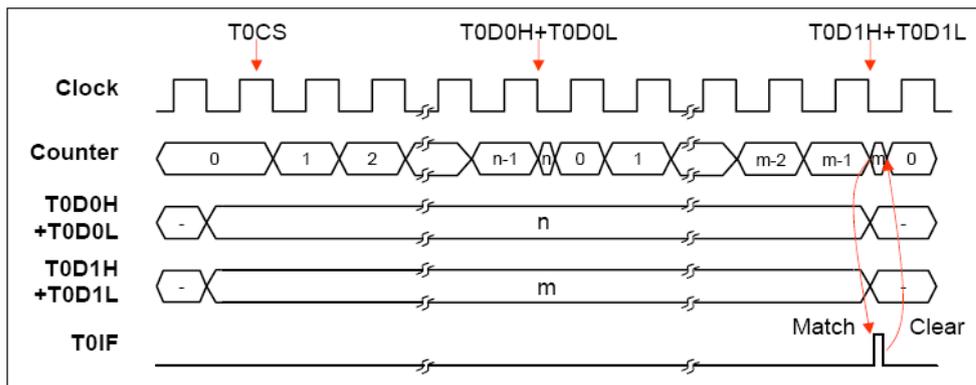


图 4-6 Timer0 在 8 位定时/计数器模式下的时序表

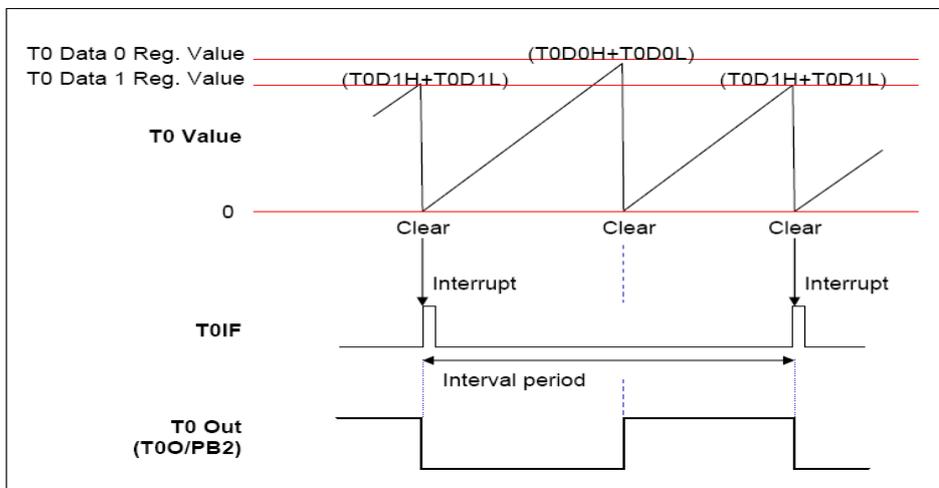


图 4-7 Timer0 在 8 位定时/计数器模式下运行.

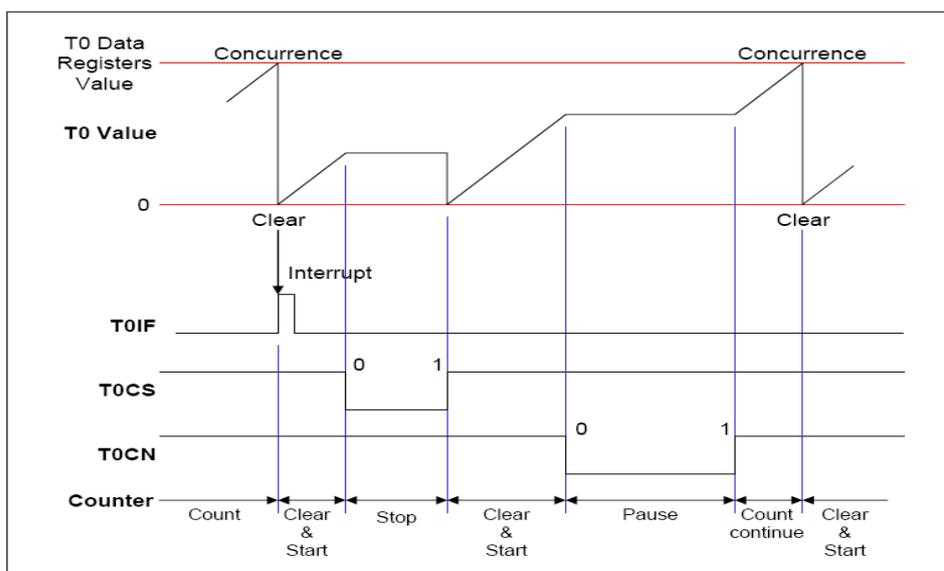


图 4-8 Timer0 在 8 位定时/计数器模式下开始/停止运行

4.3.2.2 8 位定时/计数器模式下定时器 1

定时器 1 是一个增量计数器，它有一个 8 位数据寄存器（T1HD+T1LD）。

当增量计数器达到定时数据寄存器的值时，增量计数器清零，T1IF 在下一时钟响应。

只要 T1CS 从 0 变 1，定时数据寄存器将与 Timer1 计数器比较，T1IF 响应。因此应在 T1CS 从 0 变 1，或 T1IF 响应前设定下一数据。

外部时钟 EC、内部时钟 TCK 和载波发生器 TCARRY 的输出可用作计数器时钟。

T1MR 的 T1CS、T1CN 控制计数器的执行。

T1CN 用来暂停或继续运行定时器，定时器 1 不自动清计数器，可用 T1CS 清零和开始计数。增量计数时，可用指令 LDW DBR, T1CR 来读计数器的值。复位信号到来时定时器停止。在停机模式时计数器清零。

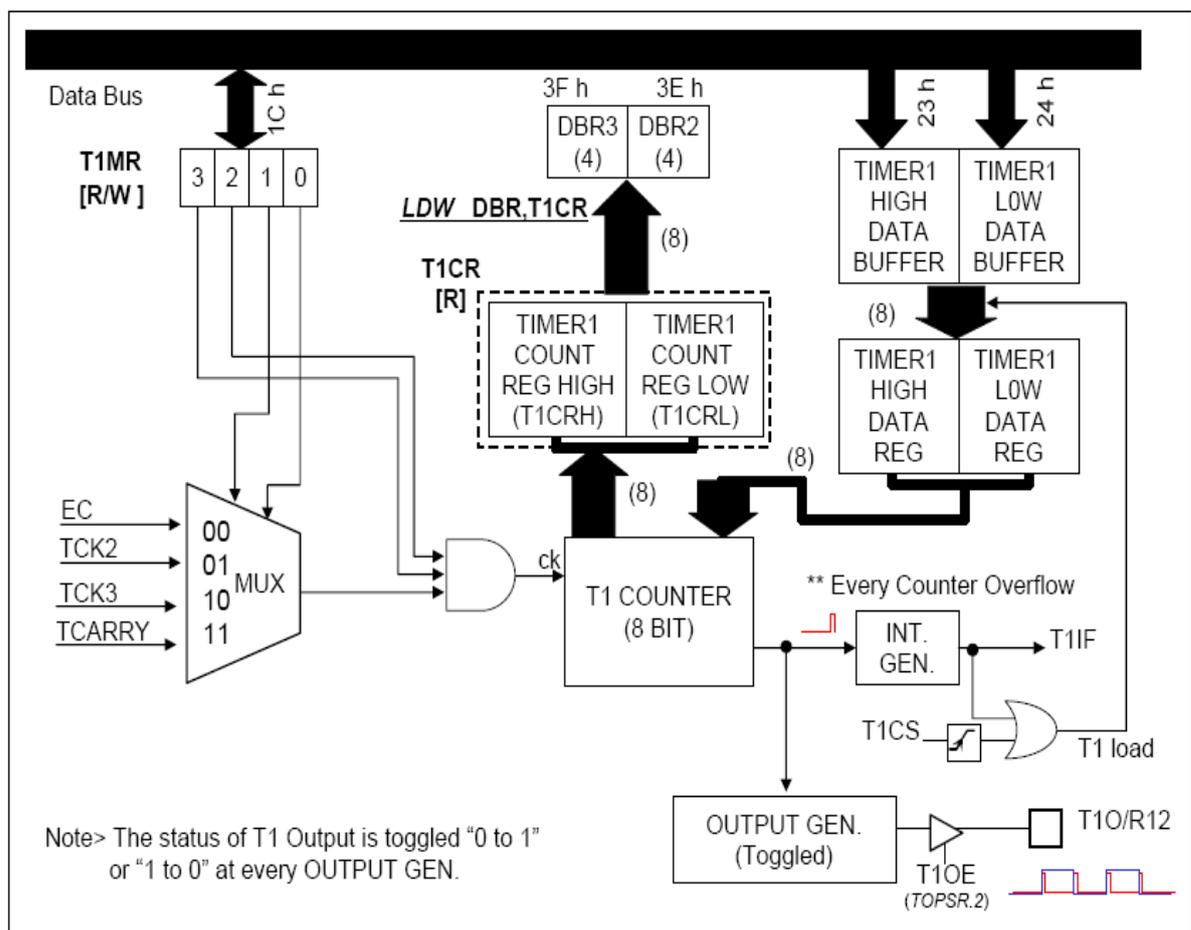


图 4-9 定时器 1 的模块图在 8 位定时/计数器

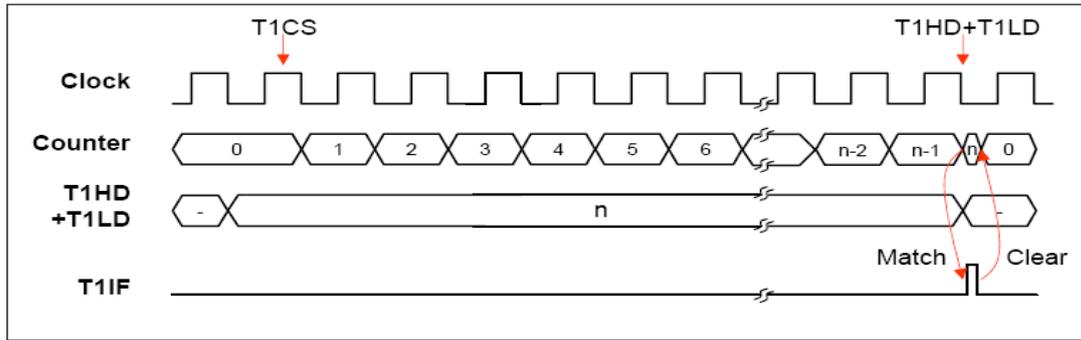


图 4-10 8 位定时/计数器模式下定时器 1 时序图

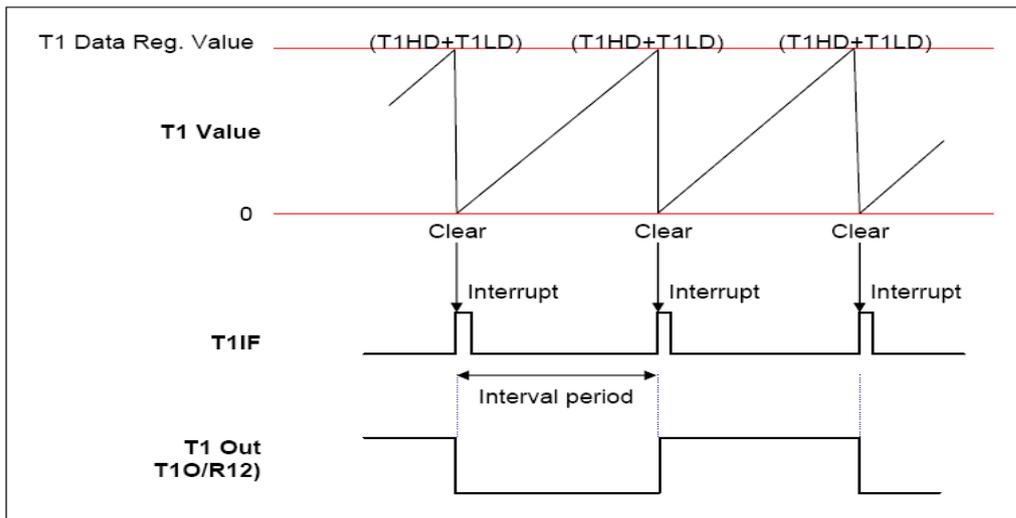


图 4.11 8 位定时/计数器模式下定时器 1 操作

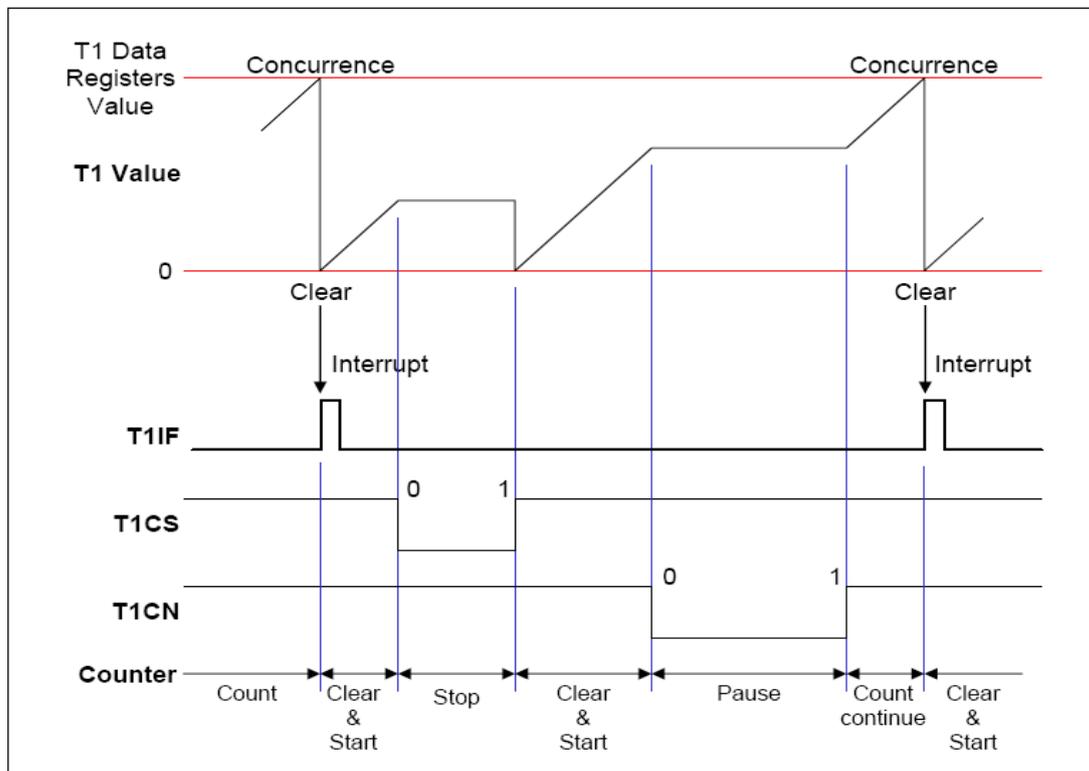


图 4-12 8 位定时/计数器模式下定时器 1 的开始/停机

4.3.2.28 位定时/计数模式下载波发生器

载波发生器是一个增量计数器,它有两个8位数据寄存器 (CGHMD+CGHLD, CGLMD+CGLLD).

当增量计数器的值达到每位定时数据寄存器的值时,增量计数器清零,但中断(CGIF)在每个第二次溢出的下一个时钟才响应,即增量计数器达到定时数据1寄存器(CGHMD+CGHLD)的值时,下一时钟发生中断。只要CGCS从0变1,两个定时数据寄存器将与载波计数器比较,CGIF响应.因此应在CGCS从0变1,或CGIF响应前设定下一数据。

内部时钟TCK可用作计数器时钟,它的输出(TCARRY)可用作定时器0和定时器1的时钟。

CGMR的CGCS控制计数器的执行。当CGCS置为1时,载波发生器清零作增量计算。

载波发生器先计数CGLMD+CGLLD,再计数CGHMD+CGHLD。

CGHMD+CGHLD是载波BURST的脉冲,CGLMD+CGLLD是载波的低脉冲。

载波计数器的值不可读,复位信号到来时停止。在停机模式时计数器清零。

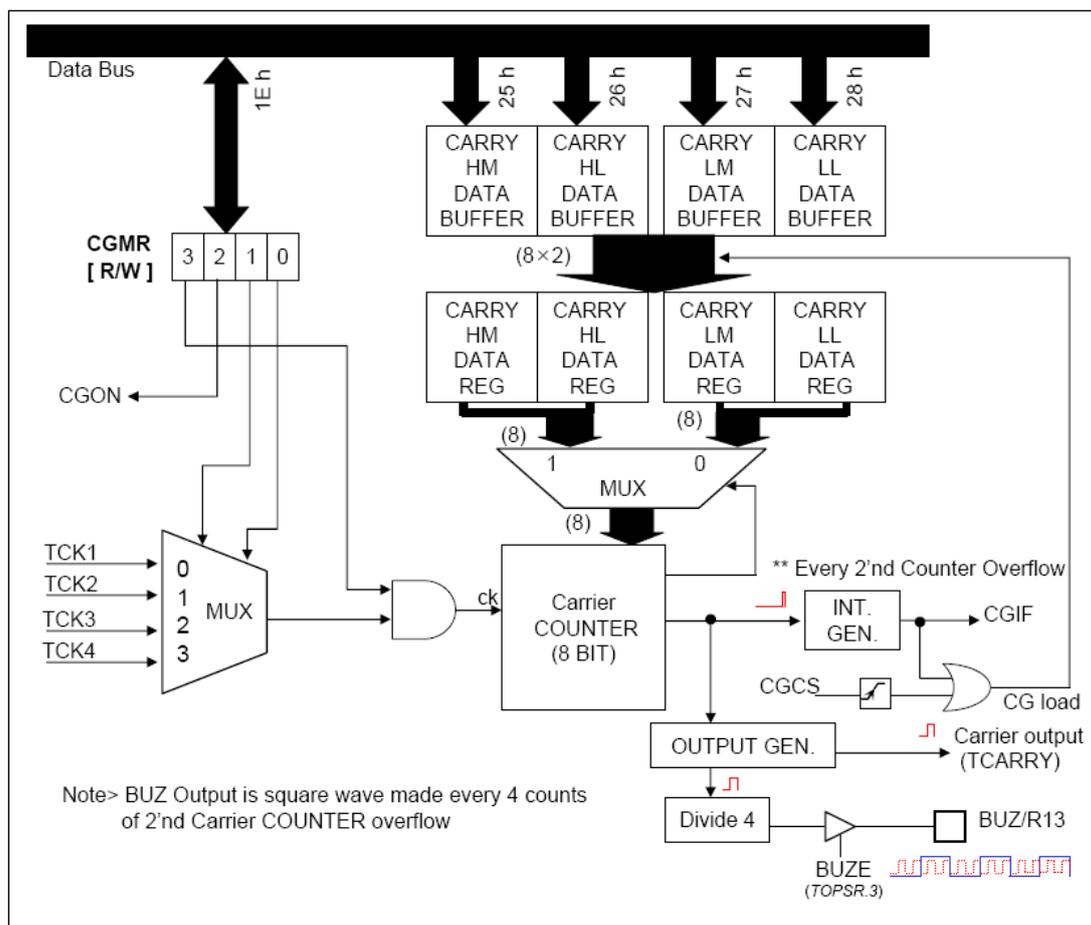


图 4-13 载波发生器框图

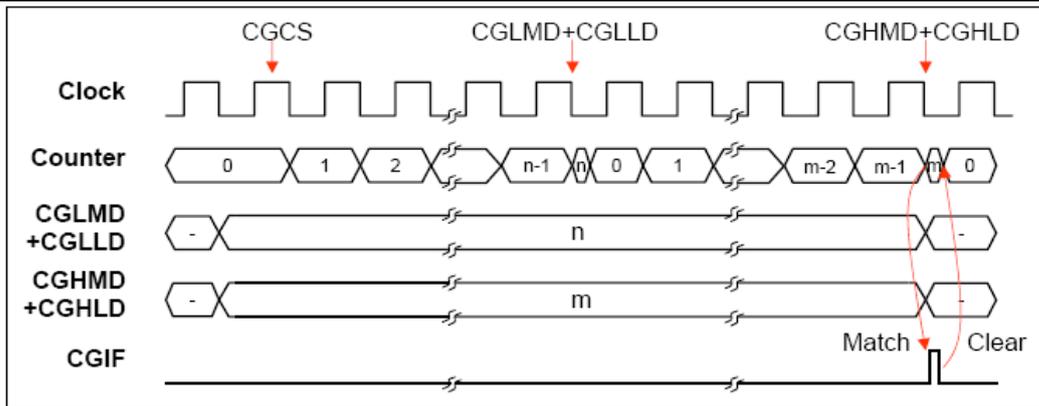


图 4-14 载波发生器时序图

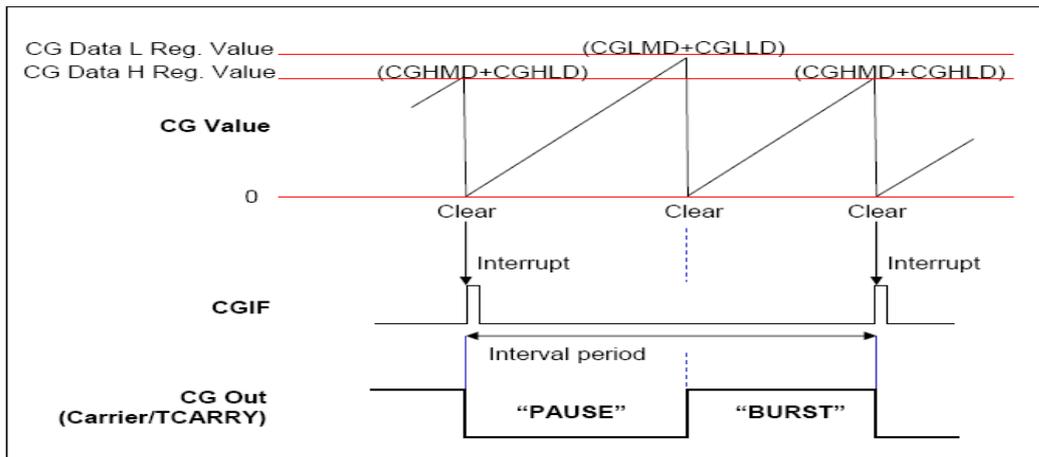


图 4-15 载波发生器的运行

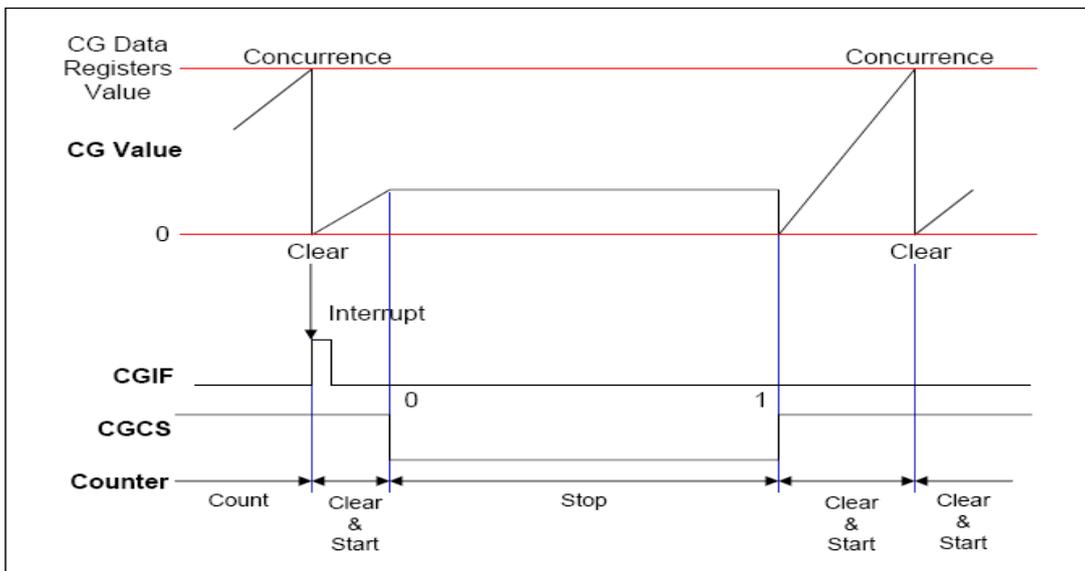


图 4-16 载波发生器的开机和关机操作

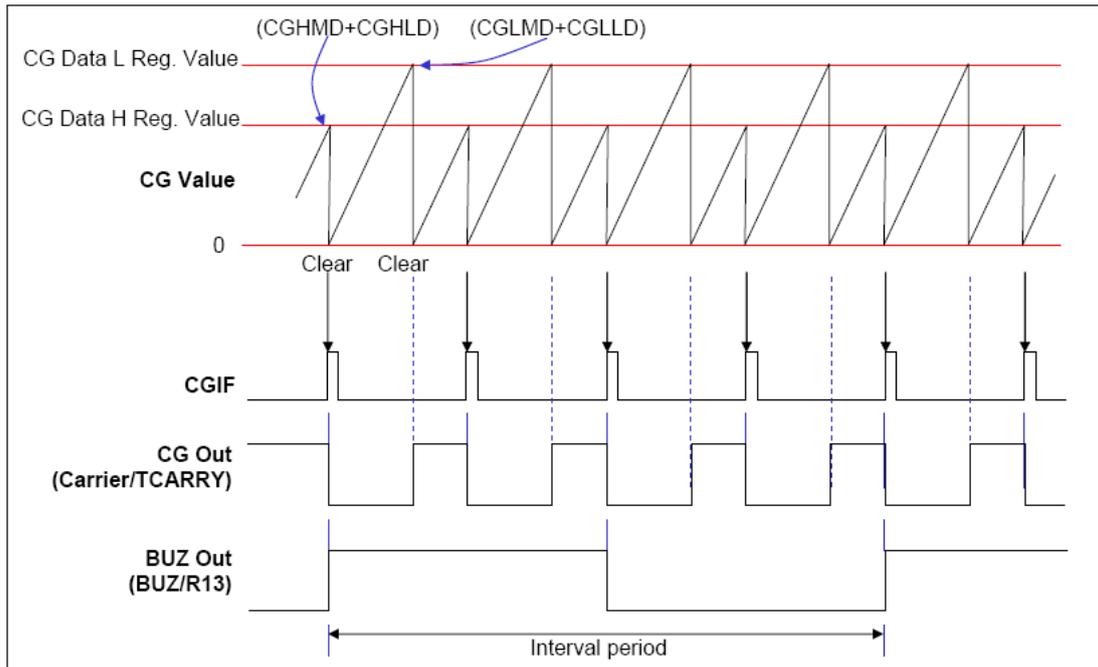


图 4-17 峰鸣器输出操作

$$\text{BUZ 频率} = 1 / \{ (\text{CG 数据低位寄存器值} + \text{CG 数据高位寄存器值}) * 4 \}$$

时钟源	CG 数据 L/H 寄存器值 (CGLMD+CGLLD) [单位: KHz]						
	01 h/01 h	01 h/02 h	02 h/02 h	02 h/03 h	---	FE h/FFh	FF h/FF h
TCK1 (00): 0.5μs	250.0	166.7	125.0	100.0	---	0.982	0.980
TCK1 (01): 1.0μs	125.0	83.33	62.5	50.0	---	0.491	0.490
TCK1 (10): 2.0μs	62.50	41.67	31.25	25.0	---	0.246	0.245
TCK1 (11): 4.0μs	31.25	20.83	15.63	12.50	---	0.123	0.123

4.3.2.4 组合定时器输出

ROUT 和 PWM 输出是定时器 0 和载波发生器的组合输出。

ROUT 输出由 RCR 的 PR0、PR1、PRON、REM 和 CGMR 的 CGON 控制。

PWM 输出由 T01MR 的 PWMS 控制。

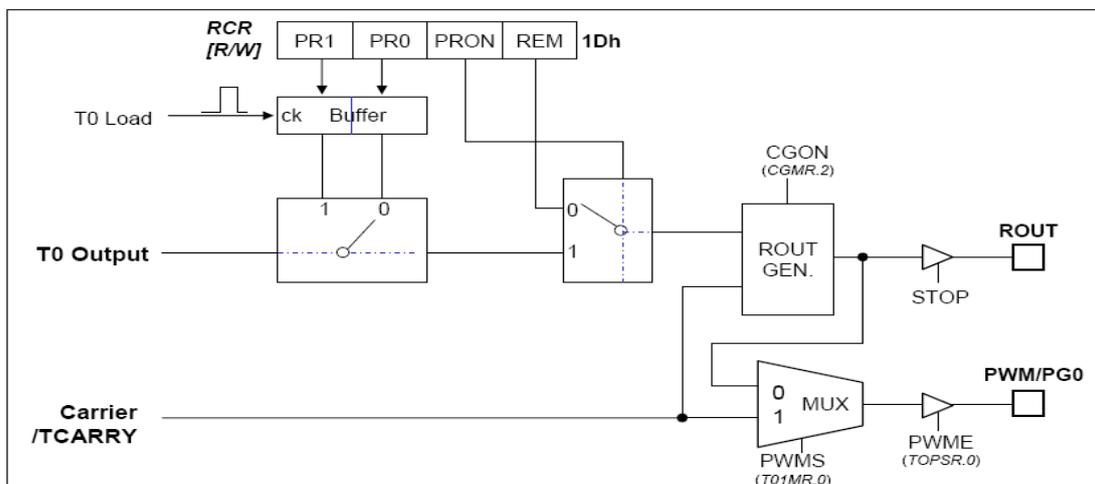
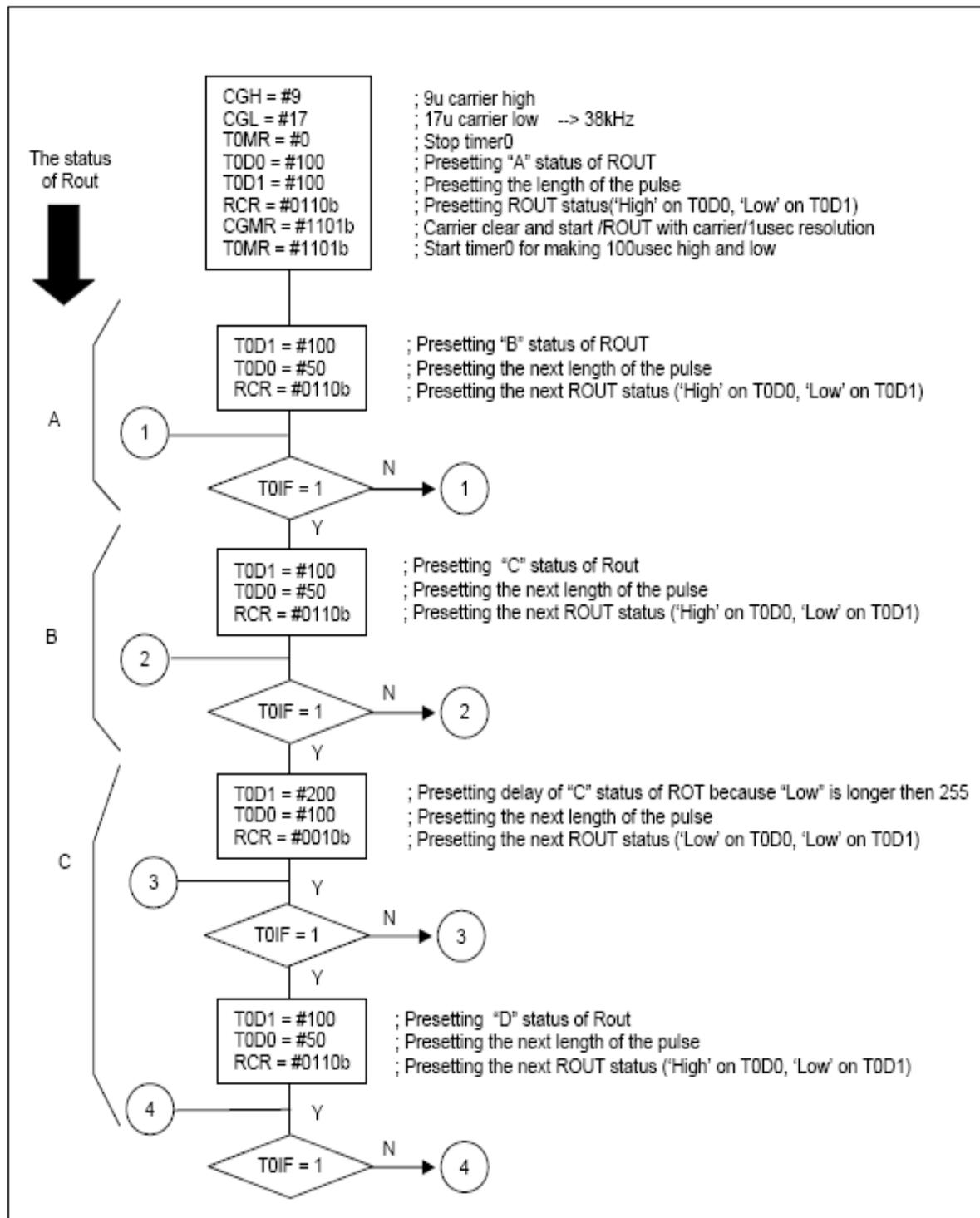
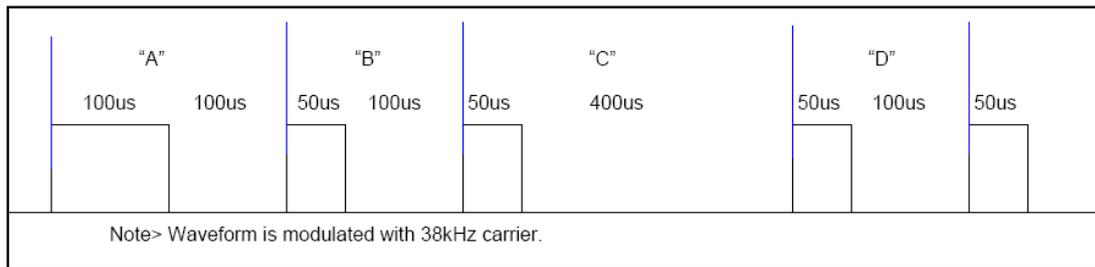


图 4-18 ROUT, PWM 控制流程



4.3.2.4.1 用定时器0控制 ROUT





4.3.3 16 位定时/计数器的功能

频率 = 4MHz

TOMR		TIMR		16 位定时器 (定时器 0+定时器 1)	
TOCK1	TOCK0	T1CK1	T1CK0	分辨率 CK	最大计数值
0	0	-	-	TCK1: 0.5 μ s	32768 μ s
0	1	-	-	TCK2: 1 μ s	65536 μ s
1	0	-	-	TCK3: 2 μ s	131072 μ s
1	1	0	0	EC	
		0	1	TCK2: 1 μ s	65536 μ s
		1	0	TCK3: 2 μ s	131072 μ s
		1	1	TCARRY(*)	

(*) TCARRY 的时钟分辨率，计数最大值取决于载波发生器的输出

4.3.3.1. 16 位定时/计数器模式(Timer1+Timer0)

如果 T01MR 的“16BIT”置 1, TIMR1+TIMR0 作为带 16 位数据寄存器 (T1HD+T1LD+T0DOH+T0DOL) 的 16 位增量计数器工作. 当增量计数器值达到定时数据寄存器的值时, 增量计数器清零, 为 0000 h, 下一时钟定时器 0 中断 (TOIF) 响应. 定时器 1 中断 T1IF 在 16 位模式下不响应。

只要 TOCS 从 0 变 1, 定时器数据寄存器将与 Timer1+Timer0 计数器比较, TOIF 响应. 因此应在 TOCS 从 0 变 1, 或 TOIF 响应前设定下一数据。

外部时钟 EC、内部时钟 TCK 和载波发生器 TCARRY 的输出可用作计数器时钟。

TOMR 的 TOCS、TOCN 和 T01MR 的 16BIT 控制计数器的执行。

TOCN 用来暂停或继续运行定时器, Timer1+Timer0 不自动清计数器, 可用 TOCS 清零和开始计数。增量计数时, 可用指令 LDW DBR, TOCR 来读 16 位计数器 (T0+T1) 的值。复位信号到来时定时器停止。在停机模式时计数器清零。

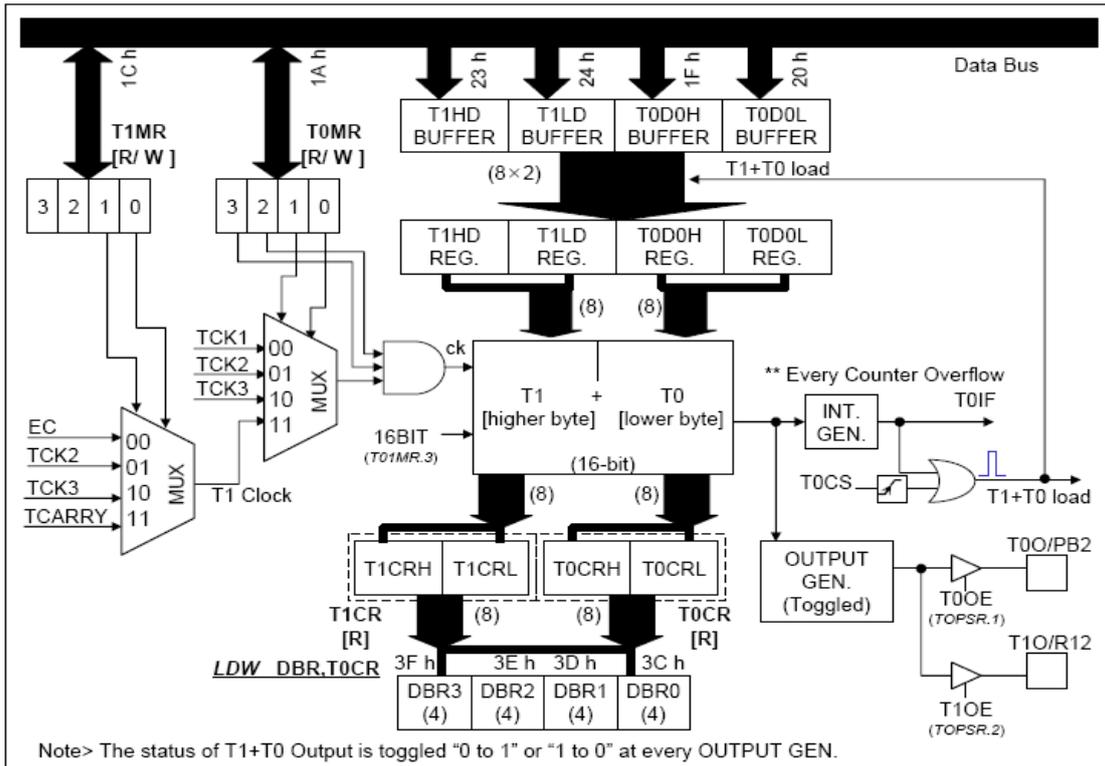


图4-19 16位定时/计数器模式下定时器1+定时器0的框图。

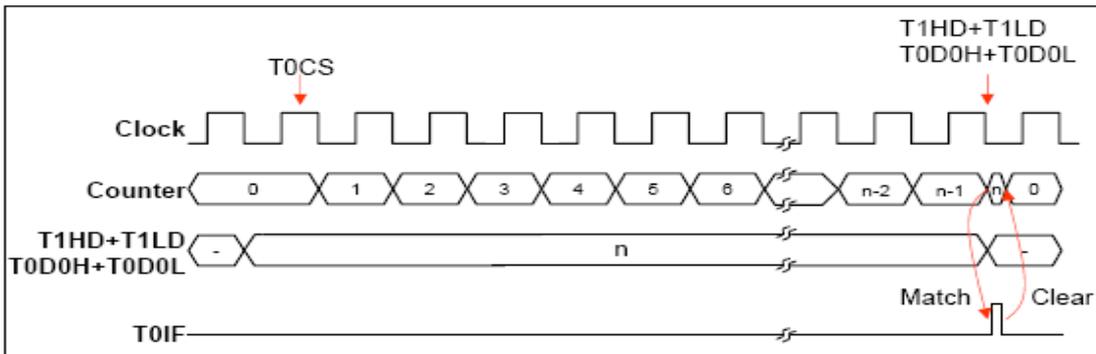


图 4-20 16 位定时/计数器模式下定时器 1+定时器 0 时序图

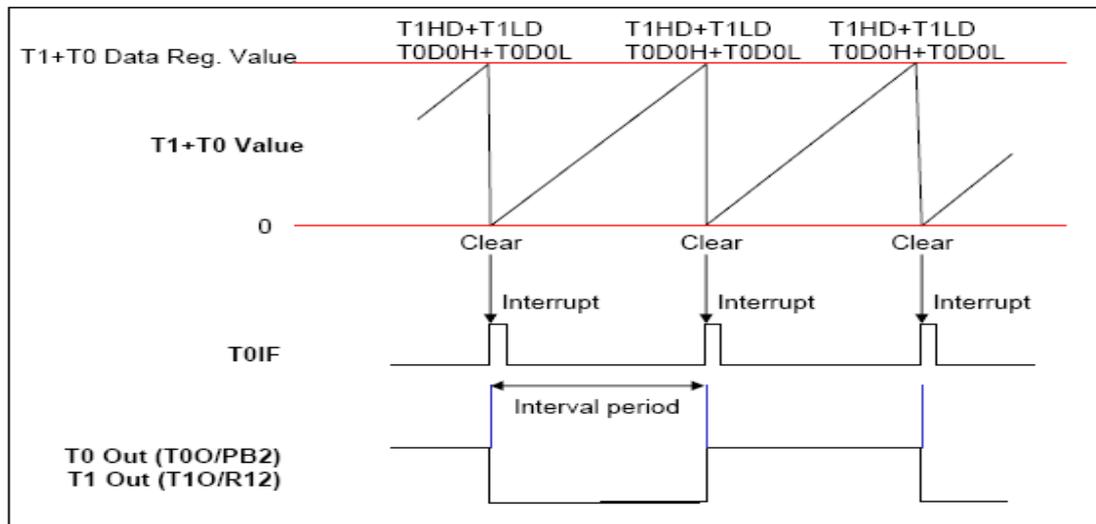


图 4-21 16 位定时/计数器模式下定时器 1+定时器 0 的工作

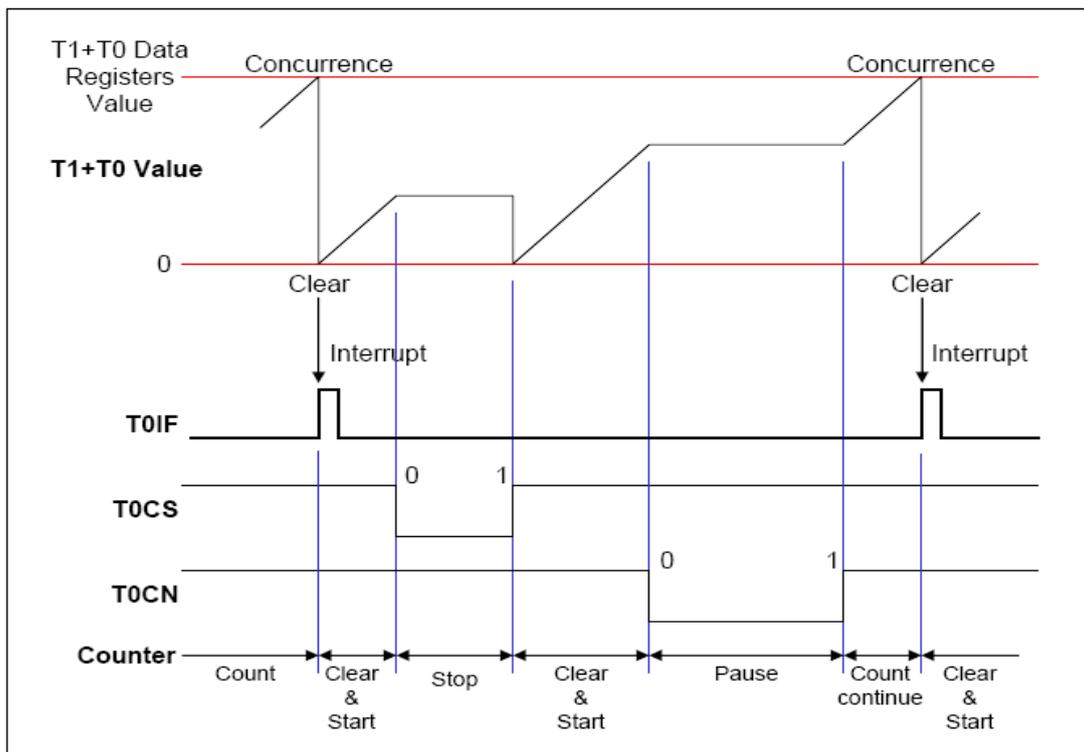


图 4-22 16 位定时/计数器模式下定时器 1+定时器 0 的开始和停止运行

4.3.4 8 位捕捉模式功能

freq = 4MHz

8bit Timer (Timer0)		8bit Timer (Timer1)	
Resolution (CK)	Max. Count	Resolution (CK)	Max. Count
TCK1 : 0.5 us	128 us	TCK1 : EC	
TCK2 : 1 us	256 us	TCK2 : 1 us	256 us
TCK3 : 2 us	512 us	TCK3 : 2 us	512 us
TCARRY(*)		TCARRY(*)	

4.3.4.1 8 位捕捉模式下定时器 0

如果 T01MR 的 CAPOE 置 1，定时器 0 变为带 8 位数据寄存器 (TODOH+TODOL) 的 8 位捕捉定时器。它的计数功能与普通的定时/计数器相同，除定时器 0 中断 (T0IF) 在每次溢出时响应。当捕捉信号的脉宽比定时器最大时长还要长的时候，捕捉模式下的定时器中断 T0IF 是非常有用的。内部时钟 TCK 和载波发生器输出 (TCARRY) 可用作计数器时钟。外部中断 (INT1/PB0 或是 PG2) 用作捕捉输入信号。INT1 有三种跳变方式：“下降沿”，“上升沿”“双边沿”，三种方式由中断边沿选择寄存器 IEDS 选定 (参照外部中断部分)。

T0MR 的 T0CS、T0CN、和 T01MR 的 CAPOE 控制计数器的执行。在捕捉模式下，外部输入 (INT1) 引脚的边沿跳变改变定时器 0 计数器的当前值，存入寄存器 TOCPx (TOCPH, TOCPL)。捕捉结束后，定时器 0 计数器由硬件清零并重新开始捕捉。TOCPx 和 TOCRx (T0 计数寄存器, TOCRH, TOCRL) 地址相同。在捕捉模式下，读操作是读取 TOCPx，而不是 TOCRx，因为已打开的通道是 TOCPx。捕捉数据值可由指令 LDW DBR, TOCR 读出。

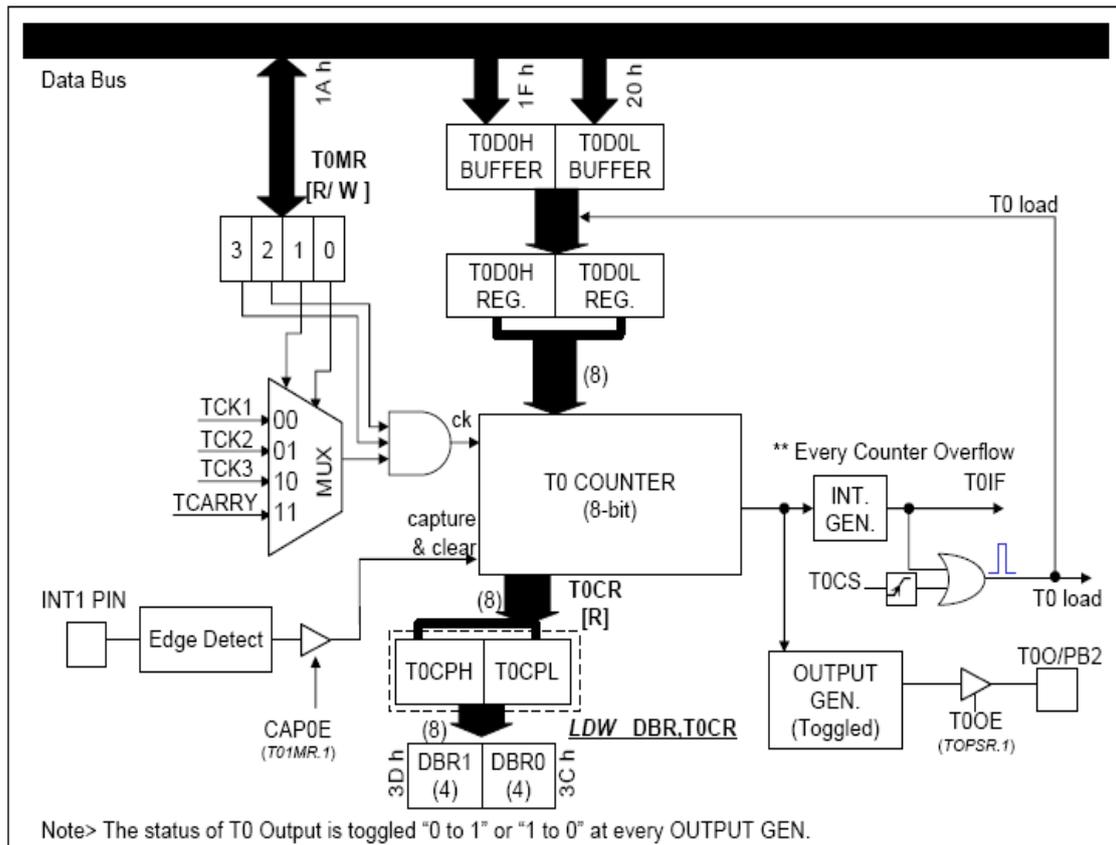


图 4-23 8 位捕捉模式下定时器 0 的框图

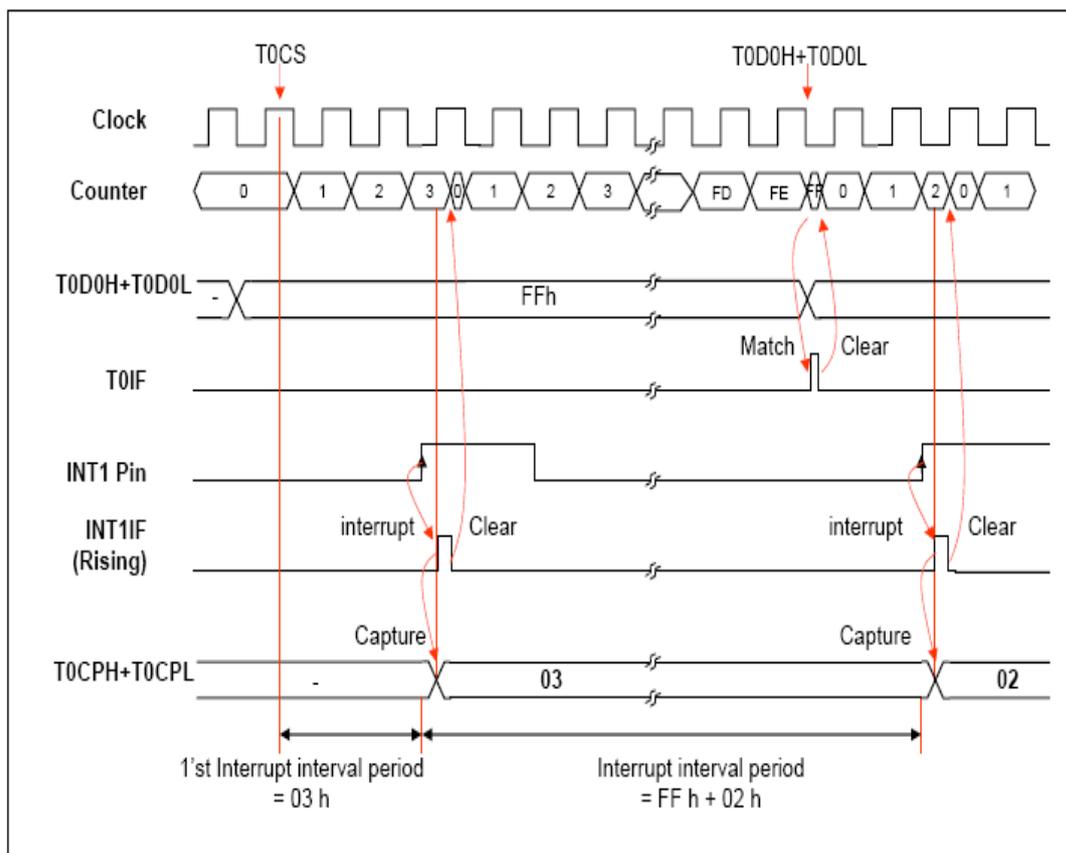


图 4-24 8 位捕捉模式下定时器 0 的时序图

4.3.4.2 8位捕捉模式下定时器1

如果 T01MR 的 CAP1E 置 1, 定时器 1 变为带 8 位数据寄存器 (T1HD+T1LD) 的 8 位捕捉定时器. 它的计数功能与普通的定时/计数器相同, 当捕捉信号的脉宽比定时器最大时长还要长的时候, 捕捉模式下的定时器中断 T1IF 是非常有用的. 外部时钟 EC、内部时钟 TCK 和载波发生器输出 (TCARRY) 可用作计数器时钟. 外部中断 2 (INT2/PG1) 用作捕捉输入信号. INT2 有三种跳变方式: “下降沿”, “上升沿” “双边沿”, 三种方式由中断边沿选择寄存器 IEDS 选定 (参照外部中断部分).

T1MR 的 T1CS、T1CN、和 T01MR 的 CAP1E 控制计数器的执行. 在捕捉模式下, 外部输入 (INT2) 引脚的边沿跳变改变定时器 1 计数器的当前值, 存入寄存器 T1CPx (T1CPH, T1CPL). 捕捉结束后, 定时器 1 计数器由硬件清零并重新开始捕捉. T1CPx 和 T1CRx (T1 计数寄存器, T1CRH, T1CRL) 地址相同. 在捕捉模式下, 读操作是读取 T1CPx, 而不是 T1CRx, 因为已打开的通道是 T1CPx. 捕捉数据值可由指令 LDW DBR, T1CR 读出.

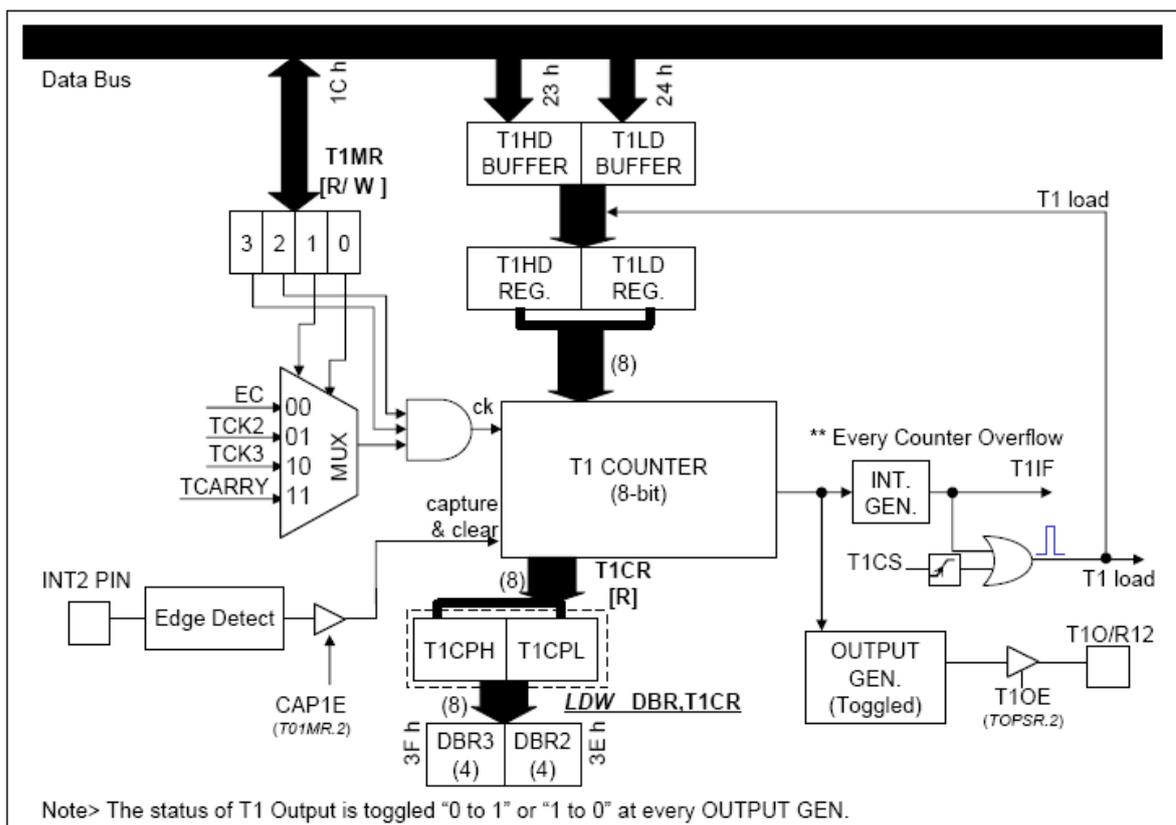


图 4-25 8 位捕捉模式下 定时器 1 的框图

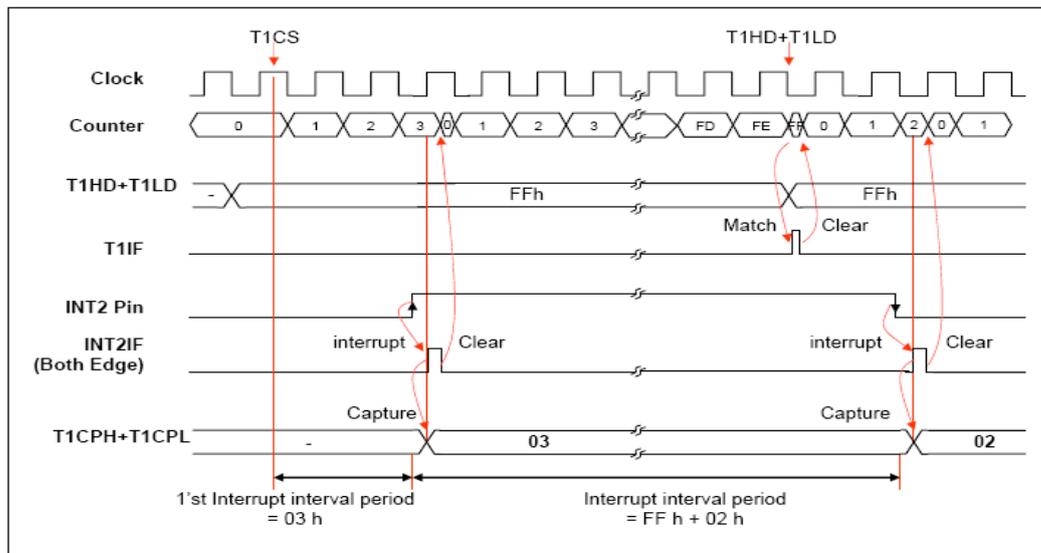


图 4-26 8 位捕捉模式下 定时器 1 的时序图

4.3.4.3 16 位捕捉模式 (定时器 1+定时器 0)

如果 T01MR 的 CAPOE 置 1, (定时器 1+定时器 0) 变为带 16 位数据寄存器 (T1HD+T1LD+T0D0H+T0D0L) 的 16 位捕捉定时器。它的计数功能与普通的 16 位定时/计数器相同, 当捕捉信号的脉宽比定时器最大时长还要长的时候, 捕捉模式下的定时器中断 (T0IF) 是非常有用的。外部时钟 EC、内部时钟 TCK 和载波发生器输出 (TCARRY) 可用作计数器时钟。外部中断 1 (INT1/PB0/PG1) 用作捕捉输入信号。INT1 有三种跳变方式: “下降沿”, “上升沿” “双边沿”, 三种方式由中断边沿选择寄存器 IEDS 选定 (参照外部中断部分)。

T0MR 的 T0CS、T0CN、和 T01MR 的 16BIT、CAPOE 控制计数器的执行。在捕捉模式下, 外部输入 (INT1) 引脚的边沿跳变改变 Timer1+Timer0 计数器的当前值, 存入寄存器 T0CPx+T1CPx。捕捉结束后, Timer1+Timer0 计数器由硬件清零并重新开始捕捉。T1CPx 和 T1CRx (T1 计数寄存器, T1CRH, T1CRL) 地址相同。在捕捉模式下, 捕捉数据值 (16 位) 可由指令 LDW DBR, T0CR 读出。

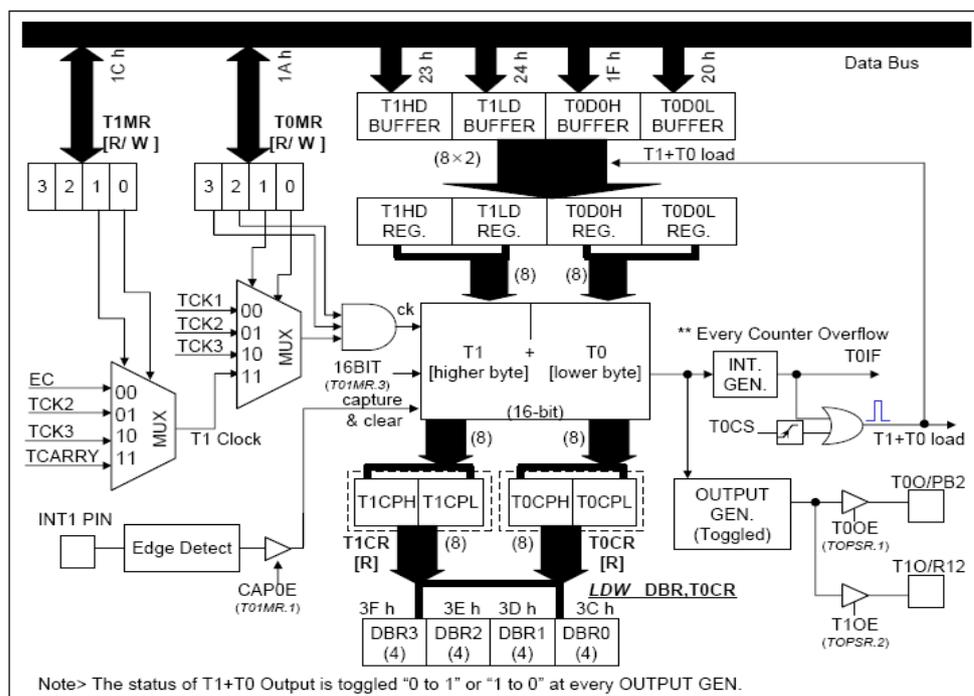


图 4-27 16 位捕捉模式下定时器 1+定时器 0 的框图

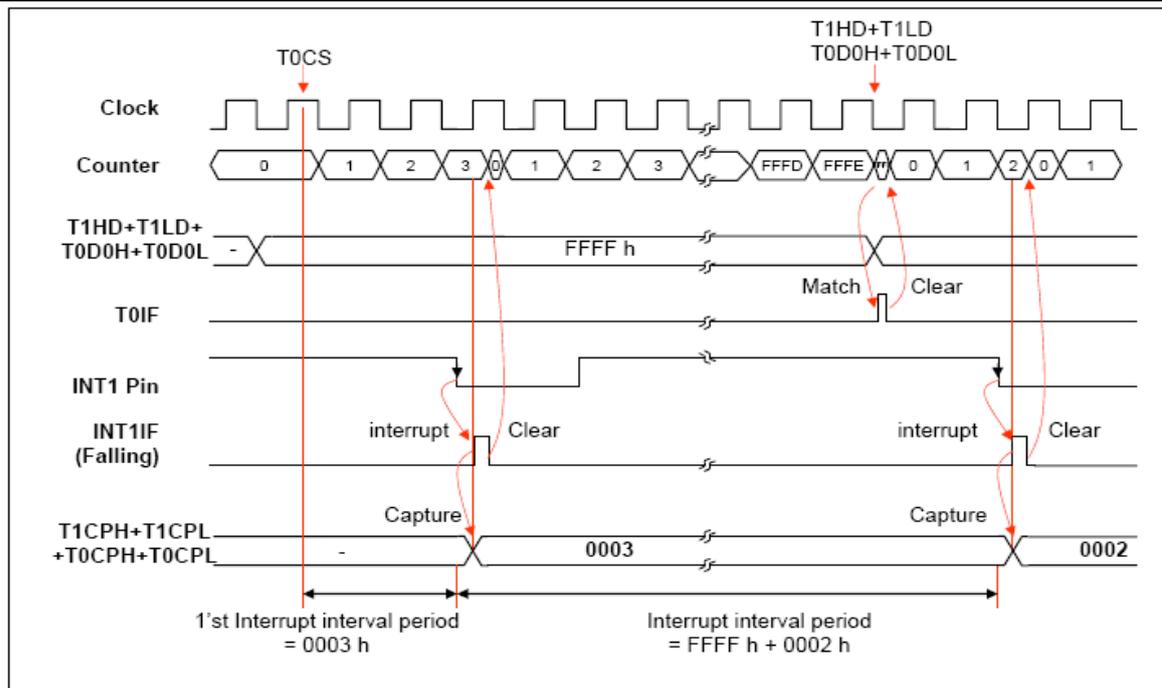


图 4-28 16 位捕捉模式下定时器 1+定时器 0 的 时序图

4.3.5 8 位 PWM 模式功能

MC20P12XX 有两种 PWM(脉宽调制)输出,一种是定时器 0 (T00/PB2)输出,另一种是载波发生器输出 (PWM/PG0) .基本上,定时器 0 和载波发生器产生 PWM 的功能没有另外的模式设置,因为它已有了低位数据寄存器 (TOD0H+TOD0L, CGLMD+CGLLD) 和 高位数据寄存器 (TOD1H+TOD1L, CGHMD+CGHLD)。PWM 输出的低脉宽由低位数据寄存器,高脉宽由高位数据寄存器决定。PWM 的输出周期等于高位数据寄存器值与低位数据寄存器值之和。

PWM 周期=低脉宽+高脉宽

	定时器 0	载波发生器
低脉宽	(TOD0H, TOD0L) *时钟源	(CGLMD, CGLLD) *时钟源
高脉宽	(TOD1H, TOD1L) *时钟源	(CGHMD, CGHLD) *时钟源

当主频是 4MHz 时, PWM 最大频率如下表所示:

	时钟源	脉宽范围		应取范围	PWM 最大频率
		低	高		
定时器	TCK1 (00) 0.5μs	01h~FFh	01h~FFh	1/256~255/255	7.8125KHz
	TCK2 (01) 1.0μs	↑	↑	↑	3.9063 KHz
	TCK3 (10) 2.0μs	↑	↑	↑	1.9531 KHz
	TCARRY (11) 256μs	↑	↑	↑	0.0153 KHz
载波发生	TCK1 (00) 0.5μs	↑	↑	↑	7.8125 KHz
	TCK2 (01) 1.0μs	↑	↑	↑	3.9063 KHz
	TCK3 (10) 2.0μs	↑	↑	↑	1.9531 KHz
	TCK4 (11) 4.0μs	↑	↑	↑	0.9766 KHz

*TCARRY 时钟由载波发生器输出来决定

5 中断

MC20P12XX 包括 7 个中断源；2 个外部中断和 5 个内部中断。可以优先处理嵌套中断服务。

- ▶ 7 个中断源（2 个外部，3 个定时器，1 个 A/D 转换，1 个 LVI）
- ▶ 7 个中断向量
- ▶ 可控制 7 级中断嵌套
- ▶ 中断请求标志可读
- ▶ 中断请求确认，请求标志自动清零

中断允许寄存器（IENR, IENR2），中断请求寄存器（IRQR, IRQR2）以及中断优先电路中中断功能模块框图如图 5-1 所示

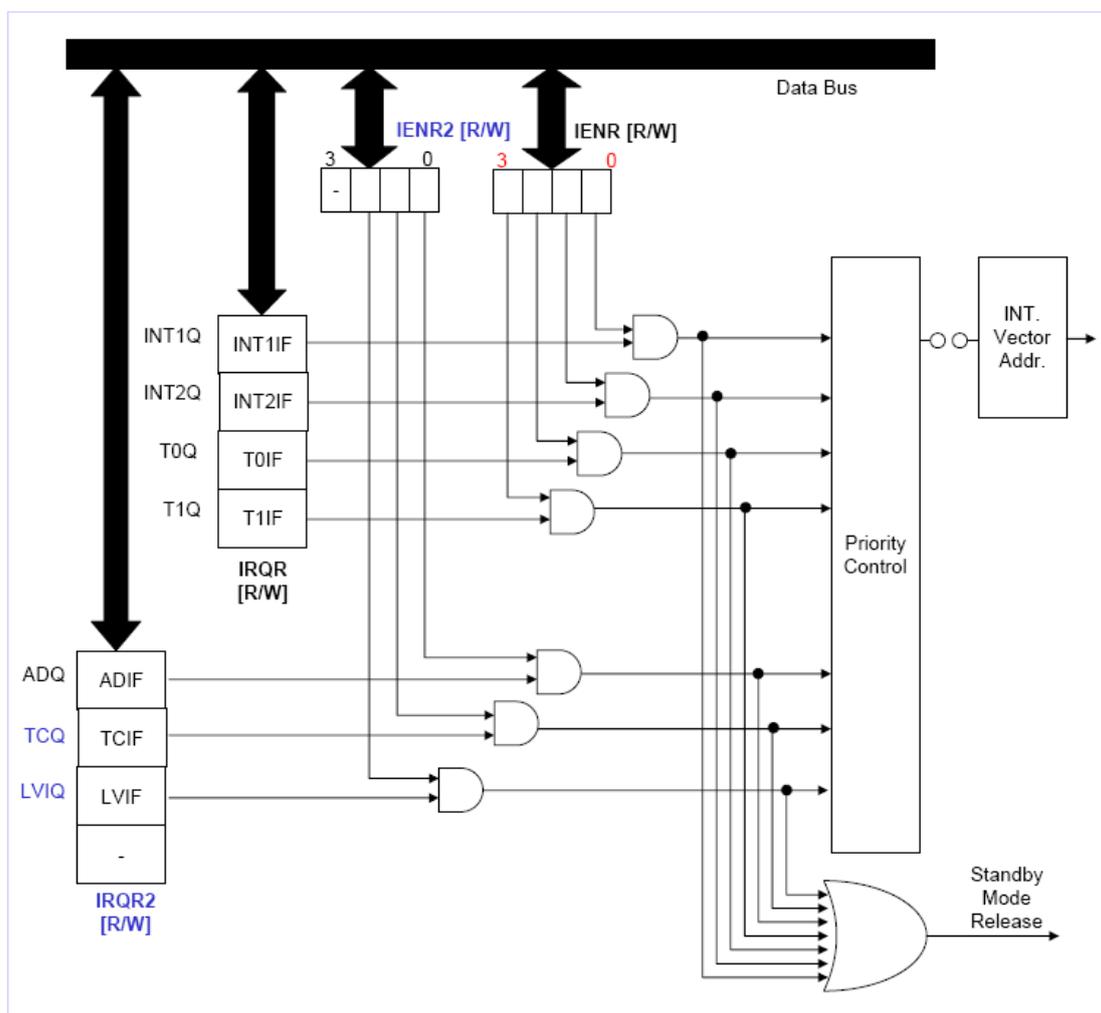


图 5-1 中断源



5-1 中断源

每一个中断向量都是独立的且有自己的优先权

	屏蔽	优先级	中断源	中断向量地址
硬件中断	无屏蔽	---	复位	0000h
	可屏蔽	1	INT1Q (外部中断源 1)	0002h
		2	INT2Q (外部中断源 2)	0004h
		3	T0Q (定时器 0)	0006h
		4	T1Q 定时器 1)	0008h
		5	ADQ (A/D)	000Ah
		6	TCQ (载波发生器)	000Ch
		7	LVIQ 低压指示器)	000Eh

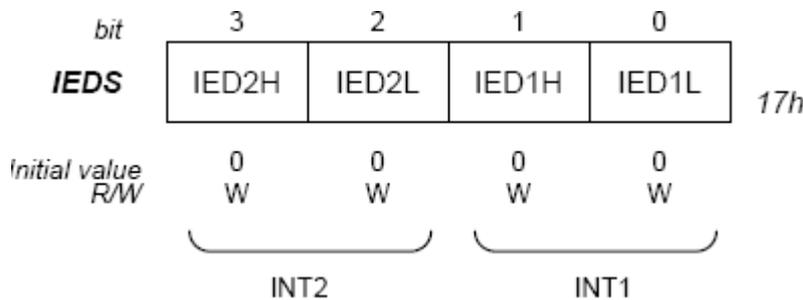
表 5-1 中断源

5-2 中断控制寄存器

SFR 的标志位 I 是中断屏蔽允许标志。当标志位 I 置“0”，所有中断禁用。当标志位 I 置 1，中断由相应的中断允许寄存器 (IENR) 的内容选择允许与否。

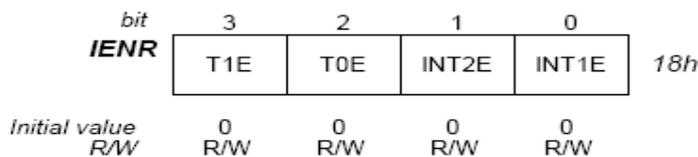
当中断发生时，中断请求标志置位，边沿中断信号检测到中断请求。响应的中断请求标志位在中断处理期间会自动清零。中断请求标志位一直为 1 直到中断响应或是程序清零。复位状态下，中断请求标志寄存器清零。可读出中断寄存器的状态和处理寄存器的内容。

外部中断边沿选择寄存器 [IEDS]



IEDH&IEDL	00	
	01	下降沿选择 (1-0 跳变)
	10	上升沿选择 (0-1 跳变)
	11	双边沿选择 (下降&上升)

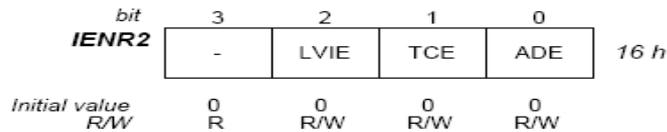
中断允许寄存器



T1E	定时器 1 中断允许位
T0E	定时器 0 中断允许位
INT2E	外部中断 2 允许位
INT1E	外部中断 1 允许位

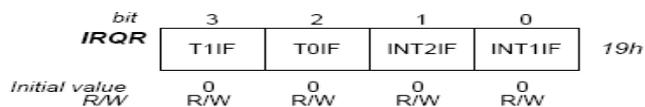


中断允许寄存器 2



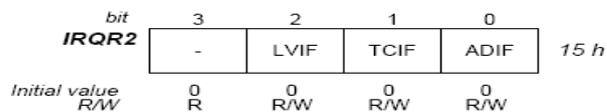
LVIE	LVIE 中断允许位
TCE	载波发生器中断允许位
ADE	A/D 中断允许位

中断请求标志寄存器



T1IF	定时器 1 中断请求标志位
T0IF	定时器 0 中断请求标志位
INT2E	外部中断 2 请求标志位
INT1E	外部中断 1 请求标志位

中断请求标志位寄存器 2



LVIF	LVI 中断请求标志位
TCE	载波发生器中断请求标志位
ADE	A/D 中断请求标志位

5.2.1 中断时间

中断请求取样时间

最多两个机器周期（当执行 LDW @ABR 指令时）

最少 0 机器周期

中断处理步骤需 1 个机器周期

5.2.2 执行中断控制指令后的有效周期

I 标志 EI/DI 指令的执行来改变切换。

5.3 中断处理顺序

当中断响应时，停止正在执行的程序，转到中断服务程序。中断服务完成后，恢复中断发生前的状态。

中断一旦响应，程序计数器的内容将保存到堆栈寄存器中，状态标志寄存器(SFR)的内容保存在中断堆栈寄存器(INTSK)，中断堆栈寄存器有 7 级堆栈空间。

同时，响应接受中断后的向量地址内容如向量表所示，进入程序计数器和响应中断服务程序。为了响应中断服务程序，必须在向量表中写出相应中断的跳转地址（0002h~000Eh）



中断处理步骤

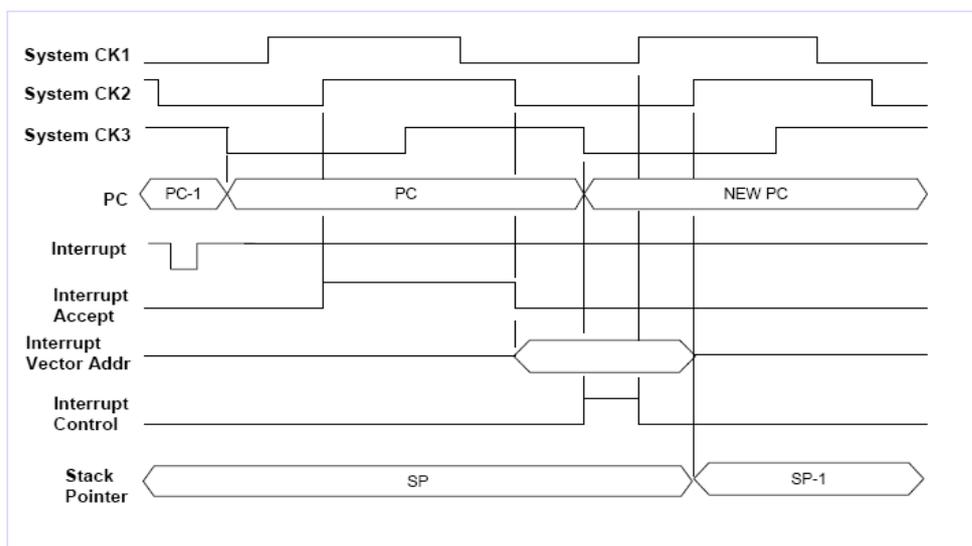
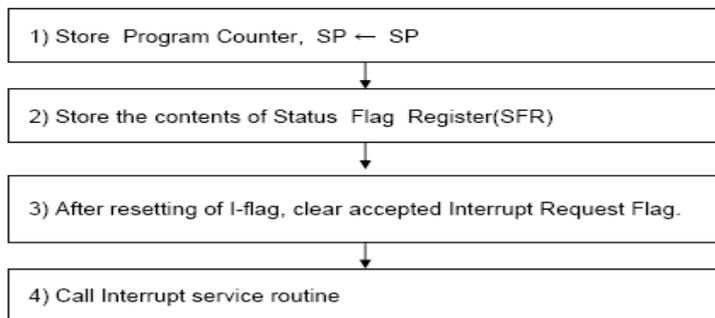


图 5.2 中断处理步骤时序

5.4 多级中断

如果有中断，在进入中断服务程序之前，中断屏蔽允许标志自动清零。之后，不接受中断请求。如果执行 EI 指令，中断屏蔽允许位置 1，每个中断允许位可接受中断请求。当两个或更多的中断同时发生时，接受最高优先级中断。

6 数模转换器

模数转换器模块有 8 个输入。

模数转换器允许将一个模拟输入信号成一个相应的 12 位数字。A/D 模块有 8 个模拟输入。

采样输出是转换器的输入，通过逐次逼近得出结果。

模拟参考电压可通过软件选择 VDD 或由 ADCIS 寄存器的 AVREFS 位设置的 AVREF。

A/D 模块有 6 个寄存器，这些寄存器是：

A/D 控制模式寄存器 (ADCM)

A/D 转换输入选择寄存器 (ADCIS)

A/D 转换数据寄存器 1 (ADCR1)

A/D 转换数据寄存器 2 (ADCR2)

A/D 转换数据寄存器 3 (ADCR3)

WDT&ADC 控制寄存器 (WACR)

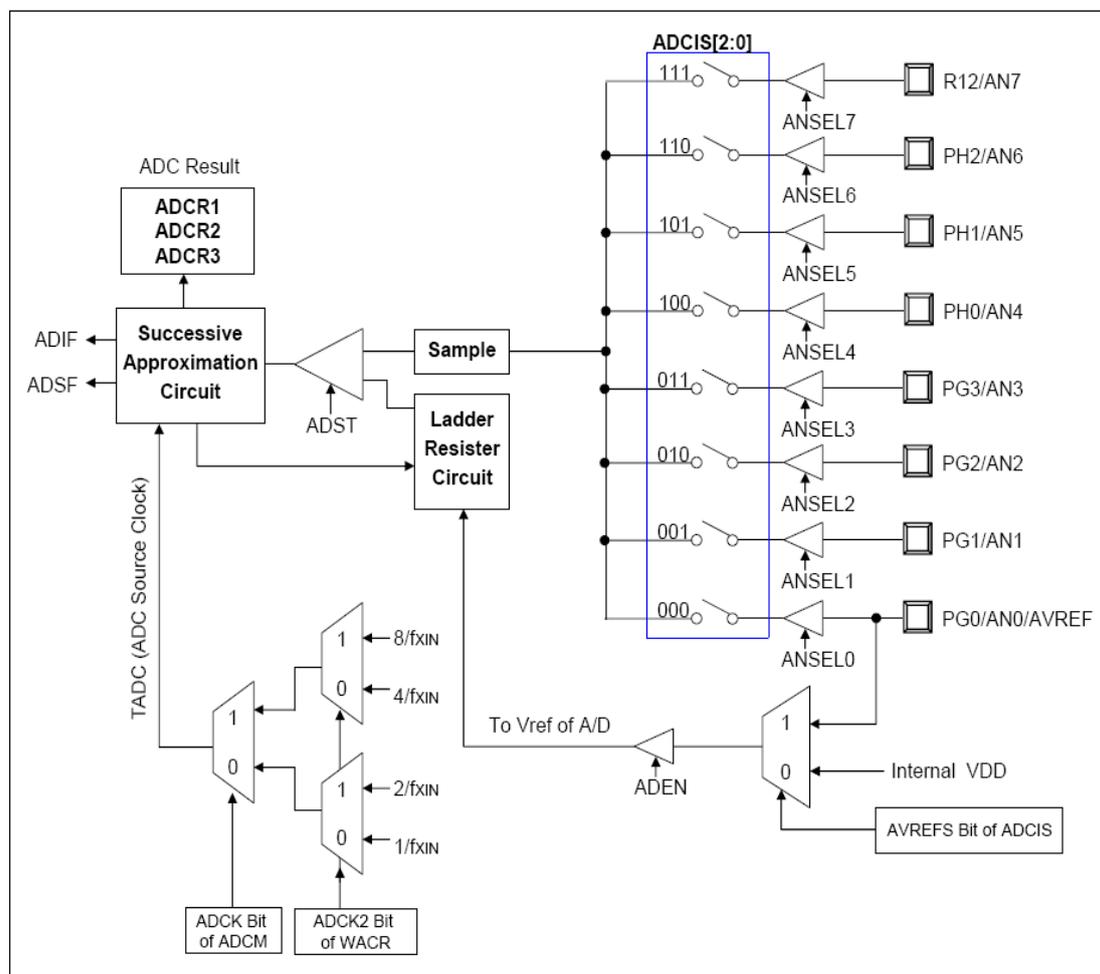


图 6-1 12 位 A/D 转换模块框图



6.1 A/D 转换寄存器

6.1.1 A/D 转换输入选择

		bit				
		3	2	1	0	
ADCIS		AVREFS	ADS2	ADS1	ADS0	33h
Initial value		0	0	0	0	
R/W		W	W	W	W	
AVREFS	0	A/D 的 VDD				
	1	A/D 的 AVREF				
ADS2&ADS0	000	频道 0 (PG0/AN0)				
	001	频道 1 (PG1/AN1)				
	010	频道 2 (PG2/AN2)				
	011	频道 3 (PG3/AN3)				
	100	频道 4 (PH0/AN4)				
	101	频道 5 (PH1/AN5)				
	110	频道 6 (PH2/AN6)				
	111	频道 7 (R12/AN7)				

6.1.2 A/D 转换模式寄存器

		bit				
		3	2	1	0	
ADCM		ADCK	ADEN	ADST	ADSF	34h
Initial value		0	0	0	1	
R/W		R/W	R/W	R/W	R	
ADCK2&ADCK	00	ADC 时钟源是 PS0 (TADC=1/ f_{XIN})				
	01	ADC 时钟源是 PS2 (TADC=4/ f_{XIN})				
	10	ADC 时钟源是 PS1 (TADC=2/ f_{XIN})				
	11	ADC 时钟源是 PS3 (TADC=8/ f_{XIN})				
ADEN	0	A/D 转换禁止				
	1	A/D 转换允许				
ADST	0	-				
	1	A/D 转换开始且在一个周期后清零				
ADSF	0	A/D 转换正在处理				
	1	A/D 转换完成				

ADCK2 是 WDT&ADC 控制寄存器的 0 位 (WACR[37h])



6.1.3 A/D 转换结果数据寄存器 (1, 2, 3)

bit	3	2	1	0	
ADCR1	ADCRB3	ADCRB2	ADCRB1	ADCRB0	35h
Initial value	x	x	x	x	
R/W	R	R	R	R	
bit	3	2	1	0	
ADCR2	ADCRB7	ADCRB6	ADCRB5	ADCRB4	36h
Initial value	x	x	x	x	
R/W	R	R	R	R	
bit	3	2	1	0	
ADCR3	ADCRB11	ADCRB10	ADCRB9	ADCRB8	37h
Initial value	x	x	x	x	
R/W	R	R	R	R	

6.1.4 WDC&ADC 控制寄存器

bit	3	2	1	0	
WACR	WDTRST	RWDTEN	RWDTCK	ADCK2	37h
Initial value	0	0	0	0	
R/W	W	W	W	W	

WDTRST	0	当中断溢出时发生时 WDT 中断允许 (默认)
	1	当 WDT 溢出发生时系统复位允许
RWDTEN	0	RCWDT 模式禁止
	1	RCWDT 振荡允许&RCWDT 模式允许
RWDTCK	0	WDT 输入时钟选择 64μs (类型: VDD=5.0V, T=25°C)
	1	WDT 输入时钟选择 16μs (类型: VDD=5.0V, T=25°C)
ADCK2 & ADCK	00	ADC 时钟源是 PS0 (TADC=1/ f_{XIN})
	01	ADC 时钟源是 PS2 (TADC=4/ f_{XIN})
	10	ADC 时钟源是 PS1 (TADC=2/ f_{XIN})
	11	ADC 时钟源是 PS3 (TADC=8/ f_{XIN})

6.2 A/D 转换注意事项

6.2.1 AN0~AN7 噪声干扰

为了减少噪音, 建议外部如图 6-2 所示连接一个电容。在转换过程中, 使 AN0~AN7 输入引脚的模拟电平的波动达到最小值是很重要的。输入引脚的任何变化, 都可能引起噪音, 使输入结果无效。

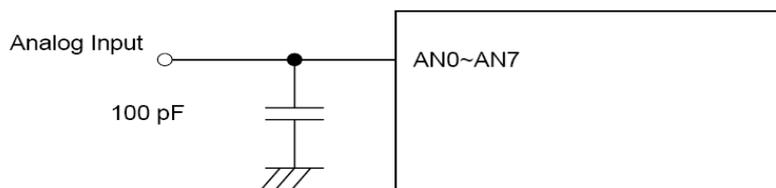


图 6.2 模拟输入引脚连接电容

6.2.2 AVREF 引脚输入阻抗



一系列大约 $100\text{ K}\Omega \sim 150\text{ K}\Omega$ 的排阻连接在 AVREF 引脚及地之间。

如果 AVREF 输出阻抗高，将会引起并联在 AVREF 引脚及地之间的电阻电压偏差加大。

6.3 A/D 转换操作

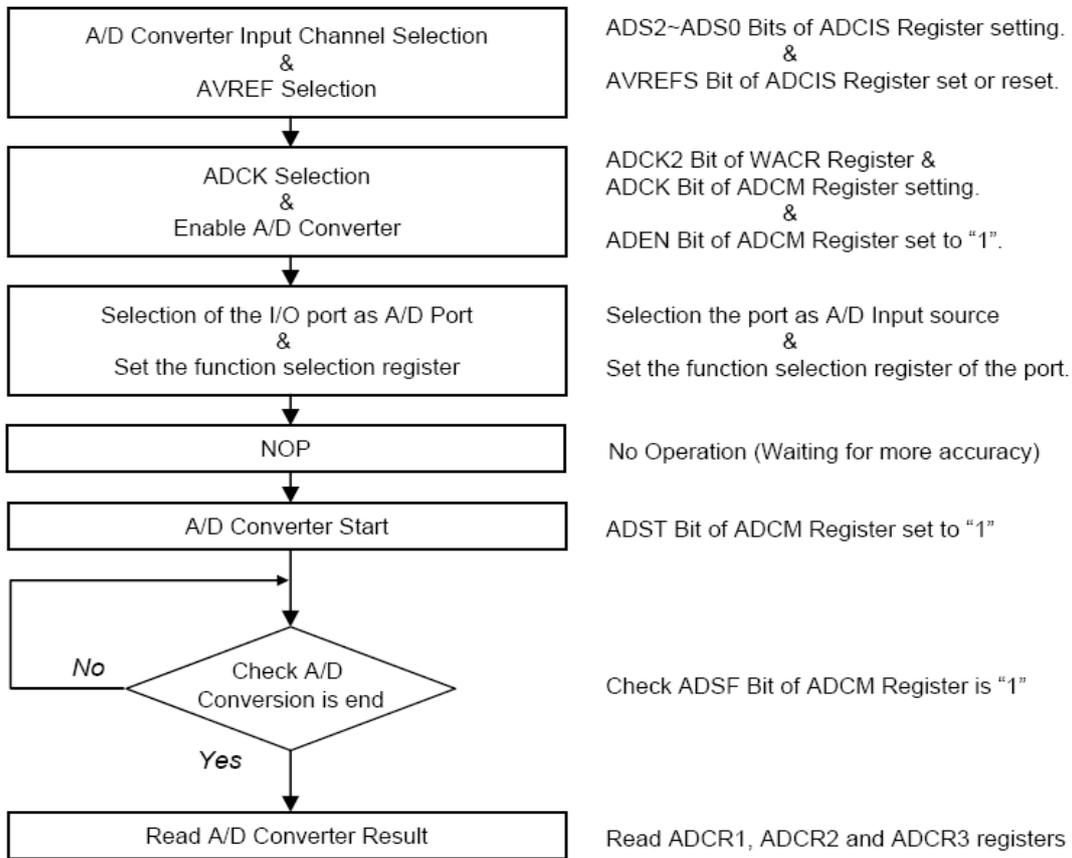


图 6-3 A/D 转换操作流程

在开始另一个转换之前，一定要读出 ADCR1, ADCR2, ADCR3 的内容。否则之前的结果会被下一次转换的结果覆盖。

A/D 转换过程要求 $116T_{ADC}$ (ADC 时钟源)

设置时间 ($=16T_{ADC}$) + 转换时间 ($=12\text{ 位} * 8T_{ADC} = 96T_{ADC}$) + 等待时间 ($=4T_{ADC}$)

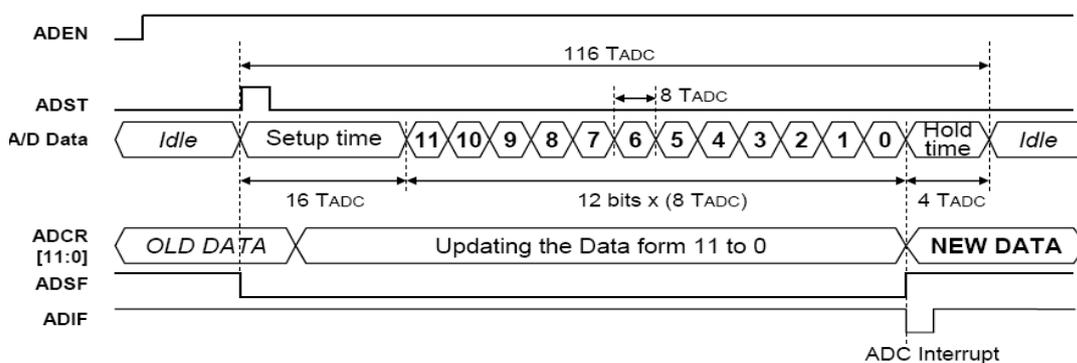


图 6.4 ADC 转换时序

为了使功耗最少，转化完 ADC 后，把 ADC 装化关闭。转化结果仍然保持在指定的寄存器里面。在转化过程中一定要小心不要重新启动 ADC，否则 ADC 会不正常工作。



7 低功耗模式

在低功耗模式下，电池工作功耗大大减少，电池寿命大大延长。功耗是应用的一个重要评价因素，MC20P12XX 提供两种低功耗功能：停机模式和睡眠模式。在这两种模式下，停止程序处理。

7.1 停机模式

程序中可用 STOP 指令进入停机模式。

在停机模式下，振荡器停止使所有的时钟停止，功耗降低。所有的寄存器和 RAM 数据保持。

NOP 指令应紧随 STOP 指令，预留数据总线的时间。

例如：STOP:STOP 指令执行

NOP:NOP 指令

另外：如果将 WACR 的 RCWDTEN 位置 1 之后，执行关机指令，内部 RC 振荡看门狗定时器模式激活。在内部 RC 振荡看门狗定时器模式下，停机模式也可通过 WDT 时间溢出来唤醒。

(Ring-OSC 周期* 2^{18})

RING-OSC 振荡周期随温度、VDD、程序变化而变化。根据 WACR 的 RCWDTCK 位，RCWDT 振荡的看门狗定时器溢出时间如下所示：

WACR 的 RCWDTCK 位	WDT 暂停 (类型)
0	16.8s
1	4.2s

NOP 指令应紧随 STOP 指令，预留数据总线的时间。

例： LRI WACR, #0100b: 置位 RCWDTEN
 WDTC WDT 清零
 STOP 关机指令执行
 NOP 空指令

7.1.1 停机模式唤醒

上电复位可唤醒停机模式，由 R1ST, PBST, 和 PGST 寄存器选择的键输入端口 (R1, PB, PG) 的低电平可唤醒停机模式。外部中断和低压检测可唤醒停机模式。

出现停机模式唤醒信号时，振荡稳定后开始执行唤醒指令。($2^{14} \times \frac{4}{f_{osc}} = 16.384ms$ $f_{osc} = 4.0MHz$)

唤醒原因	唤醒方法	唤醒时长
上电复位	上电复位，唤醒停机模式系统初始化	$38ms + 57 \times 2^{10} \times \frac{4}{f_{osc}} = 96.6ms$ $f_{osc} = 4.0MHz$ 读操作周期约 38ns
LVD 检测	LVD 检测，唤醒停机模式	
R1, PB, PG (键输入)	通过 R1ST, PBST, PGST 寄存器选择引脚的低电平输入唤醒停机模式。	$2^{14} \times \frac{4}{f_{osc}} = 16.384ms$ $f_{osc} = 4.0MHz$)
外部中断	外部中断输入	
WDT 溢出	WDT 溢出中断或复位	
外部复位	外部 \overline{RESET} 引脚	外部复位脉宽 (超过 100μs)

7.2 睡眠模式

程序中可有 SLEEP 指令进入睡眠模式。



在睡眠模式下，CPU 和 ROM 停止，振荡和外围仍在工作。

例如：SLEEP：SLEEP 指令执行

NOP:NOP 指令

NOP 指令应紧随 SLEEP 指令，预留数据总线的时间。

7.2.1 睡眠模式唤醒

上电复位可唤醒睡眠模式，所有中断和低压检测可唤醒。用中断唤醒，必需在进入睡眠模式前设为允许中断。这种模式不需要稳定振荡。

唤醒原因	唤醒方法	唤醒时长
上电复位	上电复位，唤醒睡眠模式，系统初始化	$38ms + 57 \times 2^{10} \times \frac{4}{f_{osc}} = 96.6ms$ $f_{osc} = 4.0MHz \text{ 读操作周期约 } 38ns$
LVD 检测	LVD 检测，唤醒睡眠模式	
所有中断	所有中断，唤醒睡眠模式	$2^5 \times \frac{4}{f_{osc}} = 32\mu s$ $f_{osc} = 4.0MHz$
外部复位	外部 \overline{RESET} 引脚唤醒睡眠模式	外部复位脉宽（超过 $2 \times T_{SYS}$ ）

7.3 停机/睡眠模式下的工作状态

内部电路	停机模式	睡眠模式
振荡器	停止	照常工作
内部 CPU 时钟	停止	停止
地址/数据总线	保持	保持
寄存器	保持	保持
RAM	保持	保持
I/O 口，输出口	保持（除了 PG 口，由 OTP 结构 PG 位控制	保持
ROUT	停止	照常工作
定时器	停止（定时器清零）	照常工作
看门狗定时器	停止（只在 RCWDT 模式下工作）	停止
ADC	停止	停止
BUZ	停止	照常工作
RCWDT	照常工作（只在 RCWDT 模式下工作）	不工作
LVI	停止	照常工作
唤醒方式	\overline{RESET} ，上电复位，LVD, WDT (RCWDT) 外部中断，键输入中断唤醒，	\overline{RESET} ，上电复位， LVD，所有中断 （除 ADC）唤醒，

表 7.1 停机和睡眠模式下的工作状态

8 复位功能

8.1 上电复位

上电复位电路自动检测电源电压的上升（上升时间在 50ms 内）。直到电源电压达到一定的电平，内部复位信号保持低电平直到振荡稳定。

电源适用后，保持复位状态读配置选项（约 38ms VDD=5.0V），振荡稳定时间。 $\left(\frac{4}{f_{osc}} \times 57 \times 2^{10} = 58.368ms \right)$

$f_{osc} = 4.0MHz$)

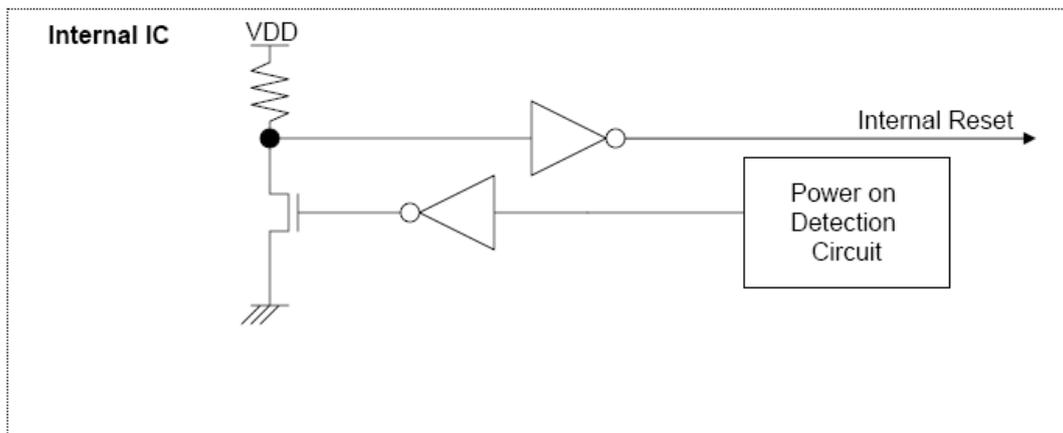


图 8-1 上电复位电路模块框图

备注：上电复位，振荡稳定时间不包括 OSC 开始时间

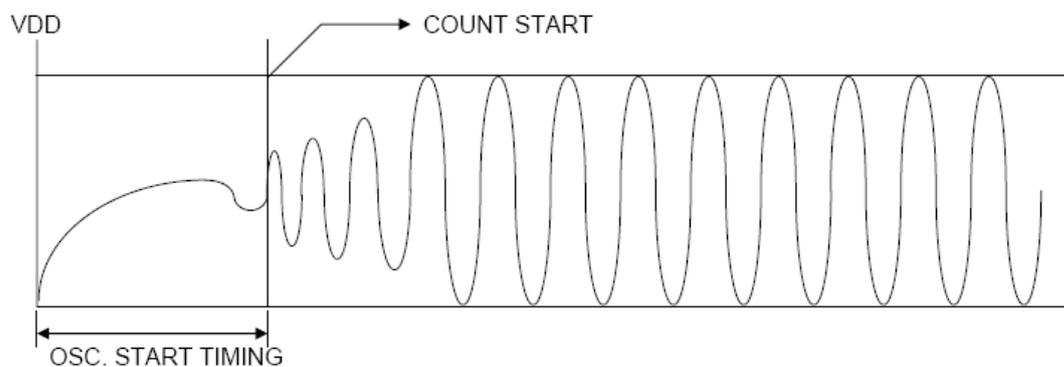


图 8-2 振荡器稳定图



9 低压检测模式

9.1 低压检测条件

片内电压比较器检测 V_{DD} 是否达到必须的电平, 以确保设备的正常工作。如果 V_{DD} 低于一定的电平, 低压检测仪强制设备进入低压检测模式。

9.2 低压检测模式

此模式下无电源消耗。停机唤醒功能禁止。

所有 I/O 端口 (R1/PB/PG/PH) 被设置为输入模式 (无上拉电阻), 保持数据存储直到电压被外部电容用耗尽。

当 R11 引脚被 OTP 配置位 (RSTS) 设为复位引脚时, 在 LVD 模式下, R11 被设为带上拉电阻输入模式。在这种模式下, 只输出端口 (PC0) 被设为开漏高电平输出。

9.3 低压检测模式的唤醒

新电池 (通常为 3V) 的复位信号唤醒低压检测模式进入正常复位状态。这取决于用户是否执行 RAM 清零程序。

9.4 低压检测电压选项

用户可通过 OTP 配置位 (LVDS) 来选择低压检测电平的电压。一种是高压式 (典型值 2.2V, 若 LVDS 为 0), 另一种是低压式 (典型值 1.7V, 若 LVDS 为 1)。



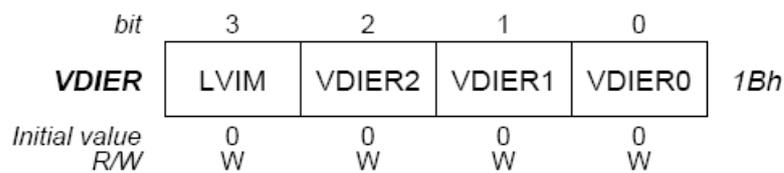
9.5 低压检测指示器寄存器

低压指示(LVI)由两个寄存器控制，这对显示电池的消耗量非常有用。

如果 VDD 电源电平是低的，且高与低压检测电平(LVD) (参看图 10-1)，VDIR 寄存器的位可根据 VDD 水平等级相应的设置。

VDD 检测等级显示有 3 级：分别是 VDIR 寄存器的 VDIR2(典型值 2.7V)，VDIR1 典型值 2.4V)和 VDIR0 (典型值 2.1V)

9.5.1 电压检测指示器允许寄存器 (VDIER)



VDIER0	检测级 0 (典型值 2.1V)	0	禁止
		1	允许
VDIER1	检测级 1 (典型值 2.4V)	0	禁止
		1	允许
VDIER2	检测级 2 (典型值 2.7V)	0	禁止
		1	允许
LVIM	LVI 模式选择	0	系统复位选择
		1	中断选择

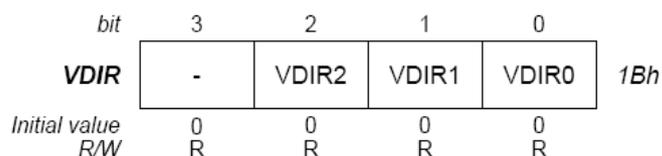
电压检测指示器允许寄存器(VDIER)是 4 位寄存器，可设定指示器是否允许。

如果 VDIE2~VDIER0 设为 0, 指示器的电压检测禁止, 如果设为 1, 则为允许。如果 LVIM 设为 0, 且 VDIER2~VDIER0 中的之一允许，当对应的指示器执行电压检测时，将令系统发生复位。如果 LVIM 设为 1，LVI 将中断。

VDIER 是只写寄存器，在复位状态初始化为 0h.

在内电路仿真中，LVI 功能是不能实现的，用户无法对此功能做实验。因此, 用户程序最终完成后，这个功能才能得到实现或仿真。

9.5.2 电压检测指示器数据寄存器 (VDIR)



电压检测指示器数据寄存器 (VDIR) 是 3 位存储低电平数据的寄存器。VDIR 是只读寄存器，复位时初始化为” 0h”

10 RAM 数据备份功能

10.1 低压检测之后的 SRAM 数据备份

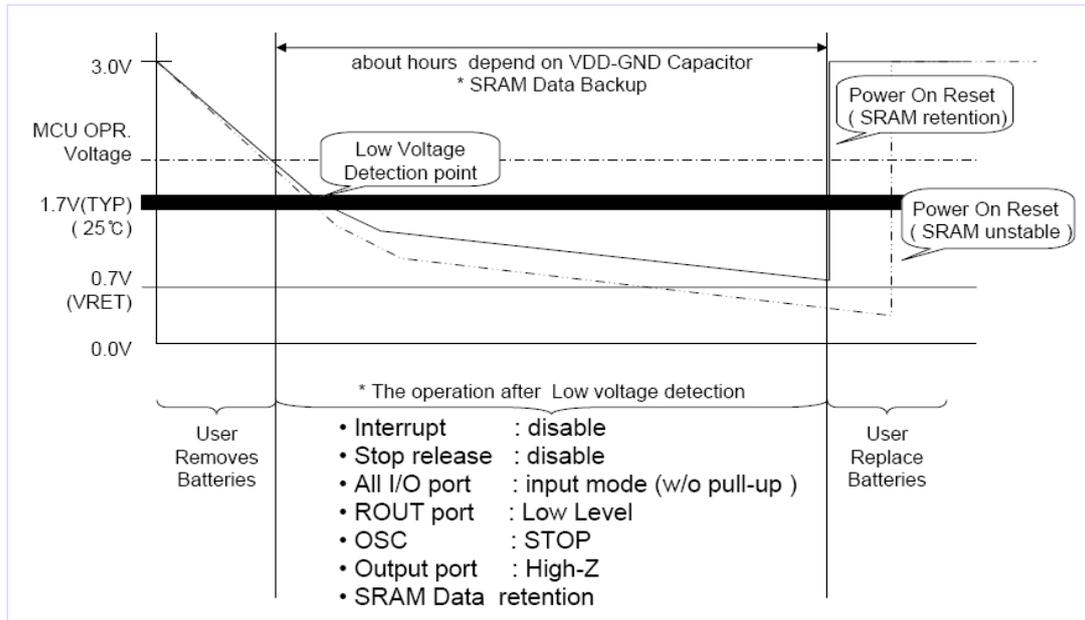


图 10-1 低压检测和保护

10.2 复位后使用 SRAM 数据备份 S/W 流程图

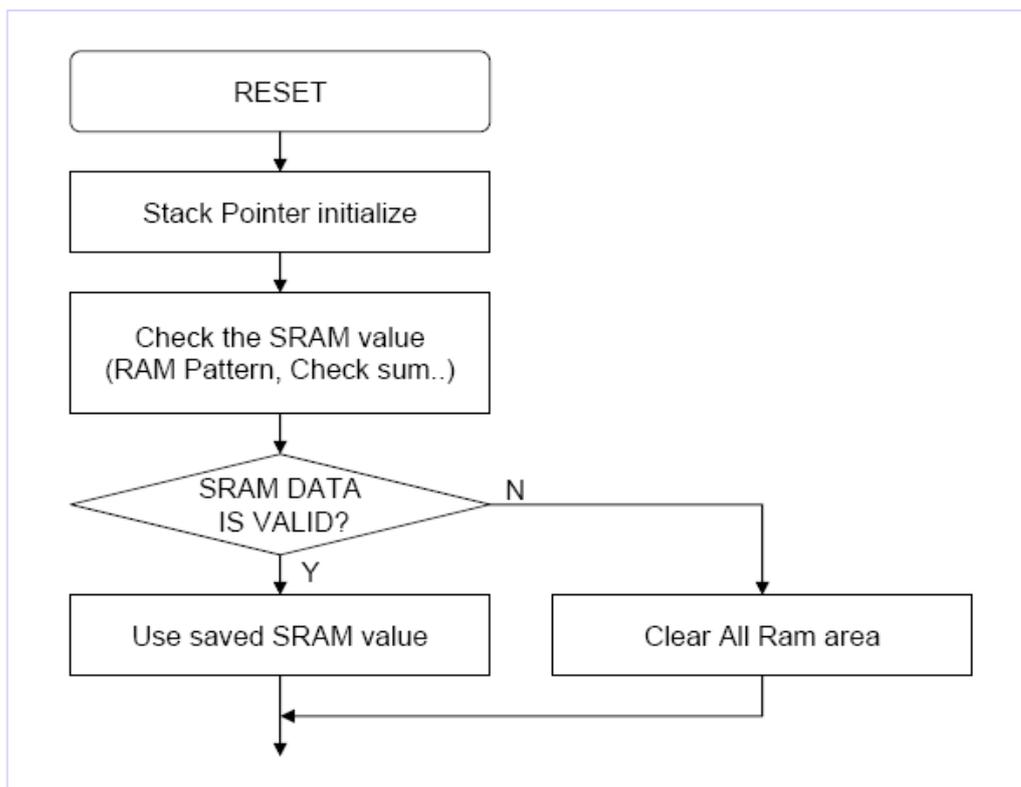


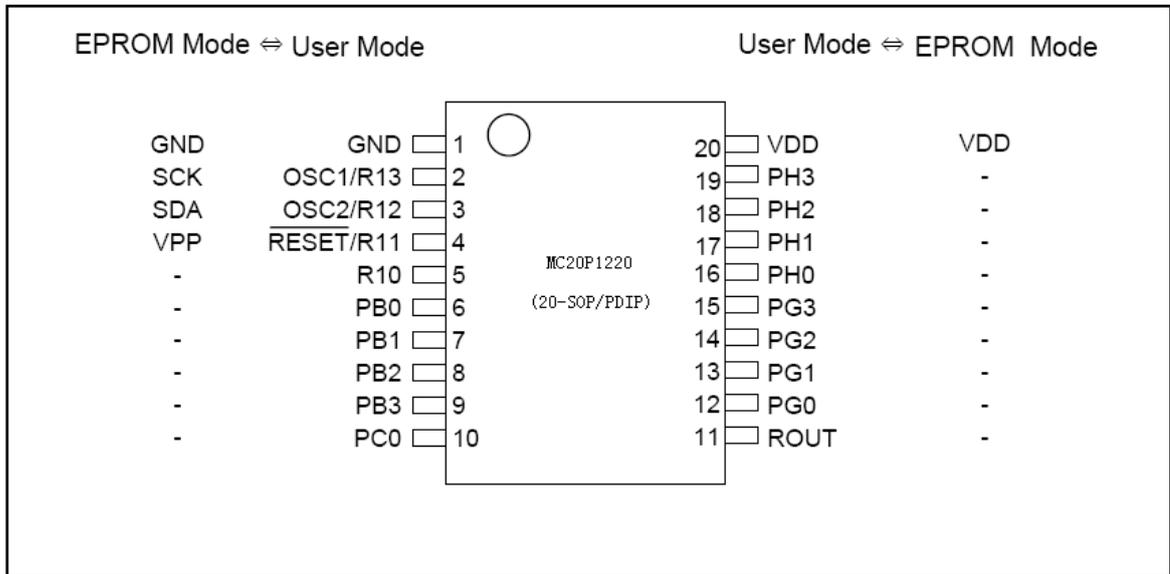
图 10-2 SRAM 数据备份 S/W 流程图



11 OTP 设计

11.1 MC20P1220

11.1.1 引脚分布



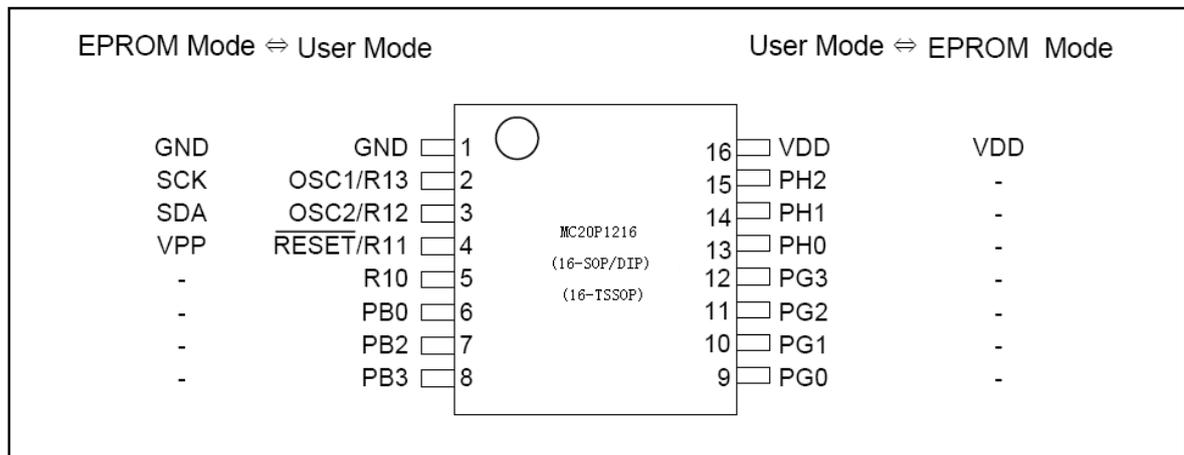
11.1.2 引脚功能

引脚序号	端口名称	用户模式	EPROM 模式
1, 20	GND, VDD	电源	电源
2	OSC1/R13	时钟 (输入) R13 (I/O)	SCK (输入)
3	OSC2/R12	时钟 (输入) R12 (I/O)	SDA (I/O)
4	$\overline{RESET}/R1$	\overline{RESET} (输入) 或 R11 (I/O)	VPP (11.5V)
5	R10	R10 (I/O)	-
6	PB0	PB0 (I/O)	-
7	PB1	PB1 (I/O)	-
8	PB2	PB2 (I/O)	-
9	PB3	PB3 (I/O)	-
10	PC0	PC0 (输出)	-
11	ROUT	ROUT (输出)	-
12	PG0	PG0 (I/O)	-
13	PG1	PG1 (I/O)	-
14	PG2	PG2 (I/O)	-
15	PG3	PG3 (I/O)	-
16	PH0	PH0 (I/O)	-
17	PH1	PH1 (I/O)	-
18	PH2	PH2 (I/O)	-
19	PH3	PH3 (I/O)	-



11. 2. MC20P1216

11. 2. 1 引脚分布



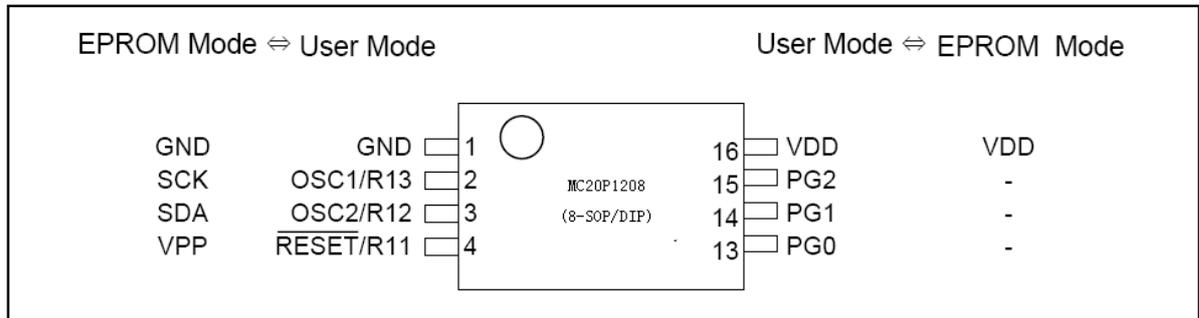
11. 2. 2 引脚功能

引脚序号	端口名称	用户模式	EPROM 模式
1, 16	GND, VDD	电源	电源
2	OSC1/R13	时钟 (输入) R13 (I/O)	SCK (输入)
3	OSC2/R12	时钟 (输入) R12 (I/O)	SDA (I/O)
4	$\overline{RESET}/R11$	\overline{RESET} (输入) 或 R11 (I/O)	VPP (11.5V)
5	R10	R10 (I/O)	-
6	PB0	PB0 (I/O)	-
7	PB2	PB2 (I/O)	-
8	PB3	PB3 (I/O)	-
9	PG0	PG0 (I/O)	-
10	PG1	PG1 (I/O)	-
11	PG2	PG2 (I/O)	-
12	PG3	PG3 (I/O)	-
13	PH0	PH0 (I/O)	-
14	PH1	PH1 (I/O)	-
15	PH2	PH2 (I/O)	-



11.3 MC20P1208

11.3.1 引脚分布



11.3.2 引脚功能

引脚序号	端口名称	用户模式	EPROM 模式
1, 8	GND, VDD	电源	电源
2	OSC1/R13	时钟 (输入) R13 (I/O)	SCK (输入)
3	OSC2/R12	时钟 (输入) R12 (I/O)	SDA (I/O)
4	$\overline{RESET}/R11$	\overline{RESET} (输入) 或 R11 (I/O)	VPP (11.5V)
5	PG0	PG0 (I/O)	-
6	PG1	PG1 (I/O)	-
7	PG2	PG2 (I/O)	-

11.4 OTP 模式定义

11.4.1 OTP 结构选项位名称

11.4.1.1 选项特征

- 16 位可访问选项位
- PG[3:0]保持停机前状态, 在停机模式下低电平输出
- 可位锁存 LOCK
- \overline{RESET} 功能选择 (RSTS)
- LVD 电平选择 (LVDS)
- 振荡器类型选择 (XTS3~XTS0)
- 保留位 (Bit7~Bit0), 校验模式下不理睬, 且在编程时从不写入数据 0



11.4.1.2 配置选项位图示 (地址: 8000h)

bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
	PG	LOCK	RSTS	LVDS	XTS3	XTS2	XTS1	XTS0	-	-	-	-	-	-	-	-	8000h
Initial value	1	1	1	1	1	1	1	1	x	x	x	x	x	x	x	x	

位名称	选项名称	初始值	写入码值	选项结果		
PG	PG 为低或停机模式下保持关机前状态	1 (无写入时默认)	0	停机模式下输出为低		
			1	在停机模式下保持关机前状态		
LOCK	禁止锁存或允许读用户代码	1 (无写入时默认)	0	禁止读用户代码 (设备 ID 可读)		
			1	允许读用户代码		
RSTS	在 R11/ \overline{RESET} 端口的复位功能选择	1 (无写入时默认)	0	在 R11/ \overline{RESET} 端口用 R11 功能		
			1	在 R11/ \overline{RESET} 端口用 \overline{RESET} 功能		
LVDS	低压检测级别选择	1 (无写入时默认)	0	低压检测级别高 (典型值 2.2V)		
			1	低压检测级别低 (典型值 1.7V)		
STS3	振荡器类型选择	1 (无写入时默认)	STS[3:0]	振荡器模式 (典型)	OSC1	OSC2
STS2			1111	内部 RC3MHz	R13 (I/O)	R12 (I/O)
STS1			1110	内部 RC3MHz/PS1 输出	R13 (I/O)	1.5 MHz (0)
STS0			1101	内部 RC1.5MHz	R13 (I/O)	R12 (I/O)
			1100	内部 RC1.5MHz/PS1 输出	R13 (I/O)	0.75 MHz (0)
1011			内部 RC 750KHz	R13 (I/O)	R12 (I/O)	
1010			内部 RC 750KHz/PS1 输出	R13 (I/O)	0.375 MHz (0)	
1001			内部 RC6MHz	R13 (I/O)	R12 (I/O)	
1000			内部 RC6MHz/PS1 输出	R13 (I/O)	3 MHz (0)	
0111			外部 RC 振荡器	OSC1 (I)	R12 (I/O)	
0110			内部 RC 振荡器/PS1 输出	OSC1 (I)	2 MHz (0)	
0101			XT 振荡器	OSC1 (I)	R12 (I/O)	
				0100	OSC1 (I)	OSC2 (0)
0011			外部时钟输入	OSC1 (I)	R12 (I/O)	
0010			外部时钟输入/PS1 输出	OSC1 (I)	PS1* (0)	
0001	禁止	-	-			
0000	禁止	-	-			

*PS1 分为两种振荡频率

11.5 在 OTP 编程读写模式下 AC/DC 时间 ($T_a = 25\text{ }^\circ\text{C}$)

参数	符号	最小值	典型值	最大值	单位
编程电流	I_{VPP}	–	–	50	mA
在 EPROM 模式下供流	I_{VDDP}	–	–	20	mA
编程期间 VPP 电平	V_{IHP}	11.5	11.5	12.0	V
编程模式下 VDD 电平	V_{DD1H}	4.75	5.0	2.25	V
读模式下 VDD 电平	V_{DD2H}	–	3.0/5.0	–	V
在 EPROM 模式 SCK/SDA 输入高电平	V_{IHC}	VDD*0.8		–	V
在 EPROM 模式 SCK/SDA 输入低电平	V_{ILC}	–	–	VDD*0.2	V
模式锁定时间	T_{MODI}	50	–	–	μS
模式设置时间	T_{MODS}	10	–	–	μS
模式保持时间	T_{MODH}	10	–	–	μS
时钟脉冲周期模式	T_{MCK}	2	–	–	μS
VPP 设置时间	T_{VPPS}	1	15	30	mS
VPP 上升时间	T_{VPPR}	1	–	–	mS
SCK 脉宽高	T_{PWH1}	2	–	–	μS
SCK 脉宽低	T_{PWL1}	2	–	–	μS
SCK 高 SDA 输入设置	T_{SET1}	1	–	–	μS
SCK 低后 SDA 输入保持	T_{HLD1}	21	–	–	μS
SDA 输出有效时 SCK 高	T_{HLD2}	–	–	T_{PWH}	μS
在编程模式下的 SCK 脉宽高	T_{PWH2}	–	50 \pm 10%		μS



12 指令设置

12.1 图例

A: 累加器 (4 位)

r: 外围地址寄存器 (6 位)

[r]: 数据寻址通过外围地址寄存器 (4 位)

X: X 寄存器 (4 位)

Y: Y 寄存器 (4 位)

ABR: 地址缓冲寄存器 (15 位)

ABRn: 地址缓冲寄存器#0~3 (4 位)

[ABRn]: 通过 ABR 寻址 (16 位)

DBR: 数据缓冲寄存器 (16 位)

DBRn: 数据缓冲寄存器 0~3 (4 位)

TOCR: 定时器 0 计数寄存器 (8 位)

T1CR: 定时器 1 计数寄存器 (8 位)

#n4: 0~FH

#n2: 0~3

#n1: 0~1

dp: 数据地址指针

dp+X+Y: 通过 X 寄存器, Y 寄存器变址的数据地址指针

PG: 页码地址

ADS: 地址堆栈寄存器

!abs: 地址



12.2 指令设置表

序号	指令组	记忆符	用法	操作	S	CY
1	算术 运算 &逻辑 运算	ADDC	ADDC m(dp), #n4	A= m(dp)+ #n4+CY A= m(dp+X+Y)+ #n4+CY SFR 的 D 标志置位时 如果溢出, S 置位	C	0
2			ADDC A, #n4	A= A+#n4+CY 如果溢出, S 置位	C	0
3			ADDC m(dp), A	A= m(dp)+ A+CY A= m(dp+X+Y)+ A+CY SFR 的 D 标志置位时 如果溢出, S 置位		0
4			ADDC ABRn, #n4	ABRn=#n4+ ABRn+ CY 如果溢出, S 置位	C	0
5			ADDC ABRn, A	ABRn=A+ ABRn+ CY 如果溢出, S 置位	C	0
6			ADDC ABRn, Y	ABRn=Y+ ABRn+ CY 如果溢出, S 置位	C	0
7			ADDC DBRn, #n4	DBRn=#n4+ DBRn + CY 如果溢出, S 置位	C	0
8			ADDC DBRn, A	DBRn= A + DBRn + CY 如果溢出, S 置位	C	0
9			ADDC DBRn, Y	DBRn= Y + DBRn + CY 如果溢出, S 置位	C	0
10			ADDC Y, #n4	Y=#n4+ Y+ CY 如果溢出, S 置位	C	0
11			ADDC X, #n4	X=#n4+ X+ CY 如果溢出, S 置位	C	0
12		SUBC	SUBC m(dp), #n4	A= m(dp)- #n4-CY A= m(dp+X+Y)- #n4-CY SFR 的 D 标志置位时 如果借位, S 清零	B	W
13			SUBC A, #n4	A= A-#n4-CY 如果借位, S 清零	B	W
14			SUBC m(dp), A	A= m(dp)- A-CY A= m(dp+X+Y)- A-CY SFR 的 D 标志置位时 如果借位, S 清零	B	W
15			SUBC ABRn, #n4	ABRn= ABRn -#n4- CY 如果借位, S 清零	B	W
16			SUBC ABRn, A	ABRn= ABRn-A-CY 如果借位, S 清零	B	W
17			SUBC ABRn, Y	ABRn= ABRn-Y-CY 如果借位, S 清零	B	W
18			SUBC DBRn, #n4	DBRn= DBRn -#n4- CY 如果借位, S 清零	B	W
19			SUBC DBRn, A	DBRn= DBRn - A -CY 如果借位, S 清零	B	W
20			SUBC DBRn, Y	DBRn= DBRn -Y -CY 如果借位, S 清零	B	W
21			SUBC Y, #n4	Y=Y-#n4- CY 如果借位, S 清零	B	W
序号	指令组	记忆符	用法	操作	S	CY
22			SUBC X, #n4	X= X-#n4- CY 如果借位, S 清零	B	W
23		ARRC	ARRC	A=A 带 CY 右循环	T	R
24		ARLC	ARLC	A=A 带 CY 左循环	T	R
25		CMPL	CMPL	A=A ⊕ m(dp) A= A ⊕ m(dp+X+Y) SFR 的 D 标志置位时	Z	.
26		XOR	XOR m(dp)	A=A ⊕ m(dp) A= A ⊕ m(dp+X+Y) SFR 的 D 标志置位时	S	.
27		AND	AND m(dp)	A=A ∧ m(dp) A= A ∧ m(dp+X+Y) SFR 的 D 标志置位时	S	.
28		OR	OR m(dp)	A=A ∨ m(dp) A= A ∨ m(dp+X+Y) SFR 的 D 标志置位时	S	.



29	比较	CALE	CALE #n4	如果 $A \leq \#n4$ S 置位	E	.
30			CALE m(dp)	如果 $A \leq m(dp)$ S 置位 SFR 的 D 标志置位时 如果 $A \leq m(dp+X+Y)$ S 置位	E	.
31		CAGE	CAGE #n4	如果 $A \geq \#n4$ S 置位	E	.
32		CANE	CANE #n4	如果 $A \neq \#n4$ S 置位	N	.
33			CANE m(dp)	如果 $A \neq m(dp)$ S 置位 SFR 的 D 标志置位时 如果 $A \neq m(dp+X+Y)$ S 置位	N	.
34		CMLE	CMLE m(dp), #n4	如果 $m(dp) \leq \#n4$ S 置位 SFR 的 D 标志置位时 如果 $m(dp+X+Y) \leq \#n4$ S 置位	E	.
35		CMNE	CMNE m(dp), #n4	如果 $m(dp) \neq \#n4$ S 置位 SFR 的 D 标志置位 如果 $m(dp+X+Y) \neq \#n4$ S 置位	N	.
36		CYGE	CYGE #n4	如果 $Y \geq \#n4$ S 置位	E	.
37		CYNE	CYNE #n4	如果 $Y \neq \#n4$ S 置位	N	.
38			CYNE A	如果 $Y \neq A$ S 置位	N	.
39		CXGE	CXGE #n4	如果 $X \geq \#n4$ S 置位	E	.
40		CXNE	CXNE #n4	如果 $X \neq \#n4$ S 置位	N	.
41		位操作	SET1	SET1 m(dp). #n2	m(dp). #n2 置位 SFR 的 D 标志置位时 m(dp+X+Y). #n2 置位	S
42	CLR1		CLR1 m(dp). #n2	m(dp). #n2 清零 SFR 的 D 标志置位时 m(dp+X+Y). #n2 清零	S	.
43	TM		TM m(dp). #n2	如果 m(dp) 位 = 1, S 置位 SFR 的 D 标志置位时 如果 m(dp+X+Y) 位 = 1 S 置位	E	.
44	SETR1		SETR1 r. #n2	[r]. #n2 置位	S	.
45	CLRR1		CLRR1 r. #n2	[r]. #n2 清零	S	.
46	TSTR		TSTR r. #n2	如果 [r]. #n2 位 = 1 S 置位	E	.
47	NOTA1		NOTA1, #n2	$A. \#n2 \leftarrow \sim (A. \#n2)$	S	.
48	进位操作		CLRC	CLRC	SFR 进位位清零	S
49		SETC	SETC	SFR 进位位置位	S	1
50		TSTC	TSTC	检测进位位 = 1, S 置位	E	.
51		LDC	LDC r. #n2	$CY \leftarrow [r]. \#n2$	S	.
52		STC	STC r. #n2	$[r]. \#n2 \leftarrow CY$	S	.
53	数据传送	LDM	LDM m(dp), #n4	m(dp) = #n4 A = m(dp+X+Y) SFR 的 D 标志置位时	S	.
54			LDM m(dp), A	m(dp) ← A m(dp+X+Y) ← A SFR 的 D 标志置位时	S	.
55		LDA	LDA, #n4	A = #n4	S	.
56			LDA, m(dp)	A = m(dp)	S	.



				A= m(dp+X+Y) SFR 的 D 标志置位时		
57		LDA	LDA X	$A \leftarrow X$	S	.
58			LDA Y	$A \leftarrow Y$	S	.
59		LDY	LDY #n4	$A = \#n4$	S	.
60			LDY A	$Y \leftarrow A$	S	.
61		LDX	LDX #n4	$X = \#n4$	S	.
62			LDX A	$X = A$	S	.
63		XMA	XMA m(dp)	$A \leftrightarrow m(dp)$ A \leftrightarrow m(dp+X+Y) SFR 的 D 标志置位时	S	.
64		LDW	LDW @ABR	$DBR \leftarrow (@ABR)$	S	.
65			LDW DBR, ABR	$DBR \leftarrow ABR$	S	.
66			LDW ABR, DBR	$ABR \leftarrow DBR$	S	.
67			LDW DBR, TOCR	$DBR1, DBR0 \leftarrow TOCR$	S	.
68			LDW DBR, T1CR	$DBR3, DBR2 \leftarrow T1CR$	S	.
69		LPG	LPG #n1	$PG = \#n1$	S	.
70		LRA	LRA r	$[r] \leftarrow A$	S	.
71		LAR	LAR r	$A \leftarrow [r]$	S	.
72		LRI	LRI r, #n4	$[r] \#n4$	S	.
73	增量	INC	INC ABR	$ABR++$.	.
74	跳转	BR	BR !abs	如果 SFR 的 S=1, 绝对跳转, $PC \leftarrow !abs$	S	.
75			BR @ABR	如果 SFR 的 S=1, 绝对跳转, $PG+PC \leftarrow ABR$	S	.
76	子程序	CALL	CALL !abs	如果 SFR 的 S=1 $ADS \leftarrow PG+PC, SP \leftarrow SP-1, PC \leftarrow !abs$	S	.
77			CALL @ABR	如果 SFR 的 S=1 $ADS \leftarrow PG+PC, SP \leftarrow SP-1, PG+PC \leftarrow ABR$	S	.
78		RET	RET	$SP \leftarrow SP+1, PG+PC \leftarrow ADS$	S	.
79		RETI	RETI	$SPSFR \leftarrow SPSFR+1, SFR \leftarrow M(SPSFR) SP \leftarrow SP+1, PG+PC \leftarrow ADS$	S	.
80	其他	NOP	NOP		S	.
81		STOP	STOP		S	.
82		SLEEP	SLEEP		S	.
83		WDTC	WDTC	看门狗定时器清零	S	.
84		SPC	SPC	堆栈指针清零	S	.
85		EIX	EIX	SFR 的指针位置位	S	.
86		DIX	DIX	SFR 的指针位清零	S	.
87		EI	EI	SFR 的中断位置位	S	.
88		DI	DI	SFR 的中断位清零	S	.

** [注意] 指令 LDW@ABR 执行时间是 2 个周期, 并且紧跟着执行下面的处理:

$SP=SP+1, ADS \leftarrow PG+PC,$

$PG+PC \leftarrow ABR, DBR \leftarrow (PG+PC), PG+PC \leftarrow ADS, SP=SP+1$

** 进位位 (CY) 在执行 CLRC/SETC 指令之前保持之前的值



符号含义如下：

O: 只有在操作时，发生溢出才将 CY 置位

W: 只有在操作时，产生借位才将 CY 置位

R: 只根据移位对 CY 置位或复位

** 状态位指更改状态的条件，符号含义如下：

S: 一旦执行指令，状态位无条件置位

C: 只有在操作时，发生溢出才对状态位置位

B: 只在操作发生借位时，才对状态位置位

E: 只有在比较时相等才对状态位置位

N: 只有在比较时不相等才对状态位置位

Z: 只有在结果为零时才对状态位置位

T: 只有发生借位时才对状态位置位

12.3 指令设置

ADDC (带进位加法)

将通用寄存器的内容与存储地址所指的内容相加，或与直接数据值相加，加上进位值得出结果。将结果存在通用寄存器中。

(功能) $GFR = GFR + M + C$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
ADDC	m(dp), #n4	C	.	.	O
	A, #n4	C	.	.	O
	m(dp), A	C	.	.	O
	ABRn, #n4	C	.	.	O
	ABRn, A	C	.	.	O
	ABRn, Y	C	.	.	O
	DBRn, #n4	C	.	.	O
	DBRn, A	C	.	.	O
	DBRn, Y	C	.	.	O
	Y, #n4	C	.	.	O
X, #n4	C	.	.	O	

SUBC (带进位减法)

将通用寄存器的内容减去存储地址所指的内容，或是减去立即数，减掉进位值得出结果。将结果存在通用寄存器中。

(功能) $GFR = GFR - M - C$

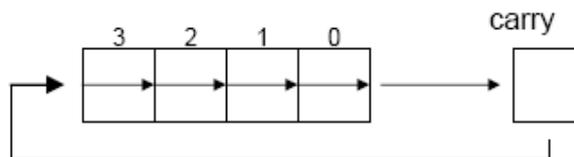


MNEMONIC	OPERAND	SFR			
		S	I	D	C
SUBC	m(dp), #n4	B	.	.	W
	A, #n4	B	.	.	W
	m(dp), A	B	.	.	W
	ABRn, #n4	B	.	.	W
	ABRn, A	B	.	.	W
	ABRn, Y	B	.	.	W
	DBRn, #n4	B	.	.	W
	DBRn, A	B	.	.	W
	DBRn, Y	B	.	.	W
	Y, #n4	B	.	.	W
X, #n4	B	.	.	W	

ARRC 累加器与进位标志循环右移

A 寄存器的内容向右循环一位，0 位移到进位标志位，进位标志位移到 3。

(Function)

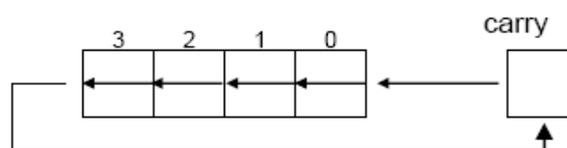


MNEMONIC	OPERAND	SFR			
		S	I	D	C
ARRC	-	T	.	.	R

ARLC 累加器与进位标志位循环左移

A 寄存器的内容向左循环一位，3 位移到进位标志位，进位标志位移到 0。

(Function)



MNEMONIC	OPERAND	SFR			
		S	I	D	C
ARLC	-	T	.	.	R

CMPL (累加器补码)

累加器的反码加 1
结果放在累加器中。

(Function) $A \leftarrow \overline{A} + 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CMPL	-	Z	.	.	.

XOR(逻辑异或运算)

将累加器 A 的内容与存储地址所指的内容相异或。
结果放在累加器中。

(Function) $A \leftarrow A \text{ XOR } M$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
XOR	m(dp)	S	.	.	.

AND(逻辑与)

将 A 的内容与存储地址所指的内容相与。
结果存在 A 中。

(Function) $A \leftarrow A \text{ AND } M$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
AND	m(dp)	S	.	.	.

OR(或运算)

将 A 的内容与存储地址所指的内容相或
结果存在 A 中

(Function) $A \leftarrow A \text{ OR } M$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
OR	m(dp)	S	.	.	.

CALE(与累加器比较)

比较检查累加器 A 的内容是否小于等于存储地址所指的内容，或小于等于立即数。
功能 比较 $A \leq \#n4$, $A \leq m(dp)$, $A \leq m(dp+X+Y)$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CALE	#n4	E	.	.	.
	m(dp)	E	.	.	.

CAGE(与累加器比较)

比较检查累加器 A 的内容是否大于等于立即数
功能 比较 $A \geq \#n4$



MNEMONIC	OPERAND	SFR			
		S	I	D	C
CAGE	#n4	E	.	.	.

CANE (与累加器比较)

比较检查累加器 A 的内容是否不等于存储地址所指的内容，或不等于立即数。

功能：比较 $A \neq \#n4$ $A \neq m(dp)$ $A \neq m(dp+X+Y)$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CANE	#n4	N	.	.	.
	m(dp)	N	.	.	.

CMLE (与存储器相比)

比较检查存储地址所指的内容是否小于等于立即数。

功能：比较 $m(dp) \leq \#n4$ $m(dp+X+Y) \leq \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CMLE	m(dp), #n4	E	.	.	.

CMNE (与存储器相比)

比较检查存储地址所指的内容是否不等于立即数。

功能 $m(dp) \neq \#n4$ $m(dp+X+Y) \neq \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CMNE	m(dp), #n4	N	.	.	.

CYGE (与 Y 寄存器相比)

比较检查 Y 寄存器的内容是否大于等于立即数。

功能 比较 $Y \geq \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CYGE	#n4	E	.	.	.

CYNE (与 Y 寄存器相比)

比较检查 Y 寄存器的内容是否不等于累加器 A 的内容，或不等于立即数。

$Y \neq \#n4$ $Y \neq A$



MNEMONIC	OPERAND	SFR			
		S	I	D	C
CYNE	#n4	N	.	.	.
	A	N	.	.	.

CXGE (与 X 寄存器相比)

比较检查 X 寄存器的内容是否大于等于立即数。

功能 比较 $X \geq \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CXGE	#n4	E	.	.	.

CXNE (与 X 寄存器相比)

比较检查 X 寄存器的内容是否不等于累加器 A 的内容，或不同于立即数。

功能 比较 $X \neq \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CXNE	#n4	N	.	.	.

SET1 置 1 (清位)

将存储地址所指的位置 1

功能 $m(dp).bit \leftarrow 1$ $m(dp+X+Y).bit \leftarrow 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
SET1	$m(dp).\#n2$	S	.	.	.

CLR1 (清零)

将存储地址所指的位清零

功能 $m(dp).bit \leftarrow 0$ $m(dp+X+Y).bit \leftarrow 0$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CLR1	$m(dp).\#n2$	S	.	.	.

TM

检查存储地址所指的位是否为 1

功能 $m(dp).bit \neq 1?$ $m(dp+X+Y).bit \neq 1?$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
TM	$m(dp).\#n2$	E	.	.	.

**SETR1 (寄存器数据位置 1)**

指定寄存器的位置 1

(Function) $[r].\text{bit} \leftarrow 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
SETR1	[r].#n2	S	.	.	.

CLRR1 (寄存器数据位清 0)

指定寄存器的位清零

(Function) $[r].\text{bit} \leftarrow 0$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CLRR1	[r].#n2	S	.	.	.

TSTR (测试寄存器数据位)

检查指定寄存器的位是否为 1

(Function) $[r].\text{bit} = 1 ?$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
TSTR	[r].#n2	E	.	.	.

NOTA1 (累加器的位取反)

累加器的位取反

(Function) $A.\text{bit} = \sim(A.\text{bit})$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
NOTA1	#n2	S	.	.	.

CLRC (进位标志位清零)

进位标志位清零

(Function) $CY \leftarrow 0$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CLRC	-	S	.	.	0

SETC (进位标志位置位)

进位标志位置位

(Function) $CY \leftarrow 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
SETC	-	S	.	.	1

TSTC(测试进位标志位)

检查进位标志位是否为 1

(Function) $CY = 1?$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
TSTC	-	E	.	.	.

LDC(赋值给进位标志位)

将寄存器指定位的值赋给进位标志位

(Function) $CY \leftarrow [r].\#n2$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDC	[r].#n2	S	.	.	.

STC(存储进位标志位)

将进位标志位的值存到寄存器的指定位

(Function) $[r].\#n2 \leftarrow CY$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
STC	[r].#n2	S	.	.	.

LDM(赋值累加器)

将累加器 A 的内容或立即数赋给指定存储器

(Function) $m(dp) \leftarrow \#n4, m(dp+X+Y) \leftarrow \#n4, m(dp) \leftarrow A, m(dp+X+Y) \leftarrow A$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDM	$m(dp), \#n4$	S	.	.	.
	$m(dp), A$	S	.	.	.

LDA(赋值给累加器)

将存储地址的内容，或立即数，X 寄存器的值，Y 寄存器的值赋值给 A



(Function) $A \leftarrow \#n4, m(dp), m(dp+X+Y)$, X-register, Y-register

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDA	#n4	S	.	.	.
	m(dp)	S	.	.	.
	X	S	.	.	.
	Y	S	.	.	.

LDY(赋值 Y 寄存器)

将累加器 A 的值或立即数赋给 Y 寄存器

(Function) $Y \leftarrow \#n4, A$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDY	#n4	S	.	.	.
	A	S	.	.	.

LDX(赋值给 X 寄存器)

将累加器 A 的值或立即数赋给 X 寄存器

(Function) $X \leftarrow \#n4, A$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDX	#n4	S	.	.	.
	A	S	.	.	.

XMA(累加器与存储器交换)

将 A 的内容与指定存储器的内容相交换

(Function) $A \leftrightarrow m(dp)$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
XMA	m(dp)	S	.	.	.

LDW (字赋值)

功能寄存器之间数据传送，或定时器计数寄存器与功能寄存器之间的数据传送

(Function) $DBR = @ ABR, DBR \leftarrow ABR, ABR \leftarrow DBR, DBR1+DBR0 \leftarrow T0CR, DBR3+DBR2 \leftarrow T1CR$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LDW	@ABR	S	.	.	.
	DBR, ABR	S	.	.	.
	ABR, DBR	S	.	.	.
	DBR, T0CR	S	.	.	.
	DBR, T1CR	S	.	.	.



**备注：指令 LDW @ABR 的执行时间为 2 个周期，执行过程如下：

$SP=SP-1$ $ADS \leftarrow PG+PC$,

$PG+PC \leftarrow ABR$ $DBR \leftarrow (PG+PC)$ $PG+PC \leftarrow ADS$ $SP=SP+1$

LPG (赋值给 ROM 页码寄存器)

赋值 0 或 1 给页码寄存器的第 1 位

(Function) $PG \leftarrow 0 \text{ or } 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LPG	#n1	S	.	.	.

LRA (将 A 赋给寄存器)

将 A 的值赋给由外围地址寄存器 PAR 指定的寄存器

(Function) $[r] \leftarrow A$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LRA	r	S	.	.	.

LAR (将寄存器的值赋给 A)

将外围地址寄存器 (PAR) 指定的寄存器的值赋给 A

(Function) $A \leftarrow [r]$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LAR	r	S	.	.	.

LRI (将立即数赋给寄存器)

将立即数赋给由外围地址寄存器 (PAR) 指定的寄存器

(Function) $[r] \leftarrow \#n4$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
LRI	r, #n4	S	.	.	.

**INC (ABR 增量)**

地址缓冲寄存器加 1

(Function) $ABR++$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
INC	ABR

BR (跳转到分支地址)

跳转到指定存储地址

(Function) If S bit of SFR = 1, $PC \leftarrow !abs$
 $PG+PC \leftarrow ABR$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
BR	!abs	S	.	.	.
	@ABR	S	.	.	.

CALL (子程序跳转)

跳转到指定存储地址

(Function) If S bit of SFR = 1, $ADS \leftarrow PG + PC$, $SP \leftarrow SP - 1$, $PC \leftarrow !abs$
 $ADS \leftarrow PG + PC$, $SP \leftarrow SP - 1$, $PG+PC \leftarrow ABR$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
CALL	!abs	S	.	.	.
	@ABR	S	.	.	.

RET (子程序返回)

由跳转指令，返回到压入堆栈的地址

(Function) $SP \leftarrow SP + 1$, $PG+PC \leftarrow ADS$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
RET	-	S	.	.	.

**RETI (从中断返回)**

完成中断处理程序后，即从此处返回到中断发生前的下一指令，常把这条指令放在中断处理程序的最后一行。

(Function) $\text{SPSFR} \leftarrow \text{SPSFR} + 1, \text{SFR} \leftarrow \text{M}(\text{SPSFR})$
 $\text{SP} \leftarrow \text{SP} + 1, \text{PG} + \text{PC} \leftarrow \text{ADS}$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
RETI	-	S	.	.	.

NOP (空操作)

空操作

No operation

MNEMONIC	OPERAND	SFR			
		S	I	D	C
NOP	-	S	.	.	.

STOP (停机模式)

(Function) Oscillation Stop

MNEMONIC	OPERAND	SFR			
		S	I	D	C
STOP	-	S	.	.	.

SLEEP (睡眠模式)

(Function) Sleep the system clock

MNEMONIC	OPERAND	SFR			
		S	I	D	C
SLEEP	-	S	.	.	.

WDTC (看门狗定时器清零)

Watchdog timer clear

MNEMONIC	OPERAND	SFR			
		S	I	D	C
WDTC	-	S	.	.	.



SPC(堆栈指针清零)

Stack Pointer clear

MNEMONIC	OPERAND	SFR			
		S	I	D	C
SPC	-	S	.	.	.

EIX(指针标志位置位)

将 SFR 的指针标志位置位

(Function) $IX \leftarrow 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
EIX	-	S	.	1	.

DIX(禁止指示标志位)

将 SFR 的指针标志位清零

(Function) $IX \leftarrow 0$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
DIX	-	S	.	0	.

EI(中断标志位置位)

将 SFR 的中断标志位置位

(Function) $I \leftarrow 1$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
EI	-	S	1	.	.

DI(禁止中断标志位)

将 SFR 的中断标志位清零

(Function) $I \leftarrow 0$

MNEMONIC	OPERAND	SFR			
		S	I	D	C
DI	-	S	0	.	.