



2K 高频低压 4 位单片机

MC20P43XX

概述

MC20P43XX 是高频低压 4 位单片机具有高速精准 12 位 AD，并有精度高达 2% 的内部高频振荡器，管脚完全兼容 **PIC12F508** 和 **PIC12F765**



1 概述

1.1 特性

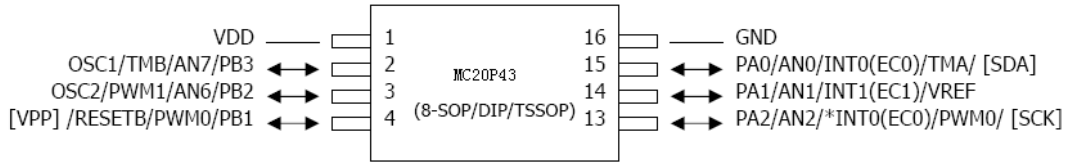
- 指令周期
 - 500ns @ $f_{osc}=8\text{MHz}$
- 程序存储空间 (MTP)
 - 4K 字节 (2048*16 位)
 - 2K 字节多级编程 (1024*16 位)
- 数据存储
 - 128 单元格 128*4 位
- 16 位查表指令
- A/D 转换器
 - 12 位*5ch
- 定时器 (定时器/计数器/捕捉/PWM)
 - 12 位*1ch (PWM0:(8+4)位*1ch)
 - 8 位*1ch (PWM1:(6+2)位*1ch)
- 看门狗定时器 17 位*1ch
 - 19 位*1ch
- 振荡模式
 - 晶振内部 RCOSC:16/8/4/1MHz($\pm 2\%$)可选
 - 内部 R-OSC:400K~16MHz
 - 外部时钟输入: 400K~16MHz
 - 陶效瓷振荡器: 400K~16MHz, 32.768kHz
- 电源复位
- 节电工作模式
 - 停机
 - 睡眠
 - RCWDT
- 中断源
 - 外部: 3ch (KSCN,INT0,INT1)
 - 内部: 5ch(T0,T1,ADC,WDT,VDI)
 - RCWDT
 - 低压检测复位电路
- 3 级电压检测指示器 (4.0V/3.0V/2.5V)
- 工作电压范围
 - 2.0V~5.5V @30 kHz ~4MHz,
 - 2.7V~5.5V @4MHz~16MHz

MC20P43XX 硬件总结

系列	MC20P43XX
程序存贮	2048x8
数据存贮	128
I/O 端口	6
封装	8-SOP/DIP/TSSOP

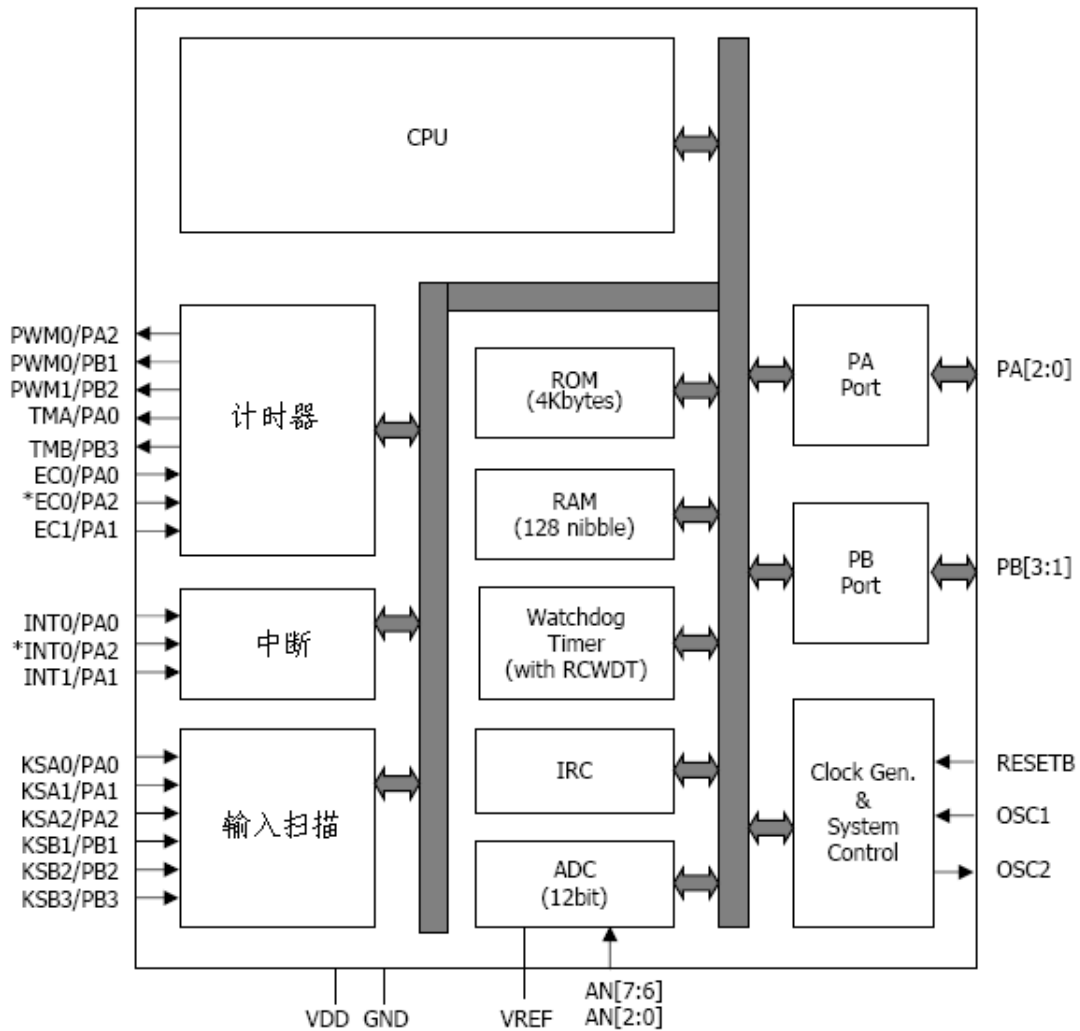


1.2 引脚分布（俯视图）



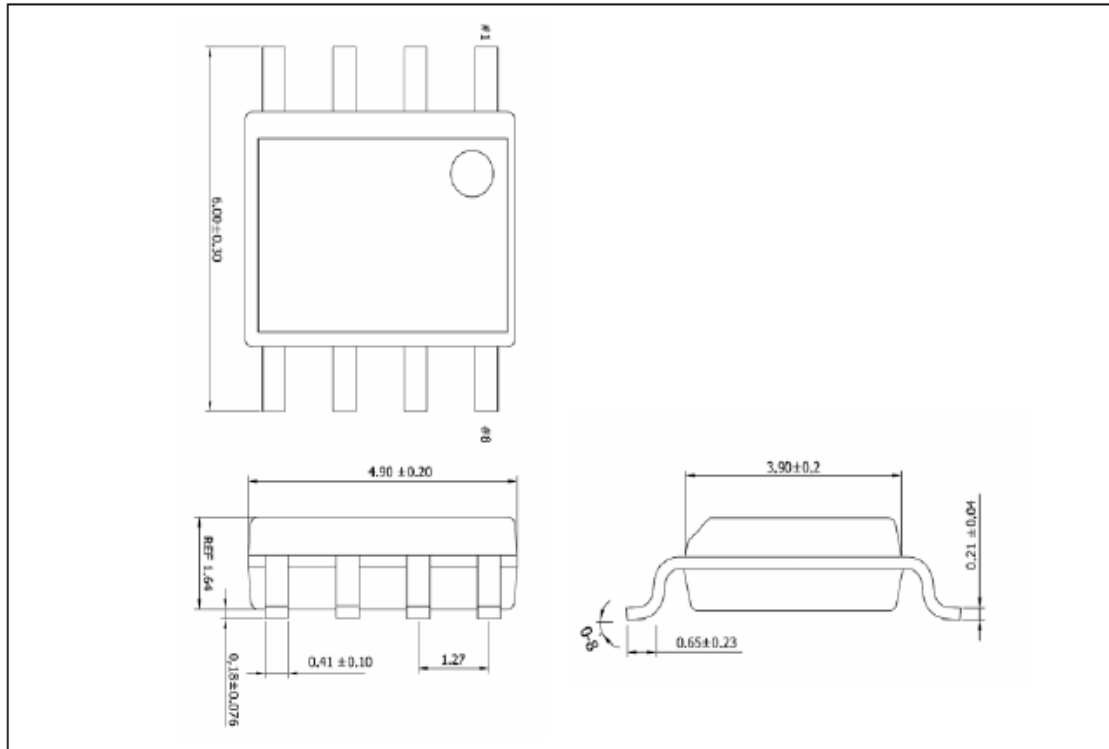
※ *INT0(ECO) and *INT0(ECO) must be used by only one pin at a application.*
 ※ 选择OSC1, OSC2, RESETB可由OTP结构位来选定

1.3 模块框图

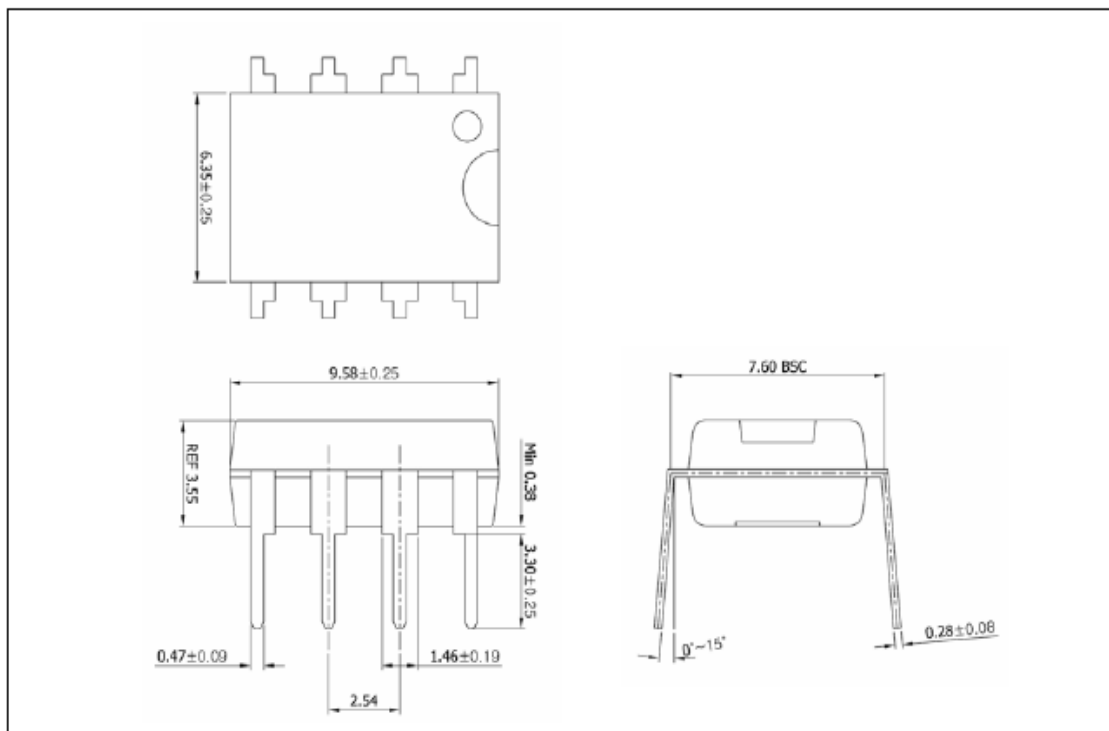




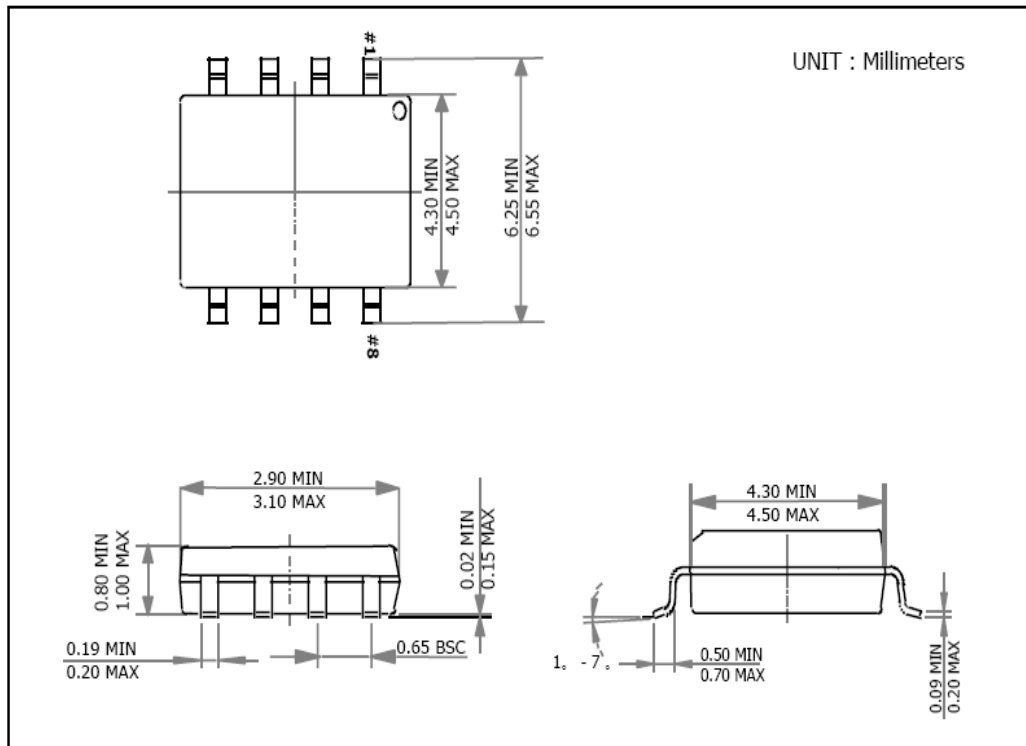
1.4 封装尺寸



8SOP(15mil)引脚尺寸 (尺寸英尺)



8DIP(300mil)引脚分布 (单位英尺)



8 TSSOP (4.4 mm) Pin Dimension (dimensions in inch [millimeters])

1.5 引脚功能

1.5.1 端口引脚

引脚名称	I/O	功能	@复位	待机	共用引脚
PA0	I/O	-3 位 I/O 口 -CMOS 输入 -推挽输出 -每个引脚都可通过数据寄存器置位和复位 -可编程可分别设置为上拉/N-CH 开漏 /KSCN/AN/INT(EC)/计时器输出 /VREF -直接驱动 LED(N-TR).	输入 (带上拉)	待机前状态	TMA/INT0 (EC0)/AN0/KSA0
PA1					VREF/INT1/(EC1) /AN0/KSA1
PA2					PWM0/*INT0(EC0) /AN2/KSA2
PB1	I/O	-4 位端口 -CMOS 输入 -推挽输出 (除了 PB1) -每个引脚可通过数据寄存器置 0 或置 1 -可个自程序设置为上拉/N-ch 开漏 /KSCN/AN/计时器输出。 -直接驱动 LED(N-TR). -PB1 的输出模式只能是开漏 -PB2/PB3 可以设置为下拉	输入 (带上拉)	待机前状态	RESETB/PWM0 /KSB1
PB2					OSC2/PWM1/AN6 /AN6//KSB2
PB3					OSC1/TMB/AN7/KSB3



1.5.2 非端口引脚

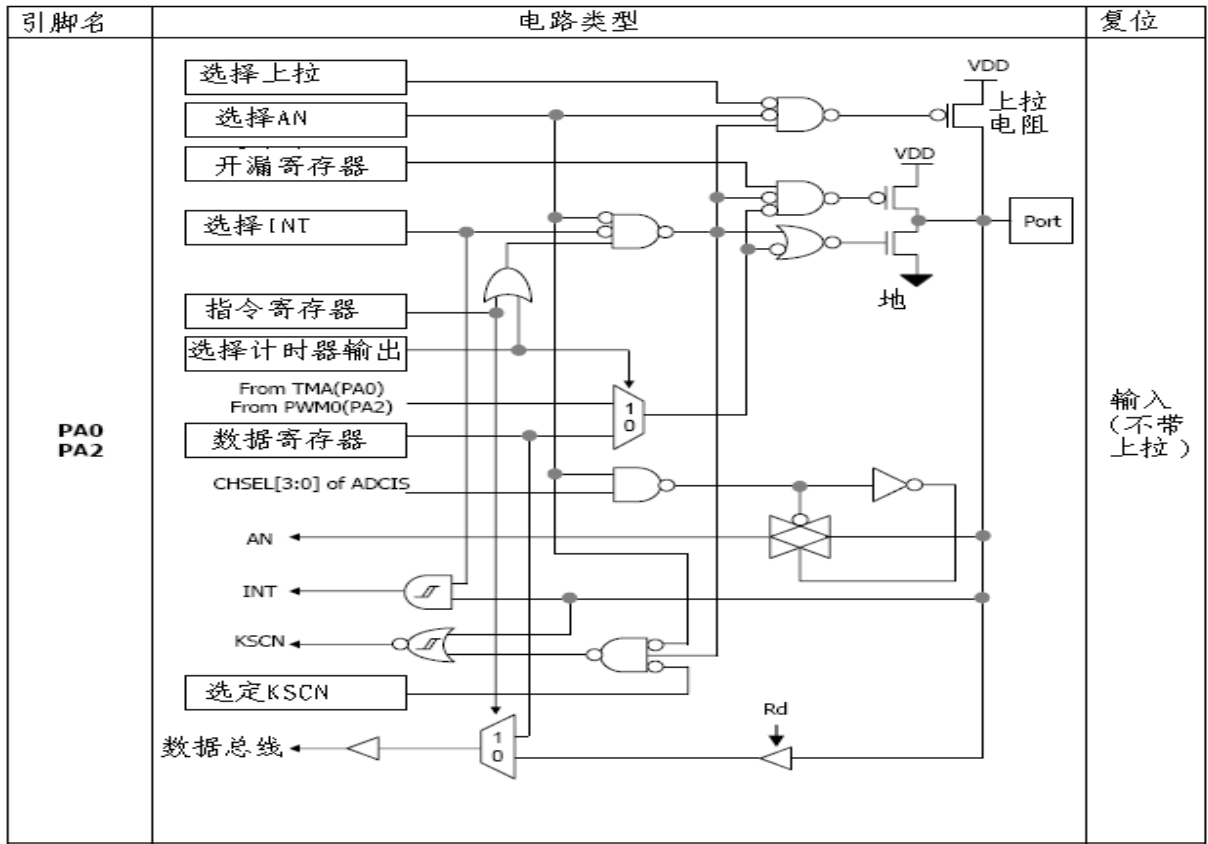
引脚名称	I/O	功能	@复位	共用引脚
INT0	I	-外部中断输入规定为有效的边沿（上升沿，下降沿，又边沿） -计时器 0，计时器 1 捕捉输入	输入（上拉关闭）	PA0
INT1				PA2
				PA1
EC0	I	-计时器 0，计时器 1 事件计数器输入	输入（上拉关闭）	PA0
EC1				PA2
				PA1
PWM0	O	-12 位 PWM(共用计时器 0)输出	输入（上拉关闭）	PA2 PB1
PWM1	O	-8 位 PWM(共用计时器 1)输出	输入（上拉关闭）	PB2/OSC2
TMA	O	-计时器 0，计时器 1 逻辑输出	输入（上拉关闭）	PA0
TMB				PB3/OSC1
KSA0-KSA2	I	-按键扫描中断输入及停机唤醒输入,规定为有效的上升沿，下降沿，双边沿	输入（上拉关闭）	PA0-PA2
KSB1-KSB3				PB1-PB3
AN0-AN2	I	-模拟输入 A/D 转换器 -在 A/D 模式，每一个端口上拉电阻不可用	输入（上拉关闭）	PA0-PA2
AN6-AN7				PB1-PB3
VREF	P	-A/D 转换的模拟电源	输入（上拉关闭）	PA1
OSC1	I	-振荡器输入	输入（上拉关闭）	PB3
OSC2	O	振荡器输出	输入（上拉关闭）	PB2
RESETB	I	通过编码/寄存器选项设定外部 RESETB 输入	输入（上拉关闭）	PB1
VDD	P	-正电源		
GND	P	-地		

1.5.3 OTP 编程引脚内容（OTP 编程模式）

引脚号	引脚名	I/O	功能	共用引脚
#1	VDD	P	-编程电源（+5.0V）	VDD
#4	VPP	P	-编程大电压（+11.5V）	PB1/PWM0/RESETB
#8	GND	P	-地	GND
#5	SCK	I	-编程时钟输入引脚	PA2/AN2/*INT0(EC0)/PWM0
#7	SDA	I/O	-编程数据数入/输出引脚	PA0/AN0/INT0(EC0)/TMA



1.6 端口结构

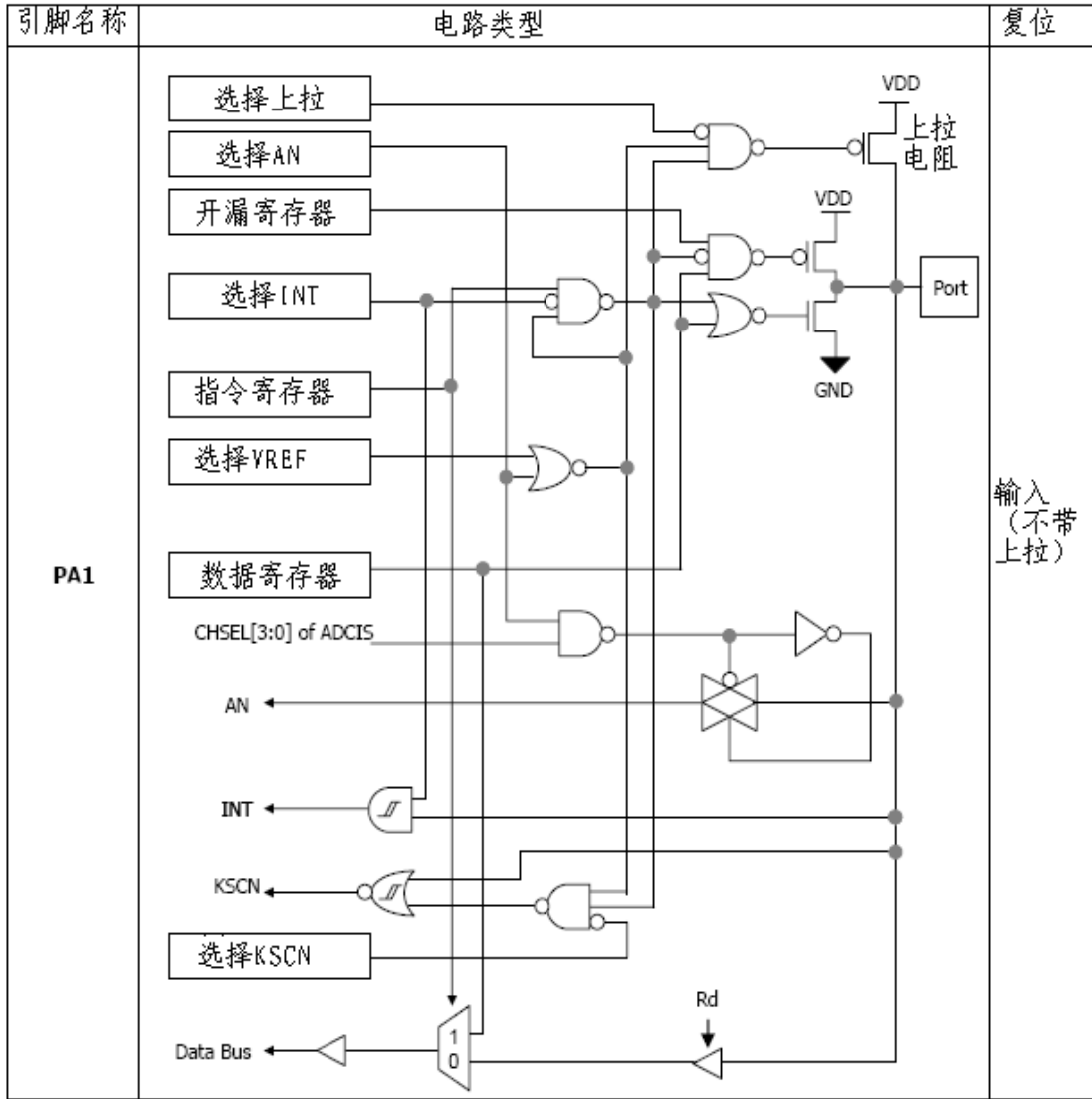


共享功能		KSCN/AN/INT(EC)/TIMER					
分布	指令	上拉	Port Read		端口	备注	复位
			Dir. Input	Dir. Output			
KSCN	**	**	端口	数据	KSA0 KSA2	Schmitt input	Disable
AN	输入	关	未知	数据	AN0 AN2		
INT	输入	**	端口	数据	INT0(EC0) *INT0(EC0)	Schmitt input	
定时器	输出	关	端口	数据	TMA PWM0		

** :取决于用户怎样去定义



1.6 端口结构

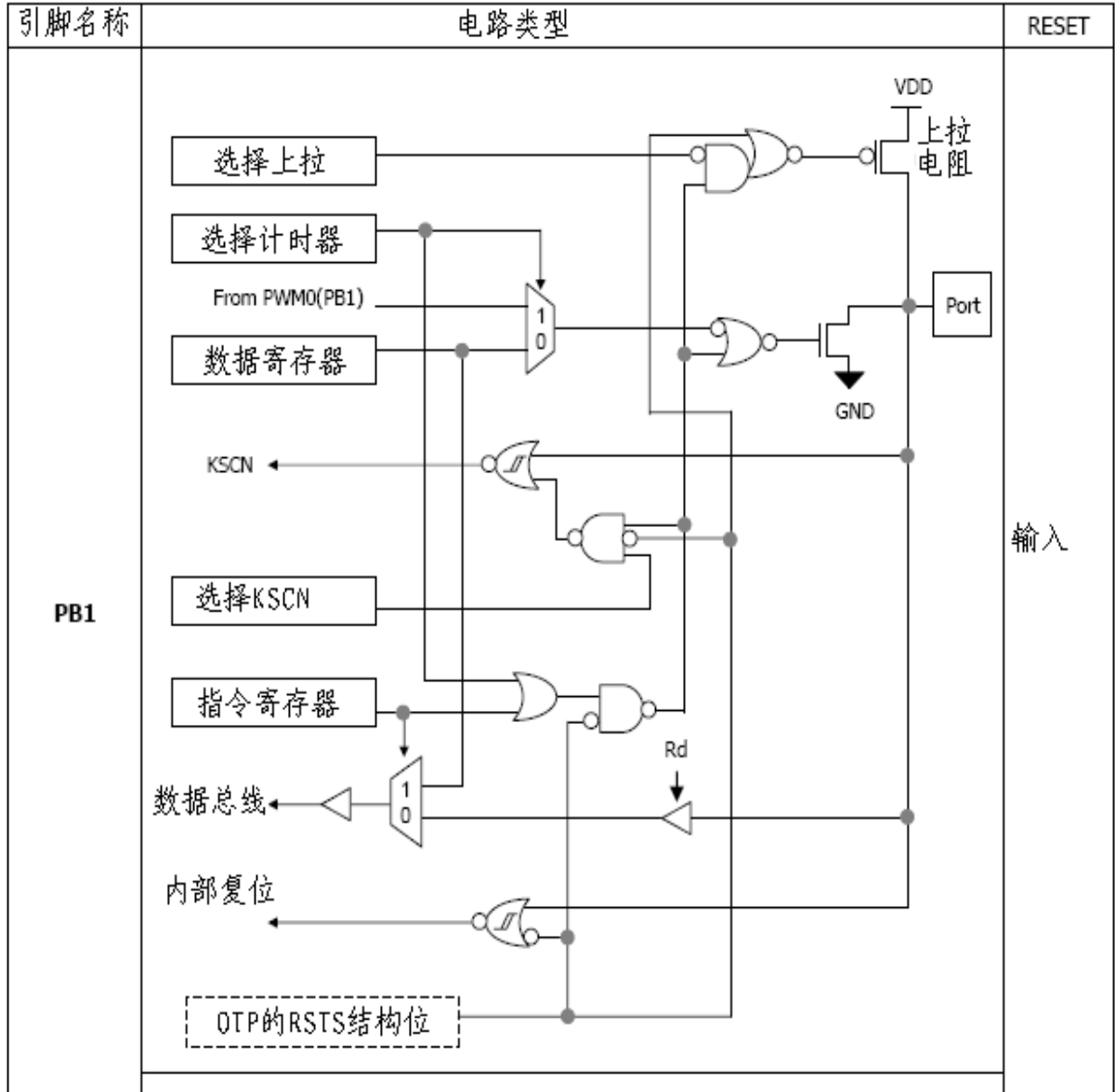


分布	用法	上拉	读端口		端口	备注	复位
			输入列表	输出列表			
KSCN	*	*	输入指令	数据	KSA1	施密特输入	禁止
AN	输入	关	端口	数据	AN1		
INT	输入	*	未知	数据	INT1(EC1)	施密特输入	
VREF	输入	关	端口	数据	VREF	ADC 电源	

*: 取决于用户怎样去定义



1.6 端口结构

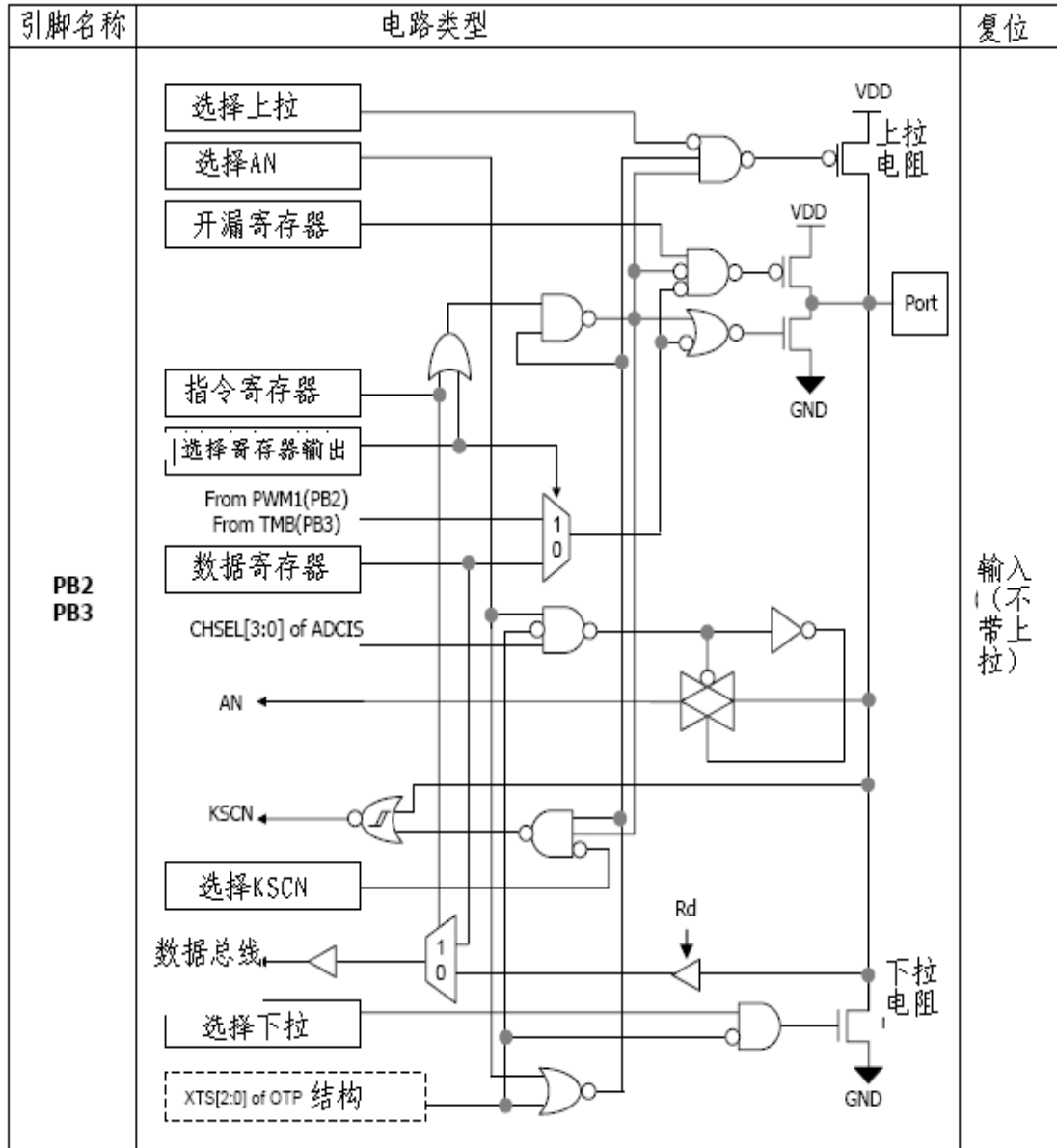


分布	用法	上拉	读端口		端口	备注	复位
			输入列表	输出列表			
KSCN	*	*	端口	数据	KSA1	施密特输入	禁止
计时器	输出	关	端口	数据	PWM0		
RESETB	输入	开	端口	数据	RESET B	施密特输入带上拉	RESETB

*: 取决于用户怎样去定义



1.6 端口结构



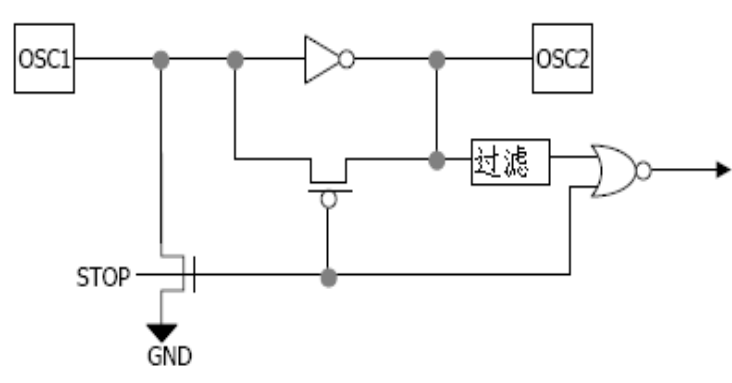
输入
(不带上拉)

分布	用法	上拉	下拉	读端口		端口	备注	复位
				输入列表	输出列表			
KSCN	*	*	*	端口	数据	KSB2 KSB3	施密特输入	禁止
AN	输入	关	关	未知	数据	AN6/ AN7		
计时器	输出	关	关	端口	数据	PWM1 TMB	施密特输入	
下拉	*	*	开	端口	数据	*	下拉	
OSC1	输入	关	关	未知	数据	OSC1	XT,LP,ERC	
OSC2	输入	关	关	未知	数据	OSC2	XT,LP	

*: 取决于用户怎样去定义



1.6 端口结构

引脚名称	电路类型	复位
OSC1 OSC2	<p>(XT, LP Mode)</p>  <p>The diagram shows an oscillator circuit. It starts with a square wave input labeled OSC1. This signal passes through a buffer or driver stage (represented by a triangle with a circle) to a second square wave input labeled OSC2. The output of the driver stage is connected to a filter block labeled '过滤' (Filter). The output of the filter is connected to an AND gate. The other input of the AND gate is connected to the STOP pin, which is pulled down to GND by a resistor. The output of the AND gate is the final oscillation signal.</p>	振荡



1.7 电流特性

1.7.1 最大绝对值范围 (Ta=25°C)

参量	符号	最大值范围	单位
供电压	V _{DD}	-0.3~5.0	V
输入电压	V _I	-0.3~V _{DD} +0.3	V
输出电压	V _O	-0.3~V _{DD} +0.3	V
保存温度	T _{STG}	-65~150	°C
电源消散	P _D	700*	mW

*热量降低在 25°C 以上：温度每升高一度加多 6mW.

1.7.2 建议工作条件

参量	符号	条件	最小值	型号	最大值	单位
供电压	V _{DD}	F _{osc} =4MHz	2.0	-	5.5	V
		F _{osc} =16MHz	2.7	-	5.5	V
振荡频率	f _{osc}	晶体/陶瓷振荡器 外部时钟 外部 RC 振荡器	0.4	4	16	MHz
		晶体振荡器	-	32.768	-	KHz
		内部 RC 振荡器 (V _{DD} =5V)	15.68	16	16.32	MHz
			7.84	8	8.16	
			3.92	4	4.08	
0.98	1	1.02				
工作温度	T _{opr}		-40		85	°C



1.7.3 直流特性 (Vdd=1.3V~3.6V,GND=0V,Ta=-20°C~70°C)

参数	符号	条件			规格			单位
					最小值	标准值	最大值	
高电平输入电压	V _{IHX}	OSC1			0.9Vdd		Vdd	V
	V _{IH1}	RESETB,KSCN,INT0/EC0,INT1/EC1			0.8Vdd		Vdd	V
	V _{IH2}	PA,PB			0.7Vdd		Vdd	V
低电平输入电压	V _{ILX}	OSC1			0		0.1Vdd	V
	V _{IL1}	RESETB,KSCN,INT0/EC0,INT1/EC1			0		0.2Vdd	V
	V _{IL2}	PA,PB			0		0.3Vdd	V
高电平输入漏极电流	I _{IH}	PA,PB		V _{IH} =Vdd			1	μA
低电平输入漏极电流	I _{IL}	PA,PB(不带上拉)		V _{IL} =0V			-1	μA
高电平输出电压	V _{CH1}	PA,PB(除了PB1)	VDD=5V	I _{OH} =-10mA	Vdd-1.0			V
	V _{CHX}	OSC2	VDD=5V	I _{OH} =-0.2 mA	Vdd-1.0			V
低电平输出电压	V _{OL1}	PA,PB	VDD=5V	I _{OL} =15mA			1.0	V
	V _{OL2}	PA,PB(选择寄存器)	VDD=5V	I _{OL} =25mA			1.0	V
	V _{OLX}	OSC2	VDD=5V	I _{OL} =0.2 mA			1.0	V
高电平输出漏极电流	I _{OHL}	PA,PB		V _{OH} =Vdd			1	μA
低电平输出漏极电流	I _{OLL}	PA,PB		V _{OL} =0V			-1	μA
输入上拉电流	I _{PU}	PA,PB	VDD=5V		-25	-50	-100	μA
输入下拉电流	I _{PD}	PB2,PB3	VDD=5V		25	50	100	μA
电源供应电流	I _{DD}	工作电流	VDD=5V	F _{xin} =10MHz		2	2.5	mA
			VDD=5V	F _{xin} =4MHz		1	1.5	mA
	I _{SLEEP}	睡眠模式电流	VDD=5V	F _{xin} =10MHz			1	
			VDD=5V	F _{xin} =4MHz			0.5	
	I _{STOP}	停机模式电流 (振荡器停止)	VDD=5V	RCWDT 开		10	20	μA
			VDD=5V	LVD 开		2	5	μA
VDD=5V			LVD 关		-	1	μA	
RCWDT 频率	VRET				32	64	128	KHz
RAM					0.7			V

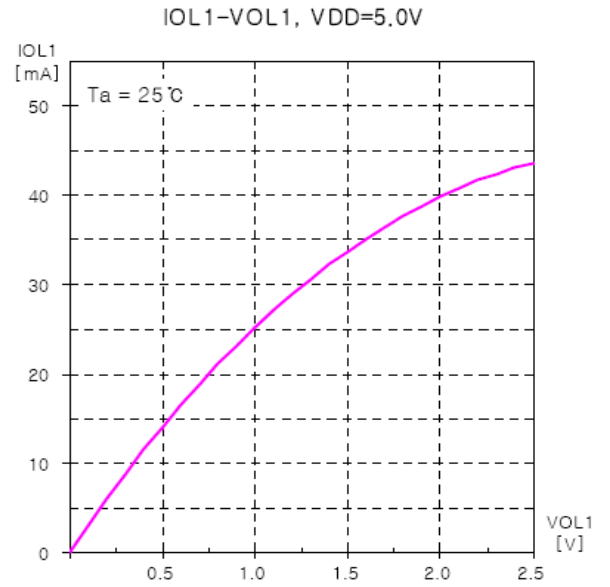
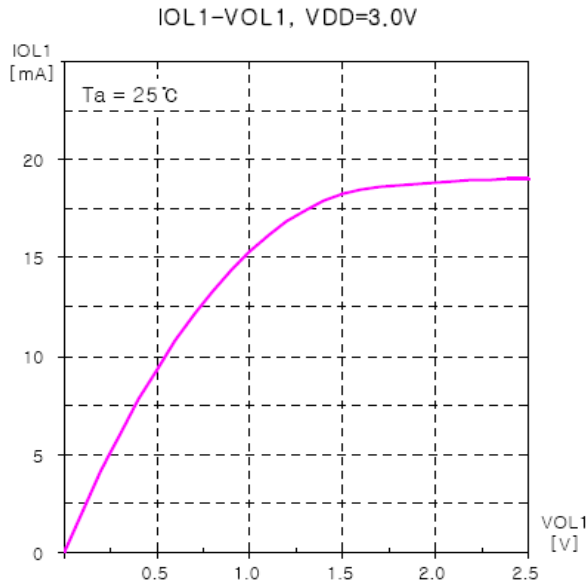


* 精典特性

这部分用图仅为设计指导，并不可用作测试和保证。

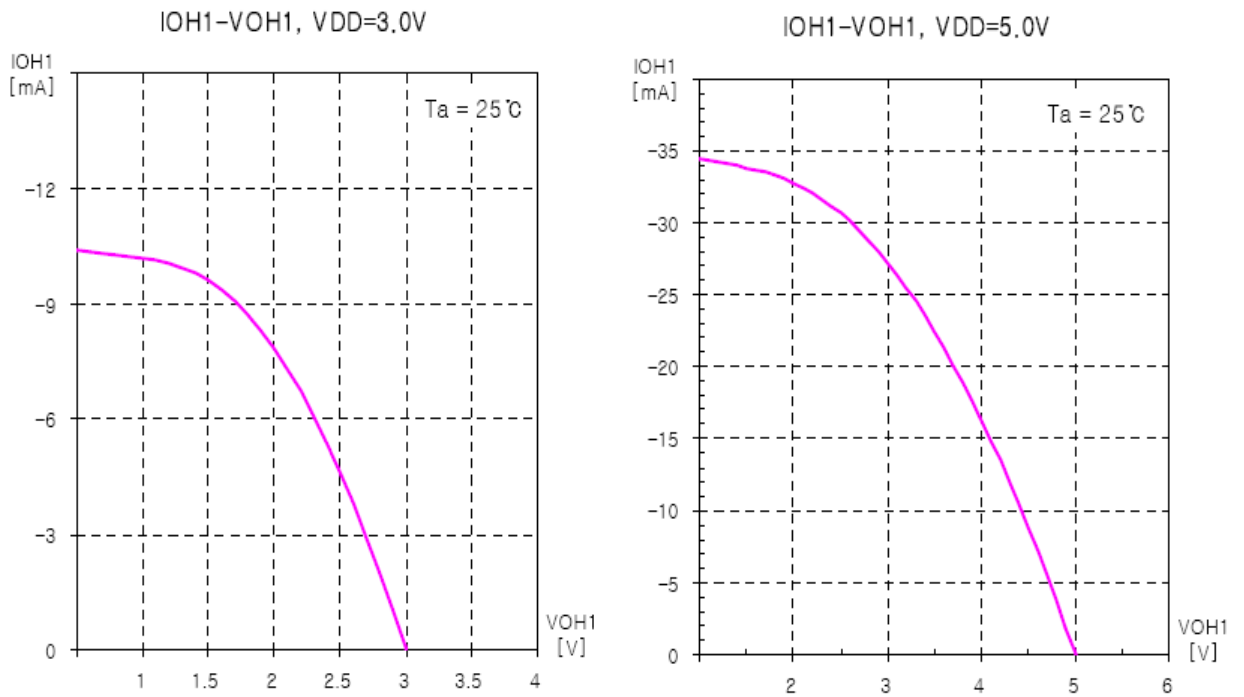
该部分所涉及的数据统计取自不同时间段。“精典”指的是最大 (+3 σ) 最小 (-3 σ) 值，的标准误差区间 (σ)。

► IOL1 vs. VOL1 (at T=25°C)





► **IOH1 vs. VOH1 (at T=25°C)**



1.7.4 12 位 AD 转换特性 (VDD=5.5V~2.7V/2.4V@ Fxin=1~8MHz,Ta=25°C)

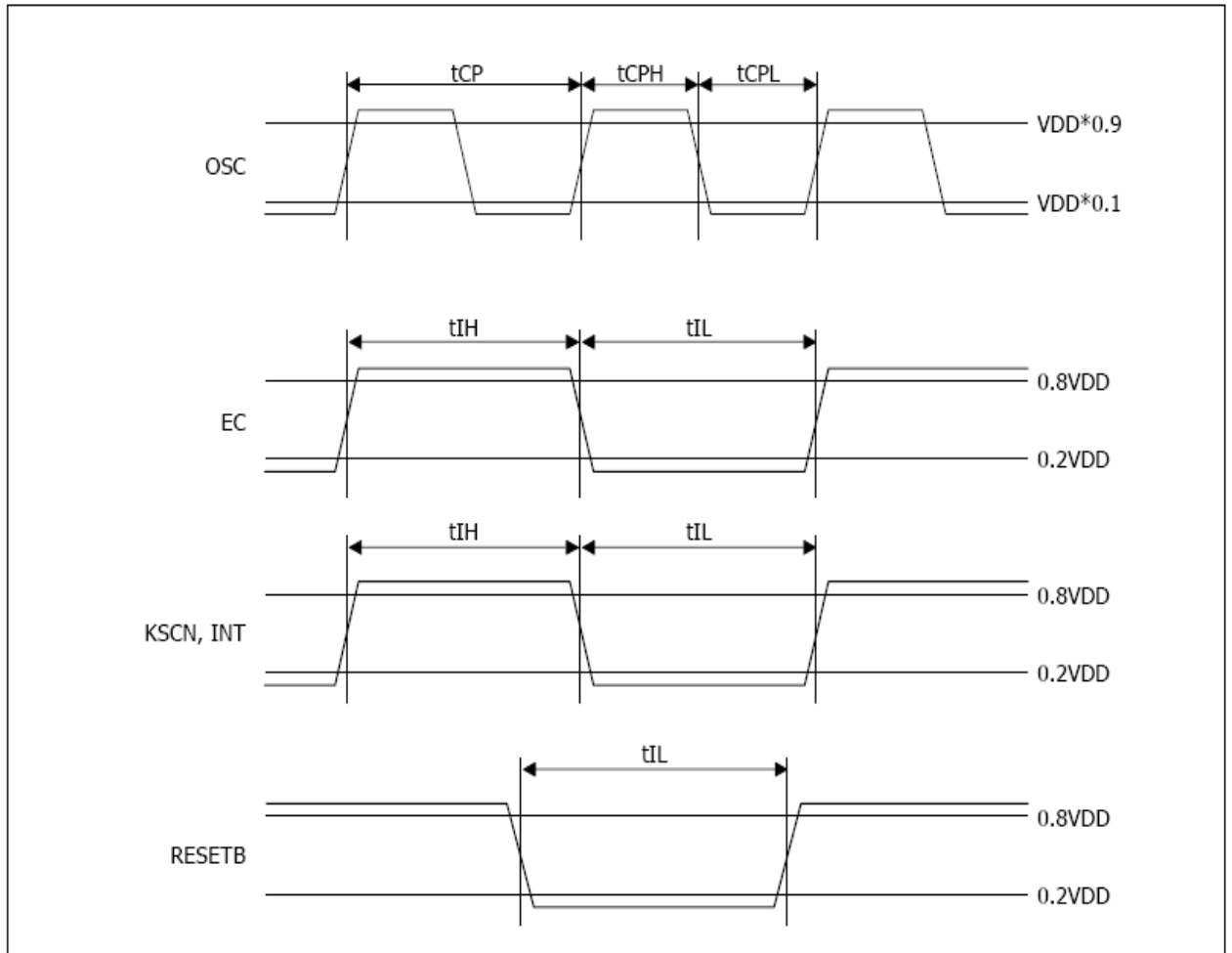
参数	符号	条件	参量			单位
			最大值	类型	最小值	
绝对值	RADC			12		Bits
模拟输入电压范围	VAIN	AVREFS=0	VSS		ADD	V
		AVREFS=1	VSS		AVREFS	V
模拟输入电源提供电压	AVREF	VDD=5.0V	2.4		VDD	V
		VDD=3.0V	2.4		VDD	V
大致准确度	EACC	VDD=4.096V, Fxin=4MHz			±4.0	LSB
非线性错误	ENE			±1.0	±2.0	LSB
不同的非线性错误	EDE			±1.0	±2.0	LSB
零偏移错误	EOFF			±1.0	±3.0	LSB
全范围错误	EFE			±1.0	±3.0	LSB
转换时间	TCONV	VDD=5.5V~2.7V	29			µs
AVREF 输入电流	IREF	AVREFS=1		0.8	2.0	mA



1.7.5 交流特性 (Ta=25°C)

参数	符号	引脚	参量			单位
			最小值	类型	最大值	
外部输入时钟周期	TCP	OSC	62.5	250	2500	ns
系统时钟输入高	TPH	OSC		0.5		ns
系统时钟输入低	TCPL	OSC		0.5		TCP
系统时钟周期时间	TSYS			4		TCP
外部高脉冲	TIH	EC	1			TCP
外部低脉冲	TIL	EC	1			TCP
外部低脉冲	TIL	RESETB	8			TSYS
中断高脉冲	TIH	RESETB,KSCN,INT	2			TSYS
中断低脉冲	TIL	RESETB,KSCN,INT	2			TSYS

最长最小脉宽



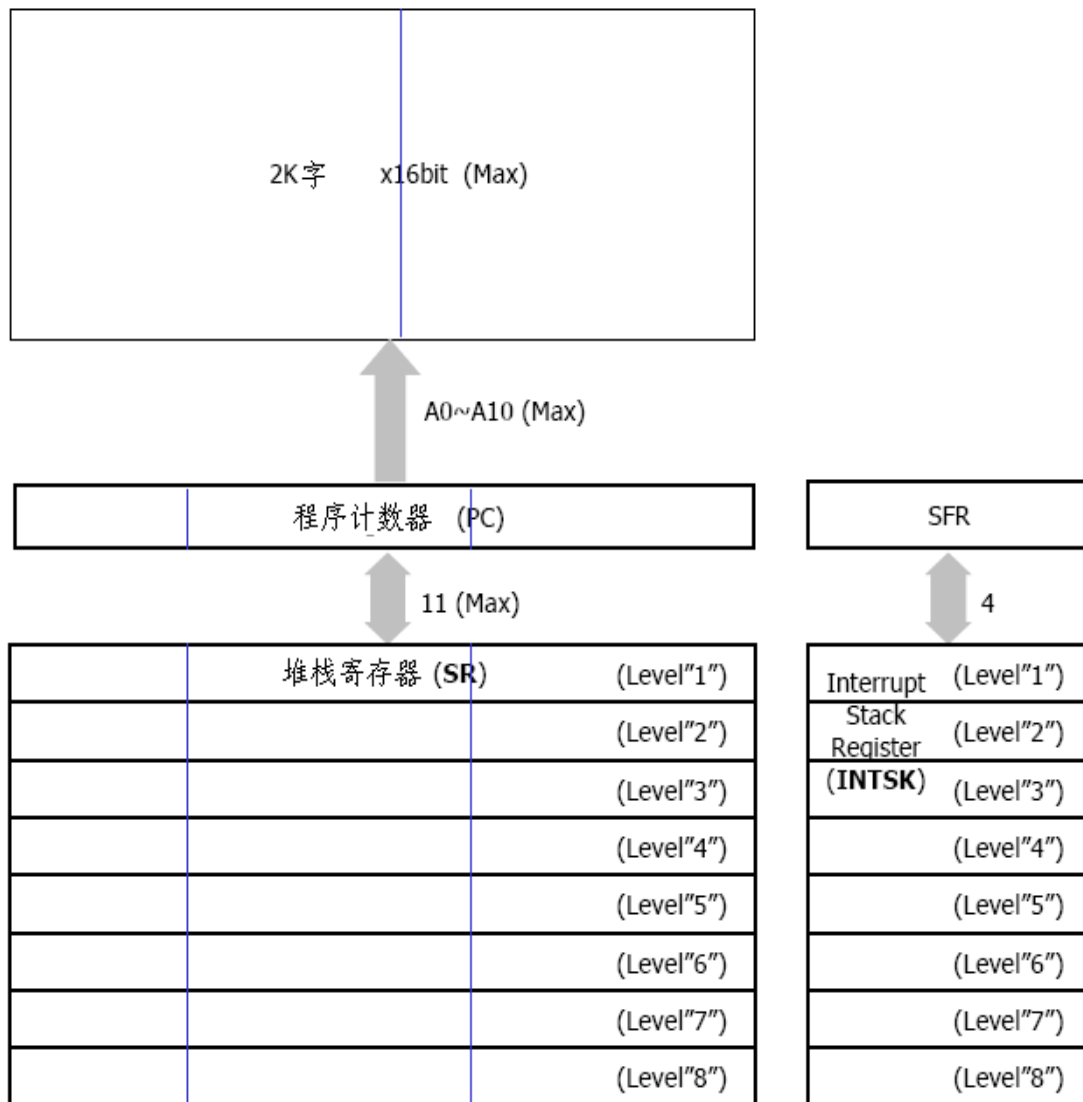


2 功能描述

2.1 程序存储

MC20P43XX 可寻址 4K 字节程序存储空间，程序计数器 PC (A0~A1) 用来寻址下一 16 位执行指令的所有程序存储空间。

程序存储由 2 字构成。程序存储结构如下所示：





2.2 地址寄存器

以下寄存器用来寻址 ROM

1. PC 程序计数器

每一页寻址

2. 堆栈寄存器

存贮子程序调用模式下，返回时的地址。

2.2.1 程序计数器

11 位二进制增量计数器，取出的地址是，当前指令寻址页码的下一条执行指令的地址。

为了便于编程，开电源时，程序计数器复位至 0000H。然后程序计数器指出下一条指令地址。

当 BR, CALL 指令译码，各步开关均关闭，不更新地址。然后，BR 和 CAL 的寻址数据由指令操作数 (A0 至 A10) 取得, 或者地址 (包括页码地址) 由 RET 返回指令的，第一个堆栈寄存器取得。

2.2.2 堆栈寄存器

当中断确认时，或是子程序调用指令正在执行时，地址堆栈寄存器将返回其地址。子程序或中断嵌套高于 8 级时，就会发生内部复位。中断确认时，中断堆栈寄存器将保存状态标志寄存器的内容。当中断返回指令在执行时，存储内容会再次被存储。编程人员需牢记，中断堆栈寄存器只能是 7 级，高于 7 级的中断发生时，首次存储数据将丢失。堆栈溢出和中断堆栈溢出是两种不同的结果。用 SPC 指令清零指令指针时，中断进程在 SPC 前被抑制。



2.3 数据存储 (RAM)

256 个单元格(256 字*4 位)用于存储数据,

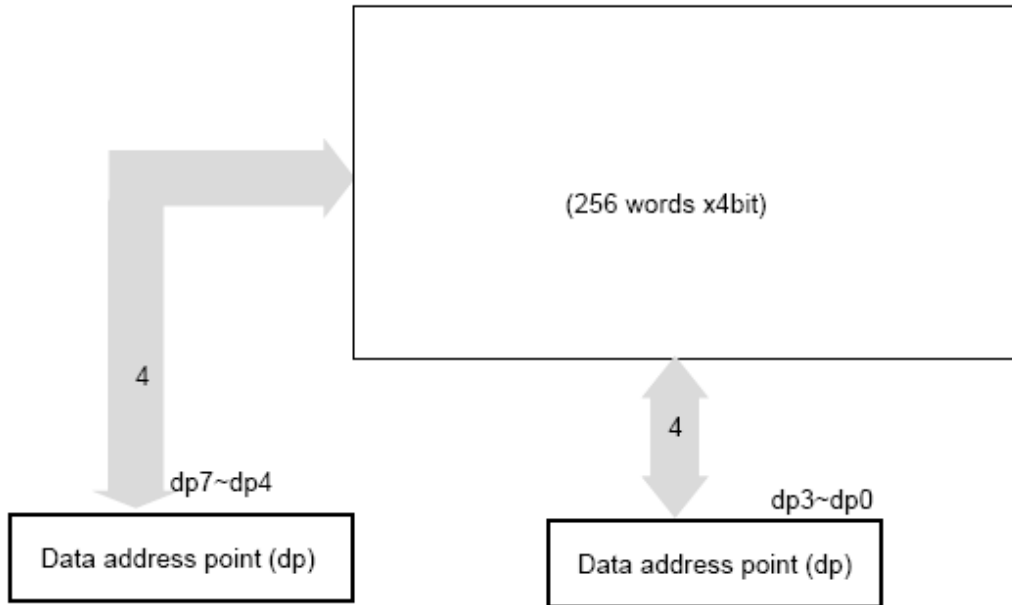
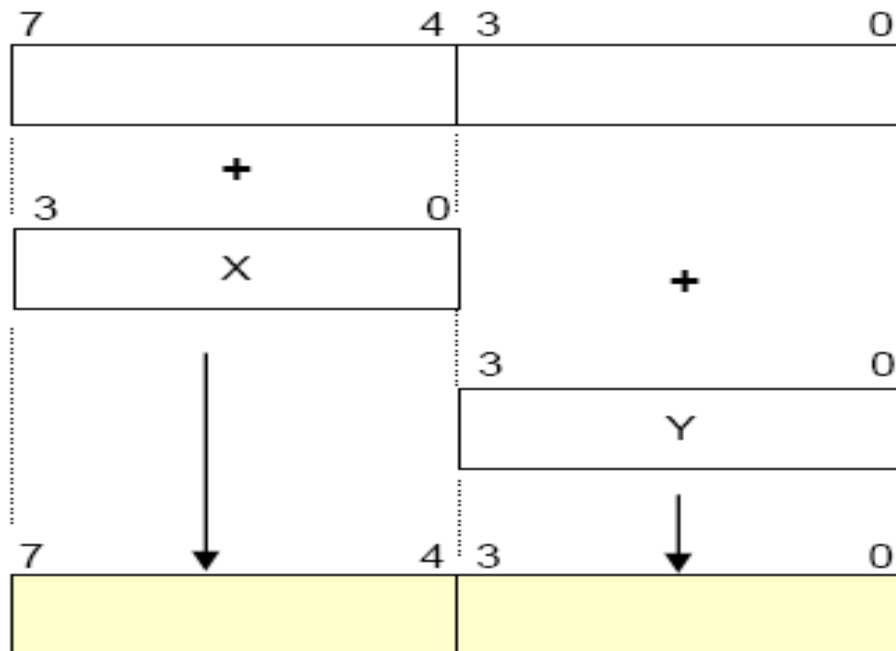


Fig 2-2 Data Memory

2.3.1 所有数据存储空间可由 8 位随机数据寻址直接寻址

用 X 寄存器和 Y 寄存器可对数据存储空间寻址, X 寄存器寻址高 4 位, Y 寄存器寻址低 4 位.



位.



2.3.2 数据存储数据寻址例图

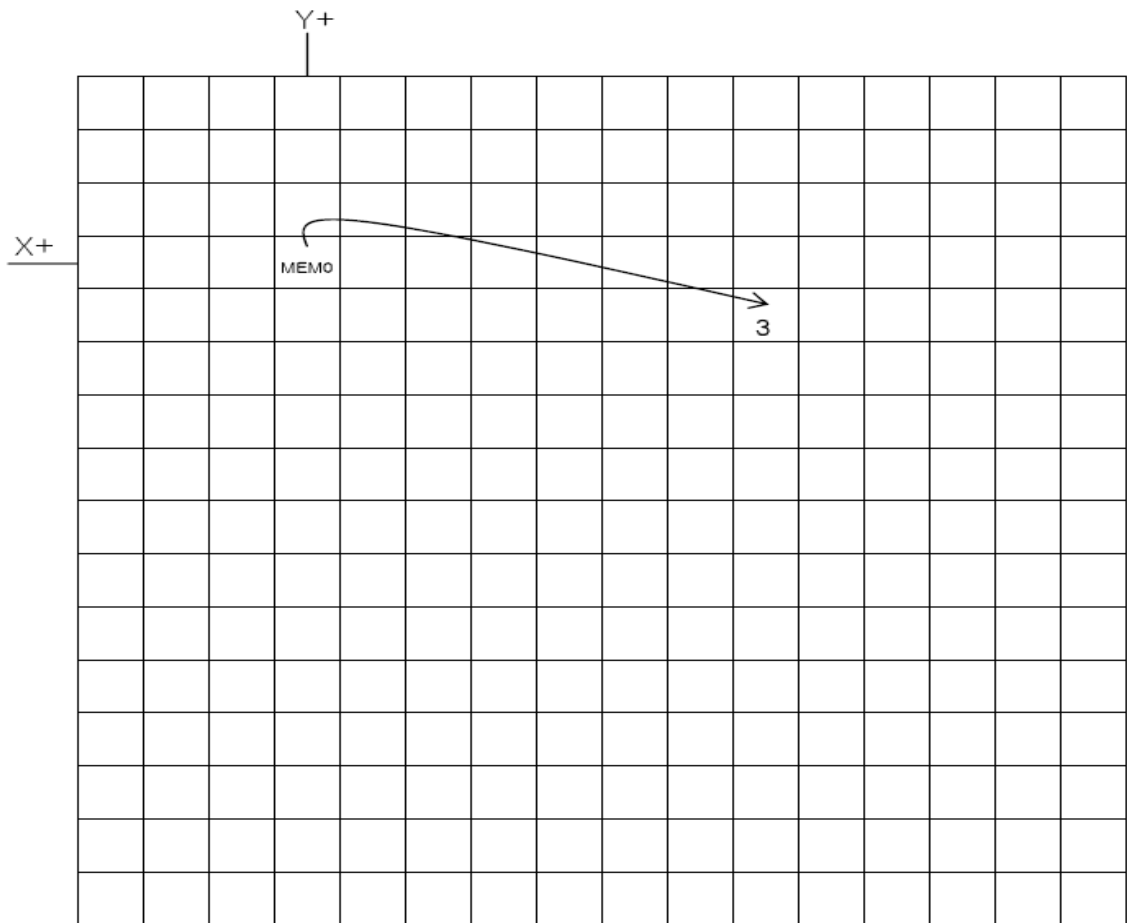


图 2-3-2 数据存储图

例：程序

```
LDM MEM0,#3h
```

```
LY1 #7
```

```
LX1# 1
```

```
LDA MEM0
```

```
EIX
```

```
LDM MEM0,A
```

执行结果;

```
MEM0=3h
```

```
MEM0+X+Y=3h
```



2.4 通用功能寄存器

2.4.1 X 寄存器

X 寄存器是 4 位的，X 寄存器是用来指引数据存储的寄存器。

2.4.2 Y 寄存器

Y 寄存器是 4 位的，可用作目的寄存器，同样可用作指引数据存储的寄存器。

2.4.3 累加器

4 位寄存器，保存数据和计算结果。

2.4.4 外围寻址寄存器

6 位地址寄存器，寻址外围寄存器包括寻址缓冲寄存器 ABR，数据缓冲寄存器 DBR。

2.4.5 地址缓冲寄存器

16 位地址缓冲寄存器。

地址缓冲寄存器在外围寄存器的地址是 38h~3Bh,由 4 个寄存器 (ABR0,ABR1,ABR2,ABR3) 组成，每个寄存器均为 4 位。

2.5 缓冲寄存器 (DBR,ABR)

缓冲寄存器是两种 16 位寄存器，由 4 个单元格寄存器构成。一个是数据缓冲寄存器 DBR，另一个是地址缓冲寄存器 ABR.数据缓冲寄存器的地址是 3Ch~3Fh,地址缓冲寄存器 ABR 的地址是在外围寄存器的 38h~3Bh.这些缓冲器主要用于缓冲在 ROM 和缓冲器，或是外围寄存器与缓冲器之间的数据传递。也常被通用目的寄存器用来进行数据处理，数据存储，媒介缓冲。

2.5.1 地址缓冲寄存器 ABR 的功能

ABR 的主要功是指引 ROM 地址。ABR 读取来 ROM 的数据，ABR 指引的数据由 DBR 读出。ABR 的指随外围控制指令和“INC ABR”而变化。



2.5.2 数据缓冲寄存器 DBR 的功能

DBR 的主要功能是媒介缓冲外围寄存器和 ROM 读取数据之间的数据传递。当 ROM 数据读取为：LDW@ABR, ROM 的一个字取自 DBR,ROM 数据的 MSB 被 DBR3,和 LSB 及 DBR0 读取。当 ROM 的数据为 1234h,每个 DBR 的数据如下：DBR0=4h DBR1=3h DBR2=2h DBR4=1h,DBR 也可用来读取一些 8 位, 16 位外围设备的数据, 这些外围设备是 TOCR,T1CR.

备注：16 进制。请仔细看 ROM 数据, 当程序员指派数据如下, ROM 数据如图所示：

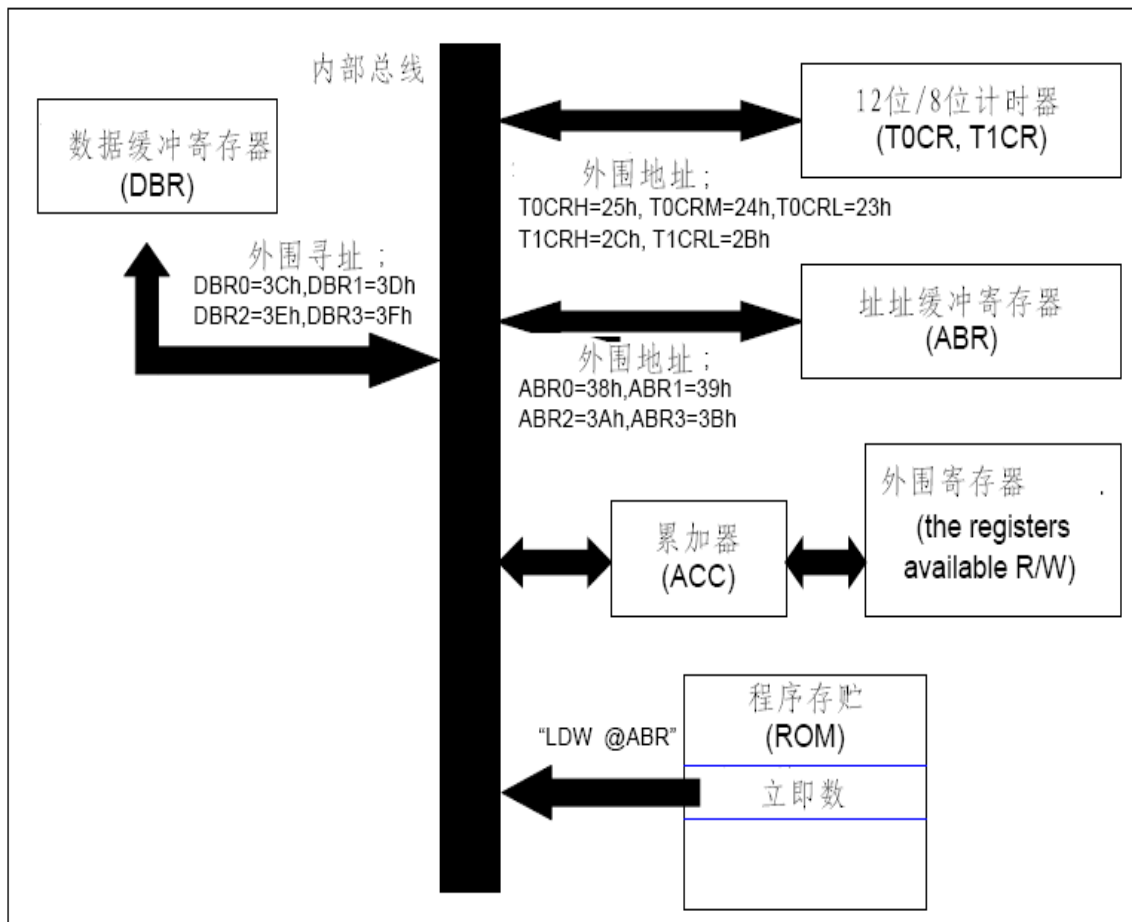


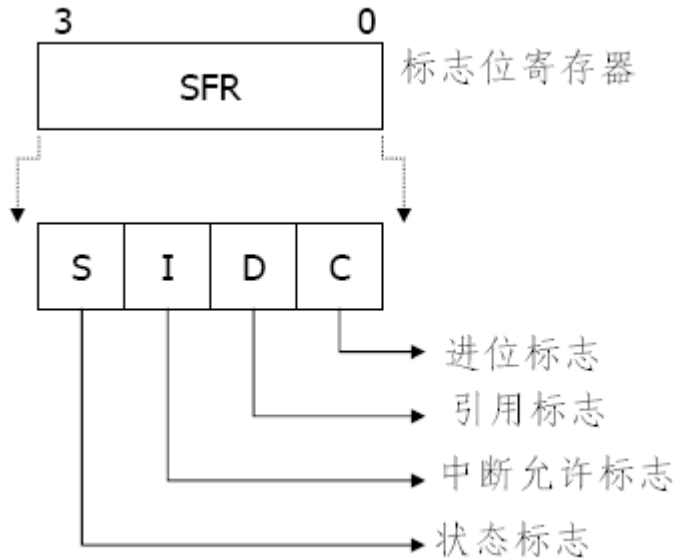
Fig 2-4 DBR, ABR, 寄存器, ROM之间的内部数据流程



2.6 状态标志寄存器 (SFR)

状态标志寄存器是 4 位寄存器

每一个标志位显示过去的操作，这些标志位定 CPU 的操作，在复位时初始化为 0h.发生中断时，除标志位 I 外，均保持中断前的值。在中断子程序时，为确保数据准确，一定要初使化 SFR 状态。



2.6.1 进位标志 (C)

进位标志位记录执行 ADDC,SUBC,ARRC,ARLC 指令发生的进位和借位。用 SET 设置和 CLRC 清零。通过 LDC 外围寄存器赋值位，通过 STC 传送至外围寄存器赋值位。

2.6.2 指针标志位

是否指引随机数据地址的控制位
X 寄存器和 Y 寄存器用来指引地址
用 EIX 和 DIX 来置位和清零。

2.6.3 中断允许标志位

控制是否允许中断
用 EI 和 DI 来置位和清零
中断正在执行时些标志位为 0

2.6.4 状态标志位

由执行指令后的情况来置位或清零
不能被任何指令置位和清零
些标志决定是否操作 BR 或调用 CALL



2.7 外围寄存器

外围地址	功能寄存器	读 写	符号	复位			
				3	2	1	0
00h	PA 端口数据寄存器	R/W	PADR	F			
01h	PA 端口上拉电阻选择寄存器	W	PAPU	F			
02h	PA 端口开漏选择寄存器	W	PAOD	F			
03h	PA 端口指令寄存器	R/W	PADD	0			
04h	PA 停机唤醒指令寄存器	W	PAST	F			
05h	PA 功能选择寄存器低	R/W	PAFL	0			
06h	PA 功能择寄存器高	R/W	PAFH	0			
07h	PA 电流误差控制寄存器	W	PACD	0			
08h	PB 端口数据寄存器	R/W	PBDR	F			
09h	PB 端口上拉电阻选择寄存器	W	PBPU	F			
0Ah	PB 端口开漏选择寄存器	W	PBOD	F			
0Bh	PB 端口指令寄存器	R/W	PBDD	0			
0Ch	PB 停机唤醒指令寄存器	W	PBST	F			
0Dh	PB 功能选择寄存器低	R/W	PBFL	F			
0Eh	PB 功能择寄存器高	R/W	PBFH	0			
0Fh	PB 电流误差控制寄存器	W	PBCD	0			
10h	保留						
11h	保留						
12h	保留						
13h	保留						
14h	保留						
15h	保留						
16h	保留						
17h	保留						
18h	保留						
19h	保留						
1Ah	外部中断边沿选择寄存器	W	IEDS0	0			
1Bh	按键扫描中断边沿选择寄存器	W	IEDS1	0			
1Ch	中断请求标志寄存器 0	R/W	IRQR0	0			
1Dh	中断请求标志寄存器 1	R/W	IRQR1	0			
1Eh	载波方式寄存器	R/W	IENR0	0			
1Fh	计时器 0 数据 0 高寄存器	R/W	IENR1	0			

备注》‘-’是保留位，读数应该为“0”。



20h	定时器 0 模式寄存器 0	R/W	T0MR0	0
21h	定时器 0 模式寄存器 1	R/W	T0MR1	0
22h	定时器 0 模式寄存器 2	R/W	T0MR2	0
23h	定时器 0 数据 0 低寄存器 (PWM0 占空 LSB)	W	T0D0L	未定义
	定时器 0 计数低寄存器	R	T0CRL	未定义
24h	定时器 0 数据 0 中寄存器 (PWM0 占空 MSB)	W	T0D0M	未定义
	定时器 0 计数中寄存器	R	T0CRM	未定义
25h	定时器 0 数据 0 高寄存器 (PWM0 占空延长)	W	T0D1L	未定义
	定时器 0 计数高寄存器	R	T0CRH	未定义
26h	定时器 0 数据 1 低寄存器 (PWM0 周期 LSB)	W	T0D1L	未定义
27h	定时器 0 数据 1 中寄存器 (PWM0 周期 MSB)	W	T0D1M	未定义
28h	定时器 0 数据 1 高寄存器 (PWM0 循环)	W	T0D1H	未定义
29h	定时器 1 模式寄存器 0	R/W	T1MR0	0
2Ah	定时器 1 模式寄存器 1	R/W	T1MR1	0
2Bh	定时器 1 数据 0 低寄存器 (PWM0 占空 LSB)	W	T1D0L	未定义
	定时器 1 计数低寄存器	R	T1CRL	未定义
2Ch	定时器 1 数据 0 高寄存器 (PWM0 占空 MSB)	W	T1D0M	未定义
	定时器 1 计数高寄存器	R	T1CRM	未定义
2Dh	定时器 1 数据 1 低寄存器 (PWM1 周期)	W	T1D1L	未定义
2Eh	定时器 1 数据 1 高寄存器 (PWM1 循环)	W	T1D1H	未定义
2Fh	定时器模式控制寄存器	W	TMCR	未定义
30h	保留			
31h	保留			
32h	看门狗定时器控制寄存器	W	WDTCR	1000
33h	VTG 检测指示允许寄存器	W	VDIER	0
	VTG 检测指示标志寄存器	R	VDIR	-000
34h	A/D 转换方式寄存器 0	R/W	ADCM0	0001
35h	A/D 转换方式寄存器 1	W	ADCM1	0
	A/D 转换方式数据寄存器 0	R	ADCR0	未定义
36h	A/D 转换输入选择寄存器	W	ADCIS	0
	A/D 转换数据寄存器 1	R	ADCR1	未定义
37h	A/D 转换数据寄存器 2	R	ADCR2	未定义
38h	地址缓冲寄存器 0	R/W	ABR0	未定义
39h	地址缓冲寄存器 1	R/W	ABR1	未定义
3Ah	地址缓冲寄存器 2	R/W	ABR2	未定义
3Bh	地址缓冲寄存器 3	R/W	ABR3	未定义
3Ch	数据缓冲寄存器 0	R/W	DBR0	未定义
3Dh	数据缓冲寄存器 1	R/W	DBR1	未定义



3Eh	数据缓冲寄存器 2	R/W	DBR2	未定义
3Fh	数据缓冲寄存器 3	R/W	DBR3	未定义

3. I/O 端口

MC20P43XX 有 6 个输入输出，分别为 PA(3 I/O),PB(3 I/O)。

PA,PB 端口含有停机唤醒寄存器。

PA,PB,上拉电阻可通过程序选择。

PA,PB 端口包含的数据指令寄存器，用来控制 I/O 口和存贮数据的数据寄存器。PA,PB2 和 PB3 端口含开漏选择寄存器，数据寄存器。

*PB1 只可作为开漏寄存器

I/O 口寄存器

端口	数据寄存器	上拉寄存器	开漏寄存器	指令寄存器	停机唤醒寄存器
端口 PA	PA	PAPU	PAOD	PADD	PAST
端口 PB	PB	PBPU	PBOD	PBDD	PBST

R/W	R/W	W	W	R/W	W
初使化的值	1111	-111	-111	0000	-111
默认	fh	不可用	不可用	输入	disable

端口	功能寄存器	电流驱动寄存器
端口 PA	PAFH/PAFL	PACD
端口 PB	PBFH/PBFL	PBCD

R/W	R/W	W
初使化的值	0000	-000
默认值	不可用	不可用



3.1 PA 端口

引脚名称	端口选择	功能选择
PA0/AN0/EC0 INT0/TMA/KSA0	PA0(I/O)	AN0 输入/事件计数 0 输入/INT0 输入/计时器 0/1 逻辑输出/KSA0 输入
PA1/AN1/INT1/KSA1	PA1(I/O)	AN1 输入/事件计数 1 输入/INT1 输入/KSA1 输入
PA2/AN2/*EC0*/*INT0/PWM0/KSA2	PA2(I/O)	AN2 输入/事件计数 2 输入/INT0 输入/PWM0 输出/KSA2 输入

3.1.1 PA 数据寄存器 (PA)

bit	3	2	1	0	
PA	-	PA2	PA1	PA0	00h
Initial value	1	1	1	1	
R/W	R/W	R/W	R/W	R/W	

PA 数据寄存器是 4 位寄存器，存贮 PA 端口数据。如果 PA 被设置为输出端口，数据就会写入 PA，数据就输出到 PA 引脚。如果被设置为输入状态，引脚的输入状态就可以被读出。如果复位时初使化 PA 为 Fh。在输出状态下，如果端口可以读，只代表 PA 数据寄存器可读，而不是整个的 PA 端口。

3.1.2 PA 上拉电阻控制寄存器 (PAPU)

bit	3	2	1	0	
PAPU	-	PAPU2	PAPU1	PAPU0	01h
Initial value	-	1	1	1	

PA 上拉电阻控制寄存器 (PAPU) 是 4 位寄存器，在响应端口处于输入状态时，可以控制端口是否上拉。PAPU 如果为 0，允许上拉，为 1 则禁止。PAPU 是只写寄存器，复位状态下初使化为 0h。如果响应端口处于输出状态，上拉自动禁止。

3.1.3 PA 开漏设置寄存器 (PAOD)

bit	3	2	1	0	
PAOD	-	PAOD2	PAOD1	PAOD0	02h
Initial value	-	1	1	1	
R/W	W	W	W	W	

PA 开漏设置寄存器是 4 位寄存器，可指派 PA 端口每位是否为开漏输出。如果 PA 端口为 0，端口 PA 开漏，如果为 1，则为推挽推出。PAOD 是只写寄存器，在复位状态时初使化为 0h。

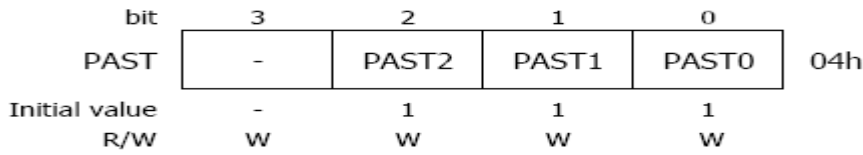
3.1.4 PA 数据指令寄存器 (PADD)

bit	3	2	1	0	
PADD	-	PADD2	PADD1	PADD0	03h
Initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

PA 数据指令寄存器是 4 位寄存器，可指定每位是否为输入或输出状态。如果 PADD 是 0，端口 PA 为输入状态，如果为 1 是输出状态。PADD 是只写寄存器。因为 PADD 在复位状态下初使化为 0h，PA 端口进入输入状态。

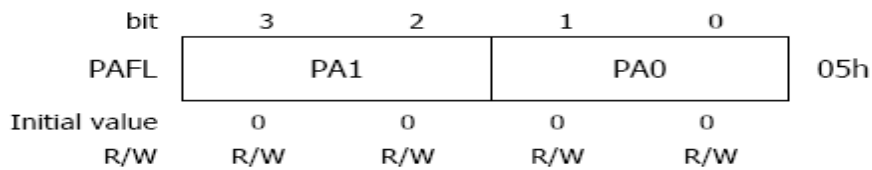


3.1.5 PAST 停机唤醒选择寄存器

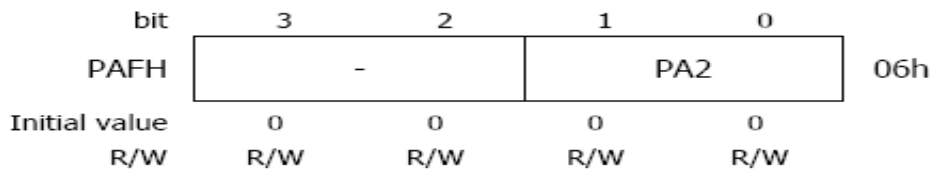


PA 停机唤醒寄存器是 4 位的寄存器，可设置引脚是否唤醒。
 如果设 PAST 为 0，唤醒功能允许，如果为 1，则否。PAST 是只写寄存器，复位时初使地址为 Fh.

3.1.6 PA 功能选择寄存器 (PAFL)



3.1.7 PA 功能选择寄存器 (PAFH)



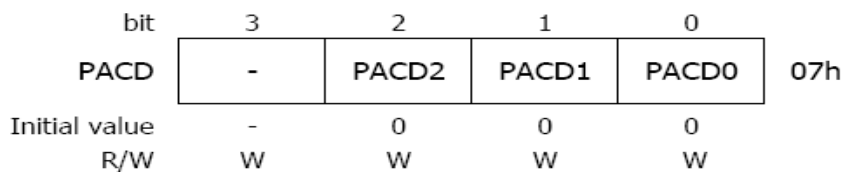
选择 PAFL 模式

位名称	选择模式		备注
PA1	00	I/O	
	01	选择 ADC	AN1
	10	选择中断	INT1(EC1)
	11	选择 AVREF	VREF
PA0	00	I/O	
	01	选择 ADC	AN0
	10	选择中断	INT0(EC0)
	11	选择 TOUT	TMA

选择 PAFH

位名称	选择模式		备注
	00		
	01		
	10		
	11		
PA2	00	I/O	
	01	选择 ADC	AN2
	10	选择中断	INT0(EC0)
	11	选择 TOUT	PWM0

3.1.8 PA 电流驱动控制寄存器 (PACD)



PA 电流驱动控制寄存器 PACD 是 4 位寄存器，可提高电流驱动能力。如果 PACD 设置为 1，电流驱动控制功能允许，如果设置为 0，这禁止。PACD 是只写寄存器，复位时初使地址为 Fh.



3.2 PB 端口

引脚名称	端口选择	功能选择
PB1/PWM0/RESETB/KSB1	PB1(I/O)	PWM0 输出/RESETB 输入/KSB1 输入
PB2/AN6/PWM1/KSB2	PB2(I/O)	AN6 输入/PWM1 输出/KSB2 输入
PB3/AN7/TMB/KSB3	PB3(I/O)	AN7 输入/计时器 0/1 逻辑输出/KSB3 输入

3.2.1 PB 数据寄存器 (PB)

bit	3	2	1	0	
PB	PB3	PB2	PB1	-	08h
Initial value	1	1	1	1	
R/W	R/W	R/W	R/W	R/W	

PB 数据寄存器是 4 位寄存器，存贮 PB 端口数据。如果 PB 被设置为输出端口，数据就会写入 PB，数据就输出到 PB 引脚。如果被设置为输入状态，引脚的输入状态就可以被读出。如果复位时初始化 PB 为 Fh。在输出状态下，如果端口可以读，只代表 PB 数据寄存器可读，而不是整个的 PB 端口。

3.2.2 PB 上拉电阻控制寄存器 (PBPU)

bit	3	2	1	0	
PBPU	PBPU3	PBPU2	PBPU1	-	09h
Initial value	1	1	1	-	
R/W	W	W	W	W	

PB 上拉电阻控制寄存器 (PBPU) 是 4 位寄存器，在响应端口处于输入状态时，可以控制端口是否上拉。PBPU 如果为 0，允许上拉，为 1 则禁止。PBPU 是只写寄存器，复位状态下初使化为 0h。如果响应端口处于输出状态，上拉自动禁止。

3.2.3 PB 开漏设置寄存器 (PBOD)

bit	3	2	1	0	
PBOD	PBOD3	PBOD2	PBOD1	-	0Ah
Initial value	1	1	1	-	
R/W	W	W	W	W	

PB 开漏设置寄存器是 4 位寄存器，可指派 PB 端口每位是否为开漏输出。如果 PB 端口为 0，端口 PB 开漏，如果为 1，则为推挽推出。PBOD 是只写寄存器，在复位状态时初使化为 0h。

3.2.4 PB 数据指令寄存器 (PBDD)

bit	3	2	1	0	
PBDD	PBDD3	PBDD2	PBDD1	-	0Bh
Initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

PB 数据指令寄存器是 4 位寄存器，可指定每位是否为输入或输出状态。如果 PBDD 是 0，端口 PB 为输入状态，如果为 1 是输出状态。PBDD 是只写寄存器。因为 PBDD 在复位状态下初使化



为 0h, PB 端口进入输入状态。

3.2.5 PBST 停机唤醒选择寄存器

bit	3	2	1	0	
PBST	PBST3	PBST2	PBST1	-	0Ch
Initial value	1	1	1	-	
R/W	W	W	W	W	

PB 停机唤醒寄存器是 4 位的寄存器, 可设置引脚是否唤醒。

如果设 PBST 为 0, 唤醒功能允许, 如果为 1, 则否。PBST 是只写寄存器, 复位时初使地址为 Fh。

3.2.6 PB 功能选择寄存器 (PBFL)

bit	3	2	1	0	
PBFL	PB1		-		0Dh
Initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

3.2.7 PB 功能选择寄存器 (PBFH)

bit	3	2	1	0	
PBFH	PB3		PB2		0Eh
Initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

选择 PAFL 模式

位名称	选择模式		备注
PB1	00	I/O	
	01		
	10		
	11	选择 TOUT	
PA0	00		
	01		
	10		
	11		

选择 PAFH

位名称	选择模式		备注		
PB3	00	I/O			
	01			选择 ADC	AN7
	10			选择下拉	
	11	选择 TOUT		TMA	
PA2	00	I/O			
	01			选择 ADC	AN6
	10			选择下拉	
	11	选择 TOUT		PWM1	

3.2.8 PB 电流驱动控制寄存器 (PBCD)

bit	3	2	1	0	
PBCD	PBCD3	PBCD2	PBCD1	-	0Fh
Initial value	0	0	0	-	
R/W	W	W	W	W	

PB 电流驱动控制寄存器 PBCD 是 4 位寄存器, 可提高电流驱动能力。如果 PBCD 设置为 1, 电流驱动控制功能允许, 如果设置为 0, 这禁止。PBCD 是只写寄存器, 复位时初使地址为 Fh。



4. 振荡电路

4.1 振荡电路

设计振荡电路的时候选用晶体振荡器，或是陶瓷振荡器都可以。CPU 的时钟是由振荡电路的时钟产生的，由时钟脉冲发生器发生，又或者是由外围硬件的时钟来产生。

振荡电路的类型有五种，也可以划分为 8 种振荡选项模式。

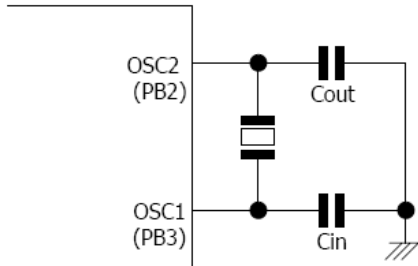
用户可以通过 OTP 结构选项位 (XTS2,XTS0) 来选择这 5 种振荡电路。具体请参照表 4.1。

- XT :晶体振荡器
- LP :32.768KHz 晶体振荡器
- ERC :外部 RC 振荡器
- ECKIN :内部时钟振荡器
- IRC: 内部 RC 振荡器(4 种模式)

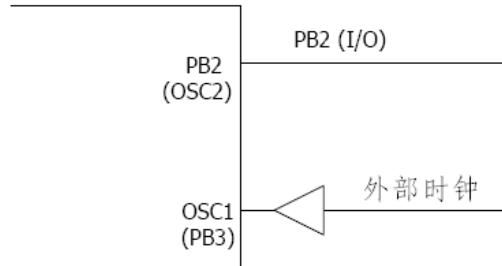
第一种类型是晶体（陶瓷）振荡电路。OSC1 和 OSC2 分别为输入和输出，相当于插入一个放大器在芯片的振荡器上。这种设计方法既可应用于晶体振荡器也可用于陶瓷振荡器。在停机模式下，振荡电路停止，OSC2 状态为高，OSC1 振荡器 OSC1 状态为低，内置的反馈电阻不可用。第二种类型是 32.768KHz 晶体振荡器，工作方式和第一种相同。

第三种类型是外部时钟输入电路。通过 OSC1,外部时钟驱动。最小最大的时间已经在数据表里了，敬请留意。OSC2/PB2 选为普通的 I/O 端口 PB2.在停机模式下，OSC1 状态是不能为低的，外部时钟也不会影响内部的时钟。

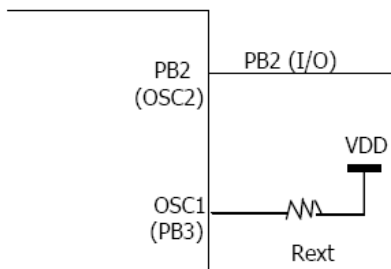
晶体（陶瓷）振荡电路
32.768kHz 晶体振荡电路



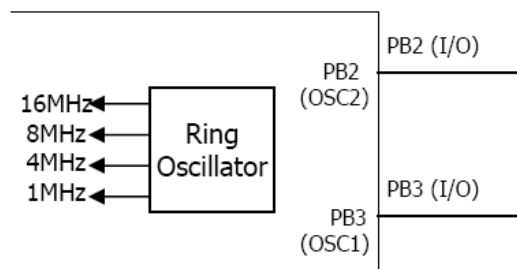
外部时钟输入电路



RC振荡电路



内部RC振荡电路





另一种类型是 RC 振荡电路。这种结构的电路要在 OSC1 和 VDD 间连一个电阻。这样做是为了给周期应用提供另外的消耗。RC 振荡器的频率是供电源，外部电阻值，和工作温度共同决定的。用户可以跟据 R 元件的不同差值，将这些因素考虑进去。在停机模式下，OSC1 状态为高阻，RC 振荡电路停止。

还有一种类型就是内部 RC 振荡电路。这种类型的电路里，OSC1/PB3 是用作普通 I/O 端口 PB3 的，OSC2/PB2 是用作普通 I/O 端口 PB2 的。内部振荡器在工厂里就会被较正好。在停机模式下，内部 RC 振荡器也是不工作的。

下表所示的为选择不同振荡器类型所对应的 OTP 结构位选项（地址 8000h,XTS2-XTS0）。（另请参看 11.4.2 结构选项位描述）

表4.1振荡类型和不同模式下的选择

XTS[2:0]			振荡模式	OSC1	OSC2
XTS[2]	XTS[1]	XTS[0]			
1	1	1	内部 RC 4MHz	PB3 (I/O)	PB2 (I/O)
1	1	0	内部 RC 8MHz	↑	↑
1	0	1	内部 RC 16MHz	↑	↑
1	0	0	外部 RC Oscillator	OSC1 (I)	PB2 (I/O)
0	1	1	外部时钟输入	OSC1 (I)	PB2 (I/O)
0	1	0	XT 振荡器	OSC1 (I)	OSC2 (O)
0	0	1	低频振荡器	OSC1 (I)	OSC2 (O)
0	0	0	内部 RC 1MHz	PB3 (I/O)	PB2 (I/O)



5. 看门狗计时器 (WDT)

看门狗计时器是 19 位二进制组成。WDT 复位后， $f_{osc}/4$ 周期信号重新计数。如果计时器溢出，复位自动执行，内部电路初使化。溢出时间为 $2^{18} \times \frac{4}{f_{osc}}$ (262.144ms 当 $f_{osc} = 4.0\text{MHz}$) 通常情况下，二进制计时器在溢出前必需用复位指令复位来开电源复位脉冲或是低 VDD 检测脉冲。WDT 常在关机，睡眠模式下复位。发出关机，睡眠指令，就会重新开始计数。在置位 RCWDTEN 的 WACR 为 1 后，执行关机指令，内部 RC 振荡看门狗计时器 RCWDT 被激活。

5.1 看门狗控制寄存器

bit	3	2	1	0	
WDTCR	WDTRST	RWDTEN	WDTCK1	WDTCK0	32h
Initial value RW	1 W	0 W	0 W	0 W	

WDTRST	0	WDT 中断允许, when WDT 溢出发生。
	1	当 WDT 溢出发生, 允许系统复位 (默认)
RWDTEN	0	RCWDT 模式禁止 (Tck = fosc/4)
	1	RCWDT 振荡器允许 & RCWDT 模式也允许
WDTCK1 & WDTCK0	00	WDT 溢出时间 is $2^{18} \times Tck$
	01	WDT 溢出时间 is $2^{17} \times Tck$
	10	WDT 溢出时间 is $2^{16} \times Tck$
	11	WDT 溢出时间 is $2^{15} \times Tck$

复位和中断唤醒时间

	$Tck * 2^{18}$	$Tck * 2^{17}$	$Tck * 2^{16}$	$Tck * 2^{15}$	Unit
Tck = 1us	262.144	131.072	65.536	32.768	ms
Tck = 8us	2,097.152	1,048.076	524.288	262.144	
Tck = 16us	4,194.304	2,097.152	1,048.076	524.288	

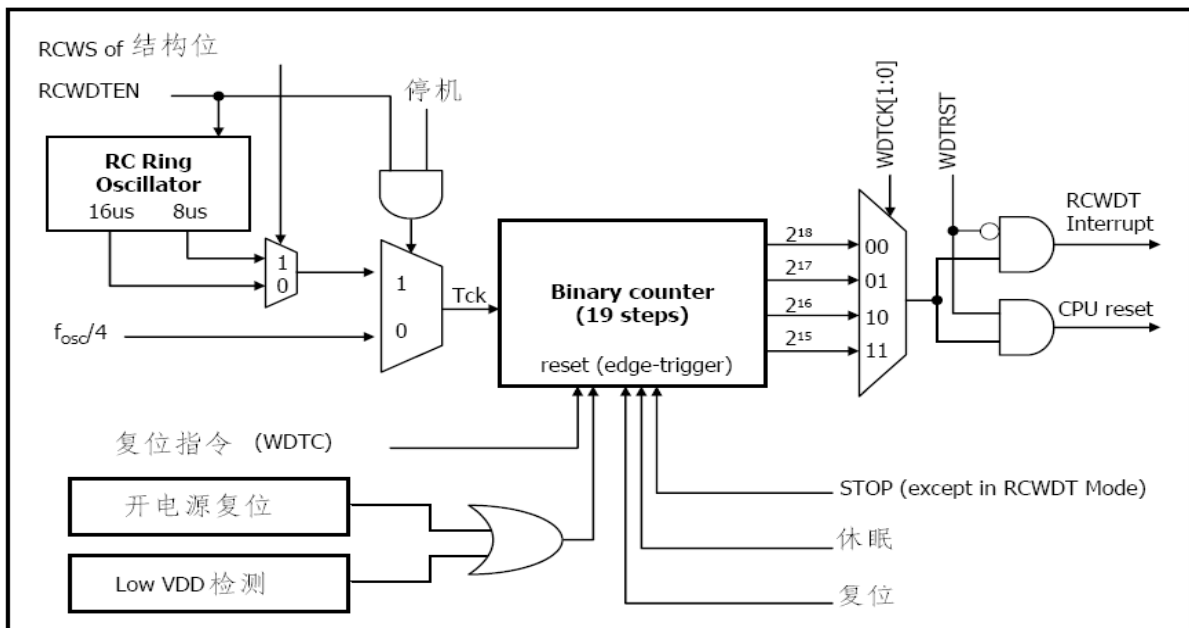


Fig 5-1 看门狗计时器框图



6. 计时器

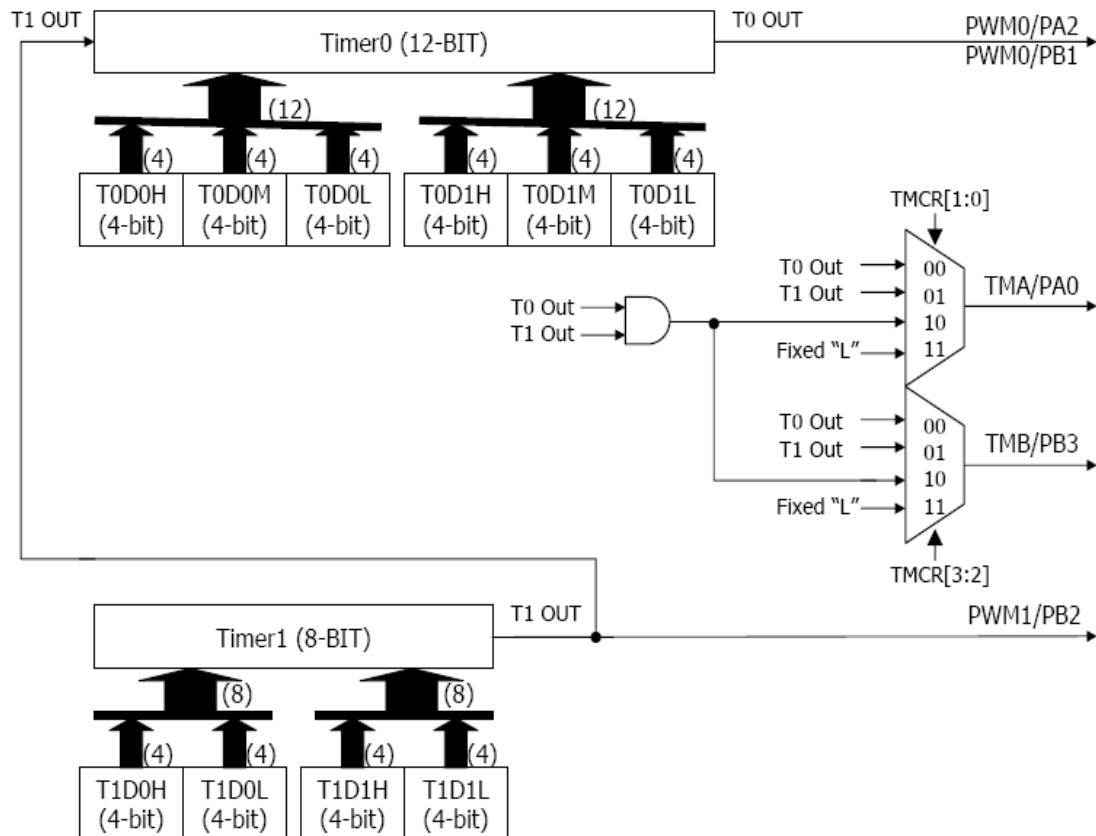
6.1. 计时器工作方式

计时器是计时数据寄存器，计时模式寄存器，控制电路的基本组成。计时器类型分为 12 位二进制计时器 0，八位进制计时器 1。

计时器 0 数据寄存器由 T0D0H 计时数据高位寄存器，T0D0L 计时数据低位寄存器。计时器 0 数据 1 高位寄存器 T0D1H,计时器 0 数据 2 低位寄存器 T0D1L 组成。

计时器 1 数据寄存器由 T1D0H 计时数据高位寄存器，T1D0L 计时数据低位寄存器。计时器 0 数据 1 高位寄存器 T1D1H,计时器 0 数据 2 低位寄存器 T1D1L 组成。

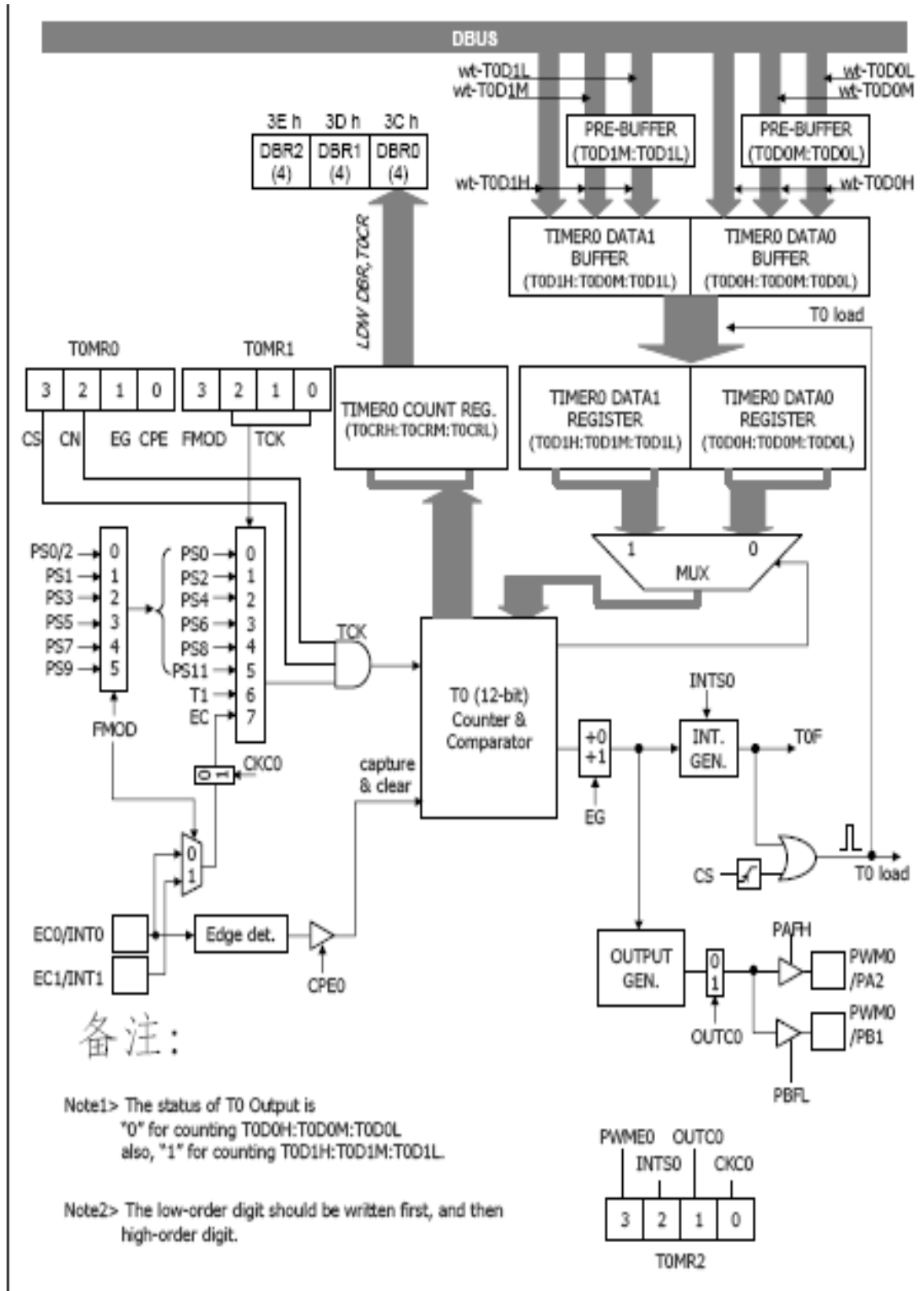
计时器 0	12 位间隔计时器 12 位事件计数器 12 位捕捉计时器 12 位矩形波输出 (8+4) 脉宽调制输出
计时器 1	8 位间隔计时器 8 位事件计数器 8 位捕捉寄存器 8 位矩形波输出 (6+2) 脉宽调制输出





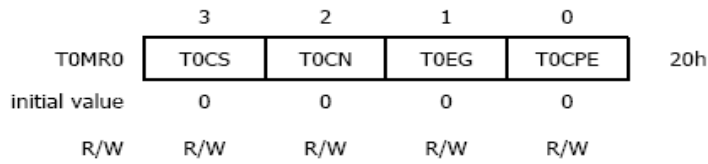
6.2 计时器 0

6.2.1 计时器工作方式





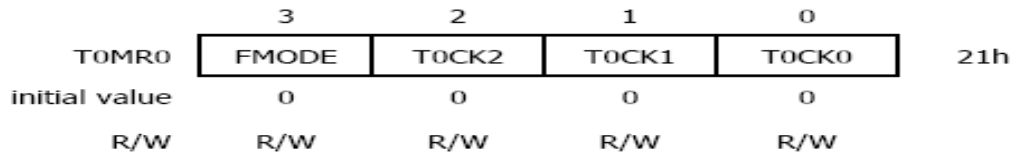
6.2.2 计时器工作方式



位名称			选择模式	备注
T0CS		0	计时器 0 停止	
		1	计时器 0 清零重新开始计数	
T0CN	计时器停止/继续控制	0	计时器停止	
		1	计时器继续	
T0EG	计时器 0 计数控制	0	计时器计数	
		1	计时器计数+1	
T0CPE	输入捕捉模式选择	0	计时器/计数器模式	
		1	捕捉模式	

6.2.3 计时器工作方式

T0 方式控制寄存器 1

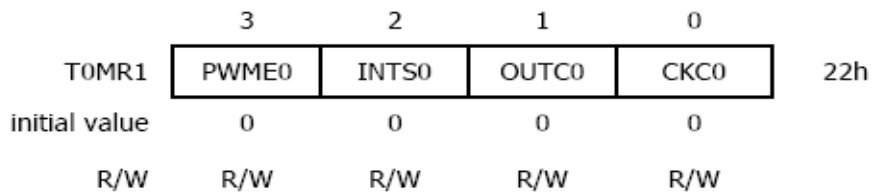


T0MR1

位名称			选择模式	备注	
FMODE	输入时钟选择控制位		0	1	
T0CK2	输入时钟选择	000	PS0	PS0/2	
T0CK1		001	PS2	PS1	
T0CK0		010	PS4	PS3	
		011	PS6	PS5	
		100	PS8	PS7	
		101	PS11	PS9	
		110	T1		
		111	EC0	EC1	



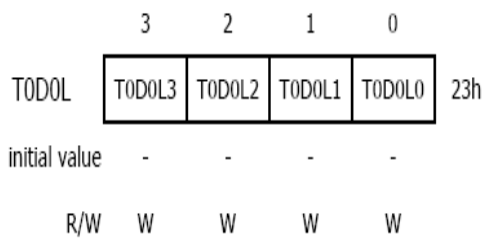
T0 方式控制寄存器 2



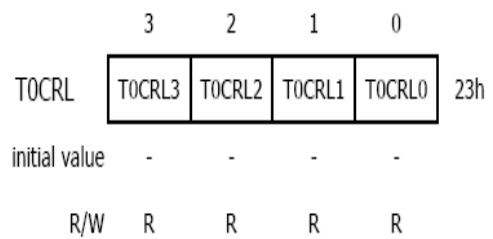
选择方式 T0MR2

位名称			选择模式	备注
PWME0	计时器/PWM 模式选择	0	计时器 0 普通模式	
		1	计时器 0 PWM 模式	
INTS0	计时器中断溢出控制	0	计时器第二次溢出中断	
		1	计时器每次溢出都中断	
OUTC0	计时器 0 计数控制	0	计时器输出模式	
		1	计时器输出翻转	
CKC0	输入捕捉模式选择	0	计时器事件计数时钟模式	
		1	计时器 0 事件计数时钟模式翻转	

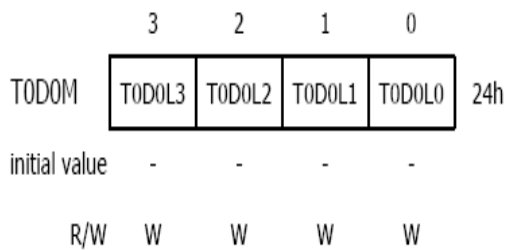
T0D0L T0D0 低位数据寄存器



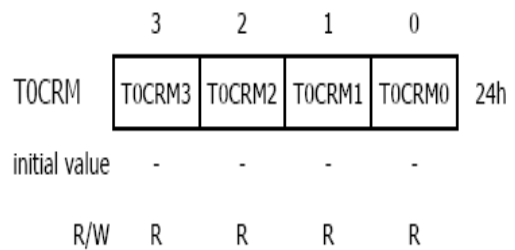
T0CRL 低位计数数据寄存器



T0D0M T0D0 中位数据寄存器

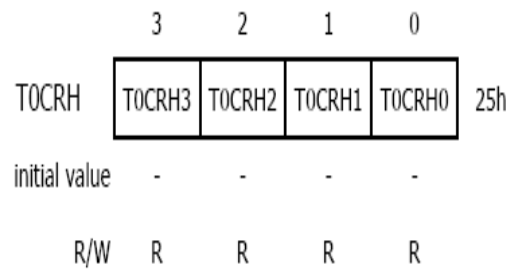


T0CRM 中位计数数据寄存器



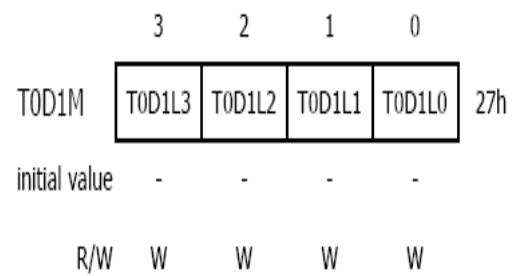
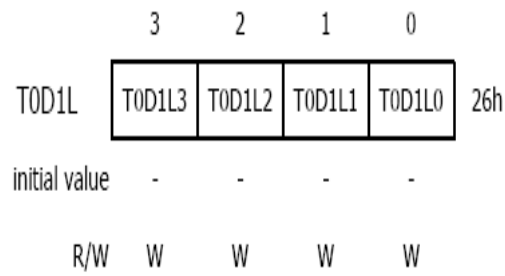
T0D0H T0D0 高位数据寄存器

T0CRL 高位计数数据寄存器

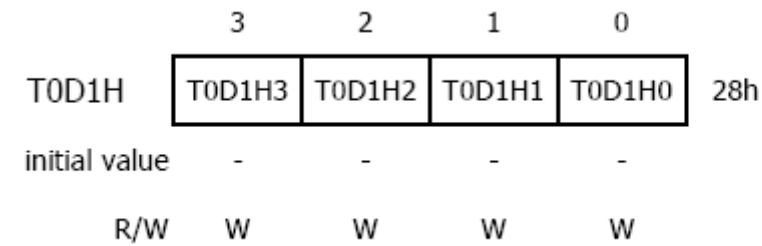


TOD1L TOD1 低位数据寄存器

TOD1 中位计数数据寄存器



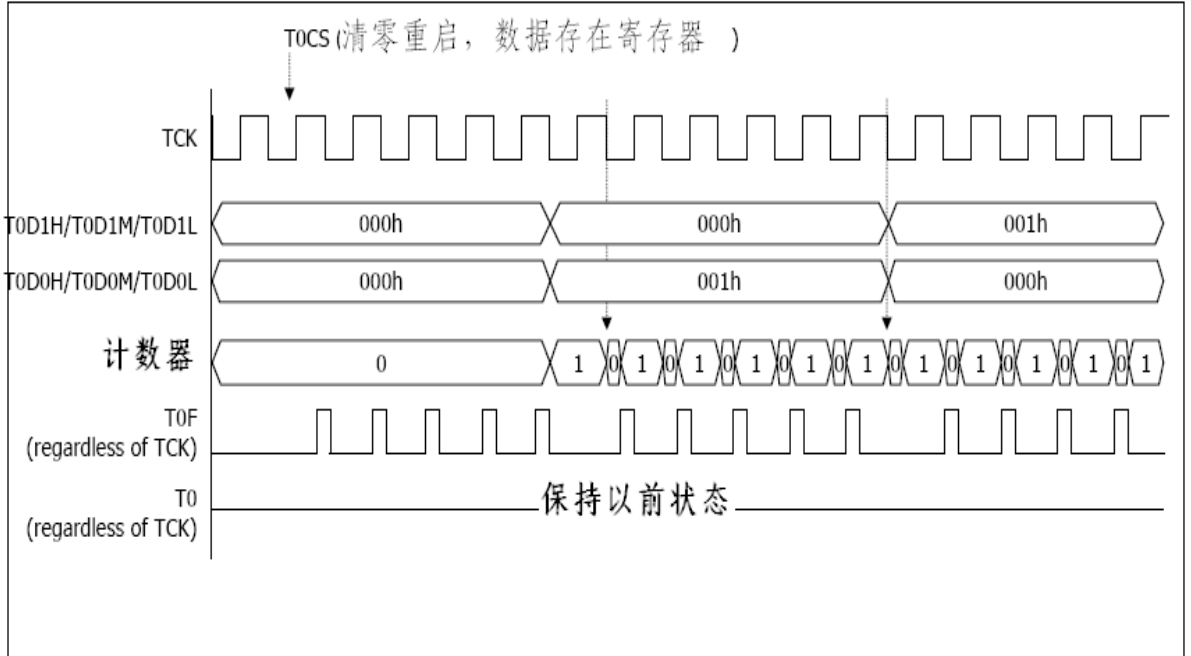
TOD1 高位计数数据寄存器





6.2.3. T0 注意事项

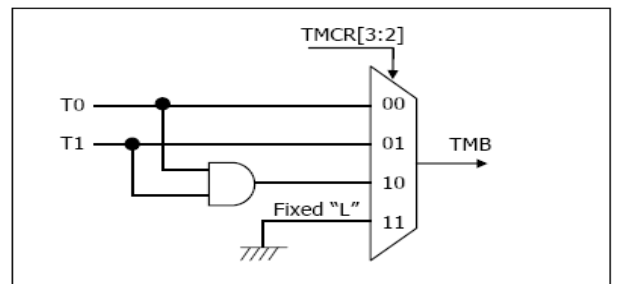
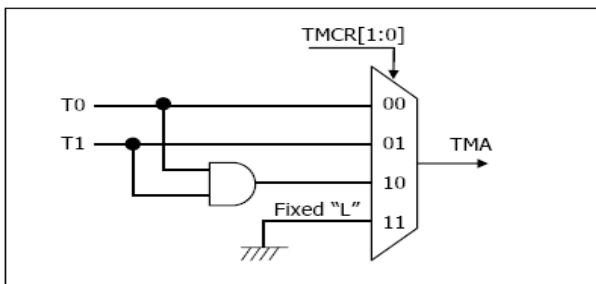
Caution : In the case of T0EG is "0",



Want to count "0", set T0EG=1

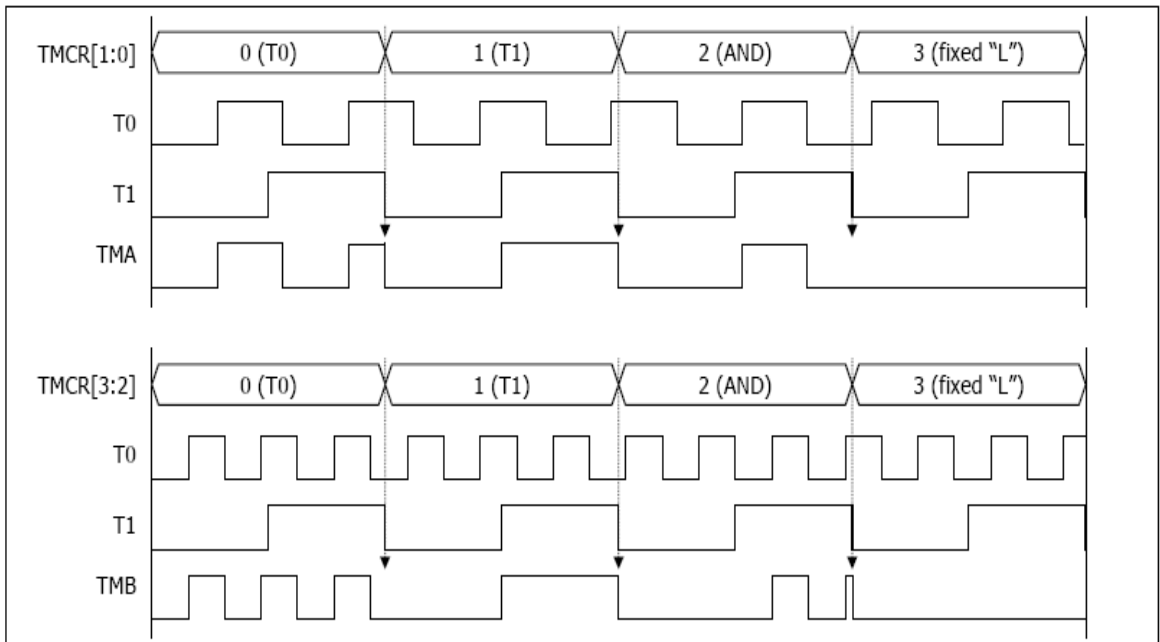
6.2.4 计时器工作方式

* TMA/TMB Logical Output Control





* TMA/TMB Output Timing Diagram



TMA/TMB 输出控制寄存器

	3	2	1	0	
TMCR	TMCR3	TMCR2	TMCR1	TMCR0	2Fh
initial value	1	1	1	1	
R/W	W	W	W	W	

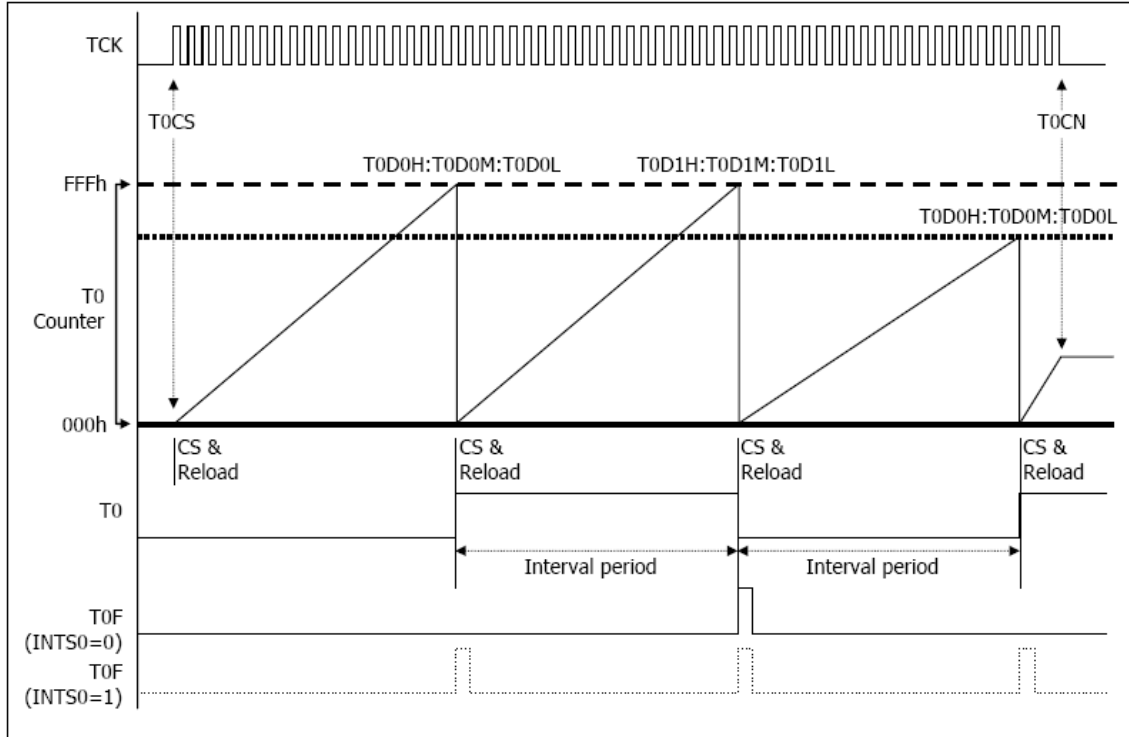
TMCR 模式

位名称			备注
TMCR3	TMB 输出选择	00	T0(T0 输出)
		01	T1(T1 输出)
TMCR2		10	T0 和 T1
		11	L (默认值)
TMCR1	TMA 输出选择	00	T0(T0 输出)
		01	T1(T1 输出)
TMCR0		10	T0 和 T1
		11	L (默认值)



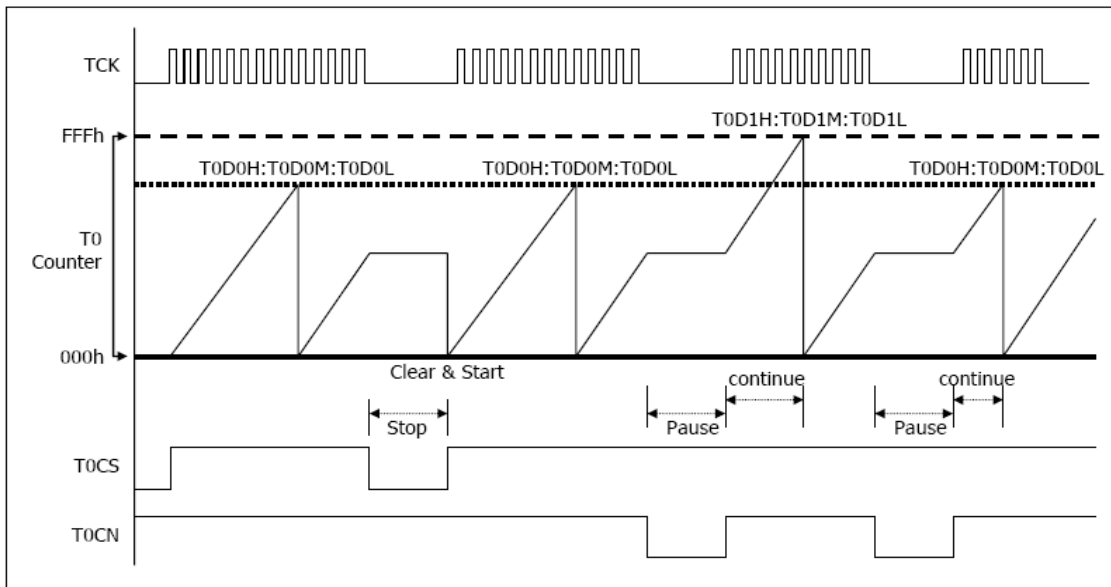
6.2.5 计时器 0 周期框图

*12 位计时/计数器工作方式图



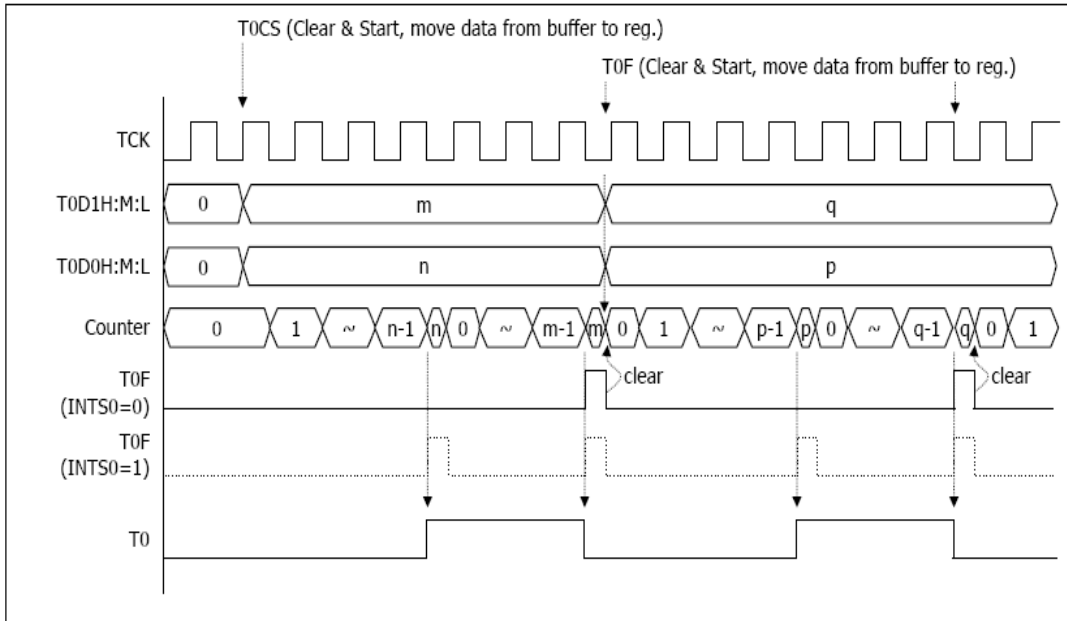
备注》CS:计时器计数清零&开始
重装数据: T0 数据从缓冲寄存器装入数据寄存器

* 开始&停机工作

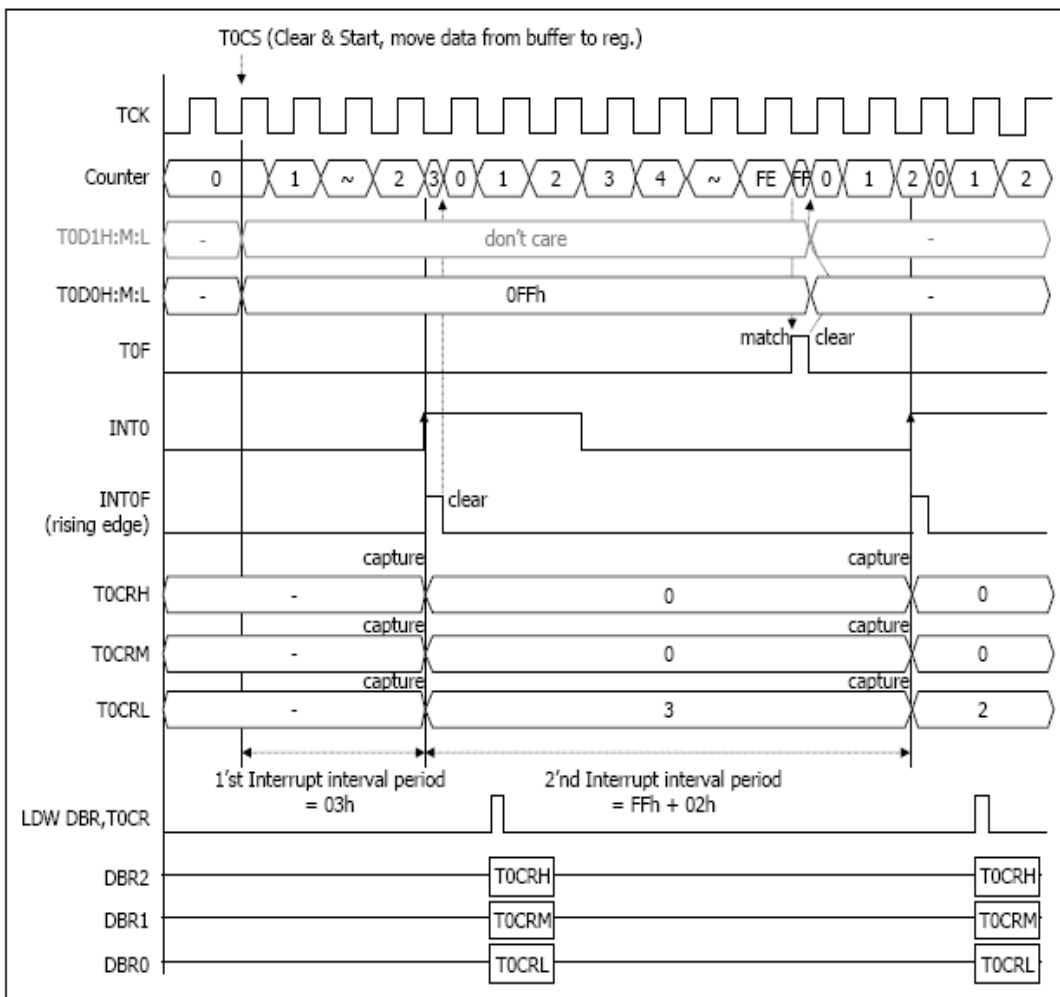




* 12-bit Timer/Counter mode Timing Diagram

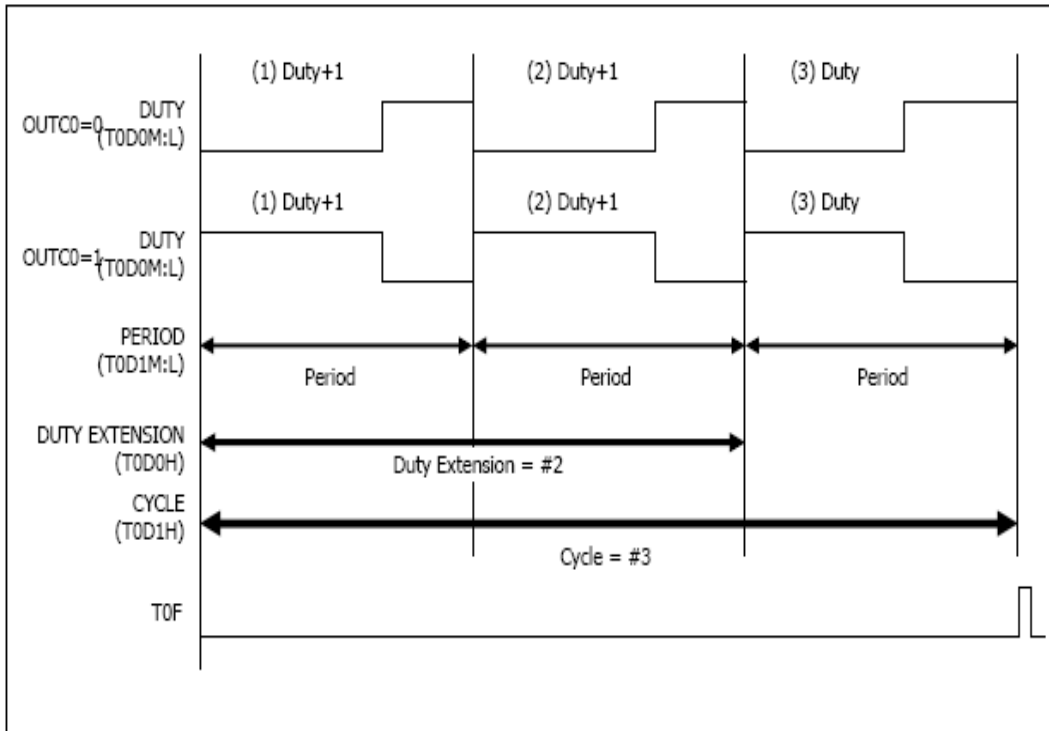


* 12-bit Capture mode Timing Diagram

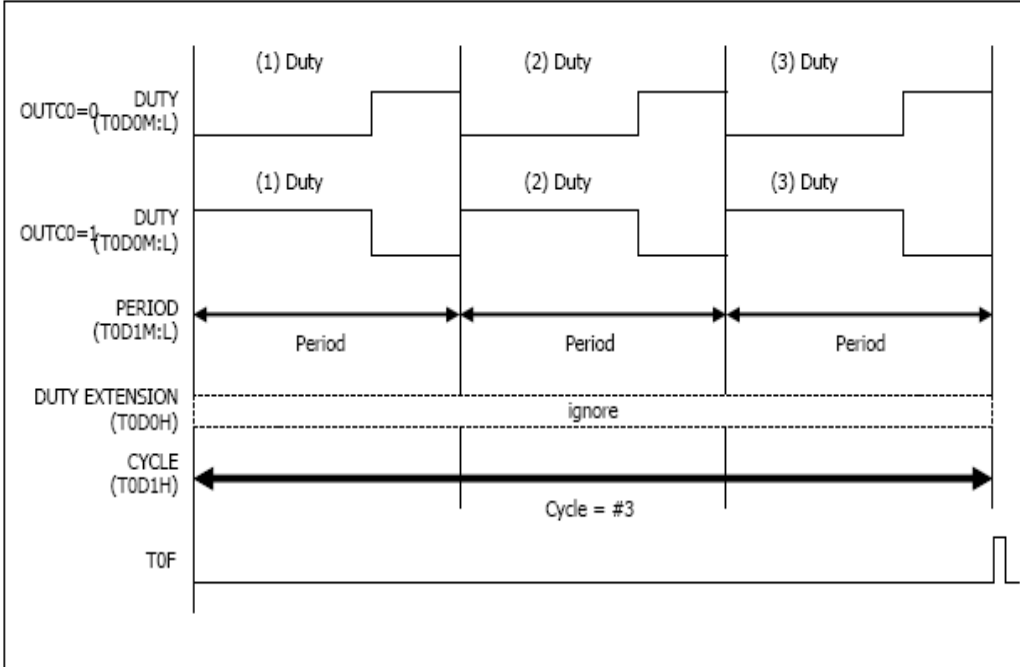




• PWM mode Timing Diagram : (T0EG=0)



• PWM mode Timing Diagram : (T0EG=1)



*PWM*模式的条件:

循环≠#0

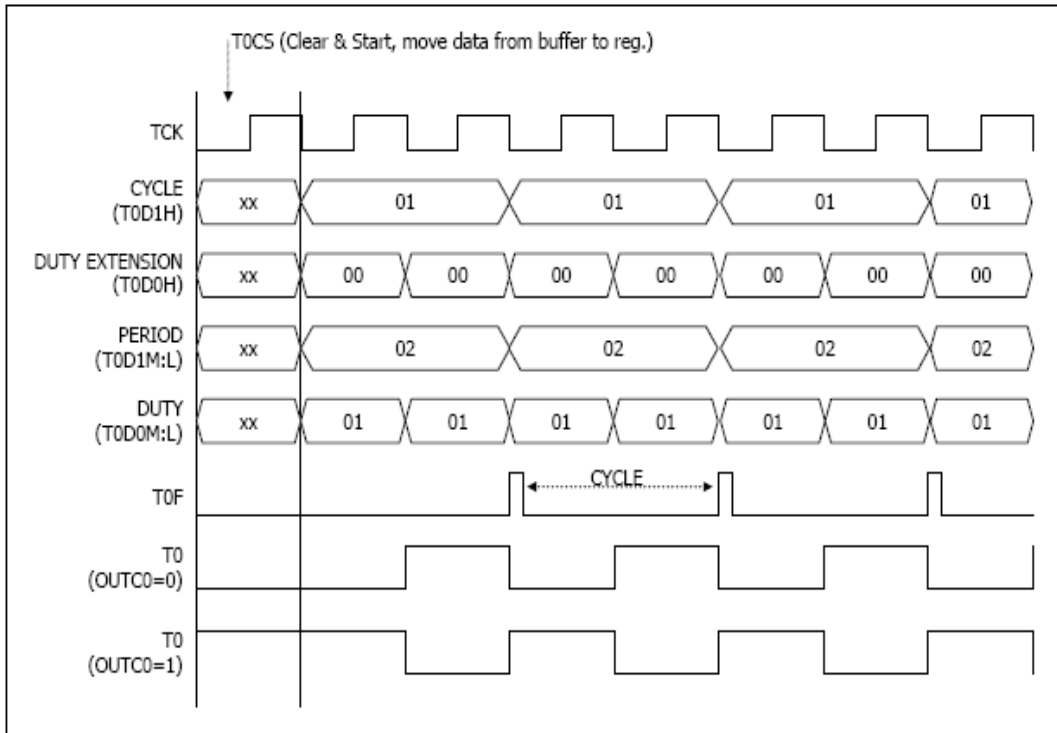
周期≠#0

占空《周期

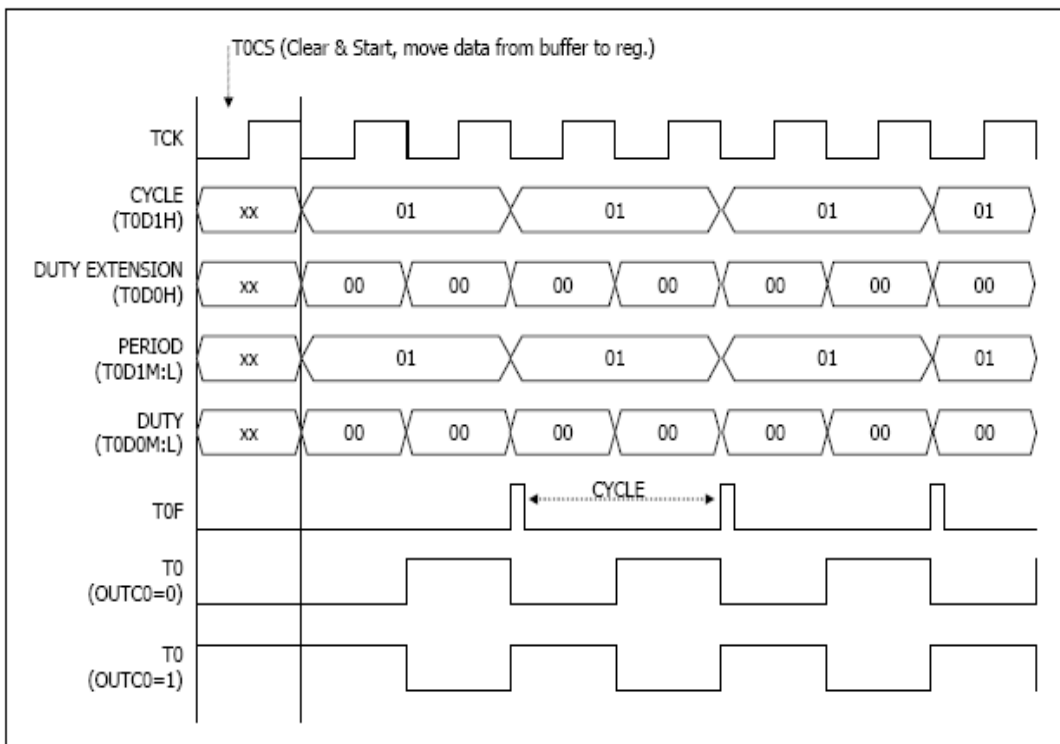
占空延长《循环



• PWM mode Timing Diagram : (T0EG=0, DUTY EXTENSION=0)



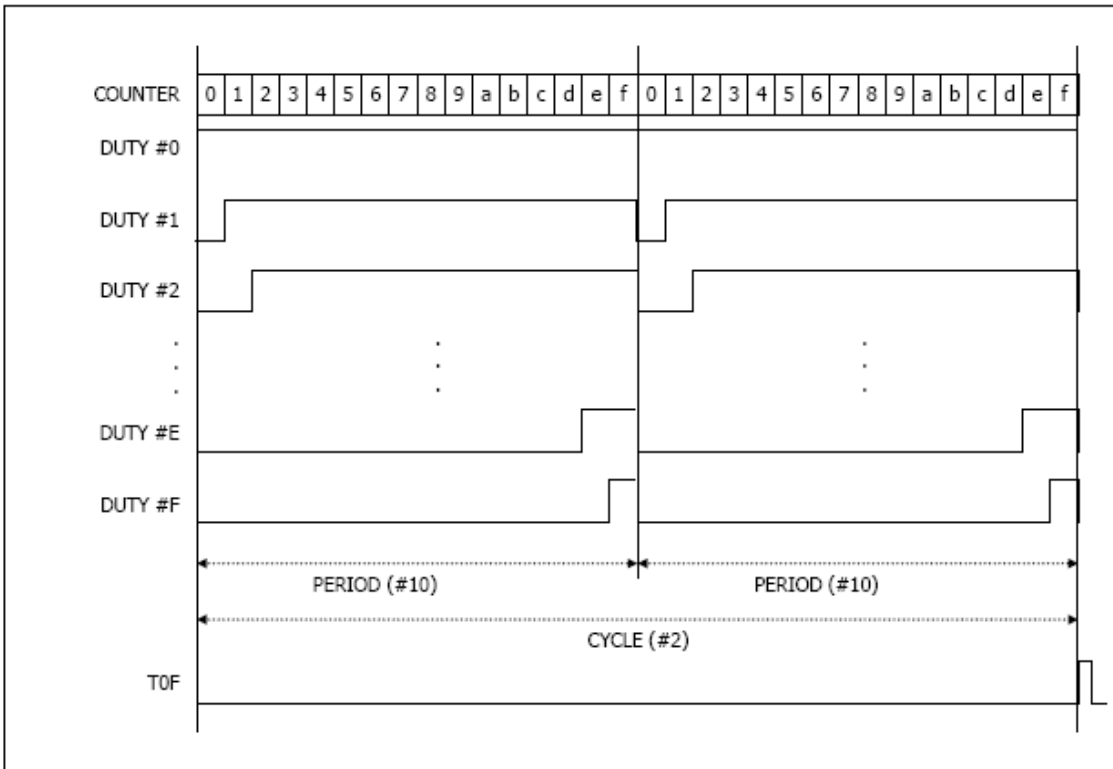
• PWM mode Timing Diagram : (T0EG=1, DUTY EXTENSION=0)



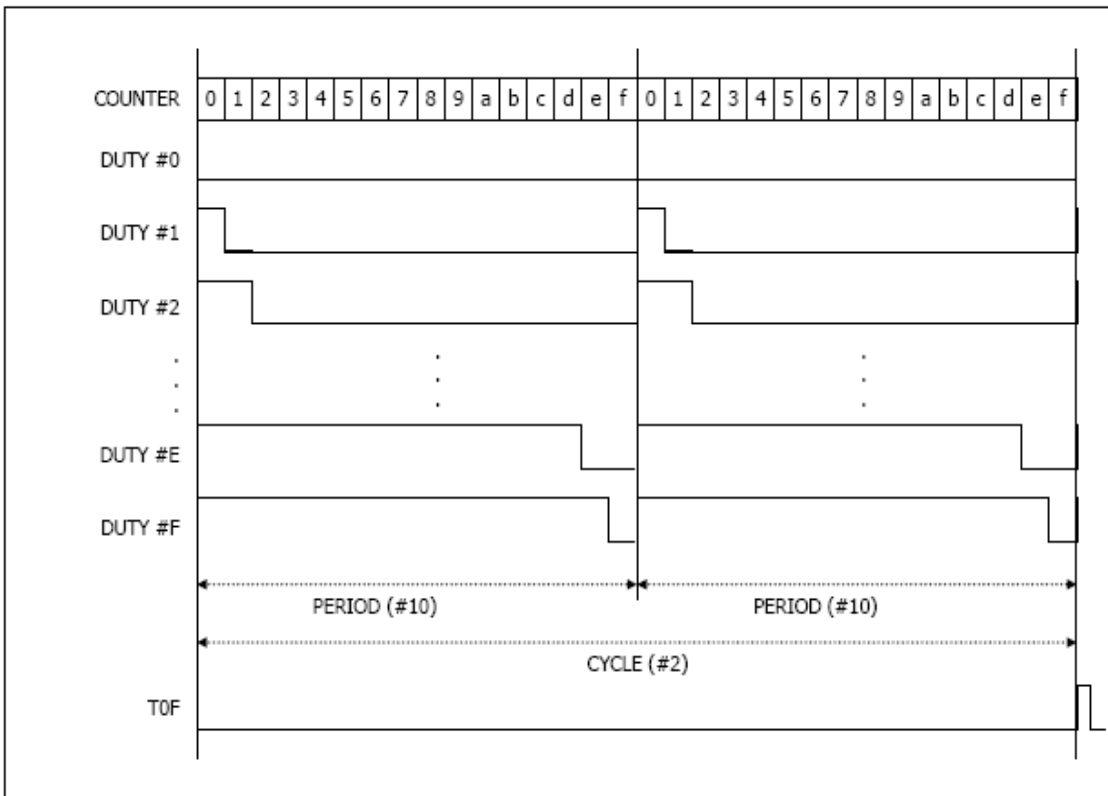
- PWM mode Condition :
 - Cycle \neq #0
 - Period \neq #1
 - Duty < Period
 - Duty Extension < Cycle



• T0 OUTPUT (PWM mode) Timing Diagram : (OUTC0=0, T0EG=0, DUTY EXTENSION=0)

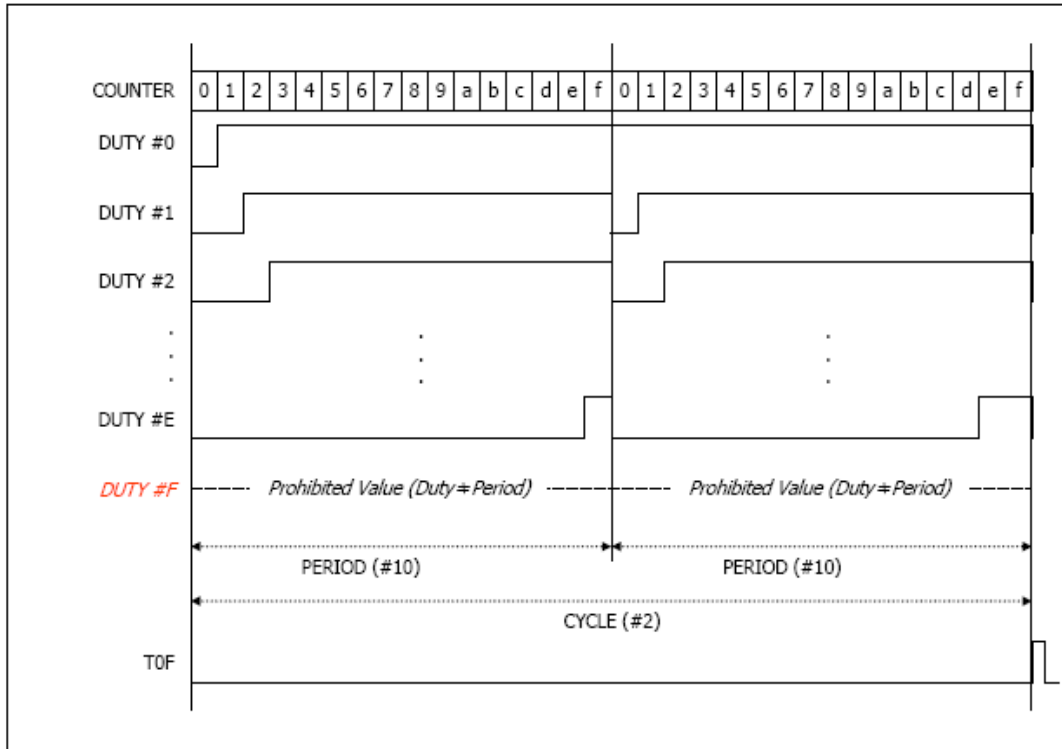


• T0 OUTPUT (PWM mode) Timing Diagram : (OUTC0=1, T0EG=0, DUTY EXTENSION=0)

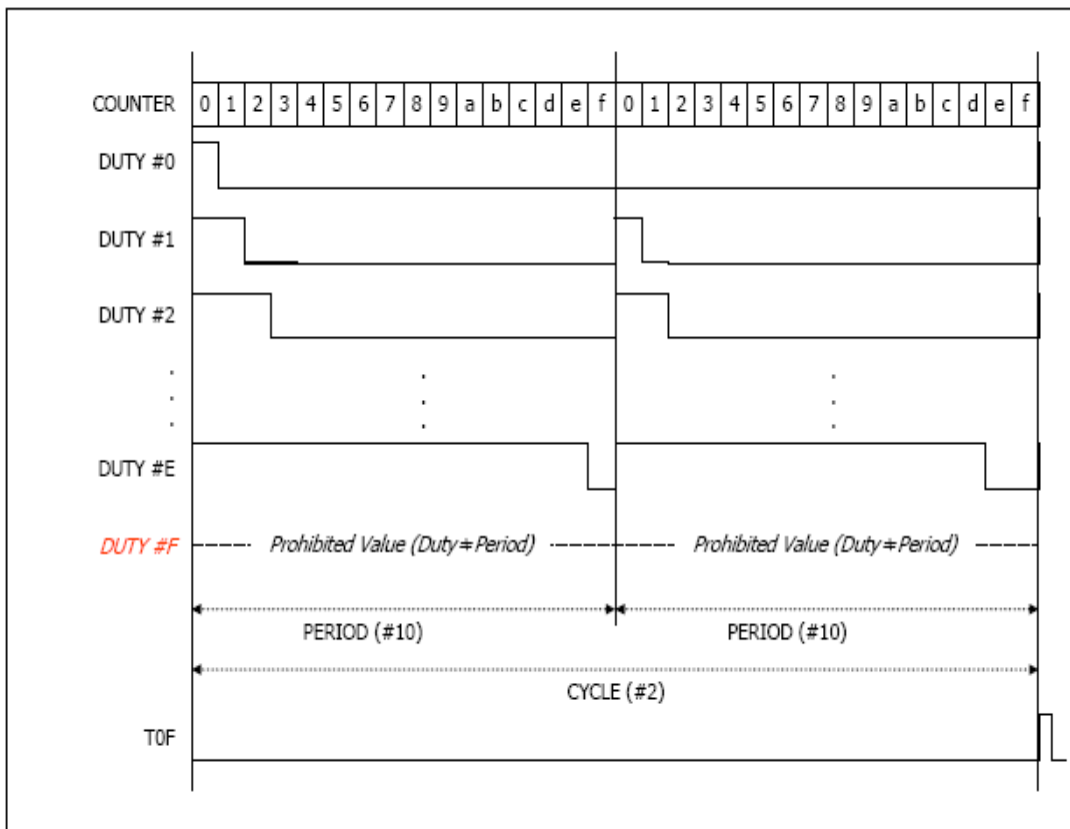




• T0 OUTPUT (PWM mode) Timing Diagram : (OUTC0=0, T0EG=0, DUTY EXTENSION=1)



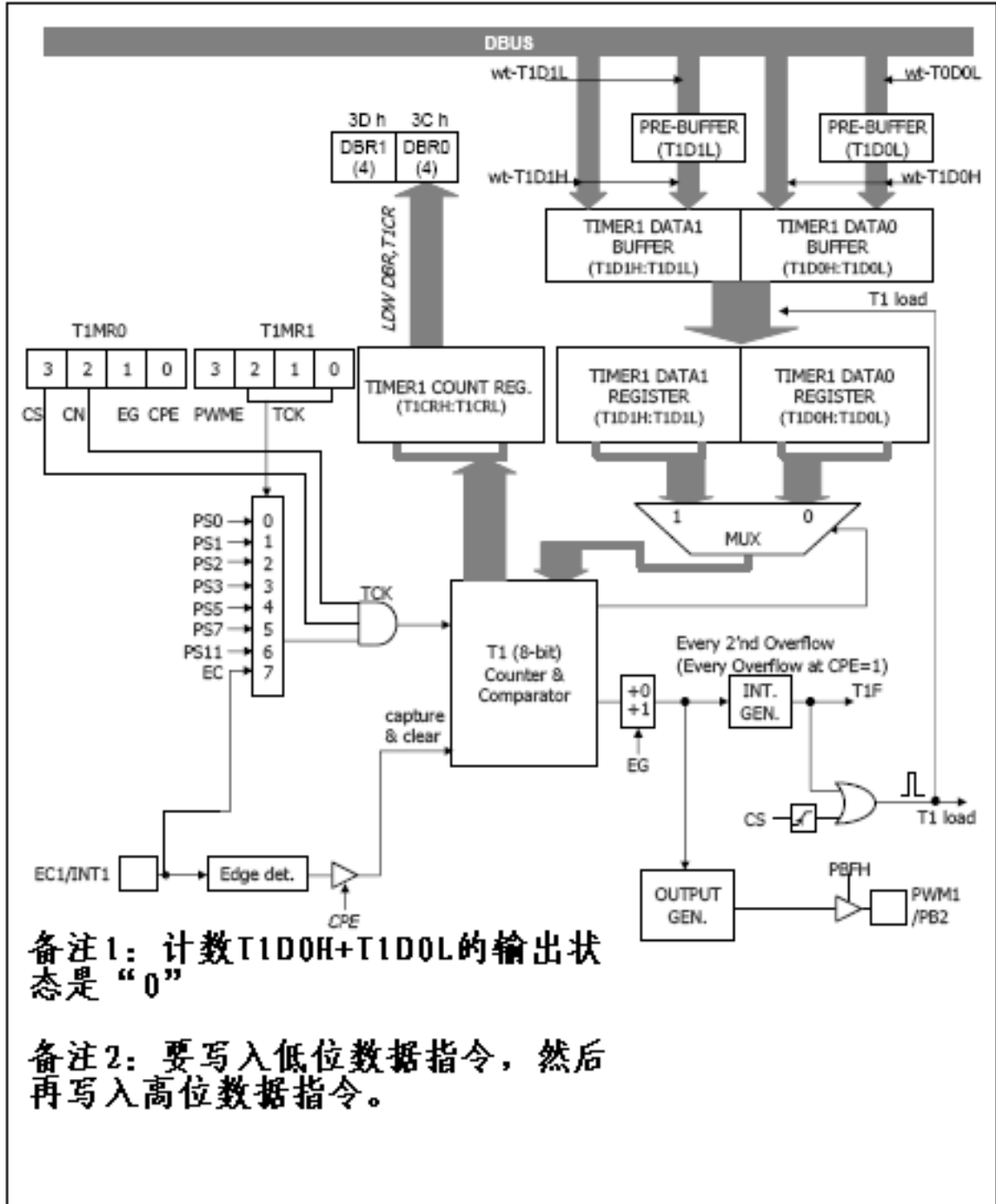
• T0 OUTPUT (PWM mode) Timing Diagram : (OUTC0=1, T0EG=0, DUTY EXTENSION=1)





6.3 计时器 1

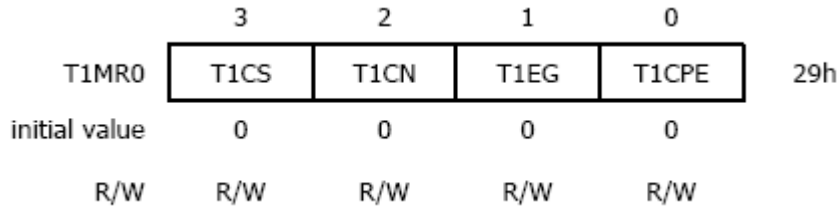
6.3.1 计时器 1 模块框图





6.3.2 计时器工作方式

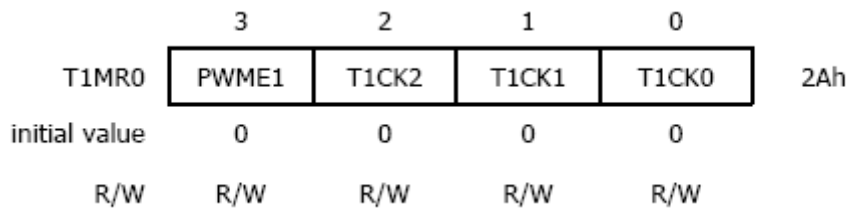
T1 方式寄存器 0 (T1MR0)



选择 T1MR0 模式

位名称			选择模式	备注
T1S		0	计时器 0 停止	
		1	计时器 0 清零重新开始计数	
T1CN	计时器停止/继续控制	0	计时器停止	
		1	计时器继续	
T1EG	计时器 0 计数控制	0	计时器计数	
		1	计时器计数+1	
T1CPE	输入捕捉模式选择	0	计时器/计数器模式	
		1	捕捉模式	

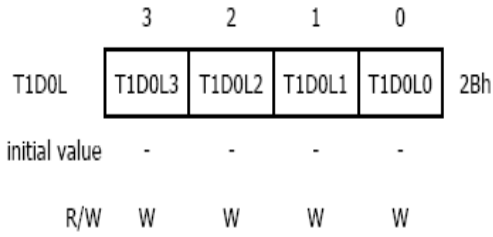
T1 方式控制寄存器 1



位名称			选择模式	备注
PWME1	计时器/PWM 模式选择	0	计时器 1 普通方式	
		1	计时器 1PWM 模式	
T0CK2	输入时钟选择	000	PS0	
T0CK1		001	PS1	
T0CK0		010	PS2	
		011	PS3	
		100	PS5	
		101	PS7	
		110	PS11	
		111	EC1	



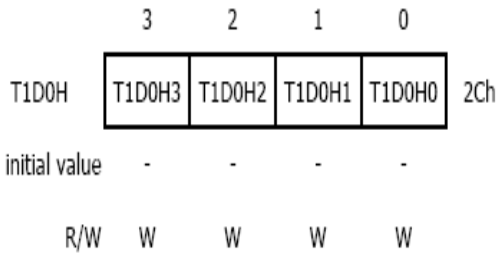
*T1D0 低位数据寄存器 (T1D0L)



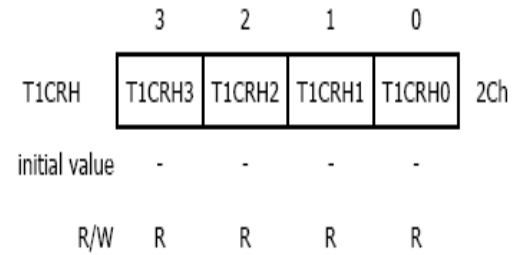
*T1D0 低位控制寄存器 (T1CRL)



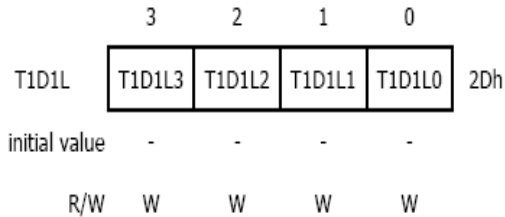
*T1D0 高位数据寄存器 (T1D0H)



*T1D0 高位控制寄存器 (T1CRH)



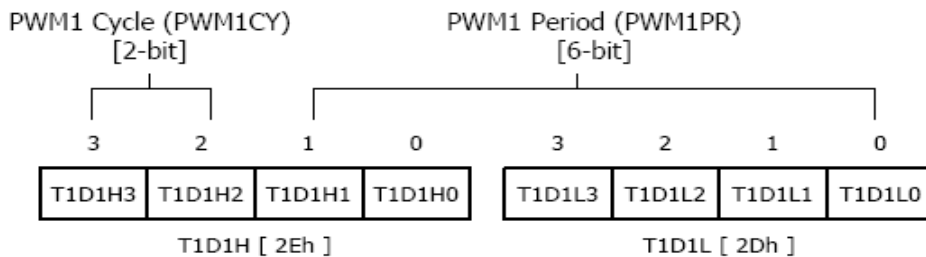
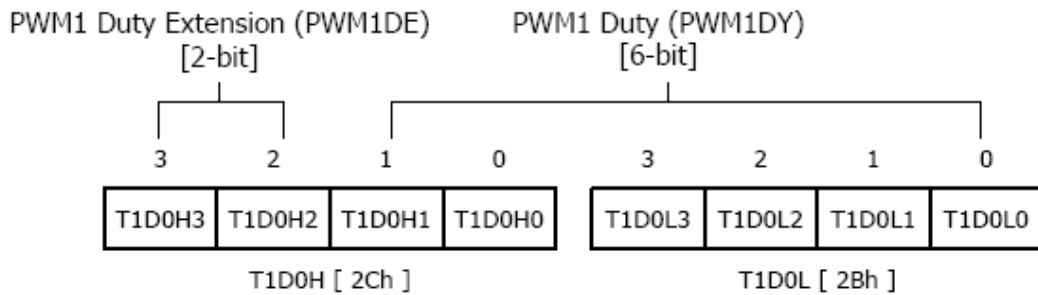
*T1D1 低位数据寄存器 (T1D1L)



*T1D1 高位数据寄存器 (T1D1H)



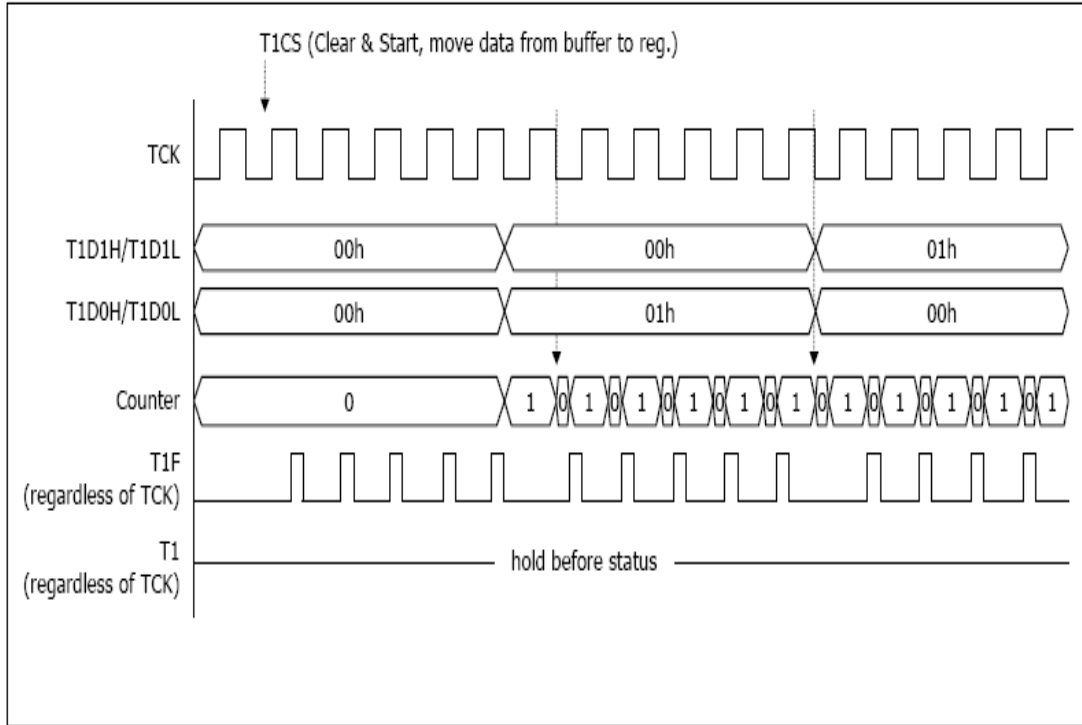
*PWM1 数据寄存器



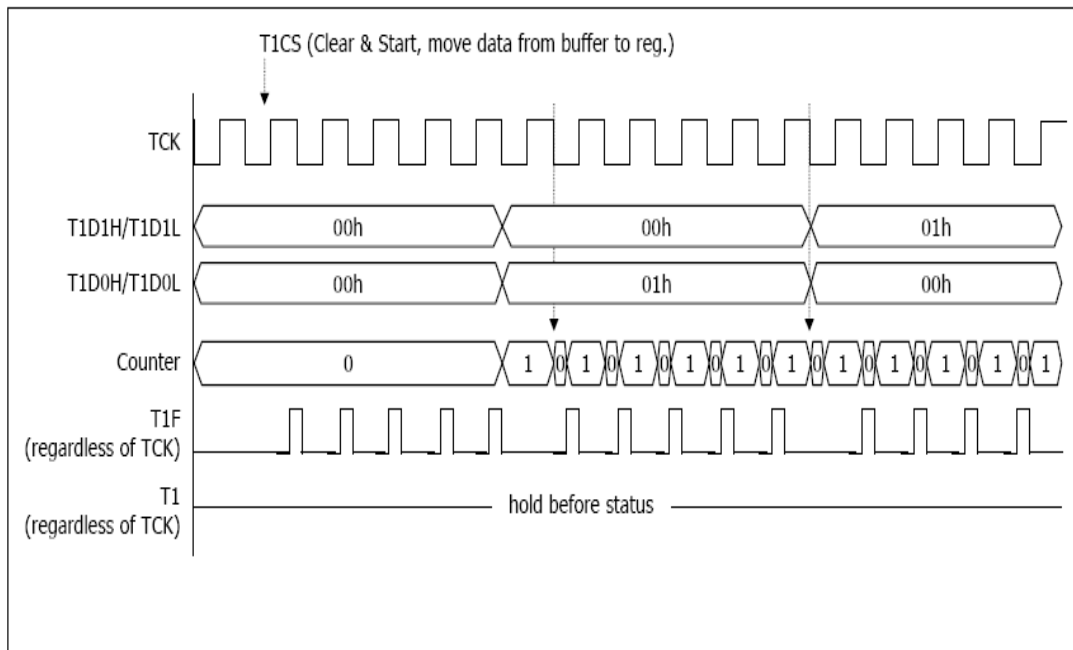


6.3.3 计时器 1 注意事项

Caution : In the case of T1EG is "0",



Caution : In the case of T1EG is "0",

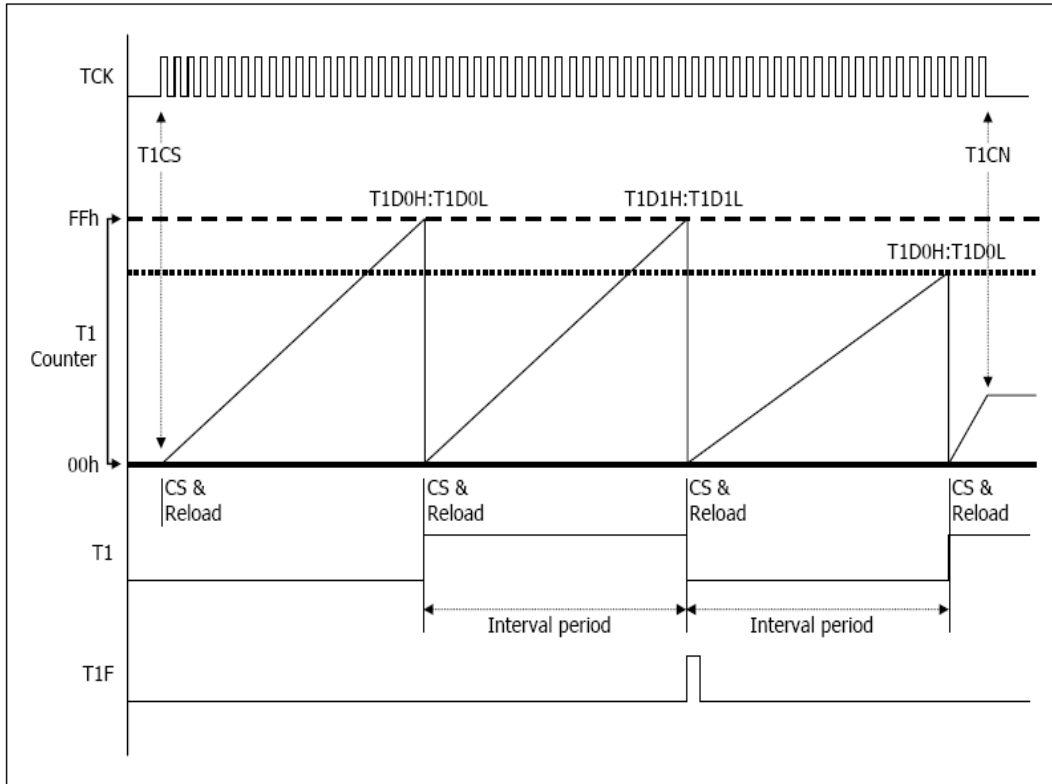


Want to count "0", set T1EG=1



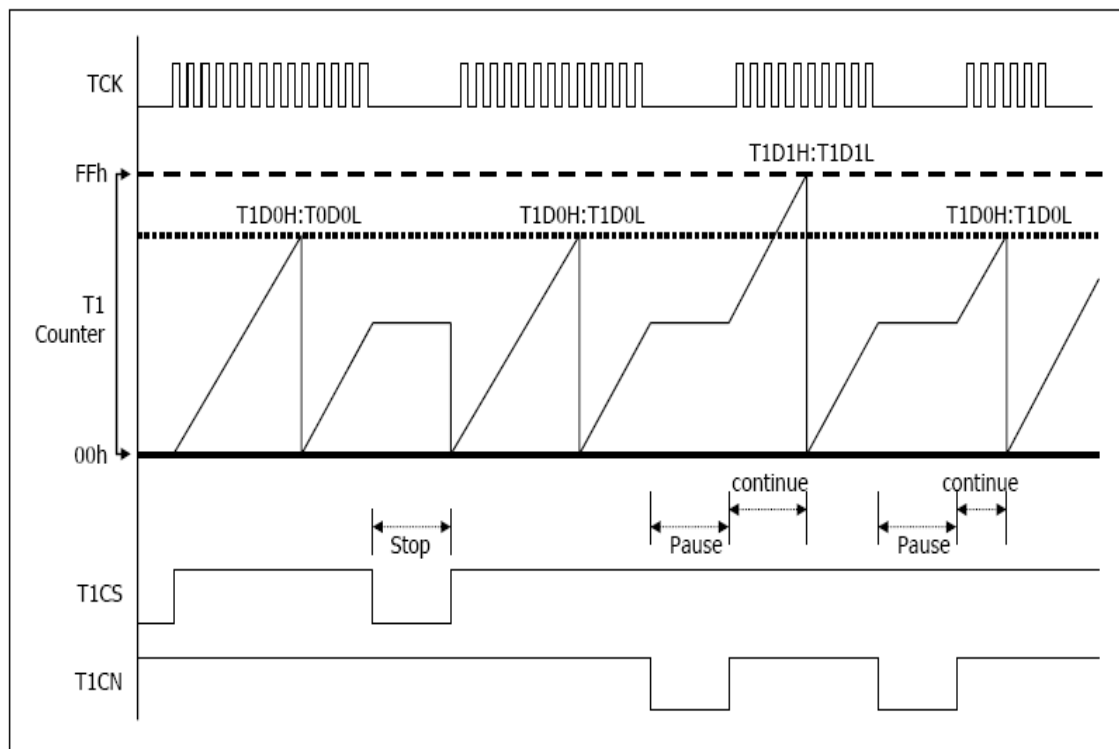
6.3.4 计时器 1 周期框图

* 8-bit Timer/Counter mode Timing Diagram



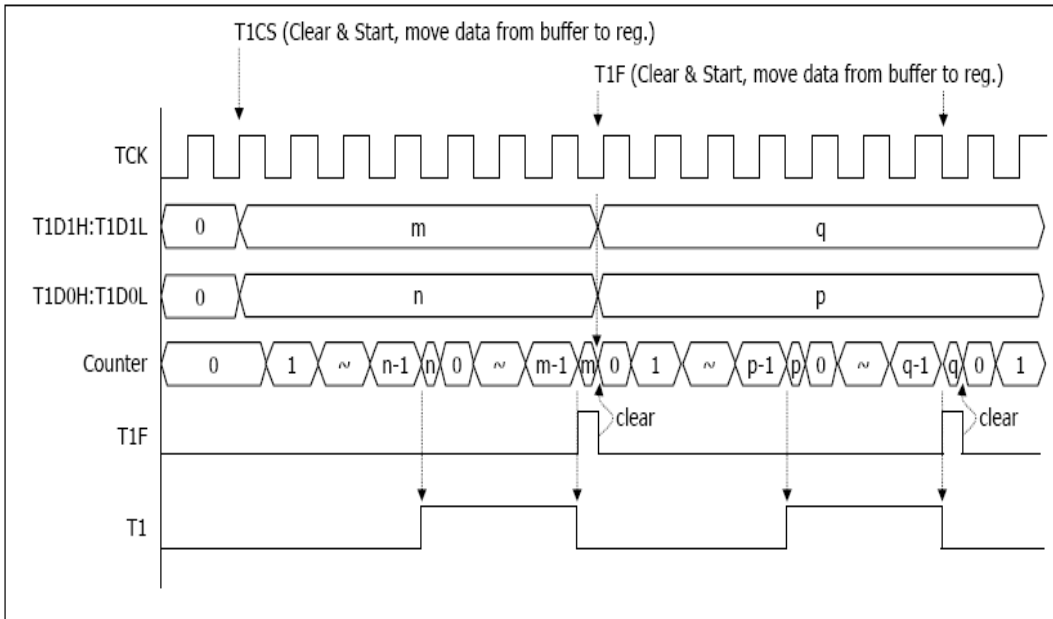
备注：CS:计时器 1 计数清零&开始装入：计数器的数据由数据缓冲器装入。

* Start / Stop operation

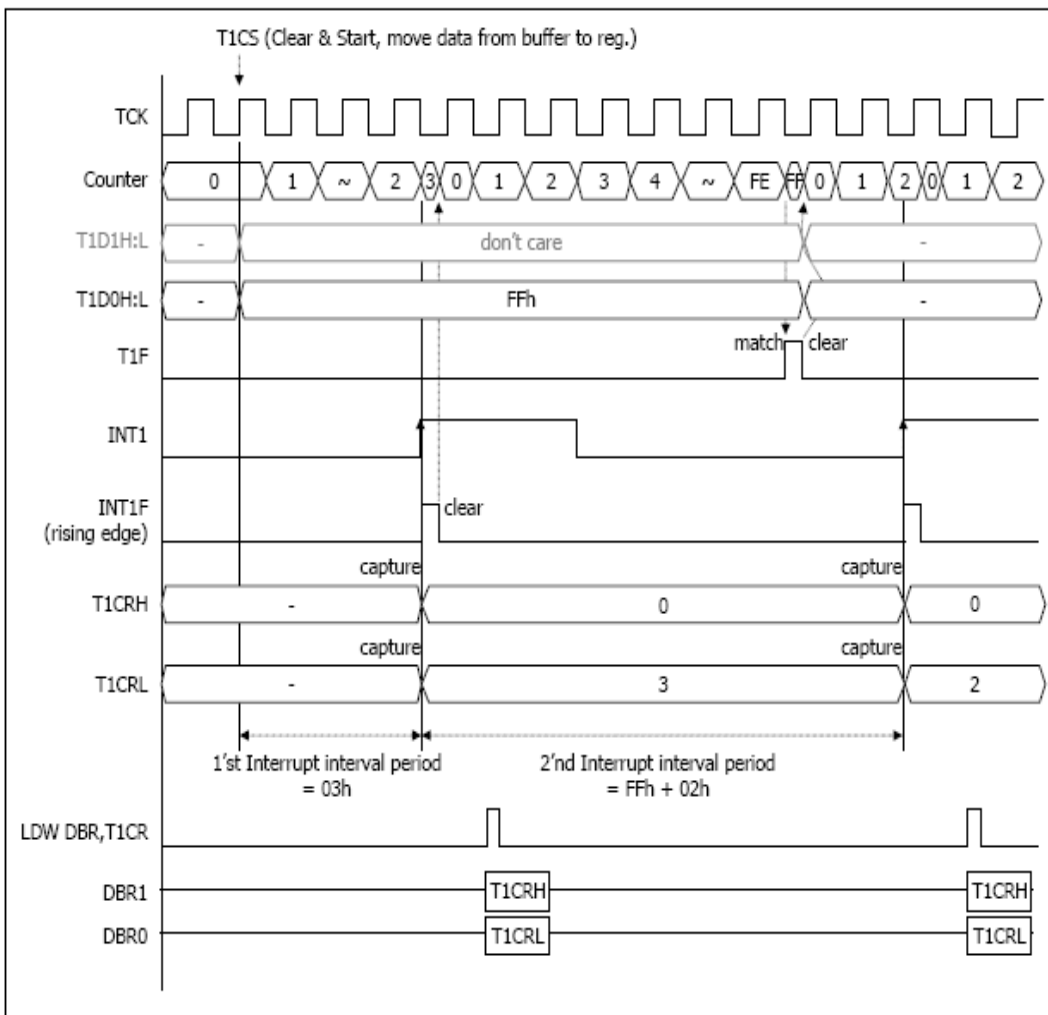




* 8-bit Timer/Counter mode Timing Diagram

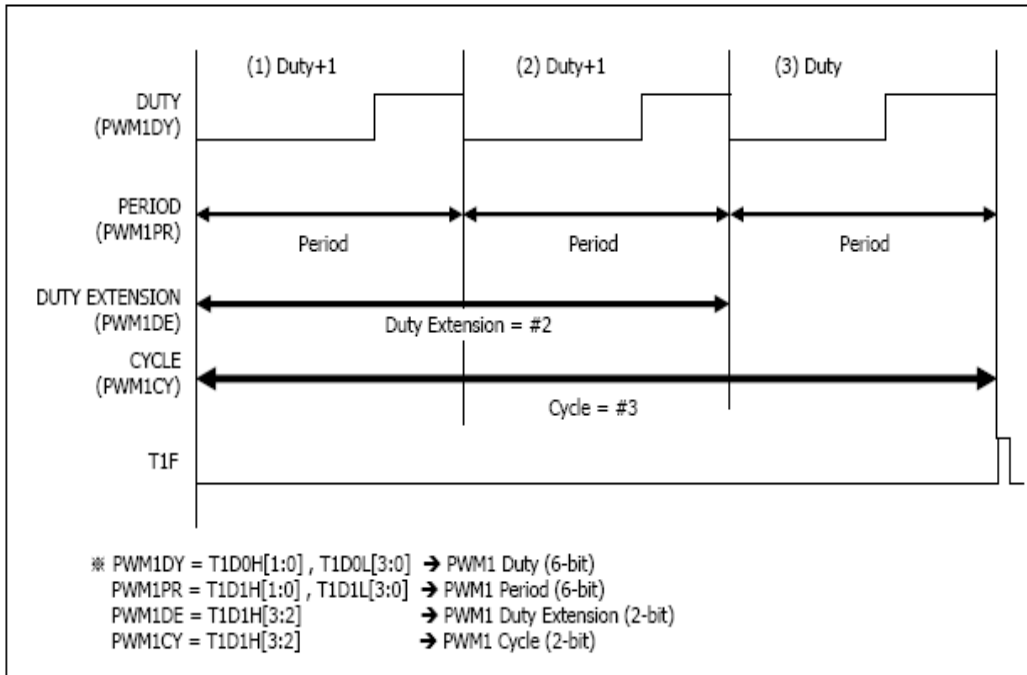


* 8-bit Capture mode Timing Diagram

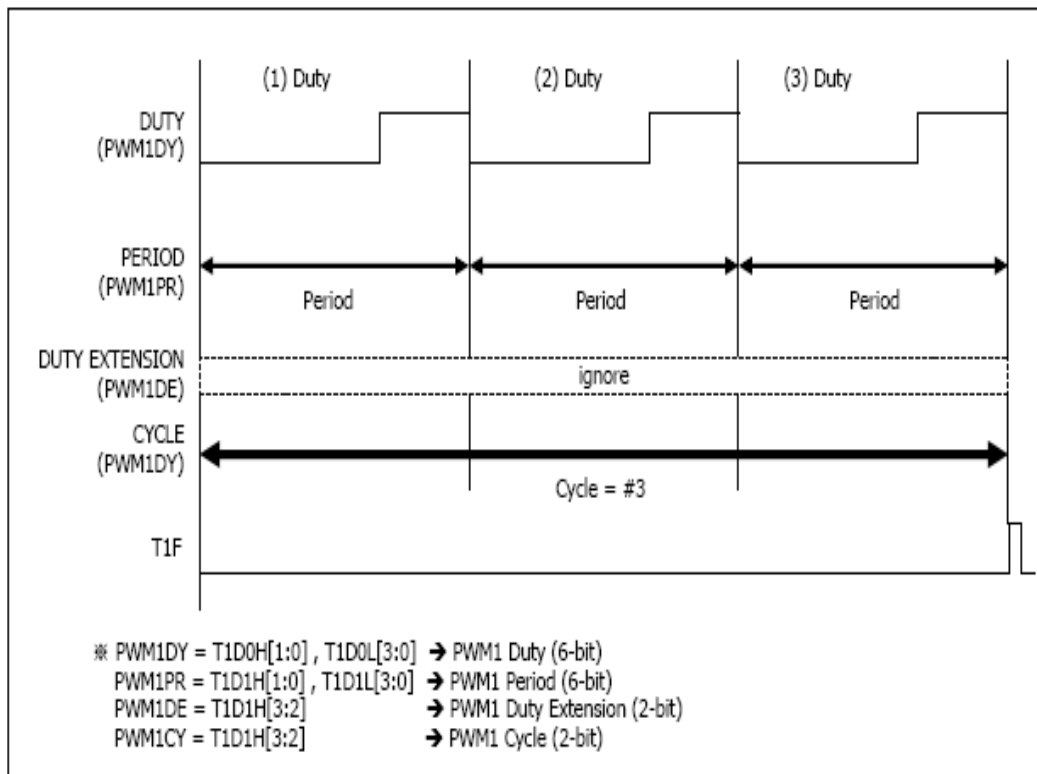




• PWM mode Timing Diagram : (T1EG=0)



• PWM mode Timing Diagram : (T1EG=1)

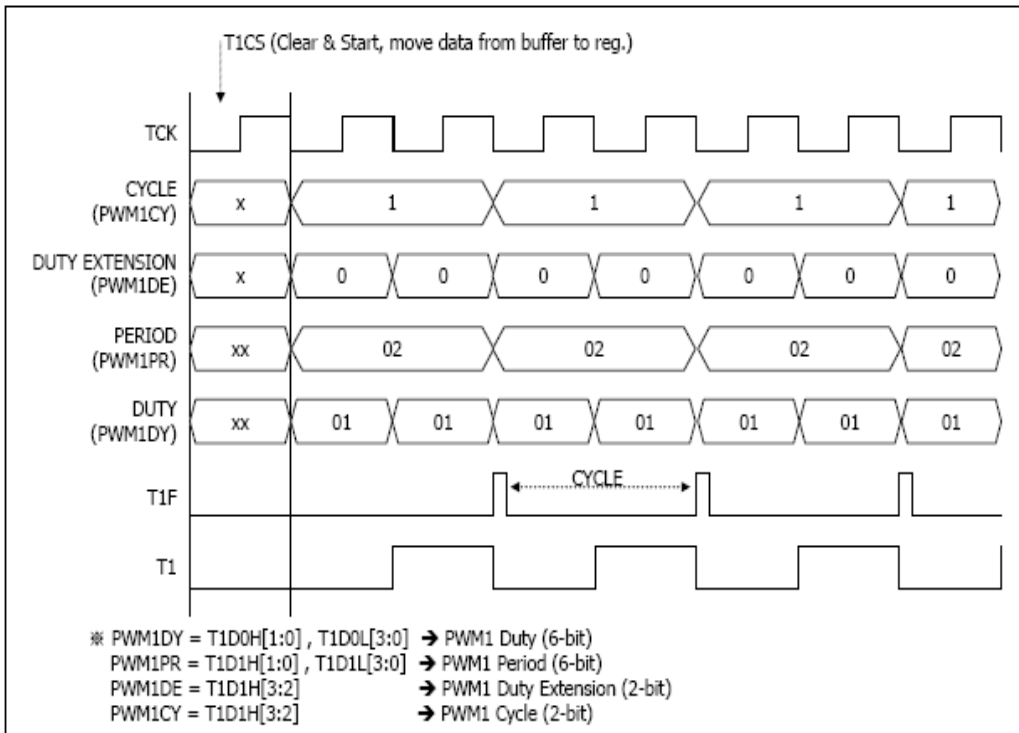


*PWM 模式条件:

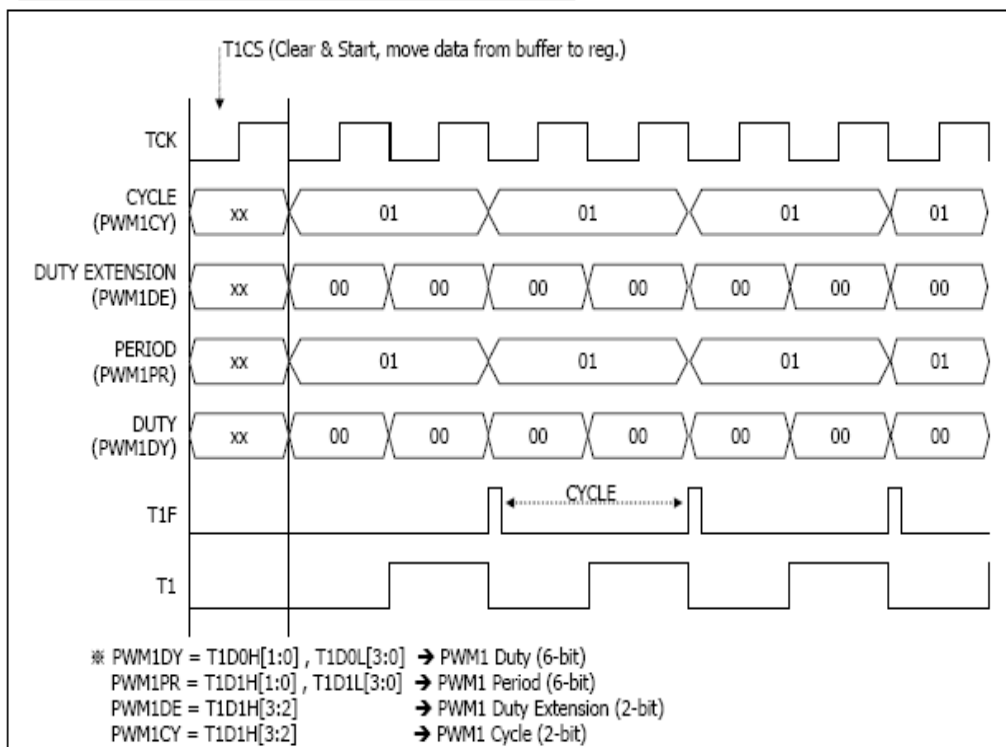
- Cycle ≠ #0
- Period ≠ #1
- Duty < Period
- Duty Extension < Cycle



• PWM mode Timing Diagram : (T1EG=0, DUTY EXTENSION=0)



• PWM mode Timing Diagram : (T1EG=1, DUTY EXTENSION=0)

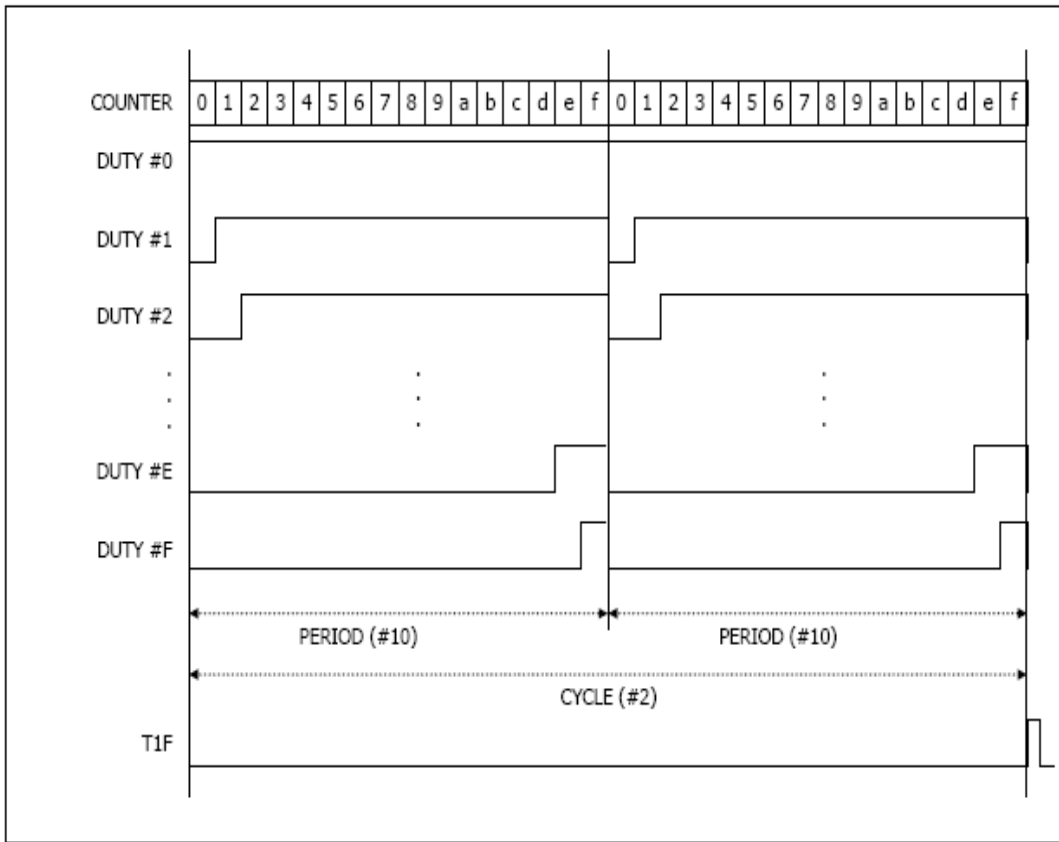


• PWM mode Condition :

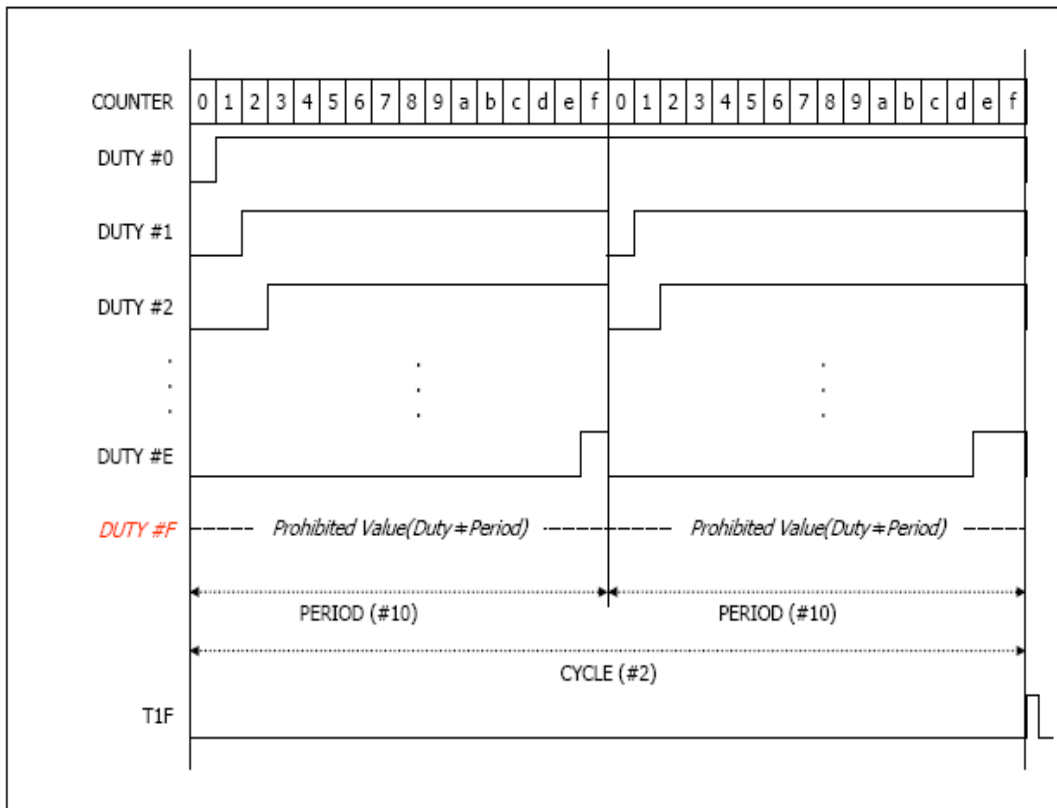
- Cycle ≠ #0
- Period ≠ #1
- Duty < Period
- Duty Extension < Cycle



• T1 OUTPUT (PWM mode) Timing Diagram : (T1EG=0, DUTY EXTENSION=0)



• T1 OUTPUT (PWM mode) Timing Diagram : (T1EG=0, DUTY EXTENSION=1)





7 中断

MC20P43XX 包括 8 个中断源；3 个外部中断和 5 个内部中断。可以用优先权控制来处理中断嵌套服务。

- ▲ 8 个中断源（3 个外部，2 个计时器，1 个 A/D 转换，1 个 VDI,1 个 WDT）
- ▲ 8 个中断向量
- ▲ 可控制 8 级中断嵌套
- ▲ 中断要求标志可读
- ▲ 中断要求接受，中断标志自动清零

中断允许寄存器 (IENR0,IENR1), 中断要求寄存器 (IRQR0,IRQR1) 以及中断优先权电路
中断功能模块框如 7-1 图所示

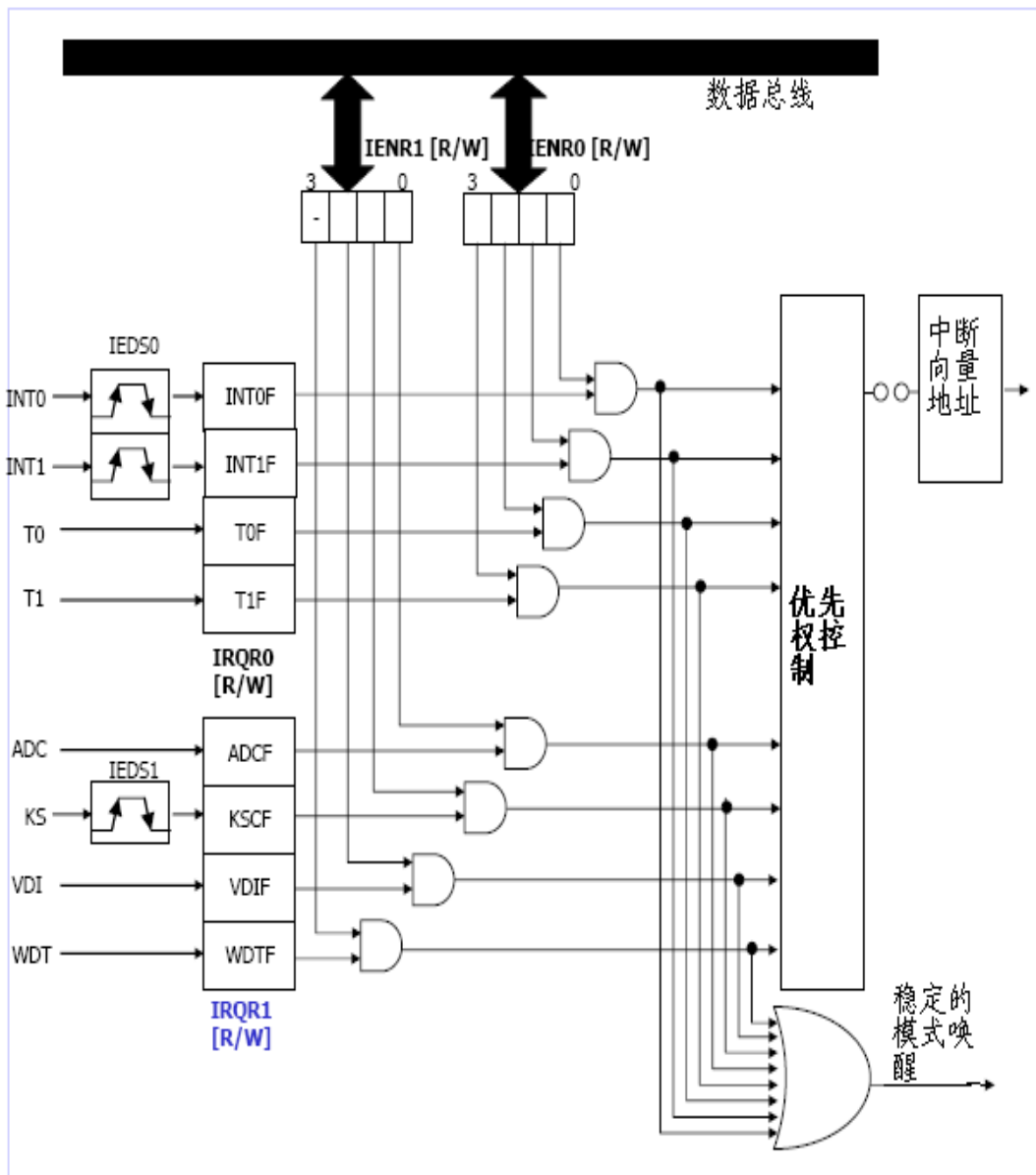


Fig. 7.1 中断源



7.1 中断源

每一个中断向量都是独立的且有自己的优先权

	屏蔽	优先级	中断源	中断向量地址
硬件中断	无屏蔽	---	复位	0000h
	可屏蔽	1	INT0 外部中断源 0	0002h
		2	INT1 外部中断源 1	0004h
		3	T0 定时器 0	0006h
		4	T1 定时器 1	0008h
		5	ADC (模数转换)	000Ah
		6	KS 按键扫描	000Ch
		7	VDI 低压指示器	000Eh
	8	WDT 看门狗计时器	0010h	

表 7-1 中断源

7.1.1 中断控制寄存器

SFR 的标志 I 是中断屏蔽允许标志，当标志 1 置“0”，所有中断不可用。当标志位置 1，中断有选择性的允许，但也可以由响应中断允许寄存器 IENR0/IENR1 的内容来决定中断不可用。

当中断发生时，中断要求标志置位，边沿中断信号检测到中断要求。被接受的中断要求标志位在中断处理周期会自动清零。中断要求标志一直为 1 直到中断被接受或是程序清零。复位状态下，中断要求标志位被清零。可以读到中断寄存器的状态和操作寄存器的内容。

外部中断边沿选择寄存器[IEDS0]

	3	2	1	0	
IEDS0	IED1H	IED1L	IED0H	IED0L	1Ah
initial value	0	0	0	0	
R/W	W	W	W	W	

位名称	选择模式		备注
IED1H IED1L	00		
	01	下降沿选择 (1-0 转换)	
	10	上升沿选择 (1-0 转换)	
	11	双边选择 (下降&上升)	
IED0H IED0L	00		
	01	下降沿选择 (1-0 转换)	
	10	上升沿选择 (1-0 转换)	
	11	双边选择 (下降&上升)	



外部中断边沿选择寄存器[IEDS1]

	3	2	1	0	
IEDS0	LVDC	VOLC	IEDKH	IEDKL	1Bh
initial value	0	0	0	0	
R/W	W	W	W	W	

位名称	选择模式		备注
LVDC	0	LVD 允许	*注意用法
	1	LVD 禁止	
VOLC	0	PA,PB 端口 NMOS 驱动正常	*注意用法
	1	PA,PB 端口 NMOS 驱动减弱	
IEDKH	00		KS
IEDKL	01	下降沿选择 (1-0 转换)	
	10	上升沿选择 (1-0 转换)	
	11	双边选择 (下降&上升)	

*中断允许寄存器 0 (IENR0)

	3	2	1	0	
IENR0	T1E	T0E	INT1E	INT0E	1Eh
initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

位名称	选择模式		备注
T1E	1	计时器 0 中断允许	
T0E	1	计时器 0 中断允许	
INT1E	1	外部中断 1 允许	
INT0E	1	外部中断 0 允许	

*中断允许寄存器 1 (IENR1)

	3	2	1	0	
IENR1	WDTE	VDIE	KSCE	ADCE	1Fh
initial value	0	0	0	0	
R/W	R/W	R/W	R/W	R/W	

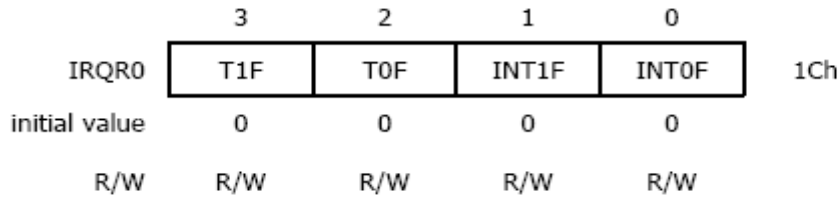
选择 IENR1 模式

位名称	选择模式		备注
WDTE	1	WDT 计时器溢出中断允许	



VDIE	1	电压检测中断允许	
KSCFE	1	外部按键描述中断允许	
ADCFE	1	ADC 中断允许	

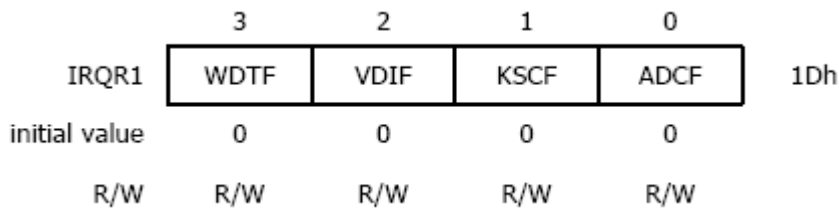
*中断请求标志寄存器 (IRQR0)



选择 IRQR0 模式

位名称	选择模式	选择模式	备注
T1E	1	计时器 0 中断允许	
T0E	1	计时器 0 中断允许	
INT1E	1	外部中断 1 允许	
INT0E	1	外部中断 0 允许	

*中断请求标志寄存器 (IRQR1)



选择 IRQR1 模式

位名称	选择模式	选择模式	备注
WDTF	1	WDT 计时器溢出中断允许标志	
VDIF	1	电压检测中断允许标志	
KSCF	1	外部按键描述中断允许标志	
ADCF	1	ADC 中断允许标志	



7.3 中断周期

中断请求取样周期:

- 最多两个机器周期（当执行 LDW @ABR 指令时）
- 最少 0 机器周期

中断处理步骤需 1 个机器周期

7.4 执行中断控制指令后的有效周期

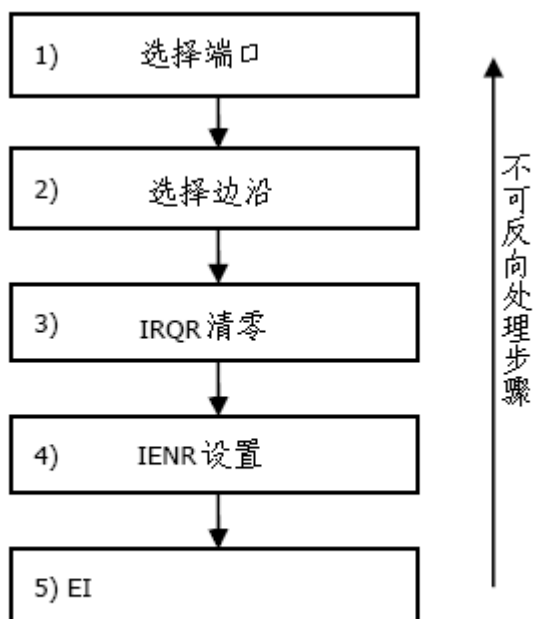
I 标志有效只有在 EI/DI 指令后。

7.5 多次中断

如果发生了中断，在进入中断子程序服务时，中断屏蔽自动清零。然后不再接受中断。如果 EI 指令执行，中断屏蔽位就会变成“1”，并且每一位都能可以接受中断请求。

当两个或多个中断同时发生时，就接受最高优先级的中断。

按键描述和外部中断处理步骤





7.6 中断处理顺序

当中断接受后，正在处理的进程停止，中断服务程序执行。中断服务完成后，有必要将中断发生前的状态储存下来。

只要中断接受，程序计数器的内容保存在堆栈寄存器，状态标志寄存器的内容储存在中断堆栈寄存器 INTSK, 中断堆栈寄存器有 8 级堆栈空间。

同时，响应接受中断后的向量地址内容如向量表所示，进入程序计数器和中断服务执行。为了执行中断服务程序，有必要在向量表中写出响应每个中断的跳转地址。

中断处理步骤

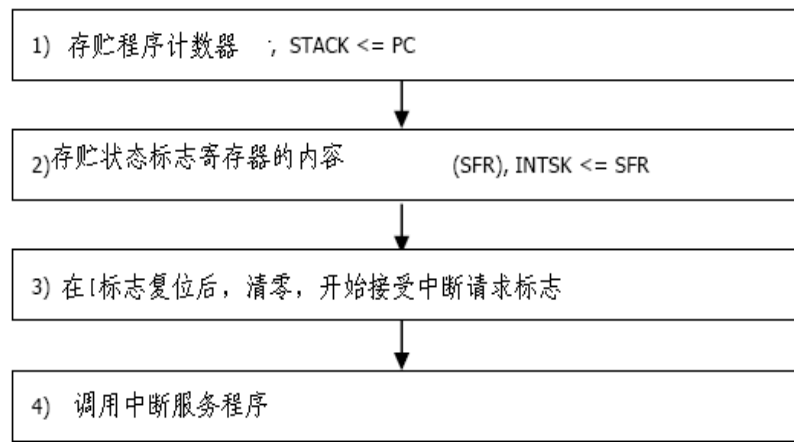
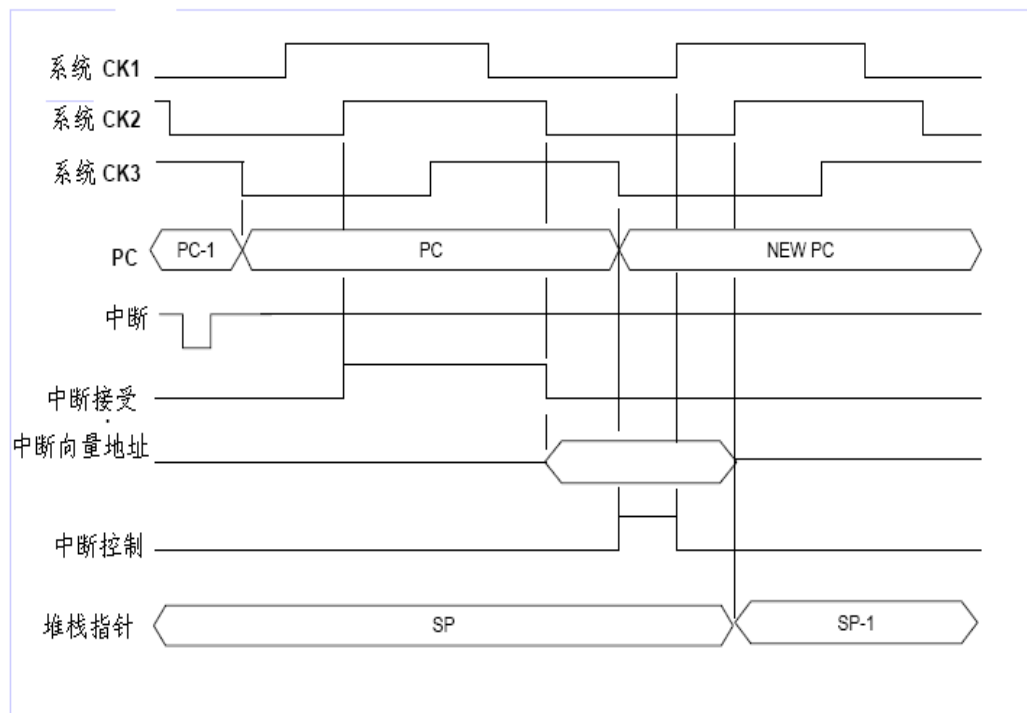


Fig. Interrupt Processing Step Timing





8 模数转换器

模数转换器 (A/D) 可以将端口输入的模拟信号转换为相应的数字信号。A/D 转换模式有 5 种选择性的模拟输入。通过逼近近似值, 就可以把输入转换器的模拟信号, 输出结果。

A/D 模块有 4 个寄存器, 这些寄存器分别为:

A/D 控制模式寄存器 0.(ADCM0)

A/D 控制模式寄存器 1.(ADCM1)

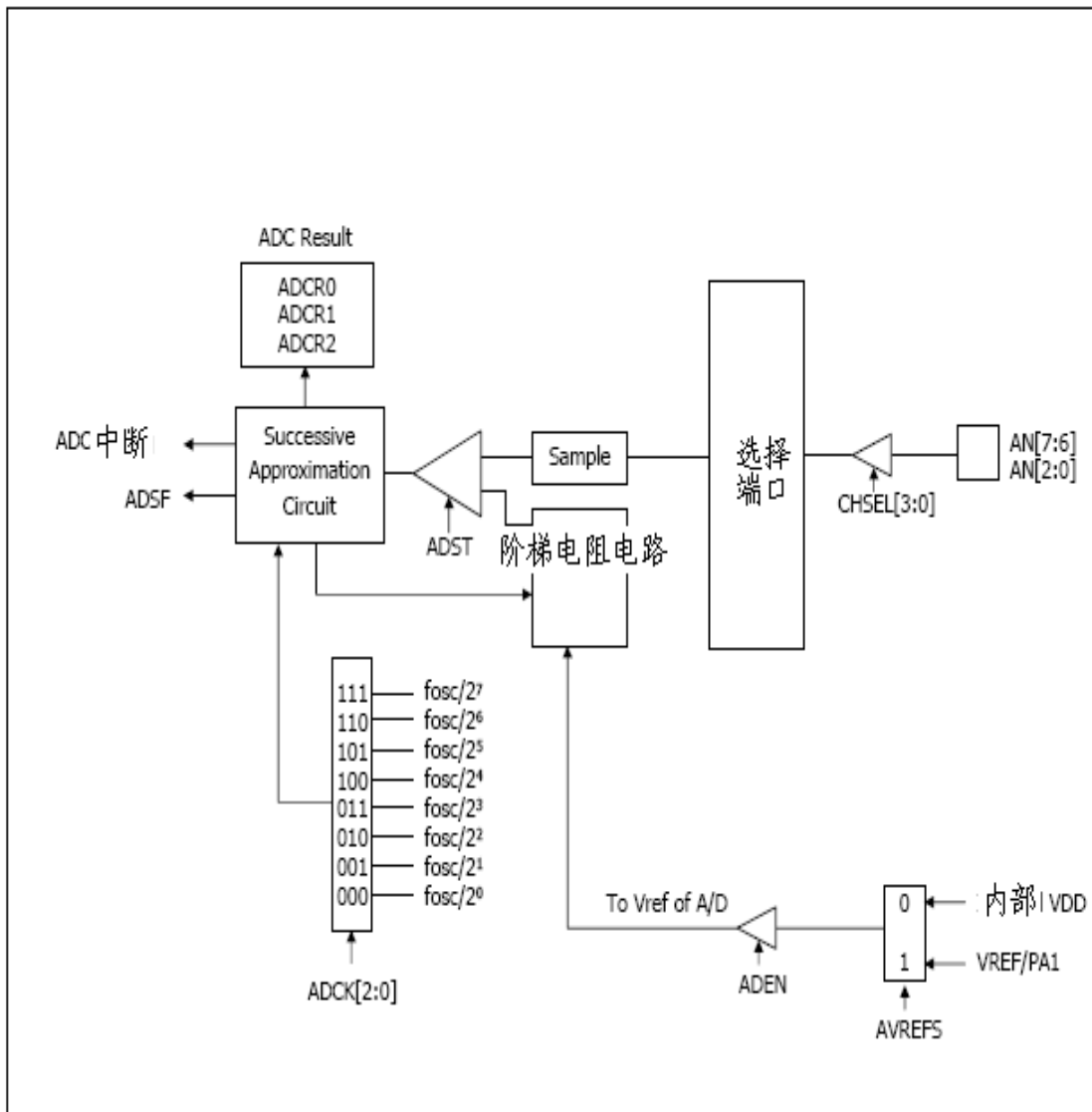
A/D 转换输入选择寄存器 (ADCIS)

A/D 转换数据寄存器 0 (ADCR0)

A/D 转换数据寄存器 1 (ADCR1)

A/D 转换数据寄存器 2 (ADCR2)

Fig. A/D Converter Block Diagram





8.1 模拟转换控制寄存器

* A/D 转换方式寄存器 (ADCM0)

	3	2	1	0	
ADCM0	-	ADEN	ADST	ADSF	34h
initial value	0	0	0	1	
R/W	-	R/W	R/W	R	

位名称	选择模式		备注
ADEN	0	ADC 禁止	停机模式下 ADEN 为低
	1	ADC 允许	
ADST	0	A/D 转换禁止	
	1	A/D 转换开始, 一个周期后变低	
ADSF	0	A/D 转换在处理	
	1	A/D 转换完成	

* A/D 转换方式寄存器 (ADCM1)

	3	2	1	0	
ADCM1	ADCK2	ADCK1	ADCK0	AVREFS	35h
initial value	0	0	0	0	
R/W	W	W	W	W	

位名称	选择模式		备注
ADCK[2:0]	000	PS0($2^0/F_{Osc}$)	
	001	PS1($2^1/F_{Osc}$)	
	010	PS2($2^2/F_{Osc}$)	
	011	PS3($2^3/F_{Osc}$)	
	100	PS4($2^4/F_{Osc}$)	
	101	PS5($2^5/F_{Osc}$)	
	110	PS6($2^6/F_{Osc}$)	
	111	PS7($2^7/F_{Osc}$)	
AVREFS	0	内部 VDD 为 ADC 电源	
	1	VREF(/PA1)为 ADC 电源	



* A/D 转换方式寄存器 (ADCIS)

	3	2	1	0	
ADCIS	CHSEL3	CHSEL2	CHSEL1	CHSEL0	36h
initial value	0	0	0	0	
R/W	W	W	W	W	

位名称	选择模式		备注
CHSEL[3:0]	0000	选择通道 0	选择模拟端口
	0001	选择通道 1	
	0010	选择通道 2	
	0011	禁止	
	0100	禁止	
	0101	禁止	
	0110	选择通道 6	
	0111	选择通道 7	
	1000	禁止	
	1001	禁止	
	1010	禁止	
	1011	禁止	
	1100	禁止	
	1101	禁止	
	1110	禁止	
	1111	禁止	

*A/D 转换数据寄存器 (ADCR0)

	3	2	1	0	
ADCR1	ADCR07	ADCR06	ADCR05	ADCR04	36h
initial value	-	-	-	-	
R/W	R	R	R	R	

*A/D 转换数据寄存器 (ADCR1)

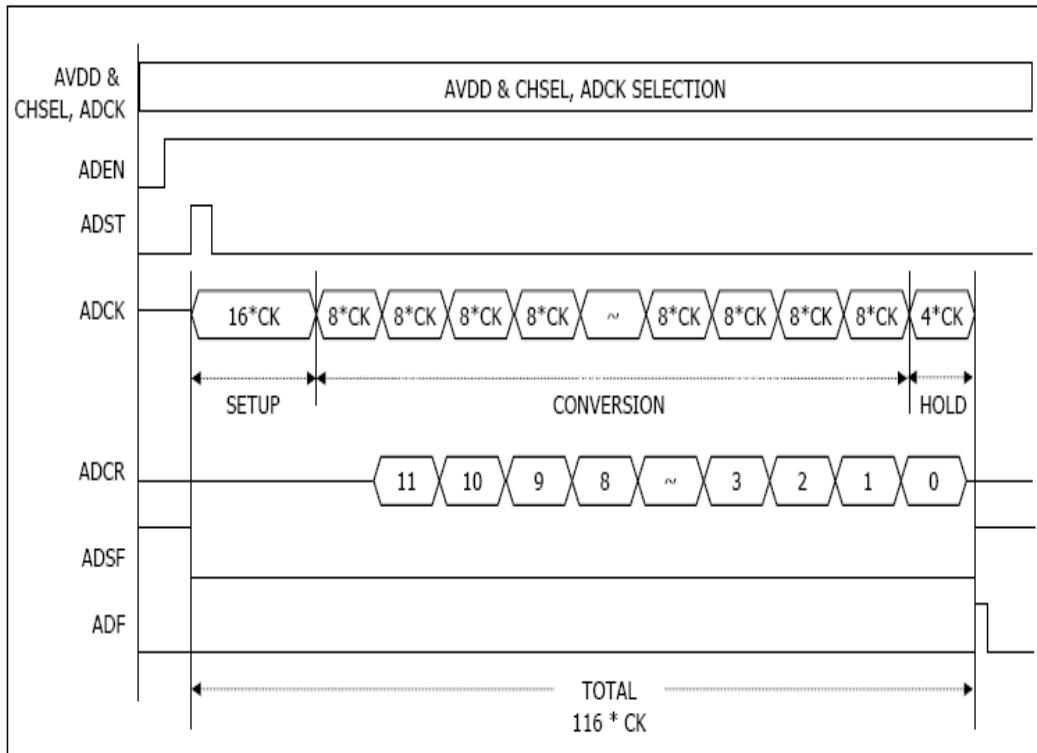
	3	2	1	0	
ADCR2	ADCR11	ADCR10	ADCR09	ADCR08	37h
initial value	-	-	-	-	
R/W	R	R	R	R	

*A/D 转换数据寄存器 (ADCR2)



	3	2	1	0	
ADCR2	ADCR11	ADCR10	ADCR09	ADCR08	37h
initial value	-	-	-	-	
R/W	R	R	R	R	

ADC Timing Diagram



- Total Conversion Time is

$$(16 + 8 * 12 + 4) * ADCK$$

freq = 4MHz

Bit Name	Selection Mode		Remarks
ADCK	000	Conversion Source Clock ($1/f_{osc}$)	$116 * 250ns = 29us$
	010	Conversion Source Clock ($2^2/f_{osc}$)	$116 * 1us = 116us$

8.2 A/D 转换注意事项

8.2.1 噪音 AN[AN7:6],AN[2:0]

为了减少噪音，建议外部如图 6-2 所示连接一个电容。

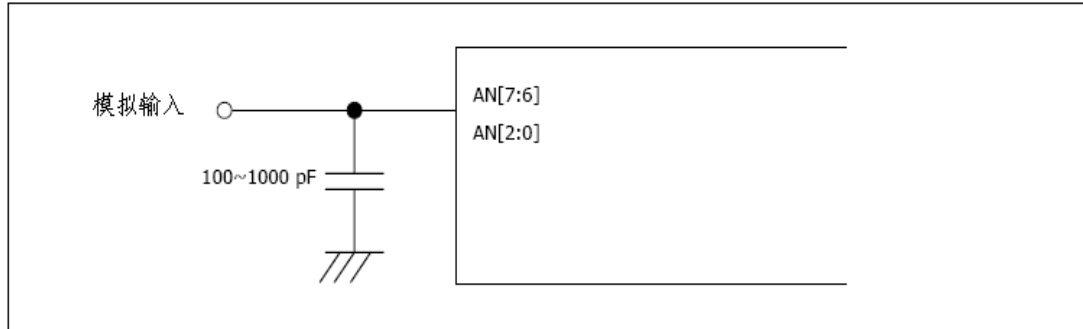


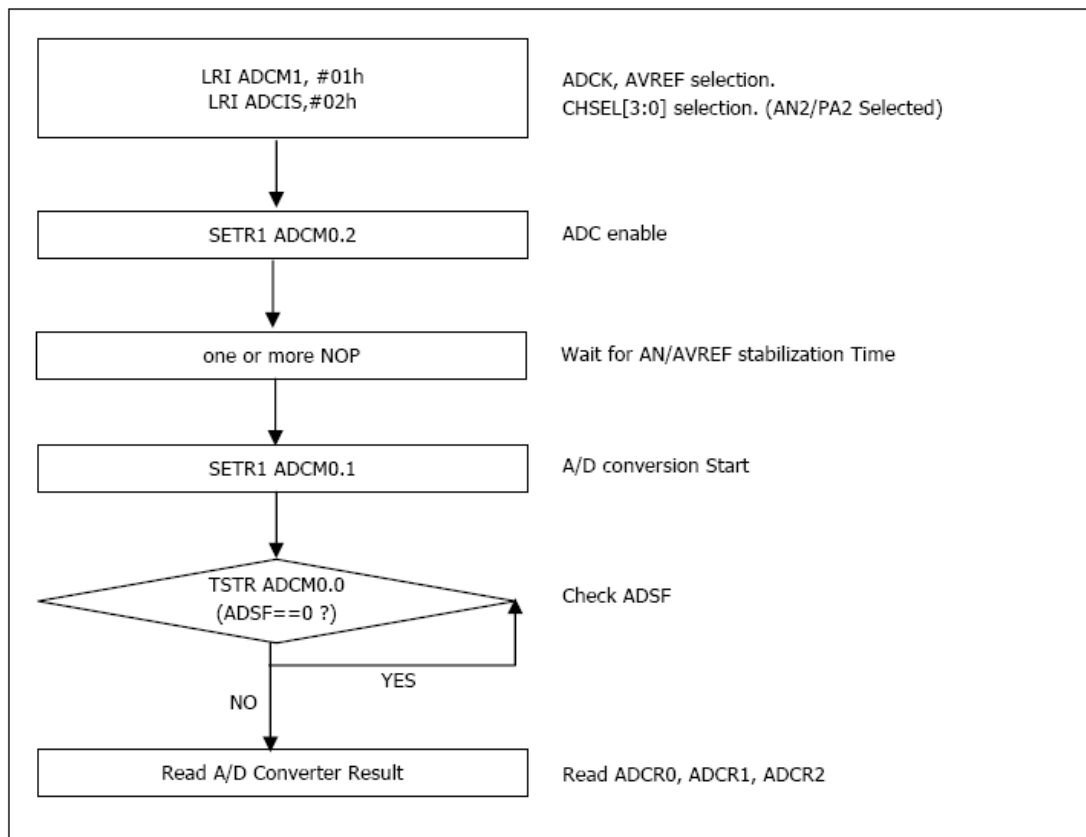
图 模拟输入引脚连接电容

8.2.2 AVREF 引脚输入阻抗

一系列电阻串大约 $100\text{K}\Omega\sim 150\text{K}\Omega$ 连接在 AVREF 引脚及地之间。

如果 AVREF 输出阻抗高，将会引起并联在 AVREF 引脚及地之间的电阻的参考电压错误太大。

8.3 A/D 转换流程图





9 节电功能

在节电模式下，电池工作时电源消耗相应减少，电池寿命可以延长。在电池消耗成为重要因素的应用上，MC20P43XX 提供两种节电功能：关机模式和睡眠模式。在这两种模式下，程序处理停止。

9.1 关机模式

进入关机模式可通过编程时输入 STOP 指令。

在关机模式下，振荡停止使所有的时钟停止，造成电源消耗减少。所有的寄存器和 RAM 数据保持。

NOP 指令应紧随 STOP 指令，提前指示数据总线。

例如：STOP:STOP 指令执行

NOP:NOP 指令

另外：如果令 WDTCR 的 RCWDTEN 位置 1 之后，执行关机指令，内部 RC 振荡看门狗计时器模式激活。在内部 RC 振荡看门狗计时器模式下，关机指令同样被释放通过 WDT 暂停。

RING-OSC 振荡周期随温度，VDD 不同而变化，处理也应此而不同。由 WACR 的 RCWDTCK 位，RCWDT 振荡的看门狗计时器溢出时间如下图 5 所示：

NOP 指令应紧随 STOP 指令，提前指示数据总线。

例：	LRI WACR,#0100b:	置位 RCWDTEN
	WDTC	WDT 清零
	STOP	关机指令执行
	NOP	空操作

9.1.1

开电源复位以后，唤醒停机模式。通过选择 PAST 和 PBST 可以选择按键输入端口来唤醒,停机模式的边沿模式 IEDS1[1:0],或是外部中断，低压检测模式的唤醒。

当发出一个关机模式信号，振荡时期稳定以后开始执行指令。（ $2^{14} \times \frac{4}{f_{osc}} = 16.384ms$ $f_{osc} = 4.0MHz$ ）

唤醒原因	唤醒方式	唤醒时间
电源复位	通过电源复位，唤醒关机模式系统初使化	$38ms + 57 \times 2^{10} \times \frac{4}{f_{osc}} = 96.6ms$ $f_{osc} = 4.0MHz$ 读操作周期约 38ms
LVD 检测	来自 LVD 检测，唤醒关机模式	
外部按键输入（PA,PB 端口）	通过选择 PAST 和 PBST 寄存器，在输入转换时，唤醒停机模式	$2^{14} \times \frac{4}{f_{osc}} = 16.384ms$ $f_{osc} = 4.0MHz$ ）
外部中断	通过外部中断来唤醒停机模式	
WDT 溢出	来自复位和 WDT 溢出	
外部复位	来自外部 \overline{RESET}	外部复位脉宽（超过 100μs）



9.2 睡眠模式

可在编程时输入 SLEEP 指令进入睡眠模式。

在睡眠模式下，CPU 和 ROM 停止，振荡和外围仍在工作。

例如：SLEEP: SLEEP 指令执行

NOP:NOP 指令

NOP 指令应紧随 SLEEP 指令，提前指示数据总线。

9.2.1 睡眠模式唤醒

执行电源复位可唤醒睡眠模式，所有中断和低压检测模式也都可以唤醒睡眠模式。要通过中断来唤醒睡眠模式，必需要在进入睡眠模式之前，中断就得到允许。

睡眠模式无需稳定振荡周期。

唤醒原因	唤醒模式	唤醒时间
电源复位	通过电源复位，唤醒睡眠模式系统初使化	$38ms + 57 \times 2^{10} \times \frac{4}{f_{osc}} = 96.6ms$ $f_{osc} = 4.0MHz \text{ 读操作周期约 } 38ms$
LVD 检测	来自 LVD 检测，唤醒睡眠模式	
所有的中断	所有的中断都可以唤醒睡眠模式	$2^5 \times \frac{4}{f_{osc}} = 32\mu s$ $f_{osc} = 4.0MHz$
外部复位	来自外部 \overline{RESET}	外部复位脉宽 (超过 $2 \times T_{SYS}$)

9.3 关机/睡眠模式下的工作状态

内部电路	关机模式	睡眠模式
振荡器	停止	照常工作
内部 CPU 时钟	停止	停止
地址/数据总线	保持	保持
寄存器	保持	保持
RAM	保持	保持
I/O 口, 输出口	保持 (除了 PG 口, 由 OTP 结构 PG 位控制)	保持
ROUT	停止	照常工作
计时器	停止 (计时器清零)	照常工作
看门狗计时器	停止 (只在 RCWDT 模式下工作)	停止
ADC	停止	停止
RCWDT	照常工作 (只在 RCWDT 模式下工作)	不工作
VDI	继续工作	继续工作
唤醒模式	复位, 开电源, LVD,WDT,RCWDT,外部中断, 按键输入 中断都可以唤醒	复位, 开电源, LVD 唤醒, 所有中断 (除了 ADC)

表 9.1 关机和睡眠模式下的工作状态

10 复位功能

电源复位电路自动检测电源电压的上升（上升时间在 50ms 内）。直到电源电压达到一定的水平，内部复位信号保持低电平直到振荡稳定。

电源应用后，复位状态保持（结构选项读周期约 38ms VDD=5.0V）和振荡稳定周期。

$$\left(\frac{4}{f_{osc}} \times 57 \times 2^{10} = 58.368ms \quad f_{osc} = 4.0MHz \right)$$

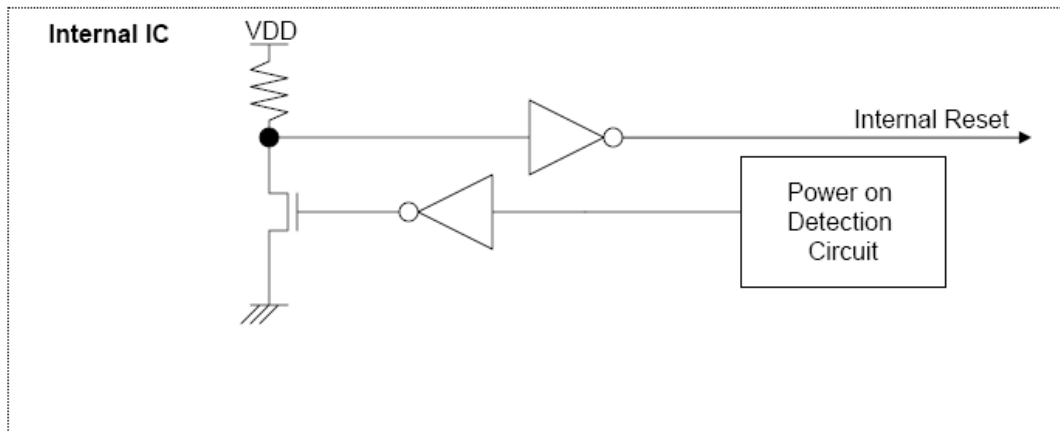


图 8-1 开电源复位电路模块框图

备注：当开电源复位，振荡稳定周期不包括 OSC 开始时间

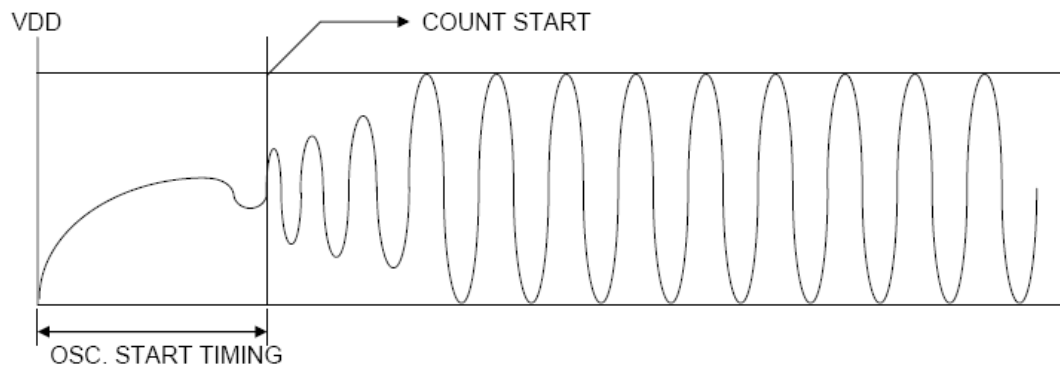


图 8-2 振荡器稳定框图



11 低压检测模式

11.1 低压检测条件

一块电压比较仪确认 V_{DD} 是否达到要求的水平，确保可以使设备正常工作。如果 V_{DD} 低于一定的水平，低压检测仪强迫设备进入低压检测模式。

11.2 低压检测模式

此模式下无电源消耗，除非关掉电流。

- 1 停机唤醒功能禁止。
- 2 所有 I/O 端口 (R1/PB/PG/PH) 被设置为输入模式 (无上拉电阻)。
- 3 数据存储保持直到电压被外部电容用耗尽。
- 4 中断不可用。
- 5 振荡器停止

11.3 低压检测模式唤醒

新电池(3V/5V)或是其它的电源，取得复位信号并进入复位状态，是由于低压检测模式的唤醒。这取决于用户是否执行 ROM 清零程序。

11.4 低压检测电压选项

用户可通过 OTP 结构位 (LVDS) 来选择检测的电压的低压值。一个高压版 (类型: 2.2V, 如果 (LVDS 为 0), 另一种是低压版本 (类型: 1.7V, 如果 LVDS 为 1)。



12 低压检测指示器

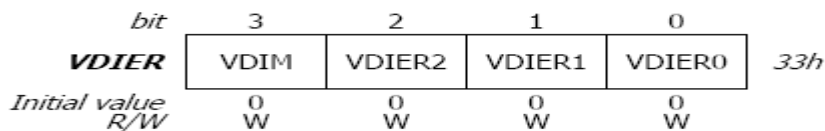
12.1 低压检测指示器

低压指示 VDI 由两个寄存器控制，可能有效的显示电源的消耗程度。

如果 VDD 电压很低，但是高过低压检测水平(LVD)(参看图 12-1)，VDIR 寄存器的位可根据 VDD 水平等级相应的设置。

VDD 检测等级有 3 级：VDIR2(型号.4.0V)，VDIR1(型号.3.0V)和 VDIR0（型号：2.5V）

12.1.1 电压检测指示器允许寄存器（VDIER）



VDIER0	检测级 0（型号： 2.5V）	0	禁止
		1	允许
VDIER1	检测级 1（型号：1 3.0V）	0	禁止
		1	允许
VDIER2	检测级 3（型号： 4V）	0	禁止
		1	允许
LVIM	LVI 模式选择	0	系统复位选择
		1	中断选择

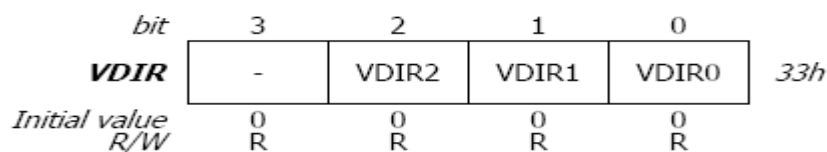
电压检测指示器允许寄存器(VDIER)是 4 位寄存器，可设定指示器是否允许检测。

如果 VDIE2~VDIER0 置位为 0，指示器的电压检测功能禁止，如果置位为 1，则为允许。如果 LVIM 置位为 0，且 VDIER2~VDIER0 中的之一允许，指示器的响应电压检测发生，这将令系统发生复位。如果 LVIM 置位为 1，可令 LVI 中断。

VDIER 是只写寄存器，在复位状态初使化为 0h.

在模拟电路中，LVI 功能是不完全的，用户无法感受到。因此开发最终用户程序时，这个功能也许可以体验得到或是预计得到的。

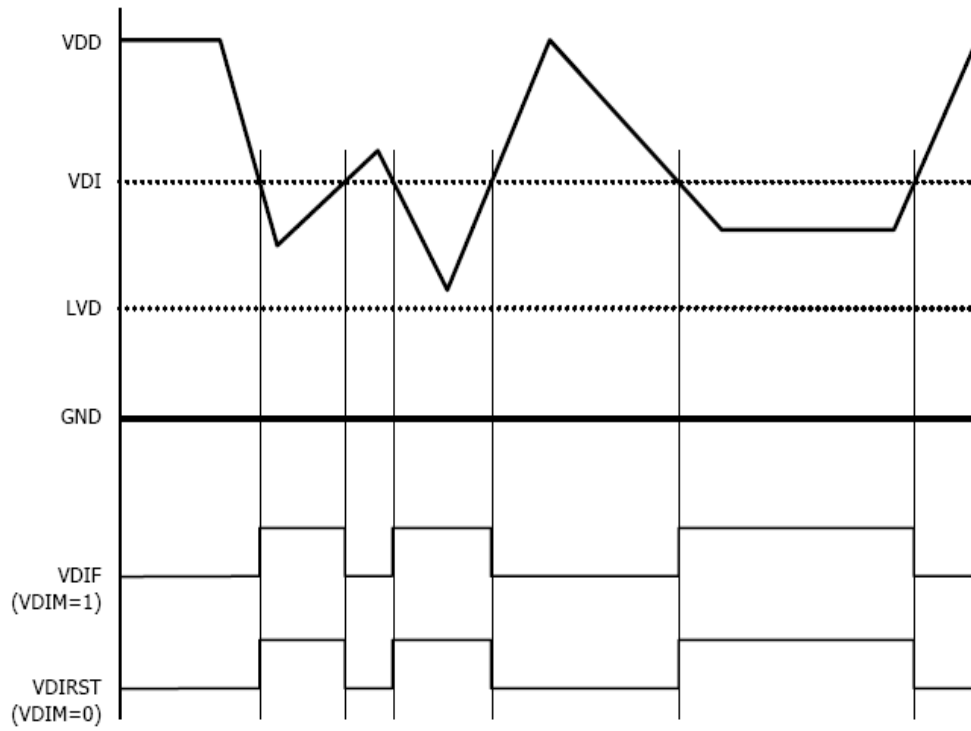
12.1.2 电压检测指示器数据寄存器（VDIR）



电压检测指示器数据寄存器（VDIR）是 3 位存储电压等级数据的寄存器。



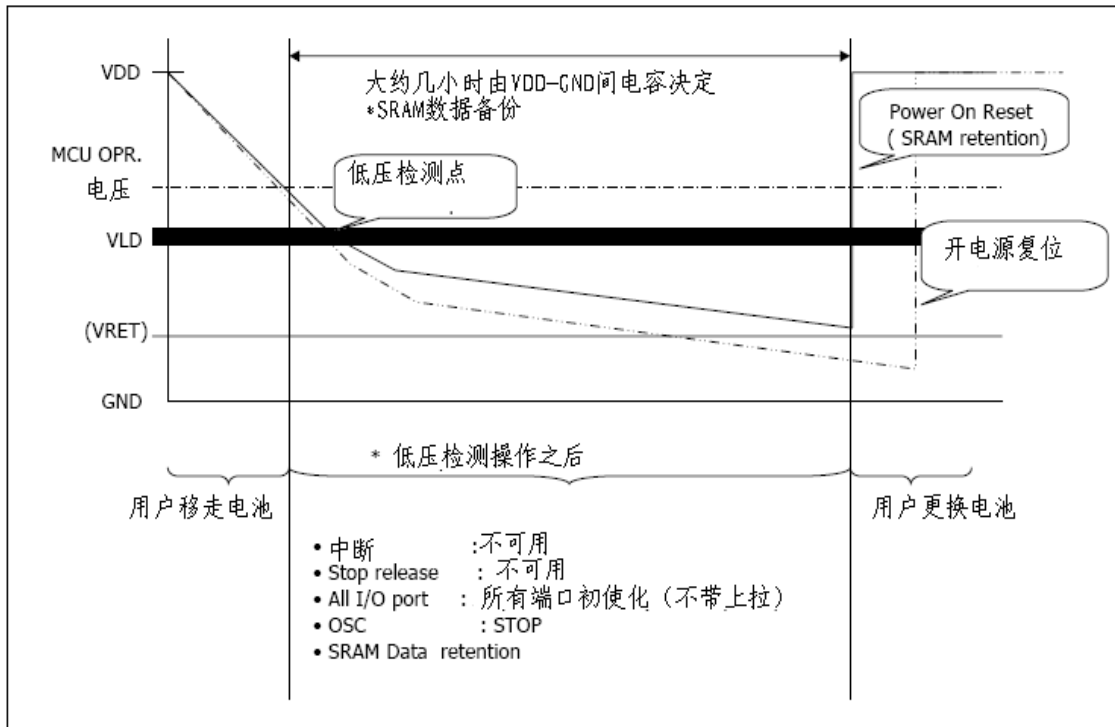
12.2 周期图



13 RAM 数据备份功能

13.1 低压检测之后的 SRAM 数据备份功能

Fig. Low Voltage Detection and Protection



13.2 S/W 复位后SRAM数据备份流程图

Fig. S/W 数据备份流程图

