
MC20P801 用户手册 V1.1

SinoMCU 8 位单片机

2013/9/2



上海晟矽微电子股份有限公司

Shanghai SinoMCU Microelectronics Co., Ltd.

目录

1	产品简介	4
1.1	产品特性	4
1.2	系统框图	5
1.3	引脚排列	6
1.4	引脚说明	6
1.5	引脚结构示意图	7
2	中央处理器	9
2.1	指令集	9
2.2	地址空间分配	9
2.3	程序存储器 ROM	9
2.4	用户数据存储器 RAM	9
2.5	用户配置字 OPBIT	9
2.6	控制寄存器	10
3	系统时钟	11
3.1	内置高精度 RC 振荡	11
3.2	WDT 振荡器	11
4	复位	12
4.1	概述	12
4.2	上电复位	13
4.3	外部复位	13
4.4	LVR 复位	13
4.5	WDT 复位	13
5	I/O 口	14
5.1	I/O 工作模式	14
5.2	上拉电阻	14
5.3	下拉电阻	14
5.4	开漏输出	15
6	定时器	16
6.1	定时器 T0	16
6.2	定时/计数器 T1	18
6.3	WDT 定时器	21
7	中断	23
7.1	概述	23
7.2	外中断	23
7.3	键盘中断	24
7.4	定时器中断	25
7.5	WDT 中断	25
8	系统工作模式	26
8.1	STOP 模式	26
8.2	WAIT 模式	26
9	电气参数	27
9.1	极限参数	27

9.2	直流电气参数	27
9.3	交流电气参数	28
10	封装外形尺寸	29
11	附录	31
11.1	内置 RC 频率曲线	31
11.2	I/O 口驱动能力曲线	32
11.3	WAIT 模式工作电流曲线	32
11.4	动态工作电流曲线	32
11.5	WDT 振荡器频率曲线	33
11.6	STOP 模式（开 WDT）工作电流曲线	33
12	版本修订记录	34



MC20P801 用户手册 V1.1

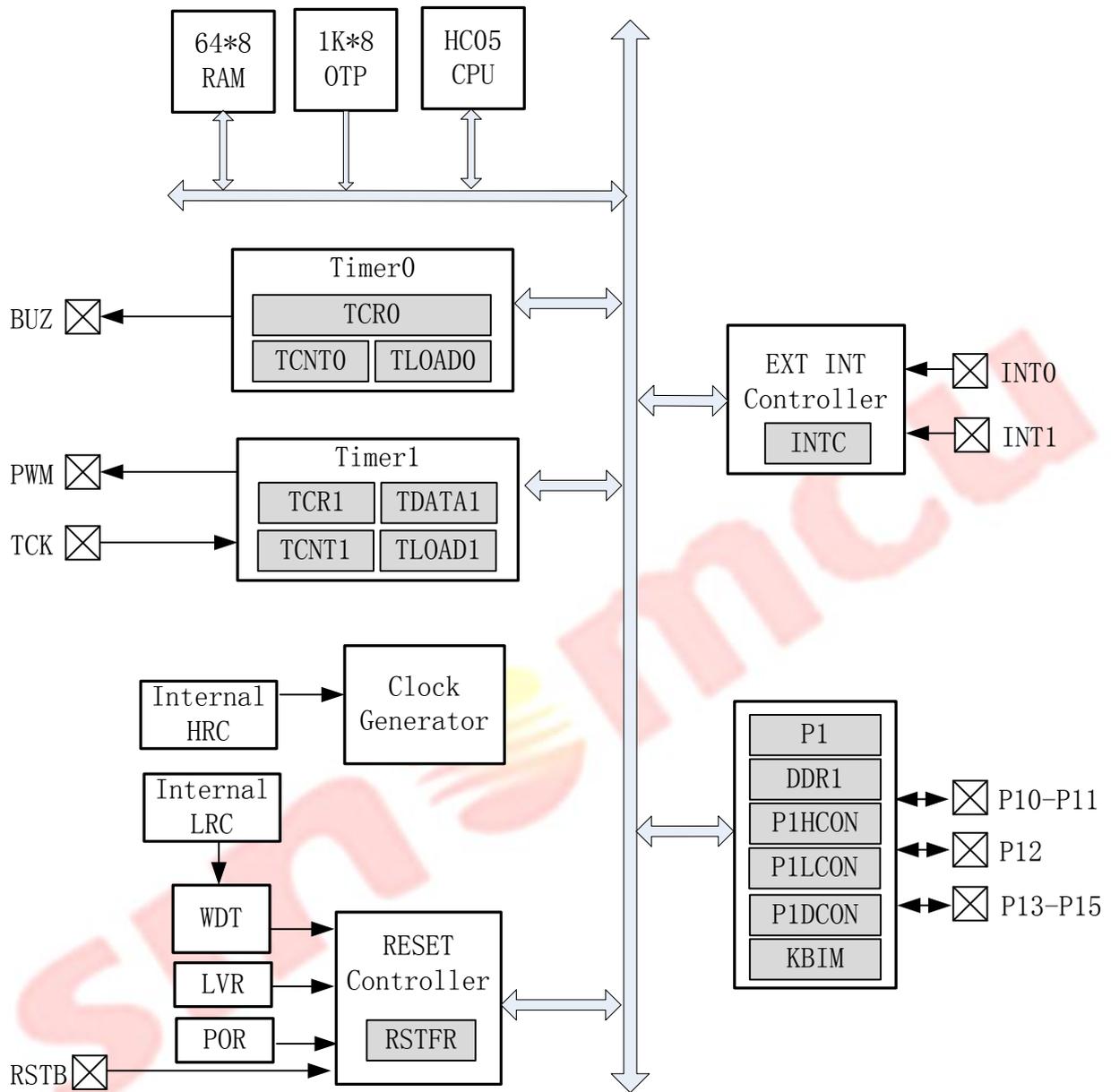
1 产品简介

MC20P801 是一款高性能 8 位 OTP 型 MCU，内置高精度 RC 振荡器。产品的高抗干扰性能能为小家电产品提供良好的解决方案。

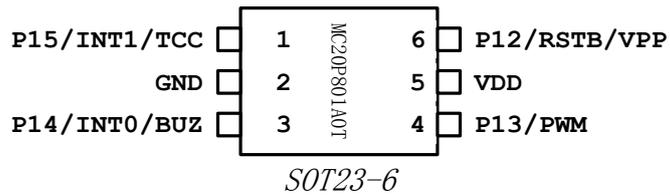
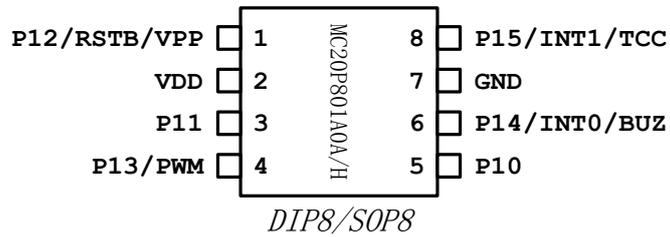
1.1 产品特性

- ◇ 8 位 CISC 结构 CPU (Motorola HC05 兼容)
- ◇ 1K*8 位 OTP ROM
- ◇ 64 字节 RAM
- ◇ 支持 6 个通用 IO 口
- ◇ 1 个基本 8 位自装载定时器，可设置溢出中断，并可输出 BUZ
- ◇ 1 个基本 8 位自装载定时器/计数器，其信号源可由软件设定，可设置溢出中断，并可输出 PWM 信号
- ◇ 2 路外中断 (INT0/INT1)，可设置上升沿/下降沿/高电平/低电平触发方式
- ◇ 内部自振式看门狗计数器 (WDT)
- ◇ 低压复位 LVR (2.1V/3.6V 可选)
- ◇ 6 个中断源: INT0、INT1、TMI0、TMI1、KBI、WDTI
- ◇ 振荡模式
 - 内置 RC 振荡: 1MHz、2MHz、4MHz、8MHz 可选 (偏差 $\lt\pm 1\%$, 25°C, 5V 工作电压)
- ◇ 低功耗设计 ($\lt 3\text{mA}@4\text{MHz} (5\text{V})$, $\lt 1\mu\text{A}@\text{STOP}$ 模式)
- ◇ 串行烧写接口电路
- ◇ 程序加密功能
- ◇ 工作电压
 - 2.0-5.5V@ (振荡频率 1MHz-4MHz)
 - 2.7-5.5V@ (振荡频率 1MHz-8MHz)
- ◇ 封装形式: DIP8、SOP8、SOT23-6

1.2 系统框图



1.3 引脚排列

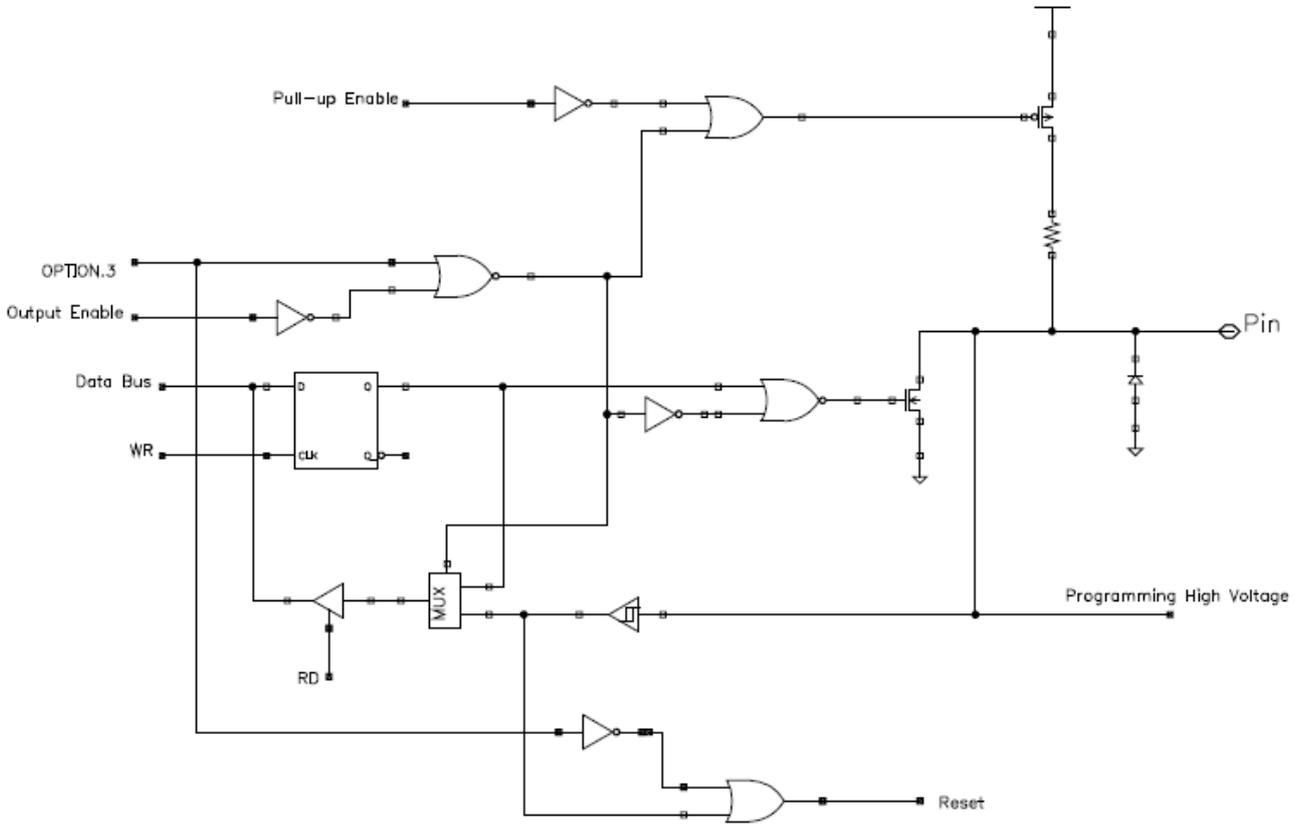


1.4 引脚说明

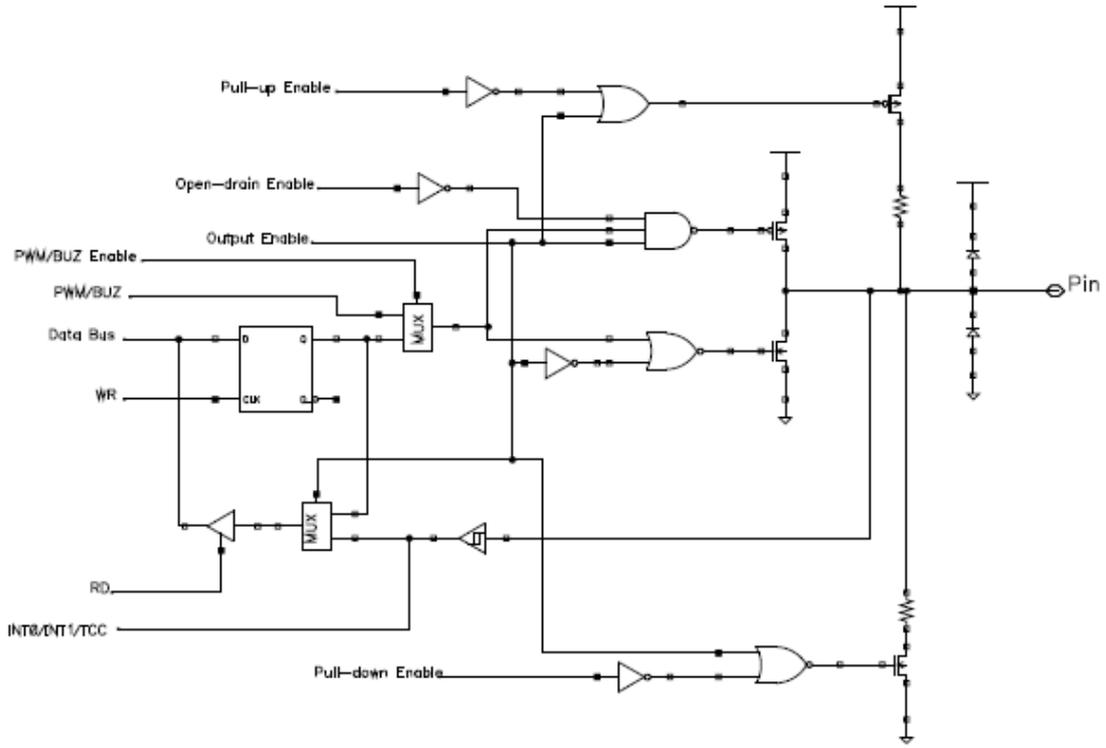
编号		引脚名	方向	类型	功能描述
8pin	6pin				
1	6	P12	I	PUO	输入、开漏输出口，上拉电阻可选，可触发键盘中断
		RSTB			外部复位输入
		VPP			编程高压输入
2	5	VDD	P		电源
3	-	P11	I/O	PUDO	输入输出口，上、下拉电阻可选，开漏输出可选，可触发键盘中断
4	4	P13	I/O	PUDO	输入输出口，上、下拉电阻可选，开漏输出可选，可触发键盘中断
		PWM			PWM 输出
5	-	P10	I/O	PUDO	输入输出口，上、下拉电阻可选，开漏输出可选，可触发键盘中断
6	3	P14	I/O	PUDO	输入输出口，上、下拉电阻可选，开漏输出可选，可触发键盘中断
		INT0			外中断 1 输入
		BUZ			BUZ 输出
7	2	GND	P		公共地
8	1	P15	I/O	PUDO	输入输出口，上、下拉电阻可选，开漏输出可选，可触发键盘中断
		INT1			外中断 0 输入
		TCC			TCC 输入

1.5 引脚结构示意图

PUO



PUDO



2 中央处理器

2.1 指令集

MC20P801 采用 HC05 指令集。指令集详细资料见本公司手册《HC05 指令集》。

2.2 地址空间分配

\$0000-\$0011: 控制寄存器
 \$0012-\$00BF: 未定义
 \$00C0-\$00FF: RAM (含堆栈)
 \$0100-\$1BFF: 未定义
 \$1C00-\$1FFF: OTP ROM

2.3 程序存储器 ROM

MC20P801 的程序存储器是 1K 字节 (8bits) 的 OTP ROM, 可用于存放用户程序。在程序存储区的最后, 即地址\$1FE0~\$1FFF 这 32 个字节是复位和中断向量区 (见 §7.1)。

2.4 用户数据存储器 RAM

MC20P801 的用户数据存储器有 64 字节 (8bits), 与堆栈复用。有关堆栈的说明见《HC05 指令集》。

2.5 用户配置字 OPBIT

用户配置字简称 OPBIT 是 OTP 中的一个特殊字节, 用于对系统功能进行配置。OPBIT 在烧写用户程序时通过专用烧写器来设置。MC20P801 的 OPBIT 定义如下。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OPBIT	ENCR	-	LVRE	LVRS	RSTE	WDTE	OSCS1	OSCS0

- BIT[7]** **ENCR** - 程序区加密位
 0: 加密
 1: 不加密
- BIT[5]** **LVRE** - LVR 使能
 0: LVR 开启
 1: LVR 关闭
- BIT[4]** **LVRS** - LVR 电压选择
 0: LVR 电压 2.1V
 1: LVR 电压 3.6V
- BIT[3]** **RSTE** - P12/RSTB 功能选择
 0: P12/RSTB 引脚作为输入/开漏输出口
 1: P12/RSTB 引脚作为外部复位口
- BIT[2]** **WDTE** - WDT 振荡器使能
 0: WDT 振荡器关闭
 1: WDT 振荡器开启
- BIT[1:0]** **OSCS[1:0]** - 系统主时钟振荡方式选择
 00: 内置 RC 振荡器 1MHz
 01: 内置 RC 振荡器 2MHz

10: 内置 RC 振荡器 4MHz

11: 内置 RC 振荡器 8MHz

2.6 控制寄存器

MC20P801 的全部控制寄存器列在下表中，具体功能详见各功能模块的说明。

地址	助记符	R/W	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	初始值
\$03	P1	R/W	-	-	P15	P14	P13	P12	P11	P10	--00 0000
\$04	DDR1	R/W	-	-	DDR15	DDR14	DDR13	DDR12	DDR11	DDR10	--00 0000
\$05	P1HCON	R/W	-	-	PH15	PH14	PH13	PH12	PH11	PH10	--00 0000
\$06	P1LCON	R/W	-	-	PL15	PL14	PL13	-	PL11	PL10	--00 0-00
\$07	P1DCON	R/W	-	-	PD15	PD14	PD13	-	PD11	PD10	--00 0-00
\$08	KBIM	R/W	-	-	KBIM5	KBIM4	KBIM3	KBIM2	KBIM1	KBIM0	--00 0000
\$09	TCNT0	R	T0C7	T0C6	T0C5	T0C4	T0C3	T0C2	T0C1	T0C0	1111 1111
\$09	TLOAD0	W	T0L7	T0L6	T0L5	T0L4	T0L3	T0L2	T0L1	T0L0	1111 1111
\$0A	TCR0	R/W	T0IF	T0IM	T0PR2	T0PR1	T0PR0	TOPTA	TOPTS	BUZOE	0101 1000
\$0B	TDATA1	W	T1D7	T1D6	T1D5	T1D4	T1D3	T1D2	T1D1	T1D0	0000 0000
\$0C	TCNT1	R	T1C7	T1C6	T1C5	T1C4	T1C3	T1C2	T1C1	T1C0	0000 0000
\$0C	TLOAD1	W	T1L7	T1L6	T1L5	T1L4	T1L3	T1L2	T1L1	T1L0	0000 0000
\$0D	TCR1	R/W	T1IF	T1IM	T1PR2	T1PR1	T1PR0	T1EN	T1PTS	PWMOE	0100 0000
\$0E	INTC	R/W	INT0E	INT0M1	INT0M0	INT0F	INT1E	INT1M1	INT1M0	INT1F	0000 0000
\$0F	MCR	R/W	KBIE	KBIC	-	WDTC	WDTF	WDTM	-	-	000- 000-
\$10	RSTFR	R/W	-	-	-	-	WDTRF	LVRRF	RSTRF	PORRF	---- 0000

3 系统时钟

由内置高精度 RC 电路产生的时钟信号 F_{osc} 经 2 分频后产生系统主时钟 F_{sys} 。
另有一个低速 RC 振荡器专供 WDT（看门狗）电路使用。

3.1 内置高精度 RC 振荡

MC20P801 的内置高精度 RC 振荡器有 1MHz、2MHz、4MHz、8MHz 四种频率可选。

特别提示：为确保振荡的精度和稳定性，在实际应用时需要在芯片的 **VDD** 和 **GND** 之间加 **10uF** 以上的电解电容，且电容和芯片的距离尽可能靠近（建议控制在 **5cm** 以内）。

3.2 WDT 振荡器

MC20P801 内置一个低频的 RC 振荡器（频率典型值 10KHz），该振荡器仅供给 WDT 电路使用，而不能作为系统主时钟用。WDT 振荡器是否开启由 OPBIT 的 WDTE 配置。

4 复位

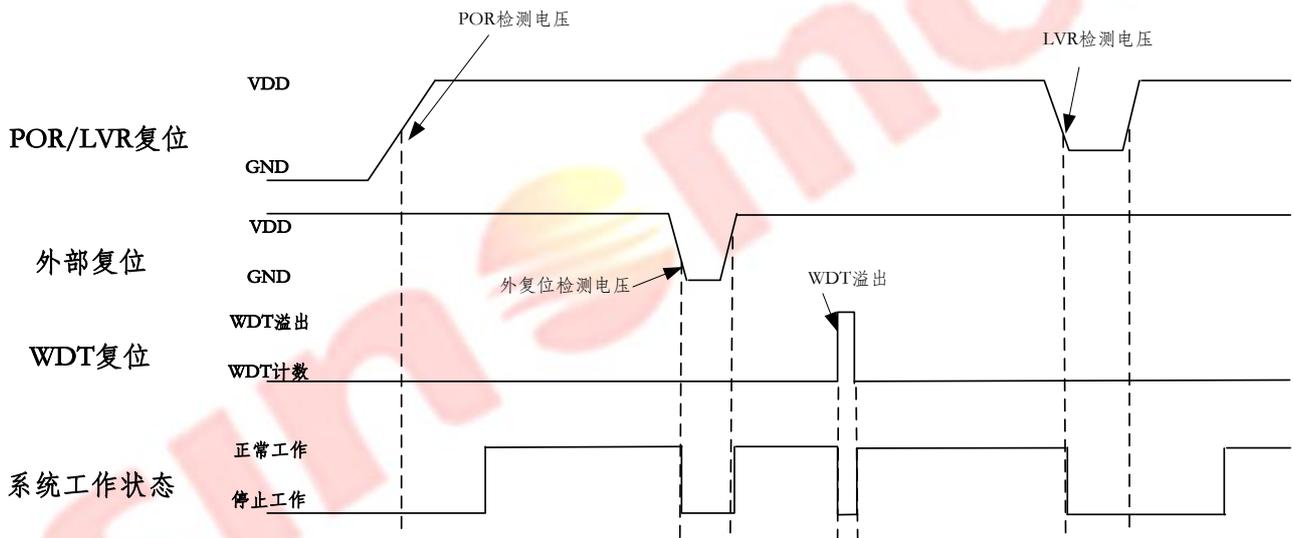
4.1 概述

MC20P801 有四种可能的复位方式：

- ✧ 上电复位 POR
- ✧ 外部复位
- ✧ 掉电复位 LVR
- ✧ WDT 看门狗复位

任何一种复位发生时，系统将会从\$1FFE:\$1FFF 中取出复位向量地址，并从该地址处开始执行指令；另外系统还会将所有的控制寄存器重置为默认初始值。

上电复位和 LVR 复位会关闭系统主时钟的振荡器，复位解除后才重新打开振荡器，由于振荡器起振和稳定需要一定的时间，所以系统会在 256 个时钟周期后开始重新工作。外部复位和 WDT 复位不会关闭系统主时钟振荡器，所以复位解除后 2 个时钟周期后即开始工作。下图是复位产生和系统工作状态之间的关系示意图。



寄存器 RSTFR 会记录复位方式，当某类复位发生时，RSTFR 中相应标志位被系统置 1，要清除该标志，则必须对标志位写 0。

\$10	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSTFR	-	-	-	-	WDTRF	LVRRF	RSTRF	PORRF
R/W	-	-	-	-	R/W	R/W	R/W	R/W
初始值	-	-	-	-	0	0	0	0

BIT[3] WDTRF - WDT 复位标志
 0: 无 WDT 复位
 1: 有 WDT 复位
 写 0 清标志，写 1 无效。

BIT[2] LVRRF - LVR 复位标志
 0: 无 LVR 复位

	1: 有 LVR 复位 写 0 清标志, 写 1 无效。
BIT[1]	RSTRF - 外部复位标志
	0: 无外部复位 1: 有外部复位 写 0 清标志, 写 1 无效。
BIT[0]	PORRF - 上电复位标志
	0: 无上电复位 1: 有上电复位 写 0 清标志, 写 1 无效。

4.2 上电复位

MC20P801 的上电复位电路可以适应快速、慢速上电的情况, 并且当芯片上电过程中出现电源电压抖动时都能保证系统可靠的复位。

上电复位过程可以概括为以下几个步骤:

- (1) 检测系统工作电压, 等待电压高于 V_{POR} 并保持稳定;
- (2) 如果外部复位功能开启, 则需等待复位引脚电压高于 V_{IH} ;
- (3) 复位 PC 指针、初始化所有寄存器;
- (4) 开启主时钟振荡器, 并等待 256 个时钟周期;
- (5) 上电结束, 系统开始执行指令。

4.3 外部复位

外部复位功能是否开启可以通过 OPBIT 的 RSTE 配置, 同时 RESE 可以选择引脚的内部上拉电阻是否有效 (见 § 2.5)。外部复位引脚是施密特结构的, 低电平有效。当外复位引脚为高电平时, 系统正常运行; 为低电平时, 系统产生复位。

4.4 LVR 复位

MC20P801 的 LVR 电压有两级 (2.1V 和 3.6V^①), 通过 OPBIT 的 LVRS 配置, LVR 功能的使能由 LVRE 配置 (见 § 2.5)。LVR 电压检测电路有一定的回滞特性, 通常回滞电压为 0.05V^②左右, 也就是说, 如果选择了 3.6V 的 LVR 电压, 则当电源电压下降到 3.6V 时 LVR 复位有效, 而电压需要上升到 3.65V 时 LVR 复位才会解除。

注①: LVR 电压 2.1V 和 3.6V 仅作为设计参考, 存在较明显的误差, 不能用作精确电压检测。

注②: 此处的 0.05V 为理论值。

4.5 WDT 复位

WDT 看门狗复位是一种对程序正常运行的保护机制。正常情况下, 用户软件会按时对 WDT 定时器进行清零操作, 定时器不会溢出。若出现异常状况, 程序未按预想执行, 出现程序跑飞的情况, 那么 WDT 定时器会出现溢出从而触发 WDT 复位, 系统重新初始化, 返回受控状态。

MC20P801 的 WDT 看门狗电路有独立的内置 RC 振荡器, 不受系统主时钟的影响, 即使主时钟振荡器出现异常停振, WDT 复位仍会产生。考虑到分频系数的不同, WDT 溢出复位时间范围约为 205ms~26.2s(典型值)。

有关 WDT 看门狗定时器, 可参考 § 6.3。

5 I/O 口

5.1 IO 工作模式

MC20P801 有 5 个通用双向 IO 口 (P15-P13、P11-P10) 和一个输入/开漏输出口 (P12)。每一个双向 IO 口都有相应的数据寄存器 (P1) 和方向寄存器 (DDR1) 控制, 功能如下表所示。

R/W	DDR	功能
W	0	IO 口处于输入状态; 数据写到数据寄存器中, 端口状态不受影响
W	1	IO 口处于输出状态; 数据写到数据寄存器中, 端口状态与数据寄存器同时改变
R	0	IO 口处于输入状态; 端口状态被读出
R	1	IO 口处于输出状态; 数据寄存器 (与端口状态相同) 被读出

\$04	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DDR1	-	-	DDR15	DDR14	DDR13	DDR12	DDR11	DDR10
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0

BIT[5:0] **DDR1n** - P1 口方向寄存器 (n=5-0)

0: 作为输入口

1: 作为输出口

5.2 上拉电阻

P1 口可通过 P1HCON 选择是否接上拉电阻 (约 25KΩ)。上拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P1 口 (除 P12) 可以将上拉电阻和下拉电阻同时置为有效。

\$05	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1HCON	-	-	PH15	PH14	PH13	PH12	PH11	PH10
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0

BIT[5:0] **PH1n** - P1 口上拉电阻选择 (n=5-0)

0: 上拉电阻无效

1: 上拉电阻有效

5.3 下拉电阻

P1 口 (除 P12 外) 可通过 P1LCON 选择是否接下拉电阻 (约 25KΩ)。下拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P1 口 (除 P12) 可以将下拉电阻和上拉电阻同时置为有效。

\$06	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1LCON	-	-	PL15	PL14	PL13	-	PL11	PL10
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
初始值	-	-	0	0	0	-	0	0

BIT[5:3] **PL1n** - P1 口下拉电阻选择 (n=5-3)

0: 下拉电阻无效

1: 下拉电阻有效

BIT[1:0] **PL1n** - P1 口下拉电阻选择 (n=1-0)

- 0: 下拉电阻无效
- 1: 下拉电阻有效

5.4 开漏输出

P1 口（除 P12 外）可通过 P1DCON 选择是否为开漏输出。开漏输出在端口置为输出状态时有效，置为输入状态时无效。P12 口的输出总是开漏的。

注：开漏输出在外加上拉电阻应用时，上拉电压不能超过 VDD 的电压。

\$07	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1DCON	-	-	PD15	PD14	PD13	-	PD11	PD10
R/W	-	-	R/W	R/W	R/W	-	R/W	R/W
初始值	-	-	0	0	0	-	0	0

BIT[5:3] PD1n - P1 口开漏输出选择 (n=5-3)

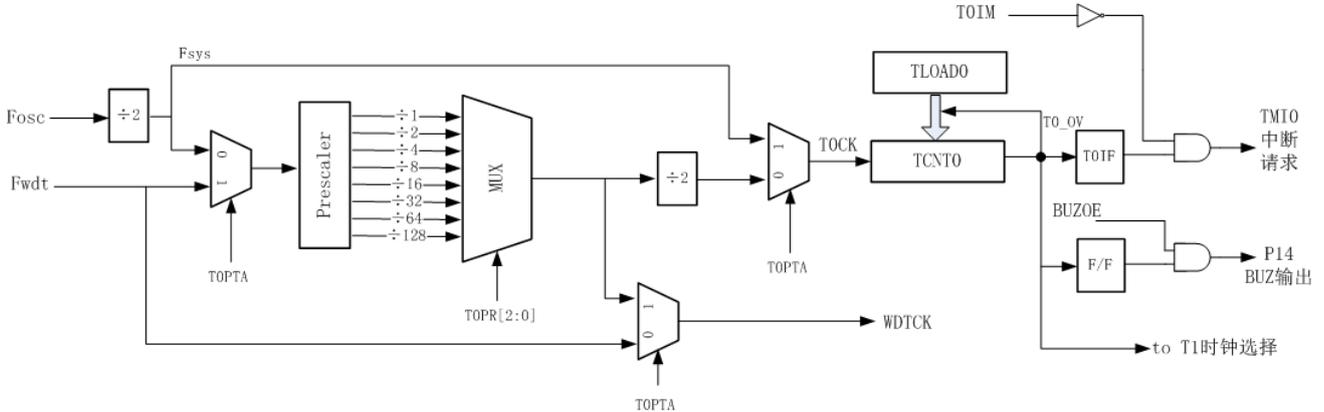
- 0: 开漏输出无效
- 1: 开漏输出有效

BIT[1:0] PD1n - P1 口开漏输出选择 (n=1-0)

- 0: 开漏输出无效
- 1: 开漏输出有效

6 定时器

6.1 定时器 T0



MC20P801 的定时器 T0 由 8 位计数器 TCNT0、8 位自加载寄存器 TLOAD0、可编程预分频器和控制寄存器 TCRO 组成。

TCNT0 的时钟 TOCK 来自系统主时钟 Fsys (Fosc/2) 或其分频信号。定时器 T0 的预分频器与 WDT 定时器共用,当 TOPTA=0 时,预分频器分配给 T0 使用;TOPTA=1 时,预分频器分配给 WDT 使用。分频系数由 TOPR[2:0] 决定。TOCK 和 WDTCK 的频率与 TOPTA、TOPR[2:0] 的关系如下:

TOPTA	TOPR[2:0]	TOCK (Fsys 的倍数)	WDTCK (Fwdt 的倍数)
0	n	2^{n+1}	1
1	n	1	2^n

TCNT0 是一个递减计数器,它的值可以读出(不可写),当计数到零时,产生溢出信号 TO_OV,这个信号有 4 个功能:

- (1) 作为 TLOAD0 的自动加载信号,即溢出发生时,将 TLOAD0 的值载入 TCNT0;
- (2) 将 TOIF 标志位置 1,如果此时中断屏蔽位 TOIM=0 则产生 TMIO 中断请求;
- (3) 经一个触发器 (F/F) 产生 BUZ 信号,并在 BUZOE=1 时经 P14 输出;
- (4) 作为定时器 T1 的时钟信号 (TOPTS=1 时有效)。见 § 6.2。

TLOAD0 是一个只写寄存器,它与 TCNT0 共用同一个地址 \$09。如果预分频器分配给 T0 (即 TOPTA=0),那么写 TLOAD0 会对预分频器清零。

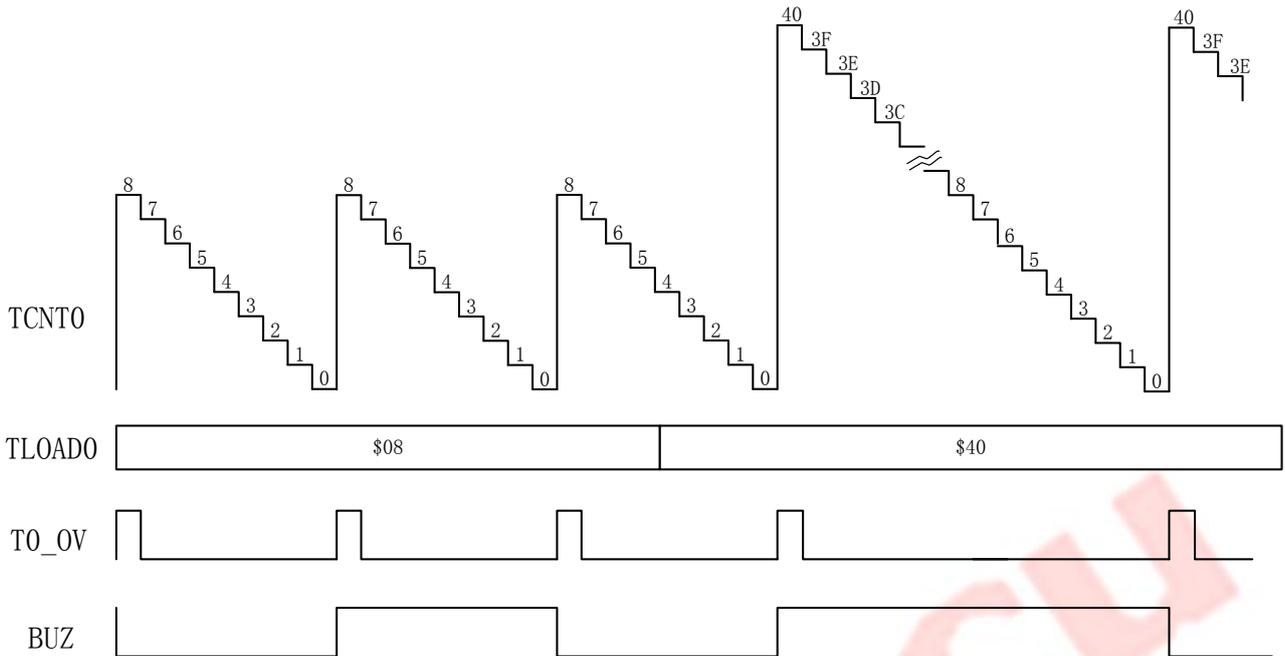
T0 定时周期的计算公式如下:

$$\text{Period}_{(T0)} = \frac{2}{F_{\text{osc}}} * (\text{TLOAD0} + 1) * \text{分频倍数}$$

例如,选用 4MHz 振荡器, TLOAD0=\$63, TOPTA=0, TOPR=011, 则 T0 的周期为 $0.25\mu\text{s} * 2 * (99 + 1) * 16 = 800\mu\text{s}$ 。

当 BUZOE 置为 1 时, P14 输出 BUZ 信号,其通用 IO 口的功能被自动禁止。BUZ 是周期为 $2 * \text{Period}_{(T0)}$ 的方波。

定时器 T0 的计数过程、溢出信号和 BUZ 信号的波形示意图如下。



与定时器 T0 相关的寄存器说明如下。

\$09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCNT0	T0C7	T0C6	T0C5	T0C4	T0C3	T0C2	T0C1	T0C0
R	R	R	R	R	R	R	R	R
初始值	1	1	1	1	1	1	1	1

BIT[7:0] T0C[7:0] - TCNT0 的值，这是一个只读寄存器，用于访问 TCNT0 的当前值。

\$09	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TLOAD0	T0L7	T0L6	T0L5	T0L4	T0L3	T0L2	T0L1	T0L0
W	W	W	W	W	W	W	W	W
初始值	1	1	1	1	1	1	1	1

BIT[7:0] T0L[7:0] - TLOAD0 的值，这是一个只写寄存器，用于设置 TLOAD0 的值。

注：将 **TLOAD0** 设置成 \$00 会使 **T0** 停止计数。

\$0A	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCR0	T0IF	T0IM	T0PR2	T0PR1	T0PR0	T0PTA	T0PTS	BUZOE
R/W	R/W							
初始值	0	1	0	1	1	0	0	0

BIT[7] T0IF - T0 溢出标志位

- 0: T0 未溢出
- 1: T0 溢出
- 写 0 清标志，写 1 无效。

BIT[6] T0IM - T0 中断屏蔽位

- 0: TMI0 中断允许
- 1: TMI0 中断禁止

系统复位时，会把 T0IM 置 1，从而屏蔽 TMI0 中断，要允许 TMI0 中断，必须用软件把 T0IM 清 0。T0IM 只用于屏蔽中断请求，不影响 T0IF。

BIT[5:3] TOPR[2:0] - T0 预分频倍数选择

T0 和 WDT 共用预分频器的分频器的选择位，系统复位时被置为 011。TOPR[2:0]的值和分频倍数的对应关系见下表。

TOPR[2]	TOPR [1]	TOPR [0]	T0	WDT
0	0	0	2	1
0	0	1	4	2
0	1	0	8	4
0	1	1	16	8
1	0	0	32	16
1	0	1	64	32
1	1	0	128	64
1	1	1	256	128

BIT[2] TOPTA - 预分频器分配

0: 预分频器分配给 T0

1: 预分频器分配给 WDT

BIT[1] TOPTS - T1 时钟源选择

0: T1 时钟源为 T1PTS 的设置

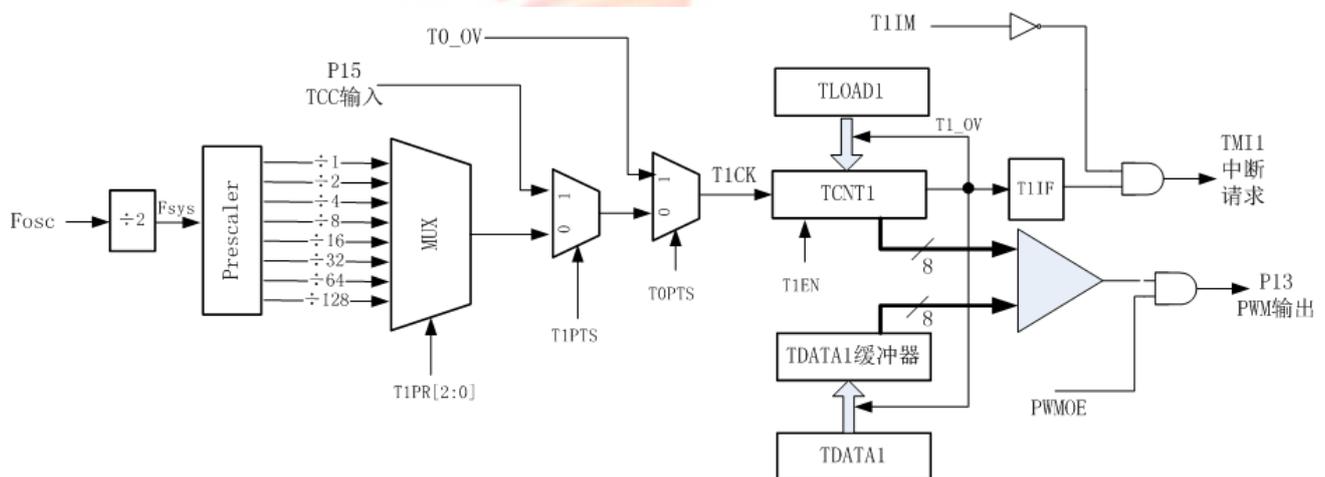
1: T1 时钟源为 T0 的溢出信号（此时 T1PR 和 T1PTS 无效）

BIT[0] BUZOE - BUZ 输出使能

0: 禁止 BUZ 输出，P14 作为 I/O 口

1: 允许 BUZ 输出，P14 输出 BUZ 信号

6.2 定时/计数器 T1



MC20P801 的定时/计数器 T1 由 8 位计数器 TCNT1、8 位自加载寄存器 TLOAD1、8 位比较寄存器 TDATA1（及其缓冲器）、可编程预分频器和控制寄存器 TCR1 组成。

TCNT1 的时钟 T1CK 有三种来源，即

(1) 系统主时钟 Fsys (Fosc/2) 的分频信号；

(2) TCC 输入 (P15 引脚)

(3) T0_OV (定时器 T0 信号的溢出信号)，这种使用方式相当于 T0 和 T1 串联成一个 16 位定时器。

TCNT1 的这三种时钟源选择由 T1PTS 和 TOPTS (见 § 6.1) 决定，如下表所示。

TOPTS	T1PTS	T1CK 的来源
0	0	Fsys 的分频信号
0	1	TCC 输入
1	X	T0 的溢出信号

TCNT1 是一个递减计数器，T1EN=1 时计数器使能，T1EN=0 时计数停止，且 TCNT1 的值复位到\$00。TCNT1 的值可以读出（不可写）。当计数到零时，产生溢出信号 T1_OV，这个信号有 3 个功能：

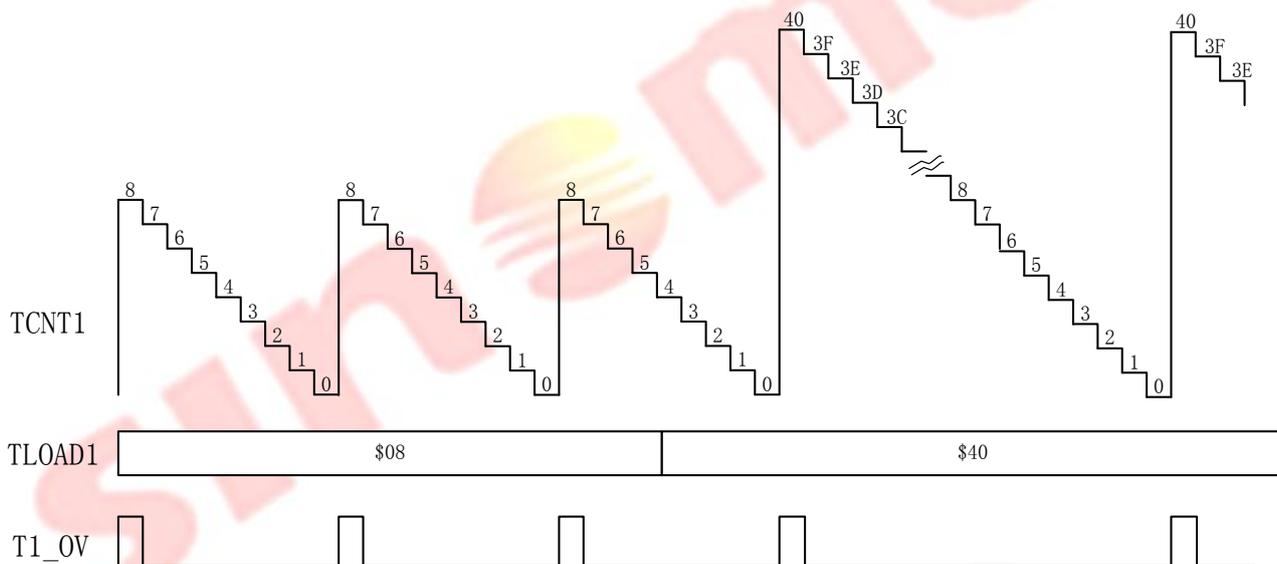
- (1) 作为 TLOAD1 的自动加载信号，即溢出发生时，将 TLOAD1 的值载入 TCNT1；
- (2) 将 T1IF 标志位置 1，如果此时中断屏蔽位 T1IM=0 则产生 TMI1 中断请求；
- (3) 作为 TDATA1 双缓冲的加载信号，即溢出发生时，将 TDATA1 的值载入 TDATA1 缓冲器。

TLOAD1 是一个只写寄存器，它与 TCNT1 共用同一个地址\$0C。写 TLOAD1 会对 T1 预分频器清零。在 TCNT1 计数过程中对 T1EN 写 0，则 TCNT1 停止计数，并将 TCNT1 清零；然后对 T1EN 写 1，TCNT1 将立刻加载 TLOAD1 并开始计数。

T1 定时周期的计算公式如下：

$$\text{Period}_{(T1)} = \frac{2}{\text{Fosc}} * (\text{TLOAD1} + 1) * \text{分频倍数}$$

例如，选用 4MHz 振荡器，TLOAD1=\$C7，T1PTA=0，T1PR=100，则 T1 的周期为 $0.25\mu\text{s} * 2 * (199 + 1) * 16 = 1600\mu\text{s}$ 。定时器 T1 的计数过程、溢出信号的波形示意图如下。



TDATA1 是用来设置 PWM 占空比的，它具有双重缓存器结构。当 T1EN=1，TCNT1 在计数过程中，此时对 TDATA1 写入一个新的值，修改后的值并不会立刻刷新 TDATA1 缓冲器，而是等到 TCNT1 计数溢出时才更新 TDATA1 缓冲器，也就是说对 TDATA1 写的数要到计数的下一个周期才开始生效。当 T1EN=0，计数器停止计数，这时对 TDATA1 写数会同时更新 TDATA1 缓冲器。

计数器 TCNT1 在减计数过程中不断与 TDATA1 缓冲器的值相比较，当 $\text{TCNT1} \geq \text{TDATA1}$ 时 PWM 输出低电平；当 $\text{TCNT1} < \text{TDATA1}$ 时 PWM 输出高电平。

当 PWMOE 置为 1 时，P13 输出 PWM 信号，其通用 IO 口的功能被自动禁止。

PWM 信号的周期就是 T1 定时周期。

PWM 信号高电平的时间计算公式：

$$T_{\text{High}} = \frac{2}{\text{Fosc}} * (\text{TDATA1}) * \text{分频倍数}$$

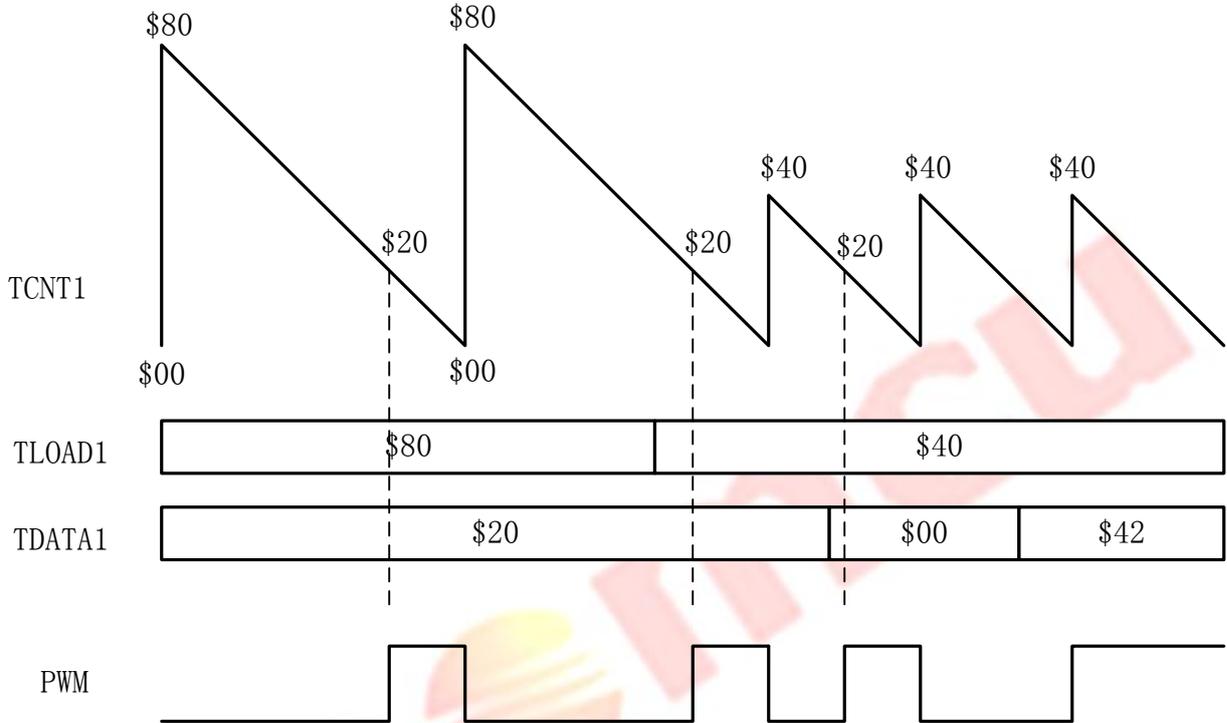
PWM 信号占空比为:

$$\text{Duty} = \frac{\text{TDATA1}}{\text{TLOAD1} + 1}$$

注 1: 如将 **TDATA1** 设为 \$00, 则 **PWM** 输出低电平。

注 2: 如将 **TDATA1** 设为大于 **TLOAD1**, 则 **PWM** 输出高电平。

PWM 信号波形示意图如下。



与定时器 T1 相关的寄存器说明如下。

\$0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCNT1	T1C7	T1C6	T1C5	T1C4	T1C3	T1C2	T1C1	T1C0
R	R	R	R	R	R	R	R	R
初始值	0	0	0	0	0	0	0	0

BIT[7:0] T1C[7:0] - TCNT1 的值, 这是一个只读寄存器, 用于访问 TCNT1 的当前值。

\$0C	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TLOAD1	T1L7	T1L6	T1L5	T1L4	T1L3	T1L2	T1L1	T1L0
W	W	W	W	W	W	W	W	W
初始值	0	0	0	0	0	0	0	0

BIT[7:0] T1L[7:0] - TLOAD1 的值, 这是一个只写寄存器, 用于设置 TLOAD1 的值。

注: 将 **TLOAD1** 设置成 \$00 会使 **T1** 停止计数。

\$0B	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TDATA1	T1D7	T1D6	T1D5	T1D4	T1D3	T1D2	T1D1	T1D0
W	W	W	W	W	W	W	W	W
初始值	0	0	0	0	0	0	0	0

BIT[7:0] T1D[7:0] - TDATA1 的值, 这是一个只写寄存器, 用于设置 TDATA1 的值。

\$0D	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCR1	T1IF	T1IM	T1PR2	T1PR1	T1PR0	T1EN	T1PTS	PWMOE
R/W	R/W							
初始值	0	1	0	0	0	0	0	0

BIT[7] T1IF - T1 溢出标志位

0: T1 未溢出
1: T1 溢出
写 0 清标志, 写 1 无效。

BIT[6] T1IM - T1 中断屏蔽位

0: TMI1 中断允许
1: TMI1 中断禁止
系统复位时, 会把 T1IM 置 1, 从而屏蔽 TMI1 中断, 要允许 TMI1 中断, 必须用软件把 T1IM 清 0。T1IM 只用于屏蔽中断请求, 不影响 T1IF。

BIT[5:3] T1PR[2:0] - T1 预分频倍数选择

T0 预分频器的分频率的选择位。T1PR[2:0] 的值和分频倍数的对应关系见下表。

T1PR[2]	T1PR [1]	T1PR [0]	T1
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

BIT[2] T1EN - T1 使能位

0: T1 停止计数
1: T1 允许计数

BIT[1] T1PTS - T1 时钟源选择

0: T1 时钟为系统时钟 Fsys 的分频
1: T1 时钟为 TCC 信号 (下降沿), 此时 P15 通用 IO 口的功能被自动禁止

BIT[0] PWMOE - PWM 输出使能

0: 禁止 PWM 输出, P13 作为 I/O 口
1: 允许 PWM 输出, P13 输出 PWM 信号

6.3 WDT 定时器

WDT 定时器的时钟源于一个独立的 RC 振荡器 (见 § 3.2), 并可以选择是否经过预分频器 (见 § 6.1)。WDT 定时器可以用来产生 WDT 复位或 WDTI 中断。

当 MCR 的 WDTM=0 时, WDT 定时器作为 WDT 看门狗复位用; WDTM=1 时, WDT 定时器用来产生 WDTI 中断。

因为 WDT 定时器的时钟源与系统主时钟无关, 所以, 即使系统进入 STOP 状态, WDT 定时器仍会工作, WDT 复位或 WDTI 中断还是可以正常工作。

WDT 定时器是一个 11 级计数器，当计数溢出时，产生 WDT 复位或将 WDTF 标志位置 1 产生 WDTI 中断请求。WDTC 是 WDT 定时器的清零位，对 WDTC 写 1 就会将 WDT 定时器的值清零。WDT 定时器的当前计数值是不可访问的。

考虑到与分频倍数，WDT 定时器周期的范围是 $2^{11}/Fwdt \sim 2^{18}/Fwdt$ 。由于 Fwdt 的典型值是 10KHz，WDT 定时器周期范围约为 205ms~26.2s。

与 WDT 定时器相关的寄存器说明如下。

\$0F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MCR	KBIE	KBIC	-	WDTC	WDTF	WDTM	-	-
R/W	R/W	R/W	-	R/W	R/W	R/W	-	-
初始值	0	0	-	0	0	0	-	-

BIT[4] WDTC - WDT 定时器清零位

读 WDTC 始终为 0；写 1 能清 WDT 定时器；写 0 无效。

BIT[3] WDTF - WDT 定时器溢出标志

0: WDT 未溢出

1: WDT 溢出

写 0 清标志，写 1 无效。

BIT[2] WDTM - WDT 定时器工作模式选择

0: WDT 溢出产生复位

1: WDT 溢出产生中断

7 中断

7.1 概述

MC20P801 的中断有外中断 (INT0、INT1)、键盘中断 (KBI)、定时器中断 (TMI0、TMI1)、WDT 溢出中断 (WDTI) 和软中断 (SWI)。外部中断、键盘中断、定时器中断和 WDT 溢出中断可被 CPU 状态寄存器 CCR 的 I 位屏蔽, 软中断不受屏蔽位 I 的影响。软中断 SWI 属于指令系统的一部分, 详细介绍见《HC05 指令集》。

中断响应过程如下:

- ◇ 当发生中断请求时, CPU 将相关状态寄存器的内容压栈保存 (共 5 个字节), 对中断屏蔽位 I 置 1, 禁止其他中断。与复位不同, 硬件中断不停止当前指令的执行, 而是暂时挂起中断直到当前指令执行完成。
- ◇ CPU 执行中断时, 首先到相应的中断向量中取出中断服务程序的入口地址, 然后跳转到中断服务程序中执行。
- ◇ 每个中断服务程序都应有 RTI 指令, 表示中断服务程序结束, 这时, 从堆栈取出状态寄存器的值, 然后从中断发生时的那条指令的后一条指令继续执行。

MC20P801 的中断向量地址见下表。中断优先级按表中次序由下到上依次降低。

向量地址	中断
\$1FE0~\$1FEF	保留
\$1FF0:\$1FF1	WDTI
\$1FF2:\$1FF3	KBI
\$1FF4:\$1FF5	TMI1
\$1FF6:\$1FF7	TMI0
\$1FF8:\$1FF9	INT1
\$1FFA:\$1FFB	INT0
\$1FFC:\$1FFD	SWI
\$1FFE:\$1FFF	RESET

7.2 外中断

MC20P801 的 P14 和 P15 可以作为外中断输入 INT0 和 INT1, 可以响应上升沿、下降沿、高电平、低电平 4 种方式的中断触发条件。

外部中断 INT0 控制位功能如下:

- (1) INTOE 为中断使能位, INTOE=0 时, 不允许外中断; 当 INTOE=1 时, 允许外中断。
- (2) INTOM[1:0] 为中断触发位, 有下降沿触发、上升沿触发、低电平触发和高电平触发四种方式。
- (3) INTOF 为中断标志位, INTOF 不会自动清零, 必须通过软件对其清零。当 INTOE=0 时, INTOF 不受端口变化的影响。

外中断 INT1 控制位功能同外中断 INT0 类似。

注: 要使用外中断 INT0, 还必须将 P14 口设置成输入状态, 即令 DDR14=0; 类似的, 要使用外中断 INT1, 还必须将 P15 口成输入状态, 即令 DDR15=0。

相关寄存器如下。

\$OE	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTC	INT0E	INT0M1	INT0M0	INT0F	INT1E	INT1M1	INT1M0	INT1F
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7]	INT0E - INT0 使能位 0: INT0 关闭 1: INT0 打开
BIT[6:5]	INT0M[1:0] - INT0 沿口选择 00: 下降沿触发 01: 上升沿触发 10: 低电平触发 11: 高电平触发
BIT[4]	INT0F - INT0 标志位 0: 无 INT0 中断请求 1: 有 INT0 中断请求 写 0 清标志, 写 1 无效。
BIT[3]	INT1E - INT1 使能位 0: INT1 关闭 1: INT1 打开
BIT[2:1]	INT1M[1:0] - INT1 沿口选择 00: 下降沿触发 01: 上升沿触发 10: 低电平触发 11: 高电平触发
BIT[0]	INT1F - INT1 标志位 0: 无 INT1 中断请求 1: 有 INT1 中断请求 写 0 清标志, 写 1 无效。

7.3 键盘中断

MC20P801 的 P15-P10 可以作为键盘中断输入, 这些键盘中断请求信号共用一个中断请求端和一个中断向量, 因而在中断服务程序中通常还要读取 IO 数据寄存器来判断究竟是哪一个键盘输入口有中断请求。

键盘中断请求与以下因素有关。

(1) KBIE 位, 这是 MCR 寄存器的一位。KBIE 是键盘中断允许位, 当 KBIE=1 时, 允许键盘中断, KBIE=0 时, 不允许键盘中断。

(2) KBIM[5:0] (对应 P1[5:0]), 当 KBIMn=1 时, 表示 P1n 的键盘中断功能打开, 同时将 P1n 端口置为输入状态, 否则, 键盘中断功能关闭。

(3) P15-P10 的状态, 引脚输入电平状态与输出数据寄存器中的值进行比较, 如不同, 则触发键盘中断请求。

在实际使用时, 可先将当前端口状态读入并写到输出数据寄存器中, 这样, 当引脚电平变化时就会触发键盘中断请求。

另外, MCR 还有一个控制位 KBIC 与键盘中断有关。当键盘中断请求产生并被响应后, 需要对 KBIC 位写 1, 否则键盘中断请求会被锁存, 也就是说, 如不对 KBIC 写 1, 则键盘中断将不停地被响应。

相关寄存器说明如下。

\$0F	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MCR	KBIE	KBIC	-	WDTC	WDTF	WDTM	-	-
R/W	R/W	R/W	-	R/W	R/W	R/W	-	-
初始值	0	0	-	0	0	0	-	-

- BIT[7]** **KBIE** - 键盘中断使能位
 0: 禁止键盘中断
 1: 允许键盘中断
- BIT[6]** **KBIC** - 键盘中断信号锁存
 写 0: 无效
 写 1: 清除键盘中断锁存信号
 读 KBIC 的结果总为 0。

\$08	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
KBIM	-	-	KBIM5	KBIM4	KBIM3	KBIM2	KBIM1	KBIM0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0

- BIT[5:0]** **KBIM0n** - P1n 口键盘中断允许位 (n=5-0)
 0: 不允许键盘中断
 1: 允许键盘中断 (自动将 P1n 口设置成输入状态)

7.4 定时器中断

定时器 T0 和 T1 在计数溢出时会产生中断请求 TMI0 和 TMI1，它们有各自的屏蔽位 T0IM 和 T1IM、标志位 T0IF 和 T1IF。见 [§ 6.1](#) 和 [§ 6.2](#)。

7.5 WDT 中断

当 WDTM=1 时，WDT 溢出会产生中断请求 WDTI。详见 [§ 7.5](#)。

8 系统工作模式

MC20P801 有两种低功耗工作方式：STOP 模式和 WAIT 模式。

8.1 STOP 模式

STOP 指令可使 MCU 进入 STOP 低功耗工作模式，同时对 MCU 会产生以下影响：

- ✧ 系统主时钟的振荡器停止振荡
- ✧ 清状态寄存器 I 位，允许中断
- ✧ RAM 内容保持不变
- ✧ 所有的输入输出端口保持原态不变
- ✧ 所有的内部操作全部停止

以下情况使 MCU 退出 STOP 方式：

- ✧ 有外中断 INT0、INT1 请求发生
- ✧ 有键盘中断 KBI 请求发生
- ✧ 有外部计数溢出中断 TMI1（对 TCC 计数时）请求发生
- ✧ 有 WDT 溢出 WDTI 中断请求发生
- ✧ 任何形式的系统复位发生

STOP 工作模式下，系统停止了几乎所有的操作，所以整体功耗水平非常低。

注：MCU 从 STOP 模式唤醒后会等待 N 个 F_{osc} 周期（振荡器重新起振并稳定），然后开始执行指令， N 的值由 $T0$ 的分频系数决定，其计算方式如下

$$N = 2^{T0\text{分频系数}} \times 128$$

8.2 WAIT 模式

执行 WAIT 指令 MCU 使进入 WAIT 低功耗模式，同时对 MCU 产生以下影响：

- ✧ 停止 CPU 时钟
- ✧ 停止所有的处理器和内部总线的活动
- ✧ 定时器保持工作
- ✧ 清状态寄存器 I 位，允许中断
- ✧ RAM 内容保持不变
- ✧ 所有的输入输出端口保持原态不变
- ✧ WAIT 指令不影响其它任何寄存器

以下条件将重新启动 CPU 时钟，使 MCU 退出 WAIT 方式，并进入正常工作方式：

- ✧ 任何形式的中断请求发生
- ✧ 任何形式的系统复位发生

WAIT 工作模式下，CPU 停止工作，但系统主时钟的振荡器仍维持振荡，整体功耗水平有所降低。

9 电气参数

9.1 极限参数

参数	符号	值	单位
工作电压	VDD	-0.3 ~ 6.5	V
输入电压	VIN	VSS-0.3 ~ VDD+0.3	V
工作温度	TA	-40 ~ 85	°C
储存温度	Tstg	-65 ~ 150	°C

9.2 直流电气参数

VDD=5V, T=25°C

特性	符号	引脚	条件	最小	典型	最大	单位
工作电压	VDD		1M-4M	2.0		5.5	V
			1M-8M	2.7		5.5	
输入漏电	V_{leak}	所有输入脚	VIN=VDD,0			±1	uA
输入高电平	V_{ih}	所有输入脚		0.6VDD		VDD	V
输入低电平	V_{il}	所有输入脚		0		0.3VDD	V
上拉电阻 1	R_{U1}	P10-P15		10	25	50	Kohm
上拉电阻 2	R_{U2}	P12		20	40	80	Kohm
下拉电阻	R_D	P10,P11,P13-P15		10	25	50	Kohm
输出高电平驱动电流	I_{oh}	所有输出脚	$V_{oh}=VDD-0.7V$	6	15		mA
输出低电平驱动电流	I_{ol}	所有输出脚	$V_{ol}=0.6V$	10	50		mA
静态功耗	I_{dds}	VDD	关 LVR,关 WDT		0.1	1	uA
			开 WDT, VDD=3V		0.5	1	
			开 LVR		0.2	1	
动态功耗	I_{ddc}	VDD	VDD=5V Fosc=4MHz 无负载			3	mA
LVR	V_{lvr}		LVR=3.6V	3.2	3.6	4.0	V
			LVR=2.1V	2.0	2.1	2.2	

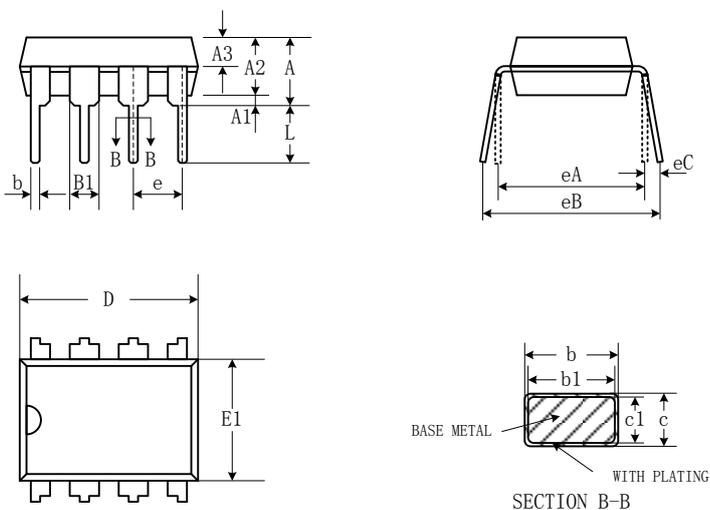
9.3 交流电气参数

VDD=5V, T=25°C

特性	符号	条件	最小	典型	最大	单位
内部高频 RC 振荡频率	F _{hrc1}	T=25°C VDD=5V	-1%	1	+1%	MHz
			-1%	2	+1%	
			-1%	4	+1%	
			-1%	8	+1%	
	F _{hrc2}	T=-40°C ~ 85°C VDD=5V	-2%	1	+2%	MHz
			-2%	2	+2%	
			-2%	4	+2%	
			-2%	8	+2%	
	F _{hrc3}	T=25°C VDD=2 ~ 5.5V	-1.5%	1	+1.5%	MHz
			-1.5%	2	+1.5%	
			-1.5%	4	+1.5%	
			-1.5%	8	+1.5%	
	F _{hrc4}	T=-40°C ~ 85°C VDD=2~5.5V	-2.5%	1	+2.5%	MHz
			-2.5%	2	+2.5%	
			-2.5%	4	+2.5%	
			-2.5%	8	+2.5%	
WDT 振荡器频率	F _{wdt}	T=25°C VDD=5V	5	10	20	KHz
振荡器起振时间	T _{oxov}				10	us

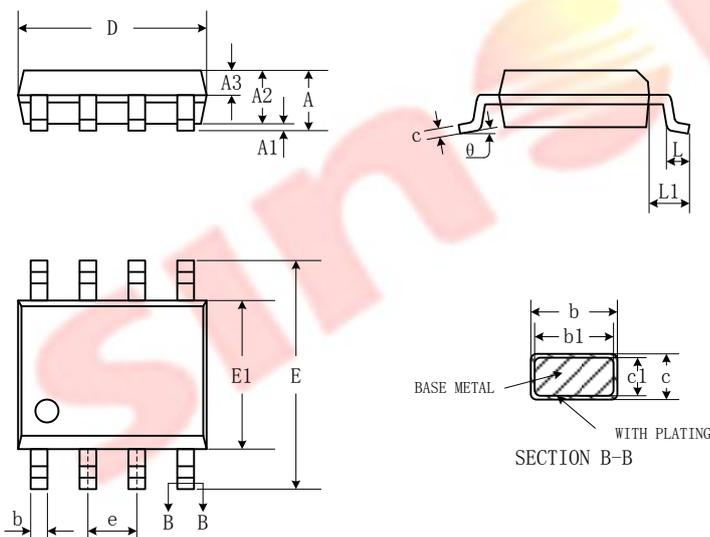
10 封装外形尺寸

DIP8



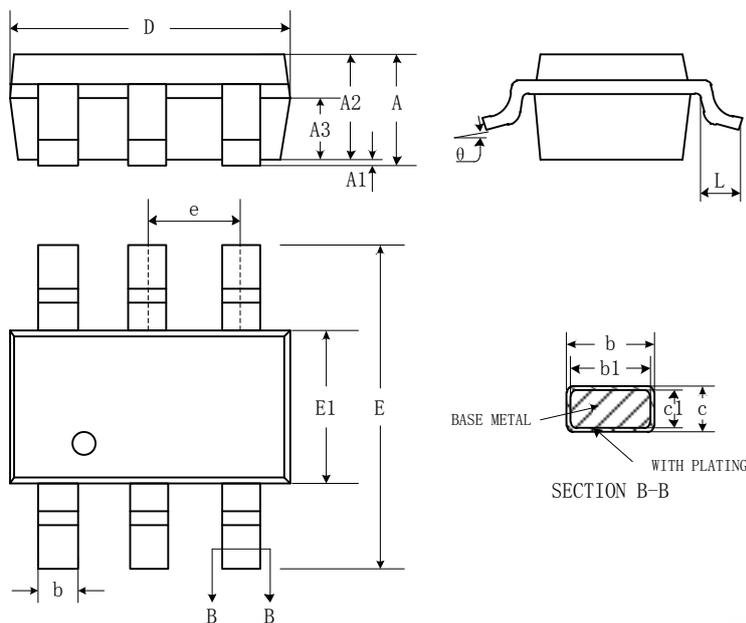
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	3.60	3.80	4.00
A1	0.51	-	-
A2	3.10	3.30	3.50
A3	1.50	1.60	1.70
b	0.44	-	0.53
b1	0.43	0.46	0.48
B1	1.52BSC		
c	0.25	-	0.31
c1	0.24	0.25	0.26
D	9.05	9.25	9.45
E1	6.15	6.35	6.55
e	2.54BSC		
eA	7.62BSC		
eB	7.62	-	9.50
eC	0	-	0.94
L	3.00	-	-

SOP8



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
theta	0	-	8°

SOT23-6

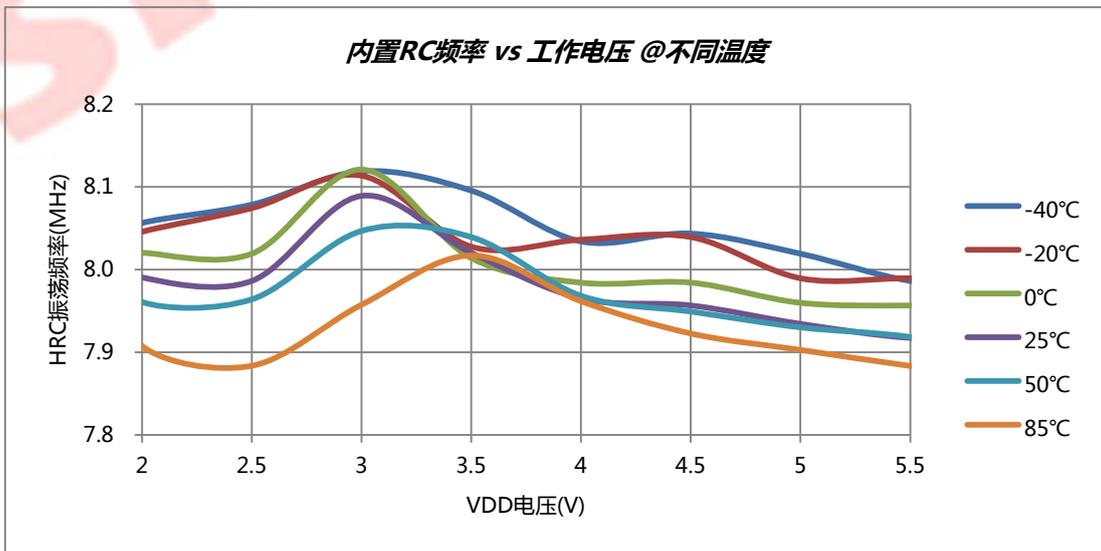
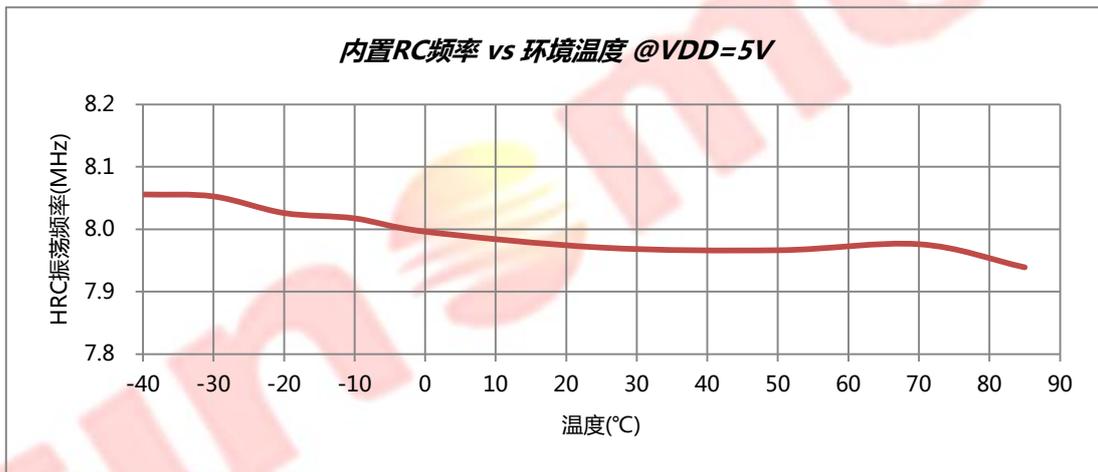
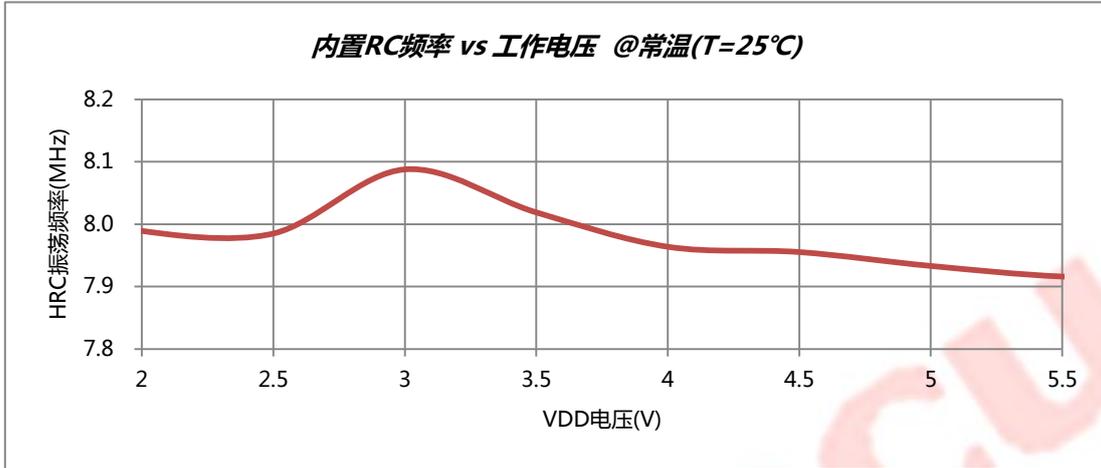


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.35
A1	0.04	-	0.15
A2	1.00	1.10	1.20
A3	0.55	0.65	0.75
b	0.30	-	0.50
b1	0.30	0.40	0.45
c	0.08	-	0.22
c1	0.08	0.13	0.20
D	2.72	2.92	3.12
E	2.60	2.80	3.00
E1	1.40	1.60	1.80
e	0.95BSC		
L	0.30	-	0.60
θ	0	-	8°

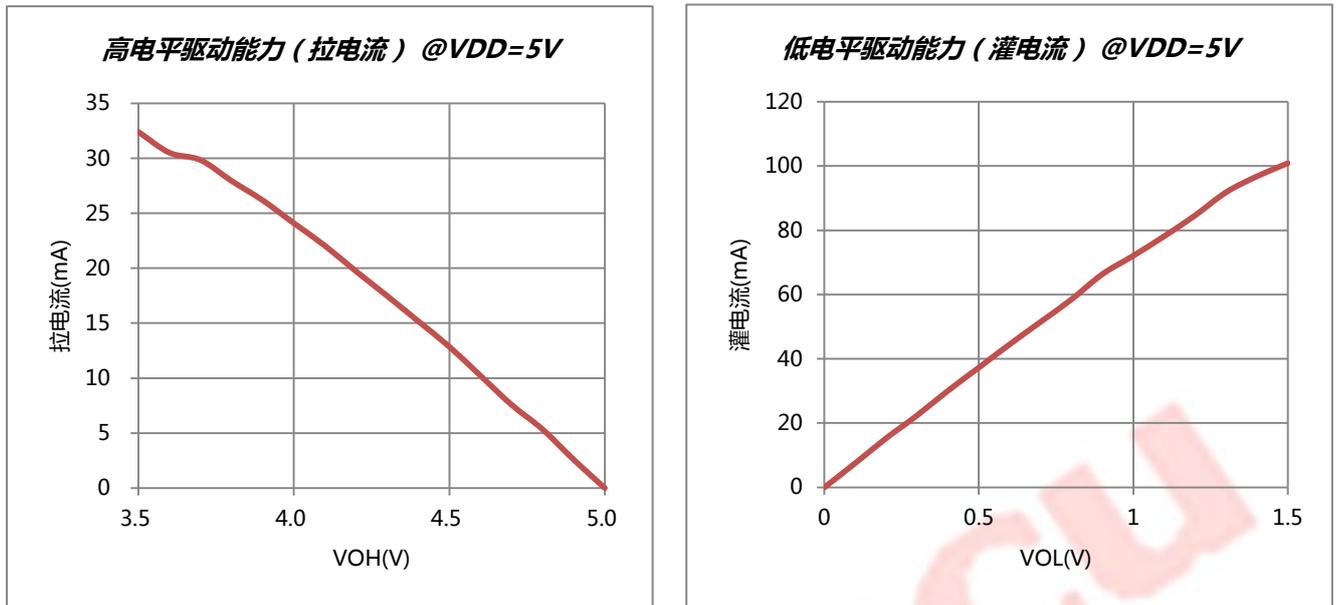
11 附录

注：附录的内容仅供参考。

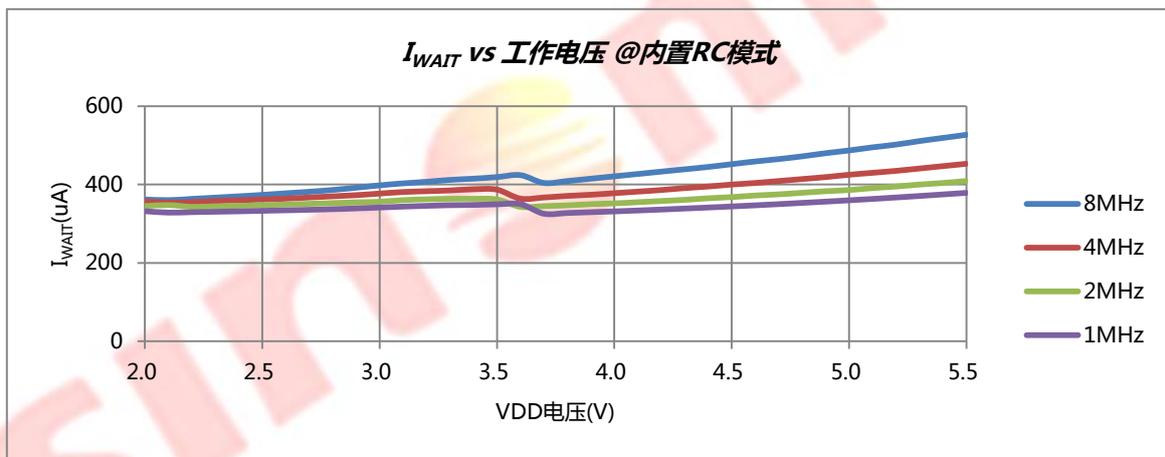
11.1 内置 RC 频率曲线



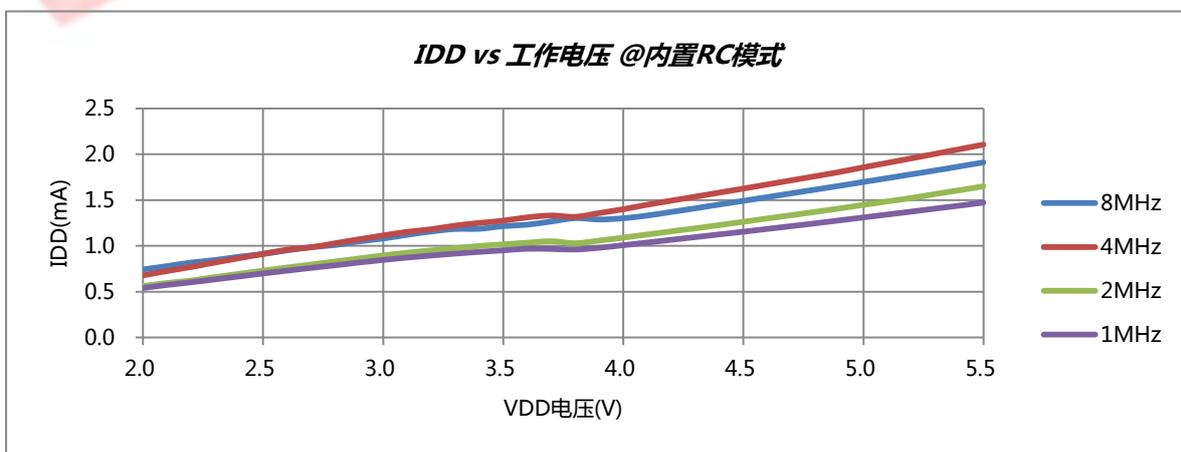
11.2 IO 口驱动能力曲线



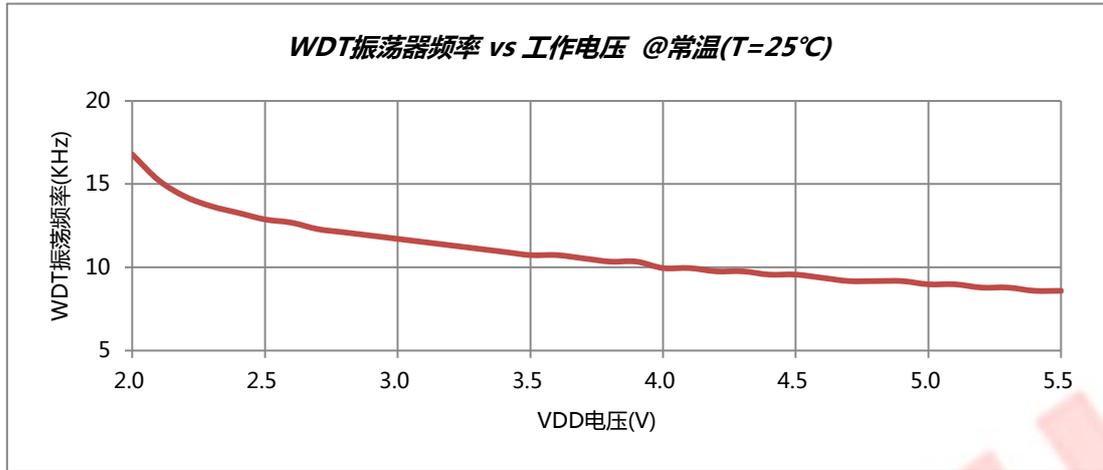
11.3 WAIT 模式工作电流曲线



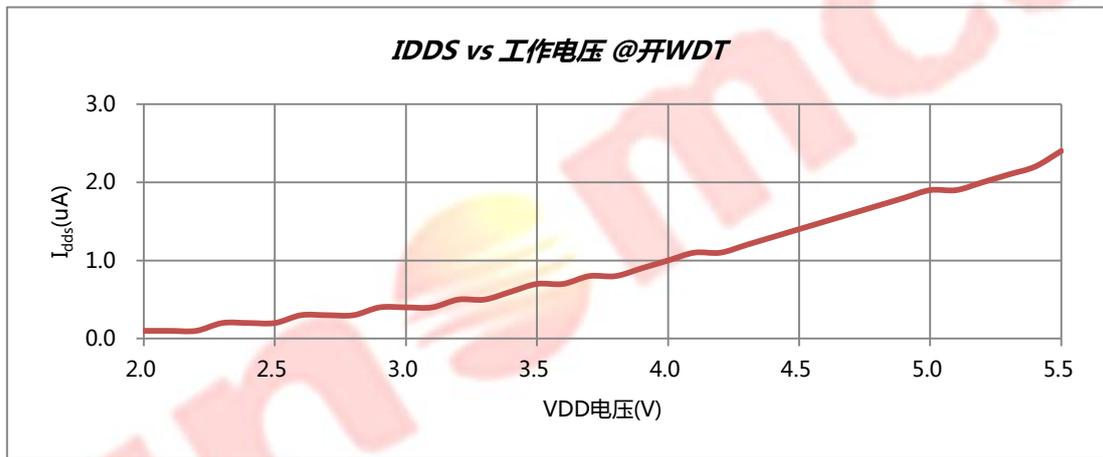
11.4 动态工作电流曲线



11.5 WDT 振荡器频率曲线



11.6 STOP 模式 (开 WDT) 工作电流曲线



12 版本修订记录

版本号	修订日期	修订内容
1.0	2012-7-4	新建
1.1	2013-9-2	(1) §6.1 更正 TOPTA 的描述 (2) §10 更正 SOT23-6 封装形式