

## Intel MCS-51 -perhe

### SISÄLLYSLUETTELO

1	Yleispiirteet	1
2	Rekisterirakenne	2
3	Kantakytkentä	3
4	Muistiorganisaatio	4
4.1	Ohjelmamuisti	4
4.2	Datamuisti	5
5	Yhden bitin käsittelymahdollisuudet	7
6	Keskeytykset	8
7	I/O-portit	10
8	Ajastin/laskurit	10
9	Sarjaportti	12
9.1	Baudinopeus	13
10	SFR-rekisterit	14

### 1 Yleispiirteet

MCS (MicroController System)-51 piiriperhe on alunperin Intelin suunnittelema mikrokontrolleriperhe, johon kuuluu kaikkiaan useita kymmeniä eri piirejä. Piirit poikkeavat toisistaan piirille integroidun muistin määrän ja tyyppin sekä piirille integroitujen I/O-ominaisuuksien puolesta. Kaikilla piireillä on kuitenkin yhteinen käskykanta. MCS-51-sarjan prosessoreille on useita valmistajia, esim. Intel, AMD, Philips ja Siemens. Perheen peruspiirin 8051:n pääominaisuudet ovat seuraavat:

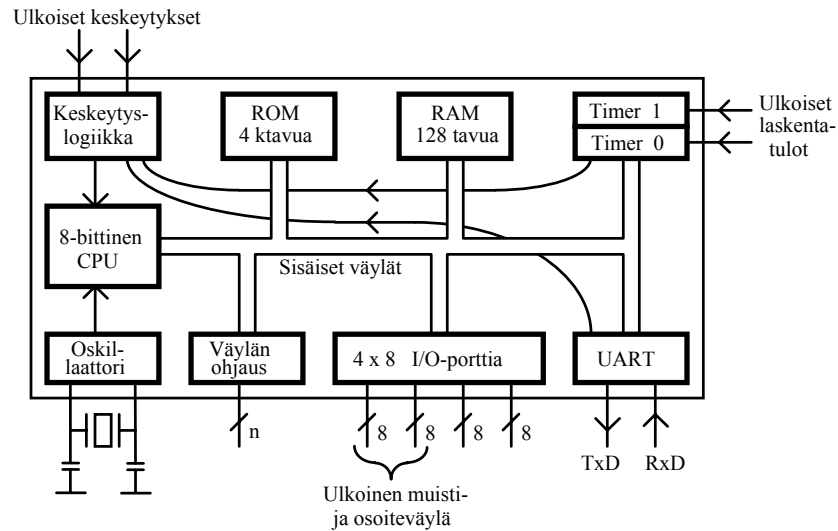
- 8-bittinen keskusyksikkö
- 64 ktavun muistiavaruus ohjelmamuistille
- 64 ktavun muistiavaruus datamuistille
- 4 ktavua sisäistä (on-chip) ohjelmamuistia, ROMmia
- 128 tavua sisäistä datamuistia, RAMmia
- 32 kaksisuuntaista ja yksittäin osoitettavaa I/O-linjaa, jotka on ryhmitelty neljäksi 8-bitin portiksi P0, P1, P2 ja P3
- kaksi 16-bittistä ajastinta/laskuria
- täysin kaksisuuntainen sarjaportti (full duplex UART, Universal Asynchronous Receiver/Transmitter)
- vektoroitu keskeytysrakenne, jossa kaksi prioriteettitasoa
- sisäinen kello-oskillaattori
- laaja käskykanta: kuusi osoitusmuotoa, yksittäisten bittien osoitusmahdollisuus

Alla olevassa taulukossa on joidenkin 51-perheeseen kuuluvien piirien ominaisuuksia.

Piiri (maskiROM)	ROMmiton versio	EPROM versio	ROMmin koko	RAMmin koko	16-bittisiä laskureita
8051	8031	-	4 kB	128 B	2
8051AH	8031AH	8751BH	4 KB	128 B	2

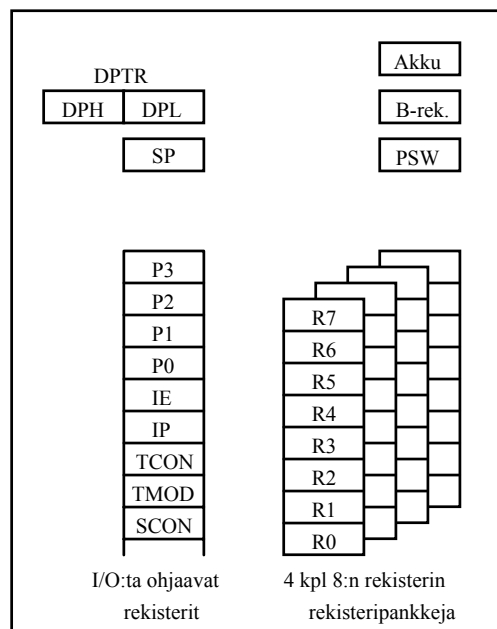
8052AH	8032AH	8752BH	8 kB	256 B	3	← CMOS
80C51BH	80C31BH	87C51	4 kB	128 B	2	

Alla oleva kuva esittää 8051-prosessorin lohkotason sisäistä rakennetta.



## 2 Rekisterirakenne

8051-mikrokontrollerin käyttäjälle näkyvät rekisterit on esitetty alla olevassa kuvassa.



Niin kuin jäljempänä käy ilmi (kpl 4.2), kaikki rekisterit ovatkin itse asiassa sisäisen datamuistin muistipaikkoja. Tavallisista muistipaikoista rekisterit eroavat vain siinä, että jokaisella rekisterinä toimivalla muistipaikalla on oma symbolinen nimi, jolloin niiden osoittaminen on helppoa.

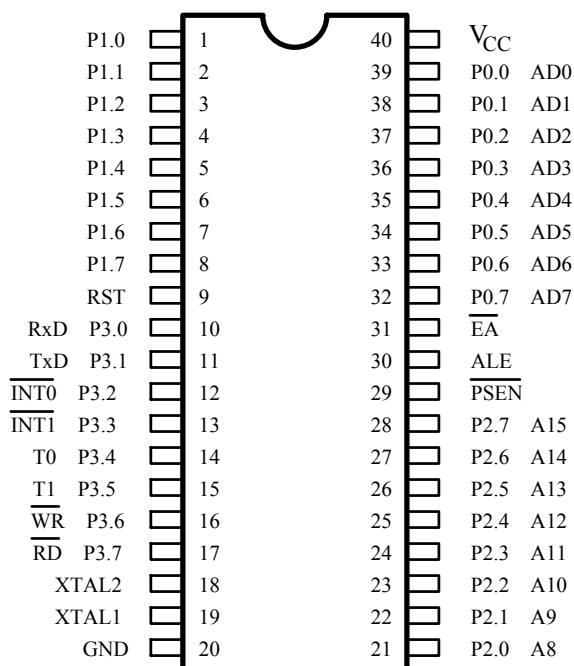
Proessorissa on 4 kpl 8:n rekisterin rekisteripankkeja, joista kerrallaan on käytössä vain yksi. Kun ohjelmassa tehdään viittaus rekistereihin R0...R7, niin tekeminen kohdistuu sillä hetkellä valittuna olevan rekisteripankin rekistereihin. Rekisteripankin valinta tehdään lippurekisterissä olevilla biteillä.

### 3 Kantakytkentä

MCS-51 -perheen prosessorit on pakattu mm. seuraaviin kotelovaihtoehtoihin:

- 40-pinninen muovinen tai keraaminen DIL-kotelo
- 44-pinninen PLCC-kotelo
- 44-pinninen LCC-kotelo.

40-pinnisen DIL-kotelon kantakytkentä on seuraavan kuvan mukainen.



Niin kuin kuvasta näkyy, monella linjalla on kaksi vaihtoehtoista toimintoa.

- Portti P0 toimii ulkoisia väyliä käytettäessä multipleksoituna osoite/data-väylänä, jolla kulkee osoiteväylän 8 alinta bittiä sekä 8-bittinen data.
- Portti P2 antaa ulkoisia väyliä käytettäessä osoiteväylän 8 ylintä bittiä.
- Portin P3 bitellä on seuraavan taulukon mukaiset vaihtoehtoiset toiminnot.

Portin P3 linja	Vaihtoehtoinen toiminto	
P3.0	RxD	sarjaportin tulo
P3.1	TxD	sarjaportin lähtö
P3.2	$\overline{\text{INT0}}$	ulkoinen keskeytys 0
P3.3	$\overline{\text{INT1}}$	ulkoinen keskeytys 1
P3.4	T0	timer 0:n ulkoinen tulo
P3.5	T1	timer 1:n ulkoinen tulo
P3.6	$\overline{\text{WR}}$	ulkoisen datamuistin kirjoituspulssi
P3.7	$\overline{\text{RD}}$	ulkoisen datamuistin lukupulssi



## 4 Muistiorganisaatio

51-prosessorilla on erilliset muistiavaruudet ohjelma- ja datamuistille. Käskyt prosessori hakee aina automaattisesti ohjelmamuistista, mutta muuten ohjelmassa voidaan käskyillä valita kumpaan muistiin tekeminen kohdistuu. Käskykannassa on siis eri käskyt näille kahdelle eri muistiavaruudelle. Kovon puolella ulkoisia muisteja taas ohjataan eri ohjauslinjoilla, jolloin pystytään tekemään ero kahden eri muistityypin välillä. Koska ohjelmamuisti vastaa ROMmia ja datamuisti RAMmia, voidaan ohjelmamuistia vain lukea ja datamuistia sekä lukea että kirjoittaa.

Muistia voi olla yhteensä enimmillään seuraavasti:

- ohjelmamuistia yhteensä 64 ktavua, sisäinen + ulkoinen
- datamuistia ulkoisena 64 ktavua + sisäisenä 128 tai 256 tavua

### 4.1 Ohjelmamuisti

8051-prosessorilla on ohjaustulo  $\overline{EA}$  (External Access). Tämän tulon perusteella valitaan se, hyödyntääkö prosessori mahdollista sisäistä ohjelmamuistia, vai käytetäänkö pelkästään ulkoista ohjelmamuistia.

Kun  $\overline{EA} = 0 \Rightarrow$  Koko ohjelmamuistiavaruus on ulkoista muistia. Tällä ohjaustulolla voidaan siis "ohittaa" piirin sisäinen ohjelmamuisti, vaikka sellainen olisikin olemassa.

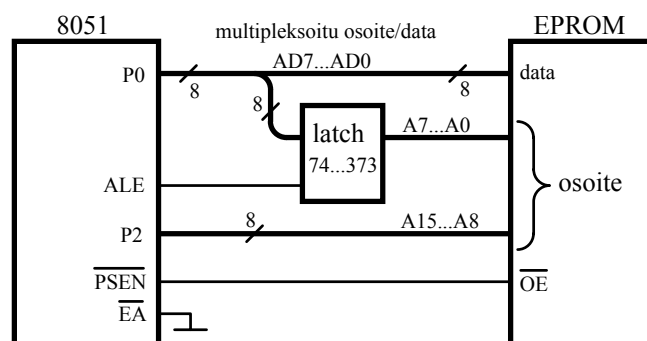
Kun  $\overline{EA} = 1 \Rightarrow$  Muistiavaruuden alimmat tavut (4, 8 tai 16 k piiristä riippuen) ovat sisäistä muistia ja ylempät ulkoista.

Kun 8051-piiri osoittaa ulkoista ohjelmamuistia, lukupulssina käytetään  $\overline{PSEN}$ -linjaa (Program Store Enable). Se toimii aivan samoin kuin normaali  $\overline{RD}$ -linja, mutta sitä käytetään vain ulkoisen ohjelmamuistin lukemiseen.

Ulkooisen muistin liittäminen vie 32:sta I/O-linjasta puolet seuraavasti:

- portti P0 toimii multipleksoituna osoite/dataväylänä AD7...AD0
- portti P2 toimii osoiteväylän ylempänä puoliskona A15...A8.

Seuraava kuva esittää tarvittavaa kytkentää, kun prosessori käyttää vain ulkoista ohjelmamuistia, ja kun dataväylälle ei liitetä muuta kuin yksi EPROM-muisti.



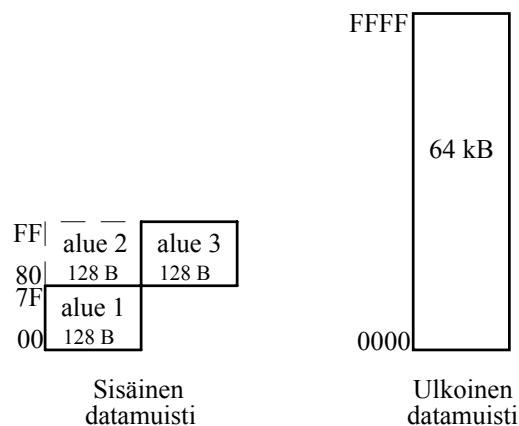
## 4.2 Datamuisti

Kaikilla MCS-51 perheen piireillä on sisäistä datamuistia (=RAMmia), toisin kuin ohjelmamuistia (=ROMmia). Tämä sisäinen datamuisti on myös aina käytössä, mutta sen lisäksi piiriin voidaan liittää myös ulkoista datamuistia.

Sisäinen datamuisti käyttää osoitteita 0...FFH (0...255). Näin ollen sen osoittamiseen riittää 8-bittinen osoite. Ulkoinen datamuisti on kooltaan enintään 64 ktavua, ja sen osoittamiseen voidaan käyttää joko 8- tai 16-bittistä osoitetta. Sisäisen ja ulkoisen datamuistin osoittamiseen on omat käskynsä, samoin kuin siihen, käytetäänkö 8- vai 16-bittistä osoitetta.

Ulkoista RAMmia ohjataan  $\overline{RD}$ - ja  $\overline{WR}$ -linjoilla, eli eri linjoilla kuin ulkoista ROMmia (PSEN-linja). 51-piiriin pystytään siis liittämään enimmillään sekä ulkoista ROMmia että ulkoista RAMmia molempia 64 ktavua.

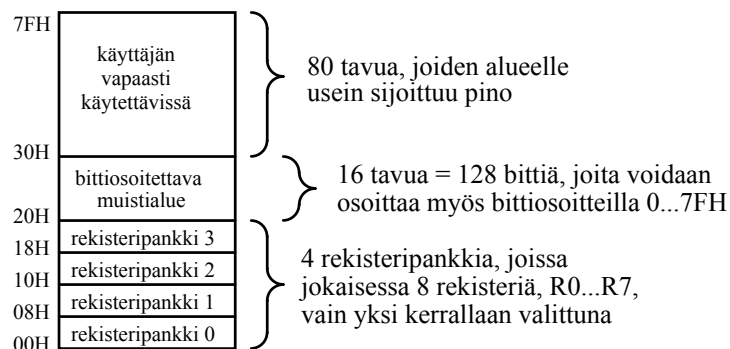
Koko datamuisti jakaantuu loogisiin osiin seuraavasti.



Sisäinen datamuisti jakaantuu loogisesti kolmeen eri osaan. Alueet 2 ja 3 sisjaitsevat samoissa osoitteissa, mutta niihin päästään käsiksi erilaisilla osoitusmuodoilla, eli erilaisilla käskyillä.

### Alue 1 eli "Lower 128"

Alue 1 jakaantuu seuraavan kuvan mukaisiin osiin.



- Alue on olemassa kaikissa MCS-51 -piireissä.

- Alueen muistipaikkoja voi osoittaa suoraan tai epäsuorasti.
- Monilla alueen muistipaikoilla on valmiiksi jokin kiinteä erityistehtävä. Aluetta voi kuitenkin käyttää vapaasti, ellei muistipaikkojen erityisluonnetta haluta hyödyntää.
- Mikroprosessorin neljässä rekisteripankissa olevat yleiskäyttöiset rekisterit R0...R7 vastaavat tämän alueen muistipaikkoja.

### Alue 2 eli "Upper 128"

- Aluetta ei ole olemassa kaikissa MCS-51 -piireissä. Alue on vain niissä piireissä, joille ilmoitetaan sisäisen RAMmin kooksi 256 tavua.
- Alueen muistipaikkoja voi osoittaa vain epäsuorasti.
- Koko alue on käyttäjän vapaasti käytettävissä.

### Alue 3 eli "SFR", Special Funktion Registers

- Alue on olemassa kaikissa MCS-51 -piireissä.
- Kun piirille ilmoitetaan sisäisen RAMmin koko, niin tätä aluetta ei lasketa mukaan.
- Alueen muistipaikkoja voi osoittaa vain suoraan.
- Monilla alueen muistipaikoilla on oma kiinteä erityistehtävä (= SFR). Aluetta ei voi käyttää vapaasti mihin haluaa.
- Mikroprosessorin normaalit rekisterit, kuten akku, lippurekisteri ja pino-osoitin vastaavat tämän alueen muistipaikkoja.
- Kaikkiin MCS-51:n eri osiin (ajastimet, I/O-portit, UART,... ) päästään ohjelman kannalta käsiksi tämän alueen muistipaikkojen kautta. Eri piirityypeillä, joilla on eri ominaisuuksia, SFR-alueella on eri määrä kiinteään erityistehtävään varattuja muistipaikkoja.
- SFR-rekisterit, niiden osoitteet sekä reset-arvot ovat seuraavat:

Symboli	Nimi	Osoite (hex)	Reset-arvo (hex)
ACC	Akku	E0	00
B	B-rekisteri	F0	00
PSW	Lippurekisteri	D0	00
SP	Pino-osoitin	81	07
DPTR	Data-pointer, 16-bittinen		
DPL	Data-pointer, low-tavu	82	00
DPH	Data-pointer, high-tavu	83	00
P0	Portti 0	80	FF
P1	Portti 1	90	FF
P2	Portti 2	A0	FF
P3	Portti 3	B0	FF
IP	Keskeytysten prioriteetti	B8	00
IE	Keskeytysten sallinta	A8	00
TIMOD	Timer/Counter moden valinta	89	00
TCON	Timer/Counter ohjaus	88	00
TH0	Timer/Counter 0, high-tavu	8C	00
TL0	Timer/Counter 0, low-tavu8A		00
TH1	Timer/Counter 1, high-tavu	8D	00
TL1	Timer/Counter 1, low-tavu8B		00
SCON	Sarjaportin ohjaus	98	00
SBUF	Sarjaportin datan puskuri	99	??
PCON	Tehonsyötön ohjaus	87	00

## 5 Yhden bitin käsittelymahdollisuudet

MCS-51 -perhe on varsinaisesti tarkoitettu ohjaussovelluksiin, joissa on tarve lukea ja ohjata yhden bitin tietoa: kytkin on auki/kiinni, moottori on päällä/pois päältä, jne.

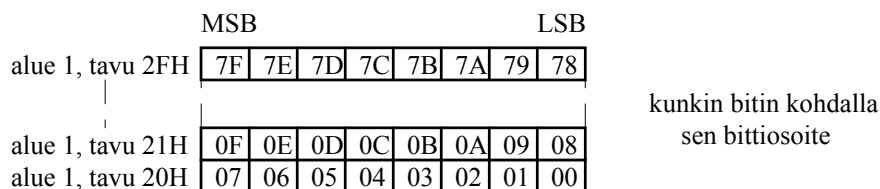
Tätä varten prosessorissa onkin monipuoliset mahdollisuudet käsitellä yhden bitin tietoa eli Boolean muuttujia. Tätä yksittäisten totuusarvojen monipuolista käsittelykykyä tarkoittaa ilmaisu "Boolean processing capabilities".

Mikroprosessorin käskykannassa on runsaasti yhden bitin käsittelykäskyjä, ja sen muistissa on bittiosoitettavia muistipaikkoja yhteensä 256 kpl (bittiosoitteet 0...FFH). Kun normaalisti tietoa käsitellään 8-bitin yksiköissä, niin bittimuuttujat ovatkin vain yhden bitin levyisiä. Joidenkin 8-bittisten tavujen yksittäisille biteille on siis tavuosoitteiden lisäksi annettu oma bittiosoite.

Bittiosoitettavat muistipaikat sijaitsevat 51-prosessorin sisäisessä datamuistissa niin, että joitain muistipaikkoja voi osoittaa joko tavuittain tai biteittäin. On siis täysin ohjelmoijan (= käyttäjän) päätettävissä, käytetäänkö ohjelmassa tiettyjä muistipaikkoja normaaleina 8-bitin muistipaikkoina vai 1-bitin muistipaikkoina (Boolean variable).

Bittiosoitettavat muistipaikat sijaitsevat datamuistissa kahdessa ryhmässä:

1. Bittiosoitteet 00...7FH (0...127) vastaavat datamuistin "lower 128" -alueen tavuja 20...2FH. Bittiosoitteet menevät numerjärjestyksessä alimman tavun LSB-bitistä ylimmän tavun MSB-bittiin seuraavan kuvan mukaisesti.



2. Bittiosoitteet 80...FFH (128...255) vastaavat "SFR"-alueen bittiosoitettavien tavujen bittejä.

SFR-alueen muistikartta

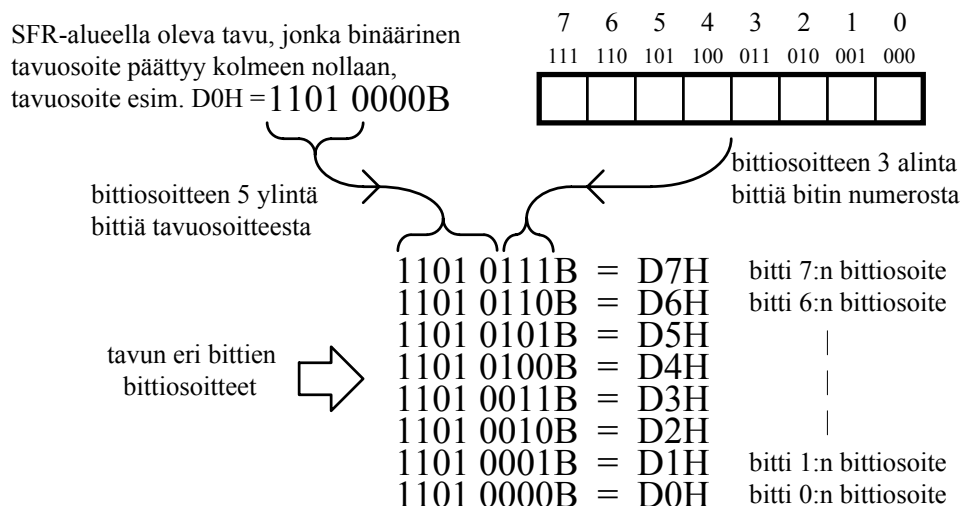
FFH									F8H
F7H								B	F0H
EFH									E8H
E7H								ACC	E0H
DFH									D8H
D7H								PSW	D0H
CFH									C8H
C7H									C0H
BFH								IP	B8H
B7H								P3	B0H
AFH								IE	A8H
A7H								P2	A0H
9FH								SBUF	98H
97H								P1	90H
8FH		TH1	TH0	TL1	TL0	TMOD	TCON		88H
87H	PCON			DPH	DPL	SP	P0		80H

↑  
bittiosoitettavat tavut

SFR-alueen ne tavut, joiden binäärinen tavuosoite päättyy kolmeen nollaan, ovat bittiosoitettavia. Kunkin bitin binäärinen bittiosoite saadaan siten, että



bittiosoitteen viisi ylintä bittiä ovat samat kuin vastaavan tavuosoitteen, ja kolme alinta bittiä osoittavat bitin paikan tavun sisällä. Seuraava kuva esittää, miten bittiosoite muodostuu SFR-alueella.



Bittiosoitettavien muistipaikkojen avulla päästään käsiksi esimerkiksi prosessorin lippurekisterin yksittäisiin bitteihin. Myös kaikki 32 yksittäistä I/O-linjaa (portit P0...P3) saavat SFR-alueen kautta omat bittiosoitteensa.

## 6 Keskeytykset

MCS-51 -prosessorissa on perusmuodossaan viisi eri keskeytyslähdettä, joista kukin aiheuttaa keskeytyspyynnön asettamalla sitä vastaavan keskeytyspyyntölipun "1":ksi. Eri keskeytyslähteet ja niitä vastaavat keskeytyspyyntöliput ovat seuraavat:

- ulkoinen keskeytyks 0                      lippu IE0
- ulkoinen keskeytyks 1                      lippu IE1
- timer/counter 0                            lippu TF0
- timer/counter 1                            lippu TF1
- sarjaportti                                 lähetyksen lippu TI, vastaanoton lippu RI

Keskeytykset on vektoroitu niin, että jokainen keskeytyslähde aiheuttaa ohjelman suorituksen jatkumisen omasta kiinteästä osoitteestaan.

Jokainen viidestä keskeytyslähteestä voidaan erikseen estää tai sallia keskeytysten sallinta -rekisterissä olevilla biteillä. Lisäksi kaikki keskeytykset voidaan estää yhdellä bitillä samassa rekisterissä.

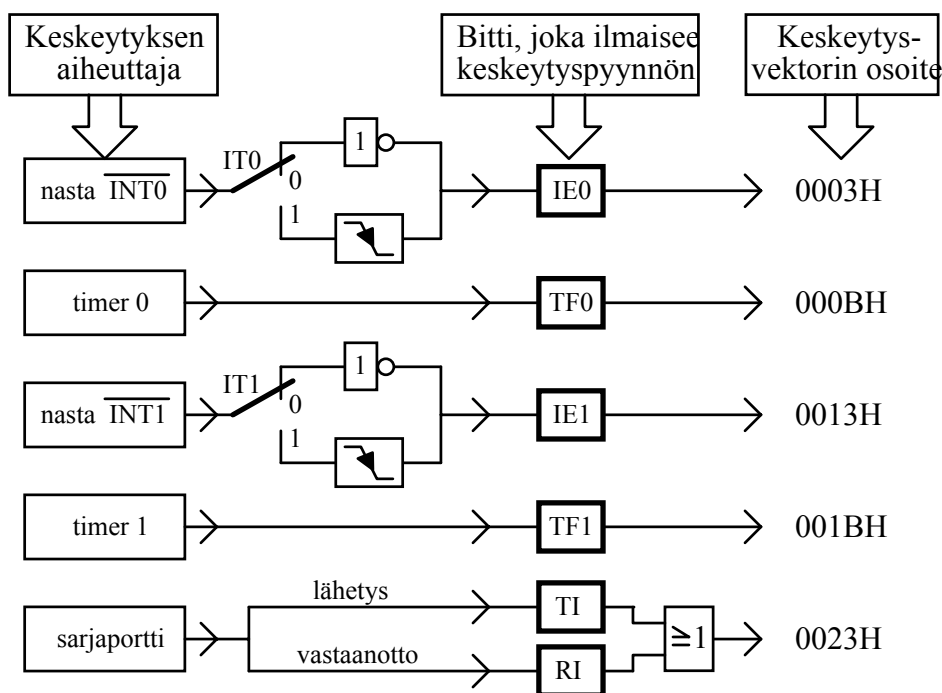
Kaikki keskeytyspyynnön ilmaisevat liput voidaan asettaa tai nollata myös ohjelmallisesti. Näin ollen ohjelmallisesti voidaan aiheuttaa keskeytyks tai estää palvelua odottava keskeytyspyyntö.

Jokainen viidestä keskeytyslähteestä voidaan asettaa jompaan kumpaan kahdesta prioriteettitasosta. Kun prosessori suorittaa keskeytysohjelman, niin sitä ei voi

keskeyttää matalamman tai saman tason keskeytyspyyntö. Jos kaksi keskeytyspyyntöä tulee yhtä aikaa (saman käskyn suorituksen aikana), korkeamman prioriteetin pyyntö suoritetaan ensin. Saman prioriteettitason sisällä keskeytyksillä on seuraava järjestys:

korkein				matalin	
IE0	TF0	IE1	TF1	RI tai TI	

Seuraava kuva esittää 8051:n keskeytysjärjestelmää.



Ulkoiset keskeytykset  $\overline{\text{INT0}}$  ja  $\overline{\text{INT1}}$  ovat joko reuna- tai tasoherkkiä riippuen siitä, mikä arvo on biteillä IT0 ja IT1 rekisterissä TCON.

Sarjaportin keskeytyksellä on kaksi vaihtoehtoista aiheuttajaa, lähetys ja vastaanotto. Tyypillisesti sarjaportin keskeytysohjelmassa pitää ohjelmallisesti selvittää, kumpi vaihtoehto keskeytyksen on aiheuttanut.

Osa keskeytyspyynnön ilmaisevista biteistä nollautuu automaattisesti kovon toimesta, kun ohjelma hyppää keskeytysvektoriin. Jos keskeytys on estetty, niin sitä vastaava bitti ei nollaudu. Jotkin bitit pitää nollata ohjelmallisesti seuraavan taulukon mukaisesti.

Keskeytysbitti i	Keskeytysbitin nollautuminen
IE0 ja IE1	kovo nollaa hypättäessä vain jos keskeytys on reunaherkkä
TF0 ja TF1	kovo nollaa hypättäessä

RI ja TI	kovo ei nollaa, pitää nollata ohjelmallisesti
----------	---

## 7 I/O-portit

8051-prosessorissa on 4 kpl 8-bittisiä I/O-portteja, joita voidaan käyttää tuloina tai lähtöinä. Kaikkia 32 bittiä voidaan osoittaa yksilöllisesti omalla bittiosoitteellaan ja jokainen bitti voi toimia joko tulona tai lähtönä täysin riippumatta muista biteistä. Tyypillisessä tilanteessa portit P0 ja P2 toimivat osoite- ja dataväylänä, jolloin portit P1 ja P3 jäävät käyttäjän käyttöön. Kaikilla portin P3 linjoilla on kuitenkin olemassa vaihtoehtoinen toiminto (kts. kpl 3), joten käyttäjän täysin vapaaseen käyttöön jää sovelluksesta riippuen 8-16 kpl I/O-linjoja.

Porttien 1 ja 3 linjat ovat kaksisuuntaisia linjoja, joissa on sisäinen ylösvetovastus. Jos johonkin linjaan on kirjoitettu "0", niin lähtö on todellakin tiukasti "0":ssa, vaikka sitä ulkoisesti yritettäisiin kääntää "1":ksi. Jos johonkin linjaan kirjoitetaan "1", niin lähtö on vedetty sisäisellä ylösvetovastuksella heikosti "1":een niin, että se voidaan ulkoisesti kuitenkin kääntää "0":ksi. Näin ollen, jos joitain linjoja halutaan käyttää tuloina, niihin on sitä ennen kirjoitettava "1". Resetin jälkeen kaikki 32 I/O-linjaa ovatkin "1"-tilassa.

## 8 Ajastin/laskurit

MCS-51 -prosessorissa on perusmuodossaan kaksi itsenäisesti toimivaa 16-bittistä ajastin/laskuria, timer/counter 0 ja timer/counter 1. Laskenta tapahtuu aina ylöspäin, ja kun laskuri pyörii ympäri, tulee keskeytyspyyntö. Laskureiden ytimenä ovat rekisterit TH0 ja TL0 sekä TH1 ja TL1. Näiden rekistereiden sisältö päivittyy siis laskennan edetessä automaattisesti. Käyttäjä voi myös itse ladata rekistereihin alkuarvon sekä lukea niistä lopputuloksen.

Jos käytetään ajastin-toimintoa, laskuri askeltaa yhdellä ylöspäin jokaisella konejaksoilla. Koska konejakso koostuu 12 kellojaksosta, niin laskentataajuus on kellotaajuus/12 (= kidetaajuus/12).

Jos käytetään laskuri-toimintoa, laskuri askeltaa yhdellä ylöspäin aina kun vastaavassa ulkoisessa T0- tai T1-pinnissä esiintyy laskeva reuna. Maksimi laskentataajuus on kellotaajuus/24.

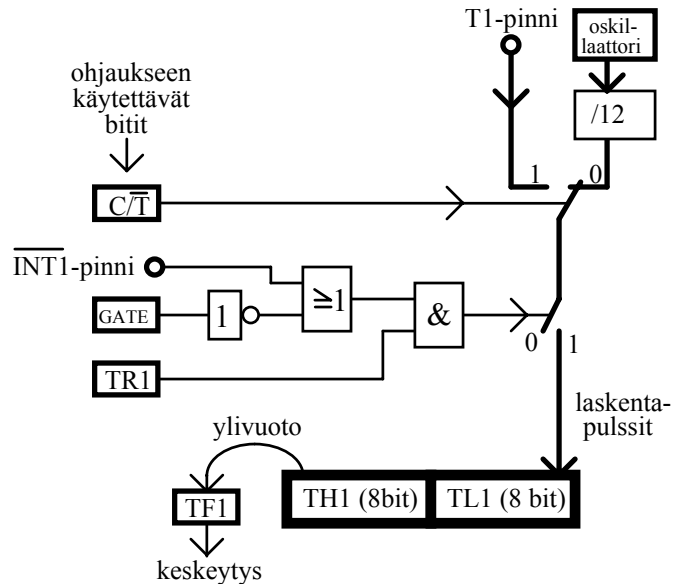
Sekä ajastin- että laskuritoiminnossa voidaan käyttää neljää eri toimintamuotoa, 0, 1, 2, ja 3. Toimintamuoto valitaan TMOD-rekisterissä olevilla M0 ja M1-biteillä.

### Toimintamuoto 0

Tämä on 13-bittinen laskentamuoto. Muoto on yhteensopiva MCS-51 -perheen edeltäjän MCS-48 -perheen kanssa. Toimintamuoto 0 on muuten samanlainen kuin toimintamuoto 1, paitsi että laskenta tehdään 13:lla bitillä 16:n sijasta. Molemmat ajastin/laskurit toimivat samalla tavalla toimintamuodossa 0.

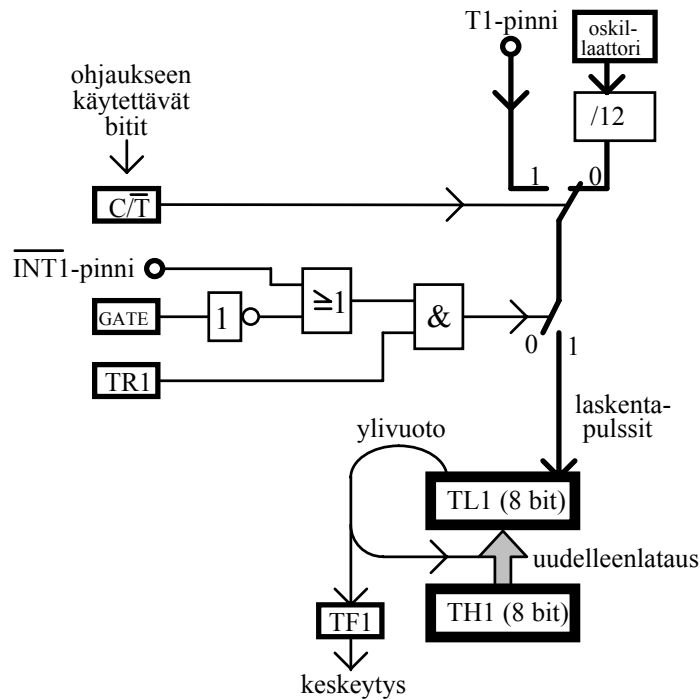
### Toimintamuoto 1

Tämä on 16-bittinen laskentamuoto. Molemmat ajastin/laskurit toimivat samalla tavalla toimintamuodossa 1. Seuraava kuva esittää ajastin/laskuri 1:n toimintaa muodossa 1.



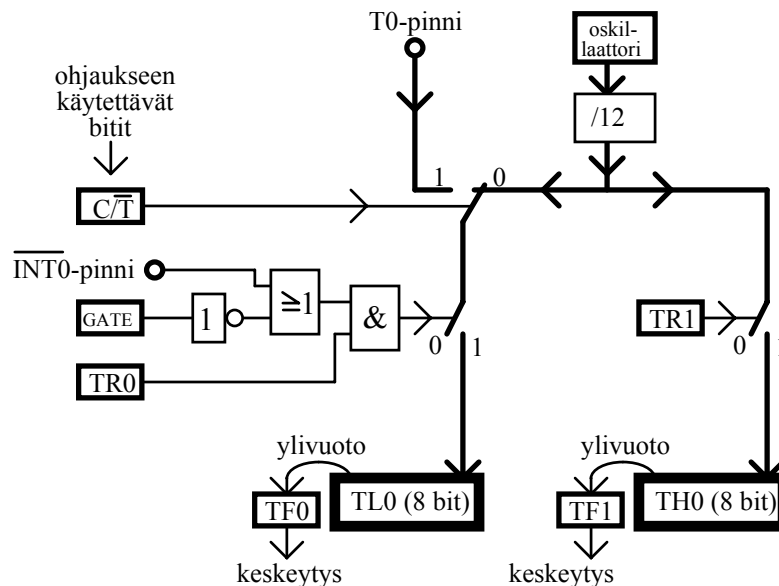
### Toimintamuoto 2

Tämä on 8-bittinen laskentamuoto. Alempi laskurirekisteri TLx toimii 8-bittisenä ajastin/laskurina, johon latautuu automaattisesti aina uusi arvo ylemmästä laskurirekisteristä THx:stä. Ylivuoto TLx:stä aiheuttaa siis sekä keskeytyspyynnön että uudelleen-latautumisen. Lataus jättää THx:n muuttumattomaksi. Molemmat ajastin/laskurit toimivat samalla tavalla toimintamuodossa 2. Seuraava kuva esittää ajastin/laskuri 1:n toimintaa muodossa 2.



### Toimintamuoto 3

Tässä toimintamuodossa ajastin/laskuri 1 on pysähtyneenä, mutta sen arvo säilyy muuttumattomana. Ajastin/laskuri 0:n laskentarekisterit TL0 ja TH0 toimivat kahtena erillisenä 8-bittisenä laskurina. TL0-rekisterin laskentaa ohjataan timer 0:n ohjausbiteillä. TH0-rekisterin laskentaa ohjataan timer 1:n ohjausbiteillä, mutta niin että se toimii aina ajastimena. Seuraava kuva esittää ajastin/laskuri 0:n toimintaa muodossa 3.



## 9 Sarjaportti

MCS-51 -prosessorissa on full duplex -sarjaportti, eli se voi lähettää ja vastaanottaa yhtä aikaa. Sen vastaanotin on puskuroitu niin, että se voi vastaanottaa jo seuraavaa

merkkiä, vaikka edellistä ei ole vielä luettu vastaanottorekisteristä. Jos edellistä merkkiä ei ole luettu vastaanottorekisteristä seuraavan merkin vastaanoton päättyessä, menetetään yksi vastaanotettu merkki.

Sekä lähetys- että vastaanottorekisteri näkyvät käyttäjälle SBUF-rekisterinä, vaikka ne ovatkin todellisuudessa kaksi eri rekisteriä. Kirjoittaminen SBUF-rekisteriin kohdistuu lähetysrekisteriin ja lukeminen SBUF-rekisteristä kohdistuu vastaanottorekisteriin.

Sarjaportilla on neljä eri toimintamuotoa. Toimintamuoto valitaan SCON-rekisterissä olevilla SM0 ja SM1-biteillä. Kaikissa toimintamuodoissa lähetys käynnistyy sillä, että SBUF-rekisteriin kirjoitetaan jotakin. Vastaanotto käynnistyy toimintamuodossa 0 sillä, että  $R1 = 0$  ja  $REN = 1$ . Muissa toimintamuodoissa vastaanotto käynnistyy tulevasta START-bitistä, jos  $REN = 1$ .

#### Toimintamuoto 0

Tässä toimintamuodossa sarjaportti toimii pelkkänä siirtorekisterinä, joka lähettää tai vastaanottaa 8 bittiä kerrallaan (LSB-bitti ensin). Sarjamuotoinen tieto lähetetään ja vastaanotetaan RxD-pinnan kautta. TxD-pinni antaa kellosignaalin, jonka taajuus on kellotaajuus/12.

#### Toimintamuoto 1

10 bittiä lähetetään TxD- tai vastaanotetaan RxD-pinnan kautta. Tiedon muoto on:

- yksi START-bitti (0)
- 8 databittiä (LSB-bitti ensin)
- yksi STOP-bitti (1).

Vastaanotossa STOP-bitti menee SCON-rekisterin RB8-bitin arvoksi. Baudinopeus on muuteltavissa.

#### Toimintamuoto 2

11 bittiä lähetetään TxD-tai vastaanotetaan RxD-pinnan kautta. Tiedon muoto on:

- yksi START-bitti (0)
- 8 databittiä (LSB-bitti ensin)
- ohjelmoitava 9. databitti (SCON-rekisterin TB8-bitti)
- yksi STOP-bitti (1).

Vastaanotossa 9. databitti menee SCON-rekisterin RB8-bitin arvoksi. Baudinopeudella on valittavissa kaksi vaihtoehtoa: kellotaajuus/32 tai kellotaajuus/64.

#### Toimintamuoto 3

Muuten samanlainen kuin toimintamuoto 2, mutta baudinopeus on muuteltavissa.

Toimintamuodoissa 1, 2 ja 3 sarjamuotoisen tiedon muoto on seuraavan kuvan mukainen.



## 9.1 Baudinopeus

Toimintamuodossa 0 baudinopeus on kiinteä, kellotaajuus/12.

Toimintamuodossa 2 baudinopeudella on kaksi vaihtoehtoa seuraavasti:

- PCON-rekisterin SMOD-bitti = 0 → baudinopeus = kellotaajuus/64
- PCON-rekisterin SMOD-bitti = 1 → baudinopeus = kellotaajuus/32.

Toimintamuodoissa 1 ja 3 baudinopeus on muuteltavissa. MCS-51 -prosessorilla perus-muodossaan se määräytyy timer 1:n ylivuototaajuudesta seuraavan kaavan mukaisesti.

$$\text{baudinopeus} = \frac{2^{\text{SMOD}}}{32} \times (\text{timer1:n ylivuototaajuus})$$

Timer 1 voidaan määritellä toimimaan missä toimintamuodossa hyvänsä ja joko ajasti-mena tai laskurina. Tyypillisesti se ohjelmoidaan toimimaan ajastimena toimintamuodossa 2, automaattisessa uudelleenlatauksessa. Tällaisessa tilanteessa baudinopeus määräytyy seuraavan kaavan mukaisesti.

$$\text{baudinopeus} = \frac{2^{\text{SMOD}}}{32} \times \frac{\text{kellotaajuus}}{12 \times [256 - (\text{TH1})]}$$

Yleensä Timer 1:n keskeytys pitää estää baudigeneraattorisovelluksissa. Jos halutaan saada hyvin alhainen baudinopeus, pitää timer 1:n keskeytys sallia ja ohjelmoida ajastin toimimaan 16-bittisessä toimintamuodossa. Keskeytysohjelmassa sitten ladataan aina ajastimeen uusi alkuarvo ohjelmallisesti.

## 10 SFR-rekiserit

### PSW, Lippurekisteri (Program Status Word)

tavuosoite D0H, bittiosoitettava

CY	AC	F0	RS1	RS0	OV	—	P
----	----	----	-----	-----	----	---	---

CY	CARRY-lippu
AC	apucarry
F0	lippu 0, käyttäjän vapaasti käytettävissä
RS1	rekisteripankin valintabitti 1, pankin numeron MSB-bitti
RS0	rekisteripankin valintabitti 0, pankin numeron LSB-bitti
OV	ylivuotolippu
P	pariteettilippu, 1 → pariton, 0 → parillinen pariteetti akulla

### IE, Keskeytysten sallinta (Interrupt Enable Register)

## tavuosoite A8H, bittiosoitettava

EA	—	—	ES	ET1	EX1	ET0	EX0
----	---	---	----	-----	-----	-----	-----

EA	kaikkien keskeytysten estäminen, 0 → kaikki keskeytykset estetty 1 → kukin keskeytys sallittu tai estetty omalla bitillään
ES	sarjaportin keskeytys, 0 → estetty, 1 → sallittu
ET1	timer 1 keskeytys, 0 → estetty, 1 → sallittu
EX1	ulkoisen keskeytys 1, 0 → estetty, 1 → sallittu
ET0	timer 0 keskeytys, 0 → estetty, 1 → sallittu
EX0	ulkoisen keskeytys 0, 0 → estetty, 1 → sallittu

### IP, Keskeytysten prioriteetti (Interrupt Priority Register)

## tavuosoite B8H, bittiosoitettava

—	—	—	PS	PT1	PX1	PT0	PX0
---	---	---	----	-----	-----	-----	-----

PS	sarjaportin keskeytyksen prioriteetti, 0 → matala, 1 → korkea
PT1	timer 1 keskeytyksen prioriteetti, 0 → matala, 1 → korkea
PX1	ulkoisen keskeytys 1:n prioriteetti, 0 → matala, 1 → korkea
PT0	timer 0 keskeytyksen prioriteetti, 0 → matala, 1 → korkea
PX0	ulkoisen keskeytys 0:n prioriteetti, 0 → matala, 1 → korkea

### TCON, Ajastin/laskurin ohjaus (Timer/Counter Control Register)

## tavuosoite 88H, bittiosoitettava

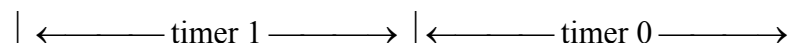
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

TF1	timer 1:n ylivuotobitti, asettuu kun timer 1 pyörrähtää ympäri
TR1	timer 1:n ON/OFF-bitti, 1 → timer 1 käy, 0 → timer 1 ei käy
TF0	timer 0:n ylivuotobitti, asettuu kun timer 0 pyörrähtää ympäri
TR0	timer 0:n ON/OFF-bitti, 1 → timer 0 käy, 0 → timer 0 ei käy
IE1	ulkoisen keskeytyksen 1 reunan ilmasubitti
IT1	keskeytyksen 1 tyypin valinta, 1 → laskeva reuna, 0 → 0-taso
IE0	ulkoisen keskeytyksen 0 reunan ilmasubitti
IT0	keskeytyksen 0 tyypin valinta, 1 → laskeva reuna, 0 → 0-taso

### TMOD, Ajastin/laskurin toimintamuodon valinta (Timer/Counter Mode Control Register)

## tavuosoite 89H, ei bittiosoitettava

GATE	C / $\bar{T}$	M1	M0	GATE	C / $\bar{T}$	M1	M0
------	---------------	----	----	------	---------------	----	----



GATE	laskennan ohjaus kovolla tai ohjelmalla kovo-ohjaus: kun GATE = 1 ja TRx = 1, ajastin/laskuri käy vain, jos INTx-pinni = 1 softaohjaus: kun GATE = 0, ajastin/laskuri käy vain, jos TRx = 1
C / $\bar{T}$	ajastimen tai laskurin valintabitti 1 → laskuri, laskee Tx-pinnin laskevia reunoja 0 → ajastin, laskee systeemikellon tahdissa



M1 toimintamuodon valintabitti 1, muodon numeron MSB-bitti  
M0 toimintamuodon valintabitti 0, muodon numeron LSB-bitti

## Ajastin/laskureiden toimintamuodot

Nro	M1	M0	Toiminta
0	0	0	13-bittinen ajastin/laskuri (MCS-48 -muoto)
1	0	1	16-bittinen ajastin/laskuri
2	1	0	8-bittinen ajastin/laskuri, automaattilataus
3	1	1	TL0:ssa 8-bittinen laskenta, ohjaus timer 0 biteillä TH0:ssa 8-bittinen laskenta, ohjaus timer 1 biteillä ajastin/laskuri 1 on poissa käytöstä

### SCON, Sarjaportin ohjaus (Serial Port Control Register)

tavuosoite 98H, bittiosoitettava

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

SM0	toimintamuodon valintabitti 0, muodon numeron MSB-bitti
SM1	toimintamuodon valintabitti 1, muodon numeron LSB-bitti
SM2	yhden prosessorin ympäristössä SM2 = 0, mahdollistaa monen prosessorin kommunikoinnin, jos SM2 = 1
REN	vastaanoton sallinta, 1 → sallittu, 0 → estetty
TB8	9. bitti, joka lähetetään toimintamuodoissa 2 ja 3
RB8	toimintamuodossa 0: ei käytössä toimintamuodossa 1, jos SM2 = 0: vastaanotettu STOP-bitti toimintamuodoissa 2 ja 3: vastaanotettu 9. bitti,
TI	lähetyksen keskeytysbitti toimintamuodossa 0: asettuu "1":ksi 8. bitin lopussa muut toimintamuodot: asettuu "1":ksi STOP-bitin alussa
RI	vastaanoton keskeytysbitti toimintamuodossa 0: asettuu "1":ksi 8. bitin lopussa muut toimintamuodot: asettuu "1":ksi STOP-bitin puolivälissä

Sarjaportin toimintamuodot

Nro	SM	SM1	Toiminta	Baudinopeus
0	0	0	8-bittinen siirtorekisteri	kellotaajuus/12
1	0	1	START + 8 bittiä + STOP	muuteltavissa
2	1	0	START + 9 bittiä + STOP	kellotaajuus/64 tai /32
3	1	1	START + 9 bittiä + STOP	muuteltavissa

### PCON, Tehonsyötön ohjaus (Power Control Register)

tavuosoite 87H, ei bittiosoitettava

SMOD	—	—	—	GF1	GF0	PD	IDL
------	---	---	---	-----	-----	----	-----

SMOD	Kaksinkertaisen baudinopeus. Jos timer 1 on baudigeneraattorina ja SMOD = 1, sarjaportin baudinopeus kaksinkertaistuu muodoissa 1, 2, ja 3.
GF1	yleiskäyttöinen lippu
GF0	yleiskäyttöinen lippu
PD	tehonsyötön sammutus, 1 → CPU pysähtyy, pois vain resetillä
IDL	lepotila, 1 → CPU lepotilaan, pois resetillä tai keskeytyksellä

biteillä PD ja IDL on merkitystä vain CMOS-piireillä