

Organizace paměti: 1024 × 1 bit

Paměťová matice: 16 × 64

Funkce zápisu a čtení řízena signálem R/W
v bloku dekodéru sloupců

Samostatný vstup a výstup dat D_I, D_O

Výstup třístavový, hradlovaný signálem \overline{CE}

MEZNÍ HODNOTY:

Napětí jednotlivých přívodů vůči substrátu

| | min. | max. |
|------------------|------|------|
| U | -0,3 | +7,0 |
| P _{tot} | | 500 |
| δ _a | 0 | +70 |

CHARAKTERISTICKÉ ÚDAJE:

Základní hodnoty statické: U_{CC} = 4,75 V ... 5,25 V, δ_a = 0 °C ... +70 °C

| | | | |
|------------------------------------------------------------------------------------------------------------------|--------------------|-------------------------|----|
| Vstupní napětí – úroveň L | U _{IL} | ≅ 0,8 | V |
| Vstupní napětí – úroveň H | U _{IH} | U _{CC} - 1,5 V | V |
| Výstupní napětí – úroveň L I _{OL} = 1,6 mA | U _{OL} | ≅ 0,5 | V |
| Výstupní napětí – úroveň H I _{OH} = -1 mA | U _{OH} | ≅ 3,8 | V |
| Vstupní svodový proud U _{CC} = 5,25 V, U _I = 0 V až U _{CC} | I _I | ≅ 15 | μA |
| Výstupní proud svodový třístavového výstupu U _{CC} = 5,25 V, U _O = 0 V až U _{CC} | I _O | ≅ 15 | μA |
| Odběr ze zdroje U _{CC} = 5,25 V, U _I = 5,25 V | I _{CC} | ≅ 1 | mA |
| Napájecí napětí v provozu uchování informace U \overline{CE} = U _{CC} , U _I = 0 V | U _{CC dr} | ≅ 2,5 | V |
| Proudový odběr v provozu uchování informace U \overline{CE} = U _{CC} , U _I = 0 V | I _{CC dr} | ≅ 250 | μA |

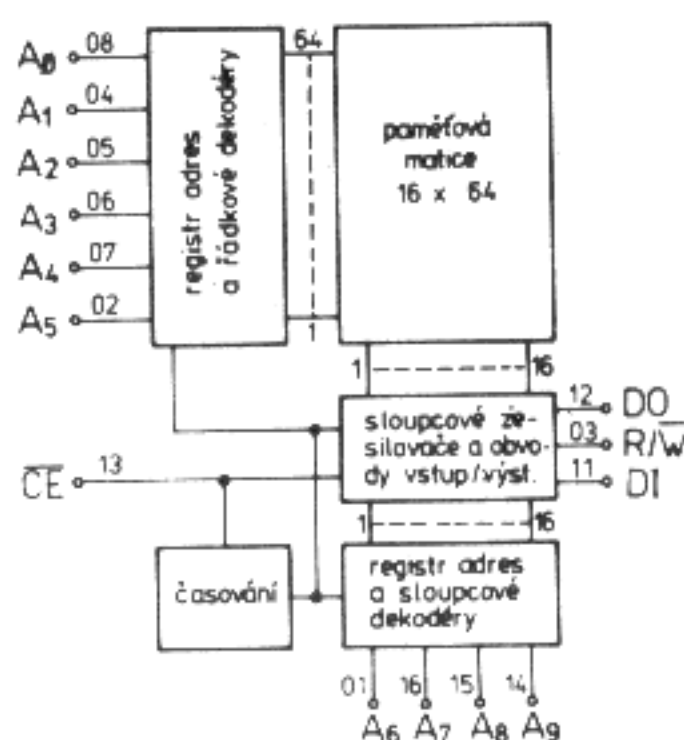
Základní hodnoty dynamické:

U_{CC} = 4,75 V, C_L = 50 pF, t_r = t_f = 20 ns

CYKLUS ČTENÍ:

| | | |
|------------------|--------|----|
| t _{RC} | ≅ 1000 | ns |
| t _{ACC} | ≅ 800 | ns |
| t _{DP} | ≅ 150 | ns |
| t _{PW} | ≅ 120 | ns |
| t _{AS} | ≅ 0 | ns |
| t _{AH} | ≅ 200 | ns |
| t _{RS} | ≅ 0 | ns |
| t _{RH} | ≅ 50 | ns |
| t _{DH} | ≅ 150 | ns |

FUNKČNÍ BLOKOVÉ ZAPOJENÍ

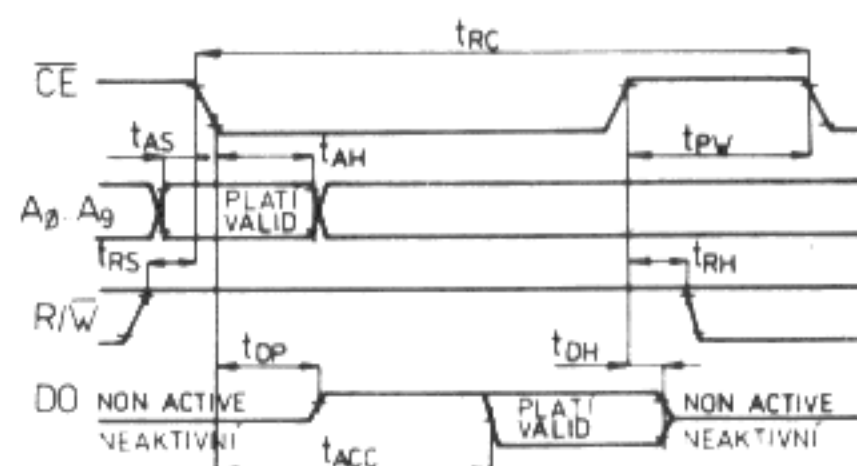


V
mW
°C

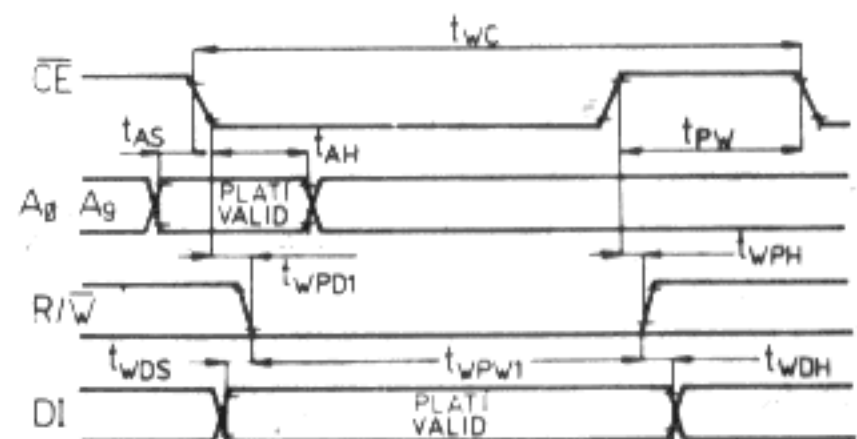
Funkční blokové zapojení

A₀ ... A₉ adresové vstupy
DI datové vstupy
DO datový výstup
 \overline{CE} vstup uvolnění
R/W vstup čtení/zápis

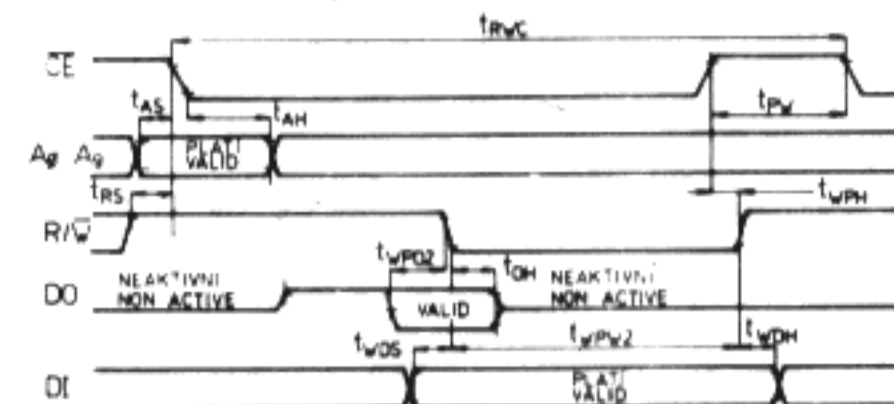
CYKLUS ČTENÍ



CYKLUS ZÁPIS



CYKLUS ČTENÍ/ZÁPIS



Impulsní časové průběhy

CYKLUS ZÁPIS:

| | | |
|-------------------|--------|----|
| t _{WC} | ≅ 1000 | ns |
| t _{WPW1} | ≅ 470 | ns |
| t _{WPD1} | ≅ 110 | ns |
| t _{WPH} | ≅ 50 | ns |
| t _{WDS} | ≅ 0 | ns |
| t _{WDH} | ≅ 50 | ns |

CYKLUS ČTENÍ/ZÁPIS:

| | | |
|-------------------|--------|----|
| t _{RWC} | ≅ 1800 | ns |
| t _{WPW2} | ≅ 820 | ns |
| t _{WPD2} | ≅ 20 | ns |

Mezní hodnoty:

| Parametr | Hodnota | Poznámka |
|-----------------------------------------------------------------------------------------|-----------------------------------------|----------|
| Napětí jednotlivých prvků v ovládací č. 9 Stavový výstup Rozsah pracovních teplot | -0,5 až +7,0 V 500 mW 0 až +70 °C | *) |

*) Výstup D0 v neaktivním stavě.

Mezní hodnoty statické:

$$U_{CC} = 4,75 \pm 5,25 \text{ V}, I_{CC} = 0 \text{ až } +10 \text{ mA}$$

| Parametr | Ozn. | Jed. | Hodnota | | Pozn. |
|-------------------------------------------------|-----------|---------------|----------------|------|-------|
| | | | min. | max. | |
| Odber zo zdroja I_{CC} | I_{CC} | mA | | 1,0 | *) |
| Vstupný zvodový prúd | I_i | μA | | 15 | *) |
| Vstupné napätie nízkej úrovne | U_{iL} | V | | 0,8 | |
| Vstupné napätie vysokej úrovne | U_{iH} | V | $U_{CC} - 1,5$ | | |
| Zvodový prúd výstupu v neaktivnom stavě | I_o | μA | | 15 | *) |
| Výstupné napätie nízkej úrovne | U_{oL} | V | | 0,5 | *) |
| Výstupné napätie vysokej úrovne | U_{oH} | V | 3,8 | | *) |
| Napájacie napätie v režime uchovania informácie | U_{DCC} | V | 2,5 | | *) |
| Prúdový odber v režime uchovania informácie | I_{DCC} | μA | | 250 | *) |

*) $U_i = 5,25 \text{ V}$ *) $I_{CC} = 0 \text{ až } U_{CC}$ *) $U_{oL} = 0 \text{ až } U_{CC}$ *) $I_{CC} = 1,5 \text{ mA}$ *) $I_{CC} = -1,0 \text{ mA}$ *) $U_{oH} = U_{CC}, U_i = 0$

Informačné hodnoty statické:

$$U_{CC} = 5,0 \text{ V}, I_{CC} = +10 \text{ mA}$$

| Parametr | Ozn. | Jedn. | Hodnota |
|---------------------------------------------|-----------|---------------|---------|
| Odber zo zdroja I_{CC} | I_{CC} | μA | 100 |
| Prúdový odber v režime uchovania informácie | I_{DCC} | μA | 10 |

Mezní hodnoty dynamicke:

$$U_{CC} = +5,0 \text{ V}; C_i = 50 \text{ pF}; I_{CC} = +10 \text{ mA}$$

| Parametr | Ozn. | Jedn. | Hodnota |
|---------------------------------------------|-----------|-------|---------|
| a) Cyklus čítania | | | |
| Trvanie cyklu čítania | t_{CC} | ns | >1000 |
| Doba prístupu | t_{ACC} | ns | <800 |
| Dneskorenie prístupného nabitia výstupu dat | t_{AD} | ns | >150 |
| Šírka impulzu CE | t_{CE} | ns | >100 |
| Prechodná onesorená oproti CE | t_{CO} | ns | >0 |
| Prechodná onesorená oproti CE | t_{CC} | ns | >200 |
| Prechodná R/W oproti CE pri čítaní | t_{RW} | ns | >0 |
| Prechodná R/W oproti CE pri zápisí | t_{RW} | ns | >50 |
| Dneskorenie neaktívneho stavu výstupu dat | t_{DO} | ns | <150 |

MHB 1902 STATICKÁ CMOS PAMĚŤ 1024×1 BIT

MHB 1902C

КОДАСЬ НЕИЗМЕНЧИВОСТЬ ЗАПИСИ И ЧИТАНИЯ • EIGHT NON-INVERT TRI-STATE BUS DRIVERS • ACHT NICHT INVERTIERBARE TRI-STATE BUS TREIBER

Radro: DIL 16

Organizácia pamäti: 1024×1 bit

Technológia výroby: CMOS

Stupeň integrácie: IC4

Hmotnosť: max. 1,4 g



Zapojenie vývodov

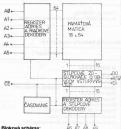
Pamäť sa vyznačuje:

- je priamo zlučiteľná s obvodom TTL
- nízkou hodnotou odberu prúdu zo zdroja napájacieho napätia
- pri režime zápisu alebo čítania napájacieho napätia U_{CC} má hodnotu +5 V, ktoré v režime uchovania informácie [DATA RETENTION] možno znížiť až na hodnotu $U_{CC} = 2,5$ V bez straty informácie zapísanej do pamäťovej matice
- organizácia pamäťovej matice v 64 riadkoch po 16 buniek

Popis funkcie

Obvod MHB 1902 je statická pamäť CMOS RAM s kapacitou 1024×1 bit. Je priamo zlučiteľný s obvodom TTL. Vyznačuje sa veľmi nízkou hodnotou odberu prúdu zo zdroja napájacieho napätia. Pri režime zápisu, alebo čítania napájacieho napätia U_{CC} má hodnotu +5 V, ktoré v režime uchovania informácie [DATA RETENTION] možno znížiť až na hodnotu $U_{CC} = 2,5$ V bez straty informácie zapísanej do pamäťovej matice.

Pamäťová matica je organizovaná v 64 riadkoch po 16 buniek. Pamäťové bunky je modifikáciou test-rezistorovej statickej bunky s komplementárnymi tranzistorami. Zápis informácie do pamäťovej bunky, resp. ústanie stavu pamäťovej bunky sa deje cez samostatné zosilňovače pre jednotlivé sĺpce. Riadkové a sĺpcové dekodéry sú riadené z adresných registrov, pričom zápis adresy riadku (A0 ÷ A5) do registra riadkových adres a zápis adresy sĺpca (A6 ÷ A9) do registra sĺpcových adres je riadený signálom odvodeným z tylovej línay signálu CE. Adresa musí byť ustatená pred zmenou signálu CE z úrovne H na L, a počas trvania zapísavacieho impulzu do adresných registrov (čas t_{in} a t_{out}). Obvod vstup—výstup je umiestnený v bloku sĺpcových zosilňovačov. Signál pre riadenie dekodérov adres, sĺpcových zosilňovačov a obvodu vstup—výstup je ovládaný zo signálu CE v bloku časovania. Režim zápisu a čítania je riadený signálom R/W. Vstup a výstup dát (D1, D0) sú navzájom oddelené, pričom výstup dát počas cyklu zápisu dát je v reaktivnom stave.



Blocková schéma:

| Typ | Druh | Pouzdro |
|----------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------|
| MHB1902 MHB1902C | Statická paměť CMOS RAM 1024×1 bit, organizace paměťové matice 64 řádků po 16 buňkách, vstup a výstup dat je oddělen, výstup třístavový hradlovaný signálem CE. Provoz pro uchování informace vyžaduje napájecí napětí min. 2,5 V. Typ MHB1902C je v keramickém pouzdru. | IO-18 IO-18/C |
| MHB2102 MHB2102/2 | Statická paměť NMOS RAM 1024×1 bit, organizace paměťové matice 32×32 , vstup a výstup dat je oddělen, výstup třístavový aktivovaný signálem CE. | IO-14A |
| MHB2114 | Statická paměť NMOS RAM 1024×4 bity s polykrystalickým hradlem, organizace paměťové matice 64×16 , vstup a výstup dat je společný, výstup třístavový. Systém obsahuje vnitřní blok generátoru předpětí substrátu, pracujícího na principu nábojové pumpy (Charge Pump), který je připraven k provozu asi 500 μ s po připojení napájecího napětí U_{CC} . | IO-18/1 |
| MHB2500 řada | Statické pevné paměti ROM 2560 bitů, vyrobené technologií MNOS na křemikové podložce typu N s tranzistory s kanálem P; mohou pracovat s organizací 256 slov po 10 bitech nebo 512 slov po 5 bitech. Výstupy třístavové, hradlované signálem CS. Organizace, obsah paměti a nastavení signálů CS se vkládají během výroby přepojovací maskou. | IO-15/1 |
| MHB2501 MHB2501A | Generátor alfanumerických znaků v latinské abecedě; kód znaků ASCII odpovídá ČSN 36 8802, RVHP RS 2175-69. Organizace paměti 512×5 , matice znaku 5×7 . | |
| MHB2502 MHB2502A | Generátor alfanumerických znaků v ruské abecedě; kód znaků odpovídá normě RVHP RS 2175-69. Organizace paměti 512×5 , matice znaku 5×8 . | |
| MHB2503 | Převodník sedmibitového kódu ISO/7 na dálnopisný kód CCIT2 nebo CCIT2 na ISO/7. Organizace 256×10 . | |
| MHB4116 MHB4116C | Dynamická paměť NMOS RAM $16\,384 \times 1$ bit s paměťovou maticí rozdělenou na dvě symetrické části po 64 řádcích a 128 sloupcích. Paměťová buňka jednotranzistorová s paměťovou kapacitou. Paměť vyžaduje obnovení informace vždy po 2 ms činnosti a to 128 cykly čtení nebo prázdnými cykly. Výstup třístavový. | IO-14A IO-18/C |
| MHB8608 | Statická paměť NMOS PROM 1024×8 bitů naprogramovaná výrobcem. Vstupy a výstupy jsou plně slučitelné s obvody TTL. Výstupy třístavové, aktivují se signálem pro výběr obvodu CS. | IO-15/1 |
| MHB8708C | Programovatelná paměť NMOS EPROM 1024×8 bitů s možností mazání obsahu paměti ultrafialovým světlem s vlnovou délkou max. 0,4 μ m. Dávka energie pro mazání min. 15 $W\text{cm}^{-2}$ při zdroji záření 0,2537 μ m. Při provozu čtení je funkce obvodu plně statická. Vstupy a výstupy slučitelné s obvody TTL. Výstupy třístavové, aktivují se signálem CS. | IO-15/2 |

