

**MStar Highly Confidential**

**MStar**

**MSD6308**

**Application Note**

---

**MSD6308 APN V01**

MStar Confidential

© 2013 MStar Semiconductor, Inc. All rights reserved.

MStar Semiconductor makes no representations or warranties including, for example but not limited to, warranties of merchantability, fitness for a particular purpose, infringement of any intellectual property right or the accuracy or completeness of this document, and reserves the right to make changes without further notice to any products herein to improve reliability, function or design. No responsibility is assumed by MStar Semiconductor arising out of the application or user of any product or circuit described herein; neither does it convey any license under its patent rights, nor the rights of others.

MStar is a trademark of MStar Semiconductor, Inc. Other trademarks or names herein are only for identification purposes only and owned by their respective owners.

**REVISION HISTORY**

Revision	Description	修订	审核	Date
0.1	Initial release			2013-08-07

客户开案时需要找相关 **sales** 咨询清楚，不同的方案外围硬体会存在差异。

Mstar Confidential

## 目录

MSD6308 .....	1
Application Note .....	1
<b>MSD6308 APN V01 .....</b>	<b>1</b>
<b>1. IC 应用说明 .....</b>	<b>1</b>
1.1. PAD 使用说明 .....	1
1.1.1. GPIO PAD .....	1
1.1.2. 耐压 .....	2
1.1.3. PM Standby PIN .....	2
1.1.4. CEC .....	2
1.1.5. ARC .....	3
1.1.6. UART .....	3
1.1.7. LED .....	3
1.1.8. PM I2C .....	4
1.1.9. USB .....	4
1.1.10. 3D 应用 .....	4
1.1.11. MHL .....	4
1.1.12. SPI .....	6
1.1.13. 网络端口 .....	6
1.1.14. AV out .....	7
1.1.15. GPOI 特别说明 .....	7
1.2. 电源应用 .....	8
1.2.1. PM 电源 PIN .....	8
1.2.2. 待机唤醒 .....	8
1.2.3. Core power VDDC .....	8
1.2.4. DDR 电源 .....	8
1.2.5. 3.3V 电源 .....	8
1.2.6. DEMOD 电源 .....	9
1.2.7. 上电时序 .....	9
1.2.8. 电流参考表 .....	10
1.3. ESD 事项说明 .....	11
1.4. SPI Flash .....	12
1.5. SLC Flash .....	14
1.6. E2PROM .....	14
1.7. CPU 配置 .....	15
1.8. Front End USE .....	15
1.9. Video and Audio OUT .....	18
1.10. USB .....	21
1.11. 晶振 .....	21
1.12. LVDS .....	21
1.13. Debug 记录 .....	21
1.14. 生产注意事项 .....	22
1.15. PWM .....	22
<b>2. PCB layout Guide .....</b>	<b>23</b>

2.1. Power and GND .....	23
2.1.1. PCB 板材 .....	23
2.1.2. 走线宽度 .....	23
2.1.3. 元件摆放 .....	23
2.1.4. 散热 .....	24
2.1.5. CORE Power VDDC .....	25
2.1.6. DDR power .....	25
2.1.7. IC GND layout .....	26
2.2. HDMI .....	27
2.3. MHL .....	27
2.4. LVDS .....	34
2.5. USB .....	35
2.6. Video 和 RGB .....	36
2.7. 网口 .....	37
2.8. 功放 .....	38
2.9. SPDIF OUT .....	39
2.10. 晶振 .....	40
2.11. SLC .....	41
<b>3. 重点 check list .....</b>	<b>42</b>
3.1. 原理图重点 check list .....	42
3.2. PCB 重点 check list .....	42
<b>4. IC 散热测试和散热片设计 .....</b>	<b>43</b>
4.1. IC TC DESIGN CRITERIA .....	43
4.2. THERMAL MEASUREMENT SOP .....	44
3.2.1. Measurement Procedure 1 .....	44
3.2.2. Measurement Procedure 2 .....	45
3.2.3. Measurement Procedure 3 .....	46
3.2.4. 要求量测机器个数及条件 .....	47
4.3. 散热片设计建议 1 .....	48
4.4. 散热片设计建议 2 .....	49
4.5. 总结 .....	50
4.6. 测试结果 .....	51
<b>5. 调板和常遇问题 debug 方法 .....</b>	<b>52</b>
5.1. 电源 .....	52
5.2. 晶振和频偏测试方法 .....	52
5.3. config 电路 .....	53
5.4. LVDS .....	53
5.5. Tuner 配置 .....	53
5.6. 常用 Debug Reg .....	53
<b>6. 工厂菜单调试说明 .....</b>	<b>55</b>
6.1. ADC ADJUST .....	55
6.2. White Blance ADJUST .....	56
6.3. Picture MODE .....	57
6.4. Non-standard options .....	58

6.5. NON LINEAR .....	59
6.6. OVERSCAN .....	60
6.7. SSC .....	60
6.8. PEQ .....	60
6.9. Other option Adjust.....	61
6.10. Ursa Test .....	61
<b>7. 其他模块注意事项 .....</b>	<b>62</b>
7.1. Tuner 输出 IF 要求.....	62

Mstar Confidential

# 1. IC 应用说明

## 1.1. PAD 使用说明

### 1.1.1. GPIO PAD

{  
 KEY0\_IN (E4), 为按键 1 检测 GPIO 口。  
 LED\_R (E5), 为 LED 灯控制 GPIO 口。  
 ARC\_DET (F6), 为 HDMI ARC 检测口。  
 KEY1\_IN (F7), 为按键 2 检测 GPIO 口。  
 POWER\_DET (F8), 为 power 掉电检测 GPIO 口。只能做 ADC 口, 不能做普通 GPIO 口。

PM\_SPI\_XX (A10, B10, C11, B11) 为 SPI flash 接口。

M\_UART0-TX/ M\_UART0-RX (D7, E7), 为第一串口及 DEBUG 口。

FLASH\_WP (A7), 为 SPI flash 写保护控制 GPIO。

PANNEL\_ON/OFF (D6), 为 pannel TCON 电源控制 GPIO。

E2PROM\_WP (C10), 为 E2PROM 写保护控制 GPIO 口。

3D\_LR\_IN (C7), 为 3D\_LR\_IN 控制 GPIO 口。

PWR\_ON/OFF (C12), 系统电源控制 GPIO 口。

PM\_RX/VBL\_CTRL (E6), 背光电源的 EN 控制 GPIO 口。

PM\_CONFIG0(A9), IC 的 config pin, 如做 GPIO 口控制, 一定得确认 config 模式。

PM\_CONFIG1(G6), IC 的 config pin, 如做 GPIO 口控制, 一定得确认 config 模式。

}  
 以上 GPIO 口均属于 PM\_GPIO 口, 客户使用时请务必用 standby 电源做上拉。

{  
 LAN\_LED(E9, F9), 为网络灯控制 GPIO 口。

UART-TX2/ UART0-RX2 (C20, C21), 为第二串口。

LOCAL DIMMING(L17, L18, M16, M17, M18), 为 LOCAL DIMMING 接口。

3D\_EN/PCM\_PWR\_EN(K17), 为 3D\_EN 或 CI 卡的 power 控制 GPIO 口。

AMP\_MUTE (K18), 为功放 MUTE 控制 GPIO 口。

BRI\_ADJ (J18), 为背光 ADJ 控制 GPIO 口。

PWM\_PM (D9), 为 3D 眼睛发生控制 GPIO 口。

TCON(R18, P17, N18, N17, P16, N16, R17, R16), 为 TCON 接口。

}

以上非 PM\_GPIO 请务必用 3.3v normal 做上拉，防止 PM 时 3.3Vnormal 的反串电压大于 0.4V。

备注：I2S\_IN\_WS E12 pin 为 MCP DVB-T2 resetZ, I2S\_IN\_BCK F12 pin 为 MCP DVB-T2 I2CS\_SCL, I2S\_IN\_SD D12 pin 为 MCP DVB-T2 I2CS\_SDA, 不能做普通 PGIO 口和 I2S IN 功能。

GPIO 口以公版推荐为准, 如公版推荐 GPIO 不够用, Uart2, local dimming, TCON, LAN\_LED 功能不用时, 这些 I/O 口可以拿来作普通 GPIO 口。

### 1.1.2. 耐压

通常情况下, IO 建议采用 3.3V 上拉。对于特殊情况必须使用 5V 上拉时, 请避开下面只有 3.3V 耐压的 IO:

- 1) FLASH 的 SPI 总线 (DI (B10), CK (A10), CS (B11));
- 2) LD 总线 (SPI1\_CK(L17), SPI1\_DI(L18), SPI2\_CK(M18), SPI2\_CK(M16))

### 1.1.3. PM Standby PIN

电源控制 GPIO 必须是: PWR\_ON/OFF (C12), 而且必须是高电平上电 ( $\geq 2.5V$ )。

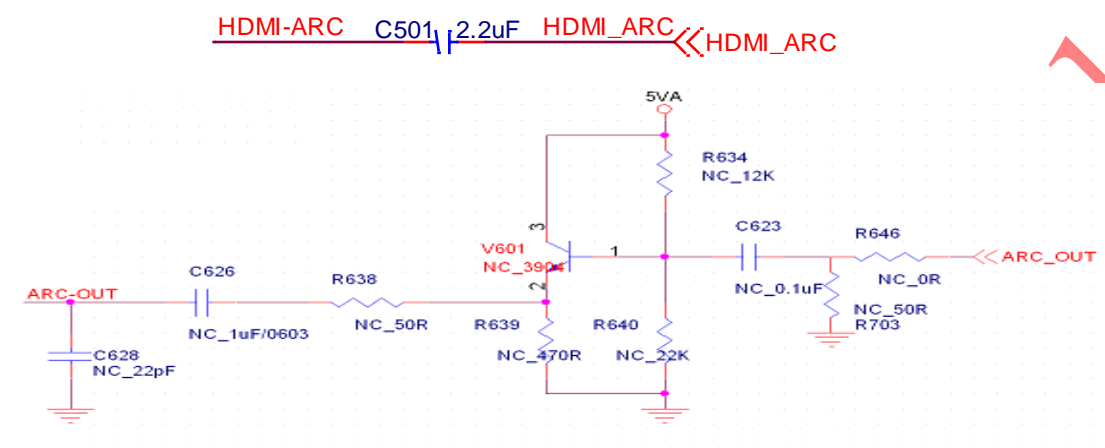
### 1.1.4. CEC

采用 CEC 功能时, 各个端子的 CEC PIN 相连, 再串一个 200 欧姆电阻到 PAD\_CEC (F4)。IC 内部已有 27K 上拉电阻, 因此, 外部不需要上拉处理; HDMI\_CEC 是 5V 容压引脚, 所以也不需要电平转换。

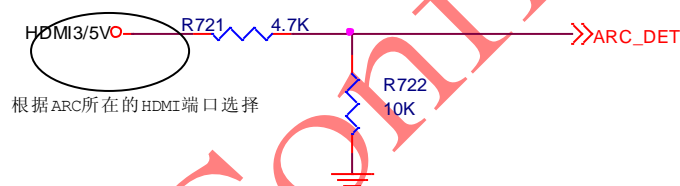


### 1.1.5. ARC

ARC 的运用一般只连到一个 HDMI 上就够了中间串 1uF 或 2.2uF 电容，并需要在机器上注明该 HDMI 端口带 ARC 功能。如有特殊需求，要在多个 HDMI 端口上加 ARC。在每个 HDMI 的 ARC 上要加如下电路。

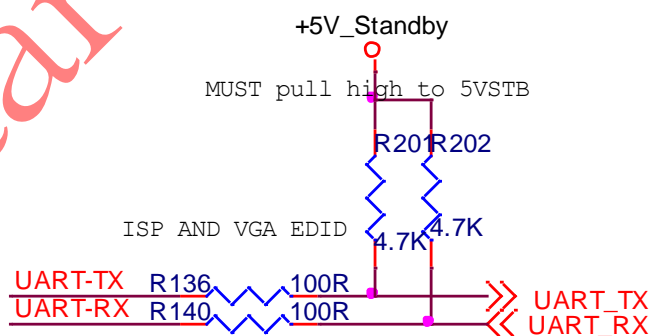


那个 HDMI port 要做 ARC，那么 ARC\_DET 的上拉电源就要用该端口的电源做上拉电源。



### 1.1.6. UART

DEBUG 线的上拉请连接 5V standby 电源，并要串 100R 电阻。



Uart2 的 PAD，Uart2\_TX(C20),Uart2\_RX(C21)。

### 1.1.7. LED

LED 控制为 SAR 口，建议客户选用公版 GPIO 口为设计参考。

### 1.1.8. PM I2C

目前这组 I2C 只在非 PM 模式下使用，如果在 PM 模式需要使用 I2C 功能，请使用 PM PAD 用 software 来实现。

### 1.1.9. USB

USB2.0 有 2 路：USB0: (A12、B12)、USB1 (AA7、Y7)。

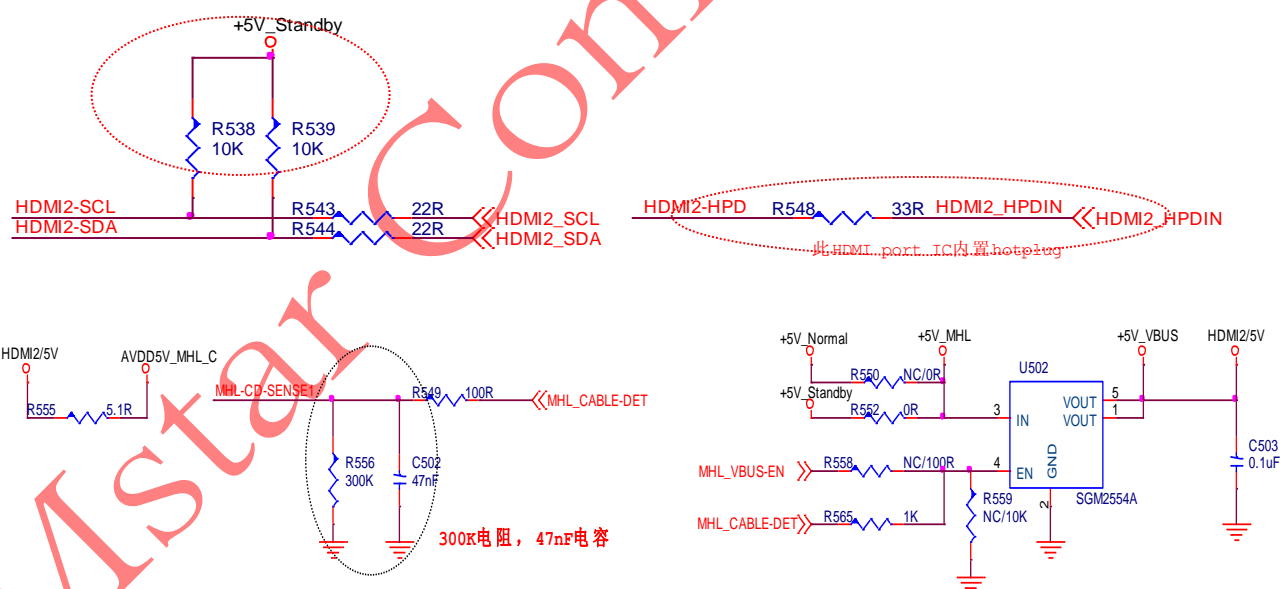
### 1.1.10.3D 应用

3D\_LR\_IN (C7) 做 LR 眼镜信号输入检测。PWM\_PM(D9)模拟眼镜控制信号。SPDIF\_IN/3D\_FLAG (E10) 做 3D Flag 信号输出给 6M30 或 Panel。

### 1.1.11.MHL

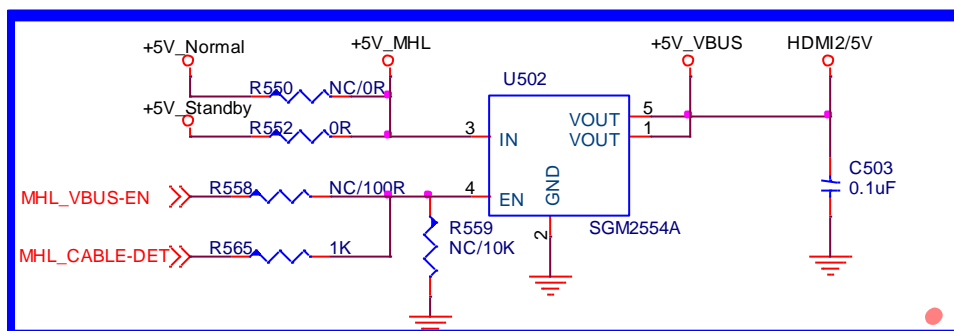
IC 默认 HDMI C port 支持 MHL 功能,其它 HDMI port 暂不支持 MHL 功能。有 HML 的 HDMI port IC 内部内置 hotplug 电路。MHL port 的 hotplug pin 通过一个 33R 电阻直接连到主 IC 对应的 HDMI hotplug pin。

用 MHL 功能时，I2C 的 CLK,SDA 的上拉电源为+5V\_STANDBY。I2C 的上拉电阻必须为 10K。CD\_sense 的下拉电阻必须为 300K,对地电容 47nF。



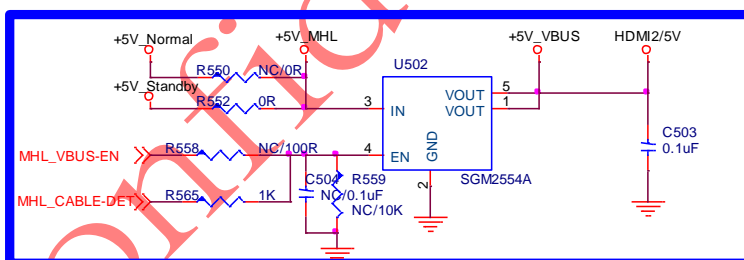
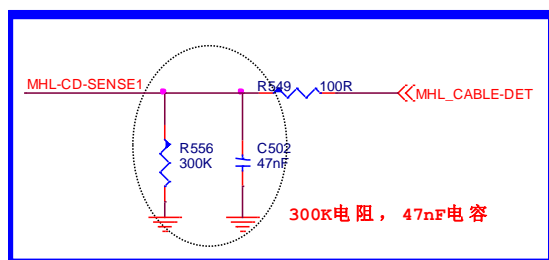
备注 1 (mstar 建议)：不要需 MHL 功能时，hotplug 电路还是用 IC 内部 hotplug 电路。只需拿掉 VBUS SWITCH IC 电路（如下图），CD\_SENSE 电路需要保留。Source code 不需要做任何更改。layout 跟其它 HDMI port 一样。

## MHL SWITCH



备注 2：不要需 MHL 功能时，hotplug 电路还是用 IC 内部 hotplug 电路。需拿掉 VBUS SWITCH IC 电路和 CD\_SENSE 电路（如下图）。Source code 中需要关掉 MHL 功能和 CD\_SENSE 相关程序。layout 跟其它 HDMI port 一样。

## MHL SWITCH

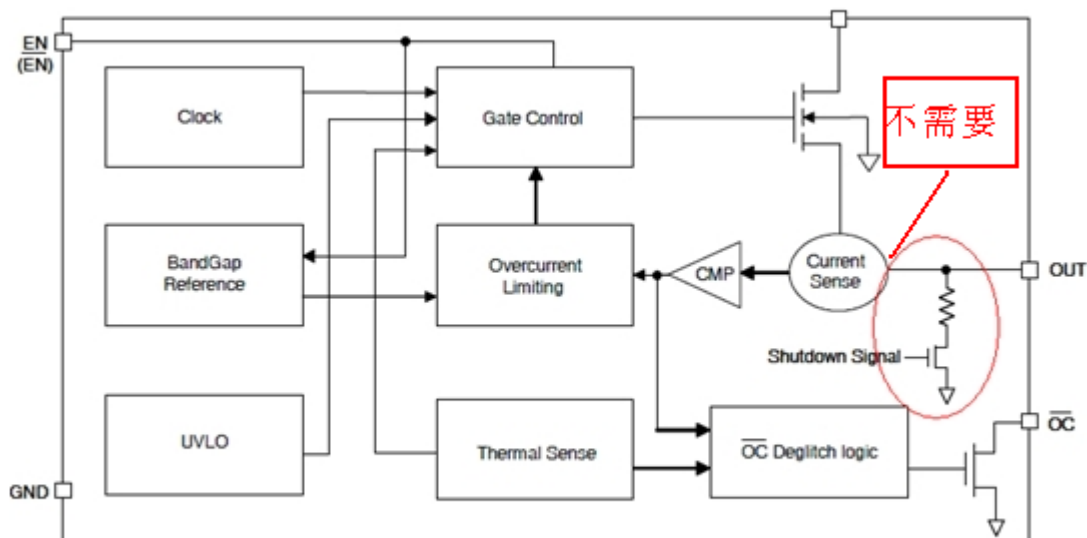


客户设计 MHL 时，选择 VBUS SWITCH IC 一定得注意

- 1、IC 的 Current Limit Threshold:1.0A to 1.4A。
- 2、IC 的反向漏电流不能大于 10MA，否则 HDMI 测试项中 5V power 电流测试会 fail。
- 3、SWITCH IC 要能防倒灌。即使 SWITCH IC 有倒灌电压，倒灌到 5V (5Vnormal, 5VSTB) 的电压一定要小于 2V，否则会导致系统异常。电压小于 2V，DCDC 的 EN pin 无法打开。DCDC EN 使能的电压要大于 2.4V 以上。LDO 压差至少为 0.7V，目前市面上 LDO 压差一般为 1V。即使 MHL SWITCH IC 有 2V 的反灌电压加在 DDR power 的 LDO input pin，output 大概在 1V 电压，DDR 无法工作，也不会产生上电时序影响
- 4：如要过 ROKU 论证，需用+5V\_STANDBY 电源给 VBUS IC 供电，并要用 CABLE\_DET 去控制 VBUS IC EN。如公版参考设计。

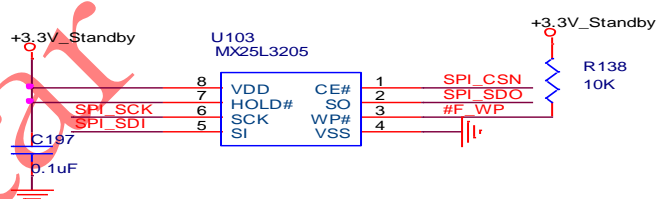
### Test ID 8-12: +5V Power Max Current

Reference	Requirement
[HDMI: 4.2.7] +5V Power Signal	"A Sink shall not draw more than 50mA of current from the +5V Power pin. When the Sink is powered on, it can draw no more than 10mA of current from the +5V Power signal."



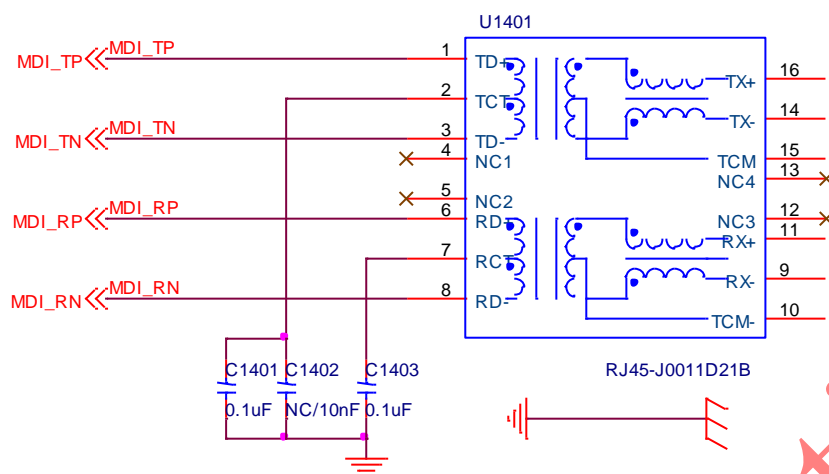
### 1.1.12. SPI

需要注意公版 SPI\_WP 上拉到了 3.3V standby。可以利用 SPI flash driver 对 norflash 分区保护。如客户平台 GPIO 口有空余，可以用 GPIO 控制 SPI flash 的 WP pin。CLK 上不能加电容，不可以串电阻。需要跑 SLC NAND FLASH 的方案不需要 SPI flash 模块。



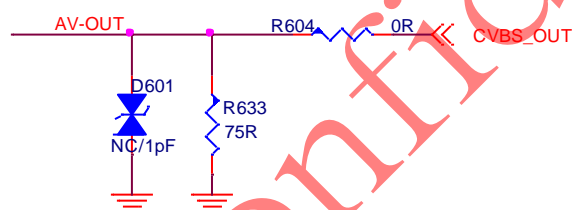
### 1.1.13. 网络端口

MSD6308 网络模块设计有调整，目前 IC 网络模块采用的电压型驱动，不需要外部跟网络电感供直流电平。需在靠近 RC, TC 信号端放置 0.1uF 滤波电容。



### 1.1.14. AV out

IC 内部 CVBSOUT 设计有调整，带 75ohm 负载能输出恒为 1Vpp 的 AV 信号，不需要外加 2 倍放大电路。但需预留 ESD 器件。



### 1.1.15. GPIO 特别说明

如果不需要 TCON 功能，**TCON** 口可以拿来作 GPIO 用。

**EJTAG** 座子可以不留，但是所有连接 PAD 都必须保证要引出。如果没有用到的，需要加 test pad。

注意：功能相同的 **GPIO**，请与 **MSTAR SZ DEMO** 板保持一致，方便后续维护或者对问题。

## 1.2. 电源应用

### 1.2.1. PM 电源 PIN

AVDD\_DMPLL(L5),AVDD\_NODIE(J6),AVDD\_DVI(K4,L4),AVDD\_AU33(K5)

### 1.2.2. 待机唤醒

PM 唤醒可使用 SAR（按键）和 IR，不同的 IR 码可通过软件更改；另外也支持 HDMI CEC 和 VGA 同步唤醒。

### 1.2.3. Core power VDDC

VDDC ripple noise 需小于 $\pm 40\text{mV}$ (ie.  $80\text{mVp-p}$ )，请在 DTV-HD 下测试，示波器不用开 LPF(Low Pass Filter)；

VDDC 纹波小于 50MV；靠近 IC pin 的 VDDC 电压为 1.15V。DCDC 过电流大于等于 2.5A。

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Core Power Supply Voltages	$V_{\text{VDD}_12}$		1.13	1.15	1.18	V
Ambient Operating Temperature	$T_A$	---	0		70	$^{\circ}\text{C}$
Case Temperature	$T_c$	---			100	$^{\circ}\text{C}$

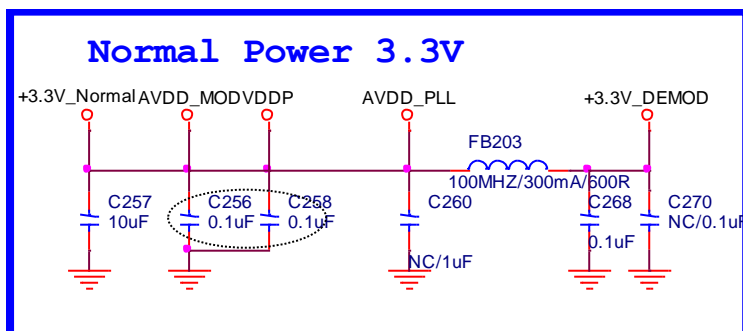
### 1.2.4. DDR 电源

MSD6308 内置 DDR3，主 IC 所需 DDR power 电流比以前外挂 DDR 电流大。DDR 1.5V 在 TOP 层，滤波电容尽量靠近主 IC。

请在主 IC 下方预留 10uF,0.1uF 电容，DDR3 供电为 1.50V 纹波电压小于 50MV。

### 1.2.5. 3.3V 电源

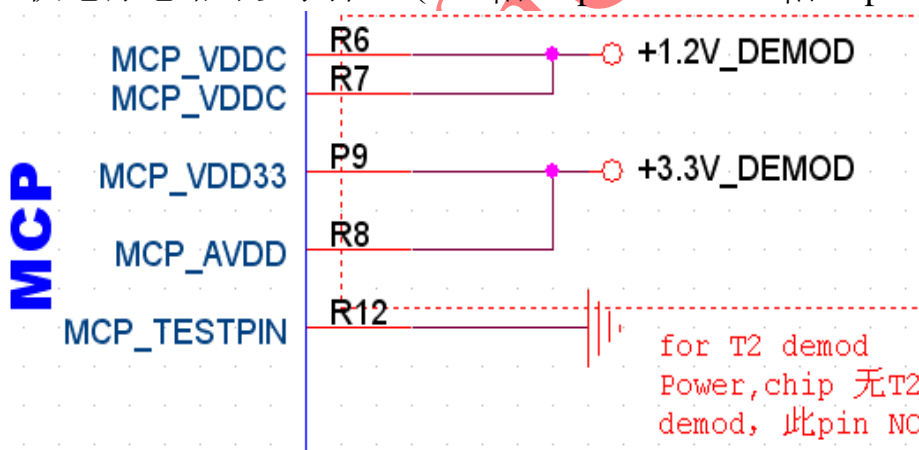
MSD6308 有 3.3V normal 和 3.3V STANDBY，无 2.5V 电源。选用 LDO 时一定需评估 LDO 过电流。3.3V normal 和 3.3V STANDBY 不能共用一个 LDO。3.3V normal 电源还给内置的 DVB-T2 demod 供电。3.3V normal 和 3.3V STANDBY 纹波小于 50MV。



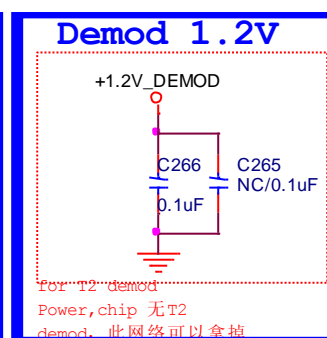
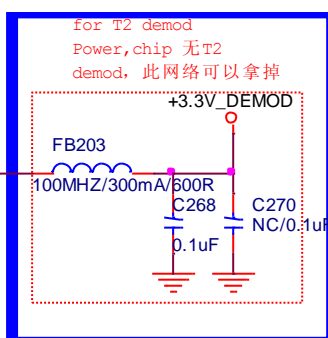
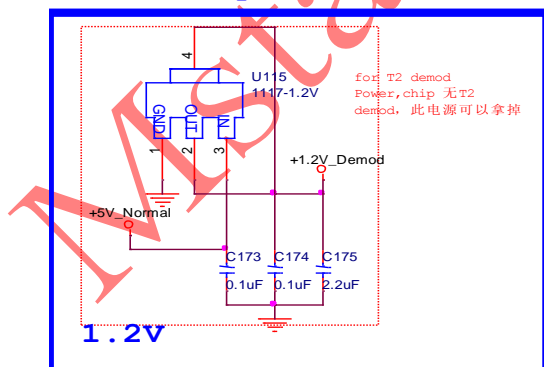
### 1.2.6. DEMOD 电源

MSD6308 泛欧市场内置 DVB-T2 demod。内置 DVB-T2 demod IC 的 core power 需要单独 LDO 供电。1.2V\_DEMOD 纹波小于 50mV。内置 DVB-T2 demod 的 3.3V\_DEMOD 电源可以与 3.3V\_NORMAL 共在一起，但需要用 bead 隔开。原理图中 MCP pin 需要供电 (R6 和 R7pin 供 1.2V，R8 和 P9 pin 供 3.3V)。

MSD6308 南美和北美市场 无 DVB-T2 demod，原理图中 MCP pin 不需要供电，MCP demod 供电电路可以拿掉。(R6 和 R7pin NC，R8 和 P9pin NC)。



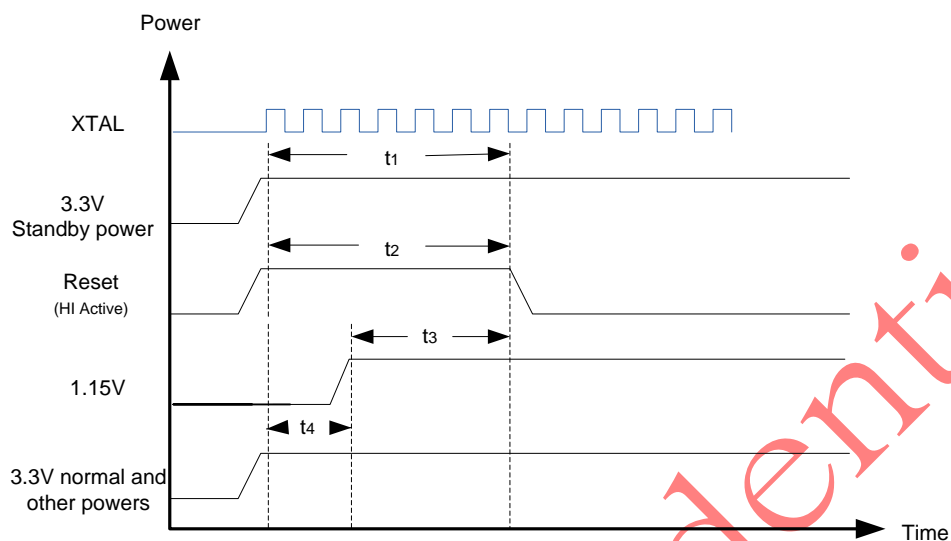
### T2 demod power 1.2V



### 1.2.7. 上电时序

The timing is as shown in Figure-1. The RST and power waveform must satisfy

Figure-1 with parameters listed in Table-1.



**Note:**

**3.3V standby power (AVDD3P3\_DMPLL, AVDD\_NODIE, AVDD\_DVI\_USB\_MPLL, AVDD\_AU33)**

**3.3V normal power (AVDD\_MOD, VDDP, AVDD\_PLL)**

**1.15V (VDDC, DVDD\_DDR, DVDD\_RX\_1, DVDD\_RX\_2, AVDDL\_MOD)**

**1.5V (AVDD\_DDR\_CMD0, AVDD\_DDR\_DATA0, AVDD\_DDR\_CLK0,  
AVDD\_DDR\_CMD1, AVDD\_DDR\_DATA1, AVDD\_DDR\_CLK1, AVDD\_DRAM)**

**3.3V normal and 1.5V should be ready before Reset falling.**

**Figure 1 Power on Sequence**

**Table 1 Power Requirements**

time	Description	Min	Typ.	Max	Unit
t <sub>1</sub>	XTAL stable to Reset falling	5	—	—	ms
t <sub>2</sub>	Reset pulse width	5	—	—	ms
t <sub>3</sub>	1.15V to Reset falling	5	—	—	ms
t <sub>4</sub>	3.3V normal(80%) to 1.15V normal(80%)	1	—	—	ms

### 1.2.8. 电流参考表



standby power

Mode			
standby	name	Current	power
MSD6308	3.3V_STB	12MA	36MW

测试条件 DTV Timing 1080I, TC=100℃

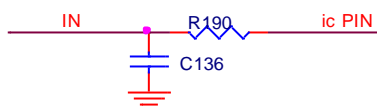
Power Name	Current (mA)	Min.Trace Width	Power Consumption(mW)
3.3Vstb	220	30mil	726
1.15V	1586	60mil	1823.9
1.5V	198	40mil	297
3.3V normal	101	30mil	333.3
1.2V_DEMOD	165	30mil	198

最大电流

Power Name	Current (mA)	Min.Trace Width
3.3Vstb	320	30mil
1.15V	1870	80mil
1.5V	220	38mil
3.3V normal	150	30mil
1.2V_DEMOD	282	30mil

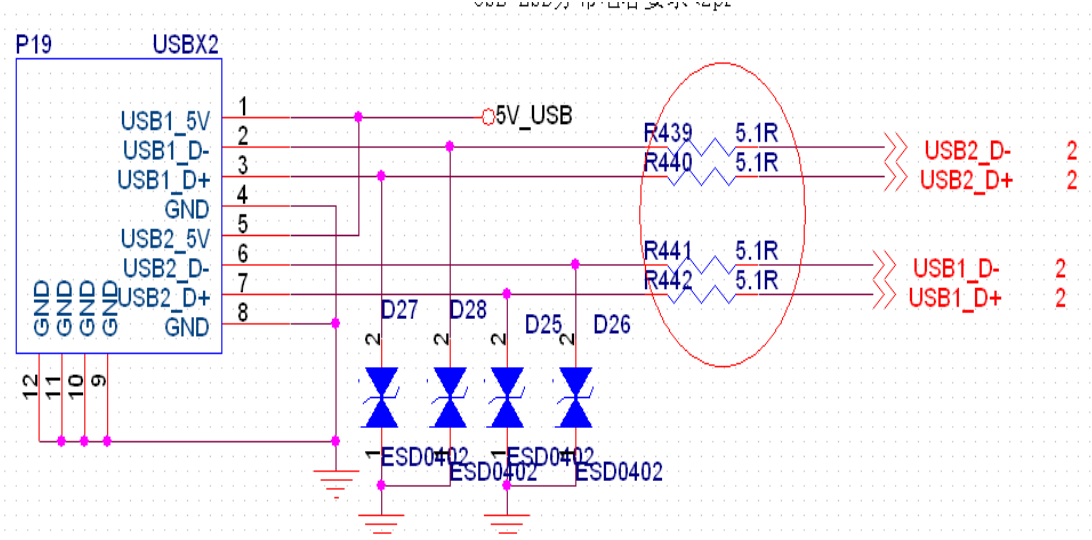
### 1.3. ESD 事项说明

- 1、HDMI interface 保证 pin 可以过 2KV，请预留 ESD 的位置。（信号线使用高速器件）。
- 2、HDMI I2C 接口是普通 pad，请预留 ESD 器件的位置（低速 ESD 就满足要求）。
- 3、USB interface 请一定要增加 ESD 器件。
- 4、VGA/AV/YPBPR/AUIDO IN，请预留 ESD 位置。
- 5、普通 GPIO 对外连接的请预留 ESD 位置，另外请注意电路形式：

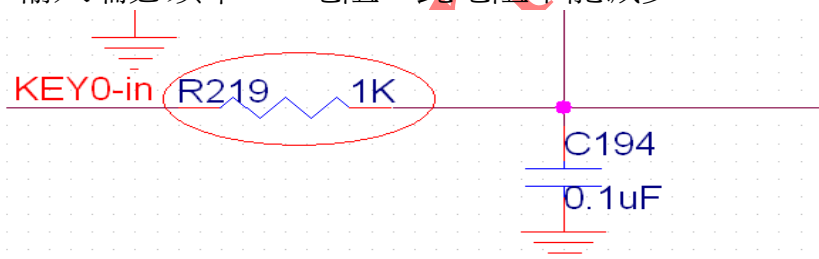


电容与电阻的值，请根据实际情况决定。

6、USB 上必须加串上 5.1 欧电阻。



7、SAR 输入端必须串 1K 电阻，此电阻不能减少。



## 1.4. SPI Flash

需要跑 SPI flash 的方案，SLC NAND flash 不需要，SLC NAND flash 部分电路图可以拿掉（除客户特殊需求外）。公版标配 SIP flash 8M byte。

项目开发阶段建议客户使用 16M byte 容量。

- 1、工作速度 > 80MHz，dual 通信。
- 2、如果 SPI Flash 存放数据，对 flash 写保护的要求：

Mboot 和数据同时放在一片 Flash。Mboot 放在 0 开始的地址空间，而数据放在最后 4 个区块里。有一点可以肯定：Mboot 的存放空间一定会超过 flash 容量的 1/2（否则就可以选用容量小一半的型号）。存放后面四个区块的数据时，这时要求其他的所有区块必须处在写保护（寄存器保护）状态，防止突然掉电发生误操作，破坏前面的 Mboot。

因此，要求 flash 提供灵活的区块保护机制，保证后四个区块处在写允许状态时，其他区块处于写保护状态。

市面上常用的 flash 保护方式：

a) 保护区块大小支持超过一半（1, 2, 4, 8, 16, 28, 30, 31, 32...）位置（0~15,0~27,0~29,0~30,...）相对灵活的保护机制：代表的型号有：MXIC 的 6406E。

Status bit				Protect Level
BP3	BP2	BP1	BP0	
0	0	0	0	0 (none)
0	0	0	1	1 (1block, block 31st)
0	0	1	0	2 (2blocks, block 30th-31st)
0	0	1	1	3 (4blocks, block 28th-31st)
0	1	0	0	4 (8blocks, block 24th-31st)
0	1	0	1	5 (16blocks, block 16th-31st)
0	1	1	0	6 (32blocks, all)
0	1	1	1	7 (32blocks, all)
1	0	0	0	8 (32blocks, all)
1	0	0	1	9 (32blocks, all)
1	0	1	0	10 (16blocks, block 0th-15th)
1	0	1	1	11 (24blocks, block 0th-23rd)
1	1	0	0	12 (28blocks, block 0th-27th)
1	1	0	1	13 (30blocks, block 0th-29th)
1	1	1	0	14 (31blocks, block 0th-30th)
1	1	1	1	15 (32blocks, all)

b) 每个区块都独立设定保护状态的最灵活保护机制：

3、因为 SPI Flash 都是带 SPM 功能 (software protection mode) 启动后 SPI Flash 不可被编写或擦除。要求软件在没有对 SPI Flash 进行写操作时，都要启动 SPM，公板软件也是这样做的。HW 上 WP 是做双重保护的作用，因此在 PM GPIO 不够的情况下，可以将 SPI Flash 的 WP 省去。

MSTAR 已认证过，且可以用来作为第二、三中保护的 flash 型号如下表。  
品牌 型号 容量 (bit)

型号	容量	厂家
MX/KH25L6406E	64M bit	MXIC
MX/KH25L12835F	128M bit	MXIC
AT25/6DF641	64M bit	ATMEL

## 1.5. SLC Flash

公版标配为 1G Nand flash。需要用 nand flash 的方案，不需要跑 SPI flash，SPI flash 部分电路图可以拿掉（除客户特殊需求外）。

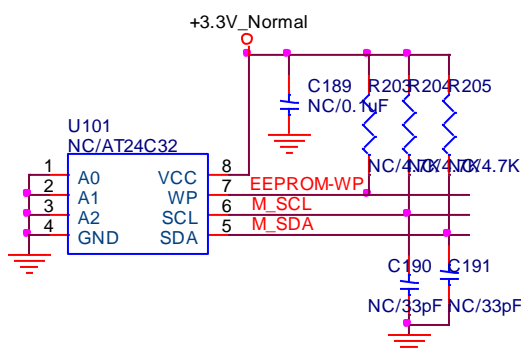
项目开发阶段建议客户使用 2Gbit 容量，如果客户有其他功能需求，可根据情况增加容量。

SLC Nand（以下型号已验证）

型号	容量	厂家
TC58NVG0S3HTA00	1G bit	TOSHIBA
TC58NVG1S3HTA00	2G bit	TOSHIBA
EN27LN1G08	1G bit	EON
EN27LN2G08	2G bit	EON
S34ML01G100TF100	1G bit	Spansion
S34ML02G100TF100	2G bit	Spansion
H27U1G8F2BTR	1G bit	HYNIX
H27U2G8F2CTR	2G bit	HYNIX
K9F1G08U0D	1G bit	SAMSUNG
K9F2G08U0C	2G bit	SAMSUNG
29F1G08ABAEA	1G bit	Micron
29F2G08ABAFA	2G bit	Micron

## 1.6. E2PROM

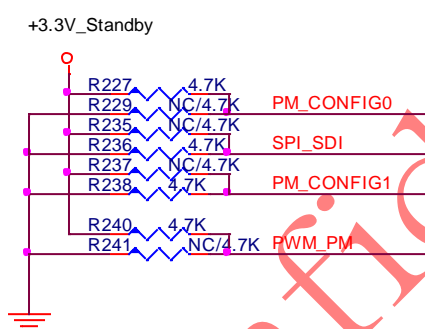
本方案建议省掉 E2PROM，但由于需要存储 HDCPKEY 等，可根据客户生产决定，容量越小越好。



## 1.7. CPU 配置

程序需要跑 SPI flash，config 电路设计为 1001，BOOT FROM SPI。  
 程序只跑 NAND flash，config 电路设计为 1011，BOOT FROM ROM。

PM\_CONFIG0 (A9) ——高电平  
 SPI\_SDI (B10) ——低电平  
 PM\_CONFIG1 (G6) ——低电平/高电平  
 PWM\_PM (D6) ——高电平



```
// CHIP Config (PM_CONFIG0, SPI_DI, PM_CONFIG1, PWM_PM)
```

```
SB51_EXT spi 4'b1000 Boot from 51 EXT SPI flash
```

```
HMFCU_EXT spi 4'b1001 Boot from MIPS EXT SPI flash boot from SPI
```

```
HMFCU_ROM NAND 4'b1011 Boot from ROM outer storage is nand boot from rom
```

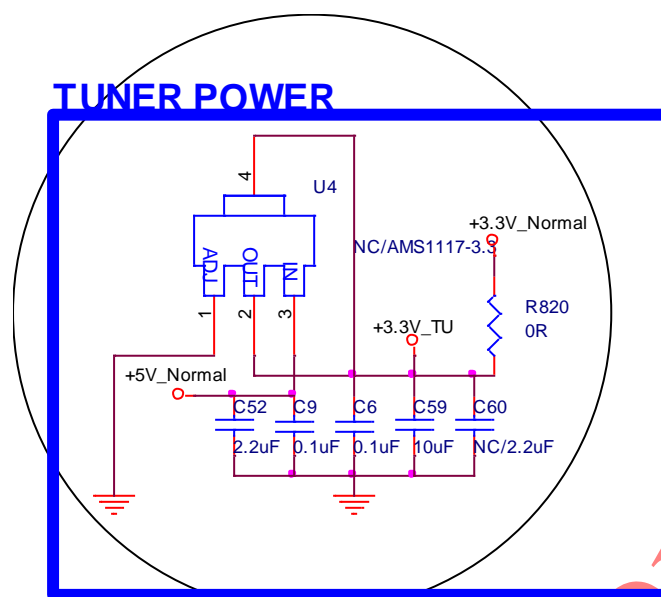
高电平要求 $\geq 2.5V$ ，低电平要求 $\leq 0.7V$ 。

如果 CPU 配置 IO 有做其他用途，不能再加上下拉电阻。

如果 CPU 配置 IO 有跟本电路以外电路有连接，请串高阻值电阻（如 10K），以免受其他电路影响。

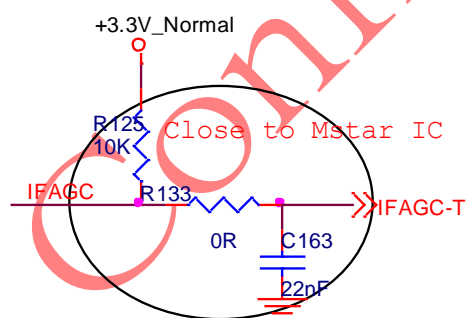
## 1.8. Front End USE

1、为了 cost down，需要把 tuner 的 3.3V 并在主 IC 的 3.3V 上，省掉一个 LDO，一定得考虑，在待机时，tuner 功耗非常小（满足整体平台待机功耗要求）和工作时，一个 3.3V 的 LDO 不能过 400MA 左右的电流要求。RF 性能指标的灵敏度和 SNR 是否 OK。

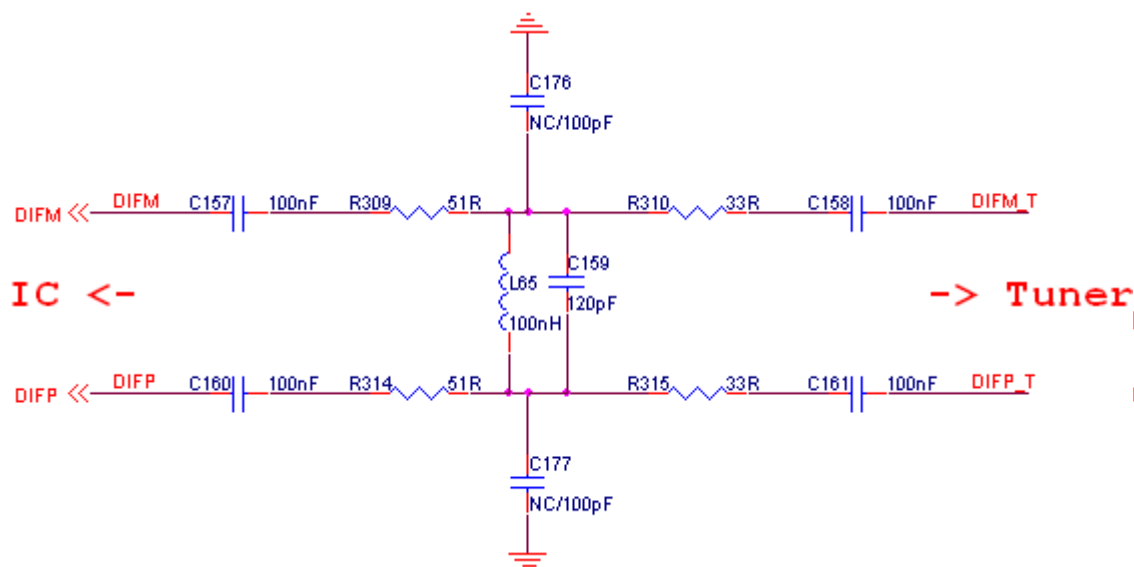


2、ATV 和 DTV 信号都只能进 IC 的 VIF，Tuner AGC 都用 IFAGC 控制。(IFAGC 和 RFAGC 在 IC 内部可以切换)。

3、注意 R133 是 0 欧。现在 AGC 是直流输出。C163 要用 22nF。



4、如下 BPF 电路参数选择

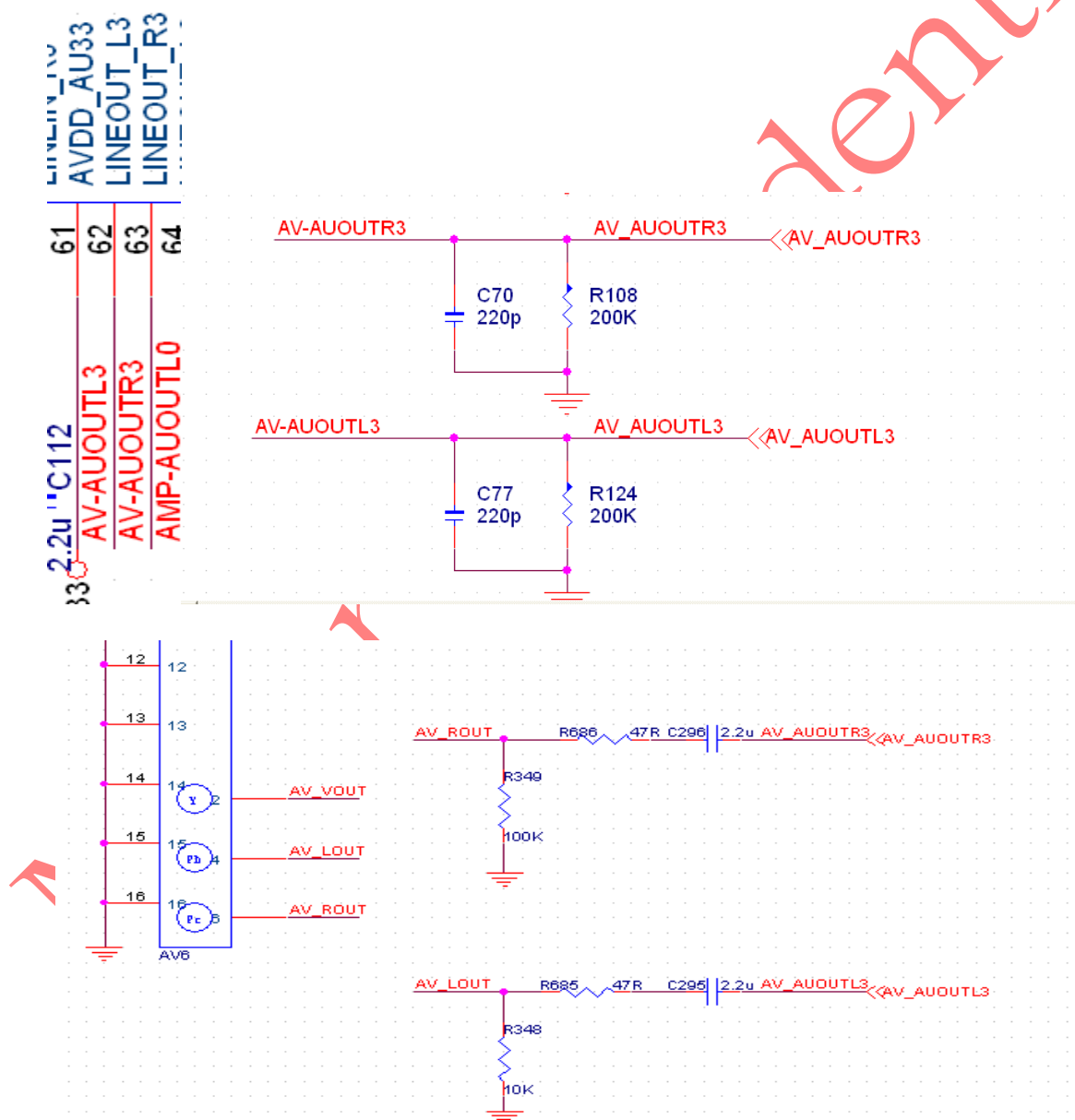


Component	No SAW (Band PASS and Kick back filter)	External dual/single SAW, Internal Single SAW, Low IF (Without Kick-Back Filter)
C157	100nF	100nF
C158	100nF	100nF
C159	120pF (美規) 220pF (歐規) [note (1)]	NC
C160	100nF	100nF
C161	100nF	100nF
C176	NC [note (1)]	NC
C177	NC [note (1)]	NC
L65	100nH	NC
R309	51 Ohm	0 Ohm
R310	33 Ohm	0 Ohm
R314	51 Ohm	0 Ohm
R315	33 Ohm	0 Ohm

## 1.9. Video and Audio OUT

输出 CVBS 幅度恒为  $1V_{pp}$ ，不需要外加 2 倍放大电路。

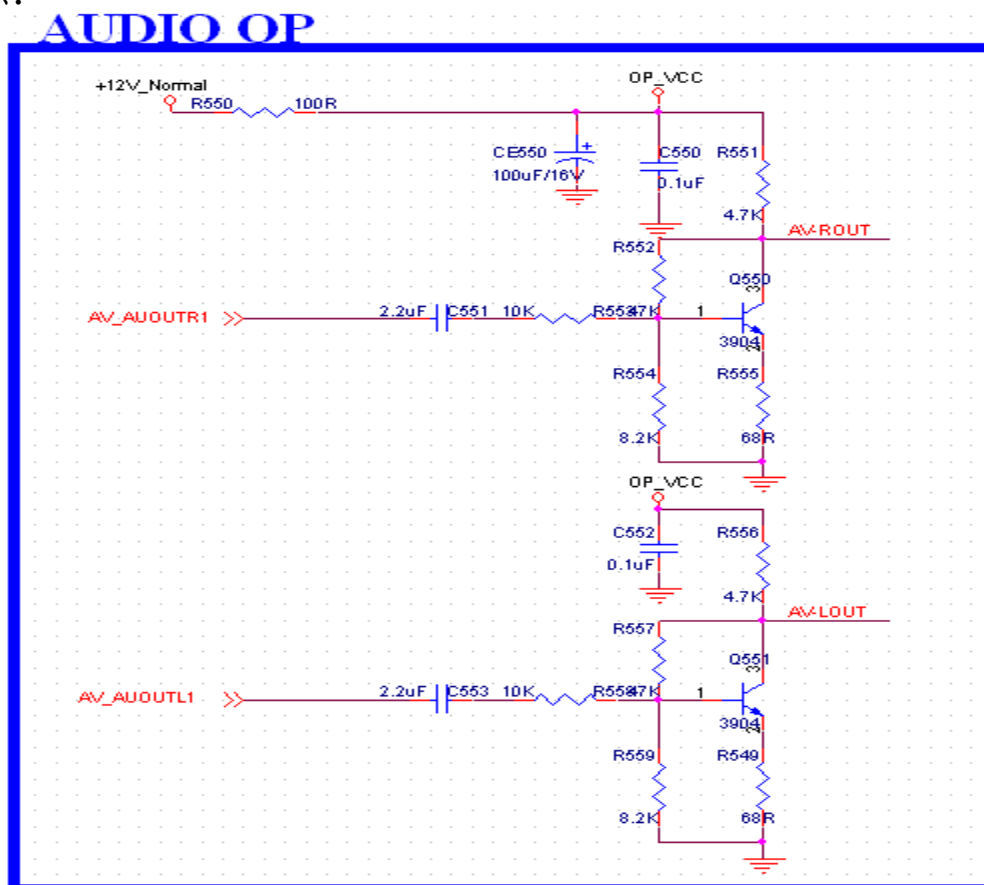
1.如果设定是 0DB 输出时（也就是音量调节是 0DB,不放大，不缩小），那么输出是输入的三分之一，比如  $0.5V_{RMS}$  INPUT,那么输出大概是  $0.17V_{RMS}$ ，所以一般客户要求 TV 下 AV OUT AUDIO 输出  $0.2\text{---}2V_{RMS}$ ，那么就不需要放大电路，直接 IC 输出就可以了，如下电路：



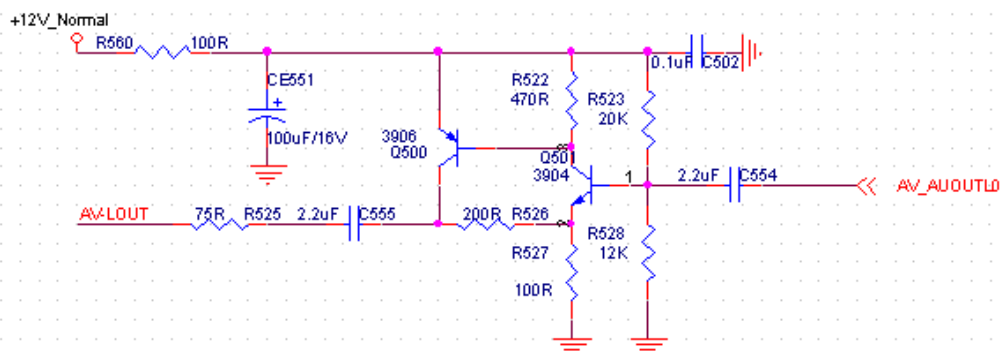
2. 但如果输出幅度要求是输入多少输出多少，那么在 AV OUT AUDIO 放大



电路上需要增加一个三倍放大电路，用 OP 放大电路或如下三极管电路都可以：

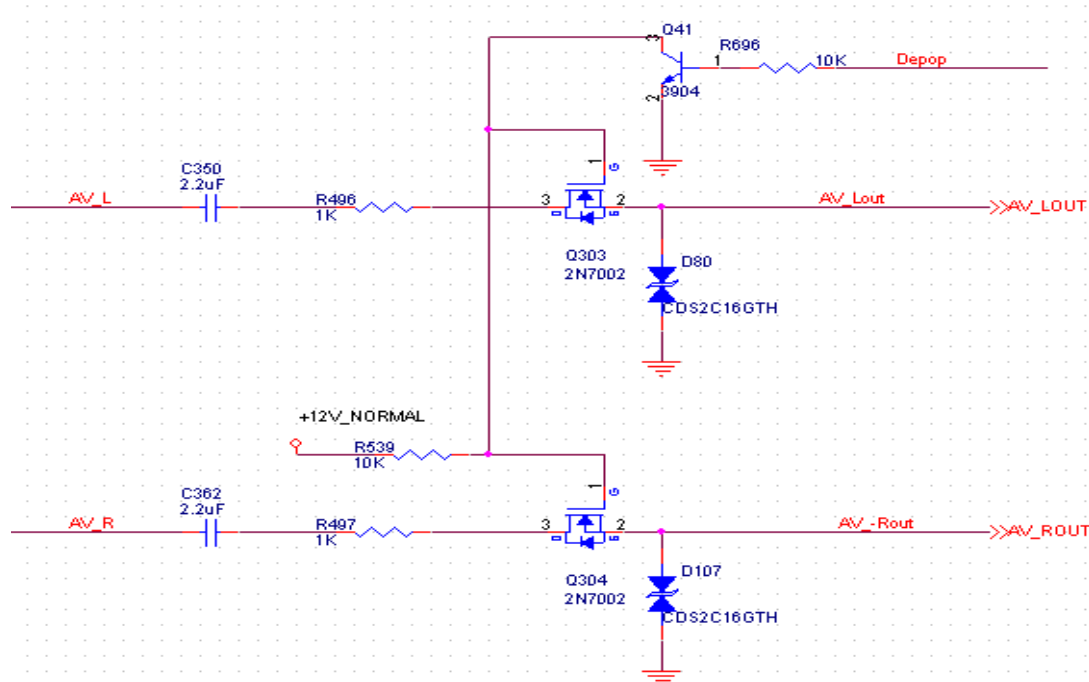


3.但如果有的客户要求 **AUDIO** 输出阻抗小于 **1K**,那么上面的电路也无法满足要求，需要用一个输出为低阻抗的电路，具体可参考如下电路（由于公版没采用过，所以参数可能要微调）：



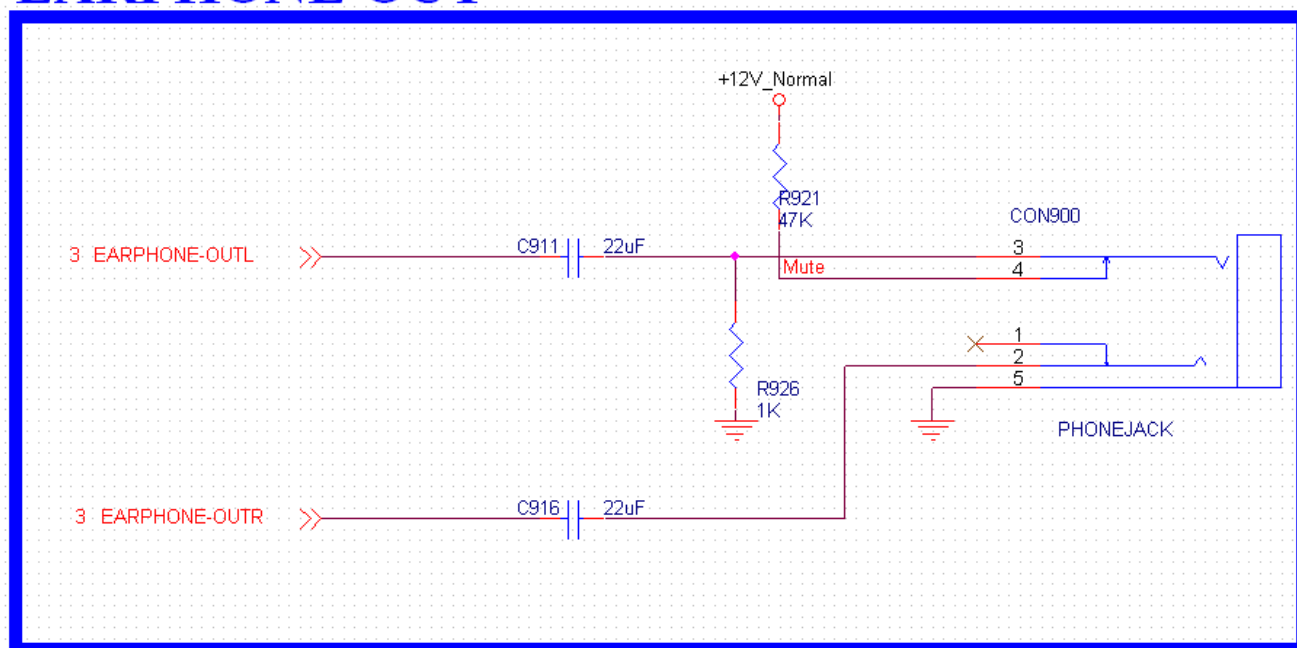
4.采用上面的电路后，交流断电或上电的时候，会有 **POP** 声，所以，如果客户 **CARE AV OUT** 的 **POP** 声，可以增加下面的 **MUTE** 电路，其中 **DEPOP**

网络是上电或断电静音电路产生的。



5. 耳机输出电路，如果为了生产效率或者工艺问题不想采用电解电容。C911和 C916 可以改用贴片电容。但是至少要 22uF 或者以上容值。否则耳机输出低频响应会变差。

## EARPHONE OUT



## 1.10. USB

- 1.供电范围（**5V~5.2V**）
- 2.上电过程注意**防止电压瞬间跌落**，影响系统工作。
- 3.如果有加 USB HUB，USB 升级最好要预留 IC 部分的 USB。

## 1.11. 晶振

- 1.频偏，ESR 内阻  
频偏 $\leq \pm 30\text{ppm}$ ，ESR 内阻 $\leq 45$  欧姆
- 2.负载电容取值：取值=（晶振规格电容\*2-5）pF
- 3.板子实测频偏 $\leq \pm 30\text{ppm}$

## 1.12. LVDS

- 1.SWING 幅度（简单理解为差分出  $V_{pp}$ ）；  
配屏时需要注意确认输出的幅度在 panel 的 Spec 范围内（通常在几百 mV）。  
但是这个值的太大对 EMI 会有副作用。
- 2.直流电平：  
接上 panel 后，差分信号有约 **1.1~1.3V** 的直流电平，配屏时也需要注意确认。如果有出现直流电平明显偏离，表示 panel 或是板子有异常（焊接，Pin 脚 ESD 击伤）。

LVDS differential input voltage	Vid	100	-	600	mV	
LVDS common input voltage	Vic	-	1.2	-	V	

- 3.如果对 LVDS 的  $\Delta V_{com}$  有小于 300mV 的要求，需要在 LVDS 上加传 22 欧电阻。

## 1.13. Debug 记录

- 1.BIST 意义  
BIST (**B**uild **I**n **S**elf **T**est) 是芯片上电对 **DDR** 模块自动检测功能。BIST 完成，紧接会做自动**寻找最佳 phase 值**（Auto Phase）。  
BIST：OK———表示初级检测通过。  
BIST：NG———表示初级检测失败。这个失败代表 DDR2/DDR3 焊接，或

连接的走线，排阻存在短路，断路或是 VCC 供电异常的硬件问题。



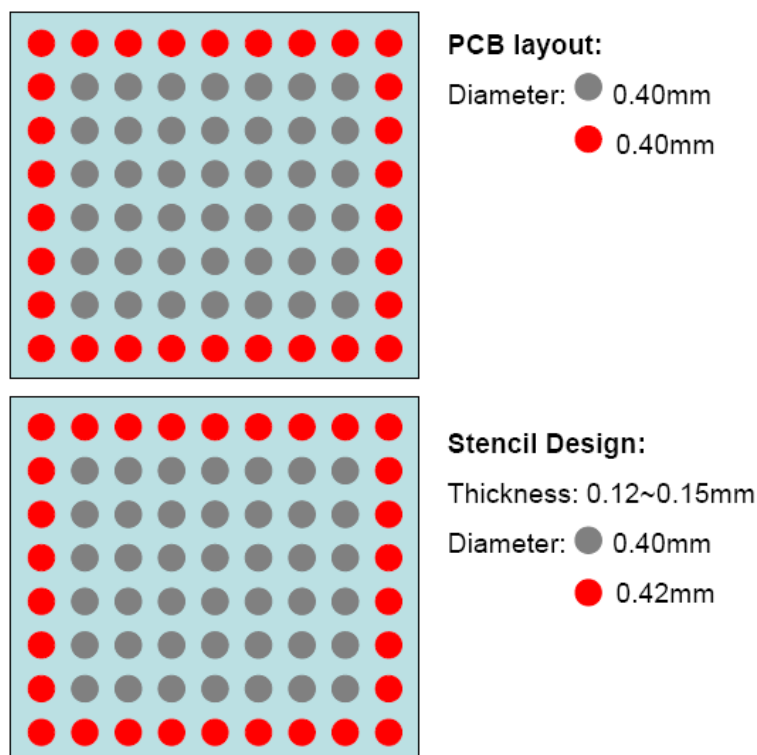
## 2.WDT 意义：

WDT (Watch Dog Timer) 表示看门狗定时器重新启动系统。WDT 是个特殊定时器，软件在预订时间内，会去清 WDT 标志位。当软件死掉后，没有办法及时清除标志，WDT 就会自动重新复位系统，进行重启。这个 WDT 防死机制发生后，表示板子有不稳定的因数存在，包括硬件 DDR 不稳定，供电异常，或某个 I2C 设备不响应等。

## 1.14. 生产注意事项

IC 钢网部分，应如下图：IC 四周的 PIN 需要开方孔。

PCB/Stencil design guide line of LFBGA 17x17mm, 0.8pitch, ball size: 0.4mm



## 1.15. PWM

PWM 输出频率范围：12MHz -0.0014Hz。

## 2. PCB LAYOUT GUIDE

### 2.1. Power and GND

#### 2.1.1. PCB 板材

		Green Cover Paint	0.5 mils
Layer 1	__Signal	1oz _ Cu	1.4 mils
		Core	~62 mils
Layer 2	__Signal	1oz _ Cu	1.4 mils
		Green Cover Paint	0.5 mils
Dielectric Constant (Er): <b>4.3</b>			
Finished Thickness with Plating: <b>1.6mm +/- 15%</b>			

#### 2.1.2. 走线宽度

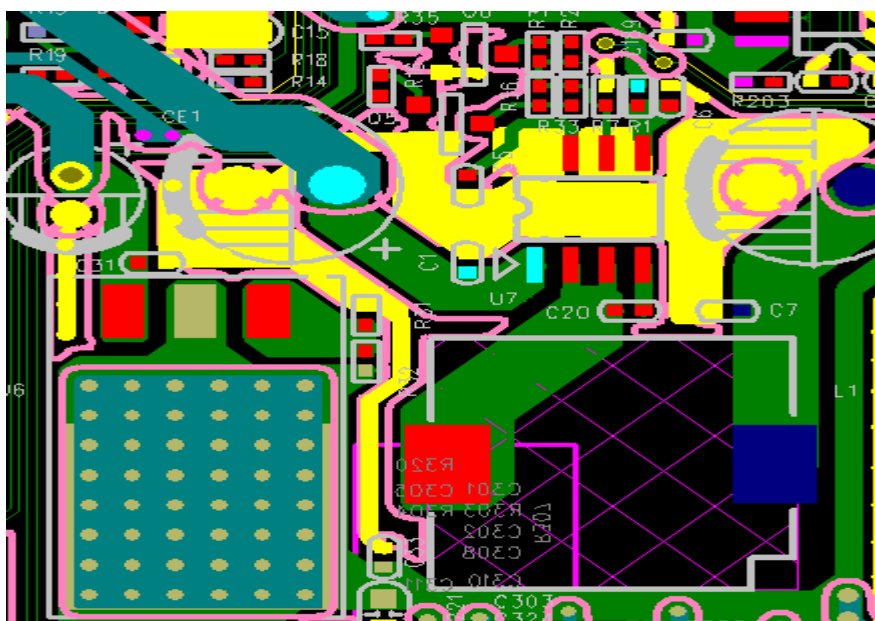
按照常用两层板自 FR-4, 1 盎司铜厚, 对于承受电流至少需要满足: 每 **1A 电流** 对应 **40mil 线宽**。电源走线如有换层, 在连接处至少放置两个过孔, 保证连接性。

需要特别注意:

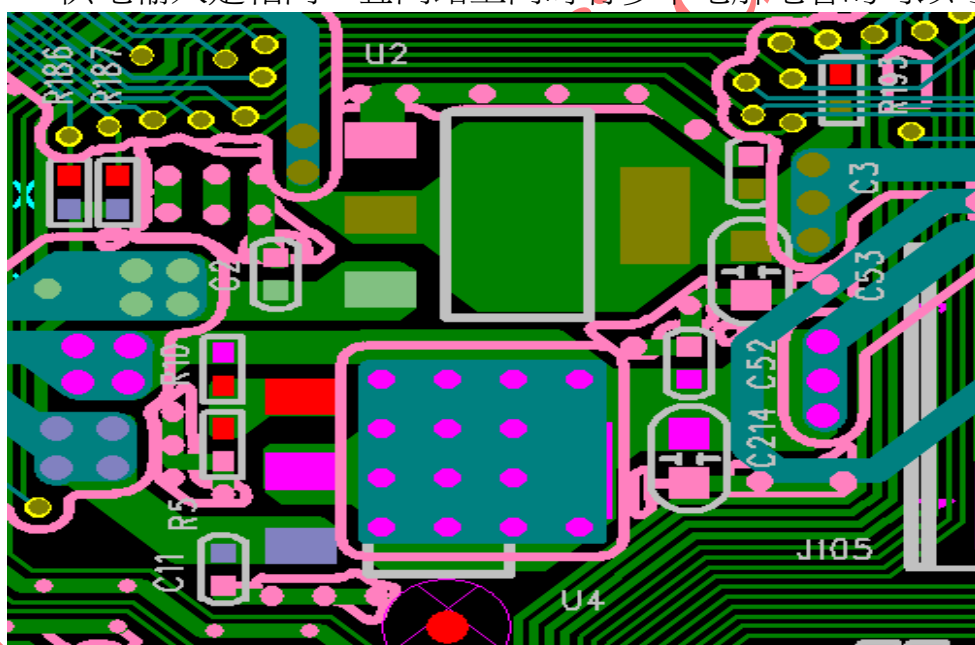
- 1) 3.3VSTB 到 LDO 输出线宽  $\geq 40\text{mil}$
- 2) 3.3Vnorma 到 LDO 输出线宽  $\geq 40\text{mil}$
- 3) 1.5VNormal 到 LDO 输出线宽  $\geq 40\text{mil}$
- 4) core Power 到 DC/DC 输出线宽  $\geq 120\text{mil}$

#### 2.1.3. 元件摆放

- 1) DC/DC 输入端: 储能电容  $\geq 100\mu\text{F}$ , 滤波电容  $0.1\mu$  靠近放置。
- 2) 肖特基二极管, 输出电感, 输出储能电容  $\geq 470\mu\text{F}$ , 滤波电容  $0.1\mu$  靠近 DC/DC 放置, 尽可能输出的环路。



3) LDO 输入，输出的网络在附近放置有 2.2uF 以上的退耦电容。多个靠近放置的 LDO 供电输入是相同，且网络上同时有多个电解电容的可以考虑共用。



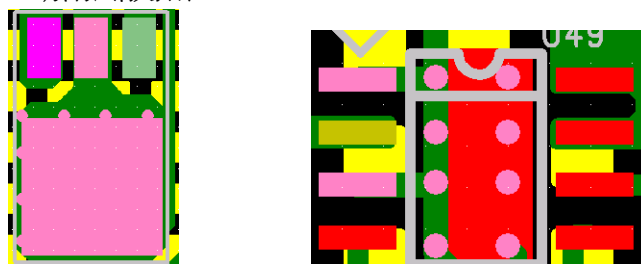
#### 2.1.4. 散热

1) LDO 插入功耗 ( $\Delta V \times I$ ) > 0.3W，需要加背面散热铜皮，插入功耗 ( $\Delta V \times I$ ) > 1W，如果压差 > 2V，可以加插件功率电阻分摊功率；如果压差 < 2V 的情况，考虑更换散热更好的封装（如：TO252，TO263）

**DDR POWER 1.5V, 1.2V DEMOD** 压差大，IC 耗电流大，layout 设计时一定一定得在背面加大散热铜皮。

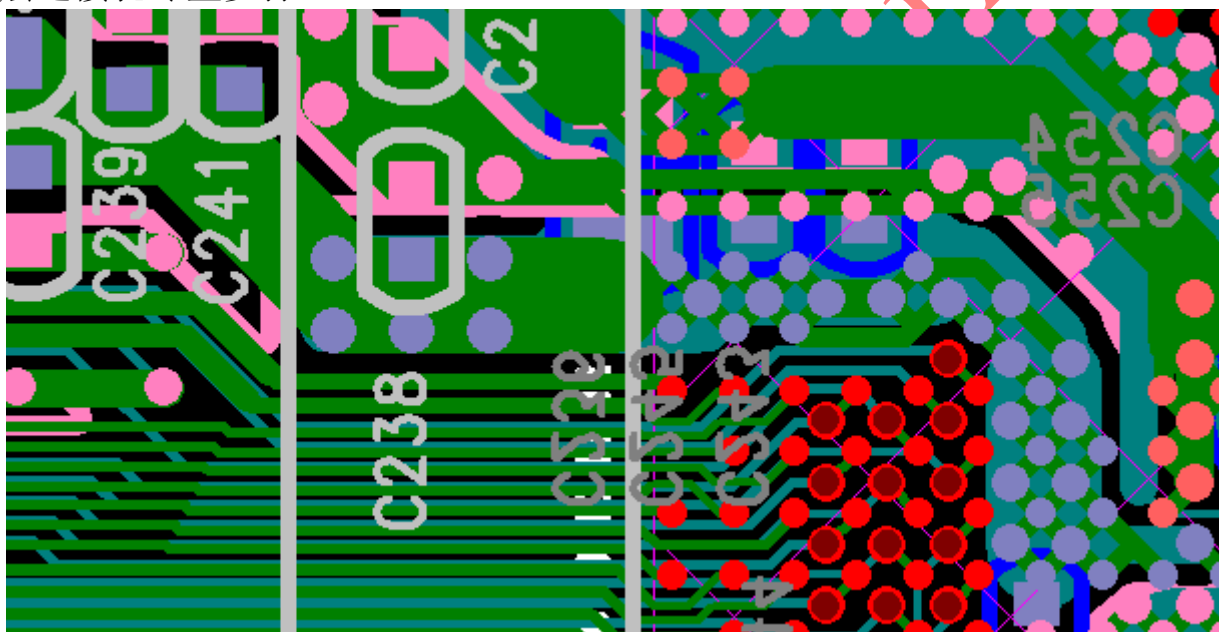
2) DC/DC 本体下面顶层不要走线，而用大面积铜皮并开阻焊窗口，对应的底

层也并开阻焊窗口，加强散热。



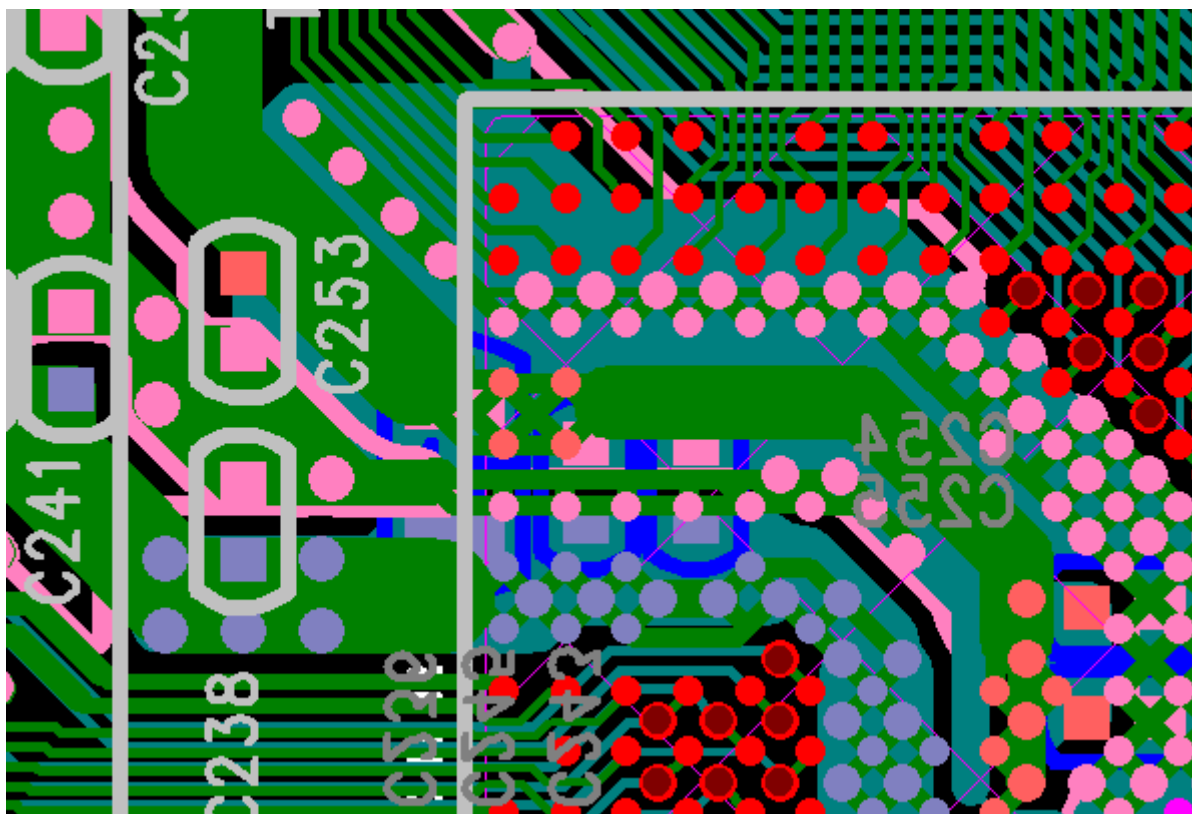
### 2.1.5. CORE Power VDDC

Core power VDDC 在 TOP 层，滤波电容尽量靠近主 IC。请在主 IC 下方 bottom 层预留 10uF,0.1uF 电容。由于电流大，layout 上正反两面都需要走线。并换层连接孔尽量多打。



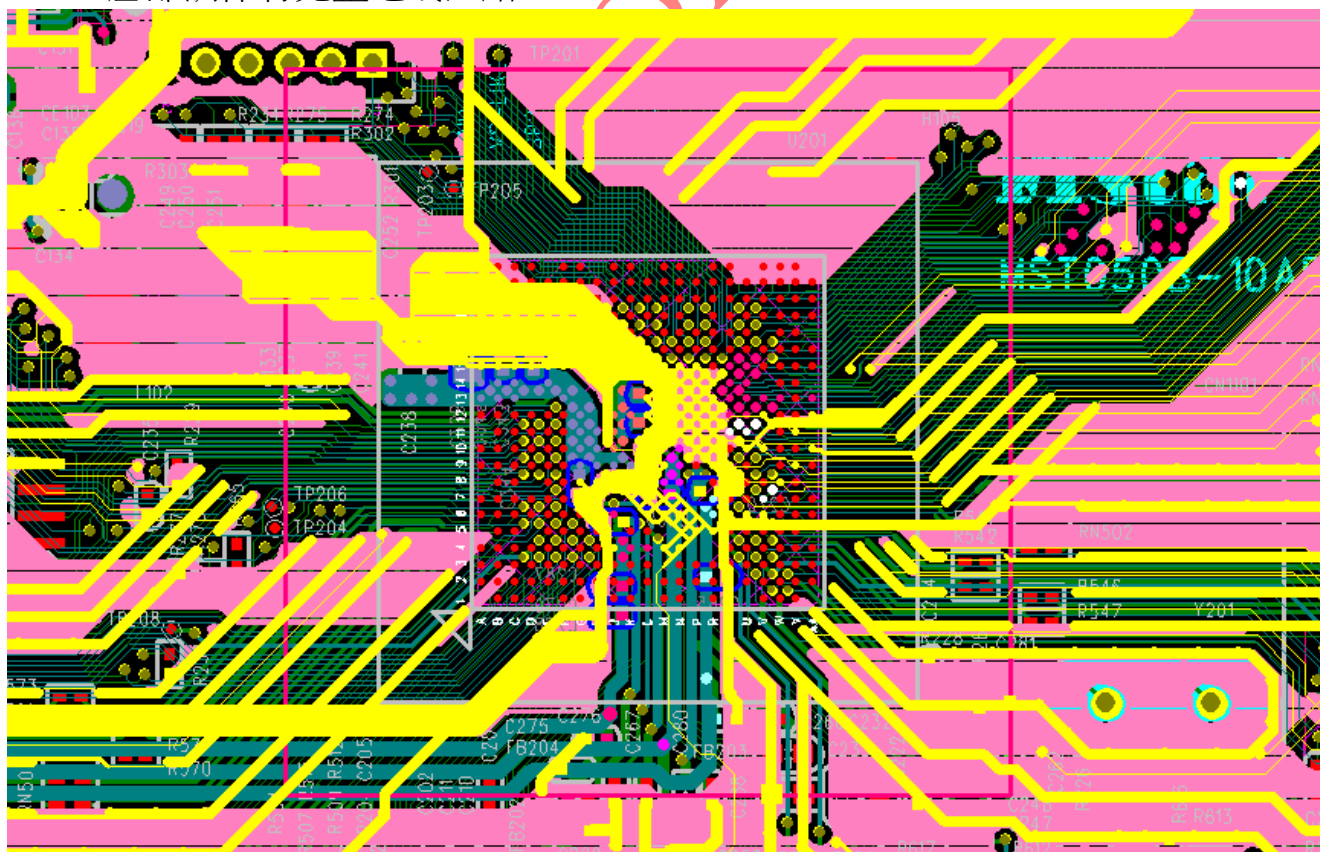
### 2.1.6. DDR power

MSD6308 内置 DDR3，主 IC 所需 DDR power 电流比以前外挂 DDR 电流大。给 DDR 供电的 LDO 需要留大的散热面。DDR 1.5V 在 TOP 层，滤波电容尽量靠近主 IC。请在主 IC 下方预留 10uF,0.1uF 电容，走线尽量走在 top 层。



### 2.1.7. IC GND layout

IC 底部确保有完整地线回路。





## 2.2. HDMI

ESD :

ESD 器件要求分布电容 $<0.6\text{pF}$

位置上就近 HDMI 输入插座放置

ESD 的负端必须就近可靠接地

匹配电阻 :

在本方案中, 取消  $10\ \text{ohm}$  阻抗匹配电阻。

线宽 :

线宽  $10\text{mil}$ , 差分线距  $4\text{mil}$ , 每组差分对之间相距  $10\text{mil}$ 。

差分线要求保持线宽, 线间距同步走线, 包括同时倒角。

差分对内禁止其它信号 (GND 也不允许)。

包地 :

目前只需要 4 组线两边包地即可, 地与信号线之间相距  $10\text{mil}$ 。

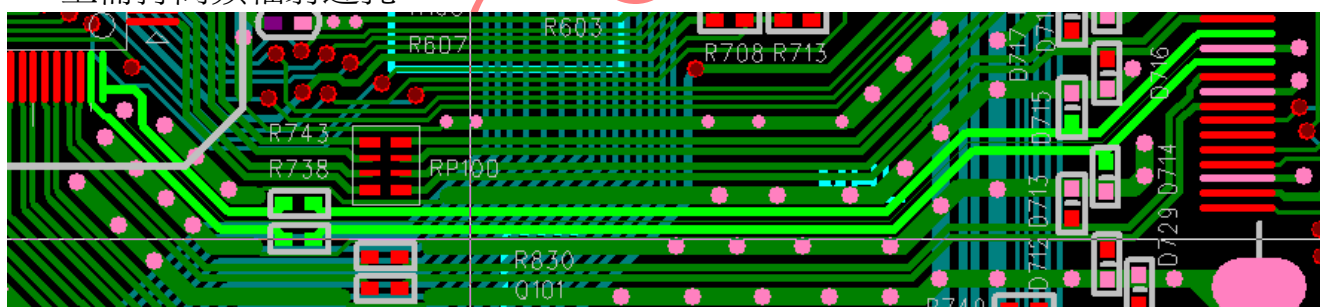
差分走线下方的底层尽可能保证一个完整的地面。

不加测试点

HDMI 同样是属于高速线, 任何过孔型测试点都不允许放置的。

备注 :

HDMI 通道 1080P/I EMI 很难 pass, 建议客户差分信号对单独包地, 并包地线上需打高频辐射过孔。



## 2.3. MHL

1) : 板材要求

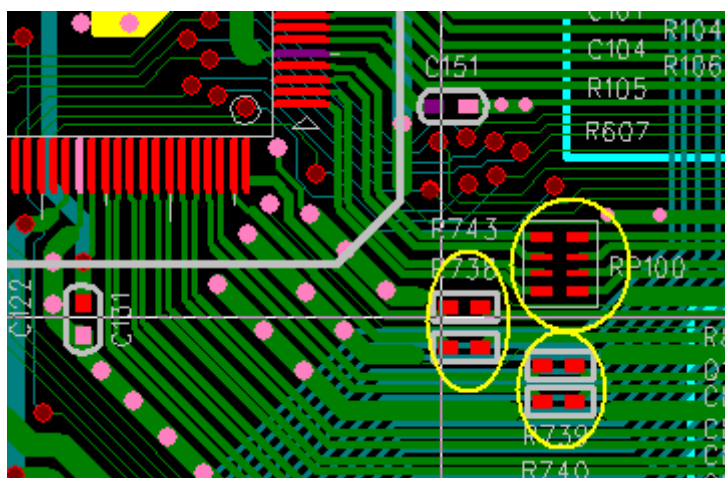
PCB 板厚:  $1.6\text{mm}$

PCB 铜厚:  $1.4\text{mil}$

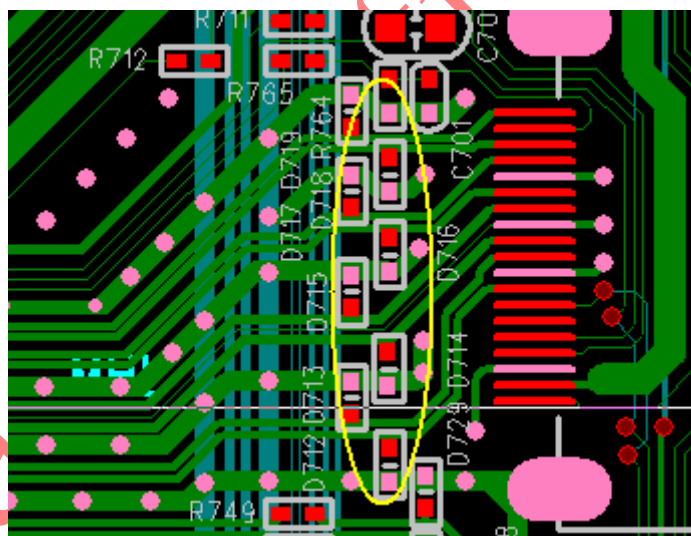
PCB 的介电常数 4.3 左右

2) : 元器件排放

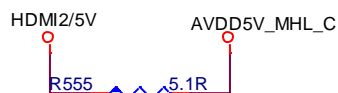
A : 信号线串的电阻尽量靠近 IC 端

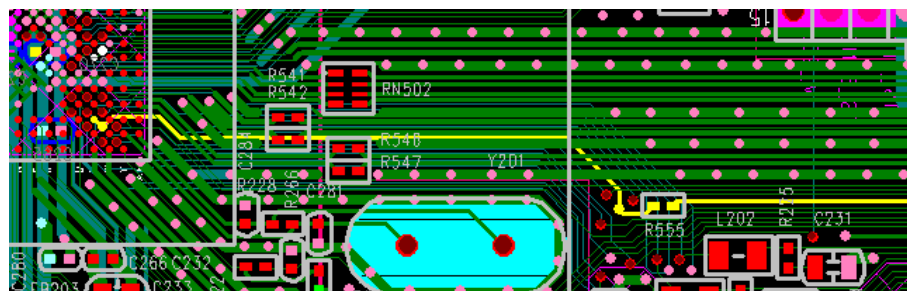


B : 信号线上的 ESD 元器件尽量靠近 HDMI 端子



C : VDD5V\_MHL\_X 信号线串的电阻尽量靠近 IC 端。





### 3) : 走线要求

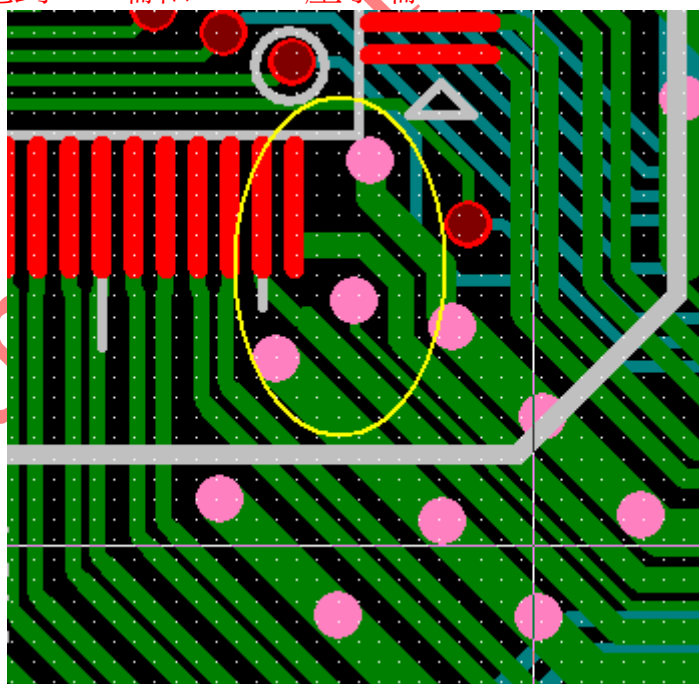
如客户有成功 pass MHL 阻抗案例，走线上客户可以参考成功案例 layout。

带 MHL 的 HDMI port layout 为，走线尽量短，HDMI 信号线不能过孔。

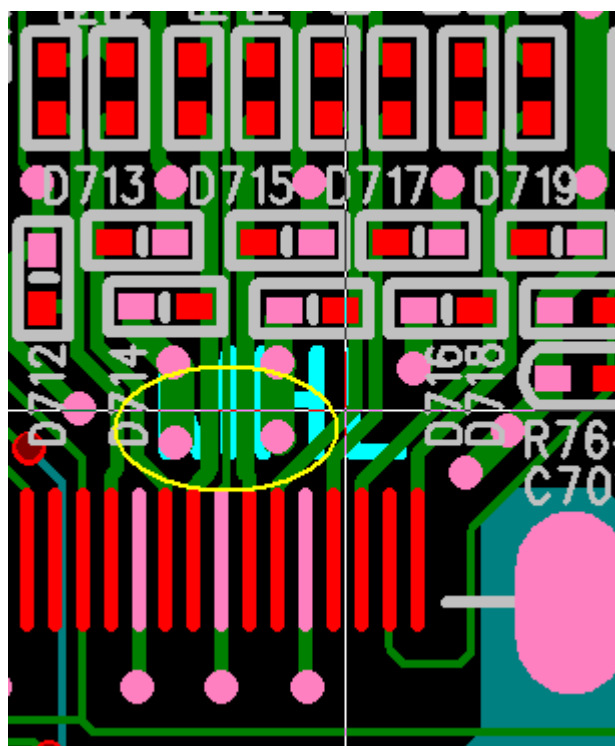
A : D0 口的走线，线宽，间距，地要求

$G / \text{spacing} / S / \text{spacing} / G / \text{spacing} / S / \text{spacing} / G =$   
 $G / 4 / 12 / 4 / 5 / 4 / 12 / 4 / G$

GND 要能打下 via hole，D0 口两边的 GND 线宽必须一样。GND 线尽量包到 IC 端和 HDMI 座子端。



包地延伸到 IC pin 脚



包地延伸到 connector

B : D1, D2, 走线, 线宽, 间距, 地要求

spacing /S/ spacing /S/ spacing /G = 10/10/4/10/10/G

GND 要能打下 via hole, GND 线尽量包到 IC 端和 HDMI 座子端。

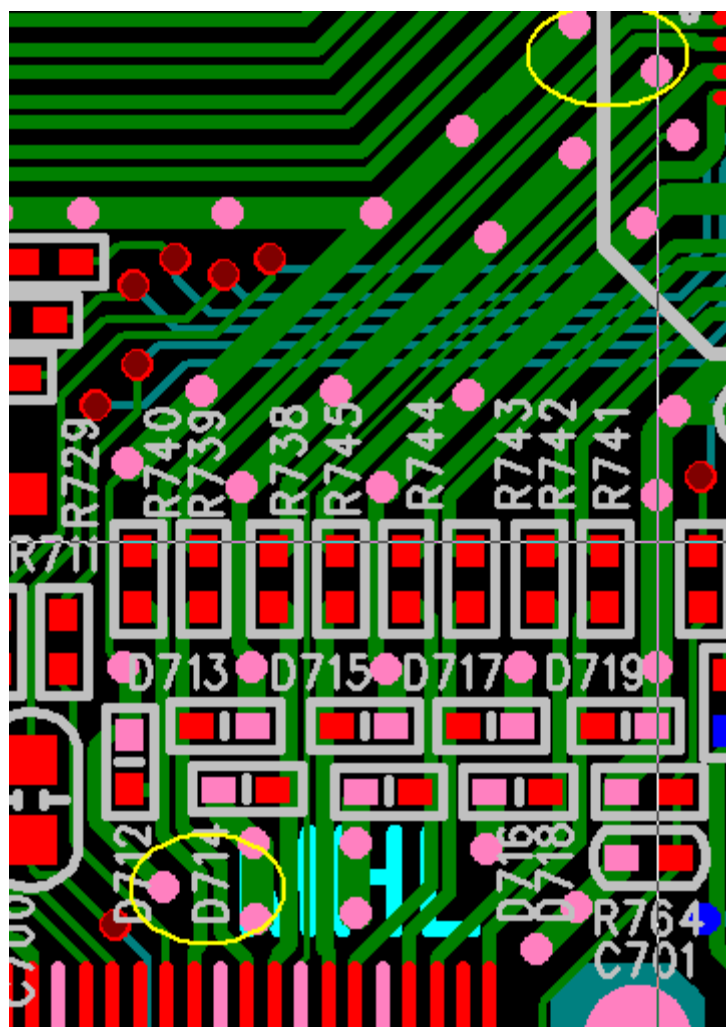
C : CLK 走线, 线宽, 间距, 地要求

G/ spacing /S/ spacing /S/ spacing /G = G/10/10/4/10/10/G

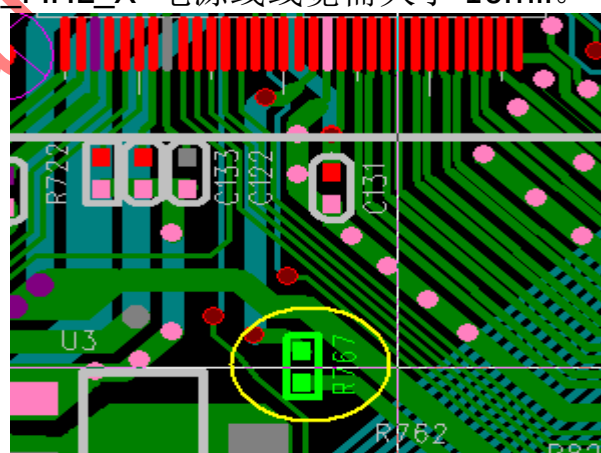
GND 要能打下 via hole, CLK 口两边的 GND 线宽必须一样。

GND 线尽量

包到 IC 端和 HDMI 座子端。

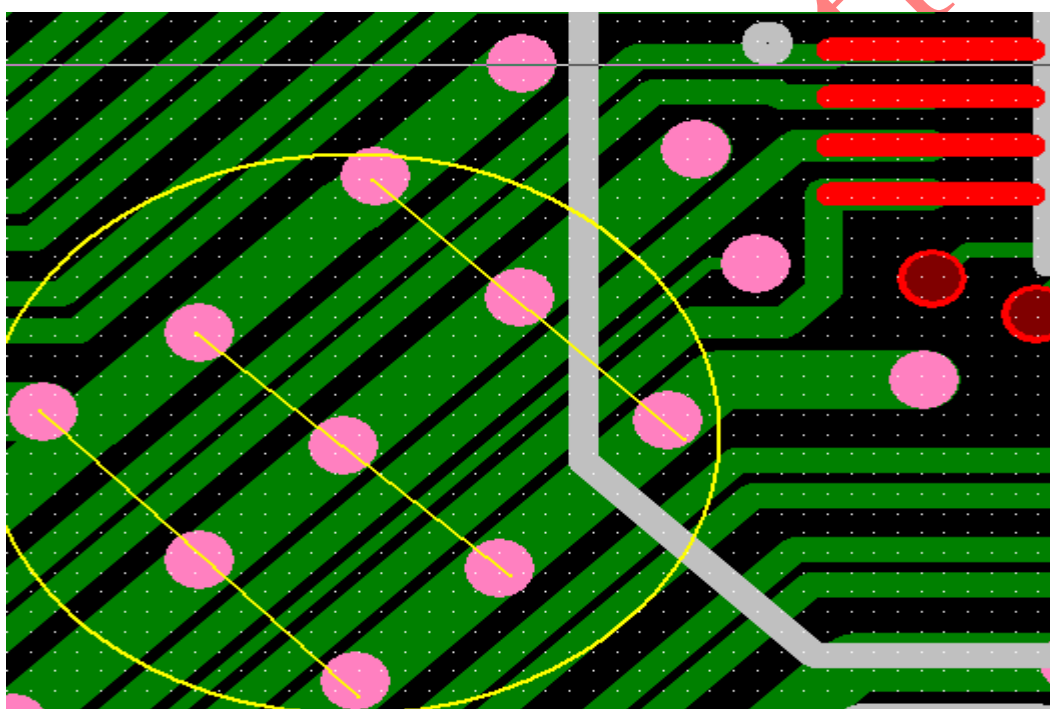
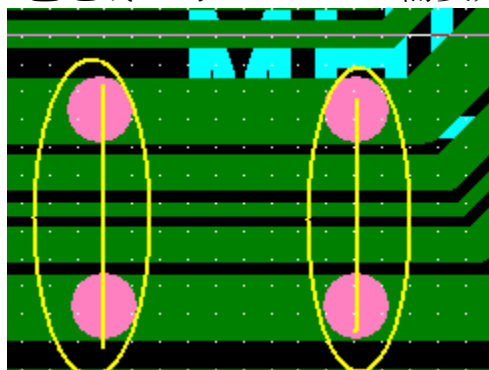


备注：其它 HDMI port 的走线要求（D0,D1,D2，CLK）：spacing  
 /S/ spacing /S/ spacing = 10/10/4/10/10  
 D: VDD5V\_MHL\_X 电源线线宽需大于 10mil。

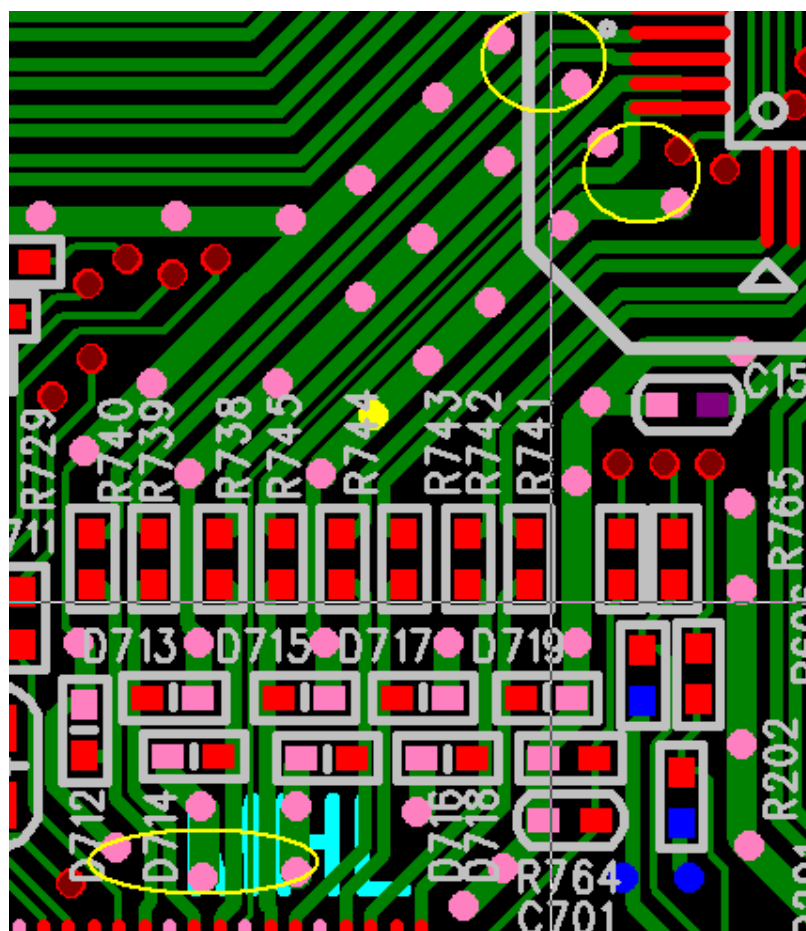


#### 4) : VIA hole 要求

A : D0,CLK 包地线上的 VIA HOLE 需要对称打孔

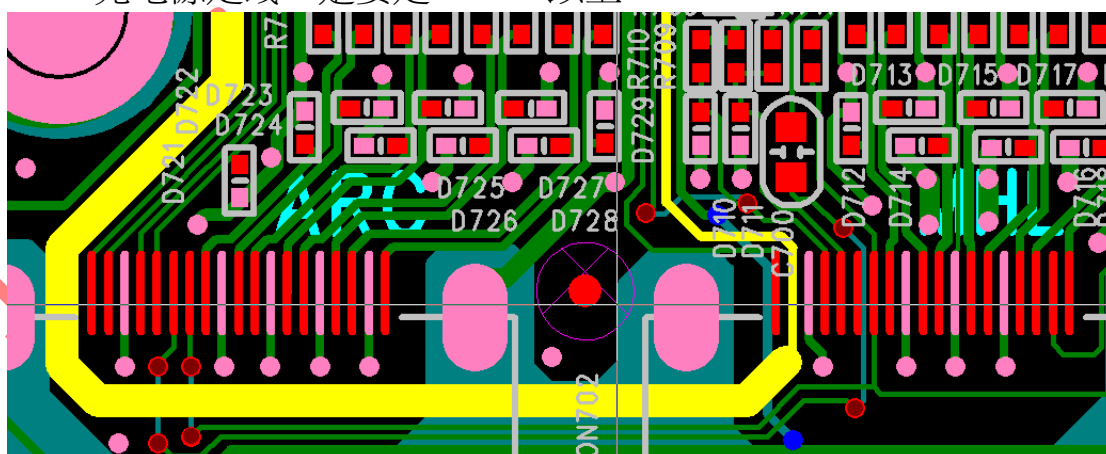


B : 包地线的起始和结束都要打 via hole (以过孔结束走线)



### 5) VBUS 走线

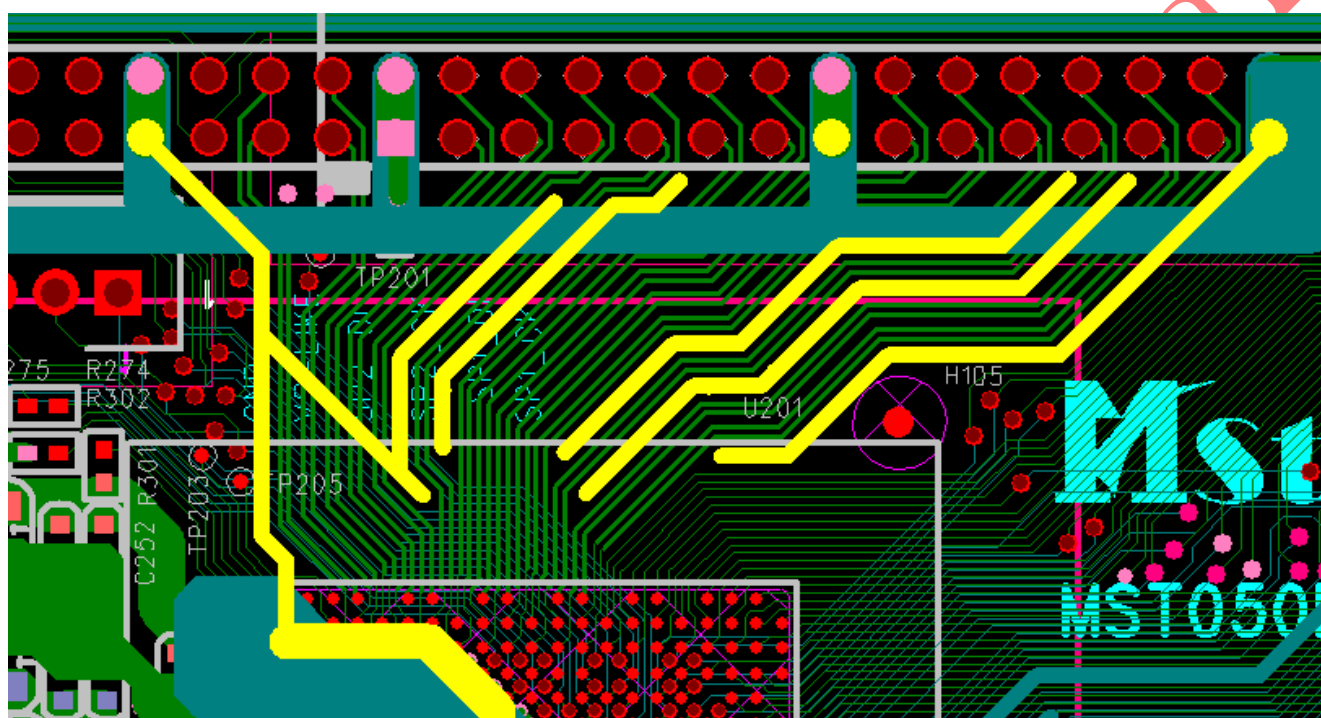
vbus 充电源走线一定要走 40mil 以上



## 2.4. LVDS

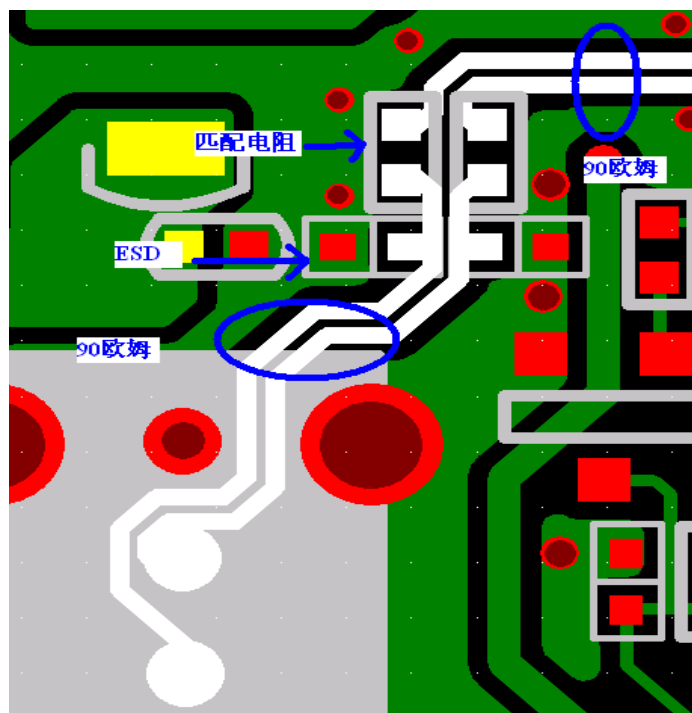
线宽 6mil，差分线相距 6mil，每组差分线相距 12mil，LVDS CLK 差分信号建议包地，其它 data 信号可以一起包地。

如果客户对  $\Delta V_{com}$  有要求 ( $\Delta V_{com} < 200mV$ )，需要在 LVDS 上串 22 欧电阻。





## 2.5. USB



### 1. ESD :

- 1) ESD 器件要求分布电容 $<2\text{pF}$
- 2) 位置上就近 USB 输入插座放置
- 3) ESD 的负端必须就近可靠接地

### 2. 线宽 ;

- 1) USB 端子到 MSD6308 走 90 欧姆差分阻抗线。以两层板 FR4 材质 : 90 欧姆 : 线宽=12mil, 线间距=5mil。
- 2) 差分线要求保持线宽, 线间距同步走线, 包括同时倒角。
- 3) 不允许信号线有交叉, 不允许有过孔。
- 4) 差分对内禁止其它信号 (GND 也不允许)。

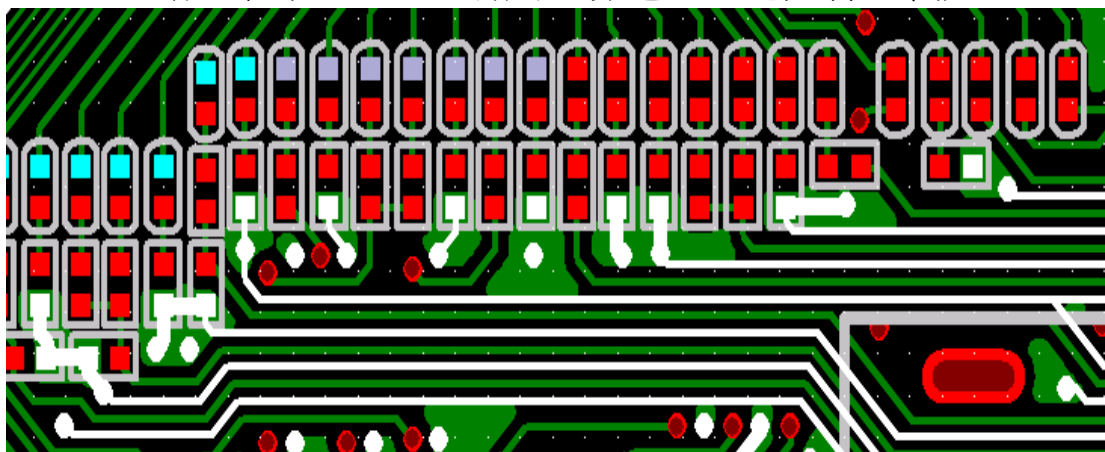
### 3. 包地 ;

- 1) 差分线与 GND 相距 12mil。
- 2) 包地线要求有联系的地孔。
- 3) 差分走线下方的底层尽可能保证一个完整的地面。
- 4) 不加测试点

USB 是属于高速线, 任何过孔型测试点都不允许放置的。

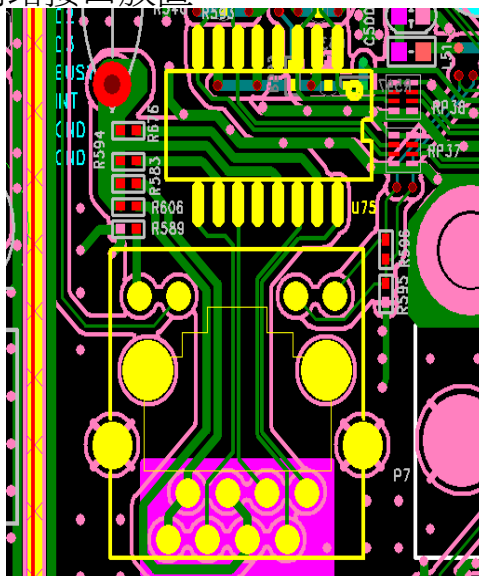
## 2.6. Video 和 RGB

- 1) 视频信号走线按照低阻(75 欧姆)阻抗走线, 线宽 $\geq 8\text{mil}$ , 包地距离 $\geq 8\text{mil}$ 。
- 2) 音频信号走线可以采用稍高阻抗走线, 线宽 $\geq 8\text{mil}$ , 包地距离 $\geq 8\text{mil}$ , 至少每组 LR 做为 一组信号进行包地处理。
- 3) 75ohm 匹配电阻和 VCOM 电路尽量靠近 IC, 避免引入干扰。

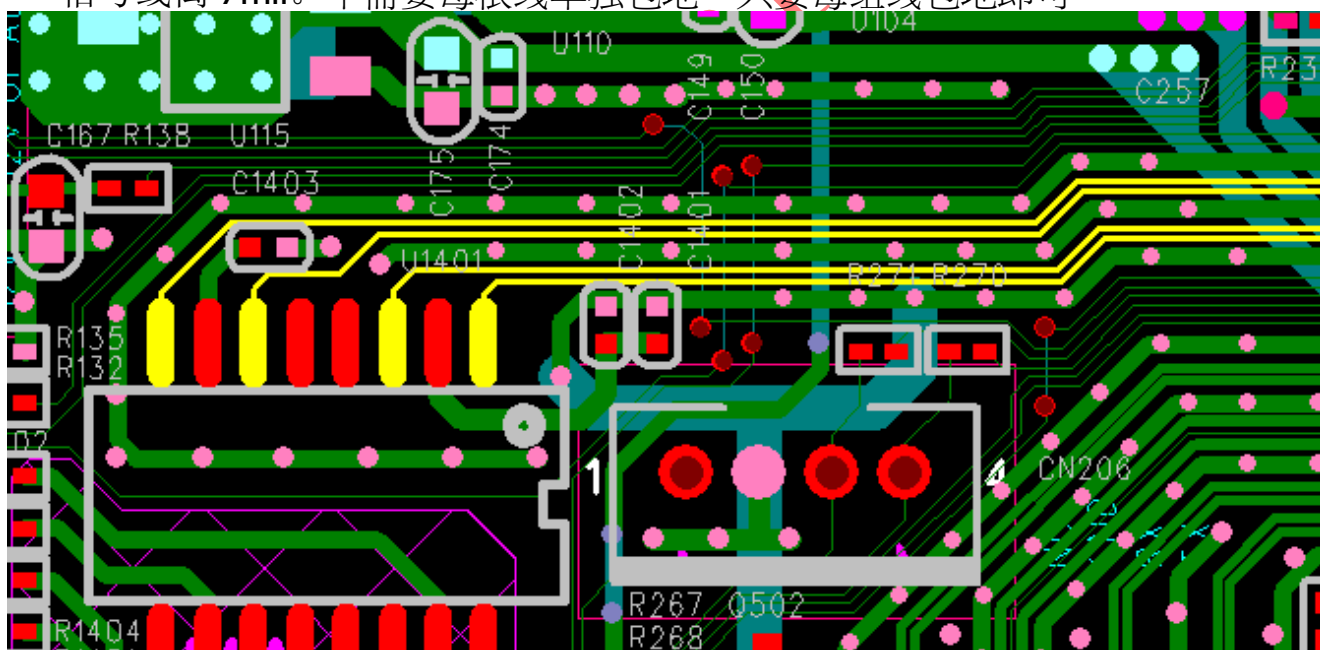


## 2.7. 网口

1)、网络变压器靠近网络接口放置，

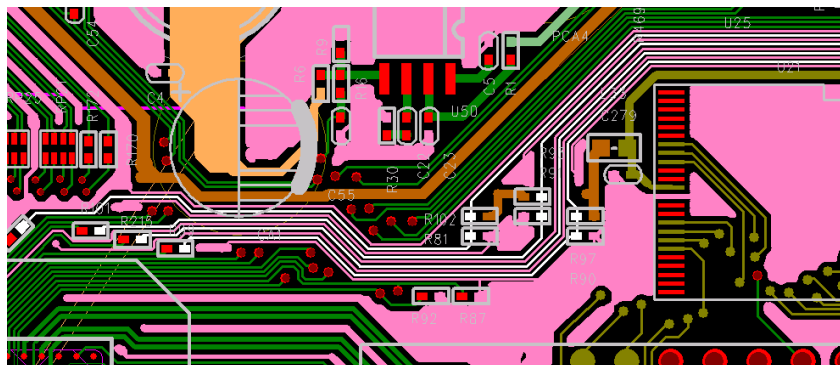


2)、RX0/RX1 和 TX0/TX1 及控制信号参考 HDMI 走线，线宽 6mil、线间距 5mil，信号线离 7mil。不需要每根线单独包地，只要每组线包地即可。



## 2.8. 功放

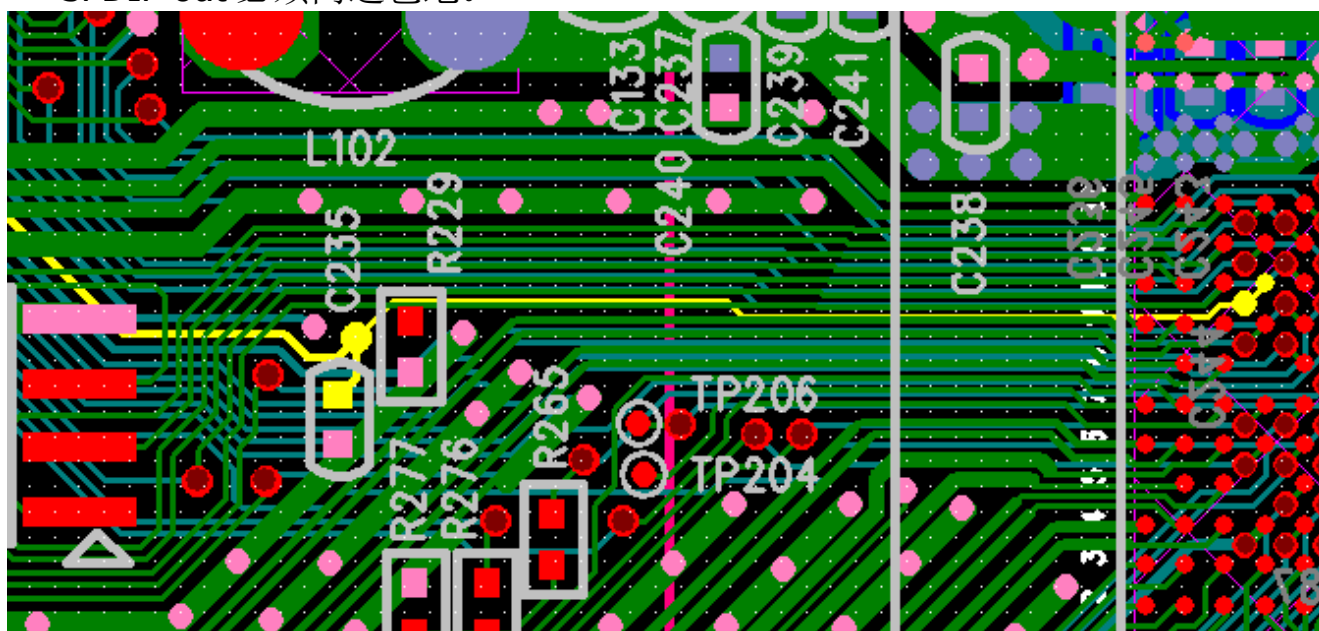
针对数字功放，其 I2S 每根走线必须单独包地。MCK,BCK 信号频率较高，必须严格完整包地到功放端。



## 2.9. SPDIF OUT

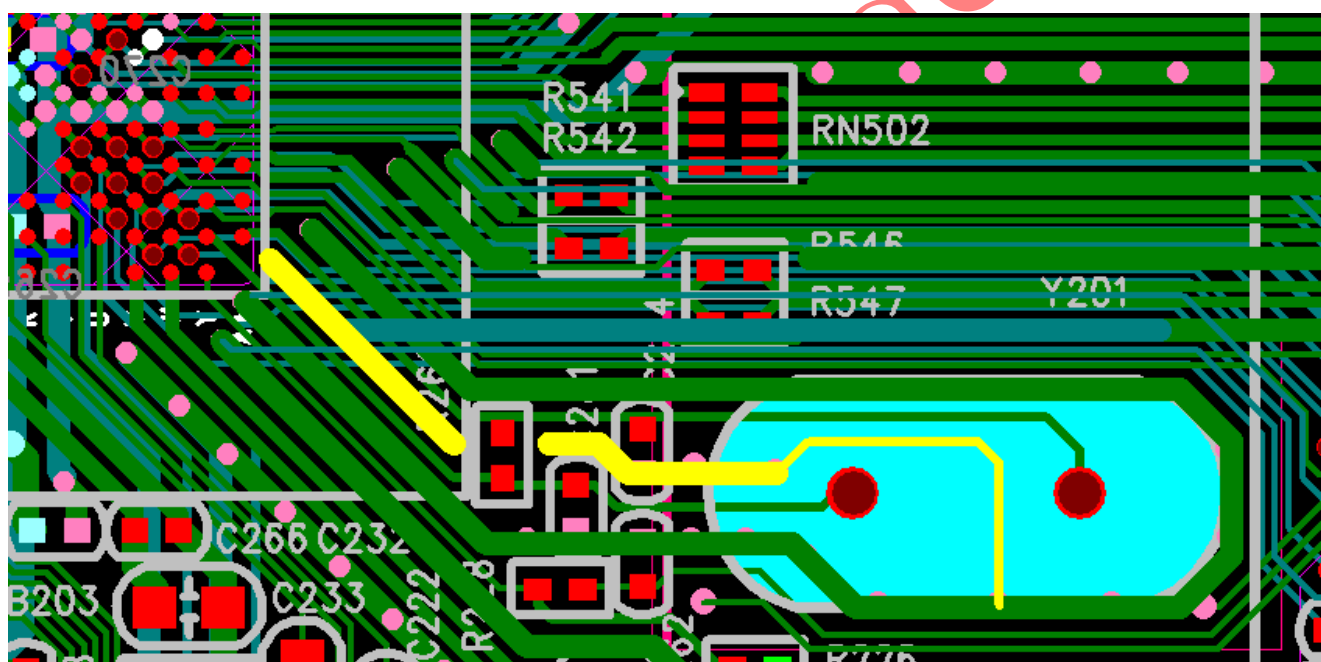
在 IC PIN 处必须预留一个电容位。

SPDIF out 必须两边包地。



## 2.10. 晶振

- 1 · 晶振靠近 MST IC 放置, no more than 4cm.
- 2 · 外壳预留接地焊盘接地。
- 3 · 晶振的走线不建议走 >10mil, <5mil 的线, 减小板材差异, 影响到等效负载电容, 进而影响到频率精度。
- 4 · 晶振的 XIN 和 Xout 中间必须要插入 GND, 地线要大于 0.5mm, 并地的首尾端需要打过孔。
- 5 · 晶振的 XIN 和 Xout 需要包 GND, XIN 和 Xout 离 GND 的间距要  $\geq 5\text{mil}$ , 地线要大于 0.5mm, 并地的首尾端需要打过孔。如晶振两边有 USB 高速信号需要保证 USB+/-两端的 shielding GND 宽度要保持一致。



## 2.11. SLC

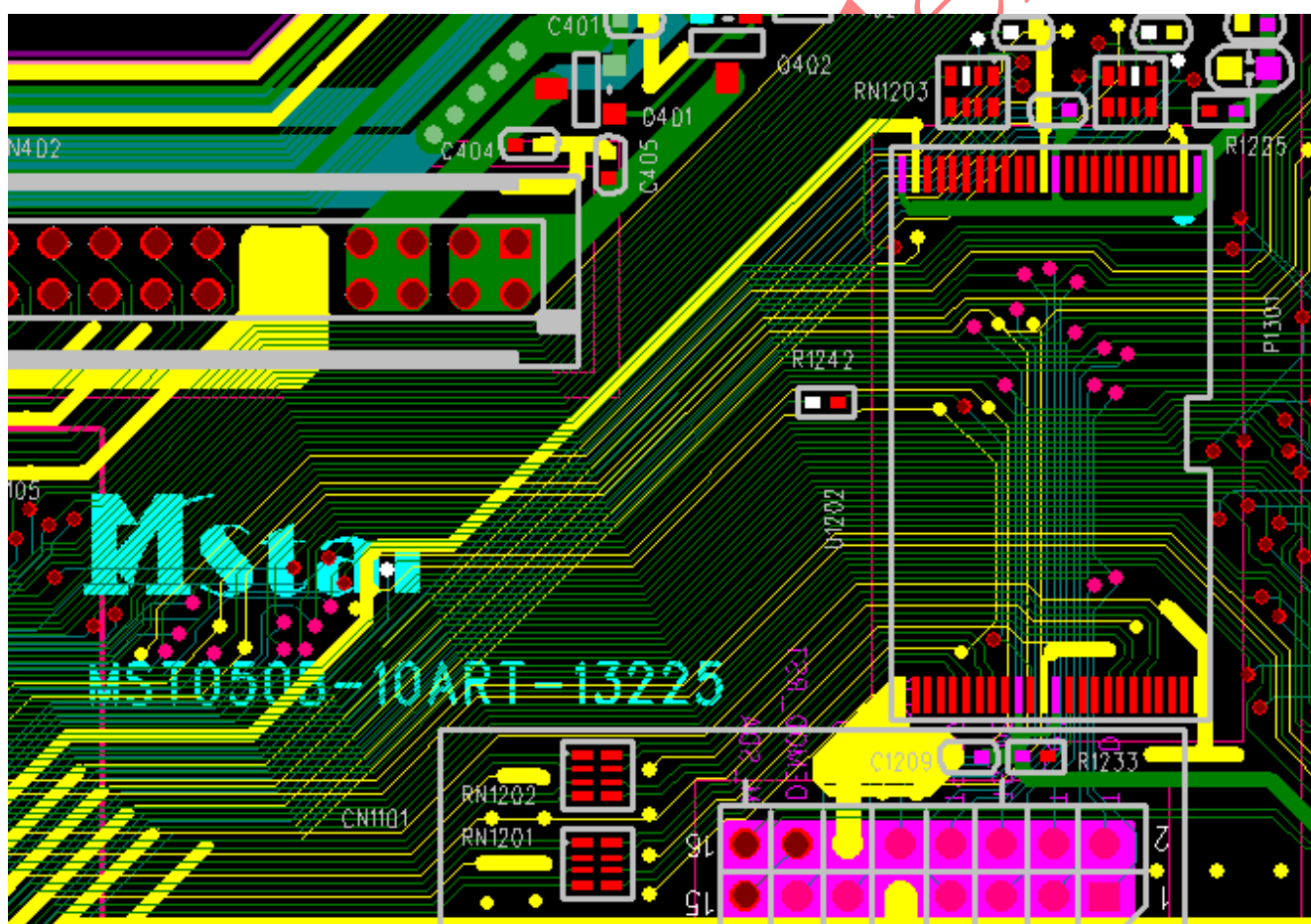
1、主 IC 的 GND 与 Nand Flash GND 连接起来，连接部分的地线尽量走短 走粗。

DATA and control signal 需要串阻 22~33 ohm。

2、Power 供电走线最少 20mil，背面至少要加 0.1uF 和 2.2uF 电容。GND 要完整。

3、Data[0:7], CLK(WE#), RE# and DQS 的 trace width and spacing : width 5mil, spacing 7~10mil, 建议 width:spacing=1:2 。

4、Data[0:7], WE#, RE# and DQS 需等长, 等长的规范: 原则上先顺拉, 找出最长 trace, 其他 trace 相差不要超过 500mil, WE#, RE#, DQS 都要包 GND。



## 3. 重点 CHECK LIST

---

### 3.1. 原理图重点 check list

- 1、VDDC 电路。
- 2、ESD 事项说明。
- 3、CPU 配置
- 4、Front End USE。
- 5、SLC Nand Flash
- 7、MHL
- 8、SPI

### 3.2. PCB 重点 check list

- 1、走线宽度。
- 2、IC GND layout。
- 3、MIU。
- 4、功放。
- 5、SPDIF OUT
- 6、HDMI
- 7、MHL
- 8、SLC
- 9、LDO
- 10、VIF



## 4. IC 散热测试和散热片设计

---

### 4.1. IC TC DESIGN CRITERIA

首先要取得发热最高的 IC，在 45 度的老化房（以客户实际测试环境温度为主），电流最大的情况下，DTV(1080i/p)下测试。

Tc 的温度需要达到温度热平衡状态后，再行记录（通常 40 分钟以上）

Tc (Max) 100°C

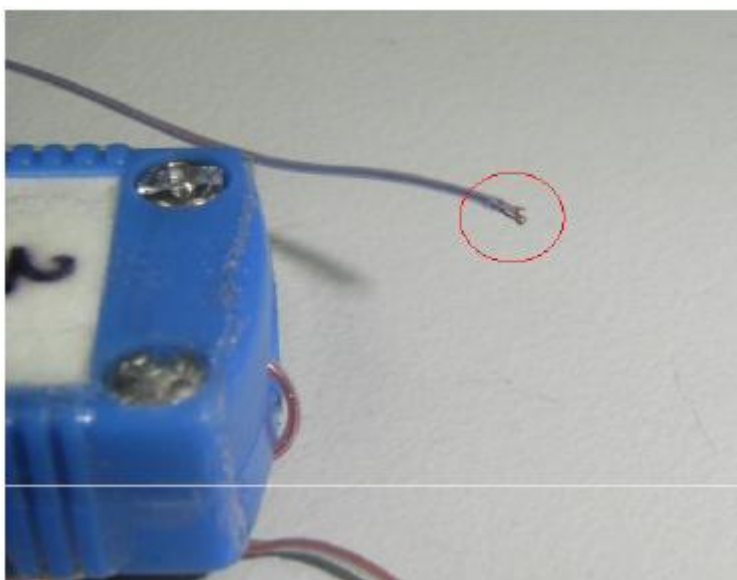
Ta=45°C（老化房温度）

**Note:**

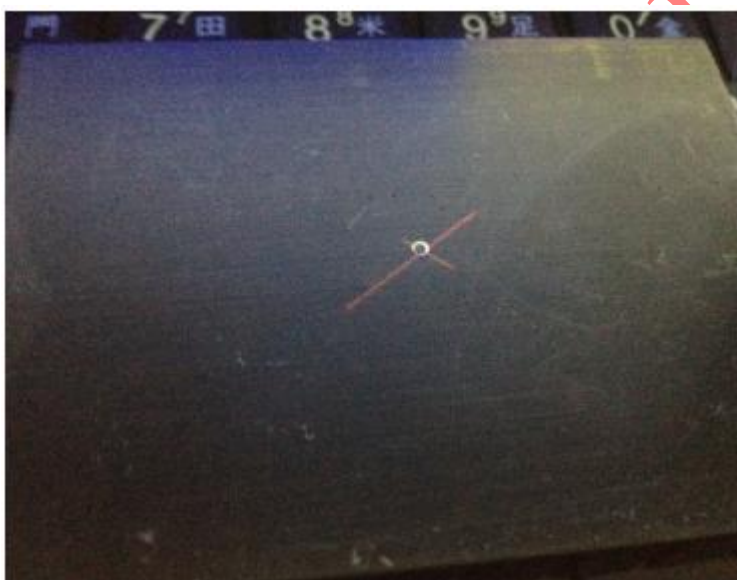
- 1 评估发热最高 IC 的 heat sink 时，IC 下方 VDDC 要用  $1.15 * (1+3\%)$  电压去测，因为零件（DC-DC 和 resistor）都会有误差，这样才是评估到最差的情况。
- 2 不建议整机先在室温底下量，再平移温度到 45°C，用来判别温度可不可以过规范的温度。

## 4.2. THERMAL MEASUREMENT SOP

### 3.2.1. Measurement Procedure 1



1、确认热偶线是否完整，前端应该要结成球状，以免造成量测上的误差，最好用 T-type 36 gauge 的热欧线。



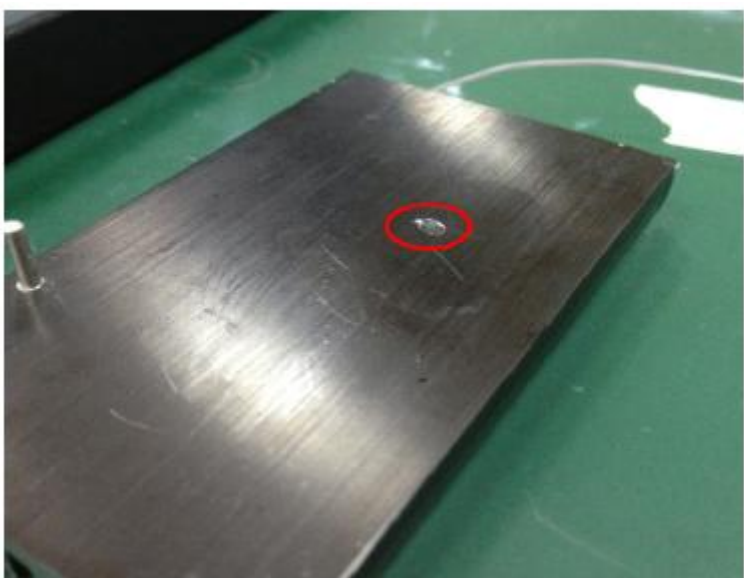
2、将散热片钻一个小孔（1-3mm）并且对应 IC 的中间

### 3.2.2. Measurement Procedure 2

3、用 AB 胶将 Thermocouple 固定在散热片上



4、确认热偶线的前端有凸出洞口一点点，以保精确量到 IC 表面温度



### 3.2.3. Measurement Procedure 3



5、在散热片，IC 上均匀涂上散热膏（或是导热散热贴片）

6、确认散热片有确实附在 IC 表面

7、温度稳定时达热平衡，至少 40 分钟以上，实验完成后记得再确认热欧线还保持在洞口，如果没有在洞口这个实验可能会有误差，就必须再重新做

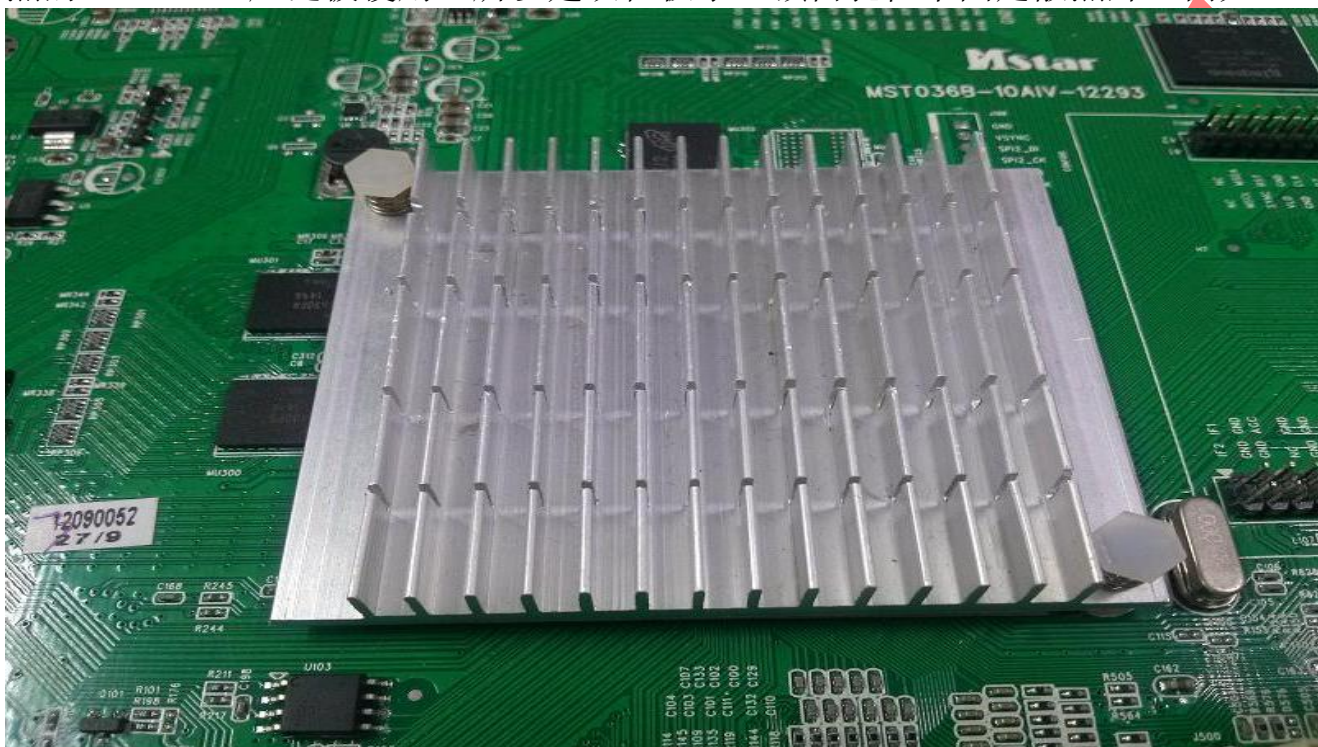
### 3.2.4. 要求量测机器个数及条件

- 1、 因为量测本身有试验上的误差，每个客户也因为散热片，散热胶，机器都不一样，要求至少验证 3 台机器，都可以保持 Thermal Criteria 一下。
- 2、 要求拿到散热最高的 IC
- 3、 以客户要求的老化房环境的温度做试验
- 4、 操作在功耗最高的使用界面或者功能
- 5、 每个客户都必须执行
- 6、 派生机请照 1-5 项再验证一次

Mstar Confidential

### 4.3. 散热片设计建议 1

1、一般经验导热硅胶 Grease 或是类似材料 PCM (Phase Change Material) 具有良好的导热性，不过需要加压；如 push-pin (至少 50psi)，这个方式在 PC 高热 IC 上已经广泛被使用，所以建议在板子上预留孔位来固定散热片，例如



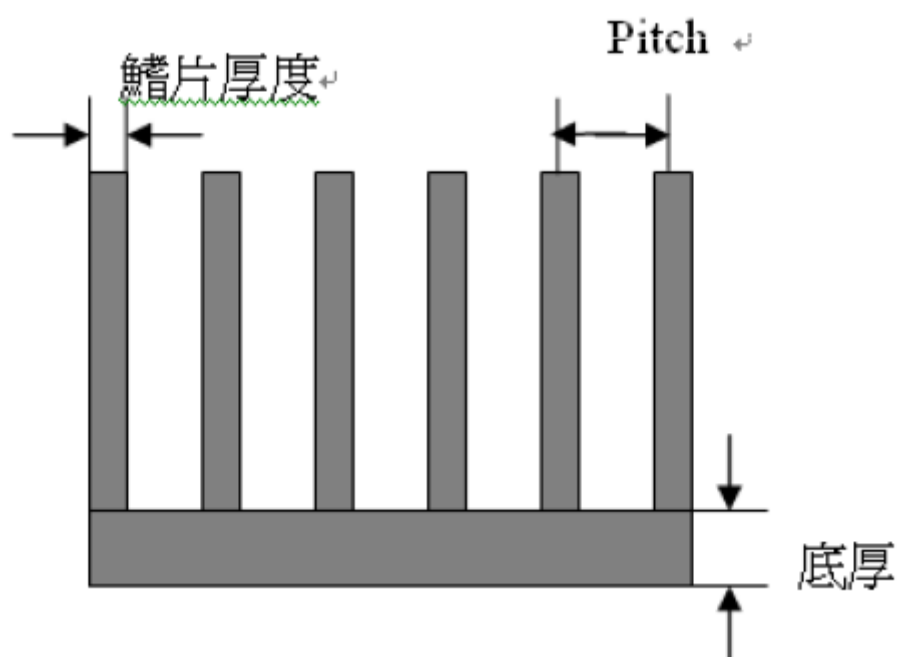
- Note:
- 1) 主板孔径: 3.1mm,
  - 2) 记得对角孔位最好要对称
  - 3) 如果散热片太大, 就必须要用四角对称的方式。
  - 4) 散热片建议尺寸 **70x50x8 mm 或者 50x50x12 mm 或者等效散热片。**

## 4.4. 散热片设计建议 2

Thermal Interface Material (TIM) 导热的材质的比较 (Grease=PCM>热固胶>Silicon PAD>双面胶)

### 3、自然对流的散热设计参考

- 1) Pitch 间距 4mm-4.5mm 左右
- 2) 鳍片厚度 0.8-1mm
- 3) 底厚: 2-3mm 左右



## 4.5. 总结

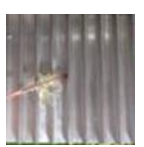
在上述的 IC 温度测试流程以及 IC 温度设计标准下，在此要求所设计的散热方案必定能让 TV 系统能效以及稳定度非常完善。日后产线的生产良率甚至终端客户的使用都可以得到很好的效能以及很好的稳定度。

MStar Confidential



## 4.6. 测试结果

测试结果 Pass 后。

PKG	PCB	PCB LAYER	Picture	Heatsink LXWXH(mm)	Program	core Voltage (V)	Tc	Ta
MSD6308 17X17	MST050B	2L		35X35X8	DTV-HD	1.15	100	45

Mstar Confidential

## 5. 调板和常遇问题 DEBUG 方法

### 5.1. 电源

首先电源要工作正常。

5Vnormal 和 5Vstb 纹波要小于 100mV

VDDC、1.5V、3.3V, 1.2V\_DEMOD 纹波要小于 50mV。

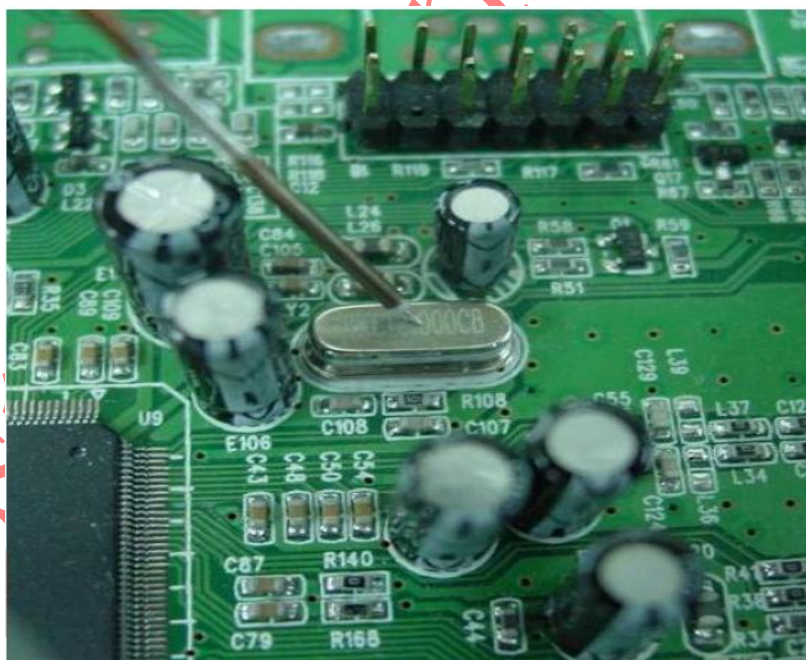
### 5.2. 晶振和频偏测试方法

1、晶振正常起振，频率 24MHz。

2、晶振频偏正常，要在 30ppm 之内。

使用频谱仪测量晶振频偏

1、用探头放在晶振外壳上任一点测量晶振频率



2、Freq 设置成晶振频率

3、将 BW 设置到为 1Hz。

4、将 Span 设置成 10KHz。

5、频率最高处的频率就是晶振实际频率

计算方法：假设晶振频率实测为 24.0003MHz

频偏=300Hz/24MHz=12.5ppm

### 5.3. config 电路

用示波器确认 config 上电默认状态（具体可以查询 1.8 的 CPU 配置）符合设计。

### 5.4. LVDS

BK3280[2]:0 Thine,1TI  
 BK3280[4]:LVDS\_PLASMA  
 BK3280[5]:Polarity  
 BK3280[6]:Pair swap for each channel  
 BK3292[7:6]:Ti bitmode  
 Other: 10 bit  
 0x10: 8 bit  
 0x01: 6 bit

LVDS power down  
 BK32, 0x20~0x26 = 0x0

### 5.5. Tuner 配置

Tuner 配置注意 2 点:

- 1、VIF\_TUNER\_TYPE
- 2、VIF\_SAW\_ARCH

如果是 CAN Tuner, Tuner Type 选 0, Silicon Tuner, 选 1。

CAN Tuner 如果内部有 SAW 的,  
 SAW\_ARCH: INTERNAL\_SINGLE\_SAW

其他的 follow 公板  
 SAW\_ARCH: SAVE\_PIN\_VIF

### 5.6. 常用 Debug Reg

#### 1、Audio NR:BK112D\_32

调整过后需要等几秒才会起作用。

2、 Stop CPU: 0x100b\_01[0]

3、 CVBS out level

Clamp=0x1121\_46[10:0]

Gain=0x1121\_48[10:0]

4、 SSC ON/OFF

LVDS SSC: 0x1031\_1B[3]

MIU SSC:

SSC_EN 0x110D_28[15] 0x110D_A8[15]	SSC_MODE 0x110D_28[14] 0x110D_A8[14]	SSC (ON/OFF)	Note
1	0	SSC OFF	SSC OFF
1	1	SSC ON	(When SSC ON, Vco will slow down first.)
0	X (don't care)	SSC ON	(When SSC ON, Vco will speed up first.)

5、 LVDS

LVDS SSC

## 6. 工厂菜单调试说明

工厂菜单调试说明

如何进入工厂菜单：

按“source”键，然后输入密码“2580”就可以进去。

### 6.1. ADC ADJUST

这一部分主要是针对 YPbPr、VGA source 进行处理；在三路 R/G/B or Y/Pb/Pr 模拟信号输入到芯片时，由于存在硬件上的偏差，导致进入到我们芯片的信号范围和标准值有一定的差别，所以需要输入信号进行 ADC 校正，以保证进入到我们 chip 的 Y/Cb/Cr 或 R/G/B 的 Range 符合标准。共有 R/G/B GAIN 和 R/G/B OFFSET 六个参数，按 AUTO Tune 就可以自动校正。

为了提高精度，现在 ADC 校正统一成 gain 用 software 来做，Offset 用 Hardware 来做，所以我们看到的 offset 值是固定的。

**a. YPBPR ADC 校正**必须选择有红 (red)，绿(green)，蓝(blue)，黑(black)，白(white)的 pattern 来做，黑白是给 Y 做 calibration 用的，红，绿，蓝是给 Pb/Pr 做 calibration 用的。

目前我们统一采用 **100%**的 color bar 做 **Auto ADC**校正，即 **Y level: 16~235; Pb/Pr: 16~240.**

如何确定送过来的校正 pattern 是 **100%** 还是 **75%**的 color bar?

**a.**正确的做法是用标准测试仪器如 Astro-859/848，或者 Quantum-882 等选择确定的 **100% color bar** 来做校正。**不能用 FLUKE 54200 来做校正，因为目前确定下来，54200 无法产生 100% color 的 color bar pattern。**

**b.**在无法确定的情况下：可以尝试如下 debug 方式：（数据仅作参考）

校正完毕后，设定：

BK1A\_D0=0X01，然后变动 BK1A\_D2/D3（水平方向），BK1A\_D4/D5（垂直方向），把光标移动到 color bar 的白色和蓝色，红色上，读取值符合如下就说明 Auto ADC 成功。

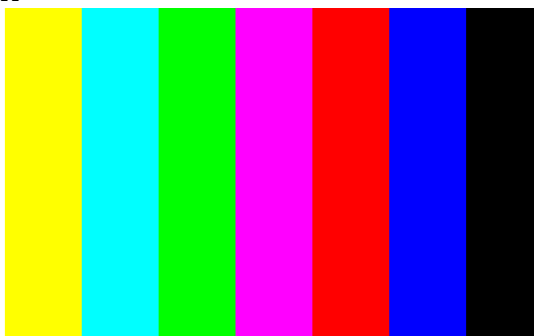
Y: 235          3A0~3AC 之间

Cb: 230~240    3A0~3C0 之间

Cr: 230~240 3A0~3C0 之间

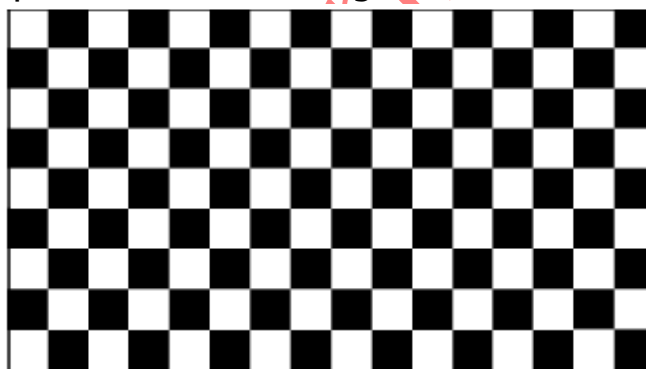
注意：如果选择的 pattern 和软件不对应，用 75% 的 color bar 校正，校正出来的 R/G/B 的 gain 值就比较大，那么在有 100% color 的 pattern 下图像会爆掉！

**YPbPr: 100% Color Bar**



b. **VGA ADC** 校正用包含最白（100IRE）和最黑（0IRE）的 pattern 来校，即保证 R/G/B 为 full range（0~255），否则就会校不准确，一般用黑白交错的棋盘格 pattern 来校正（不推荐用灰阶 pattern）。这个 pattern 可以用 Fluke 54200 的“checkerboard” pattern 来产生。也可以用其他标准仪器产生类似的棋盘格信号。

VGA: checkerboard pattern（R/G/B range: 0~255）



Checkerboard, Aspect Ratio 16:9

## 6.2. White Balance ADJUST

现在的白平衡数据是放在 gamma 后端进行调整的。对应的寄存器位置在 BK25（scaler bank）

的 BK25\_42~4D，分别是 R,G,B offset 和 R,G,B gain。

目前公版的 R/G/B gain 值每动一个，寄存器的值变 8 个，所以 R/G/B gain 的 default 值设定在 128；

目前公版的 R/G/B offset 值每动一个，寄存器的值变 1 个，所以 R/G/B offset 的 default 值设定在 1024。对应的寄存器 default 值为 0x400。

	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00	25	00	70	00	00	00	00	00	00	00	00	00	00	00	00	00
10	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
20	00	00	00	00	R 00	G 00	B 00	00	00	R 00	G 00	00	00	B 00	00	00
30	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
40	00	00	00	04	00	04	00	04	C8	03	B8	03	00	04	00	00
50	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
60	00	00	00	00	FF	03	FF	03	FF	03	00	00	00	00	00	00
70	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

用户可以针对相应的色温进行调整。

**色温调整：**一般有 Normal（标准-9300K），cool（冷色-12000K），warm（暖色-6500K）三种色温。白平衡调整选用灰阶，初步确定一下对比度和亮度，然后进行白平衡调试。一般调试的规则是固定 G 枪在 128（或 1024）不变，调试其他 4 个参数，也可视具体情况作适当改变，一般调节如下：

R gain 调整影响 X 轴

G gain 固定

B gain 调整影响 Y 轴，也微小的影响 X 轴

R offset 调整影响 X 轴

G offset 固定

B offset 调整主要影响 Y 轴，也微小的影响 X 轴

测试区域为 1 Nit 以上，Panel 最大亮度 80%以下，G 枪固定，先调 B 枪，再调 R 枪。Gain 对亮阶影响较大，offset 对暗阶影响较大，对于暗阶部分的调整，如果发现怎么更改都不能满足白平衡要求，这时需要考虑手动修正一下 gamma 曲线。

常用色温和色坐标的对应关系如下：

色温	x, y	u', v'	
6500K	313,329	198,468	warm
7500K	299,315	194,459	normal
9300K	284,299	189,447	normal
12000K	272,279	187,433	cool

### 6.3. Picture MODE

**图像模式：**可以对用户菜单的当前图像模式进行的设定，比如当前的用户菜单选择的是动态模式，则工厂里面就是对应的动态模式下的参数，可以再自定义数据。

每个模式中，包含有 contrast（对比度），brightness（亮度），color（饱和度），sharpness（清晰度），tint(色调)五个参数，取值范围和每个模式下对应的值的大小可以根据厂家的测试标准进行调整。

一般情况下，standard（标准模式）下的对比度，亮度，饱和度，清晰度都为“50”；

Vivid 模式下可以适当加大饱和度和对比度；“50”所对应的具体寄存器值和图像曲线是有关联的。

## 6.4. Non-standard options

**VIF\_TOP:** Tuner AGC 电压起控点。

tuner 的起控点在 50dB 左右（前提是 VGA MAX=3000），因为整个 RF+VIF 的增益是一个闭合回路，所以当信号强度在 50db 以上时，增加 TOP 就是增大 VIF 的 gain，相应的会使 Tuner gain 减小。加大 TOP 可以改善邻频道干扰比（ACI），但是会影响噪波限制灵敏度(SNR)以及图像效果，这个值默认为 0，最好不要大于 5。

**VIF\_VGA MAXIUM:** 控制 Tuner AGC 的最大电压。一般的高频头的 AGC 最大电压是 4V，但是一般到 3.5V 时 Tuner 的 Gain 已经接近饱和了，所以这个值默认为 3000，对应 3.8V 左右，如果 TUNER 在 3.5V 以上 Gain 还会增大时，可以把这个值往上加一点。具体的设定方法要和具体使用的 tuner 关联起来。

**VIF\_CR\_KP/KI:** Software proportional loop filter parameter of CR,可以根据信号的特点来调整大小，值越小，锁定速度越快；越大，速度越慢。调整快可以追频偏的信号，调整慢可以解过调的信号。一般可调的组合有：0x63 <- 0x74 <- 0x85 -> 0x96 -> 0xA7 carrier drift <----> over-modulation，这个参数不用手动去做更改，VIF\_CR\_KP\_KI\_ADJUST=1 后会自行调整。

**VIF\_ASIA\_SIGNAL\_OPTION:** 非标信号地区（亚洲/中国需打开此项）

**VIF\_CR\_KP\_KI\_ADJUST:** 会根据信号的频率特性来自动切档 KP/KI，以保证稳定的锁住信号。一般非标信号比较多的地方：如国内，东南亚等需要=1，而欧洲和美洲建议为 0；

**VIF\_OVER\_MODULATION:** 针对 TV 过调信号，如果有客户要求过很高的过调测试，比如 200%的过调指标，则需要打开这个 function 来过此指标。

**VIF\_CLAMPGAIN\_GAIN\_OV\_NEGATIVE:** CVBS 输出增益微调

**China\_DESCRAMBLER\_BOX:**如果是用解密盒方式，把它置为 1；如果不是用解密盒方式，把它置为 0；中国内销机工程默认值为 1，其他工程默认值为 0。

**Delay:** 搜台锁定时间的延迟，方便对非标信号进行 debug 调试。是软件流程的调整，非寄存器调整。

**VIF\_CR\_THR:** VIF 重要参数，建议按照公版设定。

VIF\_VERSION: VIF 软件版本

VIF\_AGC\_REF:AGC 参考电压微调

**VIF\_GAIN\_DISTRIBUTION:** TUNER RF 增益接近饱和的时候，AGC 电压门限值，当 RF 信号比此门限值强的时候，增益变化由 Tuner 完成，PGA 保持最小增益，当 RF 信号由强变弱的时候，到此门限值时，VIF 回路开始给 PGA 分配增益，增益



变化都由 PGA 完成，TUNER 保持最大增益，也就是说这个指标表示从哪里开始给 PGA 分配增益来保持弱信号也能有比较好的信噪比，这个值默认值放在靠近 VGA MAX，如 VGA MAX=3000，则 GAIN DIS.THR=2C00。

#### **AFEC\_D4 / AFEC\_D5[2] / AFEC\_D8[3:0] / AFEC\_D9[0]:**

上述参数适用于 TV-VIF/AV 部分，由于部分非标信号会出现一些奇怪的问题（例如图像顶部摆头或扭动，图像左右/上下抖动等），可以调这四个寄存器，这些值的调整和 field 有关，由于每个地方的电视台送过来的 RF 信号或者机顶盒信号会由于设备的差异而不同，所以要根据实际情况去作调整，一般情况下默认设定值都是 0。

**AFEC\_D7\_LOW\_BOUND:** color kill 控制，可以调整 color burst 的检测门限。

**AFEC\_D7\_HITH\_BOUND:** color kill 控制，可以调整 color burst 的检测门限。值越大，弱信号下彩色被消掉的机会越大，调整的过大对彩色灵敏度指标有影响。现在公版 default 值 0x10。

**AFEC\_A0/A1:** debug 之用，Force K1/K2 在设定值。一般情况下不建议调整。

**AFEC\_66[7:6]:** debug 之用，Force V/H slice level enable。[7:6]设定为 11 为打开，00 为关闭。

**AFEC\_6E[7:4]:** debug 之用，V slice level adjust。

**AFEC\_6E[3:0]:** debug 之用，H slice level adjust。

上述四个参数是在图像出现扭动，摆头等情况下才做调整，批量时不能这样更改，只有在某个特定的地方有出现问题了，而且跟 Mstar 沟通后，无法解决时才允许更改，否则后果自负。

**VD\_AUTO\_AGC:** 视频解码器的 AGC 控制,ON 为自动, OFF 为固定增益 (Debug 用)

AFEC\_44: FIX AGC 模式下对应的 gain。

**AEFC\_CB:** Debug 用,不建议客户改动

**AEFC\_CF[2]\_ATV:** 基本上等于 1,不建议改动

**AEFC\_CF[2]\_AV:** 基本上等于 0,不建议改动

**AUDIO\_HIDEV\_MODE:** 声音过调选项，有三档可以选择，根据过调情况来选择相应的参数，国内和亚太机要开，欧洲机不开。

**AUDIO\_NR\_THR:** Audio 降噪门限微调,AV 下有图像无声音时,慢慢调整此项的值,使输出的噪声变小,但是需要留一定的余量(例如调到 0x20 时噪声较小,建议把此项值加到 0x25),此项值太小会把一些较弱的音频信号作为噪声过滤掉。

## 6.5. NON LINEAR

非线性曲线，主要用来设定一些关键参数的非线性参数及范围大小。

主要包括有 volume curve 和各图像模式曲线设定。

图像模式有 standard, mild, dynamic 三种模式，每个图像模式包括 brightness, contrastness, saturation, hue, sharpness 参数，每个参数分为 5 段，分别对应 OSD 里面的 0, 25, 50, 75, 100 刻度，通过调节这几个值，可以改变图像曲线设定，并间接改变用户菜单下面每个图像模式的具体亮度，对比度值，色度值。

## 6.6. OVERSCAN

Overscan-Hsize: 行幅调整

Overscan-Hposition: 行中心调整

Overscan-Vsize: 场幅调整

Overscan-Vposition: 场中心调整

## 6.7. SSC

展频参数有 memory 和 LVDS 的，展频对象是 memory clock 和 LVDS clock，主要作用是协助改善 EMC 性能。

**MIU enable:** memory clock 的展频开关 1 为开，0 为关。

**MIU Modulation:** 展频的步长，一般在 60KHZ 以下，可以根据实际效果调整。

**MIU Percentage(%):** 展频的幅度，不能超过 1%。

LVDS 选项的参数意义同上。

## 6.8. PEQ

共有三个 band 可调，每段均有可调的 FO, GAIN, 和 Q。定义如下：

**Fo:** 设定需要增益频段的中心频点。

**Gain:** 设定中心频点的 Peak gain value.

**Q:** 设定以中心频点为基准的 bandwidth。Q 值越大，bandwidth 越窄。

**F01-Coarse HZ:** 范围 0~16000, step 为 100HZ。

**F01-Fine:** 范围 0~16000, step 为 1HZ。

**F02-Coarse HZ:** 范围 0~16000, step 为 100HZ。

**F02-Fine:** 范围 0~16000, step 为 1HZ。

**F03-Coarse HZ:** 范围 0~16000, step 为 100HZ。

**F03-Fine:** 范围 0~16000, step 为 1HZ。

**Gain 1db:** -12dB~12dB, step 0.1dB, band 1。

**Gain 2db:** -12dB~12dB, step 0.1dB, band2。

**Gain 3db:** -12dB~12dB, step 0.1dB, band3。  
**Q 1:** 0.5 ~ 16, step 0.1, band1。  
**Q 2:** 0.5 ~ 16, step 0.1, band2。  
**Q 3:** 0.5 ~ 16, step 0.1, band3。

## 6.9. Other option Adjust

**Version:** 软件版本。

**Board:** 硬件版本。

**Panel:** 屏型号。

**Date/Time:** build code 的时间。

**Watch Dog:** watch dog timer。

**Test Pattern:** 芯片内部产生的 white pattern。有 white (max) /R/G/B/Black 四种 pattern，可以用来确定屏的最大亮度，及色域是否满足要求。

**Upgrade Mboot:** 更新 Mboot

**Upgrade Main:** 更新主程序

**Upgrade 6M30:** 更新 6M30

**Restored To Default:** 初始化 EEPROM 设定。

**Power on Mode:** 开机模式选择

- a. Direct 交流开机后直接开机
- b. Secondary 交流开机后进入待机状态
- c. Memory 交流开机后进入上次关机时的状态

**Uart Enable:** 开关 Uart

**DTV AV Delay(Non\_standard):** DTV 非标信号 AV 延迟

**Initial Channel:** 初始化工厂频道

**Panel Swing:** LVDS Swing 微调

**Audio Prescale:** 音频输出增益微调

**3D Self-Adaptive Detect level:** 3D 自动模式识别

**Uart Debug:** Debug 工具可以使用 COM 口读取寄存器

**PQ Update:** PQ 参数更新

## 6.10. Ursa Test

6M30 格式自动检测

## 7. 其他模块注意事项

Silicon Tuner 3.3V 电流参考

NXP 18273 电流 308mA

NXP 18275 电流 250mA

MXL601 电流 220mA

SI2158 电流 220mA

配过 Tuner 型号:

NXP 18273

NXP 18275

### 7.1. Tuner 输出 IF 要求

对新配的 Silicon Tuner 有如下要求

- 1、 DTV 的 IF 输出全部是在 5MHz。
- 2、 ATV 的 IF 输出全部是 5MHz, 并且 Sound carrier 频点比 Picture carrier 的频电高。各制式 Picture Carrier 和 Sound Carrier 频点如下

Inverse case (Picture carrier on the low side)			
TV System	BW	Picture Carrier	Main Sound Carrier
B	7	CF - 2.25	CF + 3.25
G/H	8	CF - 2.75	CF + 2.75
D/K	8	CF - 2.75	CF + 3.75
L (L')	8	CF - 2.75	CF + 3.75
I	8	CF - 2.75	CF + 3.25
M/N	6	CF - 1.75	CF + 2.75

- 补充 1、对早期已经量产的 Tuner 如果无法达到如上要求，可以不做强制要求。  
2、对新推的 Tuner IC，希望能做到此要求。

MStar Confidential