

# MSO9180D1R

Layout guide line

---

MSO9180D1RLGL V0.1

Mstar Confidential

MStar Confidential

© 2013 MStar Semiconductor, Inc. All rights reserved.

MStar Semiconductor makes no representations or warranties including, for example but not limited to, warranties of merchantability, fitness for a particular purpose, infringement of any intellectual property right or the accuracy or completeness of this document, and reserves the right to make changes without further notice to any products herein to improve reliability, function or design. No responsibility is assumed by MStar Semiconductor arising out of the application or user of any product or circuit described herein; neither does it convey any license under its patent rights, nor the rights of others.

MStar is a trademark of MStar Semiconductor, Inc. Other trademarks or names herein are only for identification purposes only and owned by their respective owners.

## REVISION HISTORY

Revision No.	Description	Date
0.1	<ul style="list-style-type: none"><li>Initial release</li></ul>	12/03/2013
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	
	<ul style="list-style-type: none"><li></li></ul>	

Mstar Confidential

# 1. PCB LAYOUT GUIDE

## 1.1. Power and GND

### 2.1.1. 4层板 PCB 板材

		Green Cover Paint	
Layer_1	Singal	1oz Cu	1.4mil
		PP	4.5mil
Layer_2	GND	0.5oz	~47.24mil/ include Cu
		core	
Layer_3	POWER	0.5oz	
		PP	4.5mil
Layer_4	Singal	1oz Cu	1.4mil
		Green Cover Paint	
Dielectric Constant (Er):4.6			
Finished Thickeness with Plating:1.45mm+/-0.075mm			

### 2.1.2. 走线宽度

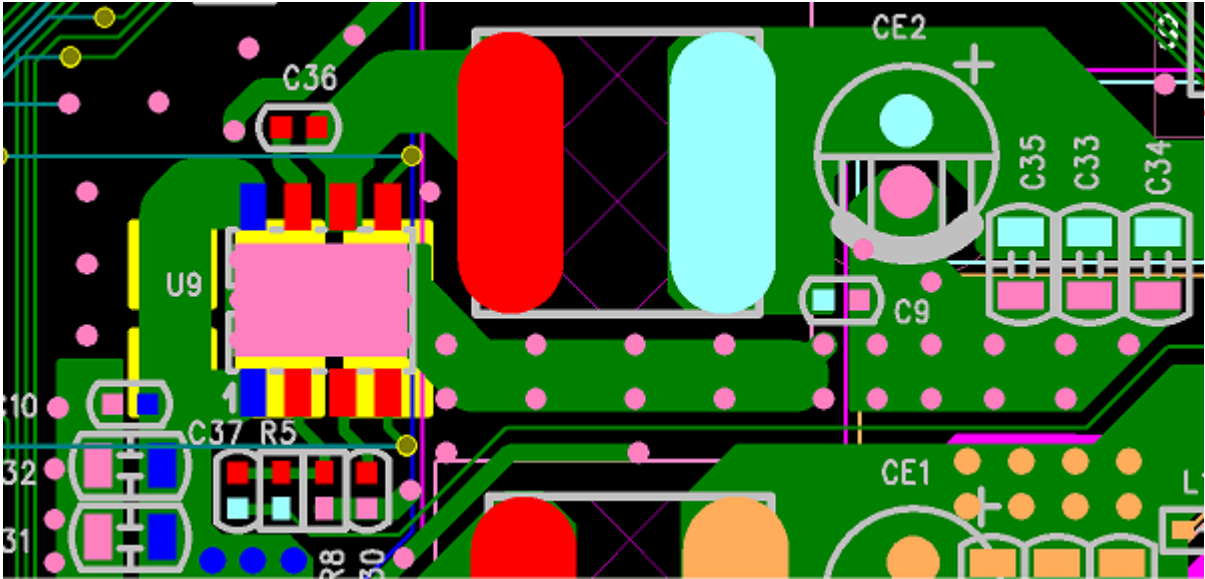
按照常用 1 盎司铜厚，对于承受电流至少需要满足：每 1A 电流对应 40mil 线宽。电源走线如有换层，在连接处至少放置两个过孔，保证连接性。

需要特别注意:

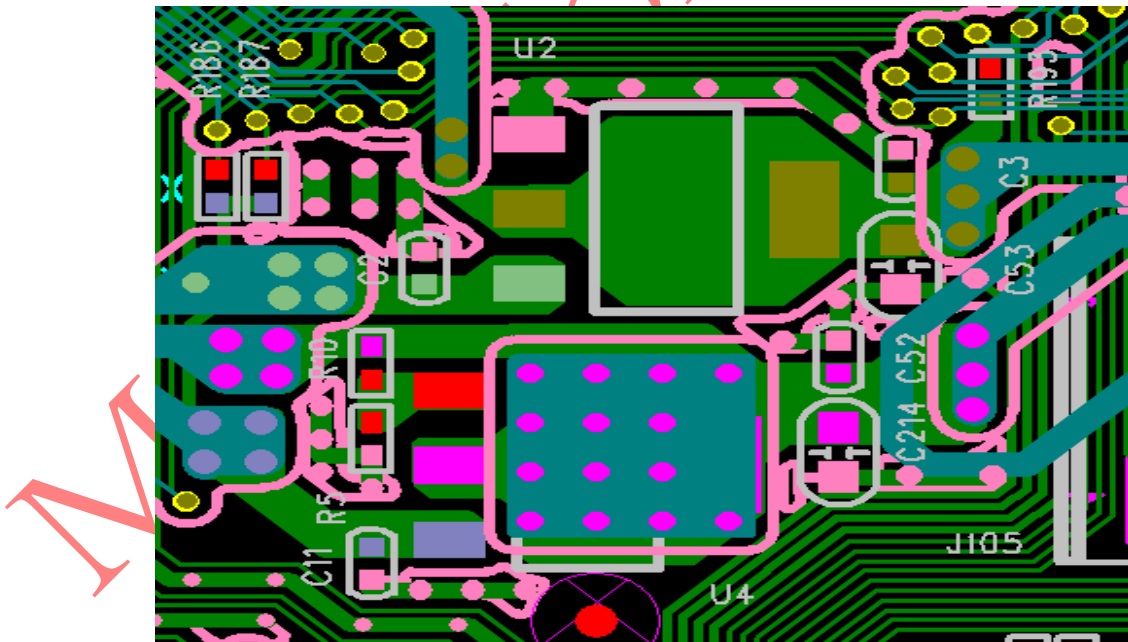
- 1) 3.3VSTB 到 LDO 输出线宽 $\geq$ 40mil
- 2) 3.3Vnorma 到 LDO 输出线宽 $\geq$ 40mil
- 3) 2.5Vnormal 到 LDO 输出线宽 $\geq$ 40mil
- 4) 1.5Vnormal 到 DCDC 输出线宽 $\geq$ 40mil
- 5) 1.8Vnormal 到 LDO 输出线宽 $\geq$ 40mil
- 6) core Power 到 DC/DC 输出线宽 $\geq$ 120mil

### 2.1.3. 元件摆放

- 1) DC/DC 输入端:储能电容 $\geq 20\mu\text{F}$ ,滤波电容  $0.1\mu$  靠近放置。
- 2) 肖特基二极管, 输出电感, 输出储能电容 $\geq 22\mu\text{F}$ ,滤波电容  $0.1\mu$  靠近 DC/DC 放置, 尽可能输出的环路。
- 3)E-PAD 上 Via 至少要加 9 个。



- 3) LDO 输入, 输出的网络在附近放置有  $2.2\mu\text{F}$  以上的退耦电容。多个靠近放置的 LDO 供电输入是相同, 且网络上同时有多个电解电容的可以考虑共用。

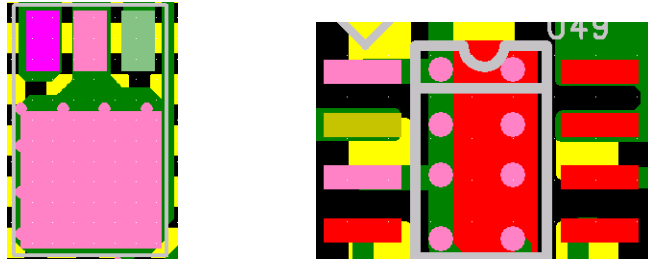


### 2.1.4. 散热

- 1) LDO 插入功耗 ( $\Delta V \times I$ ) $> 0.3\text{W}$ , 需要加背面散热铜皮, 插入功耗 ( $\Delta V \times I$ ) $> 1\text{W}$ , 如果压差 $> 2\text{V}$ , 可以加插件功率电阻分摊功率; 如果压差 $< 2\text{V}$  的情况, 考虑更换散

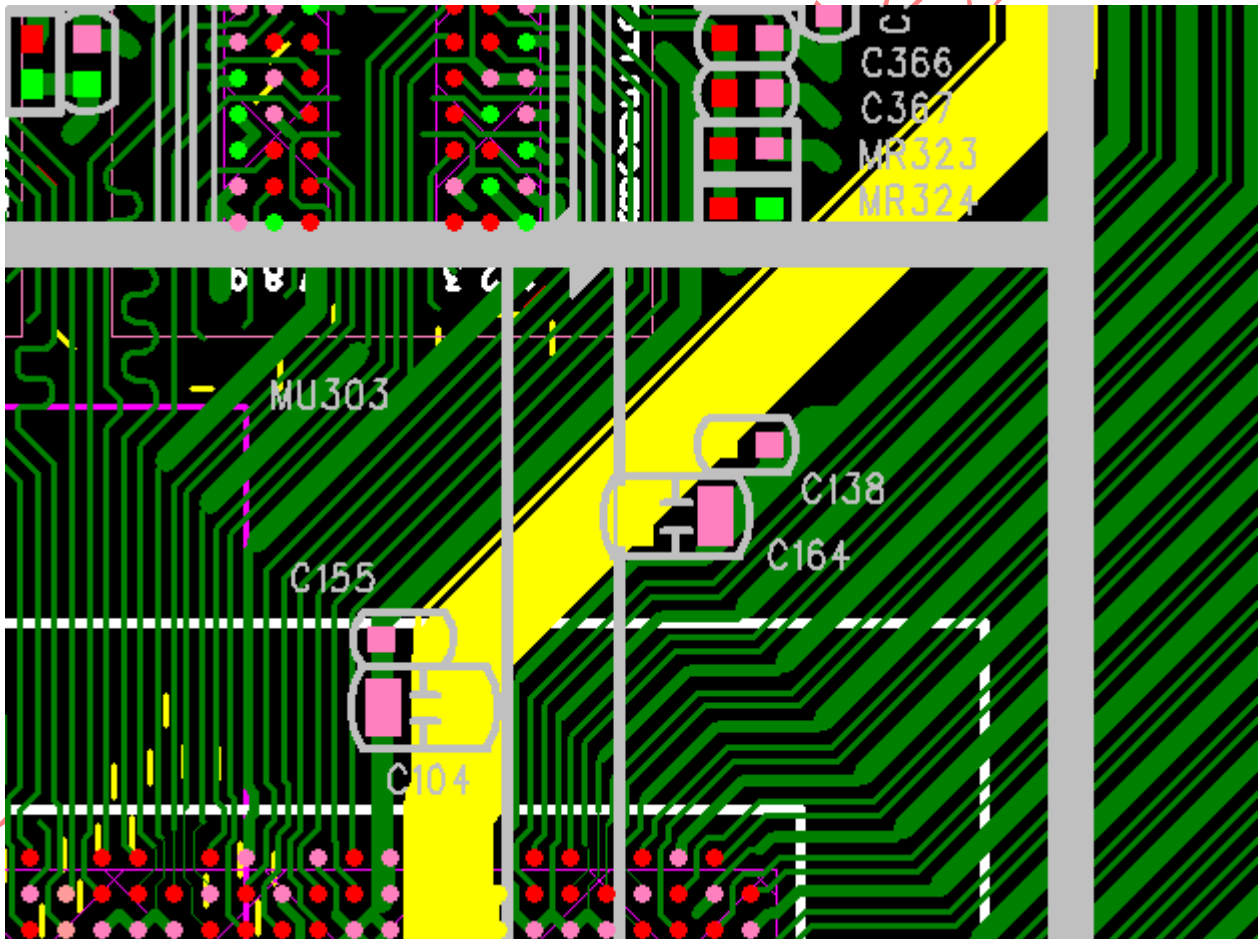
热更好的封装（如：TO252，TO263）

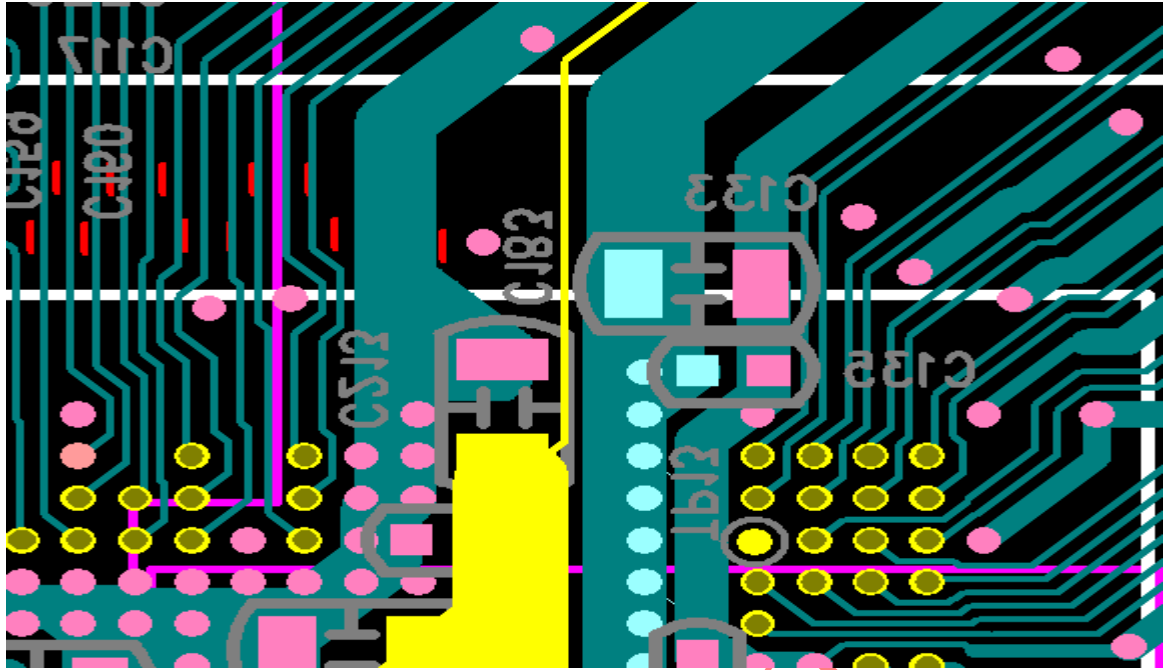
2) DC/DC 本体下面顶层不要走线，而用大面积铜皮并开阻焊窗口，对应的底层也并开阻焊窗口，加强散热。



### 2.1.5. VSENSE

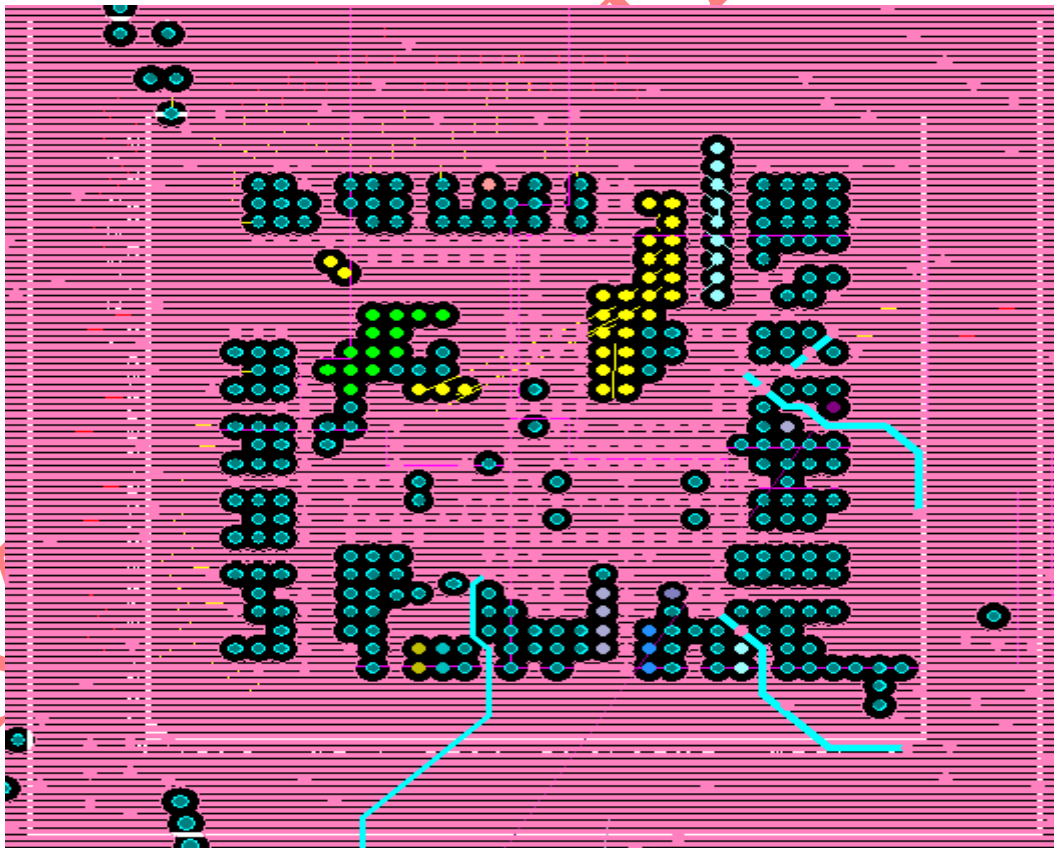
VSENSE 信号应该尽量走短。Core 电压的 DCDC 要尽可能的靠近主 IC。如果有条件，尽可能包地。VSENSE 是从 IC 的正下方 VDDC 处取。





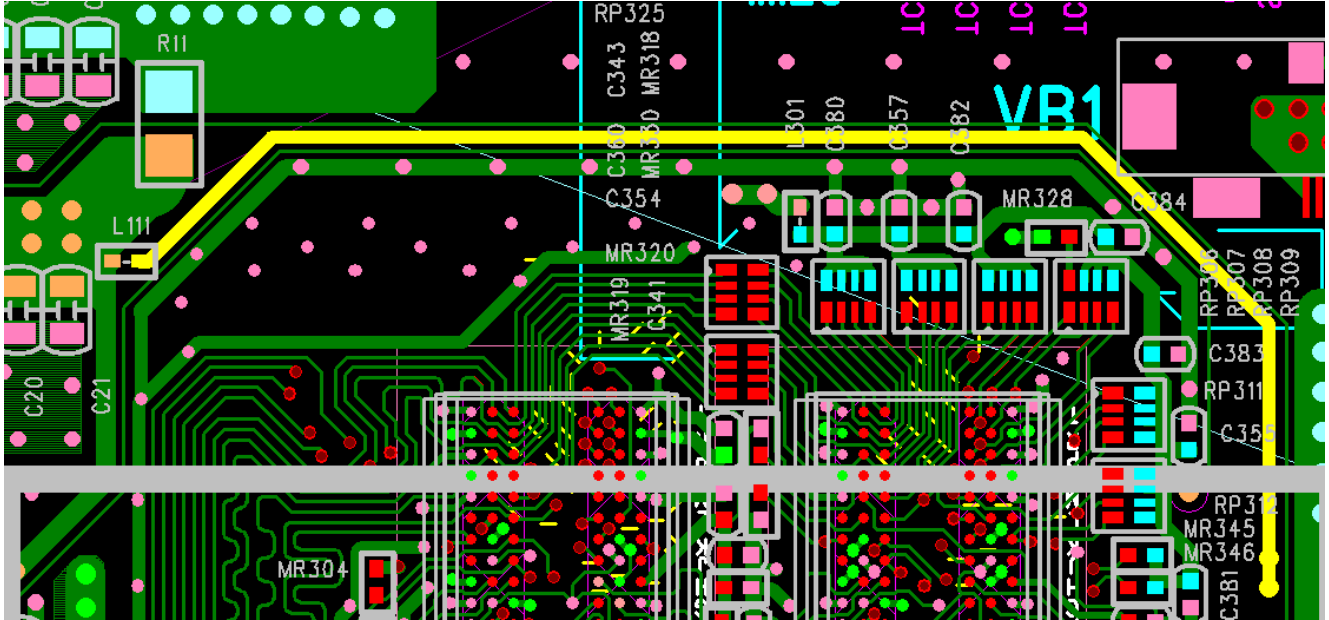
### 2.1.6. IC GND layout

IC 在 GND 层, follow 公板的如下走法。



### 2.1.7. AVDDL\_MOD layout

AVDDL\_MOD 需要加磁珠从 DCDC 的源头走线进 IC。





## 1.2. MIU

### 2.2.1. Data Line (DQx, DM)

线宽 5mil,线距 10mil 每两根线包地 DDR 与 IC 之间的走线尽量短。在走线部分 Power 层也要全部铺 GND。

### 2.2.2. Data Line (DQS+/-)

线宽 5mil,线距 7mil,地线距离 8mil 每两根线包地 DDR 与 IC 之间的走线尽量短。在走线部分 Power 层也要全部铺 GND。

### 2.2.3. ADDR<sub>x</sub>

线宽 5mil,线距 10mil, 在走线部分 Power 层要全部铺 1.5V 的电源。

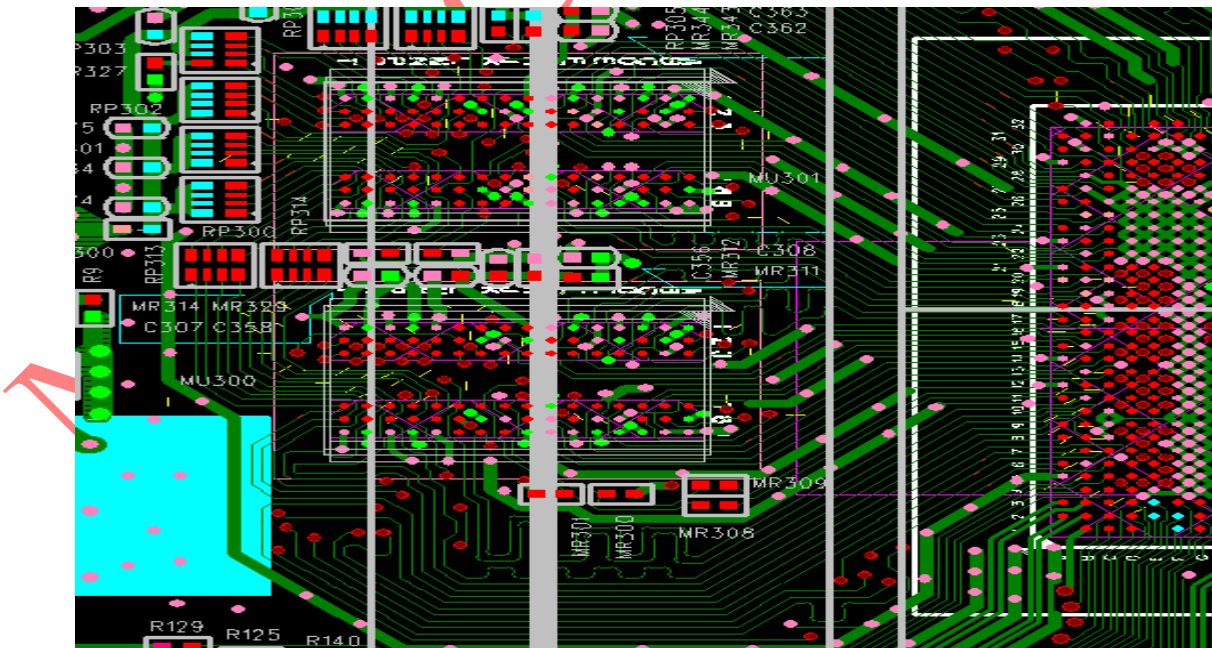
### 2.2.4. Clock Line (CLK+/-)

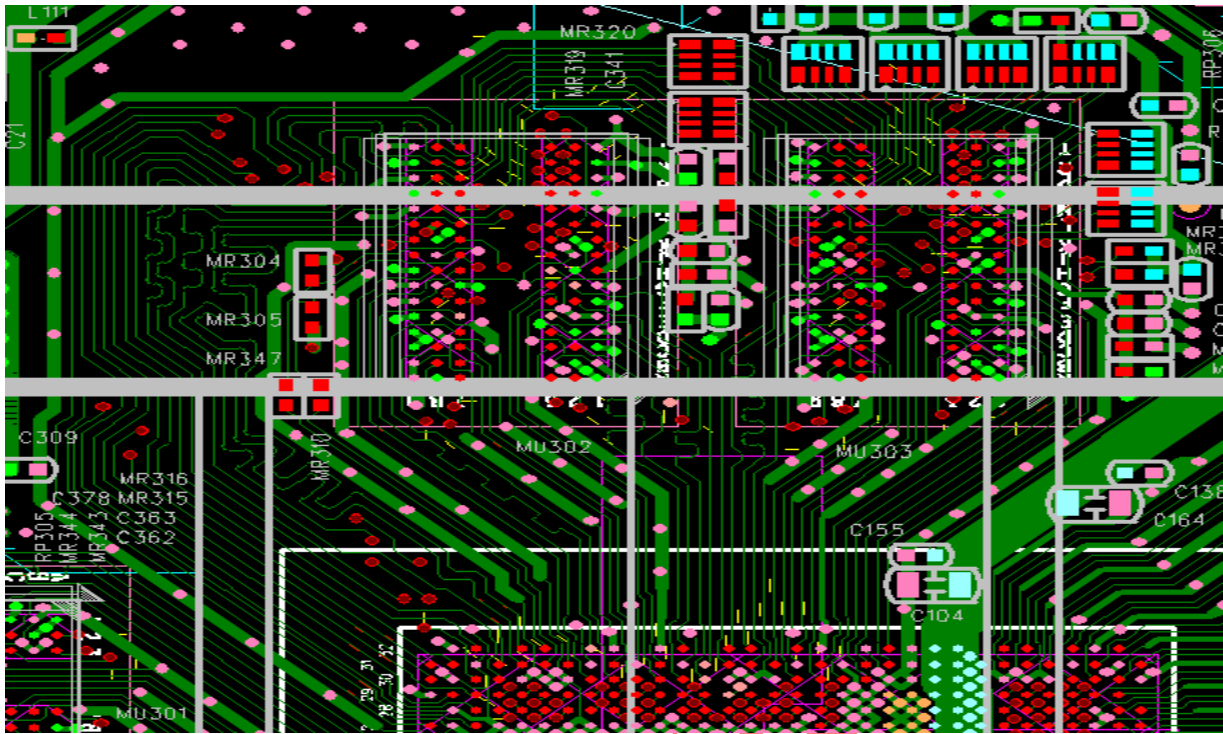
线宽 5mil,线距 7mil,地线距离 8mil; Damping Resistor( 22ohm)靠近主 IC,2R1C 电路靠近 DDR3, 并且 CLK/CLK-需要 2 组包地。

### 2.2.5. CS, RAS, CAS, WE, CKE

线宽 5mil,线距 10mil, 在走线部分 Power 层要全部铺 1.5V 的电源。

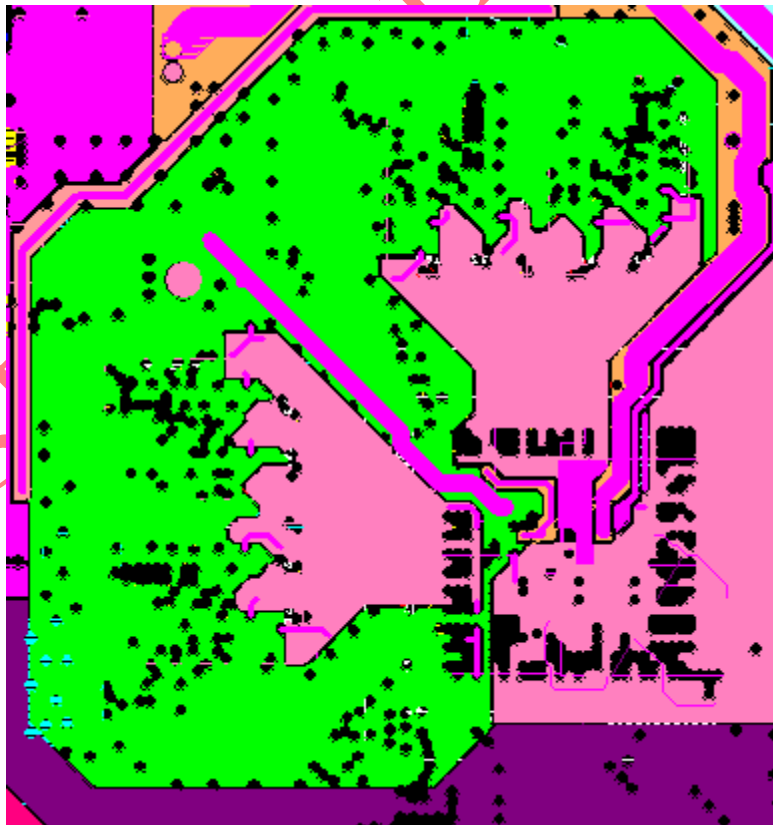
在 IC MIU GND PIN 最近处要打地控, 让地线回路最近。





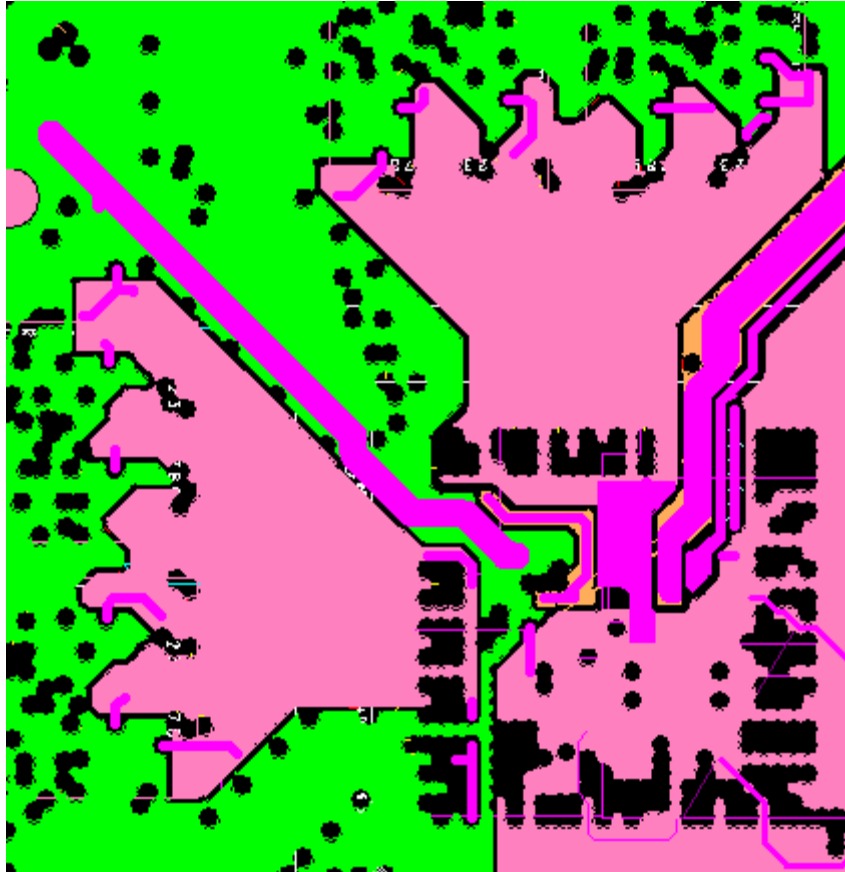
## 2.2.6. DDR3 Power layout

在 Power 层 Power 部分要覆盖 ADDR 部分走线。并且在 IC 下方连接起来。



## 2.2.7. DDR GND

在 Power 层 GND 部分要覆盖 DQ 走线部分。



### 1.3. HDMI

ESD :

ESD 器件要求分布电容 $<0.6\text{pF}$

位置上就近 HDMI 输入插座放置

ESD 的负端必须就近可靠接地

匹配电阻 :

在本方案中，阻抗匹配电阻用  $0\ \text{ohm}$ 。

线宽 :

线宽  $6.5\text{mil}$ ，差分线距  $7\text{mil}$ 。

差分线要求保持线宽，线间距同步走线，包括同时倒角。

差分对内禁止其它信号（GND 也不允许）。

包地 :

要每组线差分线都要地，地与信号线之间相距  $7\text{mil}$ 。

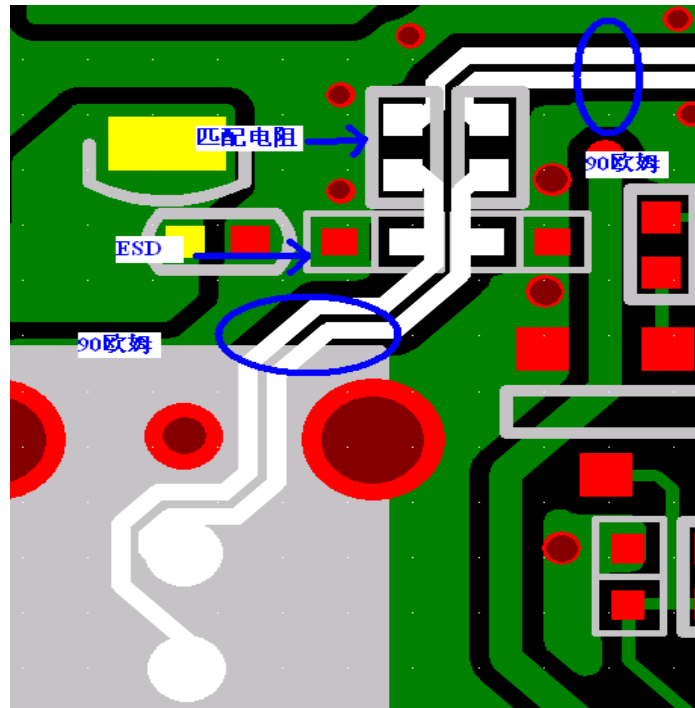
差分走线下方的底层尽可能保证一个完整的地面。

不加测试点

HDMI 同样是属于高速线，任何过孔型测试点都不允许放置的。



## 1.4. USB2.0



### 1. ESD :

- 1) ESD 器件要求分布电容 $<2\text{pF}$
- 2) 位置上就近 USB 输入插座放置
- 3) ESD 的负端必须就近可靠接地

### 2. 线宽 :

- 1) USB 端子到主 IC 走 90 欧姆差分阻抗线。以四层板 FR4 材质 : 90 欧姆 : 线宽=7mil, 线间距=6mil。
- 2) 差分线要求保持线宽, 线间距同步走线, 包括同时倒角。
- 3) 不允许信号线有交叉, 不允许有过孔。
- 4) 差分对内禁止其它信号 (GND 也不允许)。

### 3. 包地 :

- 1) 差分线与 GND 相距 7mil。
- 2) 包地线要求有联系的地孔。
- 3) 差分走线下方的底层尽可能保证一个完整的地面。
- 4) 不加测试点

USB 是属于高速线, 任何过孔型测试点都不允许放置的。

## 1.5. USB3.0

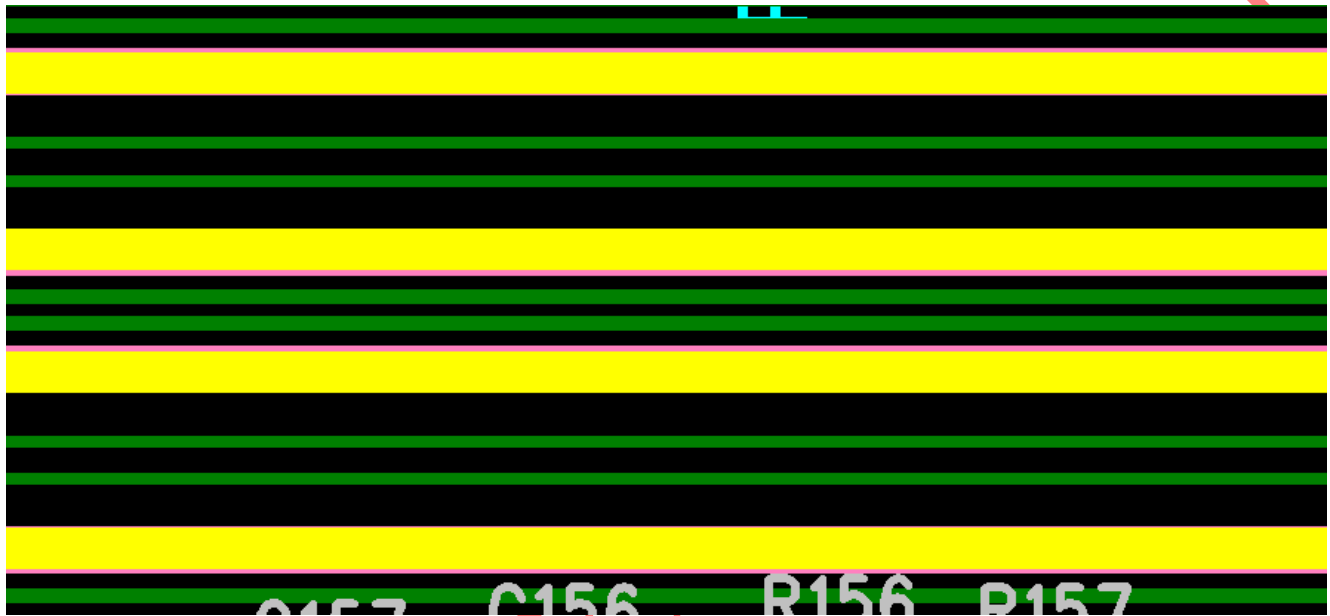
1. USB3.0 是指 USB3.0 连线中的 TX 和 RX 的走线。中间部分按 USB2.0 的规则走。

### 2. 线宽 :

- 2) USB 端子到主 IC 走 100 欧姆差分阻抗线。以四层板 FR4 材质 : 100 欧姆 : 线宽=6mil, 线间距=12mil。
- 2) 差分线要求保持线宽, 线间距同步走线, 包括同时倒角。

- 3) 不允许信号线有交叉，不允许有过孔。
- 4) 差分对内禁止其它信号（GND 也不允许）。
- 3. 包地；
  - 3) 差分线与 GND 相距 7mil。
  - 4) 包地线要求有联系的地孔。
- 3) 差分走线下方的底层尽可能保证一个完整的地面。
- 4) 不加测试点

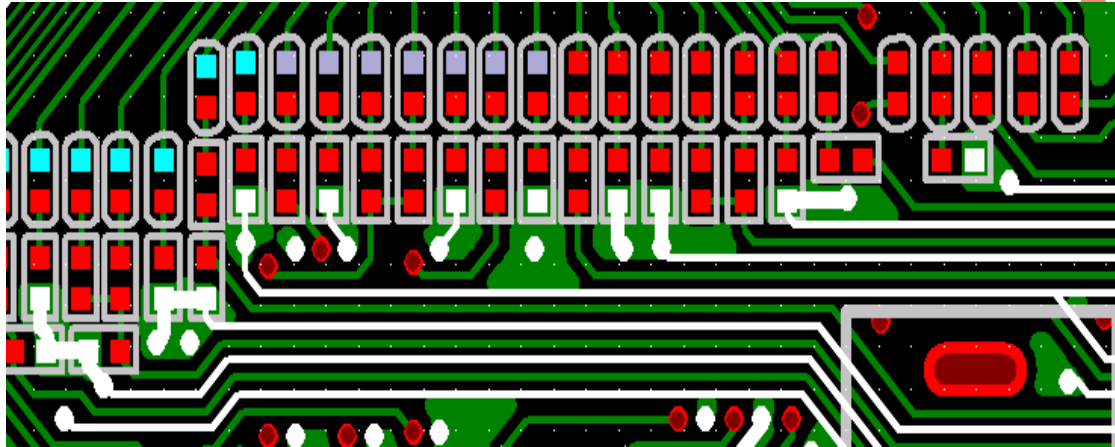
USB 是属于高速线，任何过孔型测试点都不允许放置的。



Mstar

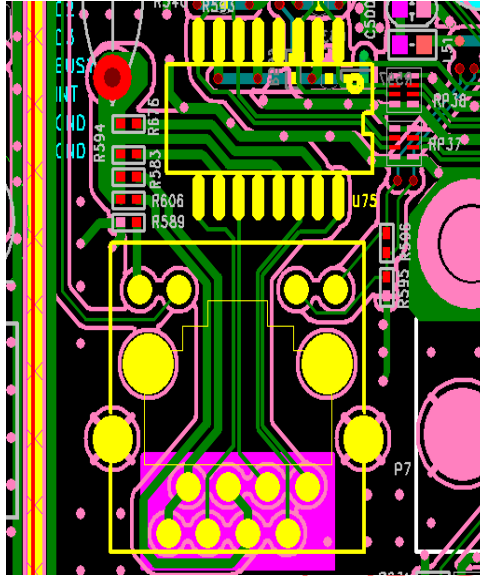
## 1.6. Video 和 RGB

- 1)、视频信号走线按照低阻(75 欧姆)阻抗走线,线宽 $\geq 10\text{mil}$ ,包地距离 $\geq 8\text{mil}$ 。
- 2)、音频信号走线可以采用稍高阻抗走线,线宽 $\geq 8\text{mil}$ ,包地距离 $\geq 8\text{mil}$ ,至少每组 LR 做为 一组信号进行包地处理。
- 3)、75ohm 匹配电阻和 VCOM 电路尽量靠近 IC,避免引入干扰。

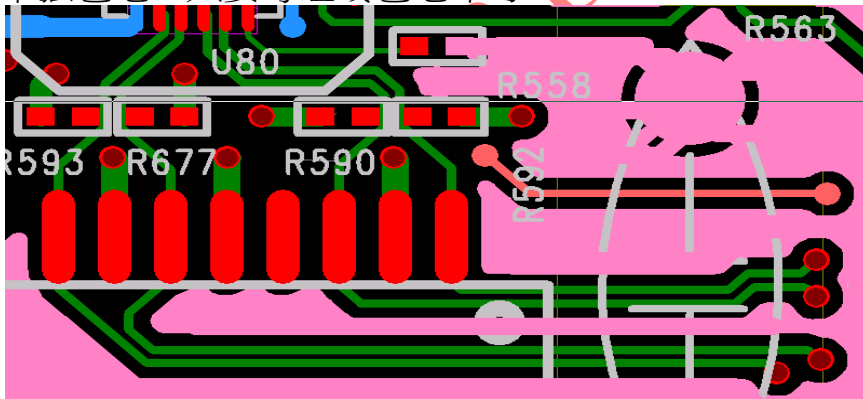


## 1.7. 网口

1)、网络变压器靠近网络接口放置，



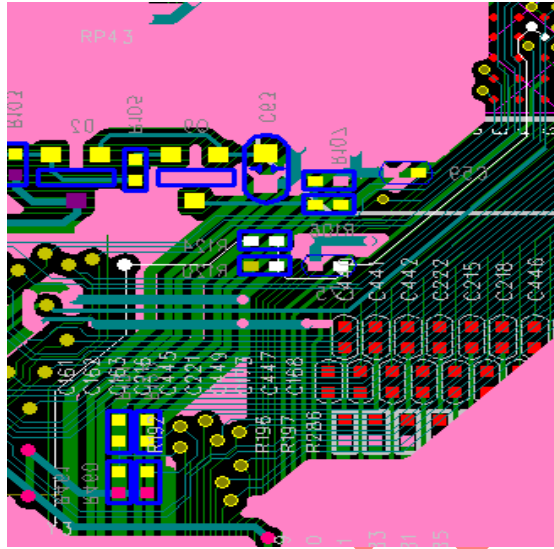
2)、RX0/RX1 和 TX0/TX1 及控制信号参考 HDMI 走线，线宽 9mil、线间距 5mil，不需要每根线单独包地，只要每组线包地即可。





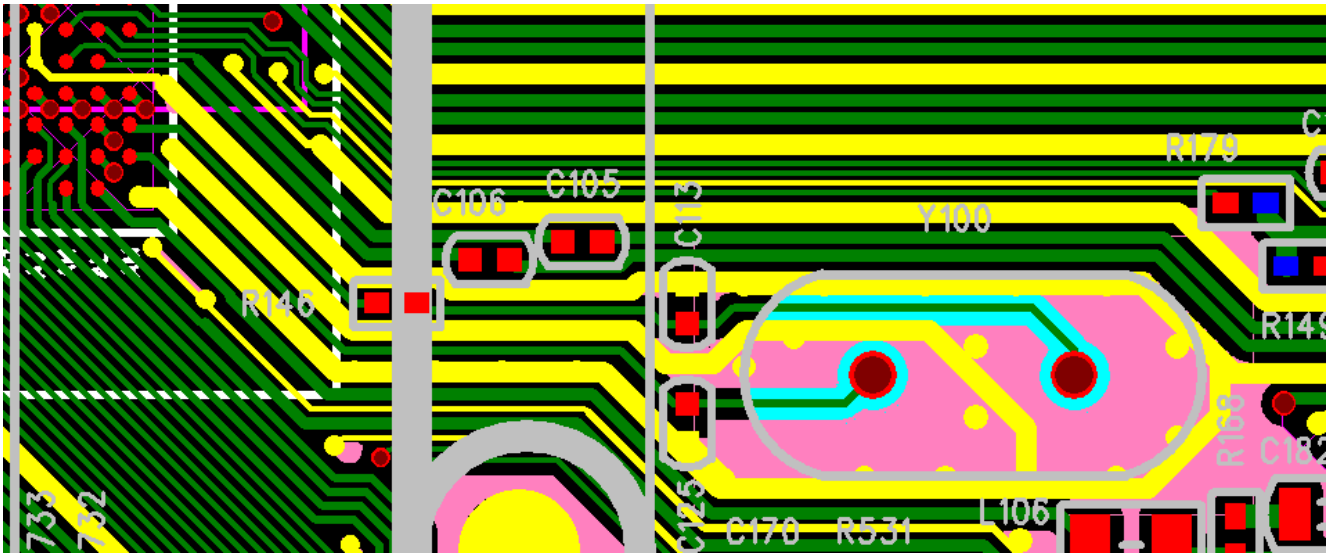
## 1.8. SPDIF OUT

在 IC PIN 处必须预留一个电容位。  
SPDIF out 必须两边包地。



## 1.9. 晶振

1. 晶振靠近 MST IC 放置。
2. 外壳预留接地焊盘接地。
3. 晶振的走线不建议走 8mil 的线，必须单独包地，到地距离 6mil。



Mstar Confidential

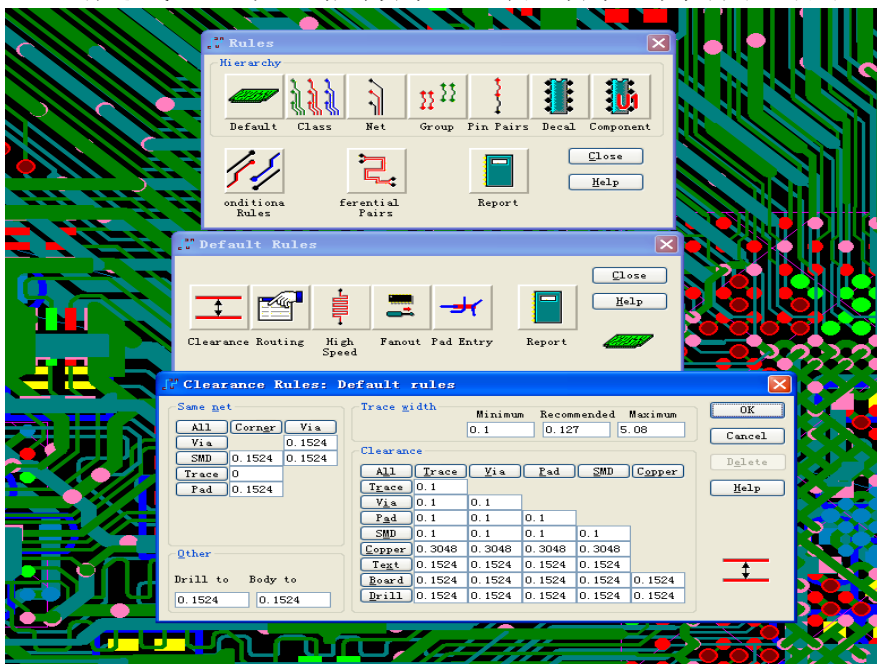


GND 要完整。

- 3、 Device 放靠近 IC 端
- 4、 eMMC 所有走线线宽 5mil，线间距 10mil，不用单独包地。
- 5、 所有走线要走到顶层，有些走线从 IC 底层出线，在底层部分的走线在电源层要用 GND 包住。
- 6、 Data[0:7]、WE#、RE# and DQS 需等长，等长的规范：原则上先顺拉，找出最长 trace，其他 trace 相差不要超过 500mil
- 7、 Nand Power 供电走线最少 20mil，Power PIN 上都要加 0.1uF。GND 要完整。
- 8、 SD CARD interface 目前会拉高到 48MHz 以上，所以 layout 上也要注意
- 9、 SD CARD interface 的 BUS 不能有 share pin
- 10、 DATA, CMD and CLK 需要串阻 22~33 ohm
- 11、 DATA, CMD and CLK 留对地电容，默认 NC
- 12、 SD Power 供电走线最少 20mil，且源头加 10uF，power pin 需 1 颗 0.1uF
- 13、 DATA, CMD and CLK 的 trace width and spacing width 5mil, spacing 最少 7mil，建议 width:spacing=1:2
- 14、 SD\_CLK 须包 GND, spacing 最少 7mil

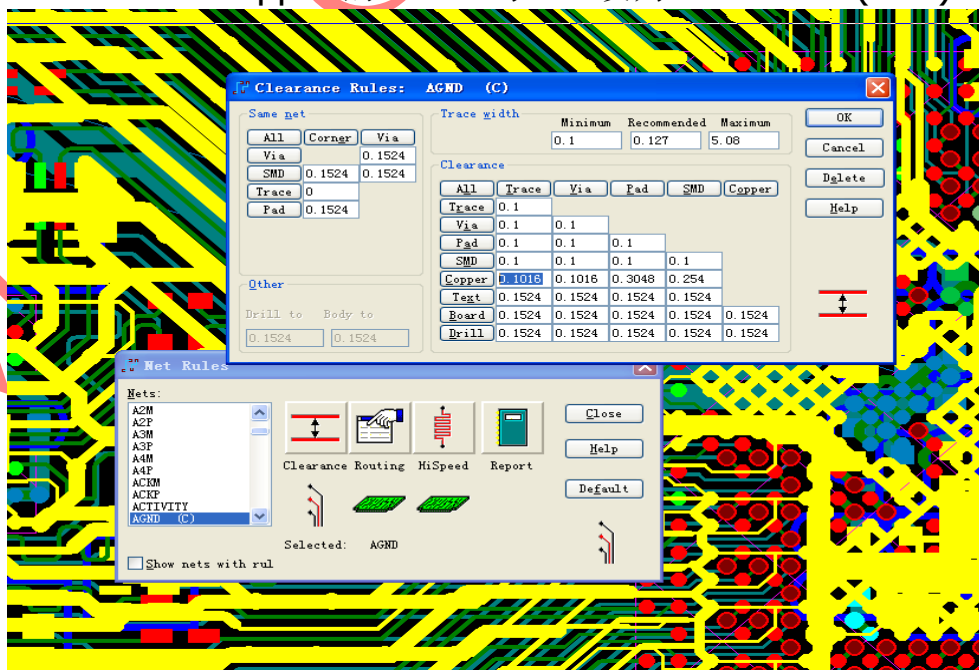
## 1.12. PCB 铺铜设定

请转换成毫米设置,因为 4mil 大于 0.1mm,而主 IC 出线的最小线宽、线距是 0.1mm。PCB 的 Rules 不用特殊设置,如图我们常设的 Copper 设置是 0.3048mm(12mil)。即:没有特殊设置的走线、过孔、插件焊盘、贴片焊盘离铺铜的间距是: 12mil。

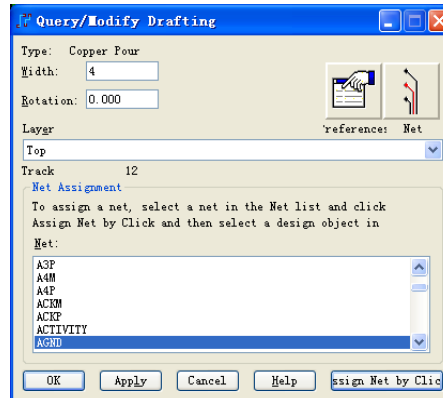


GND 灌铜的一些设置:

(1) GND 的设置: 鼠标右键选” Select Nets” 点击 GND 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 与 Via 设为 0.1016mm(4mil)。如图:

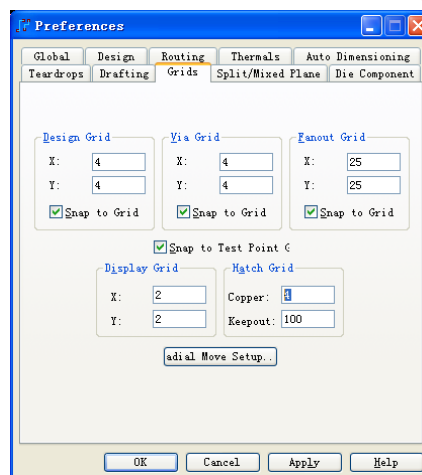


(2) 灌铜的设置: 鼠标右键选” Select Shapes” 点击灌铜框 鼠标右键选 Query/Modify 把 Width 改为 4 (mil)。



如果是 10(mil),会导致有些地方灌铜铺不上。

(3) 更改铜的格点: Setup Preferences Grids Copper:4(mil)(这样灌铜看起来不会很稀)。

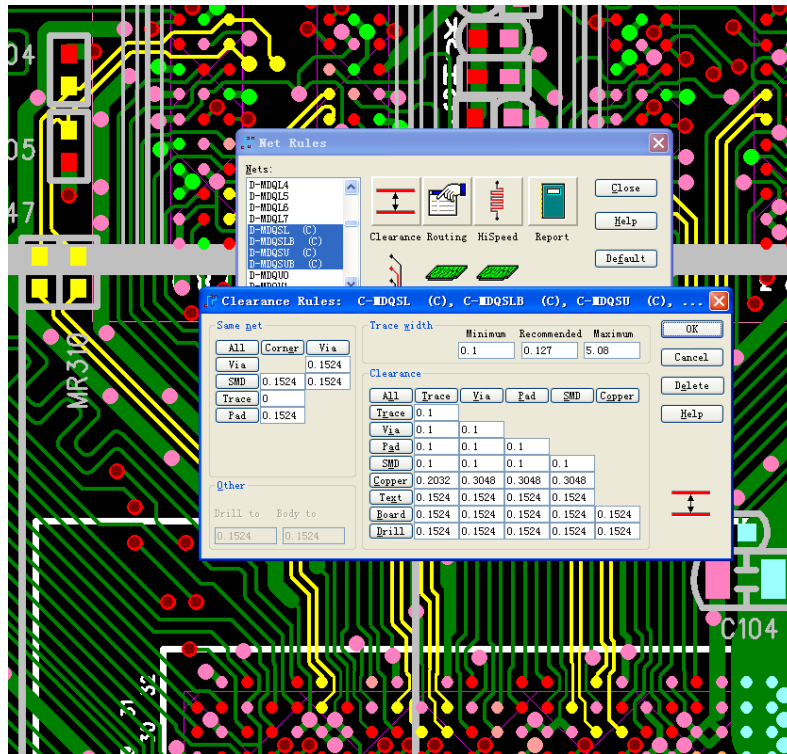


DDR 铺地设置:

DDR 只要 DQS、MCK 包地, 离地 8mil。

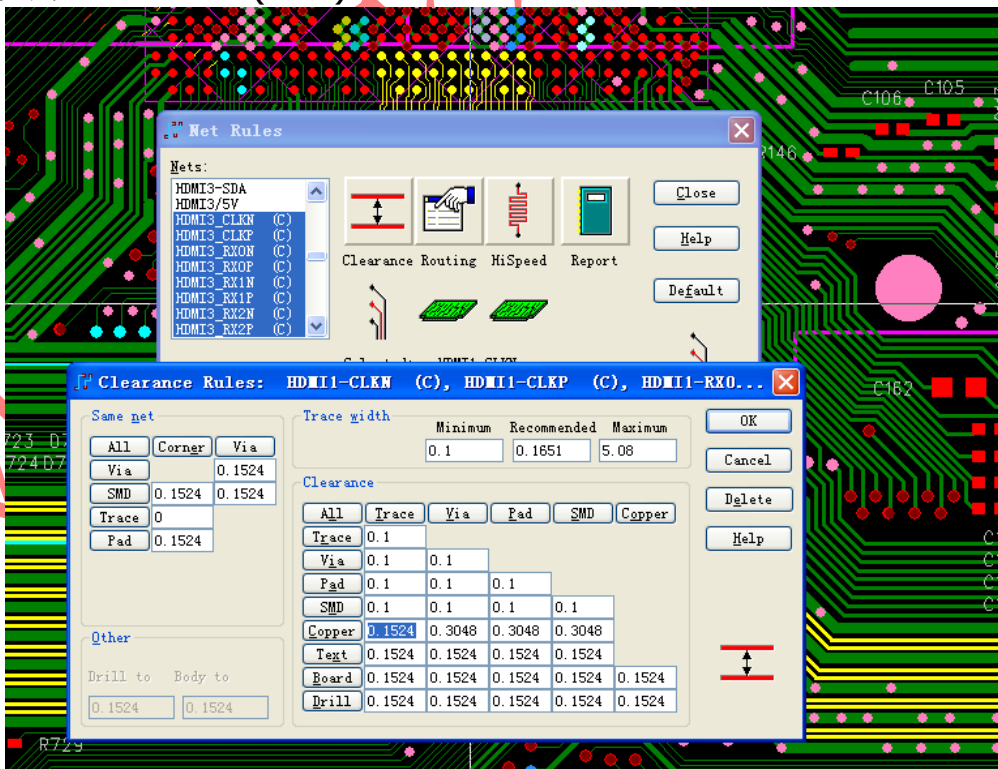
(1): 选上 DQS、MCK 走线: 鼠标右键选” Select Nets” 点击 DQS、MCK 走线, 按 Ctrl 多选。

(2): 此时, DQS、MCK 走线高亮, 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 设为 0.2032mm(8mil)。



HDMI 铺地设置:

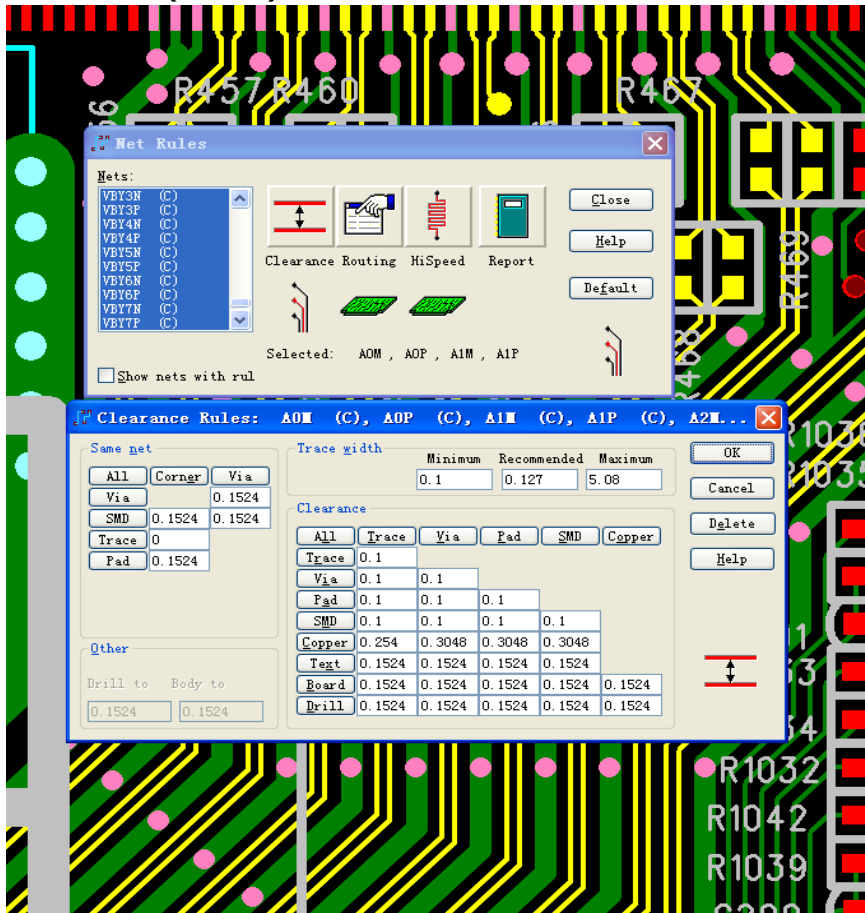
- (1): 选上 HDMI 走线: 鼠标右键选"Select Nets" 点击 HDMI 走线, 按 Ctrl 多选。
- (2): 此时, HDMI 走线高亮, 鼠标右键选"Show Rules", Clearance Copper 的 Trace 设为 0.1524mm(6mil)。



V by one 铺地设置:

(1): 选上 V by one 走线: 鼠标右键选” Select Nets” 点击 V by one 走线, 按 Ctrl 多选。

(2): 此时, V by one 走线高亮, 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 设为 0.254mm(10mil)。

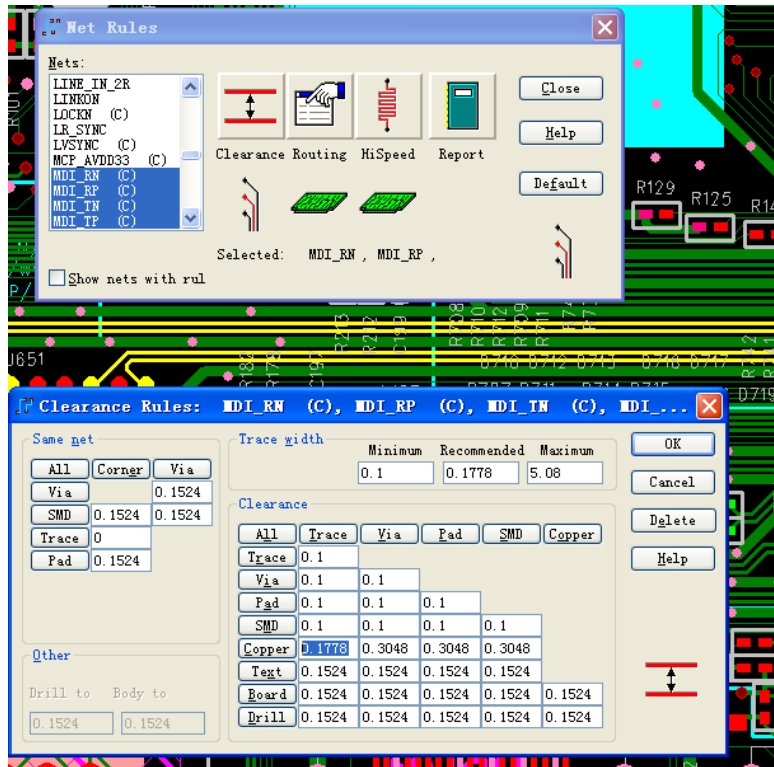


网口差分线铺地设置:

(1): 选上网口差分线走线: 鼠标右键选” Select Nets” 点击网口差分线走线, 按 Ctrl 多选。

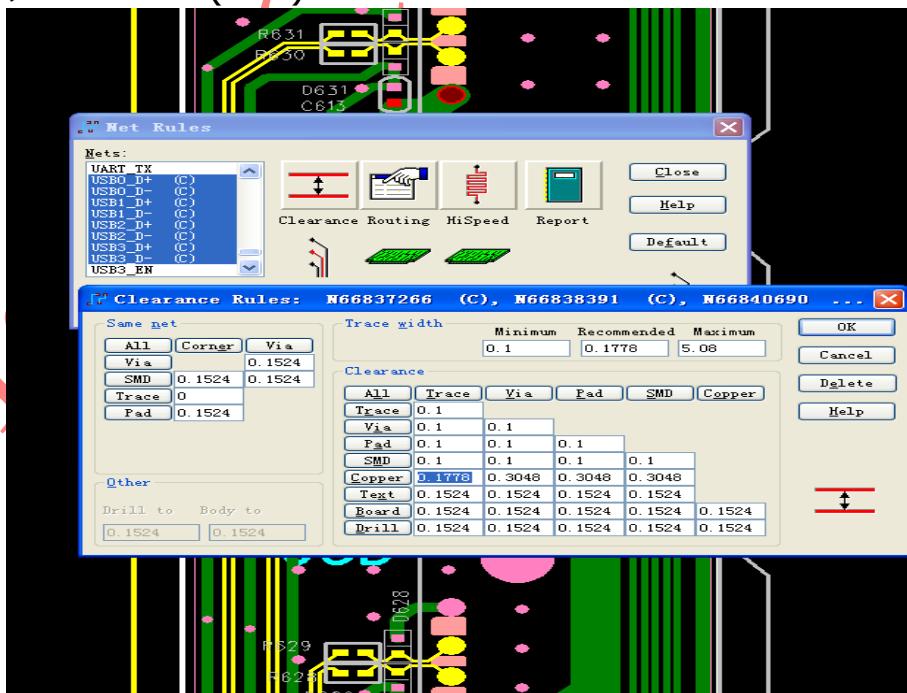
(2): 此时, 网口差分线走线高亮, 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 设为 0.1778mm(7mil)。





USB2.0 铺地设置:

- (1): 选上 USB2.0 走线: 鼠标右键选” Select Nets” 点击 USB2.0 走线, 按 Ctrl 多选。
- (2): 此时, USB2.0 走线高亮, 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 设为 0.1778mm(7mil)。



USB3.0 铺地设置:

(1): 选上 USB3.0 走线: 鼠标右键选” Select Nets” 点击 USB3.0 走线, 按 Ctrl 多选。

(2): 此时, USB3.0 走线高亮, 鼠标右键选” Show Rules”, Clearance Copper 的 Trace 设为 0.508mm(20mil)。

