



PCB layout模块设计使用说明

For MT6515/MT6517

V1.0



2012/03/26

引言

现今智能手机设计趋势走向轻、薄、与大电池容量等需求，系统电路板(PCB)为符合此设计趋势，必须同时满足CPU 和 mobile memory 上之电源传输网络(PDN)、高频电性等之设计规范，因而大幅增加PCB设计上的时间与复杂度。

为协助客户”快速”设计出”正确”、“性能优异”、且”可靠度良好”的智能手机PCB，本使用说明主要针对联发科技所提供的PCB Layout模块化进行介绍，提供了最佳的CPU & MCP Memory layout 设计，其目的除了协助客户缩短PCB设计时间，确保系统稳定性能，亦可大幅减少相关问题所需的测试和除错处理时间，最终能快速将产品推广到市场上。

Outline

- Schematic & PCB Layout模块化简介
- MT6515 PCB Layout模块说明与使用

Schematic & PCB模块化简介

- 什么是schematic & PCB layout模块化?
 - 将”已被验证过”的原理图与PCB layout设计成独立layout电路，直接套用到后续类似的产品的PCB layout设计上,以重复利用此设计.
- Schematic & PCB模块化?好处?
 - 提升RD circuit design & PCB layout设计效率，减少resource耗费.
 - 避免不正确的circuit design & PCB layout造成performance issue，减少review &后续debug的resource耗费.
- 什么状况适合运用 Schematic & PCB模块化?
 - 高密度/高速PCB layout区域. (如 Main chip, MCP memory, RF....etc.)
 - 较敏感的电路PCB layout.
 - 机构与PCB迭构可以被修改以配合模块化运用的产品.

Outline

- Schematic & PCB Layout 模块化简介
- MT6515 PCB Layout 模块说明与使用

MT6515 PCB Layout模块说明与使用

- PCB Layout模块的EDA Tool Format
 - 原理图(schematic): Orcad or PADs Pwrlogic.
 - PCB file:
 - Layout file → (PADs2007.4版本)
 - asc file → (PADs2005版本).
- 模块种类说明
 - EMI
 - LPDDR1+eMMC
 - LPDDR2+eMMC
 - PCB Structure
 - HDI+1 → 8L & 10L
 - Via type → 1+N+1
 - HDI+2 → 8L & 10L
 - Via type → Stagger-via (错孔): 1+1+N+1+1 & Stacked-via (迭孔): 2+N+2
 - BB capacitors placement
 - Single-Side (单面置件)
 - Double- Side (双面置件)

MT6515 PCB Layout模块说明与使用

Module	PCB Lry & Stack-up	Component placement	Via type	PCB Number	Simulation Status(1.0mm board thickness)	
					EMI(LPDDR2 PDN) simulation(L<0.3nH)	CPU PDN simulation(Z<2.55~2.62 at 300MHz)
LPDDR2+ eMMC	8L-HDI+1	Double-side	1+6+1	WS1854-1	PASS	PASS
	8L-HDI+1	Single-side	1+6+1	WS1854-4	PASS	PASS
	8L-HDI+2	Single-side	1+1+4+1+1(錯)	WS1854-3	PASS	PASS
	8L-HDI+2	Single-side	2+4+2(疊)	WS1854-5	PASS	PASS
	8L-HDI+2	Double-side	1+1+4+1+1(錯)	WS1854-2	PASS	PASS
	8L-HDI+2	Double-side	2+4+2(疊)	WS1854-6	PASS	PASS
	10L-HDI+1	Double-side	1+8+1	WS1853-1	PASS	PASS
	10L-HDI+2	Single-side	1+1+6+1+1(錯)	WS1853-3	PASS	PASS
	10L-HDI+2	Single-side	2+6+2(疊)	WS1853-5	PASS	PASS
	10L-HDI+2	Double-side	1+1+6+1+1(錯)	WS1853-2	PASS	PASS
	10L-HDI+2	Double-side	2+6+2(疊)	WS1853-6	PASS	PASS
LPDDR1+ eMMC	8L-HDI+1	Single-side	1+6+1	WS1852-4(8L)	-	PASS
	10L-HDI+1	Double-side	1+8+1	WS1852-1	-	PASS
	10L-HDI+2	Single-side	1+1+6+1+1(錯)	WS1852-3	-	PASS
	10L-HDI+2	Single-side	2+6+2(疊)	WS1852-5	-	PASS
	10L-HDI+2	Double-side	1+1+6+1+1(錯)	WS1852-2	-	PASS
	10L-HDI+2	Double-side	2+6+2(疊)	WS1852-6	-	PASS

MT6515 PCB模块说明与使用

Confidential B

■ 如何选择及使用合适的PCB模块?

决定PCB的迭构、层数、以及
Memory type (LPDDR/LPDDR2)



决定BB电容群的placement.

- 如为单面置件或因机构限制BB背面无法置件，则请选择Single-side.
- 如可双面置件，则请选择Double-side.

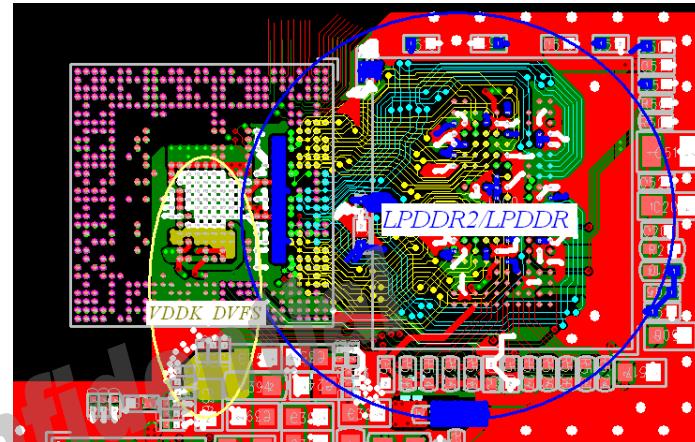


从模块数据表中寻找
相应的PCB number，
挑选所需的原理图与
PCB layout file.

完整地将VDDK_DVFS、
DVDD12_EMI/DVDD_EMI、及其
他EMI相关走线、via(含GND)、
copper(含GND)、与零件copy到
所需的系统PCB设计中，再进行其
他电路layout.

※ 注意：

如果因为PCB设计限制须调整
模块layout，请务必参照联发
科技发行之最新之“PCB设计
规范”内的建议进行设计。



注：如果在使用PCB模块的过程中有任何问题，请与支持贵单位之联发科技的工程人员反映。



www.mediatek.com

