



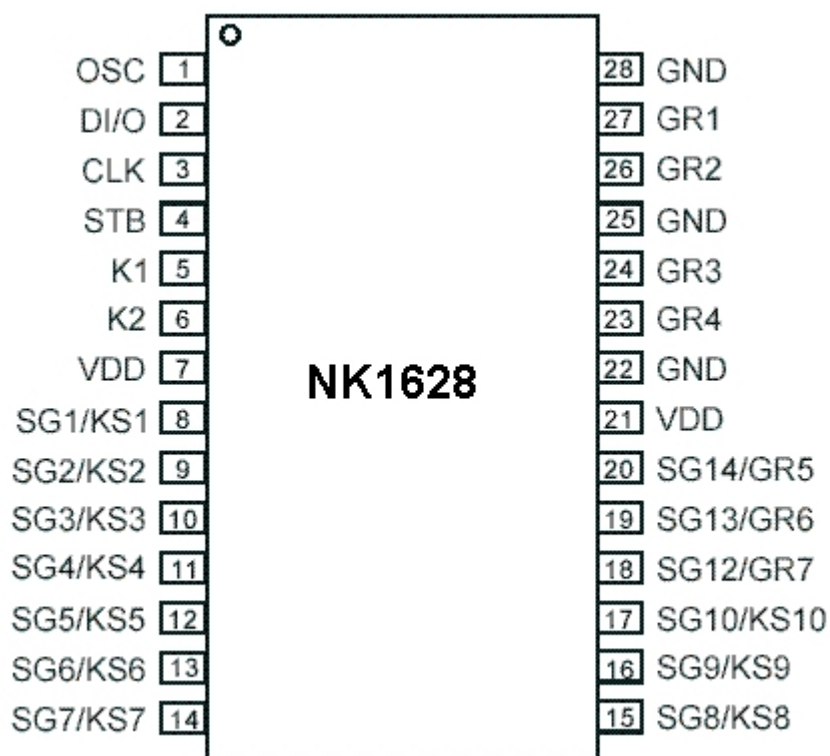
一、功能

NK1628 是一种带键盘扫描接口的 LED（发光二极管显示器）驱动控制专用电路，内部集成有 MCU 数字接口、数据锁存器、LED 高压驱动、键盘扫描等电路。本产品性能优良，质量可靠。采用 SOP28 的封装形式。

二、特点

- 2.1 采用CMOS 工艺
- 2.2 VDD: 5V 低功耗
- 2.3 多种显示模式（10 段×7 位～ 13 段×4 位）
- 2.4 键扫描（10×2bit）
- 2.5 辉度调节电路（占空比8 级可调）
- 2.6 串行接口（CLK, STB, DI/O）
- 2.7 振荡方式：RC 振荡
- 2.8 内置上电复位电路
- 2.9 封装形式：SOP28
- 2.10 兼容PT6964
- 2.11 主要应用于 VCR、VCD、DVD 及家庭影院等产品的显示屏驱动。

三、管脚定义





四、管脚功能

符号	管脚名称	管脚号	说明
DI/O	数据输入/输出	2	在时钟上升沿输入串行数据，从低位开始；在时钟下降沿输出串行数据，从低位开始，输出为 N-ch open drain
STB	片选	4	在上升或下降沿初始化串行接口，随后等待接收指令。STB 为低后的第一个字节作为指令，当处理指令时，当前其它处理被终止。当 STB 为高时，CLK 被忽略
CLK	时钟输入	3	在上升沿读取串行数据，下降沿输出数据
OSC	振荡器脚	1	该脚连接一下拉电阻来确定振荡频率
K1~K2	键扫数据输入	5、6	输入该脚的数据在显示周期结束后被锁存
SG1/KS1~ SG10/KS10	输出（段）	8~17	段输出（也用作键扫描）
GR1~ GR2	输出（位）	27、26	位输出
GR3~ GR4	输出（位）	24、23	位输出
SG12/GR7 ~ SG14/GR5	输出（段/位）	18~20	段/位复用输出
VDD	逻辑电源	7、21	5V±10%
VSS	逻辑地	22、25、28	接系统地

五、电气参数：

5.1 极限参数（Ta = 25℃, Vss = 0 V）

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5 ~ +7.0	V
逻辑输入电压	VI1	-0.5 ~ VDD + 0.5	V
LED Seg 驱动输出电流	IO1	-50	mA
LED Grid 驱动输出电流	IO2	+200	mA
功率损耗	PD	400	mW
工作温度	Topt	-40 ~ +80	℃
储存温度	Tstg	-65 ~ +150	℃



5.2 正常工作范围 ($T_a = -20 \sim +70^{\circ}\text{C}$, $V_{ss} = 0\text{ V}$)

参数	符号	最小	典型	最大	单位	测试条件
逻辑电源电压	VDD	4.5	5	5.5	V	-
高电平输入电压	VIH	0.7VDD	-	VDD	V	-
低电平输入电压	VIL	0	-	0.3 VDD	V	-

5.3 电气特性 ($T_a = -20 \sim +70^{\circ}\text{C}$, $V_{DD} = 4.5 \sim 5.5\text{ V}$, $V_{ss} = 0\text{ V}$,

参数	符号	最小	典型	最大	单位	测试条件
高电平输出电流	Ioh1	-20	-25	-40	mA	SG1 ~ SG10, $v_o = v_{dd}-2\text{V}$
	Ioh2	-20	-30	-50	mA	SG1 ~ SG10, $v_o = v_{dd}-3\text{V}$
低电平输出电流	IOL1	80	140	-	mA	GR1 ~ GR6, $V_o=0.3\text{V}$
低电平输出电流	Idout	4	-	-	mA	$V_O = 0.4\text{V}$, DOUT
高电平输出电流容许量	Itolsg	-	-	5	%	$V_O = V_{DD} - 3\text{V}$, SG1~SG10
输出下拉电阻	RL	50	100	150	K Ω	K1 - K2
输入电流	II	-	-	± 1	μA	$V_I = V_{DD} / V_{SS}$
高电平输入电压	VIH	0.7VDD	-	-	V	CLK, DIN, STB
低电平输入电压	VIL	-	-	0.3VDD	V	CLK, DIN, STB
滞后电压	VH	-	0.35	-	V	CLK, DIN, STB
动态电流损耗	IDDdyn	-	-	5	mA	无负载, 显示关

5.4 开关特性 ($T_a = -20 \sim +70^{\circ}\text{C}$, $V_{DD} = 4.5 \sim 5.5\text{ V}$)

参数	符号	最小	典型	最大	单位	测试条件	
振荡频率	fosc	-	500	-	KHz	R = 51 K Ω	
传输延迟时间	tPLZ	-	-	300	ns	CLK $\rightarrow$ DOUT CL = 15pF, RL = 10 K Ω	
	tPZL	-	-	100	ns		
上升时间	TTZH1	-	-	2	μs	CL = 300pF	SG1~SG10
	TTZH2	-	-	0.5	μs		GR1~GR4 SG12/GR7~ SG14/GR5
下降时间	TTHZ	-	-	120	μs	CL = 300pF, SGn, GRn	
最大时钟频率	Fmax	1	-	-	MHz	占空比50%	
输入电容	CI	-	-	15	pF	-	



5.5 时序特性 ($T_a = -20 \sim +70^{\circ}\text{C}$, $V_{DD} = 4.5 \sim 5.5\text{ V}$)

参数	符号	最小	典型	最大	单位	测试条件
时钟脉冲宽度	PWCLK	400	-	-	ns	-
选通脉冲宽度	PWSTB	1	-	-	μs	-
数据建立时间	tSETUP	100	-	-	ns	-
数据保持时间	tHOLD	100	-	-	ns	-
CLK $\rightarrow$ STB 时间	tCLK STB	1	-	-	μs	CLK $\uparrow \rightarrow$ STB $\uparrow$
等待时间	tWAIT	1	-	-	μs	CLK $\uparrow \rightarrow$ CLK $\downarrow$

六、应用电路

