



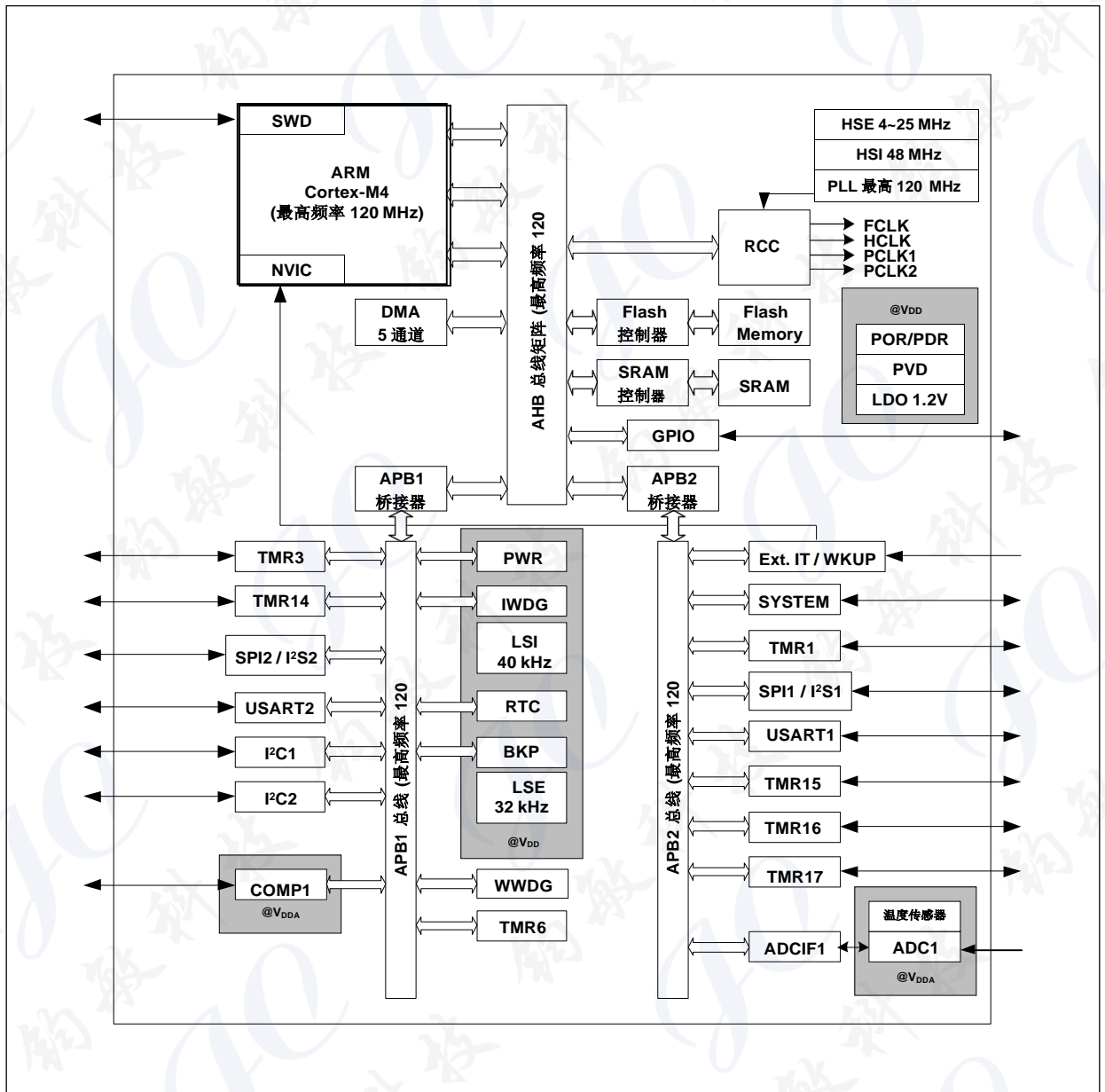
## 概述

PT32U303 微控制器属于低功耗微控制器系列，包含高效能的 ARM Cortex-TM-M4 32 位 RISC 核心，其最高工作频率为 120MHz，并有 64K-Bytes 的闪存及高达 16K-Bytes 的 SRAM，内建单周期乘法和硬件除法 - 具有 DSP 指令集。

## 特性

- ARM Cortex-M4 处理器
- 高达 120 MHz
- 闪存 64K-Bytes
- SRAM 16K-Bytes
- 多达 10 个定时器
- 有 6 通道 PWM 输出，带死区控制和紧急停止功能
- 1 个 12 位 2 MSPS A/D 转换器，多达 15 个通道
- 1 个比较器，5 个外部输入通道/ 1 个内部参考电压
- 6 个通信接口：
  - 2 个 I2C 接口、2 个 USART 接口、2 个 SPI 接口
- 串行线调试(SWD) 接口
- 供电电压 2.4 V 至 3.6 V (VCC3IO / VDDA)

方框图: ARM CORTEX-M4 MCU





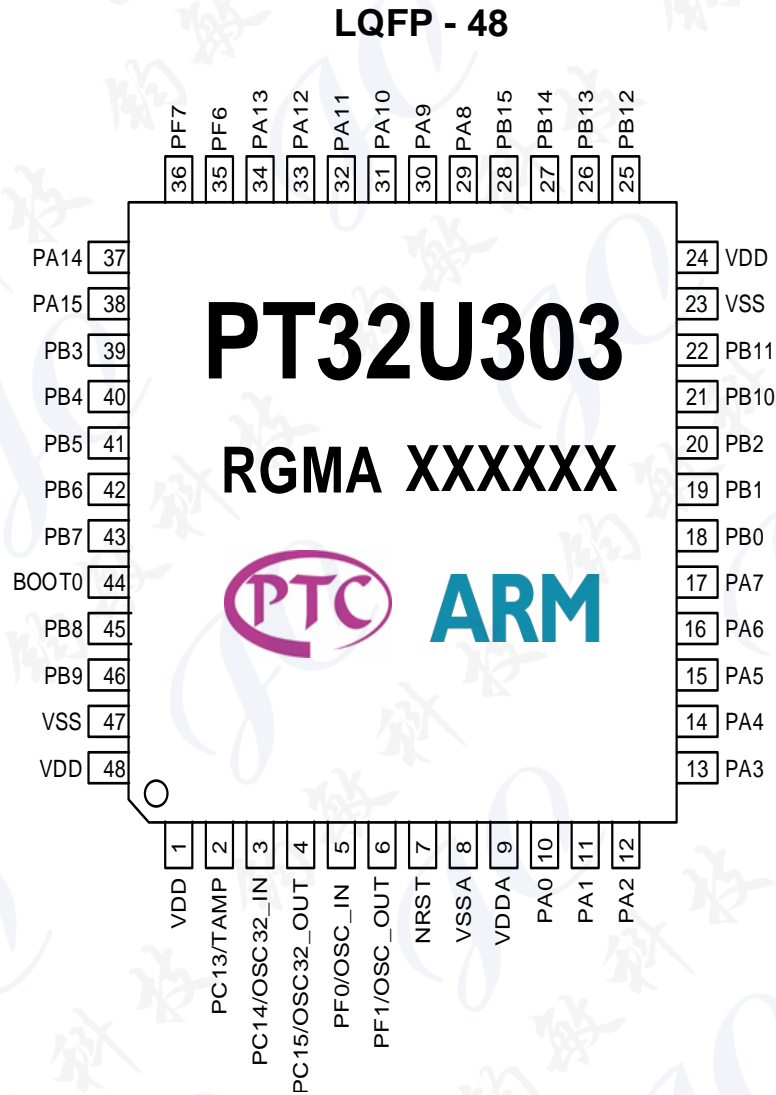
## 目录

方框图 .....	2
1. 腳位構造圖 .....	5
2. 引腳描述 .....	5
2.1 多功能引腳功能选择 .....	7
2.2 信号线描述 .....	9
3. 功能描述 .....	11
3.1 System and Memory Overview .....	11
3.2 ARM® Cortex™-M4 内核 .....	15
3.3 存储器 .....	15
3.4 循环冗余校验 (CRC) 计算单元 .....	15
3.5 中断和事件 .....	16
3.6 时钟和启动 .....	16
3.7 启动模式 .....	18
3.8 电源管理 .....	18
3.9 直接存储器访问控制器 (DMA) .....	20
3.10 增强型实时时钟 (ERTC) 和后备份寄存器 .....	20
3.11 定时器和看门狗 .....	21
3.12 内部集成电路总线 (I2C) .....	23
3.13 通用同步/异步收发器 (USART) .....	23
3.14 串行外设接口 (SPI)/内部集成音频接口 (I2S) .....	23
3.15 红外发射器 (IR) .....	23
3.16 通用输入输出 (GPIO) .....	23
3.17 模拟/数字转换器 (ADC) .....	23
3.18 比较器 (COMP) .....	24
3.19 串行线调试口 (SW-DP) .....	24
4. 电气特性 .....	25
4.1 测试条件 .....	25
4.2 绝对最大额定值 .....	28
4.3 工作条件 .....	29
4.3.1 片上低压 .....	29
4.3.2 上电和掉电时的工作条件 .....	29
4.3.3 内置复位和电源控制模块特性 .....	30
4.3.4 内置的参照电压 .....	31
4.3.5 供电电流特性 .....	32
4.3.6 外部时钟源特性 .....	40
4.3.7 内部时钟源特性 .....	44
4.3.8 低功耗模式唤醒时间 .....	46
4.3.9 PLL 特性 .....	46
4.3.10 存储器特性 .....	46
4.3.11 EMC 特性 .....	47
4.3.12 电气敏感性 .....	47
4.3.13 GPIO 特性 .....	48
4.3.14 NRST 引腳特性 .....	50



4.3.15 TMR 定时器特性.....	51
4.3.16 通信接口 .....	52
4.3.17 12 位 ADC 特性.....	56
4.3.18 比较器特性.....	59
4.3.19 温度传感器特性.....	61
5. 封装信息.....	62

## 1. 脚位构造图



## 2. 引脚描述

引脚名称	I/O	描述	引脚编号
			LQFP48
VDD	Supply	Digital Voltage Supply 3.3V	1
PC13/TAMP	I/O	General Purpose Digital I/O Pin or Tamper Detection	2
PC14/ OSC32_IN	I/O	General Purpose Digital I/O Pin or External OSC32_IN	3
PC15/ OSC32_OUT	I/O	General Purpose Digital I/O Pin or External OSC32_OUT	4
PF0/ OSC_IN	I/O	General Purpose Digital I/O Pin or External OSC_IN	5
PF1/ OSC_OUT	I/O	General Purpose Digital I/O Pin or External OSC_OUT	6
NRST	I/O	Reset Pin (Low Active)	7
VSSA	Ground	Analog Ground	8
VDDA	Supply	Analog Voltage Supply 3.3V	9

引脚名称	I/O	描述	引脚编号
			LQFP48
PA0	I/O	General Purpose Digital I/O or Analog Input Pin	10
PA1	I/O	General Purpose Digital I/O or Analog Input Pin	11
PA2	I/O	General Purpose Digital I/O or Analog Input Pin	12
PA3	I/O	General Purpose Digital I/O or Analog Input Pin	13
PA4	I/O	General Purpose Digital I/O or Analog Input Pin	14
PA5	I/O	General Purpose Digital I/O or Analog Input Pin	15
PA6	I/O	General Purpose Digital I/O or Analog Input Pin	16
PA7	I/O	General Purpose Digital I/O or Analog Input Pin	17
PB0	I/O	General Purpose Digital I/O or Analog Input Pin	18
PB1	I/O	General Purpose Digital I/O or Analog Input Pin	19
PB2	I/O	General Purpose Digital I/O or Analog Input Pin	20
PB10	I/O	General Purpose Digital I/O Pin	21
PB11	I/O	General Purpose Digital I/O Pin	22
VSS	Ground	Digital Ground	23
VDD	Supply	Digital Voltage Supply 3.3V	24
PB12	I/O	General Purpose Digital I/O or Analog Input Pin	25
PB13	I/O	General Purpose Digital I/O or Analog Input Pin	26
PB14	I/O	General Purpose Digital I/O or Analog Input Pin	27
PB15	I/O	General Purpose Digital I/O or Analog Input Pin	28
PA8	I/O	General Purpose Digital I/O Pin	29
PA9	I/O	General Purpose Digital I/O Pin	30
PA10	I/O	General Purpose Digital I/O Pin	31
PA11	I/O	General Purpose Digital I/O Pin	32
PA12	I/O	General Purpose Digital I/O Pin	33
PA13	I/O	General Purpose Digital I/O Pin	34
PF6	I/O	General Purpose Digital I/O Pin	35
PF7	I/O	General Purpose Digital I/O Pin	36
PA14	I/O	General Purpose Digital I/O Pin	37
PA15	I/O	General Purpose Digital I/O Pin	38
PB3	I/O	General Purpose Digital I/O Pin	39
PB4	I/O	General Purpose Digital I/O Pin	40
PB5	I/O	General Purpose Digital I/O Pin	41
PB6	I/O	General Purpose Digital I/O Pin	42
PB7	I/O	General Purpose Digital I/O Pin	43
BOOT0	I/O	Start Configured Selection-Bit0 (启动模式选择 0)	44
PB8	I/O	General Purpose Digital I/O Pin	45
PB9	I/O	General Purpose Digital I/O Pin	46
VSS	Ground	Digital Ground	47
VDD	Supply	Digital Voltage Supply 3.3V	48

## 2.1 多功能引脚功能选择

下表描述了外围信号多任务的线. GPIOx\_AFRL 和 GPIOx\_AFRH 为复用使能选择寄存器.

注(1): 所有的引脚默认为 Non-AF 模式, 以下引脚除外:

- (1) 石英晶体振荡器引脚: **PC [15:14] / PF [1:0]** 这 4 个引脚默认为 **Non-AF** 模式。
- (2) **SWD** 串行调试引脚: **PA [14:13]** 这 2 个引脚默认为 **AF0** 模式。

引脚名称	复用功能								
	Non-AF	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
<b>PA0</b>	PA00/ ADC_IN0		USART2_CTS			I2C2_SCL	TMR1_ETR		COMP_OUT
<b>PA1</b>	PA01/ ADC_IN1	EVENTOUT	USART2_RTS			I2C2_SDA	TMR15_CH 1N		
<b>PA2</b>	PA02/ ADC_IN2	TMR15_CH1	USART2_TX						
<b>PA3</b>	PA03/ ADC_IN3	TMR15_CH2	USART2_RX				I2S2_MCLK		
<b>PA4</b>	PA04/ ADC_IN4	SPI1_NSS/ I2S1_WS	USART2_CK			TMR14_CH 1			
<b>PA5</b>	PA05/ ADC_IN5	SPI1_SCK/ I2S1_CK							
<b>PA6</b>	PA06/ ADC_IN6	SPI1_MISO/ I2S1_MCLK	TMR3_CH1	TMR1_BKIN	I2S2_MCLK		TMR16_CH 1	EVENTOUT	COMP_OUT
<b>PA7</b>	PA07/ ADC_IN7	SPI1_MOSI/ I2S1_SD	TMR3_CH2	TMR1_CH1N		TMR14_CH 1	TMR17_CH1	EVENTOUT	
<b>PA8</b>	PA8	CLKOUT	USART1_CK	TMR1_CH1	EVENTOUT	USART2_TX			I2C2_SCL
<b>PA9</b>	PA9	TMR15_BKIN	USART1_TX	TMR1_CH2		I2C1_SCL	CLKOUT		I2C2_SMBA
<b>PA10</b>	PA10	TMR17_BKIN	USART1_RX	TMR1_CH3		I2C1_SDA			
<b>PA11</b>	PA11	EVENTOUT	USART1_CTS	TMR1_CH4		I2C1_SMBA	I2C2_SCL		COMP_OUT
<b>PA12</b>	PA12	EVENTOUT	USART1_RTS	TMR1_ETR			I2C2_SDA		
<b>PA13</b>	PA13	SWDIO	IR_OUT					SPI2_MISO/ I2S2_MCLK	
<b>PA14</b>	PA14	SWCLK	USART2_TX					SPI2_MOSI/ I2S2_SD	
<b>PA15</b>	PA15	SPI1_NSS/ I2S1_WS	USART2_RX		EVENTOUT			SPI2_NSS/ I2S2_WS	
<b>PB0</b>	PB0/ ADC_IN8	EVENTOUT	TMR3_CH3	TMR1_CH2N	USART2_R X			I2S1_MCLK	
<b>PB1</b>	PB1/ ADC_IN9	TMR14_CH1	TMR3_CH4	TMR1_CH3N				SPI2_SCK/ I2S2_CK	
<b>PB2</b>	PB2/ ADC_IN10			TMR3_ETR					
<b>PB3</b>	PB3	SPI1_SCK/ I2S1_CK	EVENTOUT					SPI2_SCK/ I2S2_CK	
<b>PB4</b>	PB4	SPI1_MISO/ I2S1_MCLK	TMR3_CH1	EVENTOUT			TMR17_BKI N	SPI2_MISO/ I2S2_MCLK	I2C2_SDA



引脚名称	复用功能								
	Non-AF	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
<b>PB5</b>	PB5	SPI1_MOSI/ I2S1_SD	TMR3_CH2	TMR16_BKIN	I2C1_SMBA			SPI2_MOSI/ I2S2_SD	
<b>PB6</b>	PB6	USART1_TX	I2C1_SCL	TMR16_CH1N				I2S1_MCLK	
<b>PB7</b>	PB7	USART1_RX	I2C1_SDA	TMR17_CH1N					
<b>PB8</b>	PB8		I2C1_SCL	TMR16_CH1					
<b>PB9</b>	PB9	IR_OUT	I2C1_SDA	TMR17_CH1	EVENTOUT		I2S1_MCLK		SPI2_NSS/ I2S2_WS
<b>PB10</b>	PB10		I2C1_SCL						SPI2_SCK/ I2S2_CK
<b>PB11</b>	PB11	EVENTOUT	I2C2_SDA						
<b>PB12</b>	PB12/ ADC_IN11	SPI2_NSS/ I2S2_WS	EVENTOUT	TMR1_BKIN			TMR15_BKIN		I2C2_SMBA
<b>PB13</b>	PB13/ ADC_IN12	SPI2_SCK/ I2S2_CK		TMR1_CH1N			I2C2_SCL		
<b>PB14</b>	PB14/ ADC_IN13	SPI2_MISO/ I2S2_MCLK	TMR15_CH1	TMR1_CH2N			I2C2_SDA		
<b>PB15</b>	PB15/ ADC_IN14	SPI2_MOSI/ I2S2_SD	TMR15_CH2	TMR1_CH3N	TMR15_CH1N				
<b>PC13</b> TAMP-WKUP2	PC13								
<b>PC14</b> XTAL32_IN	PC14								
<b>PC15</b> XTAL32_OUT	PC15								
<b>PF0</b> XTAL_IN	PF0		I2C1_SDA						
<b>PF1</b> XTAL_OUT	PF1		I2C1_SCL						
<b>PF6</b>	PF6	I2C2_SCL							
<b>PF7</b>	PF7	I2C2_SDA							



## 2.2 信号线描述

功能名称	I/O	功能描述
<b>电源</b>		
VDDA	Supply	模拟域 3.3V 电源
VDD	Supply	数字域 3.3V 电源
VSSA	Ground	模拟域地
VSS	Ground	数字域地
<b>通用异步接收器/发送器(USART1, USART2), x = 1, 2</b>		
USARTx_TXD	O	UART x 数据输出引脚
USARTx_RXD	I	UART x 数据输入引脚
USARTx_CTSn	I/O	UART x 允许发送引脚
USARTx_RTSn	I/O	UART x 请求发送引脚
<b>串行调试 (SWD)</b>		
SWCLK	I	SWD 时钟线
SWDA	I/O	SWD 数据线 (输入/输出)
<b>集成总线 (I2C1, I2C2), x= 1, 2</b>		
I2Cx_SDA	I/O	I2C 数据线
I2Cx_SCK	I/O	I2C 时钟线
<b>同步串行 (SPI1, SPI2), x= 1, 2 (I2S1, I2S2)</b>		
SPIx_MISO / I2Sx_MCK	I/O	SPI 主机输入从机输出
SPI_MOSI / I2Sx_SD	I/O	SPI 主机输出从机输入
SPIx_NSS / I2Sx_WS	I/O	SPI 片选信号
SPIx_SCLK / I2Sx_CK	I/O	SPI 串行时钟
<b>通用输入输出 (GPIOA, GPIOB, GPIOC, GPIOF)</b>		
PA15-PA0	I/O	GPIO A埠
PB15-PB0	I/O	GPIO B埠
PC15-PC13	I/O	GPIO C埠
PF7/ PF6/ PF1/PF0	I/O	GPIO F埠
<b>TMRx - 脉冲调制器输出, x = 1, 2, 3, 4</b>		
OCx	O	PWM x 正信号
OCxN	O	PWM x 负信号
BKIN	I	PWM 断点输入
<b>通用定时器 (TMR1, TMR3, TMR6, TMR14 ~ 17), x = 1, 3, 6, 14, 15, 16, 17</b>		
TMRx_1	I/O	通用定时器x 比较捕获 1
TMRx_2	I/O	通用定时器x 比较捕获 2
TMRx_3	I/O	通用定时器x 比较捕获 3
TMRx_4	I/O	通用定时器x 比较捕获 4
<b>模拟/数字转换(ADC)</b>		
AD[14:0]	I	ADC 信号信道输入/* ADC 微分通道输入正或负
<b>模拟比较器 (AC)</b>		
COMP_INPx	I	比较x 正输入, x= 0, 1, 2
COMP_INMx	I	比较x 负输入, x= 4, 5, 6, 7
COMP_OUT	O	比较器信号输出



功能名称	I/O	功能描述
系统控制 (SC)		
OSC32_IN	I	32.768K Hz RTC实时时钟输入
OSC32_OUT	O	32.768K Hz RTC实时时钟输出
OSC_IN	I	8M~ 25M HZ 高速石英晶体输入
OSC_OUT	O	8M~ 25M HZ 高速石英晶体输出
NRST	I	系统复位

### **3. ARM CORTEX-M4 MCU 功能描述**

#### **3.1 SYSTEM AND MEMORY OVERVIEW**

PT32U303 内建 32-bits 低功耗微控制器，整合高效能 ARM Cortex-M4 最高 120MHz 的处理效能，具有高达 64K 字节的闪存和高达 14K 字节的 SRAM。及多个外设模块。通过低功耗设置程序可以设置 3 种不同的低功耗模式以针对各种应用情况。广泛的增强型外设和 I/O 都可以使设备被采用到不同的应用。闪存程序存储器可以在系统通过 SWD 接口进行重新编程。

内建通用 32-bits MCU 微控制器，给你带来任何基本功能。凭借其高度可定制的外设，它简化目标产品的设计过程。外设集还包括一个外部总线接口，2 个 UART，2xI2C，2 个 SPI (I2S)，10 个通用 16 位/32 位定时器，2 个看门狗定时器，一个 RTC，6 个通道 PWM 输出，1 个 ADC 和 1 个模拟比较器。

此章节主要介绍 ARM Cortex-M4 的特点，系统信息和其存储结构。

### 3.1.1 内存映像

图 3.1-1 ARM CORTEX-M4 MCU 地址配置

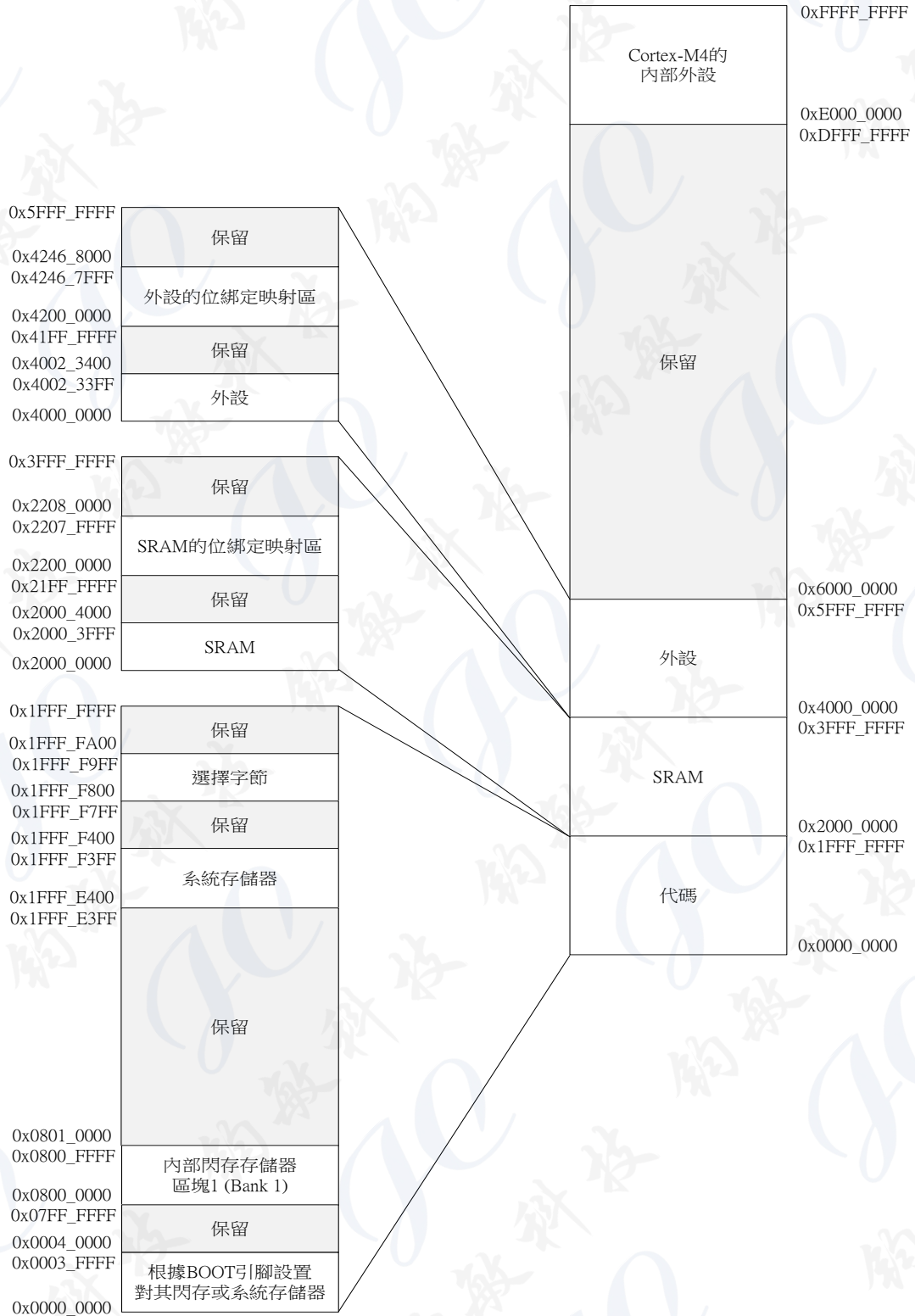


表 3.1-1: 周边外设地址

地址范围		深度 (字节)	外设描述	总线
起始	结束			
0x0000_0000	0x0000_0FFF	-	系统存储器作启动加载程序 (Bootloader) 用	AHB
0x0800_0000	0x0800_FFFF	64K	嵌入式闪存字段	
0x1FFF_E400	0x1FFF_F3FF	4K	嵌入式闪存信息字段 (系统存储器)	
0x1FFF_F800	0x1FFF_F9FF	512	嵌入式闪存信息字段 (用户选择字节)	
0x2000_0000	0x2000_3FFF	16K	System SRAM	
0x2000_4000	0x21FF_FFFF	-	保留	
0x2200_0000	0x2207_FFFF		SRAM的位绑定映射区	
0x2208_0000	0x3FFF_FFFF		保留	
0x4000_0400	0x4000_07FF		TMR3 定时器	APB1
0x4000_1000	0x4000_13FF		TMR6 定时器	
0x4000_2000	0x4000_23FF		TMR14 定时器	
0x4000_2800	0x4000_2BFF		ERTC	
0x4000_2C00	0x4000_2FFF		窗口看门狗 (WWDG)	
0x4000_3000	0x4000_33FF		独立看门狗 (IWDG)	
0x4000_3800	0x4000_3BFF		SPI2/I2S2	
0x4000_4400	0x4000_47FF		USART2	
0x4000_5400	0x4000_57FF		I2C1	
0x4000_5800	0x4000_5BFF		I2C2	
0x4000_7000	0x4000_73FF		电源控制 (PWR)	APB2
0x4001_0000	0x4001_03FF		SYSCFG/COMP	
0x4001_0400	0x4001_07FF		EXTI	
0x4001_2400	0x4001_27FF		ADC1	
0x4001_2C00	0x4001_2FFF		TMR1 定时器	
0x4001_3000	0x4001_33FF		SPI1/I2S1	
0x4001_3800	0x4001_3BFF		USART1	
0x4001_4000	0x4001_43FF		TMR15 定时器	
0x4001_4400	0x4001_47FF		TMR16 定时器	
0x4001_4800	0x4001_4BFF		TMR17 定时器	
0x4002_0000	0x4002_03FF		DMA	AHB
0x4002_1000	0x4002_13FF		复位和时钟控制 (RCC)	
0x4002_2000	0x4002_23FF		闪存存储器接口 (EFC)	
0x4002_3000	0x4001_33FF		CRC	



地址范围		深度 (字节)	外设描述	总线
起始	结束			
0x4800_0000	0x4800_03FF		GPIOA	
0x4800_0400	0x4800_07FF		GPIOB	
0x4800_0000	0x4800_0BFF		GPIOC	
0x4800_1400	0x4800_17FF		GPIOF	
0xE000_0000	0xE00F_FFFF		ARM® Cortex™-M4 System Timer (SysTick) Control Register	AHB
0xE001_0000	0xFFFF_FFFF	-	保留	

## 3.2 ARM® CORTEX™-M4 内核，配有 DSP 指令

ARM Cortex™-M4 是最新一代的嵌入式 ARM 处理器，它为实现 MCU 的需要提供了低成本的平台、缩减的引脚数目、降低的系统功耗，同时提供卓越的计算性能和先进的中断系统响应。

ARM Cortex™-M4 处理器是一款 32 位的 RISC 处理器，具有优异的代码效率，采用通常 8 位和 16 位器件的存储器空间即可发挥 ARM® 内核的高性能。

该处理器支持一组 DSP 指令，能够实现有效的信号处理和复杂的算法执行。

## 3.3 存储器

### 3.3.1 闪存存储器

内置高达 64 K 字节的闪存存储器，用于存放程序和数据。内置存储器可指定任意一范围程序区受 sLib 保护，成为仅能执行无法被读取的执行代码安全库区。sLib 是基于保护方案商代码安全之下，又顾及其客户便于进行二次开发而设计的。

芯片上另有 4 K 字节的系统存储器，启动加载程序（Bootloader）存放于其中。用户若无启动加载程序使用需求，可一次性将系统存储器配置成一般用户程序和数据区使用。

### 3.3.2 存储器保护单元（MPU）

存储器保护单元（MPU）用于管理 CPU 对存储器的访问，防止一个任务意外损坏另一个激活任务所使用的存储器或资源。此存储区被组织为最多 8 个保护区，还可依次再被分为最多 8 个子区。保护区大小可为 32 字节至可寻址存储器的整个 4 G 字节。

若应用中有一些关键的或认证的代码必须受到保护，以免被其它任务的错误行为影响，则 MPU 尤其有用。它通常由 RTOS（实时操作系统）管理。若程序访问的存储器位置被 MPU 禁止，则 RTOS 可检测到它并采取行动。在 RTOS 环境中，内核可基于执行的进程，动态更新 MPU 区的设置。

MPU 是可选择的，若应用不需要则可绕过。

### 3.3.3 内置 SRAM

高达 16 K 字节的嵌入式 SRAM，CPU 能以零等待周期访问（读/写）。

## 3.4 循环冗余校验（CRC）计算单元

CRC（循环冗余校验）计算单元使用一个固定的多项式发生器，从一个 32 位的数据字产生一个 CRC 码。在众多的应用中，基于 CRC 的技术被用于验证数据传输或存储的一致性。根据 EN/IEC60335-1 标准的规定，这些技术提供了一种检测闪存存储器错误的手段。CRC 计算单元有助于在运行期间计算软件的签名，并将该签名与链接时生成并存储在指定存储单元的参考签名加以比较。

## 3.5 中断和事件

### 3.5.1 嵌套的向量式中断控制器（NVIC）

PT32U303 产品内置嵌套的向量式中断控制器，可管理 16 个优先级，处理 Cortex™-M4 内核的最多 28 个可屏蔽中断通道及 16 个中断线。

- 紧耦合的NVIC能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的NVIC接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

该模块以最小的中断延迟提供灵活的中断管理功能。

### 3.5.2 外部中断/事件控制器（EXTI）

外部中断/事件控制器包含 20 个边沿检测器，用于产生中断/事件请求。每个中断线都可以独立地配置它的触发事件（上升沿触发、下降沿触发、或双边沿触发），并能够单独地被屏蔽；有一个挂起寄存器维持所有中断请求的状态。EXTI 可以检测到脉冲宽度小于内部 AHB 的时钟周期。外部中断线最多有 16 根，可从多达 39 个通用 I/O 口选择连接。

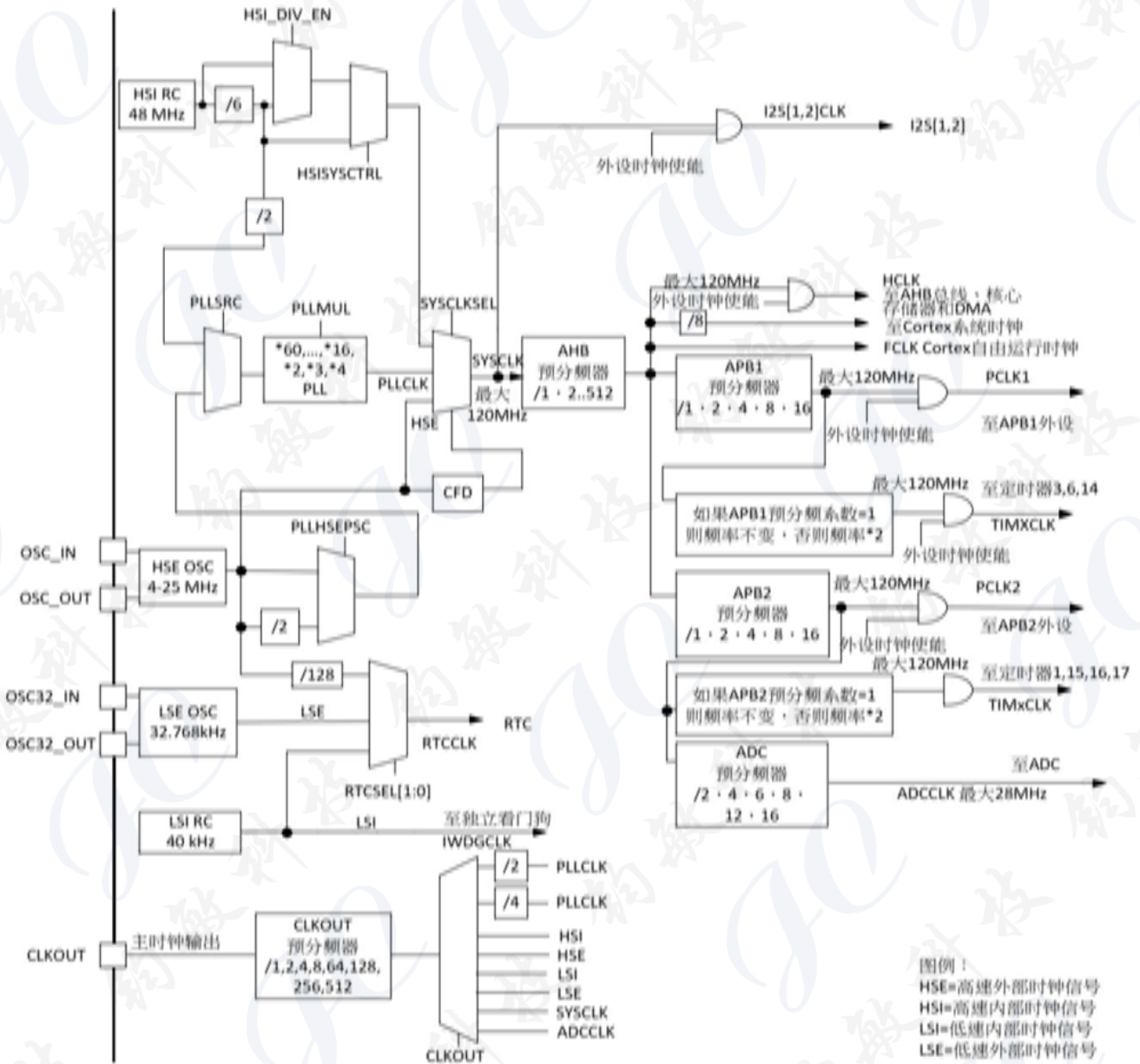
## 3.6 时钟和启动

系统时钟的选择是在启动时进行，复位时内部 48 MHz 的 RC 振荡器（HSI）经 6 分频后（8 MHz）被选为默认的 CPU 时钟，随后可以选择外部的、具失效监控的 4~25 MHz 时钟（HSE）；当检测到外部时钟失效时，它将被隔离，系统将自动地切换到内部的 RC 振荡器（HSI），如果使能了中断，软件可以接收到相应的中断。同样，在需要时可以采取对 PLL 时钟完全的中断管理（例如当一个间接使用的外部振荡器失效时）。

多个预分频器用于配置 AHB 的频率、APB（APB1 和 APB2）区域。AHB 和 APB 的最高频率是 120 MHz。参考图 2 的时钟驱动框图。



图 2. 时钟树



### 3.7 启动模式

在启动时，通过 BOOT0 引脚和用户选择字节 nBOOT1 位设置可以选择三种启动模式中的一种：

- 从用户闪存存储器启动；
- 从系统存储器启动；
- 从内部 SRAM 启动。

启动加载程序（Bootloader）存放于系统存储器中，可以通过 USART1 或 USART2 对闪存重新编程。

[表3](#)提供启动加载程序（Bootloader）对 PT32U303 的管脚配置。

表 3. 启动加载程序（Bootloader）的管脚配置

外设	对应管脚
USART1	PA9: USART1_TX PA10: USART1_RX
USART2	PA2: USART2_TX PA3: USART2_RX

### 3.8 电源管理

#### 3.8.1 供电方案

- $V_{DD} = 2.4 \sim 3.6 \text{ V}$ ：通过  $V_{DD}$  引脚为 I/O 引脚、ERTC、外部 32 kHz 振荡器、后备寄存器和内部调压器供电。
- $V_{DDA} = 2.4 \sim 3.6 \text{ V}$ ：通过  $V_{DDA}$  引脚为 A/D 转换器和 COMP 比较器供电。 $V_{DDA}$  和  $V_{SSA}$  必须分别连接到  $V_{DD}$  和  $V_{SS}$ 。

关于如何连接电源引脚的详细信息，参见[图11](#)供电方案。

#### 3.8.2 电源监控器

本产品内部集成了上电复位（POR）/掉电复位（PDR）电路，该电路始终处于工作状态，可确保器件在电压不低于 2.4 V 时能够正常工作；当  $V_{DD}$  低于规定阈值（ $V_{POR/PDR}$ ）时，置器件于复位状态，无需使用外部复位电路。

器件中还有一个可编程电压监测器（PVD），它监视  $V_{CC3IO}$  ( $V_{DD}$ ) 供电并与  $V_{PVD}$  阈值比较，当  $V_{DD}$  低于或高于  $V_{PVD}$  阈值时产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过软件使能。关于  $V_{POR/PDR}$  和  $V_{PVD}$  的值参考[表11](#)和[表12](#)。

### 3.8.3 调压器

调压器有三个操作模式：主模式（MR）、低功耗模式（LPR）、和关断模式

- 主模式（MR）用于正常的运行操作和 CPU 的停机模式；
- 低功耗模式（LPR）可用于 CPU 的停机模式；
- 关断模式用于 CPU 的待机模式：调压器的输出为高阻状态，内核电路的供电切断，调压器处于零消耗状态。（但寄存器和 SRAM 的内容将丢失。）

该调压器在复位后始终处于工作状态，在待机模式下关闭处于高阻输出。

### 3.8.4 低功耗模式

PT32U303 产品支持三种低功耗模式，可以在要求低功耗、短启动时间和多种唤醒事件之间达到最佳的平衡。

- **睡眠模式：**

在睡眠模式，只有 CPU 停止工作，所有外设继续运行并可在发生中断/事件时唤醒 CPU。

- **停机模式：**

停机模式下可以实现低功耗，同时保持 SRAM 和寄存器的内容。此时，1.2 V 域中的所有时钟都会停止，PLL、HSI 振荡器、和 HSE 晶体振荡器也被关闭。还可以将调压器置于正常模式（MR）或低功耗模式（LPR），其中低功耗模式还可调降调压器输出电压，进一步减小功耗。可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒，EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、ERTC 闹钟/入侵检测/时间戳事件、或 COMP 的唤醒信号。

- **待机模式：**

待机模式下可达到最低功耗。此时，内部的电压调压器被关闭，因此整个内部 1.2 V 部分的供电被切断。PLL、HSI 的 RC 振荡器和 HSE 晶体振荡器也被关闭。进入待机模式后，SRAM 和寄存器的内容将消失，但 RTC 域寄存器和后备寄存器的内容仍然保留，待机电路仍工作。

发生 NRST 上的外部复位信号、IWDG 复位、WKUPx 引脚上的一个上升边沿、或者触发 ERTC 闹钟/入侵检测/时间戳事件，器件从待机模式退出。

**注：在进入停机或待机模式时，ERTC、IWDG 和对应的时钟不会被停止。**

### 3.9 直接存储器访问控制器 (DMA)

5 通道通用 DMA 可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。DMA 控制器支持环形缓冲区的管理，当控制器到达缓冲区末尾时，无需通过用户代码进行干预。每个通道都有专门的硬件 DMA 请求逻辑，同时可以由软件触发每个通道。传输的长度、传输的源地址和目标地址都可以通过软件单独设置。

DMA 可以用于主要的外设：SPI，I2S，I2C，USART，所有定时器 TMRx（除了 TMR14），和 ADC。

### 3.10 增强型实时时钟 (ERTC) 和后备寄存器

后备域包括：

- 增强型实时时钟 (ERTC)
- 5 个 32 位后备寄存器

增强型实时时钟 (ERTC) 是一个独立的 BCD 定时器/计数器。它支持下列功能：

- 日历具有秒、分、小时 (12 或 24 小时格式)、星期几、日、月、年，格式为 BCD (二进制十进制)。
- 提供二进制格式的亚秒值。
- 自动调整每月的天数为 28、29 (闰年)、30、还是 31 天。
- 可编程闹钟具有从停止和待机模式唤醒的能力。
- 可运行时纠正 1 到 32767 个 ERTC 时钟脉冲。这可用于将 ERTC 与主时钟同步。
- 数字校准电路具有 1 ppm 的分辨率，以补偿石英晶振的不准确性。
- 防篡改检测引脚具有可编程的滤波器。当检测到篡改事件时，MCU 可从停止及待机模式唤醒。
- 时间戳特性可用于保存日历内容。此功能可由时间戳引脚上的事件触发，或由篡改事件触发。当检测到时间戳事件时，MCU 可从停止及待机模式唤醒。
- 参考时钟检测：可使用更加精确的第二时钟源 (50 或 60 Hz) 来提高日历的精确度。

闹钟寄存器用于在特定的时间生成闹钟，可单独屏蔽日历字段以比较闹钟。

20 位的预分频器用于时间基准时钟。默认情况下，它被配置为从 32.768 kHz 时钟生成 1 秒的时间基准。后备寄存器为 32 位寄存器，用于存储 20 字节的用户应用数据。后备寄存器不会在系统复位时复位，也不会从器件从待机模式唤醒时复位。

其它 32 位寄存器还包含可编程的闹钟亚秒、秒、分钟、小时、星期几和日期。

ERTC 时钟源可为：

- 32.768 kHz 的外部晶振、谐振器、或振荡器 (LSE)；
- 内部低功耗 RC 振荡器 (LSI)，典型频率为 40 kHz；
- 高速外部时钟 (HSE) 的 32 分频。

### 3.11 定时器和看门狗

PT32U303 包含最多 1 个高级定时器、5 个普通定时器、1 个基本定时器、以及 2 个看门狗定时器、和 1 个系统滴答定时器。下表比较了不同定时器的功能：

表 4. 定时器功能比较

定时器类型	定时器	计数器分辨率	计数器类型	预分频系数	产生 DMA 请求	捕获/比较通道	互补输出
高级	TMR1	16 位	递增, 递减, 递增/递减	1~65536 之间的任意整数	有	4	3
通用	TMR3	16 位	递增, 递减, 递增/递减	1~65536 之间的任意整数	有	4	无
	TMR14	16 位	递增	1~65536 之间的任意整数	无	1	无
	TMR15	16 位	递增	1~65536 之间的任意整数	有	2	1
	TMR16 TMR17	16 位	递增	1~65536 之间的任意整数	有	1	1
基本	TMR6	16 位	递增	1~65536 之间的任意整数	有	无	无

#### 3.11.1 高级定时器 (TMR1)

一个高级定时器 (TMR1) 可以被看成是分配到 6 个通道的三相 PWM 发生器, 具有带可编程死区插入的互补 PWM 输出, 还可以被当成完整的通用定时器。四个独立的通道可以用于:

- 输入捕获
- 输出比较
- 具有全调制能力 (0~100%) 的 PWM 生成 (边缘或中心对齐模式)
- 单脉冲模式输出

在调试模式下, 计数器可以被冻结, 同时 PWM 输出被禁止, 从而切断由这些输出所控制的开关。高级定时器很多功能都与通用的 TMR 定时器相同, 内部结构也相同, 因此高级定时器可以通过定时器链接功能与通用定时器协同操作, 提供同步或事件链接功能。

#### 3.11.2 通用定时器 (TMR3, TMR14, TMR15, TMR16, 和 TMR17)

PT32M725 产品中, 内置了多达 5 个可同步运行的通用定时器。每个通用定时器都可用于生成 PWM 输出, 或作为简单时间基准。

- **TMR3**  
TMR3 是基于一个 16 位动加载递增/递减计数器和一个 16 位的预分频器。这个定时器在最大的封装配置中可提供 4 个独立的信道, 每个信道都可用于输入捕获、输出比较、PWM 和单脉冲模式输出。

TMR3 还能通过定时器链接功能与高级定时器共同工作，提供同步或事件链接功能。TMR3 能用于产生 PWM 输出。TMR3 还能够处理增量编码器的信号，也能处理 1 至 3 个霍尔传感器的数字输出。

在调试模式下，计数器可以被冻结。TMR3 有独立的 DMA 请求机制。

- **TMR14**

该定时器基于一个 16 位的自动加载递加计数器、一个 16 位的预分频器和 1 个独立的信道，每个信道都可用于输入捕获、输出比较、PWM 和单脉冲模式输出，可以与全功能通用定时器同步，也可以用作简单的定时器。在调试模式下，计数器可以被冻结。

- **TMR15, TMR16, 和 TMR17**

这三个通用定时器具有 16 位自动重载递增计数器和 16 位预分频器。TMR15 具有 2 个通道和 1 个互补通道，TMR16 和 TMR17 具有 1 个通道和 1 个互补通道。所有通道都可用于输入捕获/输出比较，PWM 或单脉冲模式输出。

这些定时器可通过定时器链接功能协同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。这些定时器有独立的 DMA 请求生成机制。

### 3.11.3 基本定时器（TMR6）

这个定时器是当成通用的 16 位时基计数器。

### 3.11.4 独立看门狗（IWDG）

独立的看门狗是基于一个 8 位的预分频器和一个 12 位的递减计数器，它由一个内部独立的 40 kHz 的 RC 振荡器提供时钟；因为这个 RC 振荡器独立于主时钟，所以它可运行于停机和待机模式。它可以被当成看门狗用于在发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过选择字节可以配置成是软件或硬件启动看门狗。在调试模式下，计数器可以被冻结。

### 3.11.5 窗口看门狗（WWDG）

窗口看门狗是基于一个可设置成自由运行的 7 位递减计数器。它可以被当成看门狗用于在发生问题时复位整个系统。它由 APB1 时钟驱动，具有早期预警中断功能。在调试模式下计数器可以被冻结。

### 3.11.6 系统滴答定时器（SysTick）

这个定时器是专用于实时操作系统，也可当成一个通用的递减计数器。它具有下述特性：

- 24 位的递减计数器
- 自动重加载功能
- 当计数器为 0 时，产生一个可屏蔽系统中断
- 可编程时钟源（HCLK 或 HCLK/8）

### 3.12 内部集成电路总线 (I2C)

PT32U303 提供内置 2 个 I2C 总线接口，能够工作于多主模式或从模式，支持标准模式 (最高 100 kbit/s) 和快速模式 (最高 400 kbit/s)。I2C 总线频率可以最高增加到 1 MHz。想要获得更完整详细的解决方案，可以联系邻近的雅特力销售处寻求技术支持。

I2C 接口支持 7 位或 10 位寻址，7 位从模式时支持双从地址寻址。内置了硬件 CRC 发生器/校验器。它们可以使用 DMA 操作并支持 SMBus 总线 2.0 版/PMBus 总线。

### 3.13 通用同步/异步收发器 (USART)

PT32U303 提供内置 2 个通用同步/异步收发器 (USART1 和 USART2)。这 2 个 USART 接口提供异步通信、支持 IrDA SIR ENDEC 传输编解码、多处理器通信模式、主同步通信、单线半双工通信模式、和 LIN 主/从功能。2 个 USART 接口具有硬件的 CTS 和 RTS 信号管理、兼容 ISO7816 的智能卡模式。2 个 USART 接口都可以使用 DMA 操作。2 个 USART 接口通信速率均可达 7.5 兆位/秒。

### 3.14 串行外设接口 (SPI) /内部集成音频接口 (I2S)

PT32M725 提供 2 个 SPI 接口，在从或主模式下，全双工和半双工的通信速率可达 50 兆位/秒。3 位的预分频器可产生 8 种主模式频率，可配置成每帧 8 位或 16 位。硬件的 CRC 产生/校验支持基本的 SD 卡、MMC 模式、和 SDHC 模式。

2 个标准的 I<sup>2</sup>S 接口 (与 SPI 复用) 可以工作于主或从模式，这 2 个接口可以配置为 16 位、24 位、或 32 位传输，亦可配置为输入或输出通道，支持音频采样频率从 8 kHz 到 192 kHz。当任一个 I<sup>2</sup>S 接口配置为主模式，它的主时钟可以以 256 倍采样频率输出给外部的 DAC 或 CODEC (解码器)。所有的 SPI 接口都可以使用 DMA 操作。

### 3.15 红外发射器 (IR)

PT32U303 提供了红外发射器解决方案。该解决方案基于 TMR16、USART1、或 USART2 与 TMR17 间的内部连接。TMR17 用于提供载波频率，TMR16、USART1、或 USART2 提供要发送的主信号。红外输出信号在 PB9 或 PA13 上可用。

为生成红外遥控信号，必须正确配置 TMR16 信道 1 和 TMR17 信道 1 以生成正确的波形。所有标准 IR 脉冲调制模式都可通过编程两个定时器输出比较通道获得。

### 3.16 通用输入输出口 (GPIO)

每个 GPIO 引脚都可以由软件配置成输出 (推挽或开漏)、输入 (带或不带上拉或下拉) 或复用的外设功能端口。多数 GPIO 引脚都与数字或模拟的复用外设共享。在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免对 I/O 寄存器执行意外写操作。

### 3.17 模拟/数字转换器 (ADC)

PT32U303 内嵌 1 个 12 位的模拟/数字转换器 (ADC)，共享多达 15 个外部通道和 3 个内部 (温度传感器、内部参考电压、和 VSSA) 通道，可以实现单次或扫描转换。在扫描模式下，自动进行在选定

的一组模拟输入上的转换。ADC 可以使用 DMA 操作。

模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阈值时，将产生中断。由通用定时器（TMRx）和高级定时器（TMR1）产生的事件，可以分别内部级联到 ADC 的开始触发和注入触发，应用程序能使 ADC 转换与时钟同步

### 3.17.1 温度传感器

温度传感器产生一个随温度线性变化的电压  $V_{SENSE}$ ，转换范围在  $2.4\text{ V} \leq V_{DDA} \leq 3.6\text{ V}$  之间。温度传感器在内部被连接到 ADC\_IN16 的输入通道上，用于将传感器的输出转换为数字数值。

### 3.17.2 内部参考电压（ $V_{REFINT}$ ）

内部参考电压（ $V_{REFINT}$ ）为 ADC 和比较器提供了一个稳定的电压输出。 $V_{REFINT}$  内部连接到 ADC\_IN17 输入通道上，用于将  $V_{REFINT}$  的输出转换为数字数值。

## 3.18 比较器（COMP）

PT32U303 器件内置一个轨到轨比较器（COMP），具有可编程的参考电压（内部或外部）、迟滞和速度、可选的输出极性，带消隐输出功能以及干扰滤波器。

参考电压可为以下之一：

- 外部 I/O
- 内部参考电压（ $V_{REFINT}$ ）或其约数（1/4、1/2、3/4）。请参考 [表 13](#) 以获取内部参考电压的值和精度。

比较器可从停机模式唤醒，也可为定时器生成中断和断开。

## 3.19 串行线调试口（SW-DP）

内嵌 ARM 的 SW-DP 接口，这是一个串行线调试的接口，可以实现串行线调试接口连接到目标，实现对目标的烧录及调试。



## 4. 电气特性

### 4.1 测试条件

除非特别说明，所有电压的都以 $V_{SS}$ 为基准。

#### 4.1.1 最小和最大数值

除非特别说明，在生产线上在环境温度 $T_A = 25\text{ }^\circ\text{C}$ 和 $T_A = T_{a\text{max}}$ 下执行的测试（ $T_{a\text{max}}$ 与选定的温度范围匹配），所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试。

#### 4.1.2 典型数值

除非特别说明，典型数据是基于 $T_A = 25\text{ }^\circ\text{C}$ 和 $V_{DD} = 3.3\text{ V}$ 。这些数据仅用于设计指导而未经测试。

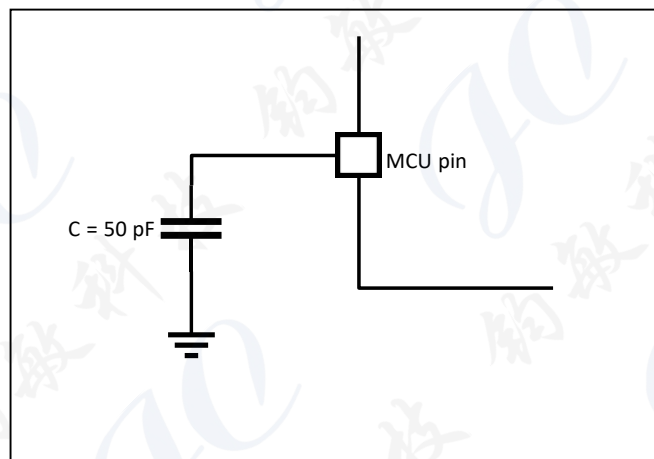
#### 4.1.3 典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

#### 4.1.4 负载电容

测量引脚参数时的负载条件示于图9中。

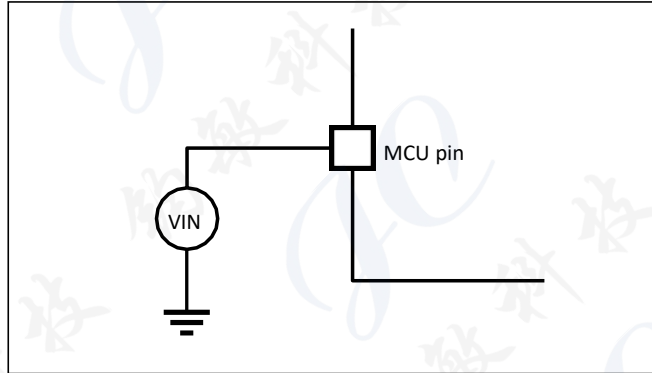
图9. 引脚的负载条件



### 4.1.5 引脚输入电压

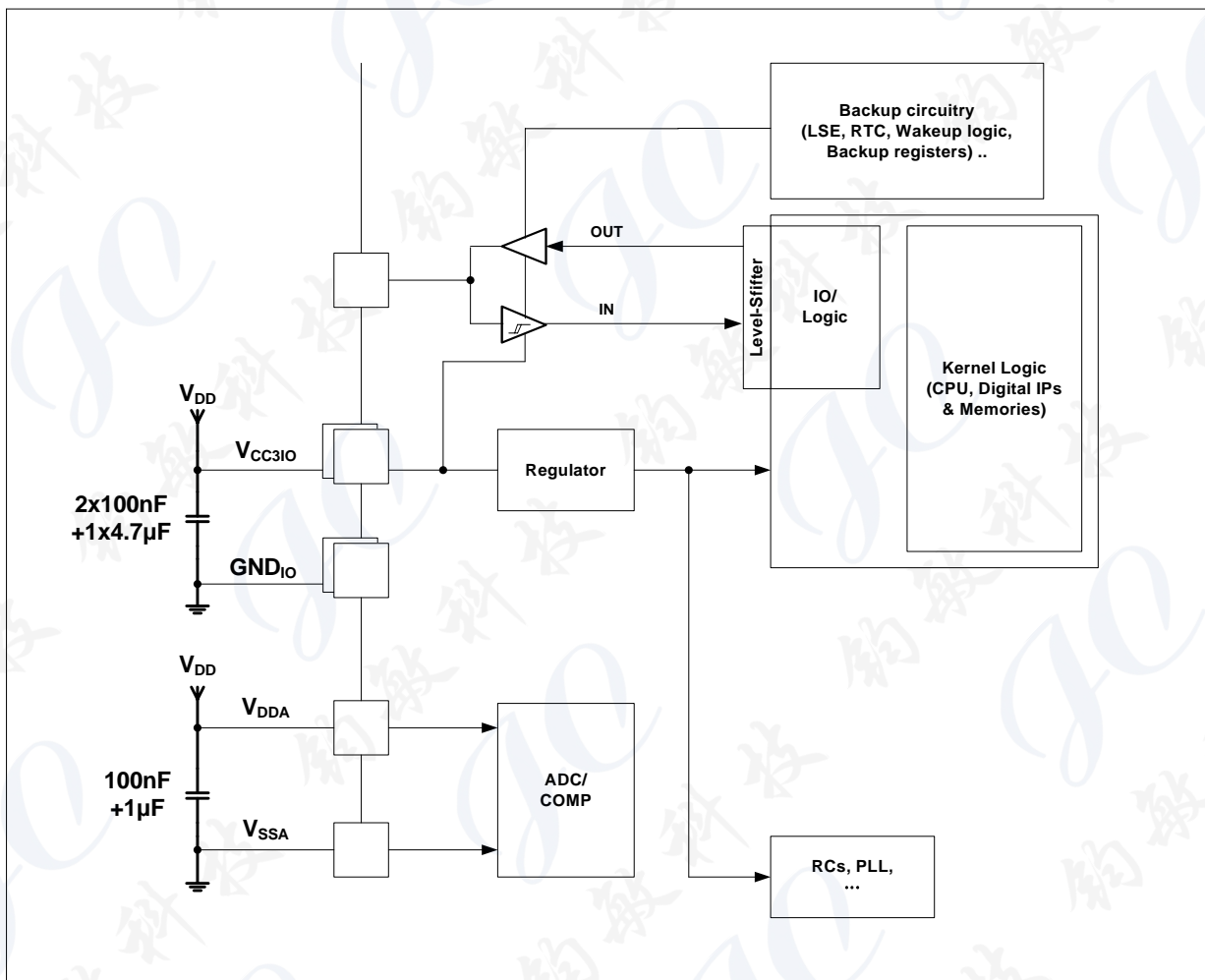
引脚上输入电压的测量方式示于图10中。

图 10. 引脚输入电压



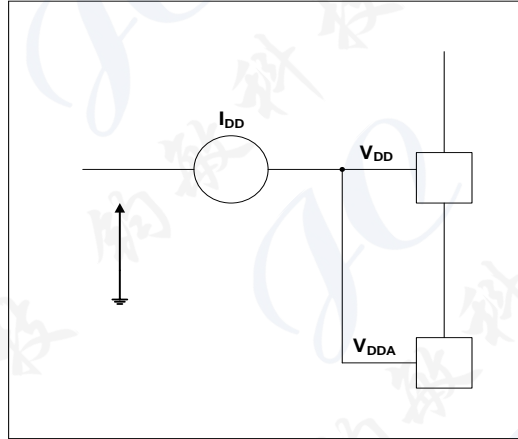
### 4.1.6 供电方案

图 11. 供电方案



#### 4.1.7 电流消耗测量

图 12. 电流消耗测量方案



## 4.2 绝对最大额定值

加在器件上的载荷如果超过「绝对最大额定值」列表（表6、表7、表8）中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 6. 电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 $V_{DDA}$ 和 $V_{DD}$ ） <sup>(1)</sup>	-0.3	4.0	V
$V_{IN}$	在FT引脚上的输入电压	VSS-0.3	6.0	
	在FTa引脚上的输入电压，引脚设置为输入浮空、输入上拉、或输入下拉模式			
	在TC引脚上的输入电压	VSS-0.3	4.0	
在FTa引脚上的输入电压，引脚设置为模拟模式				
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx}-V_{SS} $	不同接地引脚之间的电压差	-	50	

(1) 所有的电源（ $V_{DD}$ 、 $V_{DDA}$ ）和地（ $V_{SS}$ 、 $V_{SSA}$ ）引脚必须始终连接到外部允许范围内的供电系统上。

表 7. 电流特性

符号	描述	最大值	单位
$I_{VDD}$	外部主供电电压（包含 $V_{DDA}$ 和 $V_{DD}$ ） <sup>(1)</sup>	150	mA
$I_{VSS}$	经过 $V_{SS}$ 地线的总电流（流出电流） <sup>(1)</sup>	150	
$I_{IO}$	任意I/O和控制引脚上的输出灌电流	25	
	任意I/O和控制引脚上的输出电流	-25	

(1) 所有的电源（ $V_{DD}$ 、 $V_{DDA}$ ）和地（ $V_{SS}$ 、 $V_{SSA}$ ）引脚必须始终连接到外部允许范围内的供电系统上。

表 8. 温度特性

符号	描述	数值	单位
$T_{STG}$	储存温度范围	-60 ~ +150	°C
$T_J$	最大结温度	125	

## 4.3 工作条件

### 4.3.1 通用工作条件

表9. 通用工作条件

符号	参数	条件	最小值	最大值	单位
f <sub>HCLK</sub>	内部AHB时钟频率	-	0	120	MHz
f <sub>PCLK1</sub>	内部APB1时钟频率	-	0	120	MHz
f <sub>PCLK2</sub>	内部APB2时钟频率	-	0	120	MHz
V <sub>CC3IO</sub>	标准工作电压 (= V <sub>DD</sub> )	-	2.4	3.6	V
V <sub>DDA</sub>	模拟部分工作电压	必须与V <sub>CC3IO</sub> (1)相同	2.4	3.6	V
PD	功率耗散: TA = 105 °C	LQFP48 (7 x 7 mm)	-	230	mW
TA	环境温度	-	-40	105	°C

(1) 建议使用相同的电源为 V<sub>DD</sub> 和 V<sub>DDA</sub> 供电，在上电和正常操作期间，V<sub>DD</sub> 和 V<sub>DDA</sub> 之间最多允许有300 mV的差别。

### 4.3.2 上电和掉电时的工作条件

下表中给出的参数是依据表9列出的环境温度下测试得出。

表10. 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单位
t <sub>VDD</sub>	V <sub>DD</sub> 上升速率	-	0	∞	ms/V
	V <sub>DD</sub> 下降速率		20	∞	μs/V

### 4.3.3 内置复位和电源控制模块特性

下表中给出的参数是依据表9列出的环境温度下和  $V_{DD}$  供电电压下测试得出。

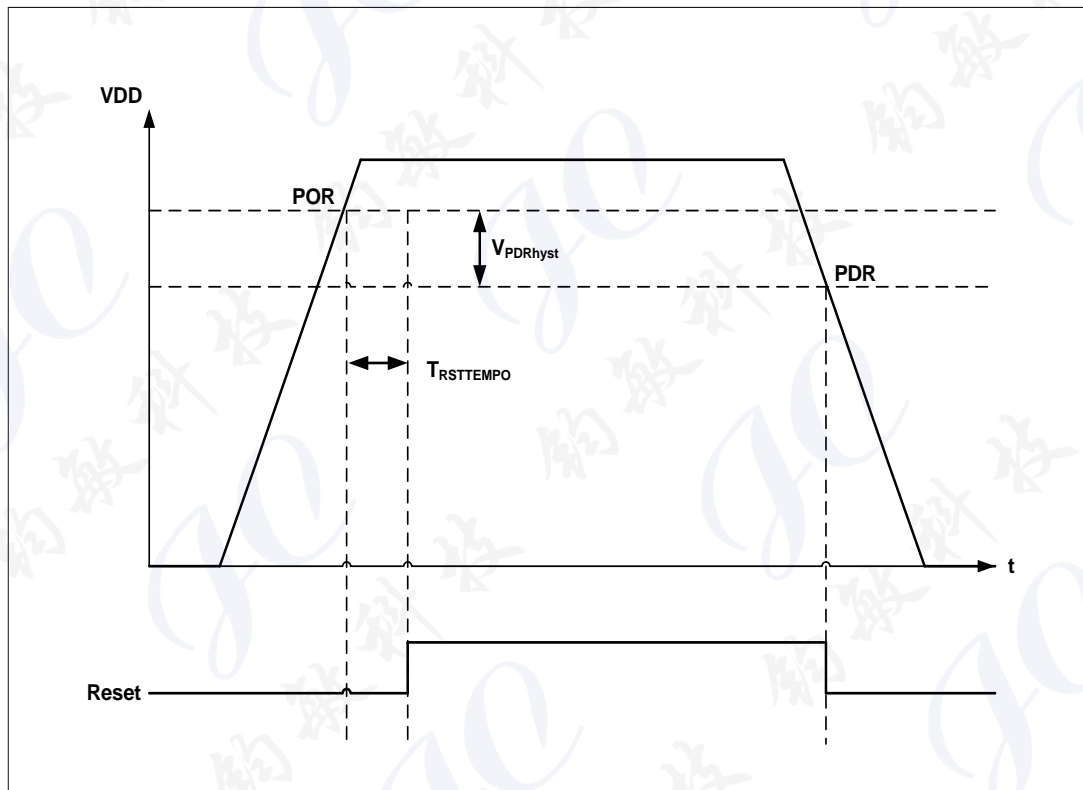
表 11. 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}$	上电/掉电复位阈值	下降沿	1.62 <sup>(1)</sup>	1.88	2.16 <sup>(2)</sup>	V
		上升沿	1.73 <sup>(2)</sup>	2.06	2.4	V
$V_{PDRhyst}$ <sup>(2)</sup>	PDR迟滞		-	180	-	mV
$T_{RSTTEMPO}$ <sup>(2)</sup>	复位持续时间: $V_{DD}$ 高于 $V_{POR}$ 且持续时间超过 $T_{RSTTEMPO}$ 后, CPU开始运行		-	4.5	-	ms

(1) 产品的特性由设计保证至最小的数值  $V_{POR/PDR}$ 。

(2) 由设计保证, 不在生产中测试。

图 13. 上电复位和掉电复位的波形图



**表 12. 可编程电压检测器特性**

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>PVD1</sub>	PVD阈值1 (PLS[2:0] = 001)	上升沿 <sup>(1)</sup>	2.19	2.28	2.37	V
		下降沿	2.09	2.18	2.27	V
V <sub>PVD2</sub>	PVD阈值2 (PLS[2:0] = 010)	上升沿	2.28	2.38	2.48	V
		下降沿	2.18	2.28	2.38	V
V <sub>PVD3</sub>	PVD阈值3 (PLS[2:0] = 011)	上升沿	2.38	2.48	2.58	V
		下降沿	2.28	2.38	2.48	V
V <sub>PVD4</sub>	PVD阈值4 (PLS[2:0] = 100)	上升沿	2.47	2.58	2.69	V
		下降沿	2.37	2.48	2.59	V
V <sub>PVD5</sub>	PVD阈值5 (PLS[2:0] = 101)	上升沿	2.57	2.68	2.79	V
		下降沿	2.47	2.58	2.69	V
V <sub>PVD6</sub>	PVD阈值6 (PLS[2:0] = 110)	上升沿	2.66	2.78	2.9	V
		下降沿	2.56	2.68	2.8	V
V <sub>PVD7</sub>	PVD阈值7 (PLS[2:0] = 111)	上升沿	2.76	2.88	3	V
		下降沿	2.66	2.78	2.9	V
V <sub>PVDhyst</sub> <sup>(2)</sup>	PVD迟滞	-	-	100	-	mV
I <sub>DD</sub> (PVD)	PVD电流消耗	-	-	20	30(2)	μA

(1) PLS[2:0] = 001电平可能因低于V<sub>PDR</sub>无法使用。

(2) 由设计保证，不在生产中测试。

### 4.3.4 内置的参照电压

下表中给出的参数是依据表9列出的环境温度下和V<sub>DD</sub>供电电压下测试得出。

**表 13. 内置的参照电压**

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>REFINT</sub>	内置参照电压	-	1.17	1.20	1.23	V
T <sub>S_vrefint</sub> <sup>(1)</sup>	当读出内部参照电压时，ADC的采样时间	-	-	5.1	17.1 <sup>(2)</sup>	μs
T <sub>Coeff</sub> <sup>(2)</sup>	温度系数	-	-120	-	120	ppm/°C

(1) 最短的采样时间是通过应用中的多次循环得到。

(2) 由设计保证，不在生产中测试。

### 4.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O引脚的负载、产品的软件配置、工作频率、I/O脚的翻转速率、以及执行的代码等。

电流消耗的测量方法说明，详见图12。

#### 典型的电流消耗

微控制器处于下述条件下：

- 所有的I/O引脚都处于模拟模式。
- 闪存存储器的访问时间随  $f_{HCLK}$  的频率调整（0 ~ 32 MHz时为0个等待周期，33 ~ 64 MHz时为1个等待周期，65 ~ 96 MHz时为2个等待周期，超过96 MHz时为3个等待周期）。
- 指令预取功能开启（提示：这个参数必须在设置时钟和总线分频之前设置）。
- 环境温度和  $V_{DD}$  供电电压符合表9。
- $f_{PCLK1} = f_{HCLK}$ ,  $f_{PCLK2} = f_{HCLK}$ ,  $f_{ADCCLK} = f_{PCLK2}/8$ 。

表 14. 运行模式下的典型电流消耗

符号	参数	条件	$f_{HCLK}$	典型值 <sup>(1)</sup>		单位
				使能所有外设	关闭所有外设	
$I_{DD}$	运行模式下的 的供应电流	外部时钟 <sup>(2)</sup>	120 MHz	16.7	11.3	mA
			108 MHz	15.2	10.3	
			72 MHz	10.5	7.19	
			48 MHz	7.62	5.44	
			36 MHz	5.98	4.34	
			24 MHz	4.65	3.54	
			16 MHz	3.45	2.71	
			8 MHz	1.96	1.57	
			4 MHz	1.50	1.30	
			2 MHz	1.27	1.16	
			1 MHz	1.16	1.10	
			500 kHz	1.10	1.07	
		125 kHz	1.06	1.04	mA	
		120 MHz	16.7	11.3		
		108 MHz	15.1	10.3		
		72 MHz	10.4	7.14		
		48 MHz	7.52	5.38		
		36 MHz	5.88	4.27		
		24 MHz	4.53	3.47		
		16 MHz	3.34	2.63		
		8 MHz	1.83	1.48		
		4 MHz	1.37	1.20		
		2 MHz	1.15	1.06		
		1 MHz	1.03	0.99		
500 kHz	0.97	0.95				
125 kHz	0.93	0.93				



- (1) 典型值是在  $T_A = 25\text{ }^\circ\text{C}$ ,  $V_{DD} = 3.3\text{ V}$  时测试得到。  
 (2) 外部时钟为 8 MHz, 当  $f_{HCLK} > 8\text{ MHz}$  时启用 PLL。

表 15. 睡眠模式下的典型电流消耗

符号	参数	条件	$f_{HCLK}$	典型值(1)		单位
				使能所有外设	关闭所有外设	
$I_{DD}$	睡眠模式下的 供应电流	外部时钟(2)	120 MHz	12.2	4.99	mA
			108 MHz	11.1	4.59	
			72 MHz	7.76	3.38	
			48 MHz	5.81	2.89	
			36 MHz	4.60	2.42	
			24 MHz	3.70	2.25	
			16 MHz	2.80	1.83	
			8 MHz	1.60	1.11	
			4 MHz	1.30	1.05	
			2 MHz	1.15	1.02	
			1 MHz	1.07	1.00	
			500 kHz	1.03	0.99	
		125 kHz	1.00	0.98		
		运行于高速内部RC振荡器 (HSI)	120 MHz	12.1	4.88	mA
			108 MHz	11.0	4.47	
			72 MHz	7.65	3.27	
			48 MHz	5.70	2.78	
			36 MHz	4.49	2.30	
			24 MHz	3.59	2.13	
			16 MHz	2.68	1.71	
			8 MHz	1.47	0.98	
			4 MHz	1.17	0.93	
			2 MHz	1.02	0.89	
			1 MHz	0.94	0.88	
500 kHz	0.90		0.87			
125 kHz	0.87	0.86				

- (1) 典型值是在  $T_A = 25\text{ }^\circ\text{C}$ ,  $V_{DD} = 3.3\text{ V}$  时测试得到。  
 (2) 外部时钟为 8 MHz, 当  $f_{HCLK} > 8\text{ MHz}$  时启用 PLL。

### 最大电流消耗

微控制器处于下述条件下：

- 所有的I/O引脚都处于模拟模式。
- 闪存存储器的访问时间随  $f_{HCLK}$  的频率调整（0 ~ 32 MHz时为0个等待周期，33 ~ 64 MHz时为1个等待周期，65 ~ 96 MHz时为2个等待周期，超过96 MHz时为3个等待周期）。
- 指令预取功能开启（提示：这个参数必须在设置时钟和总线分频之前设置）。
- 当开启外设时： $f_{PCLK1} = f_{HCLK}$ ， $f_{PCLK2} = f_{HCLK}$ ， $f_{ADCCLK} = f_{PCLK2}/8$ 。

表16和表17给出的参数是在环境温度和  $V_{DD}$  供电电压符合表9的条件测试得到。

表 16. 运行模式下的最大电流消耗

符号	参数	条件	$f_{HCLK}$	最大值 <sup>(1)</sup>		单位
				TA = 85 °C	TA = 105 °C	
$I_{DD}$	运行模式下的供应电流	外部时钟 <sup>(2)</sup> 使能所有外设	120 MHz	18.9	20.7	mA
			108 MHz	17.3	19.1	
			72 MHz	12.6	14.4	
			48 MHz	9.69	11.5	
			36 MHz	8.04	9.81	
			24 MHz	6.69	8.45	
			16 MHz	5.49	7.24	
			8 MHz	3.99	5.73	
		外部时钟 <sup>(2)</sup> 关闭所有外设	120 MHz	13.5	15.2	mA
			108 MHz	12.4	14.2	
			72 MHz	9.29	11.0	
			48 MHz	7.52	9.26	
			36 MHz	6.41	8.14	
			24 MHz	5.60	7.33	
		16 MHz	4.76	6.49		
		8 MHz	3.61	5.35		

(1) 由综合评估得出，不在生产中测试。

(2) 外部时钟为8 MHz，当 $f_{HCLK} > 8$  MHz时启用PLL。

**表 17. 睡眠模式下的最大电流消耗**

符号	参数	条件	f <sub>HCLK</sub>	最大值 <sup>(1)</sup>		单位
				T <sub>A</sub> = 85 °C	T <sub>A</sub> = 105 °C	
I <sub>DD</sub>	睡眠模式下的供应电流	外部时钟 <sup>(2)</sup> 使能所有外设	120 MHz	14.4	16.1	mA
			108 MHz	13.3	15.0	
			72 MHz	9.85	11.6	
			48 MHz	7.89	9.58	
			36 MHz	6.69	8.36	
			24 MHz	5.79	7.45	
			16 MHz	4.88	6.53	
			8 MHz	3.68	5.31	
		外部时钟 <sup>(2)</sup> 关闭所有外设	120 MHz	7.06	8.70	mA
			108 MHz	6.66	8.30	
			72 MHz	5.45	7.09	
			48 MHz	4.96	6.57	
			36 MHz	4.48	6.12	
			24 MHz	4.31	5.93	
			16 MHz	3.89	5.53	
			8 MHz	3.18	4.81	

- (1) 由综合评估得出，不在生产中测试。
- (2) 外部时钟为8 MHz，当f<sub>HCLK</sub> > 8 MHz时启用PLL。

**表 18. 停机和待机模式下的典型和最大电流消耗**

符号	参数	条件	典型值 <sup>(1)</sup>		最大值 <sup>(2)</sup>		单位
			V <sub>DD</sub> = 2.4 V	V <sub>DD</sub> = 3.3 V	T <sub>A</sub> = 85 °C	T <sub>A</sub> = 105 °C	
I <sub>DD</sub>	停机模式下的供应电流 <sup>(3)</sup>	调压器处于运行模式，高速内部 RC 振荡器和高速外部振荡器处于关闭状态（没有独立看门狗）	445	450	4100	6750	μA
		调压器处于低功耗模式且 LPDS1 设置为 1，高速内部 RC 振荡器和高速外部振荡器处于关闭状态（没有独立看门狗）	205	210	2000	3315	
	待机模式下的供应电流	低速外部振荡器和 RTC 处于关闭状态	2.4	3.6	5.9	7.6	μA
		低速外部振荡器和 RTC 处于开启状态	3.2	5.1	7.2	9.2	

- (1) 典型值是在 T<sub>A</sub> = 25 °C 下测试得到。
- (2) 由综合评估得出，不在生产中测试。
- (3) 进停机模式前 RCC\_AHBEN[4] (FLASHEN) 必须设置为 1，否则典型值会产生额外约 50 μA 耗电。

图 14. 调压器在运行模式时，待机模式下的典型电流消耗在不同的  $V_{DD}$  时与温度的对比

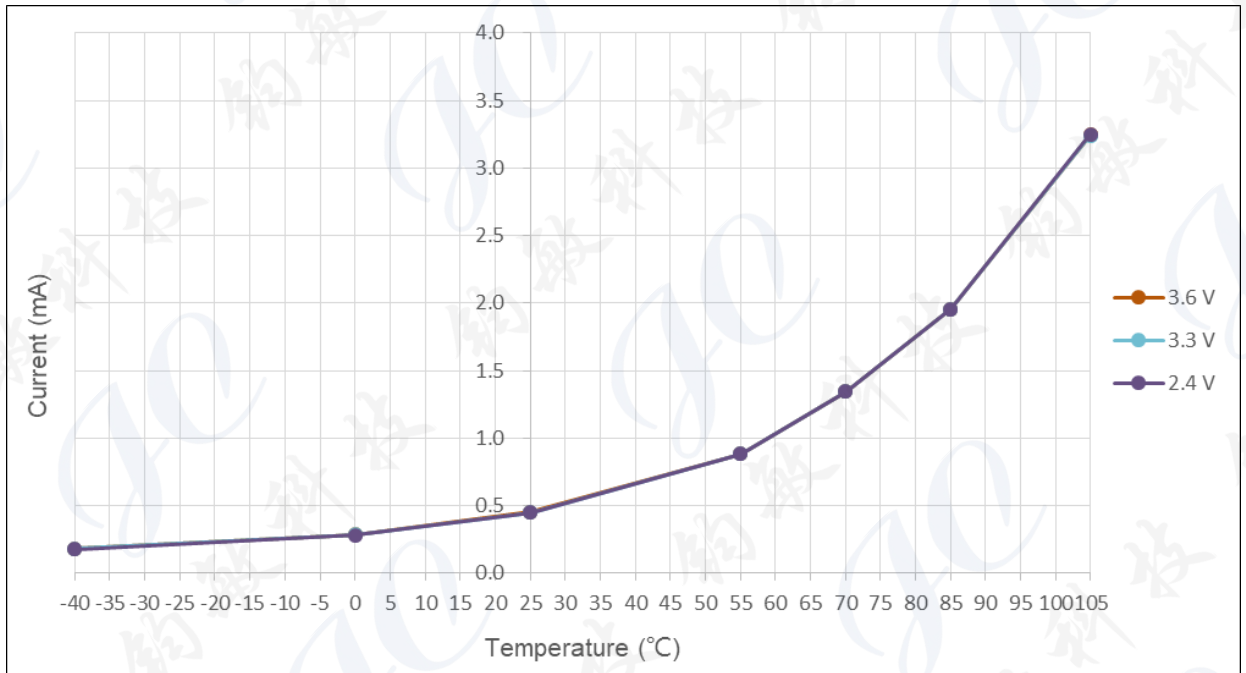


图 15. 调压器在低功耗模式时，待机模式下的典型电流消耗在不同的  $V_{DD}$  时与温度的对比

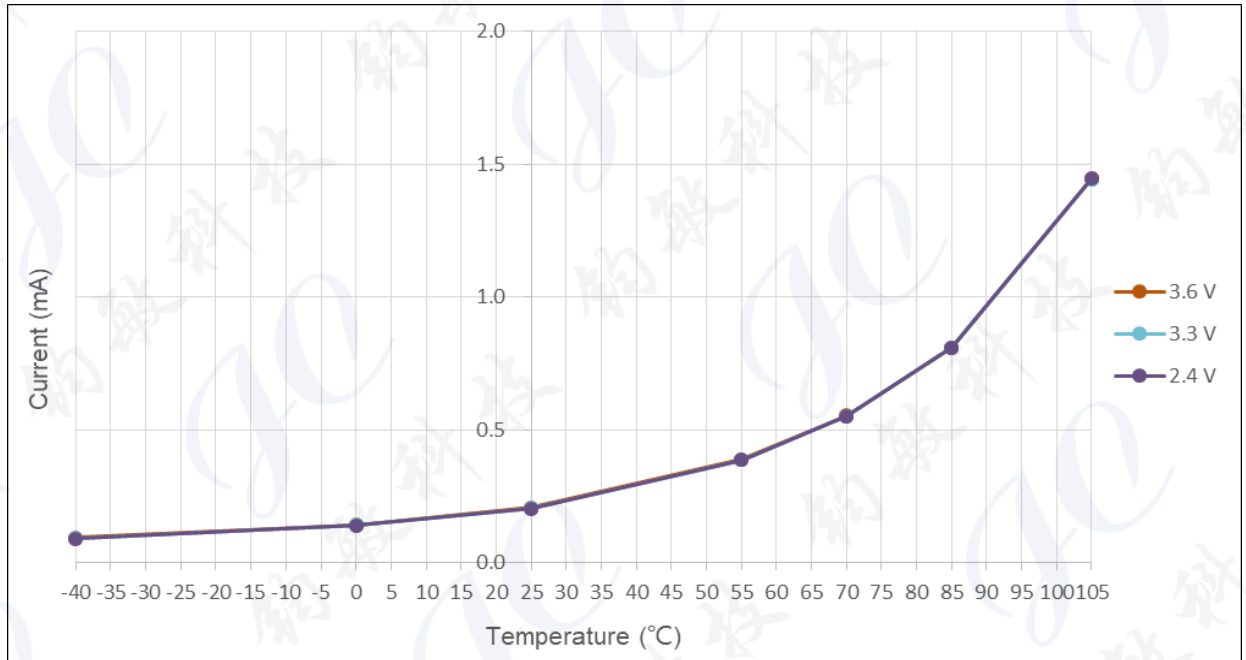
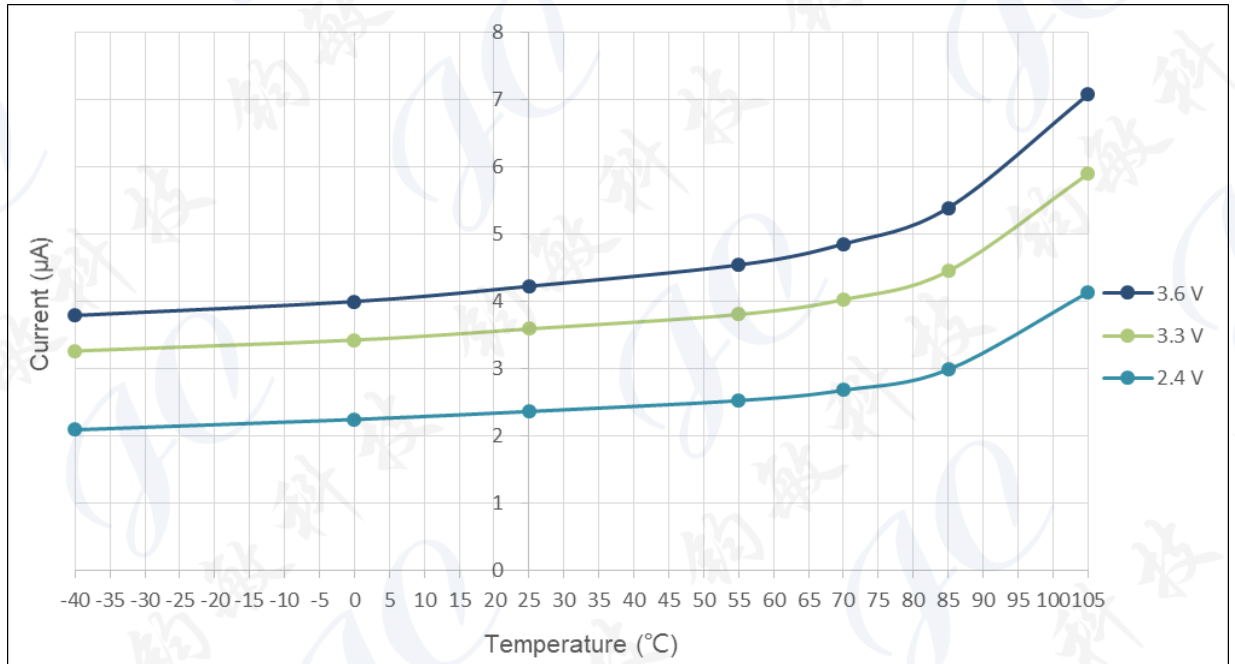


图 16. 待机模式下的典型电流消耗在不同的 VDD 时与温度的对比



### 内置外设电流消耗

内置外设的电流消耗列于表19，微控制器的工作条件如下：

- 所有的I/O引脚都处于模拟模式。
- 所有的外设都处于关闭状态，除非特别说明。
- 给出的数值是通过测量电流消耗计算得出
  - 关闭所有外设的时钟
  - 只开启一个外设的时钟
- 环境温度和V<sub>DD</sub>供电电压条件列于表9。

表 19. 内置外设的电流消耗

内置外设	典型值	单位
AHB (最高至120 MHz)	DMA1	2.15
	SRAM	1.06
	Embedded Flash	12.08
	GPIOA	0.50
	GPIOB	0.50
	GPIOC	0.50
	GPIOF	0.50
	CRC	0.70
APB1 (最高至120 MHz)	TMR3	6.29
	TMR6	0.49
	TMR14	2.28
	SPI2/I <sup>2</sup> S2	2.26
	USART2	2.11
	I <sup>2</sup> C1	1.71
	I <sup>2</sup> C2	1.68
	WWDG	0.20
PWR	0.39	
APB2 (最高至120 MHz)	SYSCFG/COMP	0.29
	SPI1/I <sup>2</sup> S1	2.03
	USART1	2.12
	TMR1	7.68
	TMR15	4.65
	TMR16	3.19
	TMR17	3.41
	ADC1	5.17
ACC	0.95	

### 内置外设电流消耗

内置外设的电流消耗列于表19，微控制器的工作条件如下：

- 所有的I/O引脚都处于模拟模式。
- 所有的外设都处于关闭状态，除非特别说明。
- 给出的数值是通过测量电流消耗计算得出
  - 关闭所有外设的时钟
  - 只开启一个外设的时钟
- 环境温度和V<sub>DD</sub>供电电压条件列于表9。

表 19. 内置外设的电流消耗

内置外设	典型值	单位
AHB (最高至120 MHz)	DMA1	2.15
	SRAM	1.06
	Flash	12.08
	GPIOA	0.50
	GPIOB	0.50
	GPIOC	0.50
	GPIOF	0.50
	CRC	0.70
APB1 (最高至120 MHz)	TMR3	6.29
	TMR6	0.49
	TMR14	2.28
	SPI2/I <sup>2</sup> S2	2.26
	USART2	2.11
	I <sup>2</sup> C1	1.71
	I <sup>2</sup> C2	1.68
	WWDG	0.20
	PWR	0.39
APB2 (最高至120 MHz)	SYSCFG/COMP	0.29
	SPI1/I <sup>2</sup> S1	2.03
	USART1	2.12
	TMR1	7.68
	TMR15	4.65
	TMR16	3.19
	TMR17	3.41
	ADC1	5.17
ACC	0.95	

### 4.3.6 外部时钟源特性

外部振荡源产生的高速外部用户时钟

在旁路模式，HSE振荡器关闭，输入引脚为标准GPIO。

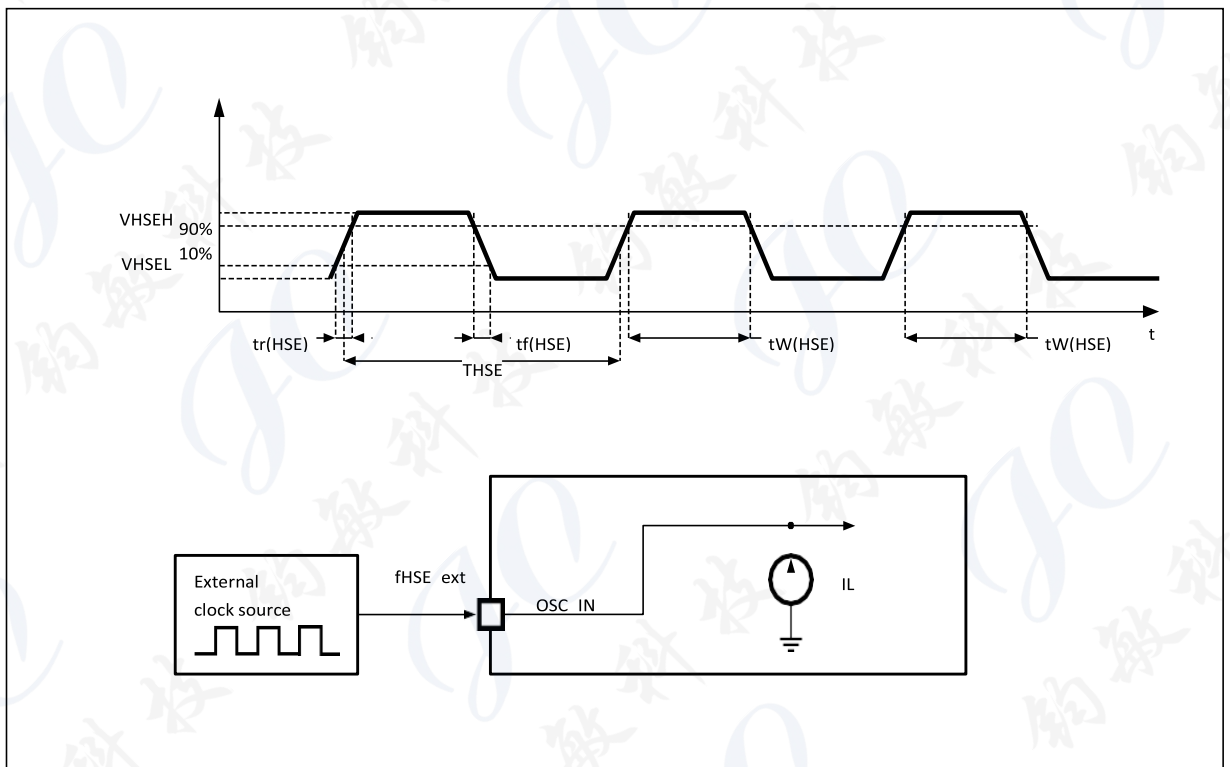
外部时钟信号必须考虑第4.3.13章节中的I/O特性。然而，建议的时钟输入波形示于图17中。

表 20. 高速外部用户时钟特性

符号	参数 <sup>(1)</sup>	条件	最小值	典型值	最大值	单位
f <sub>HSE_ext</sub>	用户外部时钟频率		1	8	25	MHz
VHSEH	OSC_IN输入引脚高电平电压		0.7V <sub>DD</sub>	-	V <sub>DD</sub>	V
VHSEL	OSC_IN输入引脚低电平电压		V <sub>SS</sub>	-	0.3V <sub>DD</sub>	
tw(HSE)	OSC_IN高或低的时间	-	5	-	-	ns
tr(HSE)						
tf(HSE)	OSC_IN上升或下降的时间		-	-	20	
DuCy(HSE)	占空比	-	45	-	55	%
I <sub>L</sub>	OSC_IN输入漏电流	V <sub>SS</sub> ≤ V <sub>IN</sub> ≤ V <sub>DD</sub>	-	-	±1	μA

(1) 由设计保证，不在生产中测试。

图 17. 外部高速时钟源的交流时序图





### 外部振荡源产生的低速外部用户时钟

在旁路模式，LSE振荡器关闭，输入引脚为标准GPIO。

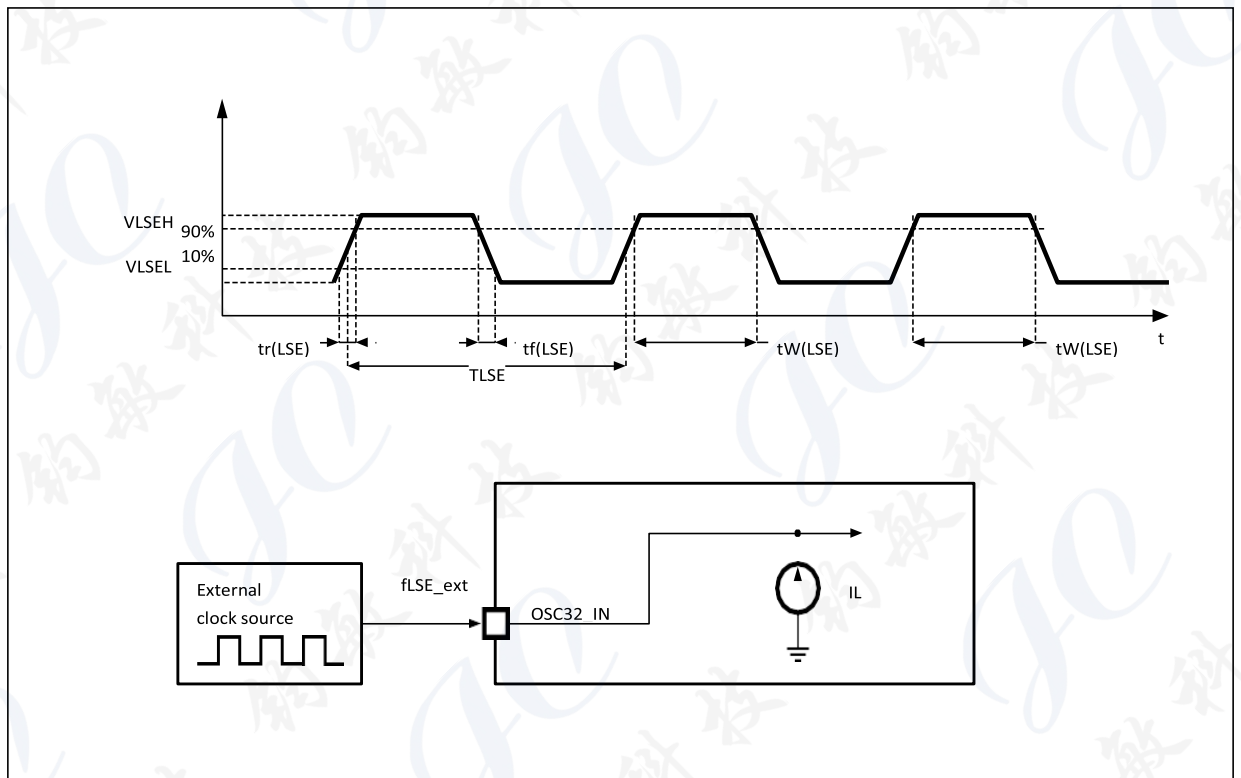
外部时钟信号必须考虑第4.3.13章节中的I/O特性。然而，建议的时钟输入波形示于图18中。

表 21. 低速外部用户时钟特性

符号	参数 <sup>(1)</sup>	条件	最小值	典型值	最大值	单位
fLSE_ext	用户外部时钟频率		-	32.768	1000	kHz
VLSEH	OSC32_IN输入引脚高电平电压	-	0.7V <sub>DD</sub>	-	V <sub>DD</sub>	V
VLSEL	OSC32_IN输入引脚低电平电压		V <sub>SS</sub>	-	0.3V <sub>DD</sub>	
tw(LSE) tw(LSE)	OSC32_IN高或低的时间		450	-	-	ns
tr(LSE) tf(LSE)	OSC32_IN上升或下降的时间	-	-	50		
DuCy(LSE)	占空比	-	30	-	70	%
I <sub>L</sub>	OSC32_IN输入漏电流	V <sub>SS</sub> ≤ V <sub>IN</sub> ≤ V <sub>DD</sub>	-	-	±1	μA

(1) 由设计保证，不在生产中测试。

图 18. 外部低速时钟源的交流时序图



### 晶振/陶瓷谐振器产生的高速外部时钟

高速外部时钟（HSE）可以使用一个4~25 MHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

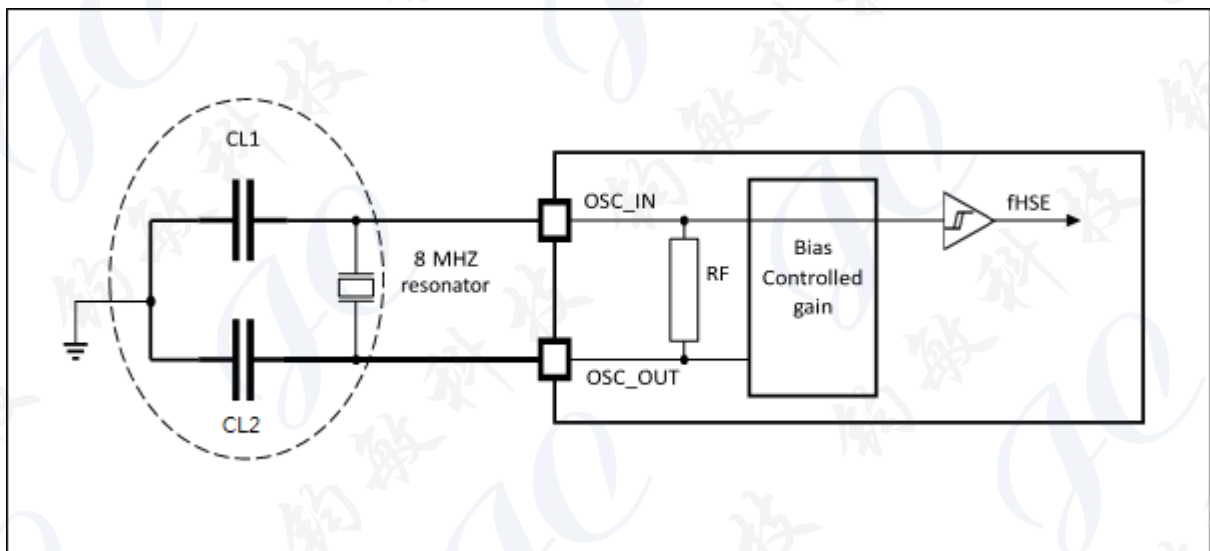
表 22. HSE 4~25 MHz 振荡器特性<sup>(1)(2)</sup>

符号	符号	条件	最小值	典型值	最大值	单位
f <sub>OSC_IN</sub>	振荡器频率	-	4	8	25	MHz
t <sub>SU(HSE)</sub> <sup>(3)</sup>	启动时间	V <sub>DD</sub> 是稳定的	-	2	-	ms

- (1) 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。
- (2) 由综合评估得出，不在生产中测试。
- (3) t<sub>SU(HSE)</sub>是启动时间，是从软件使能HSE开始测量，直至得到稳定的8 MHz振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

对于CL1和CL2，建议使用高质量的、为高频应用而设计的（典型值为）5 pF~25 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常CL1和CL2具有相同参数。晶体制造商通常以CL1和CL2的串行组合给出负载电容的参数。在选择CL1和CL2时，PCB和MCU引脚的容抗应该考虑在内（可以粗略地把引脚与PCB板的电容按10 pF估计）。

图 19. 使用 8 MHz 晶体的典型应用



### 晶振产生的低速外部时钟

低速外部时钟（LSE）可以使用一个32.768 kHz的晶振构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，晶振和负载电容必须尽可能地靠近晶振的引脚，以减小输出失真和启动时的稳定时间。有关晶振的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 23. LSE 振荡器特性 (fLSE = 32.768 kHz) <sup>(1)(2)</sup>

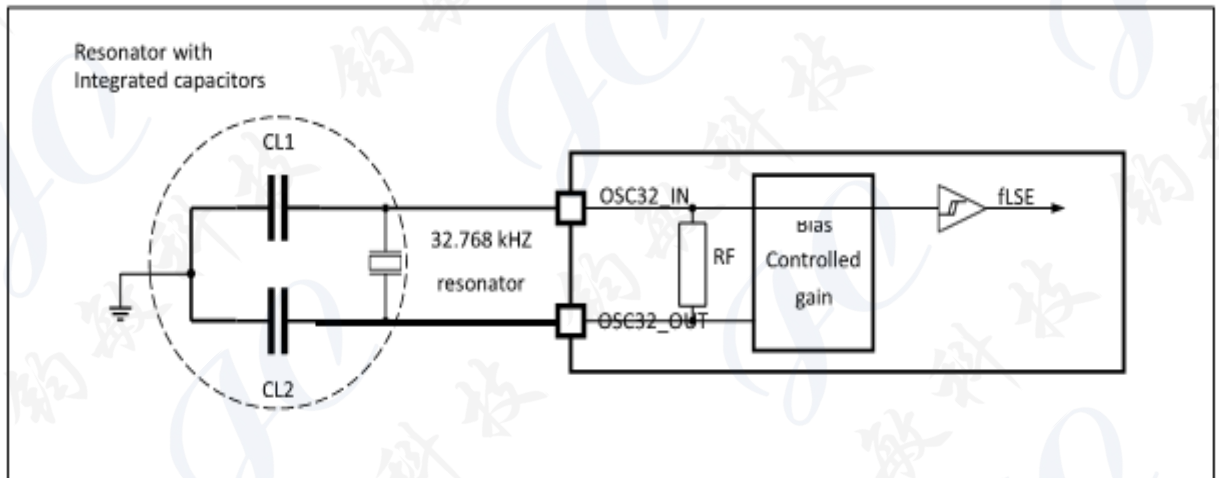
符号	参数	条件	最小值	典型值	最大值	单位
t <sub>su</sub> (LSE)	启动时间	V <sub>DD</sub> 是稳定的	-	180	-	ms

- (1) 谐振器的特性参数由晶振制造商给出。
- (2) 由综合评估得出，不在生产中测试。

对于CL1和CL2，建议使用高质量的5 pF~15 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常CL1和CL2具有相同参数。晶体制造商通常以CL1和CL2的串行组合给出负载电容的参数。

负载电容CL由下式计算： $CL = CL1 \times CL2 / (CL1 + CL2) + C_{stray}$ ，其中C<sub>stray</sub>是引脚的电容和PCB板或PCB相关的电容，它的典型值是介于2 pF至7 pF之间。

图 20. 使用 32.768 kHz 晶体的典型应用



注：OSC32\_IN 和 OSC32\_OUT间不需要外部电阻，也禁止添加

### 4.3.7 内部时钟源特性

下表中给出的特性参数是使用环境温度和供电电压符合表9的条件测量得到。所提供的曲线基于特征结果，未经生产测试。

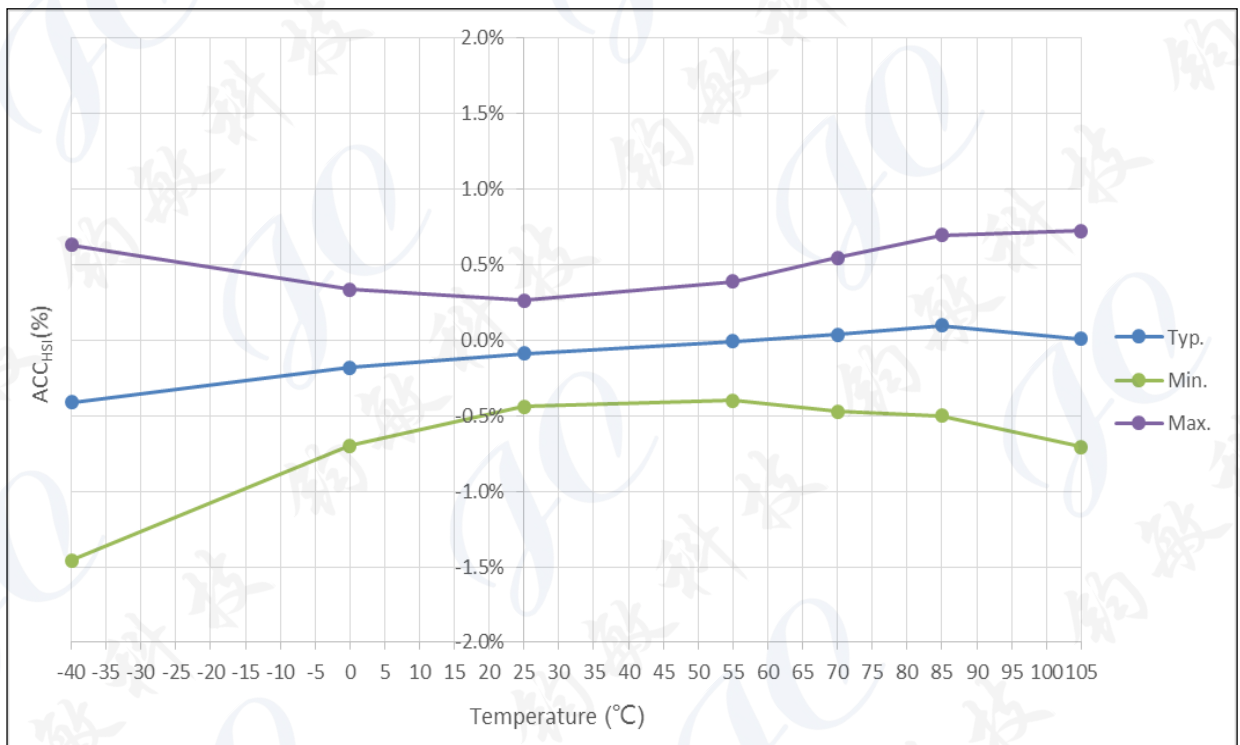
#### 高速内部（HSI）RC振荡器

表 24. HSI 振荡器特性<sup>(1)</sup>

符号	参数	条件	最小值	典型值	最大值	单位	
f <sub>HSI</sub>	频率	-	-	48	-	MHz	
DuCy(HSI)	占空比	-	45	-	55	%	
ACC <sub>HSI</sub>	HSI振荡器的精度	使用者以寄存器RCC_CTRL校准	-	-	1 <sup>(2)</sup>	%	
		出厂校准 <sup>(3)</sup>	T <sub>A</sub> = -40~105 °C	-2	-	1.5	%
			T <sub>A</sub> = -40~85 °C	-2	-	1.2	%
			T <sub>A</sub> = 0~70 °C	-1.5	-	1.2	%
	T <sub>A</sub> = 25 °C	-1	-	1	%		
t <sub>SU</sub> (HSI) <sup>(3)</sup>	HSI振荡器启动时间	-	-	10	12	μs	
I <sub>DD</sub> (HSI) <sup>(3)</sup>	HSI振荡器功耗	-	-	220	290	μA	

- (1) V<sub>DD</sub> = 3.3 V, T<sub>A</sub> = -40~105 °C, 除非特别说明。  
 (2) 由设计保证, 不在生产中测试。  
 (3) 由综合评估得出, 不在生产中测试。

图 21. HSI 振荡器精度与温度的对比



低速内部(LSI) RC振荡器

表 25. LSI 振荡器特性<sup>(1)</sup>

符号	参 数	条件	最小值	典型值	最大值	单位
$f_{LSI}$ <sup>(2)</sup>	频率	-	25	35	45	kHz

(1)  $V_{DD} = 3.3\text{ V}$ ,  $T_A = -40\sim 105\text{ }^\circ\text{C}$ , 除非特别说明。

(2) 由综合评估得出, 不在生产中测试。

### 4.3.8 低功耗模式唤醒时间

下表列出的唤醒时间是在一个系统时钟为HSI RC振荡器的唤醒阶段测量唤醒事件至第一条用户指令执行间的延时得到。唤醒时使用的时钟源当前依据当前的操作模式而定：

- 停机或待机模式：时钟源是HSI RC振荡器
- 睡眠模式：时钟源是进入睡眠模式时所使用的时钟

所有的时间是使用环境温度和供电电压符合表9的条件测量得到。

表 26. 低功耗模式的唤醒时间

符号	参数	典型值	单位
$t_{WUSLEEP}$	从睡眠模式唤醒	3.3	$\mu s$
$t_{WUSTOP}$	从停机模式唤醒（调压器处于运行模式）	380	$\mu s$
	从停机模式唤醒（调压器处于低功耗模式）	450	
$t_{WUSTDBY}$	从待机模式唤醒	1250	$\mu s$

### 4.3.9 PLL 特性

下表列出的参数是使用环境温度和供电电压符合表9的条件测量得到。

表 27. PLL 特性

符号	参数	最小值	典型值	最大值(1)	单位
$f_{PLL\_IN}$	PLL输入时钟 <sup>(2)</sup>	2	8	16	MHz
	PLL输入时钟占空比	40	-	60	%
$f_{PLL\_OUT}$	PLL倍频输出时钟	16	-	120	MHz
$t_{LOCK}$	PLL锁相时间	-	-	200	$\mu s$
<b>Jitter</b>	Cycle-to-cycle jitter	-	-	300	ps

(1) 由综合评估得出，不在生产中测试。

(2) 需要注意使用正确的倍频系数，从而根据PLL输入时钟频率使得 $f_{PLL\_OUT}$ 处于允许范围内。

### 4.3.10 存储器特性

除非特别说明，表28中给出的特性参数是基于 $T_A = -40$ 至 $105\text{ }^\circ\text{C}$ 的条件测量得到。

表 28. 闪存存储器特性

符号	参数	条件	最小值	典型值	最大值(1)	单位
$T_{PROG}$	编程时间	$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-	40	60	$\mu s$
$t_{ERASE}$	页擦除时间	$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-	6.4	8	ms
$t_{ME}$	整片擦除时间	$T_A = -40 \sim 105\text{ }^\circ\text{C}$	-	8	10	ms
$I_{DD}$	编程电流	写模式, $V_{DD} = 3.3\text{ V}$ , $f_{HCLK} = 8\text{ MHz}$ , $T_A = 25\text{ }^\circ\text{C}$	-	1.95	-	mA
		擦除模式, $V_{DD} = 3.3\text{ V}$ , $f_{HCLK} = 8\text{ MHz}$ , $T_A = 25\text{ }^\circ\text{C}$	-	1.62	-	

(1) 由设计保证，不在生产中测试。

**表 29. 闪存存储器寿命和数据保存期限**

符号	参数	条件	最小值(1)	典型值	最大值	单位
NEND	寿命（擦写次数）	TA = -40 ~ 105 °C	100	-	-	千次
tRET	数据保存期限	TA = 105 °C	10	-	-	年

(1) 由设计保证，不在生产中测试。

### 4.3.11 EMC 特性

敏感性测试是在产品的综合评估时抽样进行测试的。**功能性EMS（电磁敏感性）**

- **EFT:** 在 VDD 和 VSS 上通过一个 47 μF 和两个 100 nF 的电容器施加一个瞬变电压的脉冲群（正向和反向）直到产生功能性错误。这个测试符合 IEC 61000-4-4 标准。

**表 30. EMS 特性**

符号	参数	条件	级别/类型
EFT	在 VDD 和 VSS 上通过一个 47 μF 和两个 100 nF 的电容器施加的、导致功能错误的瞬变脉冲群电压极限	VDD = 3.3 V, LQFP48, TA = +25 °C, f <sub>HCLK</sub> = 120 MHz。符合 IEC 61000-4-4 VDD = 3.3 V, LQFP48, TA = +25 °C, f <sub>HCLK</sub> = 72 MHz。符合 IEC 61000-4-4	3/A (2 kV)

设计牢靠的软件以避免噪声的问题在器件级进行 EMC 的评估和优化，是在典型的应用环境中进行的。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。因此，建议用户对软件实行 EMC 优化，并进行与 EMC 有关的认证测试。

#### 软件建议

软件的流程中必须包含程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等...）

#### 认证前的试验

很多常见的失效（意外的复位和程序计数器被破坏），可以通过人工地在 NRST 上引入一个低电平或在晶振引脚上引入一个持续 1 秒的低电平而重现。

### 4.3.12 电气敏感性

基于三个不同的测试（ESD、LU），使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

#### 静电放电（ESD）

静电放电（一个正的脉冲然后间隔一秒钟后一个负的脉冲）施加到所有样品的所有引脚上，样品的大小与芯片上供电引脚数目相关（3片 x (n+1) 供电引脚）。这个测试符合 JS-001-2017/JS-002-2014 标准。

**表 31. ESD 绝对最大值**

符号	参数	条件	类型	最大值(1)	单位
VESD(HBM)	静电放电电压（人体模型）	TA = +25 °C, 符合 JS-001-2017	3A	6000	V
VESD(CDM)	静电放电电压（充电设备模型）	TA = +25 °C, 符合 JS-002-2014	III	1000	

(1) 由综合评估得出，不在生产中测试。

### 静态栓锁

为了评估栓锁性能，需要在6个样品上进行2个互补的静态栓锁测试：

- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的I/O引脚上注入电流。这个测试符合EIA/JESD78E集成电路栓锁标准。

表 32. 电气敏感性

符号	参数	条件	级别/类型
LU	静态栓锁类	TA = +105 °C, 符合EIA/JESD78E	II 类A (200 mA)

## 4.3.13 GPIO 特性

### 通用输入/输出特性

除非特别说明，下表列出的参数是按照表9的条件测量得到。所有的I/O端口都是兼容CMOS和TTL。

表 33. I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>IL</sub>	I/O脚输入低电平电压	-	-0.3	-	0.28 * V <sub>DD</sub> + 0.1	V
V <sub>IH</sub>	TC I/O脚输入高电平电压	-	0.31 * V <sub>DD</sub> + 0.8	-	V <sub>DD</sub> + 0.3	V
	FTa I/O脚输入高电平电压	模拟模式				
	FT I/O脚输入高电平电压	-				
	FTa I/O脚输入高电平电压	输入浮空、输入上拉、或输入下拉				
V <sub>hys</sub>	TC I/O脚施密特触发器电压迟滞 <sup>(1)</sup>	-	200	-	-	mV
	FT和FTa I/O脚施密特触发器电压迟滞 <sup>(1)</sup>	-	5% V <sub>DD</sub>	-	-	-
I <sub>lkg</sub>	输入浮空模式漏电流 <sup>(2)</sup>	V <sub>SS</sub> ≤ V <sub>IN</sub> ≤ V <sub>DD</sub> TC I/O 脚	-	-	±1	μA
		V <sub>SS</sub> ≤ V <sub>IN</sub> ≤ 5.5V FT 和FTa I/O 脚	-	-	±1	
R <sub>PU</sub>	弱上拉等效电阻	V <sub>IN</sub> = V <sub>SS</sub>	65	80	130	kΩ
R <sub>PD</sub>	弱下拉等效电阻 <sup>(3)</sup>	V <sub>IN</sub> = V <sub>DD</sub>	65	70	130	kΩ
C <sub>IO</sub>	I/O引脚的电容	-	-	9	-	pF

(1) 施密特触发器开关电平的迟滞电压。由综合评估得出，不在生产中测试。

(2) 如果在相邻引脚有反向电流倒灌，则漏电流可能高于最大值。

(3) BOOT0引脚弱下拉电阻不可禁用。

所有I/O端口都是CMOS和TTL兼容（不需软件配置），它们的特性考虑了多数严格的CMOS工艺或TTL参数。



### 输出驱动电流

在用户应用中，I/O脚的数目必须保证驱动电流不能超过6.2节给出的绝对最大额定值：

- 所有I/O端口从V<sub>DD</sub>上获取的电流总和，加上MCU在V<sub>DD</sub>上获取的最大运行电流，不能超过绝对最大额定值I<sub>VDD</sub>（参见表7）。
- 所有I/O端口吸收并从V<sub>SS</sub>上流出的电流总和，加上MCU在V<sub>SS</sub>上流出的最大运行电流，不能超过绝对最大额定值I<sub>VSS</sub>（参见表7）。

### 输出电压

除非特别说明，下表列出的参数是使用环境温度和V<sub>DD</sub>供电电压符合表9的条件测量得到。所有的I/O端口都是兼容CMOS和TTL的。

**表 34. 输出电压特性**

符号	参数	条件	最小值	最大值	单位
<b>适中电流推动/吸入能力</b>					
V <sub>OL</sub> (1)	输出低电平	CMOS端口, I <sub>IO</sub> = 4 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -0.4	-	
V <sub>OL</sub> (1)	输出低电平	TTL端口, I <sub>IO</sub> = 2 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		2.4	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 9 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	1.3	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -1.3	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 4 mA 2.4 V ≤ V <sub>DD</sub> < 2.7 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -0.4	-	
<b>较大电流推动/吸入能力</b>					
V <sub>OL</sub>	输出低电平	CMOS端口, I <sub>IO</sub> = 6 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub>	输出高电平		V <sub>DD</sub> -0.4	-	
V <sub>OL</sub> (1)	输出低电平	TTL端口, I <sub>IO</sub> = 5 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		2.4	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 18 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	1.3	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -1.3	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 8 mA 2.4 V ≤ V <sub>DD</sub> < 2.7 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -0.4	-	
<b>极大电流推动/吸入能力</b>					
V <sub>OL</sub> (1)	输出低电平	CMOS端口, I <sub>IO</sub> = 15 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -0.4	-	
V <sub>OL</sub> (1)	输出低电平	TTL端口, I <sub>IO</sub> = 12 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		2.4	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 36 mA 2.7 V ≤ V <sub>DD</sub> ≤ 3.6 V	-	1.3	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -1.3	-	
V <sub>OL</sub> (1)	输出低电平	I <sub>IO</sub> = 18 mA 2.4 V ≤ V <sub>DD</sub> < 2.7 V	-	0.4	V
V <sub>OH</sub> (1)	输出高电平		V <sub>DD</sub> -0.4	-	

(1) 由综合评估得出，不在生产中测试。

### 输入交流特性

输入交流特性的定义和数值在下表给出。

除非特别说明，下表列出的参数是使用环境温度和供电电压符合表9的条件测量得到。

表 35. 输入交流特性

符号	参数	最小值	最大值	单位
$t_{EXTipw}$	EXTI控制器检测到外部信号的脉冲宽度	10	-	ns

### 4.3.14 NRST 引脚特性

NRST引脚输入驱动使用CMOS工艺，它连接了一个不能断开的上拉电阻， $R_{PU}$ （参见下表）。

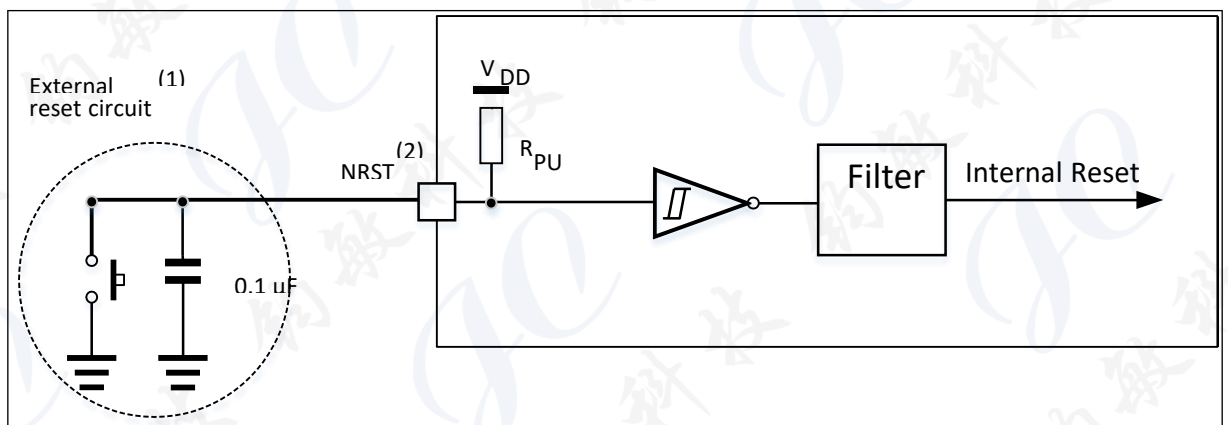
除非特别说明，下表列出的参数是使用环境温度和供电电压符合表9的条件测量得到。

表 36. NRST 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL}(NRST)^{(1)}$	NRST输入低电平电压	-	-0.3	-	0.72	V
$V_{IH}(NRST)^{(1)}$	NRST输入高电平电压	-	2	-	$V_{DD} + 0.3$	
$V_{hys}(NRST)$	NRST施密特触发器电压迟滞	-	-	400	-	mV
$R_{PU}$	弱上拉等效电阻	$V_{IN} = V_{SS}$	30	40	50	k $\Omega$
$V_F(NRST)^{(1)}$	NRST输入滤波脉冲	-	-	29	40	$\mu$ s
$V_{NF}(NRST)^{(1)}$	NRST输入非滤波脉冲	-	80	52	-	$\mu$ s

(1) 由设计保证，不在生产中测试。

图 22. 建议的 NRST 引脚保护



(1) 复位网络是为了防止寄生复位。

(2) 用户必须保证NRST引脚的电位能够低于表36中列出的最大 $V_{IL}(NRST)$ 以下，否则MCU不能得到复位。

### 4.3.15 TMR 定时器特性

下表列出的参数由设计保证。

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM输出）的特性详情，参见 [4.3.13 GPIO特性](#)。

表 37. TMRx<sup>(1)</sup>特性

符号	参数	条件	最小值	最大值	单位
Tres (TMR)	定时器分辨时间	-	1	-	t <sub>TMRxCLK</sub>
		f <sub>TMRxCLK</sub> = 120 MHz	8.3	-	ns
f <sub>EXT</sub>	CH1至CH4的定时器外部时钟频率	-	0	f <sub>TMRxCLK</sub> /2	MHz
		f <sub>TMRxCLK</sub> = 120 MHz	0	60	

(1) TMRx是一个通用的名称，代表TMR1，TMR3，TMR6，和TMR14~17。

### 4.3.16 通信接口

#### I<sup>2</sup>C 接口特性

SDA和SCL I/O要求的满足有以下限制：SDA和SCL不是“真”开漏的引脚，当配置为开漏输出时，在引出脚和V<sub>DD</sub>之间的PMOS管被关闭，但仍然存在。有关输入输出复用功能引脚（SDA和SCL）的特性详情，参见 4.3.13 GPIO特性。

I<sup>2</sup>C总线接口支持标准模式（最高100 kbit/s）和快速模式（最高400 kbit/s）。I<sup>2</sup>C总线频率可以最高增加到1 MHz。想要获得更完整详细的解决方案，可以联系邻近的雅特力销售处寻求技术支持。

#### SPI-I<sup>2</sup>S 接口特性

除非特别说明，表38列出的SPI参数和表39列出的I<sup>2</sup>S参数是使用环境温度，f<sub>PCLKx</sub>频率和V<sub>DD</sub>供电电压符合表9的条件测量得到。

有关输入输出复用功能引脚（SPI的NSS、SCK、MOSI、MISO，I<sup>2</sup>S的WS、CK、SD）的特性详情，参见 4.3.13 GPIO特性。

表 38. SPI 特性

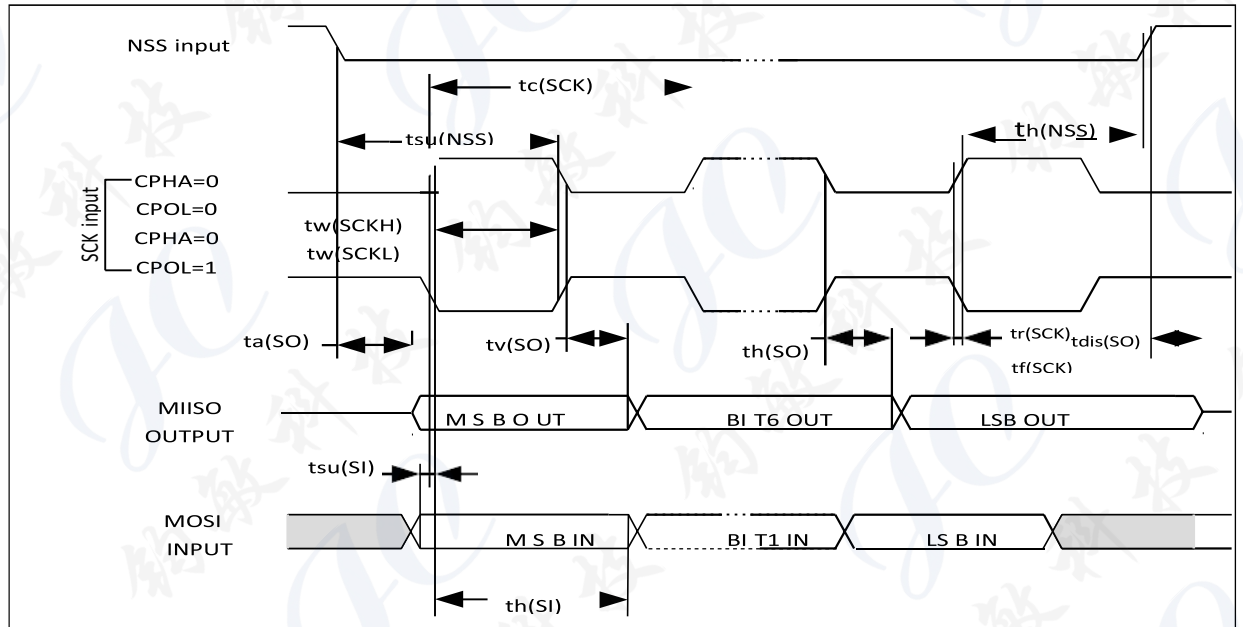
符号	参数	条件	最小值	最大值	单位	
f <sub>SCK</sub> (1/t <sub>C(SCK)</sub> ) <sup>(1)</sup>	SPI时钟频率 <sup>(2)</sup>	主模式	V <sub>DD</sub> = 3.3 V, TA = 25 °C	-	50	MHz
			V <sub>DD</sub> = 3.3 V, TA = 105 °C	-	40	
		从模式	V <sub>DD</sub> = 2.4 V, TA = 105 °C	-	36	
			-	f <sub>PCLK</sub> /2		
t <sub>r(SCK)</sub> t <sub>f(SCK)</sub>	SPI时钟上升和下降时间	负载电容: C = 15 pF	-	6	ns	
t <sub>SU(NSS)</sub> <sup>(1)</sup>	NSS建立时间	从模式	4t <sub>PCLK</sub>	-	ns	
t <sub>H(NSS)</sub> <sup>(1)</sup>	NSS保持时间	从模式	2t <sub>PCLK</sub> + 10	-	ns	
t <sub>w(SCKH)</sub> <sup>(1)</sup> t <sub>w(SCKL)</sub> <sup>(1)</sup>	SCK高和低的时间	主模式, f <sub>PCLK</sub> = 120 MHz, 预分频系数 = 4	t <sub>PCLK</sub> /2 - 2	t <sub>PCLK</sub> /2 + 1	ns	
t <sub>SU(MI)</sub> <sup>(1)</sup>	数据输入建立时间	主模式	4	-	ns	
t <sub>SU(SI)</sub> <sup>(1)</sup>		从模式	5	-		
t <sub>H(MI)</sub> <sup>(1)</sup>	数据输入保持时间	主模式	4	-	ns	
t <sub>H(SI)</sub> <sup>(1)</sup>		从模式	5	-		
t <sub>a(SO)</sub> <sup>(1)(3)</sup>	数据输出访问时间	从模式, f <sub>PCLK</sub> = 20 MHz	0	3t <sub>PCLK</sub>	ns	
t <sub>dis(SO)</sub> <sup>(1)(4)</sup>	数据输出禁止时间	从模式	0	18	ns	
t <sub>v(SO)</sub> <sup>(1)</sup>	数据输出有效时间	从模式（使能边沿之后）	-	22.5	ns	
t <sub>v(MO)</sub> <sup>(1)</sup>	数据输出有效时间	主模式（使能边沿之后）	-	6	ns	
t <sub>H(SO)</sub> <sup>(1)</sup>	数据输出保持时间	从模式（使能边沿之后）	11.5	-	ns	
t <sub>H(MO)</sub> <sup>(1)</sup>		主模式（使能边沿之后）	2	-		

(1) 由综合评估得出，不在生产中测试。

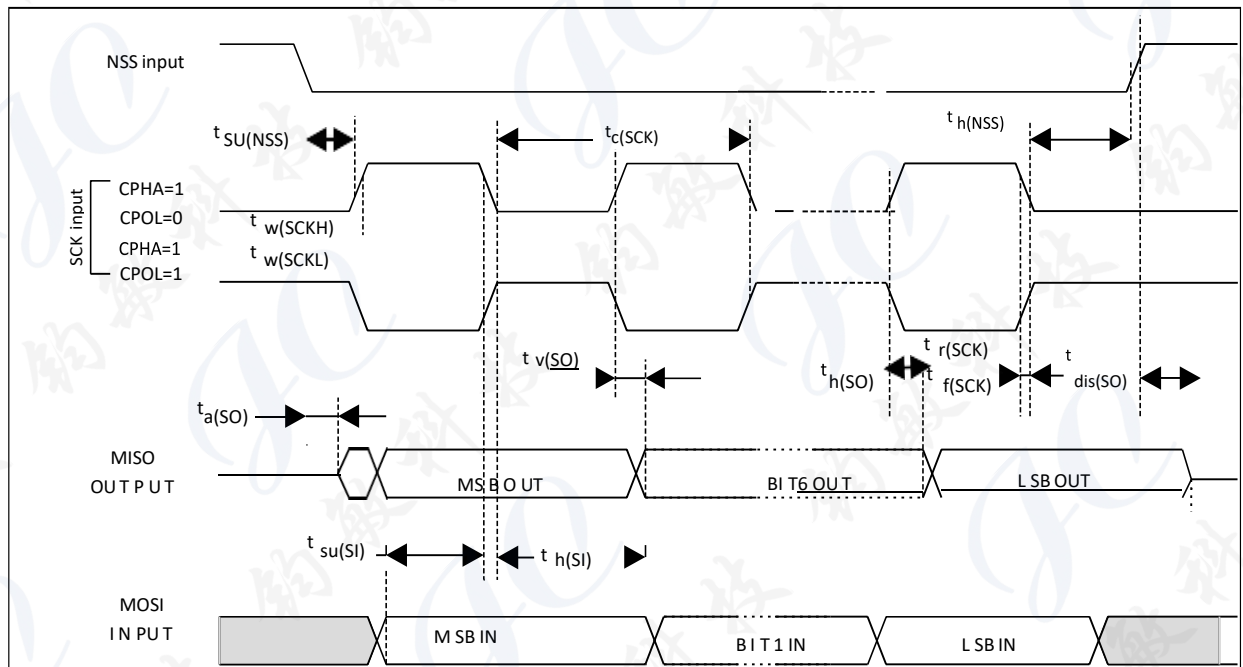
(2) 最大时钟频率与器件和PCB布局高度相关。

- (3) 最小值表示驱动输出的最小时间，最大值表示正确获得数据的最大时间。
- (4) 最小值表示关闭输出的最小时间，最大值表示把数据线置于高阻态的最大时间。

**图 23. SPI 时序图 – 从模式和 CPHA = 0**

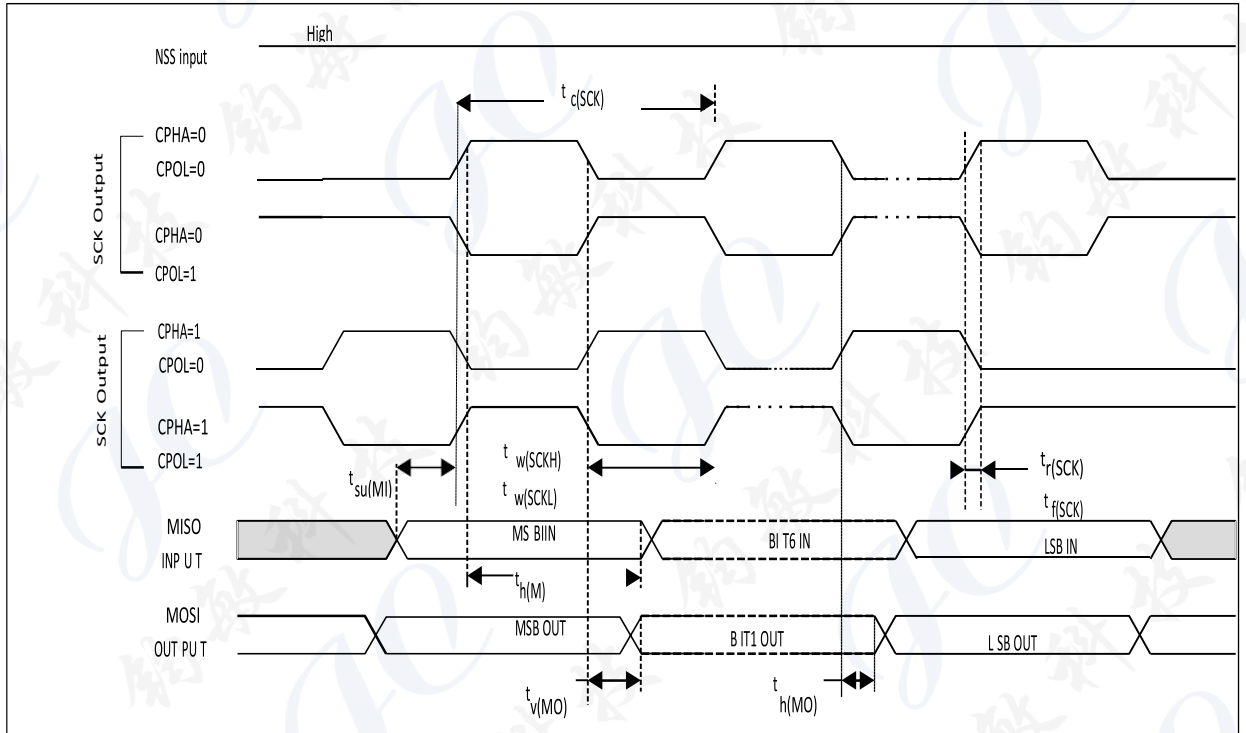


**图 24. SPI 时序图 – 从模式和 CPHA = 1<sup>(1)</sup>**



(1) 测量点设置于CMOS电平：0.3V<sub>DD</sub>和0.7V<sub>DD</sub>。

图 25. SPI 时序图 – 主模式<sup>(1)</sup>



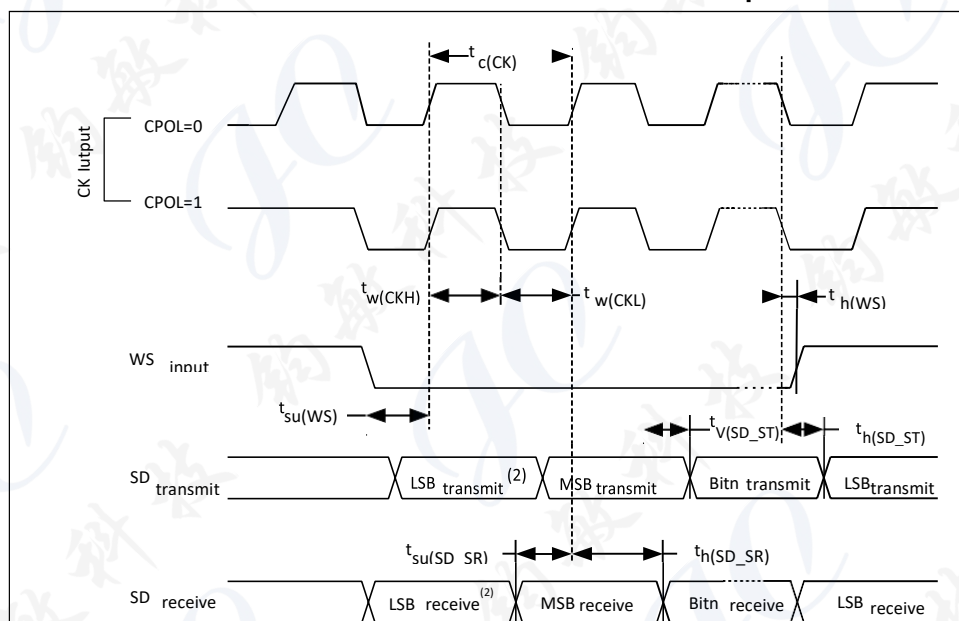
(1) 测量点设置于CMOS电平：0.3V<sub>DD</sub> 和 0.7V<sub>DD</sub>。

**表 39. I<sup>2</sup>S 特性**

符号	参数	条件	最小值	最大值	单位
f <sub>CK</sub> 1/t <sub>c</sub> (CK)	I <sup>2</sup> S时钟频率	主模式(资料:16位, 音频:48 kHz)	1.522	1.525	MHz
		从模式	0	6.5	
tr(CK) tf(CK)	I <sup>2</sup> S时钟上升和下降时间	负载电容: C = 15 pF	-	12	
tv(WS) <sup>(1)</sup>	WS有效时间	主模式	2	-	
th(WS) <sup>(1)</sup>	WS保持时间	主模式	2	-	
tsu(WS) <sup>(1)</sup>	WS建立时间	从模式	7	-	
th(WS) <sup>(1)</sup>	WS保持时间	从模式	0	-	
tw(CKH) <sup>(1)</sup>	CK高和低的时间	主模式, f <sub>PCLK</sub> = 16 MHz, 音频: 48 kHz	306	-	ns
tw(CKL) <sup>(1)</sup>			312	-	
tsu(SD_MR) <sup>(1)</sup>	数据输入建立时间	主接收器	6	-	
tsu(SD_SR) <sup>(1)</sup>		从接收器	2	-	
th(SD_MR) <sup>(1)(2)</sup>	数据输入保持时间	主接收器	4	-	
th(SD_SR) <sup>(1)(2)</sup>		从接收器	0.5	-	
tv(SD_ST) <sup>(1)(2)</sup>	数据输出有效时间	从发送器 (使能边沿之后)	-	20	
th(SD_ST) <sup>(1)</sup>	数据输出保持时间	从发送器 (使能边沿之后)	13	-	
tv(SD_MT) <sup>(1)(2)</sup>	数据输出有效时间	主发送器 (使能边沿之后)	-	4	
th(SD_MT) <sup>(1)</sup>	数据输出保持时间	主发送器 (使能边沿之后)	0	-	

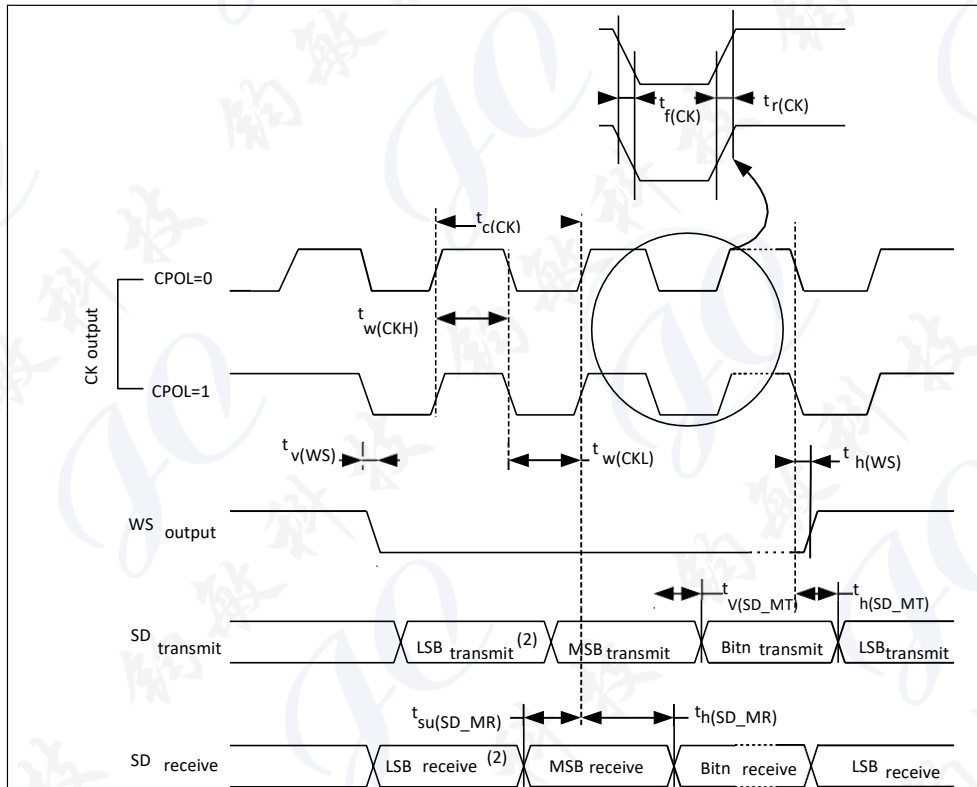
- (1) 由设计模拟和/或综合评估得出, 不在生产中测试。  
 (2) 依赖于f<sub>PCLK</sub>。例如, 如果 f<sub>PCLK</sub> = 8 MHz, 则 t<sub>PCLK</sub> = 1/f<sub>PCLK</sub> = 125 ns。

**图 26. I<sup>2</sup>S 从模式时序图 (Philips 协议)<sup>(1)</sup>**



- (1) 测量点设置于CMOS电平: 0.3V<sub>DD</sub>和0.7V<sub>DD</sub>。  
 (2) 前一字节的最低位发送/接收。在第一个字节之前没有这个最低位的发送/接收。

图 27. I<sup>2</sup>S 主模式时序图 (Philips 协议) (1)



- (1) 测量点设置于CMOS电平：0.3V<sub>DD</sub> 和 0.7V<sub>DD</sub>。  
 (2) 前一字节的最低位发送/接收。在第一个字节之前没有这个最低位的发送/接收。

### 4.3.17 12位 ADC 特性

除非特别说明，下表参数是使用符合表9条件的环境温度，f<sub>PCLK2</sub>频率和V<sub>DDA</sub>供电电压测量得到。  
 注：建议在每次上电时执行一次校准。

表 40. ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>DDA</sub>	供电电压	-	2.4	-	3.6	V
I <sub>DDA</sub>	在V <sub>DDA</sub> 输入脚上的电流	-	-	480 <sup>(1)</sup>	560	μA
f <sub>ADC</sub>	ADC时钟频率	-	0.6	-	2 8	MHz
f <sub>s</sub> <sup>(2)</sup>	采样速率	-	0.05	-	2	MHz
f <sub>TRIG</sub> <sup>(2)</sup>	外部触发频率	f <sub>ADC</sub> = 28 MHz	-	-	1.65	MHz
		-	-	-	17	1/f <sub>ADC</sub>
V <sub>AIN</sub>	转换电压范围 <sup>(3)</sup>	-	0 (V <sub>REF-</sub> -内部接到地)	-	V <sub>REF+</sub>	V
R <sub>AIN</sub>	外部输入阻抗	-	参见表41和表42			Ω
C <sub>ADC</sub>	内部采样和保持电容	-	-	8.5	13	pF
t <sub>CAL</sub> <sup>(2)</sup>	校准时间	f <sub>ADC</sub> = 28 MHz	6.61			μs
		-	185			1/f <sub>ADC</sub>



tlat <sup>(2)</sup>	注入触发转换时延	f <sub>ADC</sub> = 28 MHz	-	-	107	ns
		-	-	-	3 <sup>(4)</sup>	1/f <sub>ADC</sub>
tlatr <sup>(2)</sup>	常规触发转换时延	f <sub>ADC</sub> = 28 MHz	-	-	71.4	μs
		-	-	-	2 <sup>(4)</sup>	1/f <sub>ADC</sub>
ts <sup>(2)</sup>	采样时间	f <sub>ADC</sub> = 28 MHz	0.053	-	8.55	μs
		-	1.5	-	239.5	1/f <sub>ADC</sub>
t <sub>STAB</sub> <sup>(2)</sup>	上电时间	-	42			1/f <sub>ADC</sub>
t <sub>CONV</sub> <sup>(2)</sup>	总转换时间（包括采样时间）	f <sub>ADC</sub> = 28 MHz	0.5	-	9	μs
		-	14~252（采样ts + 逐步逼近12.5）			1/f <sub>ADC</sub>

- (1) 由综合评估保证，不在生产中测试。  
 (2) 由设计保证，不在生产中测试。  
 (3) V<sub>REF+</sub>在内部连接到V<sub>DDA</sub>，V<sub>REF-</sub>在内部连接到V<sub>SSA</sub>。  
 (4) 对于外部触发，必须在表40列出的时延中加上一个延迟1/f<sub>PCLK2</sub>。

表41和表42决定最大的外部阻抗，使得误差可以小于1 LSB。

表 41. f<sub>ADC</sub> = 14 MHz 时的最大 R<sub>AIN</sub><sup>(1)</sup>

T <sub>s</sub> (周期)	ts (μs)	最大R <sub>AIN</sub> (kΩ)
1.5	0.11	0.35
7.5	0.54	3.9
13.5	0.96	7.4
28.5	2.04	16.3
41.5	2.96	24.0
55.5	3.96	32.3
71.5	5.11	41.8
239.5	17.11	50.0

- (1) 由设计保证。

表 42. f<sub>ADC</sub> = 28 MHz 时的最大 R<sub>AIN</sub><sup>(1)</sup>

T <sub>s</sub> (周期)	ts (μs)	最大R <sub>AIN</sub> (kΩ)
1.5	0.05	0.1
7.5	0.27	1.6
13.5	0.48	3.4
28.5	1.02	7.9
41.5	1.48	11.7
55.5	1.98	15.9
71.5	2.55	20.6
239.5	8.55	50.0

- (1) 由设计保证。

表 43. ADC 精度<sup>(1)(2)</sup>

符号	参数	测试条件	典型值	最大值 <sup>(3)</sup>	单位
ET	综合误差	$f_{PCLK2} = 56 \text{ MHz},$ $f_{ADC} = 28 \text{ MHz}, R_{AIN} < 10 \text{ k}\Omega,$ $V_{DDA} = 3.0\sim 3.6 \text{ V}, T_A = 25 \text{ }^\circ\text{C}$	+2	+3.5	LSB
EO	偏移误差		+1	+2.5	
EG	增益误差		+1.5	+3	
ED	微分线性误差		$\pm 0.7$	$\pm 1$	
EL	积分线性误差		$\pm 0.8$	$\pm 1.5$	
ET	综合误差	$f_{PCLK2} = 56 \text{ MHz},$ $f_{ADC} = 28 \text{ MHz}, R_{AIN} < 10 \text{ k}\Omega,$ $V_{DDA} = 2.4\sim 3.6 \text{ V}$	$\pm 2$	+4	LSB
EO	偏移误差		+1	+3	
EG	增益误差		+1.5	+3.5	
ED	微分线性误差		$\pm 0.6$	+1.5/-1	
EL	积分线性误差		$\pm 1$	$\pm 2.5$	

- (1) ADC的直流精度数值是在经过内部校准后测量的。
- (2) ADC精度与反向注入电流的关系：需要避免在任何标准的模拟输入引脚上注入反向电流，因为这样会显著地降低另一个模拟输入引脚上正在进行的转换精度。建议在可能产生反向注入电流的标准模拟引脚上，（引脚与地之间）增加一个肖特基二极管。
- (3) 由综合评估保证，不在生产中测试。

图 28. ADC 精度特性

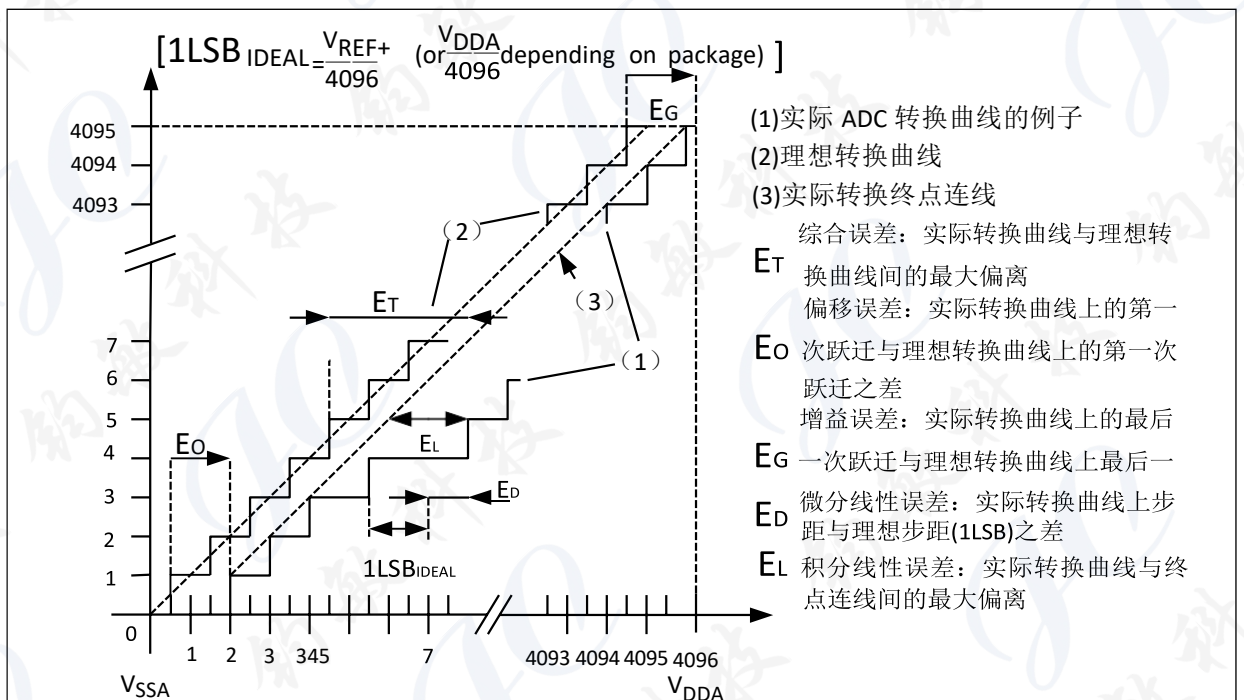
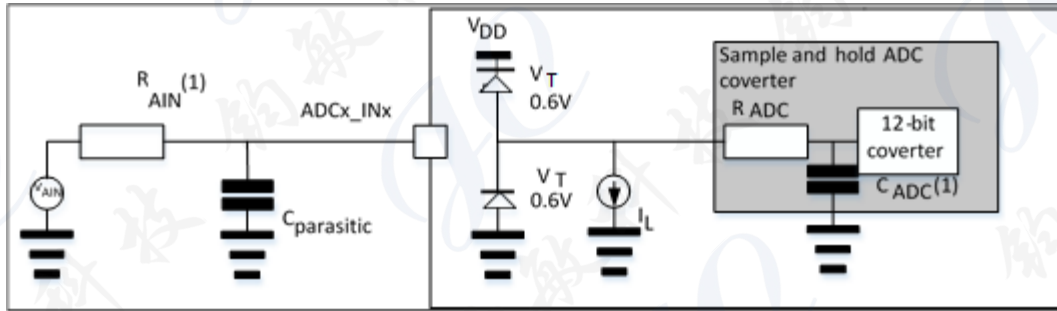


图 29. 使用 ADC 典型的连接图



- (1) 有关 $R_{AIN}$ 和 $C_{ADC}$ 的数值，参见表40。
- (2)  $C_{parasitic}$ 表示PCB（与焊接和PCB布局质量相关）与焊盘上的寄生电容（大约7 pF）。较大的 $C_{parasitic}$ 数值将降低转换的精度，解决的办法是减小 $f_{ADC}$ 。

### PCB设计建议

应如图11中所示执行电源去耦。100 nF的电容器应为陶瓷型（高质量），应与芯片尽可能靠近放置。

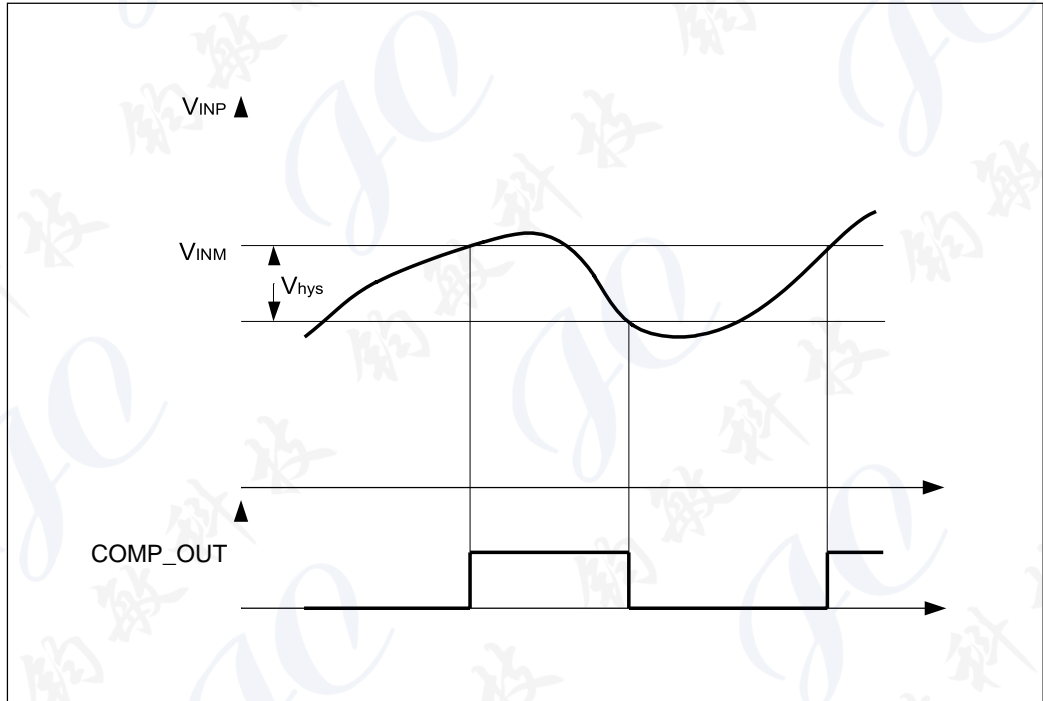
## 4.3.18 比较器特性

表 44. 比较器特性

符号	参数	条件	最小值 <sup>(1)</sup>	典型值	最大值 <sup>(1)</sup>	单位
$V_{DDA}$	供电电压	-	2.4	-	3.6	V
$V_{IN}$	输入电压范围	-	0	-	$V_{DDA}$	V
$t_{START}$	启动时间	高速模式	-	1.0	3.5	$\mu$ s
		中速模式	-	2.8	5	
		低功耗模式	-	8	13	
		超低功耗模式	-	12	18	
$t_D$	200 mV步进, 100 mV 超载的传播延迟	高速模式	-	40	100	ns
		中速模式	-	240	320	
		低功耗模式	-	500	820	
		超低功耗模式	-	800	1800	
$V_{offset}$	偏移误差电压	-	-	$\pm 4$	$\pm 15$	mV
$V_{hys}$	迟滞电压	无迟滞	-	0	1	mV
		低迟滞	5	8	17	
		中迟滞	10	18	37	
		高迟滞	18	38	70	
$I_{DDA}$	在 $V_{DDA}$ 输入脚上的电流	高速模式	-	40	61	$\mu$ A
		中速模式	-	9.7	13.9	
		低功耗模式	-	3.2	4.7	
		超低功耗模式	-	1.9	2.8	

(1) 由综合评估保证，不在生产中测试。

图 30. 比较器迟滞图



### 4.3.19 温度传感器特性

表 45. 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
TL <sup>(1)</sup>	VSENSE相对于温度的线性度	-	±1	±2	°C
Avg_Slope <sup>(1)(2)</sup>	平均斜率	-4.17	-4.30	-4.44	mV/°C
V <sub>25</sub> <sup>(1)(2)</sup>	在25 °C时的电压	1.22	1.28	1.34	V
t <sub>START</sub> <sup>(3)</sup>	建立时间	-	-	100	µs
T <sub>S_temp</sub> <sup>(3)(4)</sup>	当读取温度时，ADC采样时间	-	8.6	17.1	µs

- (1) 由综合评估保证，不在生产中测试。
- (2) 温度传感器输出电压随温度线性变化，由于生产过程中的变化，温度变化曲线的偏移在不同芯片上会有不同（最多相差50°C）。内部温度传感器更适合于检测温度的变化，而不是测量绝对的温度。如果需要测量精确的温度，应该使用一个外置的温度传感器。
- (3) 由设计保证，不在生产中测试。
- (4) 短的采样时间可以由应用程序通过多次循环决定。

利用下列公式得出温度：

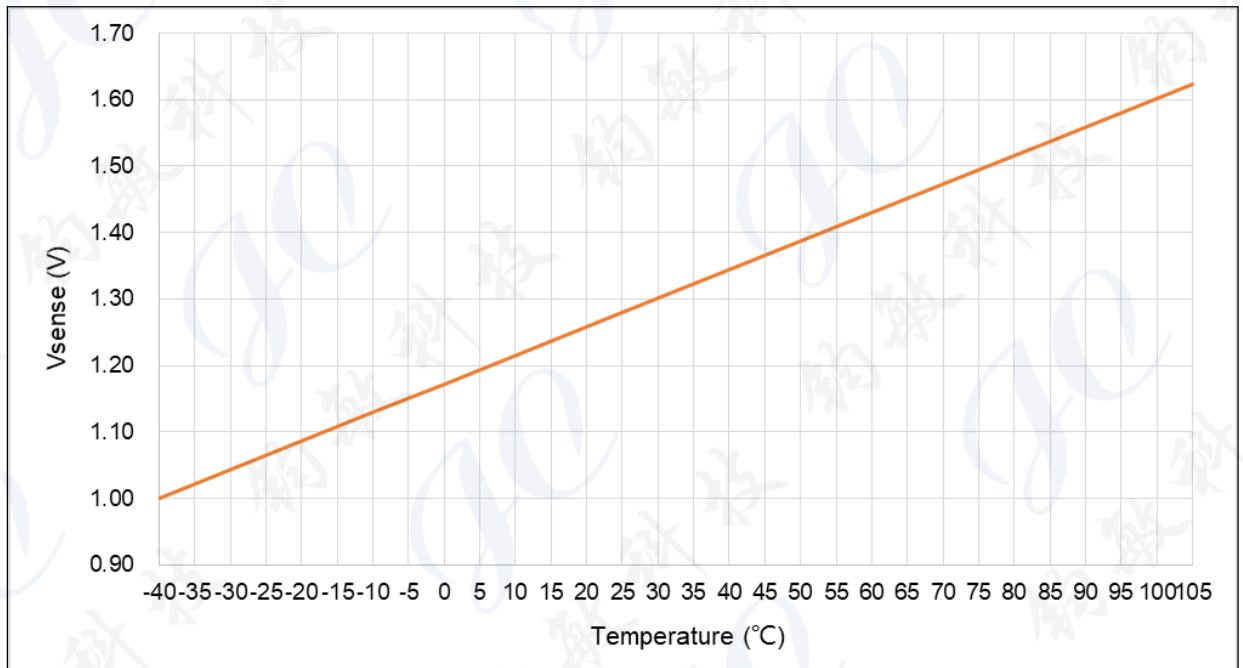
$$\text{温度(°C)} = \{(V_{25} - V_{\text{SENSE}}) / \text{Avg\_Slope}\} + 25$$

这里：

V<sub>25</sub> = VSENSE在25 °C时的数值

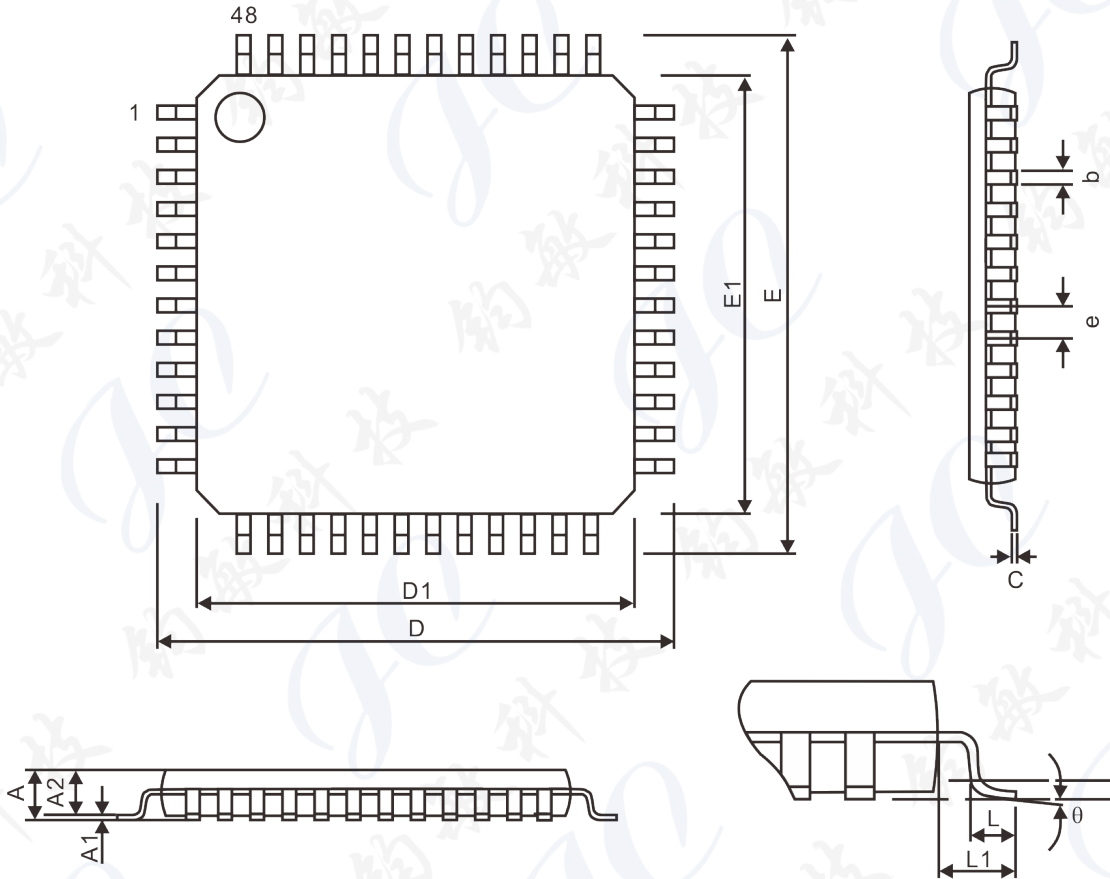
Avg\_Slope = 温度与VSENSE曲线的平均斜率（单位为mV/°C）

图 31. V<sub>SENSE</sub> 对温度理想曲线图



## 5. 封装信息

### 48-PIN, LQFP, 7X7



Symbol	Dimensions (mm)		
	Min.	Nom.	Max.
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	-	0.20
D	9.00 BSC		
D1	7.00 BSC		
E	9.00 BSC		
E1	7.00 BSC		
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
$\theta$	0°	3.5°	7°

Note: Refer to JEDEC MS-026 BB

## IMPORTANT NOTICE

Princeton Technology Corporation (PTC) reserves the right to make corrections, modifications, enhancements, improvements, and other changes to its products and to discontinue any product without notice at any time.

PTC cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a PTC product. No circuit patent licenses are implied.

Princeton Technology Corp.  
2F, 233-1, Baociao Road,  
Sindian Dist., New Taipei City 23145, Taiwan  
Tel : 886-2-66296288  
Fax: 886-2-29174598  
<http://www.princeton.com.tw>

## REVISION HISTORY

Date	Revision	Reference No.	Modification
05/16/2021	PT32U303 V0.1		Initial version
07/20/2021	PT32U303 V0.1a		P17, 修正图 2. 时钟树 P44, 修正图 21. HSI 振荡器精度与温度的对比