

R2A15108SP

50W/4Ω × 2ch : D クラスパワーアンプ

RJJ03F0263-0150

Rev.1.50

2009.08.27

概要

R2A15108SP は、FPD やホームオーディオ用等に開発された D クラスパワーアンプです。

4Ω 負荷接続時に 50W×2ch 出力(VD=24V, THD=1%, BTL 構成)を実現します。

従来のアナログアンプからデジタルアンプシステムに容易に置き換えが可能です。

特長

- 出力 DC オフセット検出回路を内蔵
(注) 基本的に、露出ダイパッドへの放熱部分への接続が必要です。
- 出力パワー : 50W×2ch/RL=4Ω, VD=24V, THD=1%
- 出力ドライブ用に Nch-MOSFET を BTL2ch 分内蔵
- 電源電圧 : 単一電源動作 11V~24V 推奨
- 過電流, 過熱, 減電圧の各種検出機能を内蔵
- 出力 DC オフセット検出回路を内蔵
- 異常検出時のモニター端子を内蔵
- 過電流検出レベルを外部抵抗で調整可能
- キャリア周波数を外部抵抗で調整可能
- ゲインは外部端子の設定により 4 段階に切換可能
- パッケージ : 52 ピンパワーSSOP (52P9F)
(ボディサイズ 17.5×12mm, リードピッチ 0.65mm)

ピン配置図

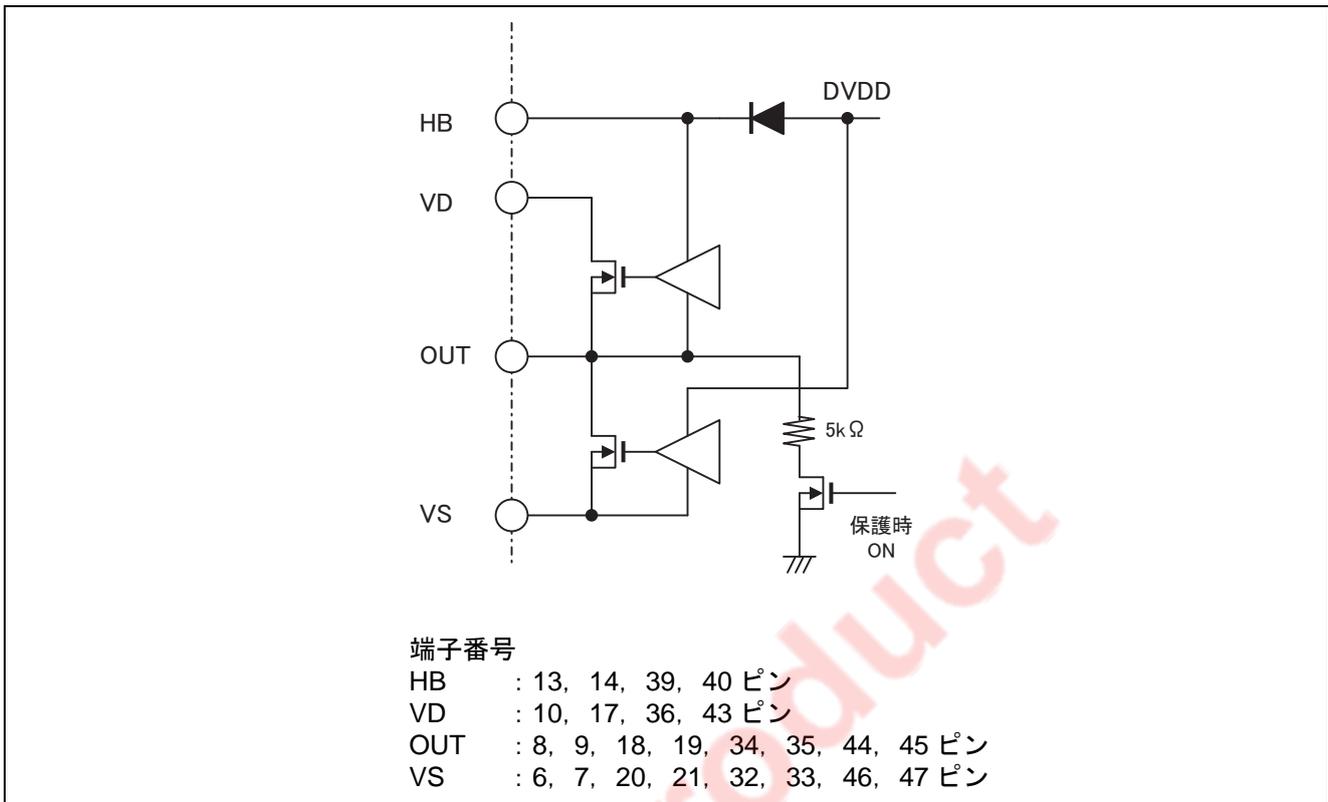


端子機能説明

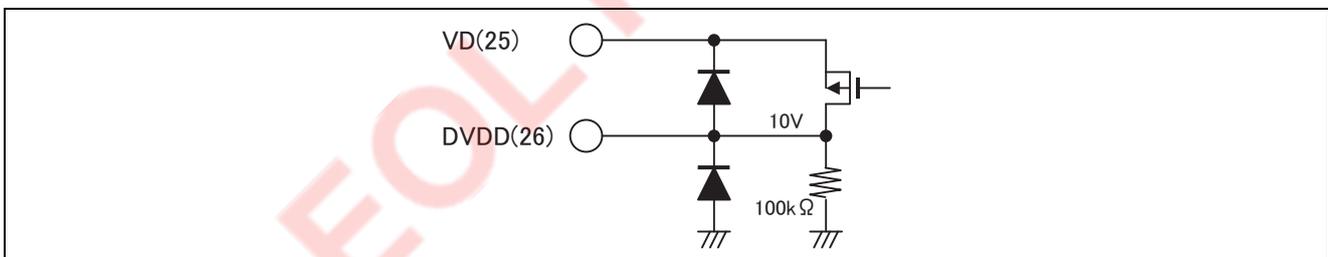
ピン No.	ピン名	I/O	機能
1	GND	—	GND 端子
2	IN1	I	アナログ入力信号端子。CH1 側
3	MUTEL	I	ミュート制御端子。“L” : MUTE 状態
4	CLK	I/O	キャリアクロック(三角波)が出力されます。スレーブ時はキャリアクロック(三角波)を入力します。
5	STBYL	I	スタンバイ制御端子。“L” : スタンバイ状態 ブルダウン抵抗(50kΩ)内蔵
6	VSA1	—	パワー出力段の GND 端子。CH1-A 側
7	VSA1	—	パワー出力段の GND 端子。CH1-A 側
8	OUTA1	O	パワー出力端子。CH1-A 側
9	OUTA1	O	パワー出力端子。CH1-A 側
10	VDA1	—	パワー出力段の VD 電源端子。CH1-A 側
11	SUB	—	E-Pad と同電位です。
12	SPIA1	I	スピーカ端子の DC オフセット電圧の異常検出入力端子。CH1-A 側
13	HBA1	I/O	ブートストラップ用コンデンサの接続端子。CH1-A 側
14	HBB1	I/O	ブートストラップ用コンデンサの接続端子。CH1-B 側
15	SPIB1	I	スピーカ端子の DC オフセット電圧の異常検出入力端子。CH1-B 側
16	SUB	—	E-Pad と同電位です。
17	VDB1	—	パワー出力段の VD 電源端子。CH1-B 側
18	OUTB1	O	パワー出力端子。CH1-B 側
19	OUTB1	O	パワー出力端子。CH1-B 側
20	VSB1	—	パワー出力段の GND 端子。CH1-B 側
21	VSB1	—	パワー出力段の GND 端子。CH1-B 側
22	(N.C.)	—	
23	ROSC	I	外部抵抗によりキャリア周波数を設定します。 AVCC 端子と接続時、スレーブ状態となります。
24	ROC	I	外部抵抗により過電流検出レベルを設定します。
25	VD	—	パワー電源端子
26	DVDD	O	プリ回路用 内蔵電源 10V フィルタ端子
27	GND	—	GND 端子
28	CPRO	O	外部コンデンサにより保護自動復帰時間を設定します。
29	GAIN1	I	ゲインを設定する入力端子。GND 接続時 “L” , OPEN 時 “H”
30	GAIN2	I	ゲインを設定する入力端子。GND 接続時 “L” , OPEN 時 “H”
31	(N.C.)	—	
32	VSB2	—	パワー出力段の GND 端子。CH2-B 側
33	VSB2	—	パワー出力段の GND 端子。CH2-B 側
34	OUTB2	—	パワー出力端子。CH2-B 側
35	OUTB2	O	パワー出力端子。CH2-B 側
36	VDB2	—	パワー出力段の VD 電源端子。CH2-B 側
37	SUB	—	E-Pad と同電位です。
38	SPIB2	I	スピーカ端子の DC オフセット電圧の異常検出入力端子。CH2-B 側
39	HBB2	I/O	ブートストラップ用コンデンサの接続端子。CH2-B 側
40	HBA2	I/O	ブートストラップ用コンデンサの接続端子。CH2-A 側
41	SPIA2	I	スピーカ端子の DC オフセット電圧の異常検出入力端子。CH2-A 側
42	SUB	—	E-Pad と同電位です。
43	VDA2	—	パワー出力段の VD 電源端子。CH2-A 側
44	OUTA2	O	パワー出力端子。CH2-A 側
45	OUTA2	O	パワー出力端子。CH2-A 側
46	VSA2	—	パワー出力段の GND 端子。CH2-A 側
47	VSA2	—	パワー出力段の GND 端子。CH2-A 側
48	PROT	O	保護検出モニター端子。保護検出時 “L” となります。オープンドレイン出力
49	OFSDET	O	DC オフセット電圧の異常検出。異常時 “L” となります。オープンドレイン出力
50	VREF	I/O	アナログ部の基準電源フィルタ端子
51	IN2	I	アナログ入力信号端子。CH2 側
52	AVCC	O	アナログ内蔵 5V フィルタ端子

端子等価回路

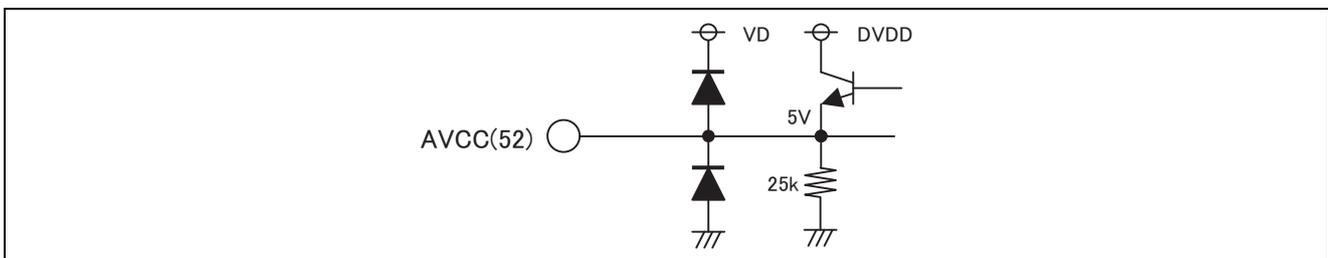
1. 出力段



2. DVDD端子

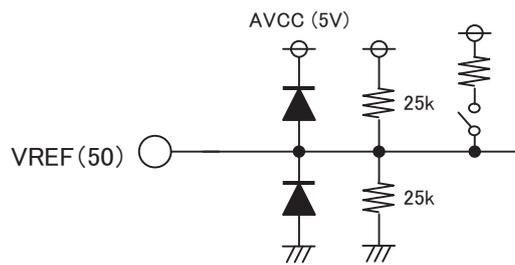


3. AVCC端子

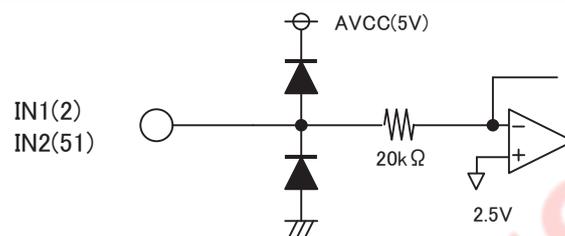


【注】 「端子等価回路」の抵抗値および電圧値は、typ 値です。

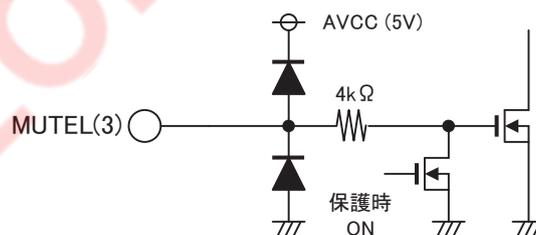
4. 5V系端子



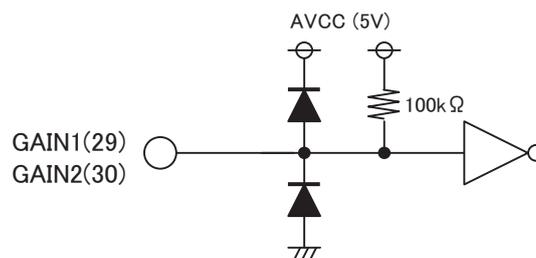
この端子は、内部アナログ回路のバイアス電源となっております。
この端子には、容量以外の素子を接続しないでください。



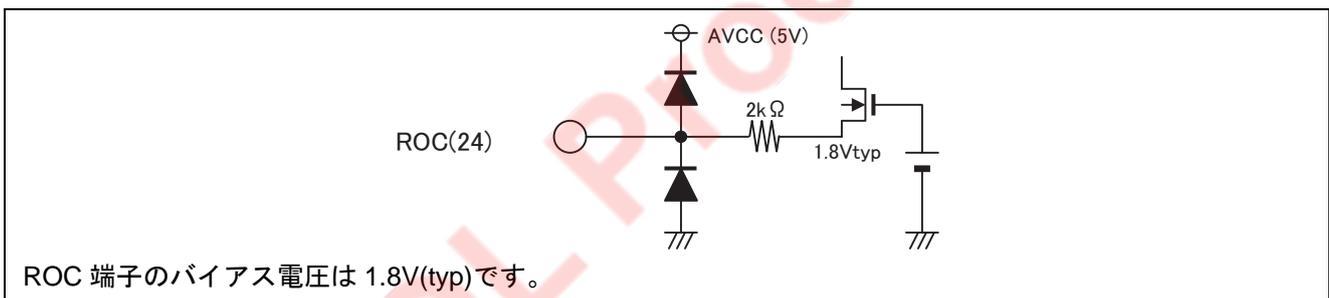
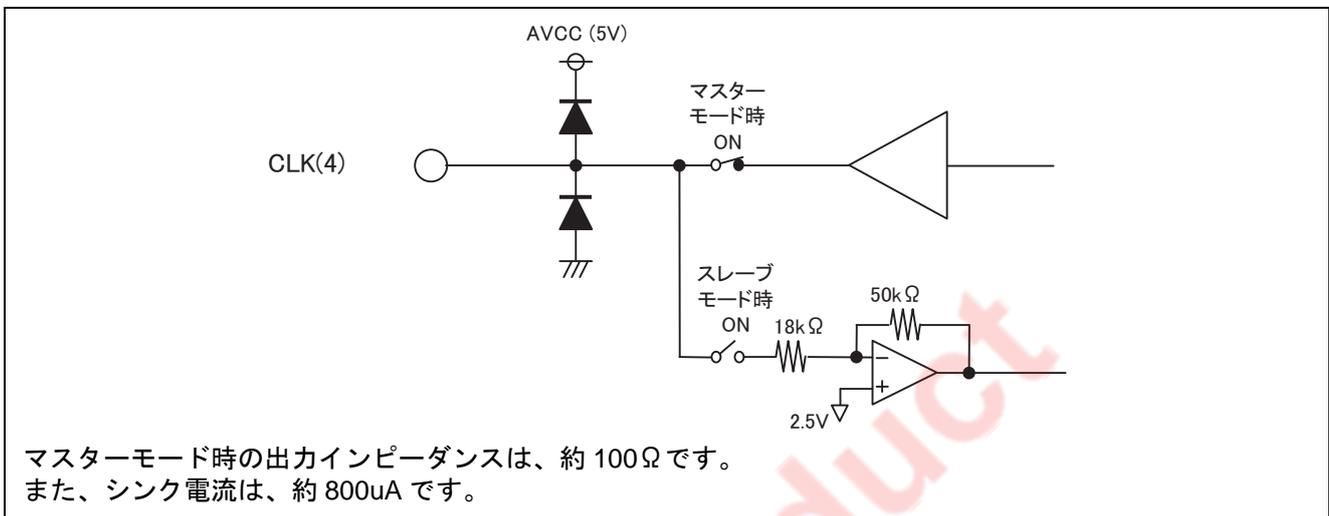
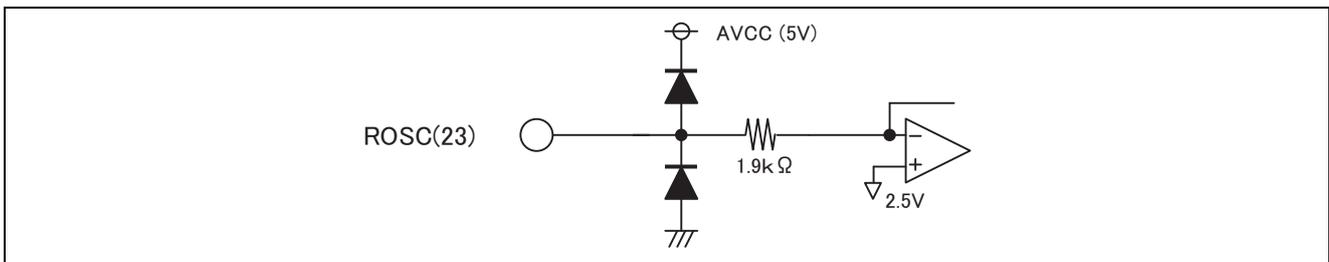
プルダウン抵抗 50k Ω が内蔵されています。
本端子のプルアップ抵抗で決定される、抵抗分圧値および、しきい値にご注意下さい。

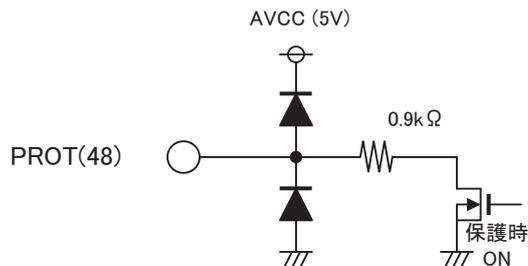


保護時には 4k Ω でプルダウンされます。

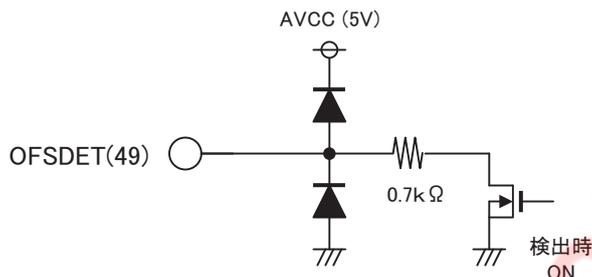


内部で AVCC(5V)に 100k Ω でプルアップされています。

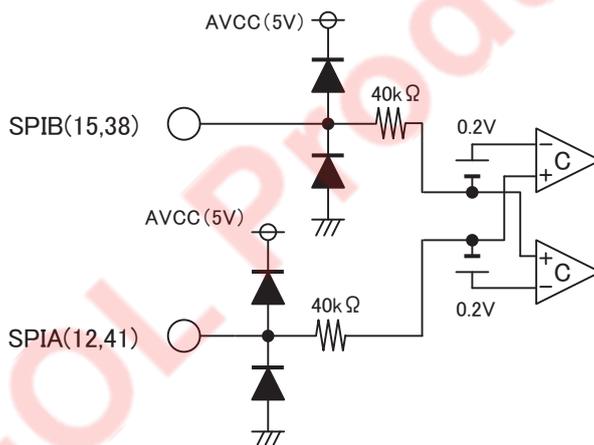




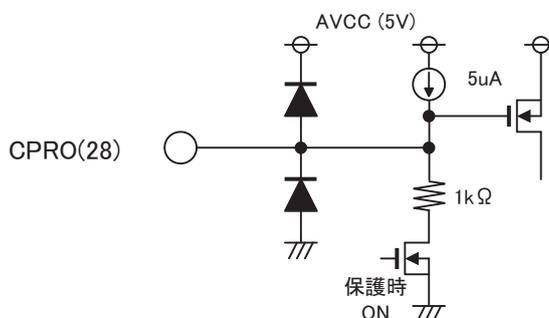
オープンドレイン出力です。出力には、 $0.9\text{k}\Omega$ の抵抗が内蔵されています。
プルアップ抵抗は、 $47\text{k}\Omega$ 以上をご使用ください。



内部に $0.7\text{k}\Omega$ 抵抗が内蔵されておりますので、プルアップ抵抗は $47\text{k}\Omega$ 以上を推奨いたします。



本端子の保護ダイオードは、AVCC(5V 電源)へ接続されておりますので、
SPIN 端子には 5V を超える電圧が印加されないようご注意ください。



本端子のインピーダンスは高いため、リークの発生がないよう、ご注意ください。(内蔵タイマー電流 $5\mu\text{A}$)
また、リーク電流の小さいセラミックコンデンサの使用をご推奨します。
本端子には、コンデンサ以外の素子を接続しないでください。

絶対最大定格

記号	項目	条件	定格値	単位
VDmax	電源電圧	外部供給電源 VD*端子(*1)	30	V
HBmax	HB 最大電圧	HB*端子(*2)	40	V
		HB*-OUT*間(*3)	15	V
DVDDmax	DVDD 最大電圧	内蔵電源 DVDD 端子	15	V
AVCCmax	AVCC 系最大電圧	内蔵電源 5V 系回路端子(上記以外の端子)	5.5	V
Tj	接合温度		150	°C
Ta	動作周囲温度		-20~+75	°C
Tstg	保存温度		-40~+125	°C

端子名 (括弧内はピン番号)

(*1) VDA1(10), VDB1(17), VDA2(43), VDB2(36)

(*2) HBA1(13), HBB1(14), HBA2(40), HBB2(39)

(*3) OUTA1(8, 9), OUTB1(18, 19), OUTA2(44, 45), OUTB2(34, 35)

【注】瞬間的なピーク電圧 (パワーTr 周辺部分)

PWM 出力端子(OUT1, OUT2)は、下記となるように設計については御留意ください。

+側オーバーシュート: 最大 40V 以下

-側アンダーシュート: 最大 4.5V 以下

なお、スピーカ短絡等の事故時には大きなリングング電圧が発生します。

リングング電圧でパワーTr を瞬時破壊する場合がありますので、

上記の電圧にご注意ください。

熱低減率については、熱低減率曲線 を御参照ください。

Ta=75°Cmax は IC の上限規定ですので、実際の Pd 値の制約については、想定 of 最高温度で御検討ください。

御使用上の注意事項

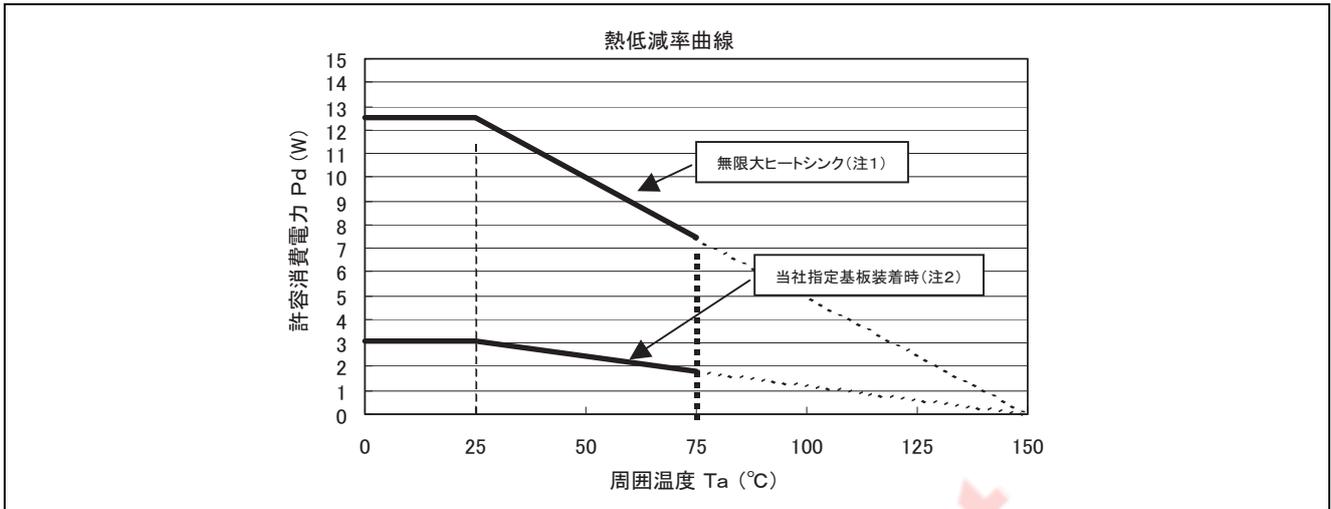
1. 本製品は正常動作時にも発熱し高温になる場合がございます。周辺部品等を含む特性不良や故障等によっては、本製品や周辺部分がさらに異常な高温となる可能性があります。
また、製品の最終段に使用される為に、外部的要因によって製品が損傷する可能性がありますので御使用にあたっては十分に考慮ください。
本製品は民生用製品を前提に設計しています。本指定の放熱条件内で必ず御使用ください。
放熱条件が低下すると、性能の低下／異常や本製品の損傷の恐れがございます。
2. VD 電源系からの供給電流のピーク瞬時電流値が設定値を超えると PWM 動作を停止する過電流保護回路が内蔵されています。これ以上の電源系の電流能力は不必要ですので、ご注意ください。
ご使用においては、電源電圧が定格値を超えないよう電源の安定性にご注意ください。
3. 本製品は MOS トランジスタ及び CMOS ロジック回路を含みます。MOS トランジスタや CMOS ロジック回路で発生する静電破壊やラッチアップ等の可能性がありますので、本製品の御使用においては MOS トランジスタや CMOS ロジック LSI と同じように御注意ください。
4. 入力電圧範囲について
GND, パワーTr 周辺, DVDD 以外の端子(*1)は、5V 内部電源で動作しています。これらの端子の入力電圧範囲は、約 0V～約 5V に制約されることを御留意ください。この範囲外の電圧に対しては、異常動作や破壊の可能性があります。
DVDD 電圧は、通常、最大定格の 15V よりも低い電圧 10V (typ)で動作します。
15V を超えるような状況に意図的にしないでください。
OUT (8, 9, 18, 19, 34, 35, 44, 45 ピン)～HB (13, 14, 39, 40 ピン)間の電圧も、DVDD～GND 間の電圧同様として、15V を超えるような状況にしないでください。

端子番号

(*1) VD	: 10, 17, 36, 43 ピン
HB	: 13, 14, 39, 40 ピン
DVDD	: 26 ピン
GND	: 6, 7, 20, 21, 32, 33, 46, 47 ピン

熱低減曲線

パッケージ 52 ピン SSOP 使用時



(参考データ)

【注1】 無限大ヒートシンク装着想定時最大許容消費電力 Pd=12.5W (周囲温度 Ta=25°C)

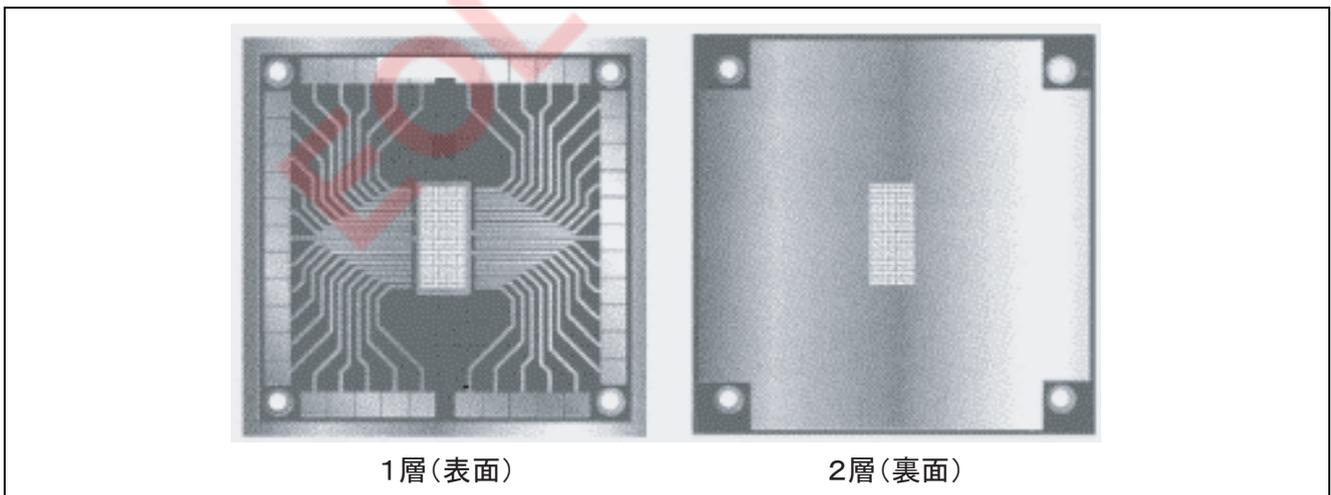
【注2】 当社指定基板仕様

(基板仕様)

- ・材質：ガラスエポキシ FR-4
- ・寸法：70×70 mm
- ・厚み：t=1.6 mm

(1・2層配線仕様)

- ・材質：銅
- ・厚み：t=18 μm



(御注意) 本指定基板同等以上の放熱条件で必ず御使用ください。

<放熱条件が低下すると、性能の低下／異常や本製品の損傷の恐れがあります。>

推奨動作条件

記号	項目	条件	MIN	TYP	MAX	単位
VD	電源電圧	VD 端子電圧(*1)	11	—	24	V
VH	コントロール入力 H 電圧	STBYL,MUTEL	2.5	—	AVCC	V
VL	コントロール入力 L 電圧	STBYL,MUTEL	0	—	0.5	V
f _{PWM}	PWM キャリア発振周波数		300	—	600	kHz
IPR	過電流検出設定範囲		4	—	8	A

端子名 (括弧内はピン番号)

(*1) VDA1(10), VDB1(17), VDA2(43), VDB2(36)

EOL Product

電気的特性

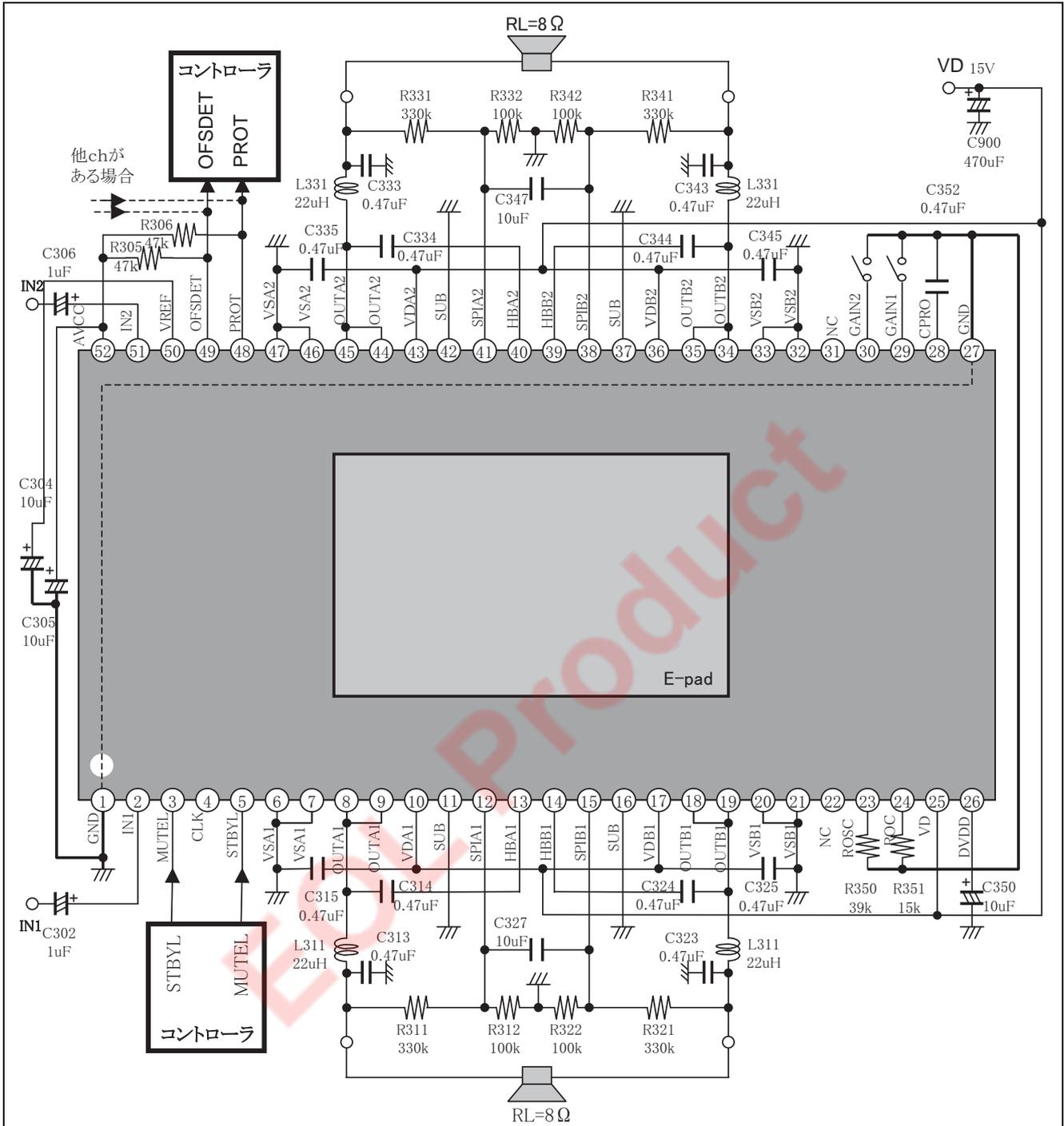
(指定がない場合：VD=15V, Ta=25°C, RL=8Ω, Carrier frequency=300kHz)

項目	記号	条件	MIN	TYP	MAX	単位	
回路電流	IVD	無信号時	—	30	60	mA	
		スタンバイ時	—	0	10	uA	
STBYL 入力プルダウン抵抗	RINsty		—	50	—	kΩ	
減電圧保護	検出電圧	VDPR	DVDD 端子電圧	6.5	7.0	8.0	V
	ヒス電圧幅	VDPH		—	1	—	V
過熱検出温度	TPR	保護動作時	—	150	—	°C	
過熱解除温度	TPL	保護解除時	—	120	—	°C	
過電流検出値	IPR	R=15kΩ, VD=24V	—	7.7	—	A	
オフセット 電圧検出回路	検出電圧	VDET	SPIA-SPIB 端子間	±0.15	±0.2	±0.25	V
	入力電圧範囲	VIN		1.5	—	4.5	V
	入力電流	IIN	SPIA, SPIB	-1	—	1	uA
異常検出出力 L 電圧	VoL	PROT, OFSDET, IoL=0.1mA オープンドレイン (プルアップ抵抗 47kΩ)	—	—	0.5	V	
キャリア発振周波数	fosc	R=39kΩ	—	300	—	kHz	
入力抵抗	RIN	IN1, IN2 端子	—	20	—	kΩ	
入力バイアス電圧	VIN	IN1, IN2 端子	—	2.5	—	V	
ゲイン	G1	GAIN1=0V, GAIN2=0V	—	20	—	dB	
	G2	GAIN1=OPEN, GAIN2=0V	—	26	—	dB	
	G3	GAIN1=0V, GAIN2=OPEN	—	32	—	dB	
	G4	GAIN1=OPEN, GAIN2=OPEN	—	36	—	dB	
出力パワー	POMAX	THD=10%	—	15	—	W/ch	
全高調波歪率	THD+N	Po=1W GAIN:36dB	—	0.06	—	%	
出力雑音電圧	No	A-Weighted filter	—	80	150	uVrms	
効率	Eff	Po=15W+15W THD=10%	—	90	—	%	
ミュートレベル	MUTE		—	85	—	dB	
リップル除去比	PSRR	dVD=400mVrms, f=1KHz GAIN:36dB	—	67	—	dB	

推奨動作条件、電気的特性に関する注意事項

- 【注1】 「推奨動作条件」とはデバイスが正しく機能する条件を示すものです。
特定の性能限界を保証するものではありません。
- 【注2】 「電気的特性」は、記載されている試験条件を満たしている場合に、特定の性能限界を保証する、DCおよびACの電気的仕様です。パラメータのうちリミット値が規定されていない仕様は保証されませんが、代表値(TYP)はデバイスの性能を示す指標となります。
また電気的特性は、基板レイアウト設計/仕様部品/電源部設計に大きく依存されるため、当社指定の基板/部品による標準値を示します。

評価用回路図



(正バンド仕様：上面図)

- 【注1】 GND(27ピン)は内部でGNDショートされていますので、パワーGNDに接続しないでください。
- 【注2】 /// は、パワーGNDを示します。

負荷インピーダンス	L	C	f0	Q
RL=4Ω	12uH	1uF	45.9kHz	0.58
RL=6Ω	15uH	0.68uF	49.8kHz	0.64
RL=8Ω	22uH	0.47uF	49.5kHz	0.58

機能説明

1. ゲイン設定

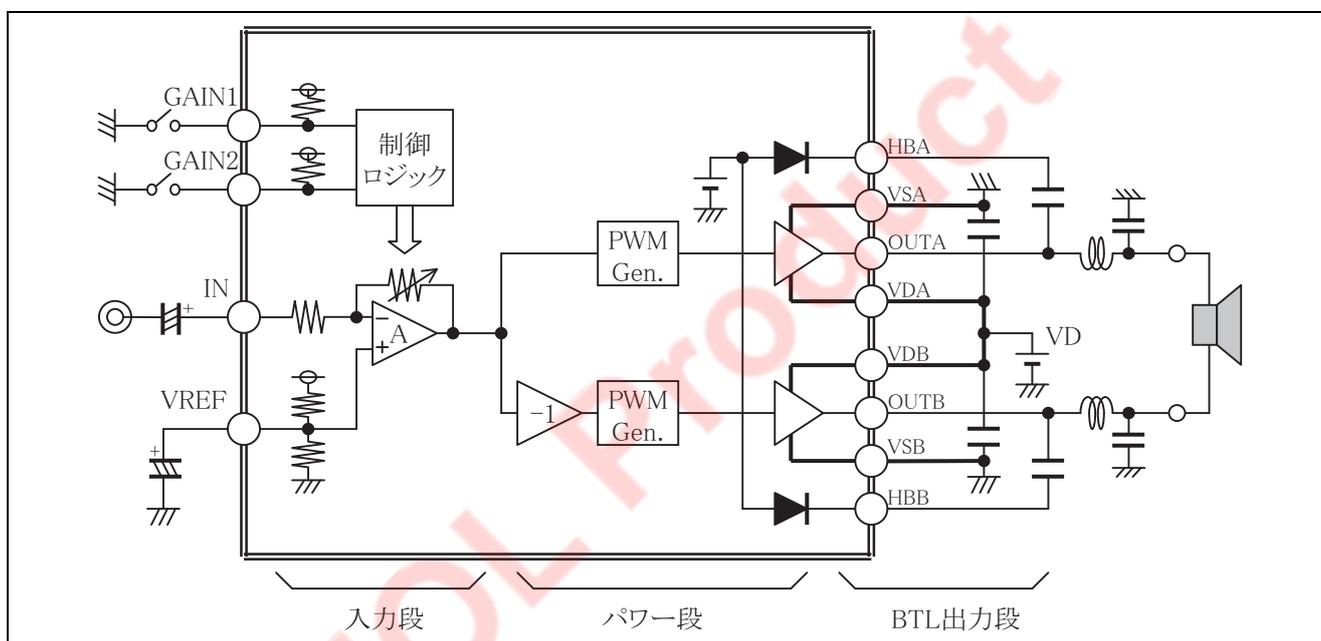
本システムのトータルゲインは、GAIN1 と GAIN2 の端子からの状態によって、4 段階に設定ができます。

項目	記号	設定端子		ゲイン
		GAIN1	GAIN2	
ゲイン	G1	L	L	20 dB
	G2	H	L	26 dB
	G3	L	H	32 dB
	G4	H	H	36 dB

GAIN 端子設定

H : OPEN, L : GND

ゲイン構成図 (1CH分記載)



2. モード設定

スタンバイ, ミュート, 通常動作の各モード設定は、STBYL, MUTEL 端子によって制御が可能です。

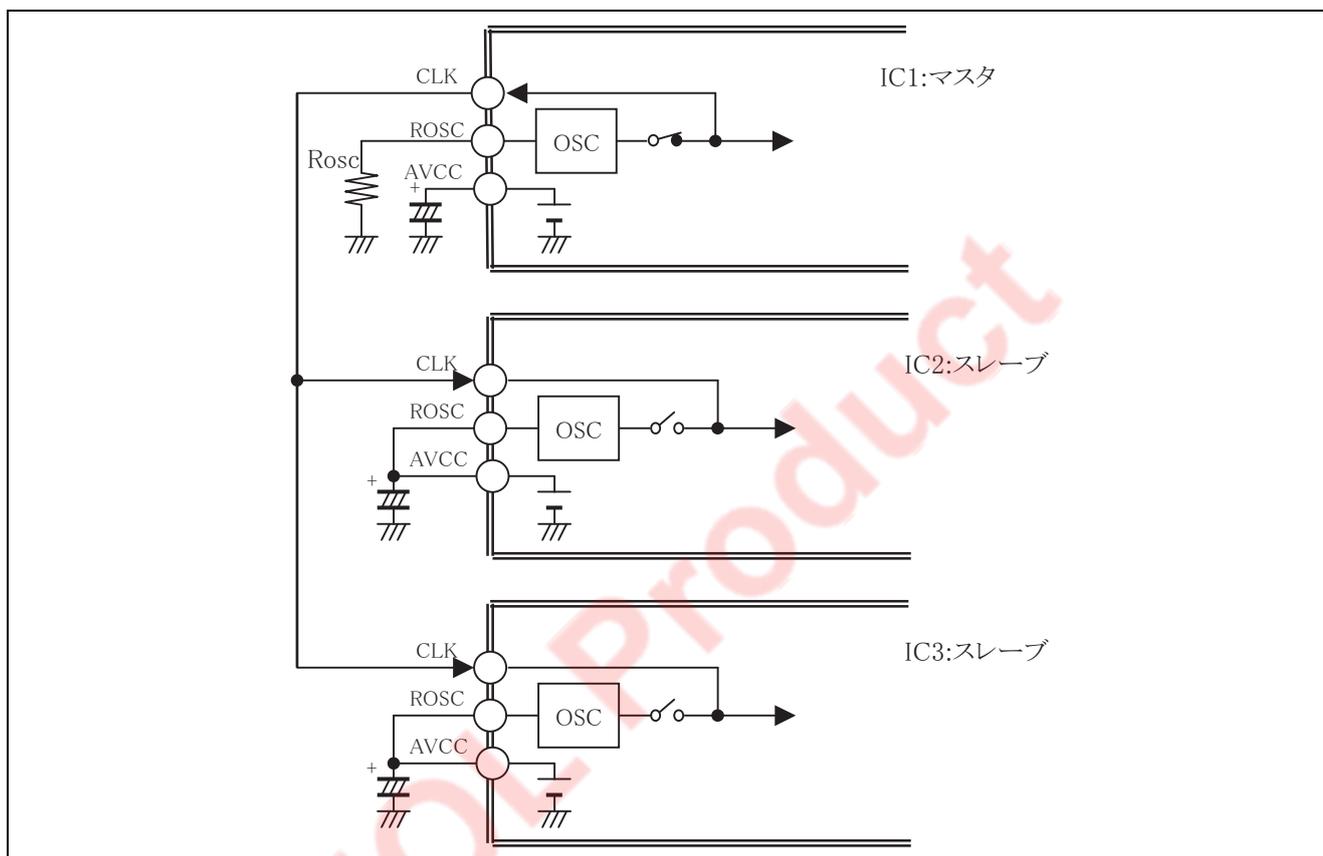
STBYL	MUTEL	IC 動作状態	出力 Tr の状態
L	L	スタンバイ	Hi-Z
H	L	ミュート	Duty = 50%
H	H	通常動作	通常動作

3. キャリア入出力制御

ROSC 端子の外部接続条件によって、キャリアの入出力状態を制御できます。

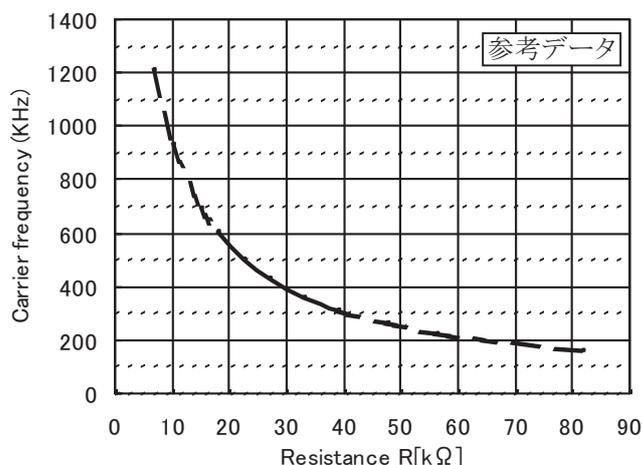
設定	ROSC 端子条件	CLK 端子状態	動作状態
マスターモード	GND 間に抵抗を接続 ($R_{osc} : 12k \sim 39k \Omega$)	出力 (三角波形)	内部発振器の クロック信号で動作
スレーブモード	AVCC 端子と接続	入力 (三角波形)	外部からの クロック信号で動作

複数同時使用時のチップ間接続方法例



4. キャリア周波数

PWM 信号生成用の基準クロック(キャリア)は、ROSC と GND 間の外部抵抗値によって設定できます。



PWM 信号生成用の基準クロック(キャリア)は、23 ピン : ROSC の外部抵抗値によって 250kHz~800kHz の範囲で設定できます。

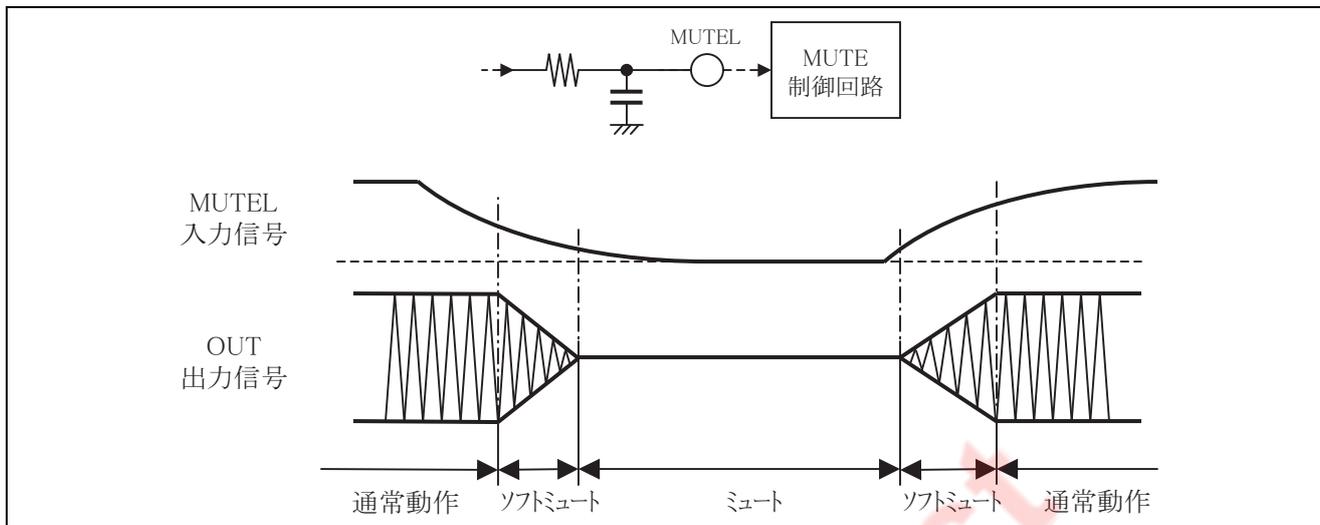
キャリア周波数の当社推奨値は 300kHz です。300kHz~600kHz でご使用ください。

(キャリア周波数を低く かつ 電源電圧を高くした条件の場合、大振幅入力時に、PWM 変調動作が不安定になることがありますので御注意下さい)

また、キャリア周波数設定端子 ROSC(23pin) と GND 端子(1pin) の間にコンデンサ(0.1uF)を追加し、キャリア発振回路の動作を安定化することにより、さらに音質の向上を図ることが可能です。

5. ソフトミュート

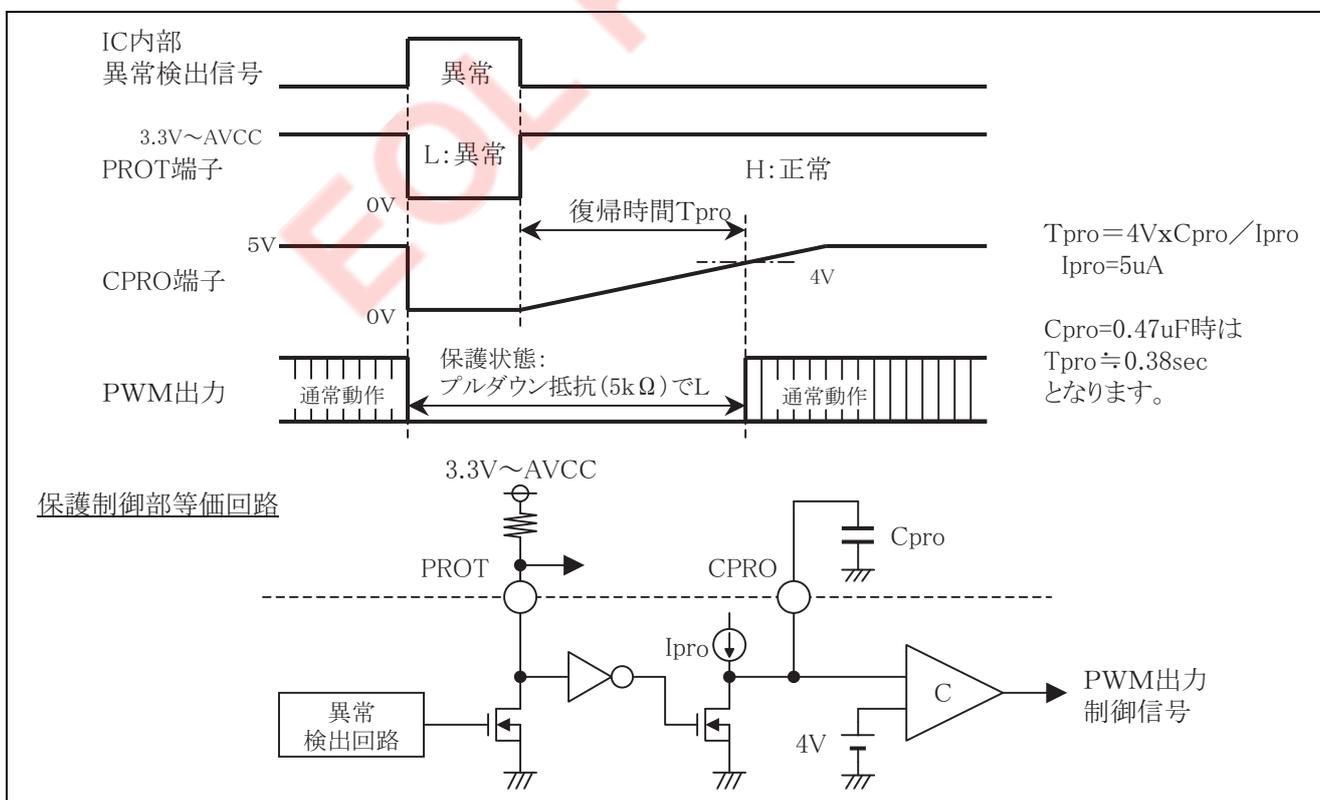
MUTEL 端子に CR のフィルタ回路を接続することによって、ミュート ON/OFF 切替え時の出力信号レベルをソフト制御できます。



6. 保護制御

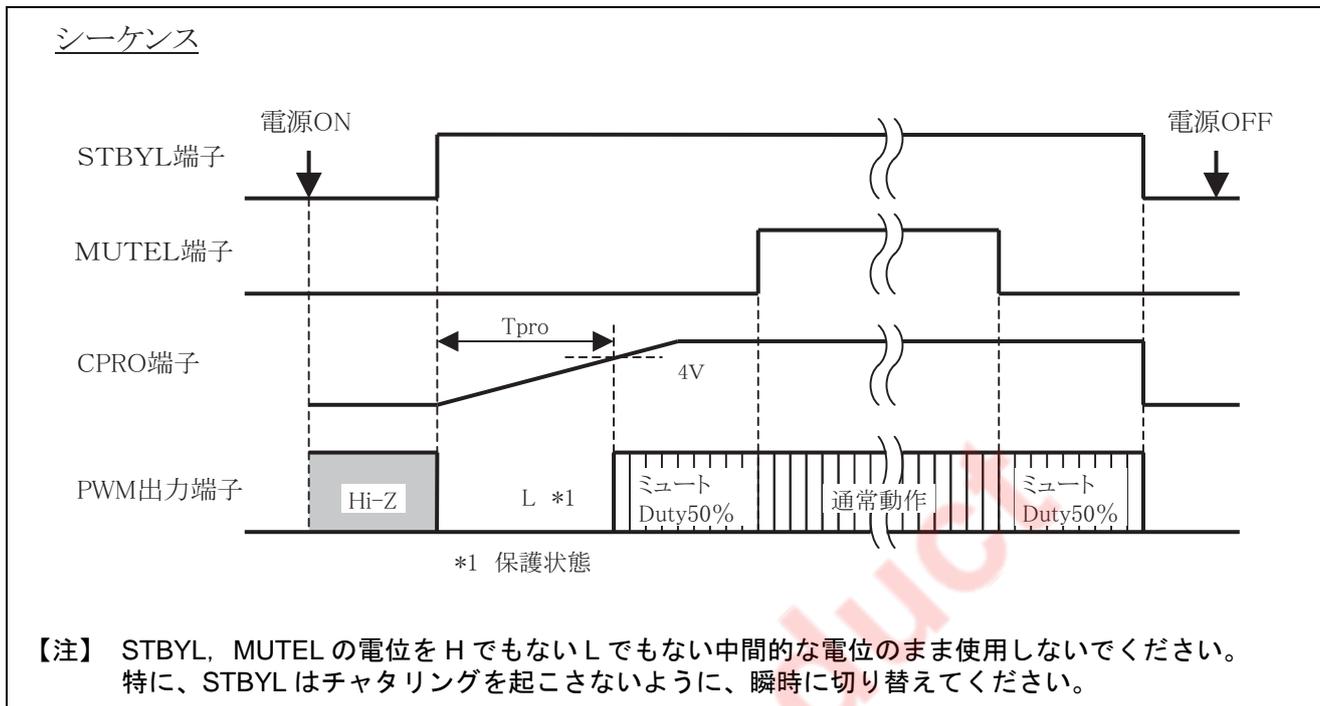
異常(過熱、過電流、減電圧)を検出した場合、IC の破壊を防止するため、PWM 出力を停止させプルダウン抵抗(5kΩ)で GND に接地するように制御します。異常が解除されると、自動的に出力は復帰します。復帰するまでの時間は CPRO 端子のコンデンサで決まります。

異常検出の状態は PROT 端子で確認することができます(L: 保護時)。なお、CPRO 端子は保護復帰時の充電電流が 5uA と微小なため、この端子にはハイインピーダンスでない回路を接続しないでください。



7. 電源立ち上げ時、立ち下げ時の注意事項

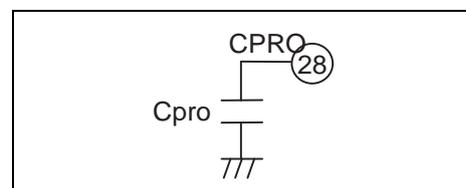
電源立ち上げ時は、下記のシーケンスにて従って起動ください。電源立ち下げ時は、電源立ち上げ時とは逆のシーケンスにて動作を停止するようにしてください。



T_{pro} の時間は電源 ON から 28 ピン : CPRO が 4V に充電されるまでの時間となり、以下の式に従い、外部に接続されるコンデンサ C_{pro} の値で決定されます。

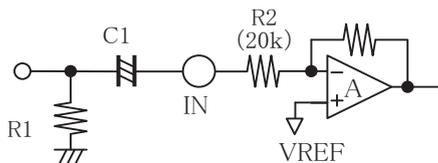
$$T_{pro}[s] = 0.8 \times C_{pro}[\mu F]$$

$C_{pro} = 0.47\mu F$ 時は、 $T_{pro} \approx 0.38\text{sec}$ となります。



電源投入時の POP 音を回避するために、アナログ入力部のカップリングコンデンサの値 C_1 は下記条件を満たすように設計ください。

(条件) T_{pro} までに入力カップリングコンデンサ C_1 を充電完了し、系を安定状態に設定する必要があります。



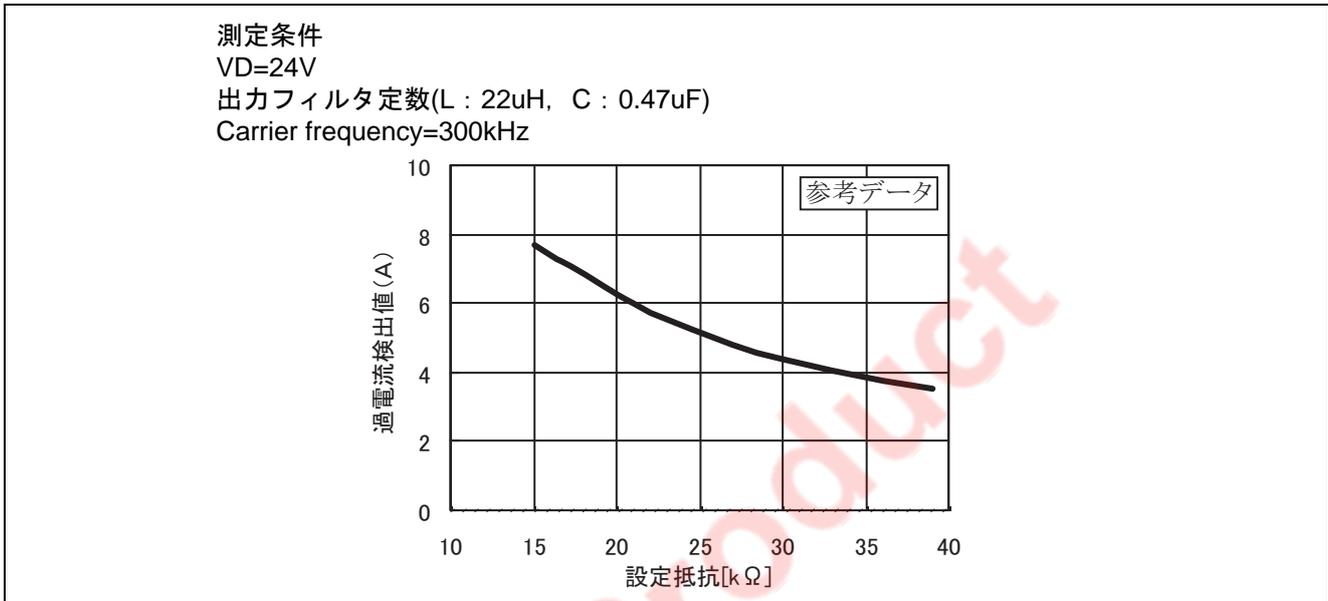
$$3.92 \times (C_1 \times (R_1 + R_2)) < T_{pro}$$

(1) 過電流検出回路

出力段パワートランジスタに流れる電流の異常増加を検出し、このとき IC を保護状態に制御します。検出電流値は外部端子 ROC(24ピン)-GND間の外部抵抗値を変えることで、4~8Aの範囲で調整することが可能です。

本パワートランジスタの ASO(安全動作領域)を考慮し、検出電流値は 8A 以上に設定しないでください。また、基板の配線パターン等によっては過電流検出前に破壊することもありますので、十分な検討をお願いします。

参考データとして弊社で測定いたしました過電流しきい値設定抵抗値と負荷に流れる過電流しきい値の特性結果を下図に示しますので、ご参考下さい。



(2) 過熱検出回路

IC(チップ)温度の異常上昇を検出し、このとき IC を保護状態に制御します。内部のジャンクション温度が定格温度(150°C)に達すると動作に入ります。また、ヒステリシス条件(30°C)温度に下がるまで保護状態を維持します。

異常検出温度 : 150°Ctyp

保護解除温度 : 120°Ctyp

(3) 減電圧検出回路

電源電圧の異常減少を検出し、このとき IC を保護状態に制御します。これは、電源のオンまたはオフ時の過渡状態や、電源電圧が一時的に低下したときに有効に働く機能で、ICの破壊を防止したり、異常出力による POP 音を最小にすることが可能です。検出する電圧は DVDD 端子の電圧(通常 10V)となっております。

異常検出電圧 : 7.0Vtyp

保護解除電圧 : 8.0Vtyp

8. オフセット検出回路

(1) オフセット検出回路の有効性

外付け部品、特に電解コンデンサの経年劣化により、出力スピーカ両端のオフセット電圧が大きくなる場合があります。スピーカ両端へ大きなオフセット電圧が入力されると、DC 電圧差によりスピーカへ定常的に大電流が流れダメージを与えることで、過熱破壊が発生することがあります。本 IC の DC オフセット電圧検出回路はオフセットの発生を検出します。この機能を使用し、検出時の対策を行うことで、製品の信頼性の向上を図ることが可能です。

オフセット検出電圧値は、外部の接続部品(R1, R2)の定数で製品ごとに調整することが可能です。

(2) オフセット機能使用時の外部接続方法

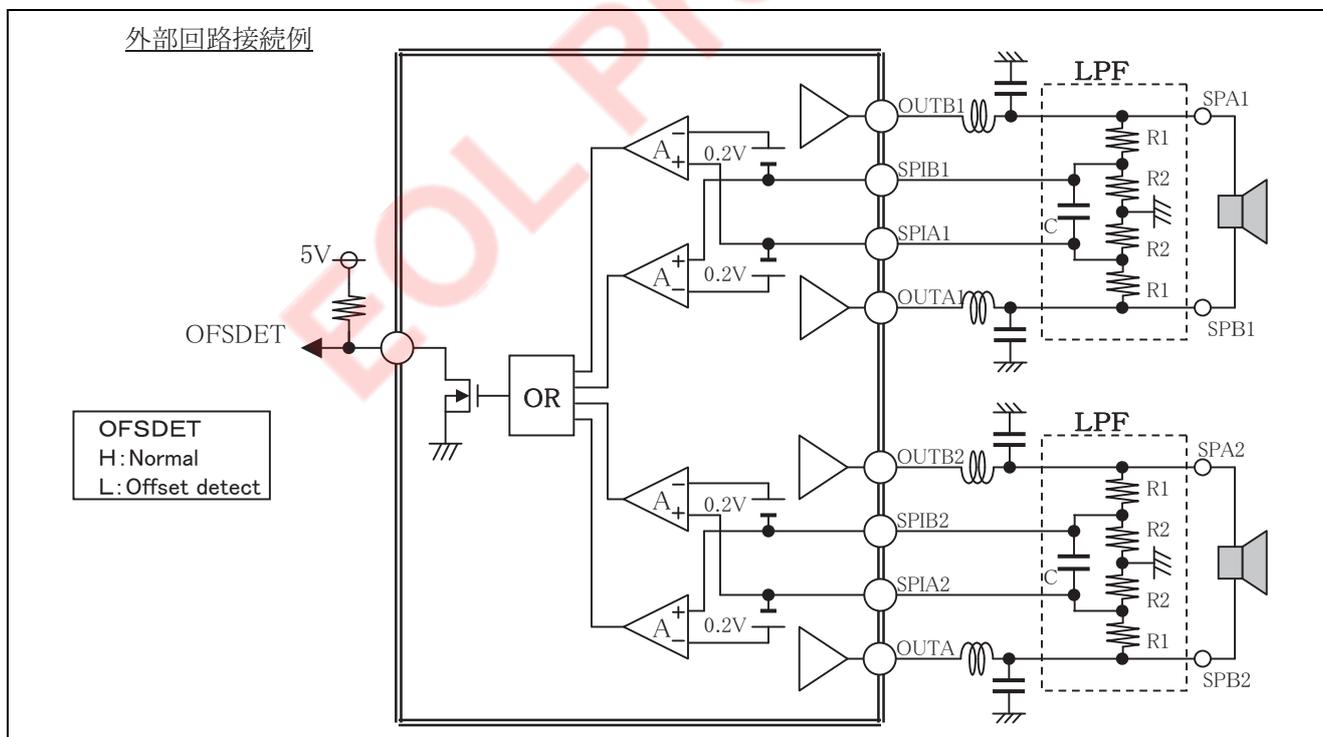
オフセット機能使用時の外部接続は、下図の接続例のようにオフセット検出回路の入力端子(SPIA, SPIB)にスピーカ端子(SPA, SPB)からの信号を入力することで、スピーカ端子間のオフセット電圧異常を検出することが可能です。

(オフセット検出電圧、出力信号のカットオフ周波数の計算式は次ページを参照ください)

SPIA, SPIB の入力端子間の DC 電圧差(オフセット電圧)が $\pm 0.2V$ 以上になった場合、これを検出し、異常信号を OFSDET 端子に出力します。出力にプルアップ抵抗($47k\Omega$ 推奨)を接続することで、異常検出時に“L”が出力されます。出力はオープンドレインとなっており、外部で共有接続することで異常信号を OR とすることが可能です。

なお、この検出回路は音声帯域の信号変化に対しても応答するため、この音声帯域の信号成分を遮断してから、その信号を入力する必要があります。また、スピーカ端子電圧(DC 成分)は $VD/2$ であり、SPIA, SPIB 端子の絶対最大定格値は $5.5V$ 、検出入力電圧範囲は $1.5V \sim 4.5V$ ですので、スピーカ端子から SPIA, SPIB 端子間で DC 電圧レベルをシフトダウンさせる必要があります。よって、本機能をご使用時は下記の外部回路例を参考に設計をお願いいたします。

本機能を未使用時は、入力端子(SPIA, SPIB)は接地、出力端子(OFSDET)は開放にてご使用ください。



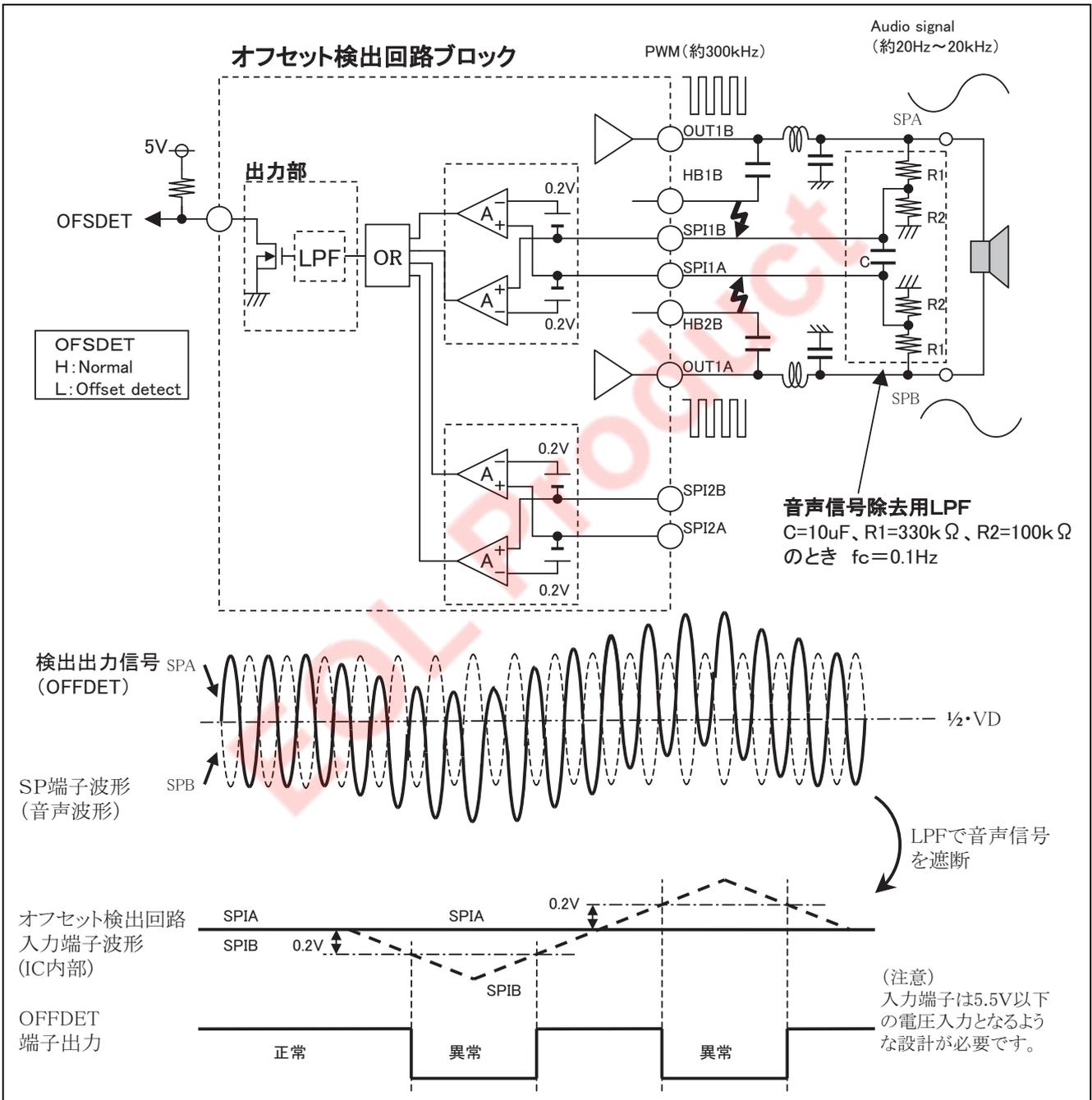
R2A15108SP オフセット検出回路部の等価回路

【注】 オフセット電圧検出時でも、IC の保護動作はいたしません。

(3) オフセット機能使用時の外部接続方法

オフセット検出電圧，検出する出力信号のカットオフ周波数は、下図の R1, R2, C の外付部品の定数により、任意に設定可能です。

LPFのカットオフ周波数計算式 $f_c = \frac{1}{2\pi} \times \frac{1}{C \cdot 2R} \text{ [Hz]}$ $R = \frac{R1 \cdot R2}{R1 + R2} \text{ [\Omega]}$	オフセット検出電圧計算式 $V_{DET} = 200 \times \frac{(R1 + R2)}{R2} \text{ [mV]}$
---	--



注意事項

デジタルアンプの PWM 出力段は高周波の大電流を扱いますので、「最短配線」, 「低寄生インピーダンス化」, 「高周波特性が良好な部品使用」等の基板における基本事項以外にも、以下のような点にご注意ください。

(1) デジタル系GNDの高周波インピーダンスの低減

ブリドライバ段の電源出力端子(DVDD)には、出力パワーMOS トランジスタを高速ドライブするために高周波のパルス電流が流れています。したがって、この電源出力端子のコンデンサの GND をアナログ GND に接続しますと、この PWM 発振に起因する高周波ノイズが大きくなり、アナログ回路に影響を及ぼし性能悪化の原因となる場合があります。

この高周波ノイズの影響を低減するには、GND パターンの高周波インピーダンスを下げるのが非常に有効であり、DVDD 電源出力端子のコンデンサは、パワー系 GND に接続していただくことをご推奨いたします。

コモンモードでの電源ラインや入出力ラインからの不要輻射が問題になる場合は、コモンモードフィルタの御使用を推奨いたします。

(2) 放熱パッドの処理

本 IC の主な放熱は、露出ダイパッドによる放熱パッドから行います。本 IC の放熱パッドは、IC チップの基板(サブストレート: チップ裏面)と接続されております。この放熱パッドには、PWM のエッジのタイミングで発生する高周波の漏れ電流が流れ込む場合がありますので、ご注意ください。また、放熱状態が悪い条件での負荷短絡等の状況では熱が IC 内に蓄積しパワーTr が破壊しやすくなりますので、ご注意ください。

(3) 小信号系 GND の処置

小信号系 GND については、出力パワー段 GND(各ブリッジの VS 端子)干渉をなるべく低減するため、小信号系回路の GND をパワー系 GND と分離して配線できる基板パターンとしておくをご考慮ください。

(4) 破壊に対する対策

本 IC には、各種保護回路が内蔵されておりますが、負荷短絡や出力地絡時・PWM 起動時には、出力に過大な電流が発生する場合があります、そのようなケースでは PWM 出力のオーバーシュートが非常に大きくなります。

この電圧が IC の耐圧を超えますと IC が破壊する場合がございますので、十分評価の上、指定の絶対最大定格電圧以内となるように基板設計をお願いします。

(実装基板のパターンレイアウトがルネサス製評価基板と異なる状況では破壊する場合がありますので、その場合は、出力端子に保護ダイオードをつけることを推奨いたします。)

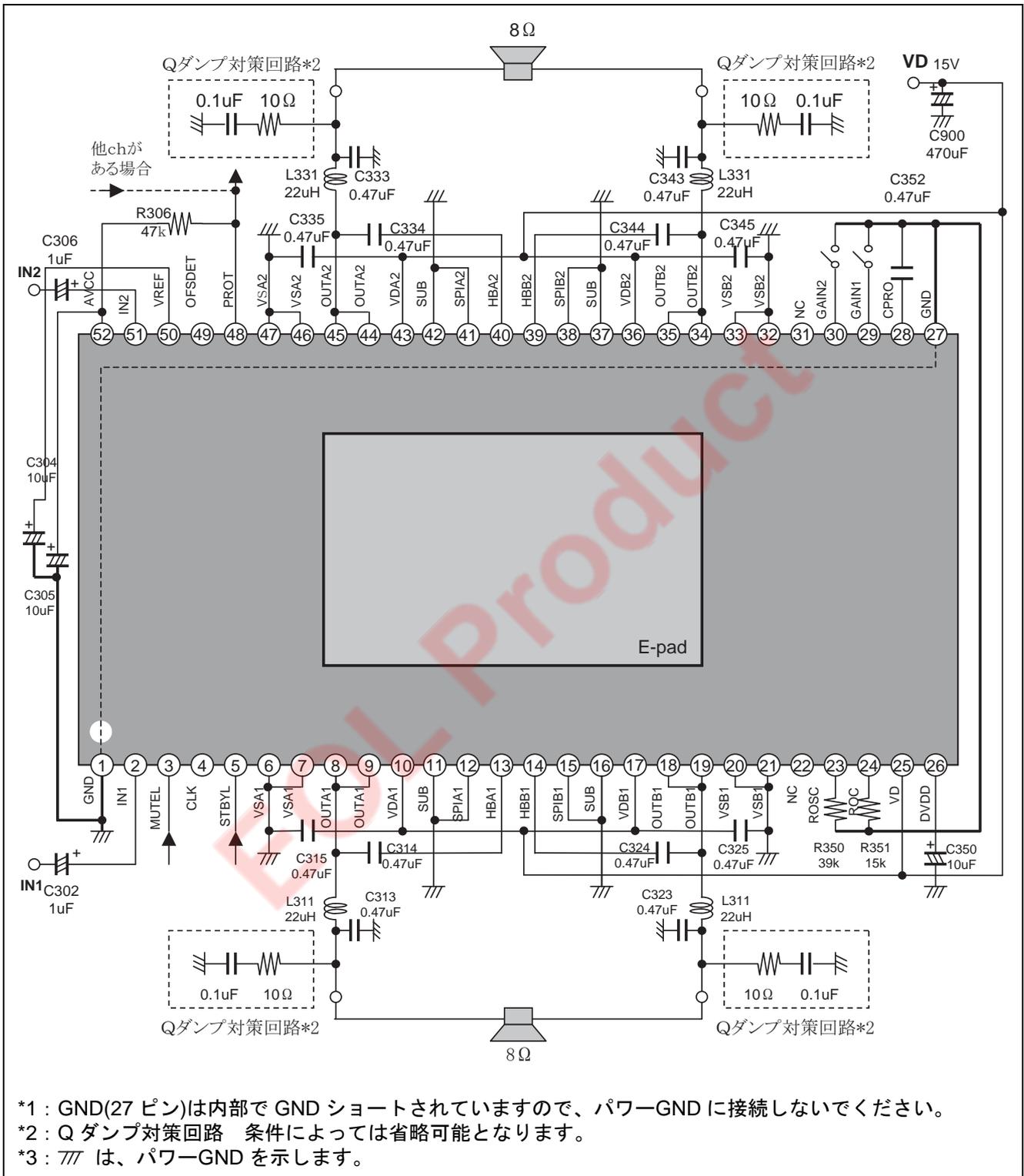
(5) Qダンブ対策

スピーカが常にアンプの出力端子に接続されている場合、スピーカのインピーダンス特性によっては、削除可能な場合もあります(スピーカに依存します)。通常は、Qダンブ対策を常にとることを推奨します。

本内容は、弊社デジタルアンプ IC R2A15108SP をご使用していただくにあたっての注意事項であり、その動作、特性をすべて保証するものではありません。
基板設計にあたっては、本内容にご注意いただき、IC 実装後、御社にて動作、特性が問題ないことをご確認していただきますようお願いいたします。

応用回路例

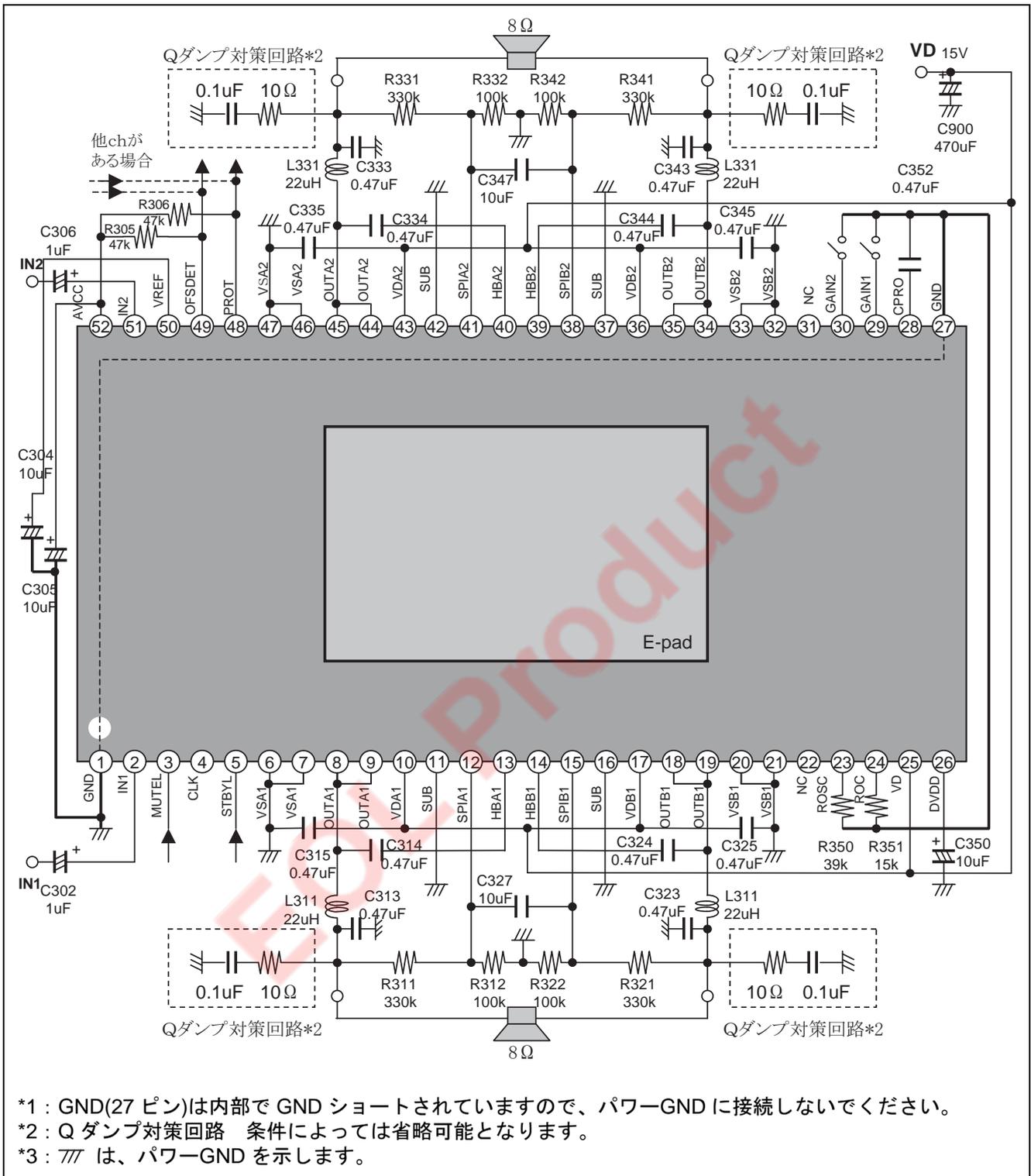
1. 応用回路例 1 オフセット検出機能を使用しないとき



- *1 : GND(27ピン)は内部でGNDショートされていますので、パワーGNDに接続しないでください。
- *2 : Qダンピング対策回路 条件によっては省略可能となります。
- *3 : /// は、パワーGNDを示します。

負荷インピーダンス	L	C	f0	Q
RL=4Ω	12μH	1μF	45.9kHz	0.58
RL=6Ω	15μH	0.68μF	49.8kHz	0.64
RL=8Ω	22μH	0.47μF	49.5kHz	0.58

2. 応用回路例 2 オフセット検出機能を使用時



- *1 : GND(27ピン)は内部で GND ショートされていますので、パワー-GND に接続しないでください。
- *2 : Q ダンパ対策回路 条件によっては省略可能となります。
- *3 : /// は、パワー-GND を示します。

負荷インピーダンス	L	C	f0	Q
RL=4Ω	12µH	1µF	45.9kHz	0.58
RL=6Ω	15µH	0.68µF	49.8kHz	0.64
RL=8Ω	22µH	0.47µF	49.5kHz	0.58

推奨部品表

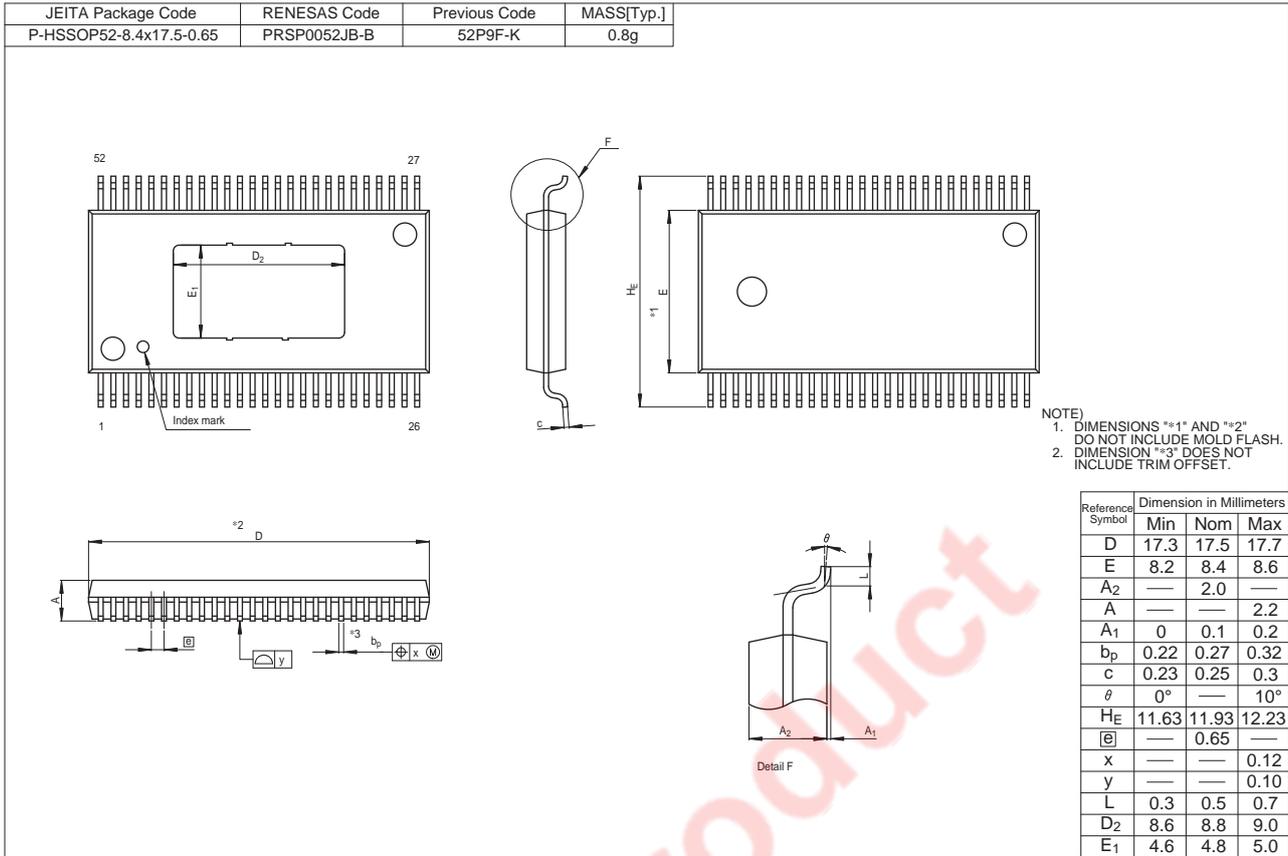
部品番号	機能	名称	仕様	メーカー等	備考
C302	Input coupling capacitor	Capacitor	1uF 16V	Nichicon	
C304	VREF bypass capacitor	Capacitor	10uF 16V	Nichicon	
C305	AVCC bypass capacitor	Capacitor	10uF 16V	Nichicon PW	
C306	Input coupling capacitor	Capacitor	1uF 16V	Nichicon	
C313	LC filter capacitor	Film capacitor	0.47uF	Nissei MMT	
C314	Bootstrap capacitor	Ceramic capacitor	0.47uF 25V	Murata etc	K 級-B 特性
C315	VD bypass capacitor	Ceramic capacitor	0.47uF 50V	Murata etc	K 級-B 特性
C323	LC filter capacitor	Film capacitor	0.47uF	Nissei MMT	
C324	Bootstrap capacitor	Ceramic capacitor	0.47uF 25V	Murata etc	K 級-B 特性
C325	VD bypass capacitor	Ceramic capacitor	0.47uF 50V	Murata etc	K 級-B 特性
C327	Offset detection filter capacitor	Ceramic capacitor	10uF 10V	Murata etc	K 級-B 特性
C333	LC filter capacitor	Film capacitor	0.47uF	Nissei MMT	
C334	Bootstrap capacitor	Ceramic capacitor	0.47uF 25V	Murata etc	K 級-B 特性
C335	VD bypass capacitor	Ceramic capacitor	0.47uF 50V	Murata etc	K 級-B 特性
C343	LC filter capacitor	Film capacitor	0.47uF	Nissei MMT	
C344	Bootstrap capacitor	Ceramic capacitor	0.47uF 25V	Murata etc	K 級-B 特性
C345	VD bypass capacitor	Ceramic capacitor	0.47uF 50V	Murata etc	K 級-B 特性
C347	Offset detection filter capacitor	Ceramic capacitor	10uF 10V	Murata etc	K 級-B 特性
C350	DVDD capacitor	Capacitor	10uF 16V	Nichicon PW	
C352	Capacitor for timer	Ceramic capacitor	0.47uF 16V	Murata etc	
C900	VD bypass capacitor	Electrolytic capacitor	470uF 35V	Panasonic FC/ Nichicon PW	
L311	LC filter capacitor	Choke coil	7G09B-220M(22uH)	SAGAMI ELEC	
L331	LC filter capacitor	Choke coil	7G09B-220M(22uH)	SAGAMI ELEC	
R305	Pull-up resistance for OFSDET	Chip resistance	47k-J 1/10W	Kamaya Electric etc	
R306	Pull-up resistance for PROT	Chip resistance	47k-J 1/10W	Kamaya Electric etc	
R311	Offset detection filter resistance	Chip resistance	330k-J 1/10W	Kamaya Electric etc	
R312	Offset detection filter resistance	Chip resistance	100k-J 1/10W	Kamaya Electric etc	
R321	Offset detection filter resistance	Chip resistance	330k-J 1/10W	Kamaya Electric etc	
R322	Offset detection filter resistance	Chip resistance	100k-J 1/10W	Kamaya Electric etc	
R331	Offset detection filter resistance	Chip resistance	330k-J 1/10W	Kamaya Electric etc	
R332	Offset detection filter resistance	Chip resistance	100k-J 1/10W	Kamaya Electric etc	
R341	Offset detection filter resistance	Chip resistance	330k-J 1/10W	Kamaya Electric etc	
R342	Offset detection filter resistance	Chip resistance	100k-J 1/10W	Kamaya Electric etc	
R350	Carrier frequency adjustment resistance	Chip resistance	39k-J 1/10W	Kamaya Electric etc	
R351	Overcurrent detection adjustment resistance	Chip resistance	15k-J 1/10W	Kamaya Electric etc	

【注1】 部品番号は、前ページ 応用回路例 2 を参照ください。

【注2】 内蔵電源端子(DVDD)に接続するコンデンサは、性能に及ぼす影響が大きいため、
低インピーダンス品をご使用ください。

【注3】 タイマー用コンデンサ(C352)は、リーク電流の少ないセラミックコンデンサを使用ください。
リーク電流の目安：1.0uA 以下

外形寸法图



EOL Product

本資料ご利用に際しての留意事項

1. 本資料は、お客様に用途に応じた適切な弊社製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について弊社または第三者の知的財産権その他の権利の実施、使用を許諾または保証するものではありません。
2. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例など全ての情報の使用に起因する損害、第三者の知的財産権その他の権利に対する侵害に関し、弊社は責任を負いません。
3. 本資料に記載の製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」その他輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
4. 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例などの全ての情報は本資料発行時点のものであり、弊社は本資料に記載した製品または仕様等を予告なしに変更することがあります。弊社の半導体製品のご購入およびご使用に当たりましては、事前に弊社営業窓口で最新の情報をご確認くださいとともに、弊社ホームページ (<http://www.renesas.com>) などを通じて公開される情報に常にご注意ください。
5. 本資料に記載した情報は、正確を期すため慎重に制作したのですが、万一本資料の記述の誤りに起因する損害がお客様に生じた場合においても、弊社はその責任を負いません。
6. 本資料に記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を流用する場合は、流用する情報を単独で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。弊社は、適用可否に対する責任を負いません。
7. 本資料に記載された製品は、各種安全装置や運輸・交通用、医療用、燃焼制御用、航空宇宙用、原子力、海底中継用の機器・システムなど、その故障や誤動作が直接人命を脅かしあるいは人体に危害を及ぼすおそれのあるような機器・システムや特に高度な品質・信頼性が要求される機器・システムでの使用を意図して設計、製造されたものではありません（弊社が自動車用と指定する製品を自動車に使用する場合を除きます）。これらの用途に利用されることをご検討の際には、必ず事前に弊社営業窓口へご相談ください。なお、上記用途に使用されたことにより発生した損害等については弊社はその責任を負いかねますのでご了承願います。
8. 第7項にかかわらず、本資料に記載された製品は、下記の用途には使用しないでください。これらの用途に使用されたことにより発生した損害等につきましては、弊社は一切の責任を負いません。
 - 1) 生命維持装置。
 - 2) 人体に埋め込み使用するもの。
 - 3) 治療行為（患部切り出し、薬剤投与等）を行うもの。
 - 4) その他、直接人命に影響を与えるもの。
9. 本資料に記載された製品のご使用につき、特に最大定格、動作電源電圧範囲、放熱特性、実装条件およびその他諸条件につきましては、弊社保証範囲内でご使用ください。弊社保証値を越えて製品をご使用された場合の故障および事故につきましては、弊社はその責任を負いません。
10. 弊社は製品の品質および信頼性の向上に努めておりますが、特に半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。弊社製品の故障または誤動作が生じた場合も人身事故、火災事故、社会的損害などを生じさせないよう、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計などの安全設計（含むハードウェアおよびソフトウェア）およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特にマイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
11. 本資料に記載の製品は、これを搭載した製品から剥がれた場合、幼児が口に入れて誤飲する等の事故の危険性があります。お客様の製品への実装後に容易に本製品が剥がれることがなきよう、お客様の責任において十分な安全設計をお願いします。お客様の製品から剥がれた場合の事故につきましては、弊社はその責任を負いません。
12. 本資料の全部または一部を弊社の文書による事前の承諾なしに転載または複製することを固くお断りいたします。
13. 本資料に関する詳細についてのお問い合わせ、その他お気付きの点等がございましたら弊社営業窓口までご相談ください。



営業お問合せ窓口
株式会社ルネサス販売

<http://www.renesas.com>

本	社	〒100-0004	千代田区大手町2-6-2 (日本ビル)	(03) 5201-5350
西	東	〒190-0023	立川市柴崎町2-2-23 (第二高島ビル)	(042) 524-8701
東	北	〒980-0013	仙台市青葉区花京院1-1-20 (花京院スクエア)	(022) 221-1351
い	わ	〒970-8026	いわき市平字田町120 (ラトブ)	(0246) 22-3222
茨	城	〒312-0034	ひたちなか市堀口832-2 (日立システムプラザ勝田)	(029) 271-9411
新	潟	〒950-0087	新潟市中央区東大通1-4-2 (新潟三井物産ビル)	(025) 241-4361
松	本	〒390-0815	松本市深志1-2-11 (昭和ビル)	(0263) 33-6622
中	部	〒460-0008	名古屋市中区栄4-2-29 (名古屋広小路ブレイス)	(052) 249-3330
関	西	〒541-0044	大阪市中央区伏見町4-1-1 (明治安田生命大阪御堂筋ビル)	(06) 6233-9500
北	陸	〒920-0031	金沢市広岡3-1-1 (金沢パークビル)	(076) 233-5980
広	島	〒730-0036	広島市中区袋町5-25 (広島袋町ビルディング)	(082) 244-2570
九	州	〒812-0011	福岡市博多区博多駅前2-17-1 (博多プレステージ)	(092) 481-7695

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口：コンタクトセンター E-Mail: csc@renesas.com