

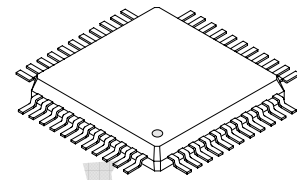
模拟视频处理器

描述

SC8113是一款高性能模拟视频处理器，它主要针对安防、监控、可视电话、图像处理等市场应用而开发的SOC集成芯片。其主要功能定义为：接受并解码来自电视调谐器、DVD/VCD播放机、CCD摄像机、录像机等PAL/NTSC制复合视频或Y/C信号，输出ITU-656 YUV4:2:2视频信号。

主要特点

- * 可支持复合视频或 S 端子输入信号(PAL BGHI, PAL N, 组合 PAL N, PAL M, NTSC M, NTSC N, NTSC 4.43, NTSC-Japan 与 SECAM), 并具有信号源与制式的自动探测功能。
- * 可支持 4 路 CVBS, 或 2 路 CVBS+1 路 S-Video, 或 2 路 S-Video 信号输入。
- * 标准 ITU-R BT656 YUV4:2:2 视频数据输出。
- * 内建高精度(9bit)二通道 ADC, 具有模拟自动增益控制功能。
- * 外部单时钟源, 内部锁相环可产生精确的视频时钟。
- * 内置亮/色分离处理器、色度滤波器和 PAL 时延线校正单元。
- * 具有亮度、对比度、饱和度与色度调整功能;
- * 具有视频降噪处理、色度瞬态改善、锐利度处理等功能。
- * 采用 I2C 总线控制。
- * 3.3V 单电压供电。



QFP44-10×10-0.8

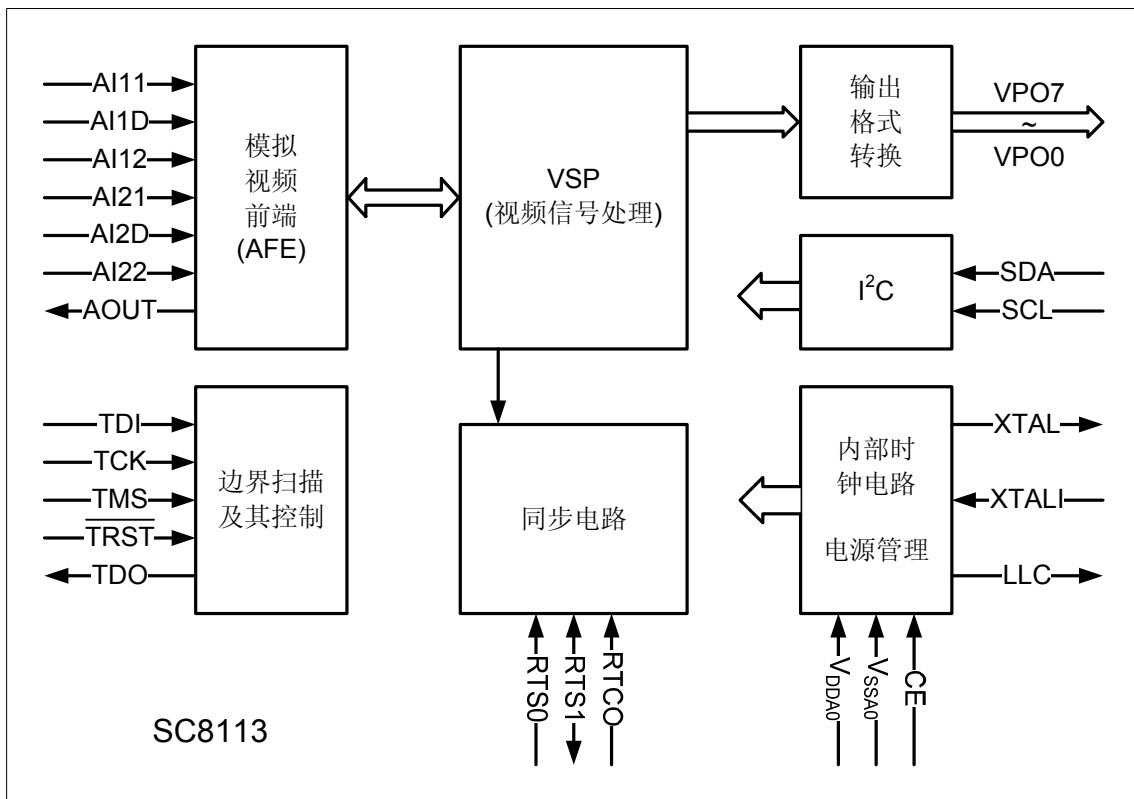
产品规格分类

产品	封装
SC8113	QFP-44-10X10-0.8

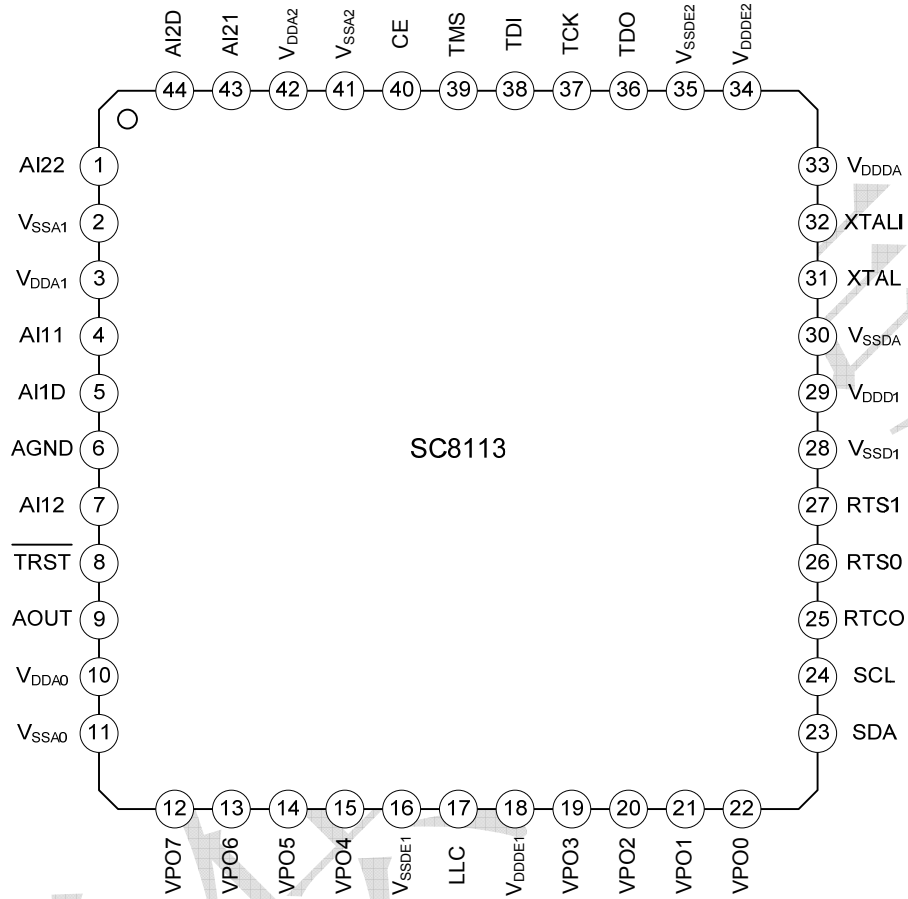
应用

- * 广泛用于安防、监控、可视电话、图像处理系统等。

内部框图



管脚排列图



管脚描述

序号	管脚名称	管脚类型	管脚说明
1	AI22	I	模拟输入 22 正端输入。
2	V _{SSA1}	P	模拟通道 1 的电源地。
3	V _{DDA1}	P	模拟通道 1 的电源正极 (3.3V)。
4	AI11	I	模拟输入 11 正端输入。
5	AI1D	I	模拟输入 11 和 12 的负端输入。
6	AGND	P	模拟信号参考地。
7	AI12	I	模拟输入 12 正端输入。
8	TRST	I	测试用, 复位信号 (低有效)。
9	AOUT	O	测试用, 模拟信号输出。
10	V _{DDA0}	P	内部时钟电路的电源正极 (3.3V)。
11	V _{SSA0}	P	内部时钟电路的电源地。
12~15	VPO7~VPO4	O	8 位数字输出, 高 4 位。
16	V _{SSDE1}	P	数字 PAD 环电源地 1。
17	LLC	O	系统时钟输出 (27MHz)。
18	V _{DDDE1}	P	数字 PAD 环电源正极 1。
19~22	VPO3~VPO0	O	8 位数字输出, 低 4 位。
23	SDA	I/O	I ² C 数据。
24	SCL	I(O)	I ² C 时钟。
25	RTCO	(I/O)	实时控制状态输出。
26	RTS0	(I/O)	实时信号输出 0。
27	RTS1	I/O	实时信号输出 1。
28	V _{SSDI}	P	数字核电源地。
29	V _{DDDI}	P	数字核电源正极 (3.3V)。
30	V _{SSDA}	P	内部晶振电源地。
31	XTAL	O	内部晶振输出端。
32	XTALI	I	内部晶振输入端。
33	V _{DDDA}	P	内部晶振电源正极 (3.3)。
34	V _{DDDE2}	P	数字 PAD 环电源正极 2。
35	V _{SSDE2}	P	数字 PAD 环电源地 2。
36	TDO	O	边界扫描测试数据输出。
37	TCK	I	边界扫描测试时钟输入。
38	TDI		边界扫描测试数据输入。

序号	名称	管脚类型	管脚说明
39	TMS	I	测试模式选择。
40	CE	I	芯片使能。
41	V _{SSA2}	P	模拟通道 2 的电源地。
42	V _{DDA2}	P	模拟通道 2 的电源正极 (3.3V)。
43	AI21	I	模拟输入 21 正端输入。
44	AI2D	I	模拟输入 21, 22 负端输入。

数据手册

电气参数

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
电源部分						
数字内核工作电压	V _{DDD}	正常工作	3.0	3.3	3.6	V
数字电源供电电流	I _{DDD}	正常工作				mA
数字部分功耗	P _D	正常工作				W
模拟核工作电压	V _{DDA}	正常工作	3.1	3.3	3.5	V
模拟电源供电电流	I _{DDA}	正常工作				mA
模拟部分功耗	P _A	正常工作				W
总功耗	P _{tot}	正常工作				W
省电模式下功耗	P _{pd}	省电模式				W
工作时钟频率	F _{CLK}	正常工作	26.7	27	27.3	MHz
输出高电平	V _{OH}	正常工作	2.4			V
输出低电平	V _{OL}	正常工作			0.4	V
模拟部分						
嵌位电流	I _{clamp}	输入=0.9V		±8		uA
输入电压（峰-峰值）	V _{i(p-p)}		0.5	0.7	1.4	V
输入阻抗	Z _i	嵌位关闭	200			KΩ
输入电容	C _i				10	pF
通道隔离度	α _{CS}	输入频率5MHz			-50	dB
9位ADC						
BW	带宽	-3dB点		7		MHz
Φ _{diff}	微分相位	放大器、滤波器旁路		2		度
G _{diff}	微分增益	放大器、滤波器旁路		2		%
f _{clk(ADC)}	ADC时钟		12.8	-	14.3	MHz
DNL	微分非线性			0.5		LSB
INL	积分非线性			1		LSB

电气参数 (续)

参 数	符 号	测 试 条 件	最 小 值	典 型 值	最 大 值	单 位
数字输入						
SCL,SDA输入低电平	$V_{IL(SCL,SDA)}$		-0.5	-	+0.3V _{DDD}	V
SCL,SDA输入高电平	$V_{IH(SCL,SDA)}$		0.7V _{DDD}	-	V _{DDD} +0.5	V
XTALI输入低电平	$V_{IL(XTAL)}$		-0.3	-	+0.8	V
XTALI输入高电平	$V_{IH(XTAL)}$		2.0	-	V _{DDD} +0.3	V
其他输入低电平	$V_{IL(n)}$		-0.3	-	+0.8	V
其他输入高电平	$V_{IH(n)}$		2.0	-	5.5	V
输入漏电流	I_{LI}		-	-	10	uA
输入电容	C_i	输出三态	-	-	8	pF
其他输入电容	$C_{i(n)}$		-	-	5	pF
数字输出						
SCL,SDA输出低电平	$V_{OL(SCL,SDA)}$	3mA(6mA)电流沉	-	-	0.4(0.6)	V
输出低电平	V_{OL}		0	-	0.4	V
输出高电平	V_{OH}		2.4	-	V _{DDD} +0.5	V
LLC输出低电平	$V_{OL(clk)}$		-0.5	-	+0.6	V
LLC输出高电平	$V_{OH(clk)}$		2.4	-	V _{DDD} +0.5	V

电气参数 (续)

参 数	符 号	测 试 条 件	最 小 值	典 型 值	最 大 值	单 位
RTS1(DOT)输入时序						
输入数据建立时间	$t_{SU,DAT}$		13	-	-	ns
输入数据保持时间	$t_{HD,DAT}$		3	-	-	ns
数据和控制输出时序						
输出负载电容	C_L		15	-	40	pF
输出保持时间	$t_{OHD,DAT}$	$C_L = 15\text{pF}$	4	-	-	Ns
传播延时	t_{PD}	$C_L = 25\text{pF}$	-	-	22	Ns
时钟输出时序						
输出负载电容	$C_{L(LLC)}$		15	-	40	pF
时钟周期	T_{cy}	LLC	35	-	39	ns
占空比	δ_{LLC}	$C_L = 25\text{pF}$	40	-	60	%
LLC上升时间	t_r		-	-	5	Ns
LLC下降时间	t_f		-	-	5	ns
时钟输入时序(XTALI)						
占空比	Δ_{XTALI}		40	-	60	%
行频时钟PLL						
行频时钟频率	f_{Hn}	50Hz场频	-	15625	-	Hz
		60Hz场频	-	15734	-	Hz
允许偏差	$\Delta f_H / \Delta f_{Hn}$		-	-	5.7	%
副载波PLL						
副载波频率	f_{SCn}	PAL BGHIN	-	4433619	-	Hz
		NTSC M;NTSC-Japan	-	3579545	-	Hz
		PAL M	-	3575612	-	Hz
		Combination-PAL N	-	3582056	-	Hz
Δf_{SC}	锁定范围	± 400				Hz
晶振						
晶振频率	f_n	3次谐波	-	24.576	-	MHz
允许偏差	$\Delta f / f_n$		-	-	± 50	ppm
允许偏差(温度变化)	$\Delta T f / f_{n(T)}$		-	-	± 20	ppm

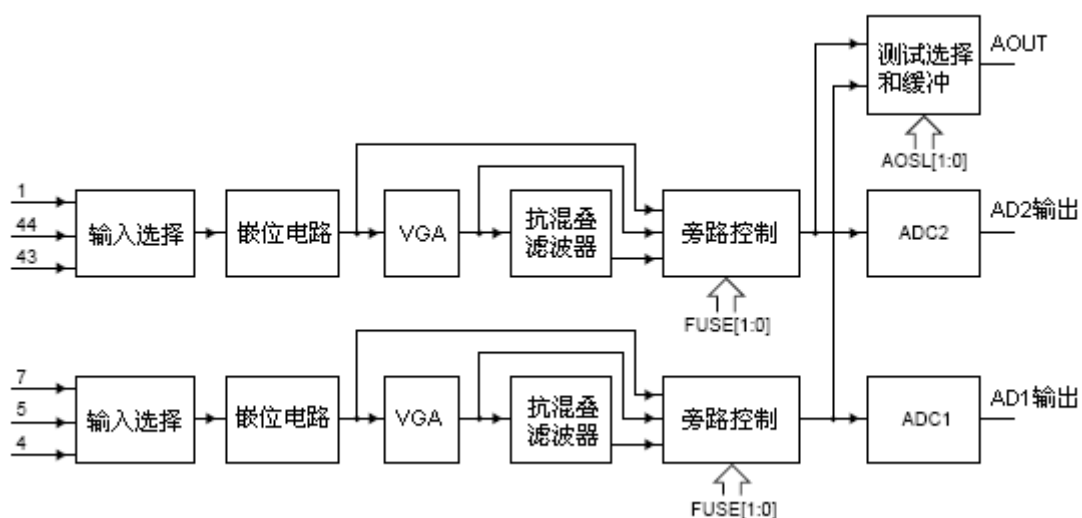
极限参数

参 数	符 号	最小值	最大值	单 位
数字核工作电压 (3.3V)	V _{DD}	-0.5	+4.6	V
模拟核工作电压 (3.3V)	V _{DDA}	-0.5	+4.6	V
环境工作温度	T _{amb}	-20	70	°C
模拟输入电压	V _{iA}	-0.5	V _{DDA} +0.5	V
模拟输出电压	V _{oA}	-0.5	V _{DDA} +0.5	V
数字输入电压	V _{iD}	-0.5	V _{DDA} +0.5	V
数字输出电压	V _{oD}	-0.5	V _{DDA} +0.5	V
存储温度	T _{stg}	-65	150	°C
ESD	V _{ESD}	-2000	+2000	V

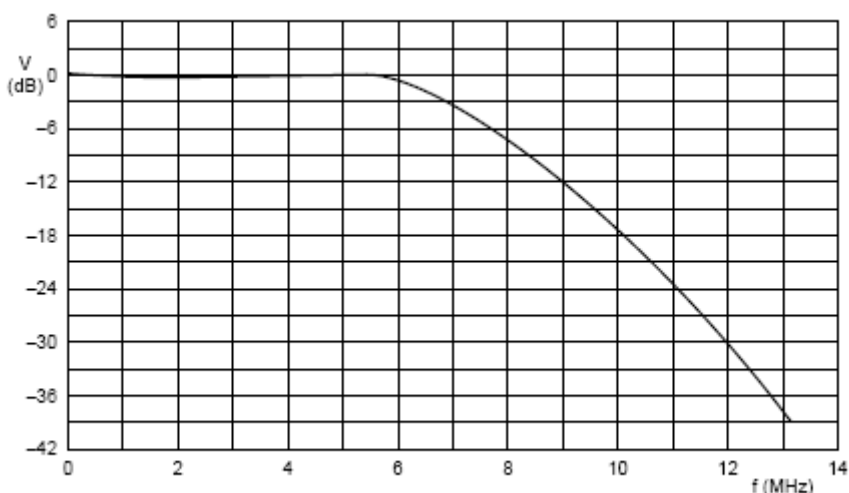
功能描述

模拟视频前端

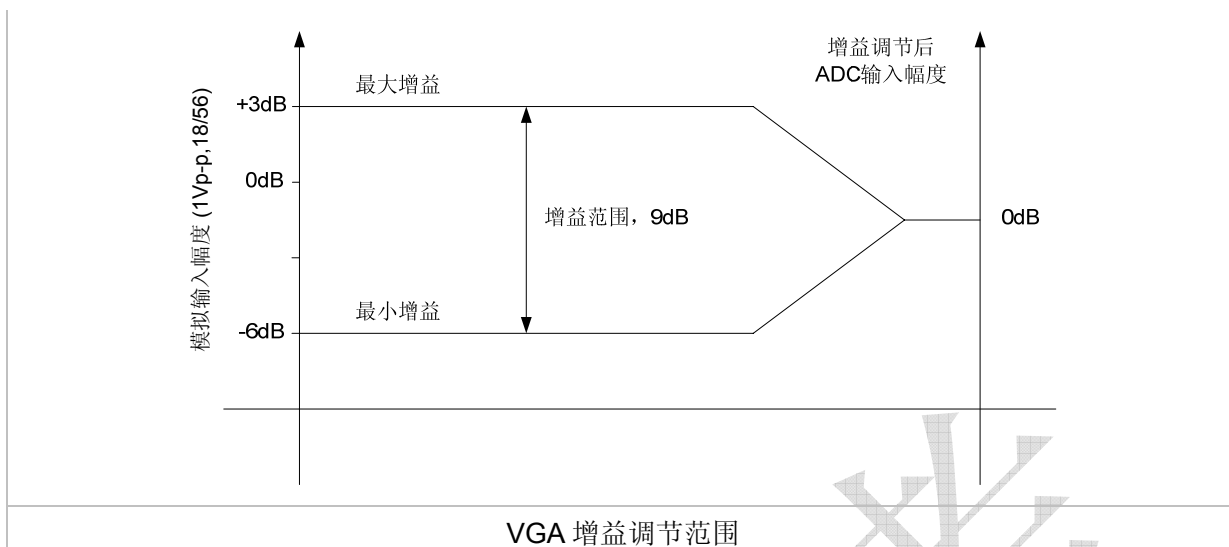
SC8113 模拟前端提供 2 个模拟信号处理通道，通过输入信号选择模块，最多可以接受 4 路视频信号。每个通道包括输入信号选择，嵌位电路，VGA，抗混叠滤波器和 9 位视频 ADC 等模块。内嵌高精度嵌位电路，恢复视频输入信号的直流电位。根据不同输入信号格式，嵌位电压作相应调整，CVBS 和亮度信号为 120，色度信号为 256（9 位 ADC 满幅为 512）；VGA 模块通过内置高性能 AGC 算法，自动调整增益值，把输入信号幅度放大到 ADC 能转换的最大幅度，最大限度提高信号的性噪比；晶振时钟精确调节抗混叠滤波器带宽，滤除信号高频成分，保证 ADC 正确转换输入信号。



模拟视频前端



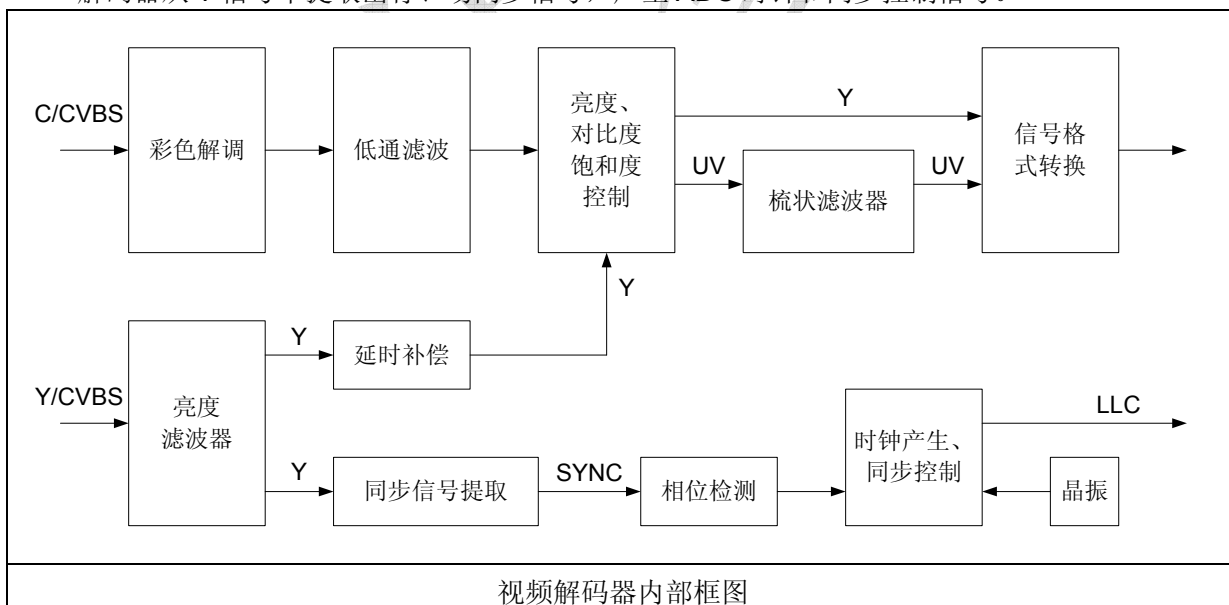
抗混叠滤波器频率响应

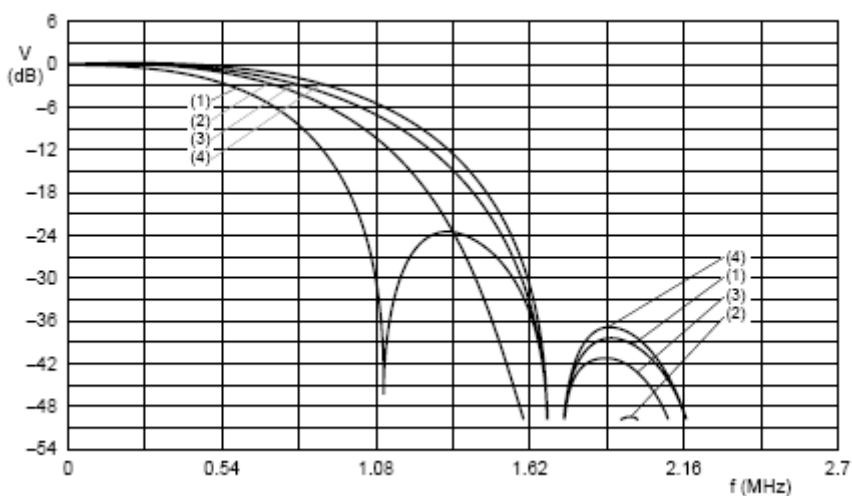


视频解码器

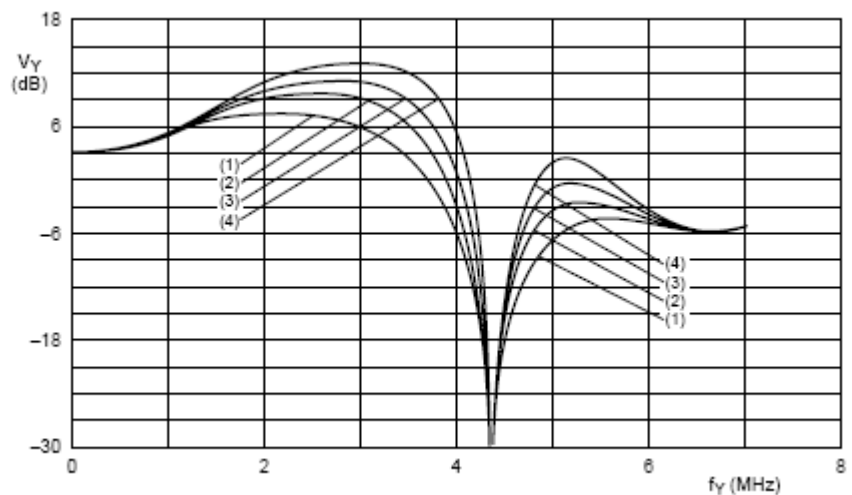
SC8113 视频解码器包括彩色信号处理、亮度信号处理和同步电路等模块。C/CVBS 信号经过彩色解调和低通滤波处理，得到色差信号 (PAL, NTSC) 或 FM 信号 (SCEAM)；Y/CVBS 信号经过亮度滤波器，滤除颜色副载波信号得到亮度信号；亮度信号经过延时补偿后和色差信号进入亮度、对比度、饱和度控制模块分别调节其大小。高性能彩色梳状滤波器用于消除 PAL 信号彩色处理通道之间的串扰，以及 NTSC 信号中的亮色串扰。信号格式转换模块把信号转换成 ITU-56 YUV 4:2:2 输出数据。

解码器从 Y 信号中提取出行、场同步信号，产生 ADC 时钟和同步控制信号。

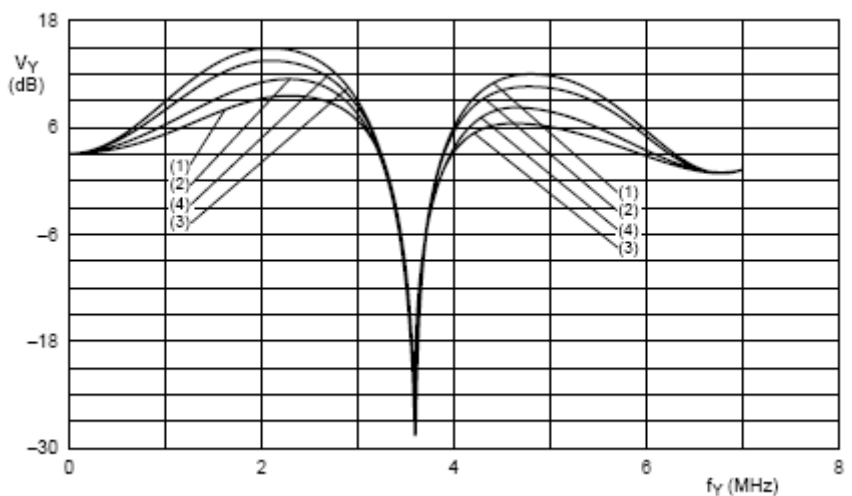




彩色低通滤波器频率响应, (1)~(4)分别为 CHBW[1:0]=00,01,10,11 的情况



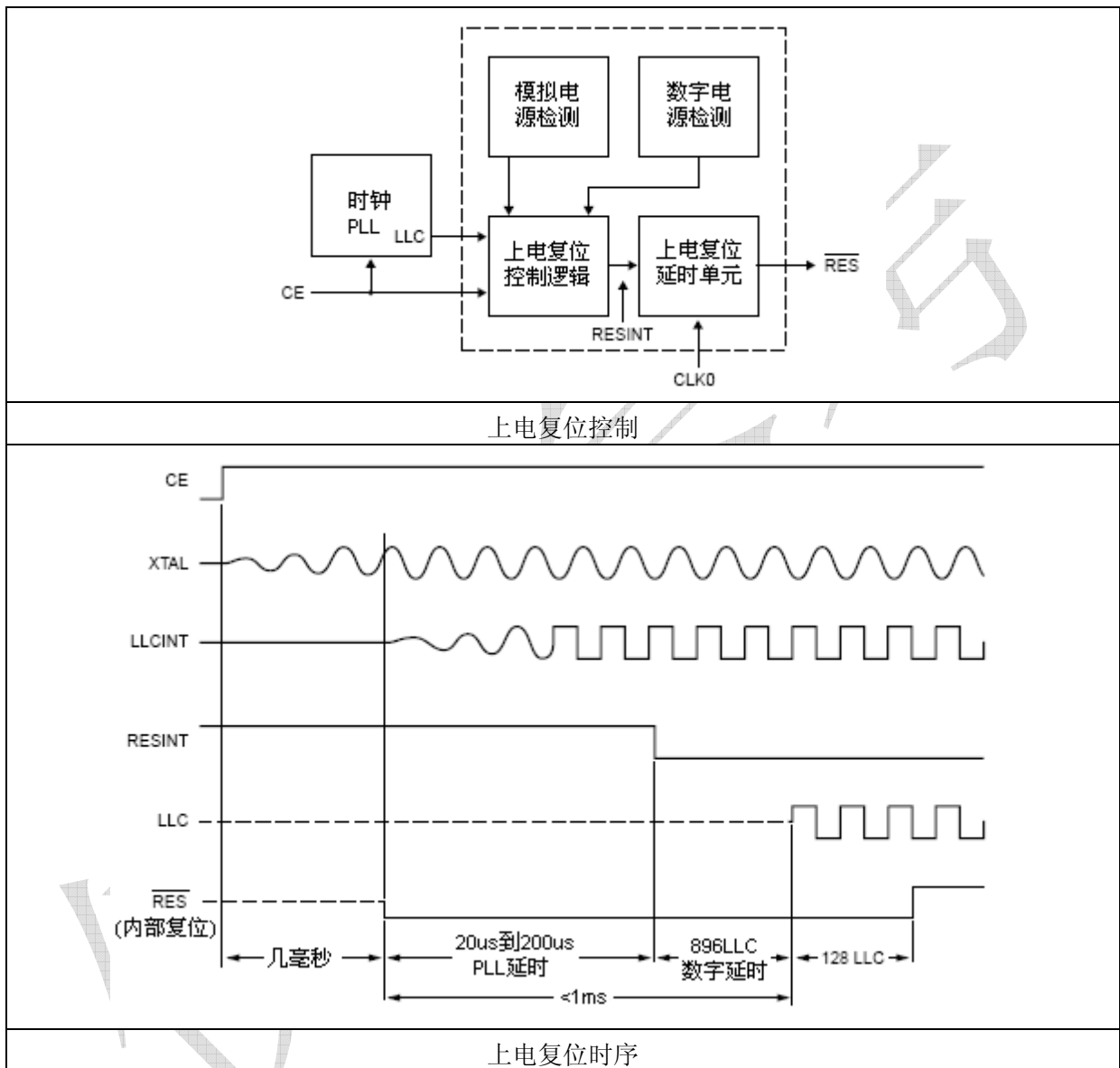
亮度带阻滤波器频率响应, $f_c=4.43\text{MHz}$



亮度带阻滤波器频率响应, $f_c=3.58\text{MHz}$

上电复位

SC8113 在没有时钟信号、CE=0 或电源电压过低(低于 2.8V)的情况下，自动进入复位状态，所有数字输出变为三态；当系统时钟恢复、CE 从 0 恢复到 1 并且电源电压大于 2.8V 的情况下，LLC 和 SDA 从三态恢复到正常工作状态，RTS0、RTS1 和 RTCO 仍然保持三态，需要通过 I²C 编程使其恢复到正常工作状态。



寄存器说明

地址	默认值	说 明
00H		Bit[7:4]: CV[3:0], 芯片版本。
01H	08H	Bit[7:4]: 保留。 Bit[3:0]: HIDL[3:0], 行延时增量控制(使内部行延时和 ADC 行延时一致, 使用默认值); 1111: 不补偿; 1110: 中等补偿; 1000: 默认补偿; 0000: 最大补偿。
02H	C0H	Bit[7:6]: FUSE[1:0], 模拟旁路控制, 0 0/0 1: 旁路放大器和抗混叠滤波器; 1 0: 旁路抗混叠滤波器; 1 1: 不旁路。 Bit[5:4]: GUDL[1:0], 9-bit 增益控制滞后修正; 0 0: off; 0 1: ± 1 LSB; 1 0: ± 2 LSB; 1 1: ± 3 LSB。 Bit[3:0]: MODE[3:0], 模拟信号输入模式选择控制; 0 0 0 0: 模式 0, CVBS(自动增益)通道 AI11。 0 0 0 1: 模式 1, CVBS(自动增益)通道 AI12。 0 0 1 0: 模式 2, CVBS(自动增益)通道 AI21。 0 0 1 1: 模式 3, CVBS(自动增益)通道 AI22。 0 1 0 0: 保留。 0 1 0 1: 保留。 0 1 1 0: 模式 6, Y 通道 AI11(自动增益)+C 通道 AI21(通过 GAI2 调整增益)。 0 1 1 1: 模式 7, Y 通道 AI11(自动增益)+C 通道 AI22(通过 GAI2 调整增益)。 1 0 0 0: 模式 8, Y 通道 AI11(自动增益)+C 通道 AI21(根据 Y 的增益调节 C 增益)。 1 0 0 1: 模式 9, Y 通道 AI1_1(自动增益)+C 通道 AI2_1(根据 Y 的增益调节 C 增益)。 1 0 1 0~1 1 1 1: 保留。

地址	默认值	说 明
03H	33H	<p>Bit[7]: 保留。</p> <p>Bit6: HLNRS, 解码器未锁定时的 AFE 钳位选择; 0: 普通钳位; 1: 参考钳位。</p> <p>Bit5: VBSL, 场消隐期自动增益控制; 0: 短消隐(均衡脉冲期 AGC 无效), 1: 长消隐(从预置均衡脉冲到有效图像开始 AGC 无效; 60Hz: 22 行, 50Hz: 24 行)。</p> <p>Bit4: WPC, 白尖峰控制; 0: 白尖峰控制有效; 1: 白尖峰控制关闭。</p> <p>Bit3: AGCC, 自动增益控制; 0: AGC 有效; 1: AGC 保持。</p> <p>Bit2: GAFIX, 增益控制设置; 0: 通过 MODE 设置 AGC; 1: 通过 GAI1、GAI2 进行用户编程设置 AGC。</p> <p>Bit1: GAI2[8], 通道 2 增益控制标志位。 1: 正增益值; 0: 负增益值。</p> <p>Bit0: GAI1[8], 通道 1 增益控制标志位。 1: 正增益值; 0: 负增益值。</p>
04H	00H	<p>Bit[7:0]: GAI1[7:0], 通道 1 增益值设定; 当 GAI1[8]=0 时, GAI1[7:0]({=0..117(-3db...0db)}。 当 GAI1[8]=1 时, GAI1[7:0]=118..511(0db...6db)。</p>
05H	00H	<p>Bit[7:0]: GAI2[7:0], 通道 2 增益值设定; 当 GAI2[8]=0 时, GAI2[7:0]=0..117(-3db...0db)。 当 GAI2[8]=1 时, GAI2[7:0]=118..511(0db...6db)。</p>
06H	E9H	<p>Bit[7: 0]: HSB[7:0], 行同步开始延时控制, 延时步长=8/LLC; 50Hz: -128~-109, 109~127 禁止; 60Hz: -128~-108, 108~127 禁止;</p>

地址	默认值	说 明
07H	0DH	Bit[7: 0]: HSS[7:0], 行同步结束延时控制, 延时步长=8/LLC; 50Hz: -128~-109, 109~127 禁止; 60Hz: -128~-108, 108~127 禁止;
08H	98H	Bit7: AFUD, 自动场探测; 0: 通过 FSEL 进行场设置; 1: 自动设置; Bit6: FSEL, 场设置(AUFD=0); 0: 50Hz, 625 行; 1: 60Hz, 525 行; Bit5: FOET, 奇偶场设置; 0: 源有奇偶场时, 奇偶场转换; Bit[4: 3]: HTCS[1:0], 行时间常数; 00: TV 模式(低质量信号); 01: VTR 模式; 10: 保留; 11: 快速锁定模式。 Bit2: HPLL, 行锁相环使能; 0: PLL 关闭; 1: PLL 使能。 Bit[1: 0]: VNOI[1:0], 场噪声消除; 00: 普通模式; 01: 快速模式(AUFD=0); 10: 自由运行模式; 11: 关闭。

地址	默认值	说 明
09H	01H	<p>Bit7: BYPS, 色度陷波滤波器控制; 0: 有效(CVBS 值); 1: 旁路(YC 值)。</p> <p>Bit6: PREF, 预置滤波旁路控制; 0: 旁路; 1: 有效。</p> <p>Bit[5: 4]: BPSS[1:0], 孔径滤波器中心频率设置; 00: 4.1MHz; 01: 3.8MHz; 10: 2.6MHz; 11: 2.9MHz。</p> <p>Bit3: VBLB, 场消隐期亮度旁路; 0: 有效亮度处理; 1: 色度陷波滤波器关闭。</p> <p>Bit2: UPTCV, 自动增益(AGC)值更新时间; 0: 每行更新; 1: 每场更新。</p> <p>Bit[1: 0]: APER[1:0], 孔径参数设置; 00: 0; 01: 0.25; 10: 0.5; 11: 1.0。</p>
0AH	80H	Bit[7:0]: BRIG[7:0], 亮度调节(0..255); BRIG[7:0]=128(CCIR Level)。
0BH	47H	Bit[7:0]: CONT[7:0], 对比度调节(-2..1.999); CONT[7:0]=71 时, 对比度值为: 1.109(CCIR 电平)。
0CH	40H	Bit[7:0], 色饱和度调节(-2..1.999); CONT[7:0]=71 时, 饱和度值为: 1.0(CCIR 电平)。
0DH	00H	Bit[7:0]: HUEC[7:0], 色调调节(-180..178.6);

地址	默认值	说 明
0EH	01H	<p>Bit7: CTDO, DTO 使能, 0: 不使能; 1: 使能。</p> <p>Bit[6: 4]: CSTD[2:0], 彩色标准选择; 0 0 0: PAL(BGHIN)/NTSC(M); 0 0 1: NTSC(4.43,50Hz)/PAL(4.43,50Hz); 0 1 0: 组合 PAL(N)/NTSC(4.43,60Hz); 0 1 1: NTSC(N)/PAL(M): ; 1 0 0~1 1 1: 保留。</p> <p>Bit3: DCCF, 色度梳状滤波器设置; 0: 使能; 1: 不使能。</p> <p>Bit2: FCTC, 色彩时间常数设置; 0: 普通时间常数; 1: 快速时间常数。</p> <p>Bit[1: 0]: CHBW[1:0], 色度带宽设置; 00: 小带宽(约 620KHz); 01: 一般带宽(约 800KHz); 10: 中等带宽(约 920KHz); 11: 宽带宽(1000KHz)。</p>
0FH	2AH	<p>Bit7: ACGC, 自动色度增益控制; 0: 自动增益; 1: 可编程增益控制(由 CGAIN[6:0]设定增益值)。</p> <p>Bit[6:0]: CGAIN[6:0], 可编程增益值设置; 最小值: 0.5(00H); 一般值: 1.125(24H); 最大值: 7.5(7FH)。</p>

地址	默认值	说 明
10H	00H	<p>Bit[7:6]: OFTS[1:0], 输出格式选择:</p> <ul style="list-style-type: none"> 0 0: 标准 ITU-656 格式; 0 1: SAV/EAV 的 V-flag 由 VREF 产生; 1 0: SAV/EAV 的 V-flag 由数据类型产生; 1 1: 保留。 <p>Bit[5:4]: HDEL[1:0], 步长=2/LLC。</p> <ul style="list-style-type: none"> 0 0: 0; 0 1: 1; 1 0: 2; 1 1: 3。 <p>Bit3: VREF 脉冲位置和脉冲宽度控制,</p> <p>Bit[2:0]: YDEL[2:0], 亮度延时补偿(-4..3), 步长=2/LLC。</p>

地址	默认值	说 明
11H	0CH	<p>Bit7: GPSW1, RTS1 端口输出的通用开关 1 的状态 (RTSE1[3:0]=0 0 1 0)</p> <p>0: 低;</p> <p>1: 高。</p> <p>Bit6: CM99, 同 SAA7199 兼容控制位, 高有效。</p> <p>Bit5: GPSW0, RTS0 端口输出的通用开关 0 的状态 (RTSE0[3:0]=0 0 1 0)</p> <p>0: 低;</p> <p>1: 高。</p> <p>Bit4: HLSEL, 行频 PLL 锁定标志输出控制,</p> <p>0: 标准锁定标志输出 (低通滤波);</p> <p>1: 快速锁定标志输出 (输入信号完整性好的时候用)。</p> <p>Bit3: OEYC, YUV 数据输出使能,</p> <p>0: VPO 总线高阻;</p> <p>1: VPO 总线有效, 或由 RTS1 控制。</p> <p>Bit2: OERT, 实时输出控制,</p> <p>0: RTS0, RTS1, RTCO 高阻输入;</p> <p>1: RTS0, RTCO 有效, RTS1 有效 (RTSE[3:0]=0 0 0 0)。</p> <p>Bit1: VIPB, YUV 解码器旁路控制,</p> <p>0: 解码数据输出;</p> <p>1: ADC 数据输出。</p> <p>Bit0: COLO, 彩色抑制控制,</p> <p>0: 自动色彩判断;</p> <p>1: 强制色彩。</p>
12H	01H	<p>Bit[7:4], RTSE1[3:0], RTS1 输出控制;</p> <p>Bit[3:0], RTSE0[3:0], RTS0 输出控制;</p>

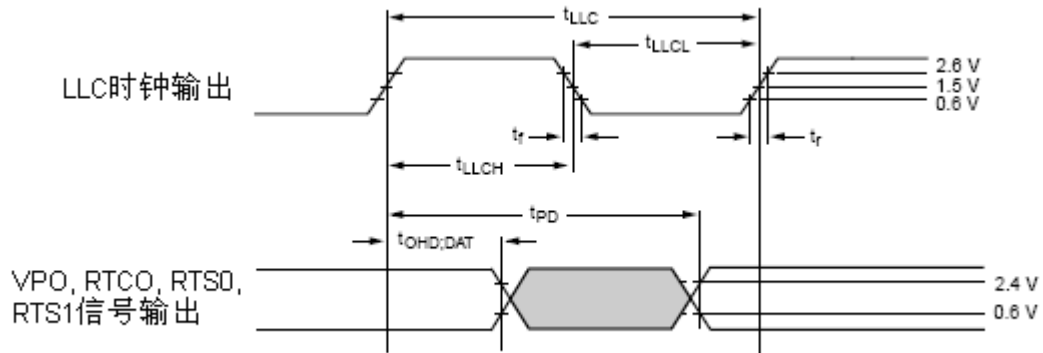
地址	默认值	说 明
13H	00H	Bit7: ADLSB, ADC 数据输出选择, 0: ADC 高 8 位数据从 VPO7~VPO0 输出; 1: ADC 低 8 位数据从 VPO7~VPO0 输出。 Bit6: OLDSB, 状态位功能选择, 0: 默认状态位; 1: 旧的状态位。 Bit[5:4]: 保留。 Bit3: FIDP, 场同步极性 (RTSE1, RTSE0=1 1 1 1), 0: 默认极性; 1: 反向。 Bit2: 保留。 Bit[1:0]: AOSL[1:0], AOUT 输出选择, 0 0: 内部测试点 1 信号输出; 0 1: ADC1 输入信号输出; 1 0: ADC2 输入信号输出; 1 1: 内部测试点 2 信号输出;
14H	00H	保留。
15H	00H	Bit[7:0]: VGATE 开始。
16H	00H	Bit[7:0]: VGATE 结束。
17H	00H	Bit[7:2]: 保留。 Bit1: VSTO[8], VGATE 的结束标志; Bit0: VSTA[8], VGATE 的开始标志;
18H~1EH	00H	保留。

地址	默认值	说 明
1FH		只读，解码器状态。 Bit7: INTL, 隔行扫描探测标志位; 0: 无隔行; 1: 隔行。 Bit6: HLCK/HLVLN; OLDSB=1: 行频锁定标志位, 低有效; OLDSB=1: 行/场锁定标志位, 低有效。 OLDSB=0: 场频锁定标志位, 低有效; OLDSB=0: 场/场锁定标志位, 低有效。 Bit5: FIDT, 场频侦测标志位; 0: 50Hz; 1: 60Hz。 Bit4: GLIMIT, 有效通道亮度增益限定标志(最大值), 高有效。 Bit3: GLIMB, 有效通道亮度增益限定标志(最小值), 高有效。 Bit2: WIPA, 白尖峰回路有效标志, 高有效; Bit1: SLTCA, OLDSB=1: WIPA 模式下慢速时间常数有效标志, 高有效; OLDSB=0: 拷贝保护, 高有效。 Bit0: CODE/RDCAP, OLDSB=1: 彩色信号探测到标志位, 高有效; OLDSB=0: 准备捕获数据, 高有效。
20H~3FH	00H	保留。

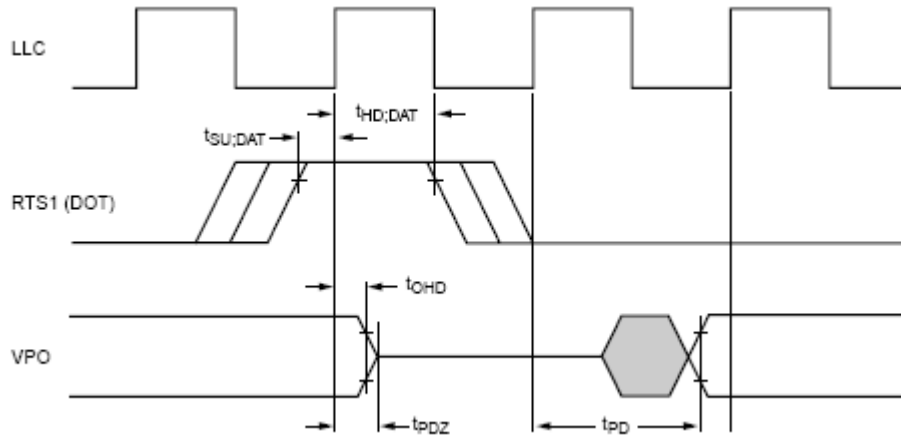
地址	默认值	说 明
40H	02H	Bit7: FASET, 场频选择, 0: 50Hz; 1: 60Hz。 Bit6: HAM_N, 加权平均检测控制, 0: 检测 2byte; 1: 不检测。 Bit5: FCE, 侦误码控制, 0: 允许误码 1 侦; 1: 不允许误码。 Bit4: HUNT_N, 幅度搜索控制, 0: 幅度搜索有效; 1: 幅度搜索禁止。 Bit[3:2]: 保留。 Bit[1:0]: CLKSEL[1:0], 幅度搜索频率选择, 0 0: 保留; 0 1: 13.5MHz (默认值); 1 0: 保留; 1 1: 保留。
41H~57H	FFH	行控制寄存器 2~24。
58H	40H	Bit[7:0], FC[7:0],
59H	54H	Bit[7:0], HOFF[7:0],
5AH	07H	Bit[7:0], VOFF[7:0], 00h: 最小值; 38H: 最大值 (312); 07H: 50Hz, 625 行输入; 0AH: 60Hz, 525 行输入。
5BH	83H	Bit7: FOFF, 0: 内部场标志没有修改; 1: 场标志反向。 Bit4: VOFF8, 0: 其他; 1: 最大值。 Bit3: 保留。 Bit[2:0]: HOFF[10:8], 默认值 3H。

5CH	00H	保留。
5DH	00H	保留。
5EH	00H	Bit[7:6]: 保留。 Bit[5:0], SDID[5:0], sliced 数据标识码。
5FH	00H	保留。
60H	只读	Slicer 状态寄存器 1
61H	只读	Slicer 状态寄存器 2
62H		Slicer 状态寄存器 2

主要信号时序

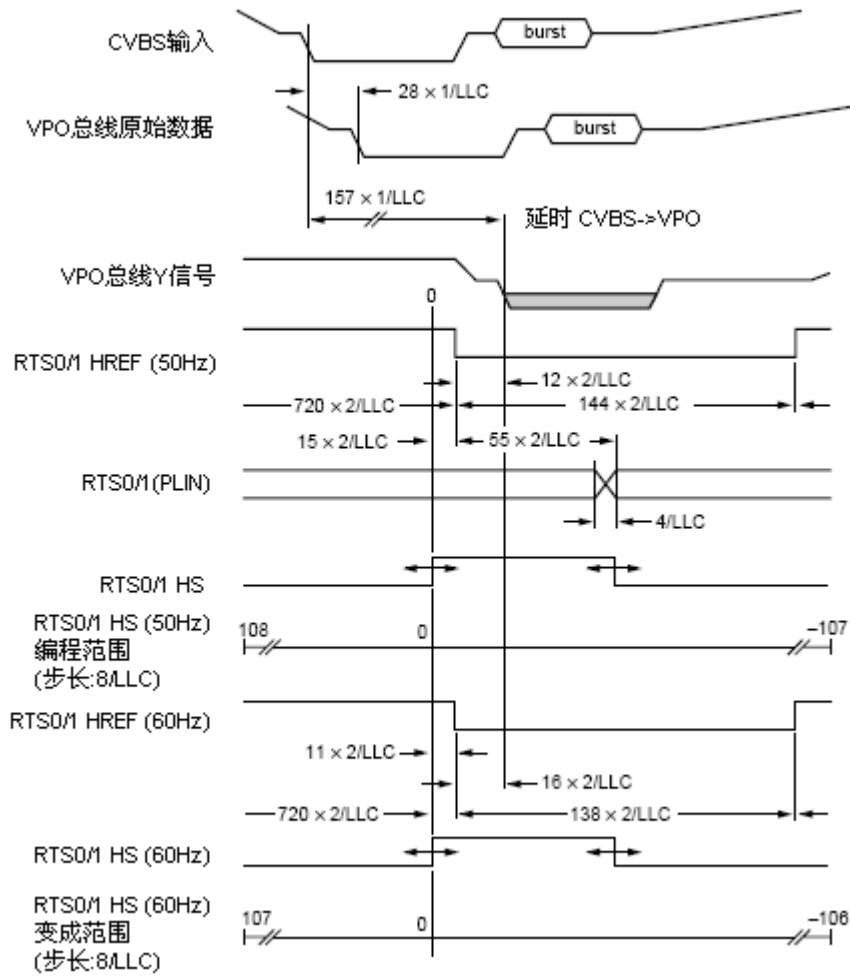


LLC, VPO, RTCO, RTS0, RTS1 时序



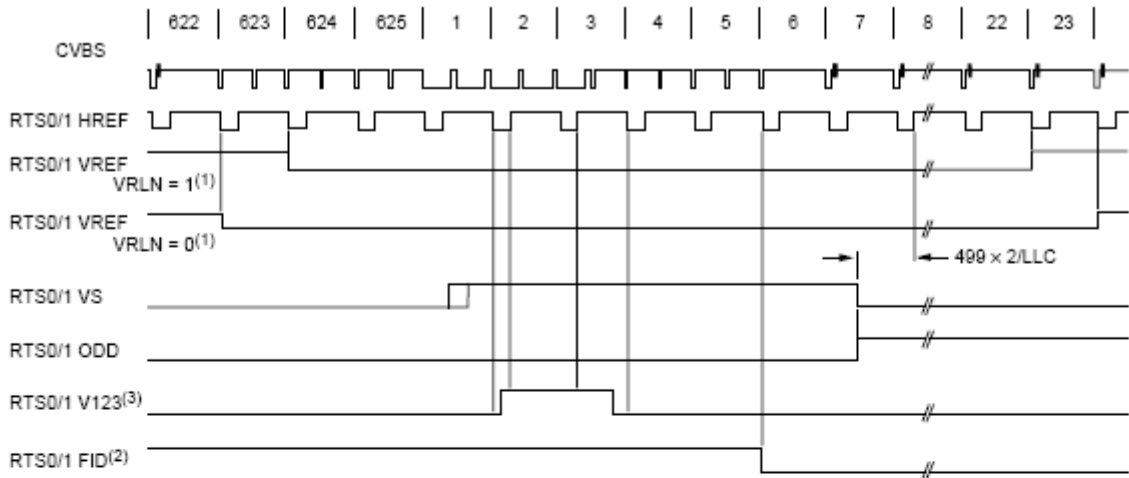
RTS1 输入 (DOT) 时序

主要信号时序(续)

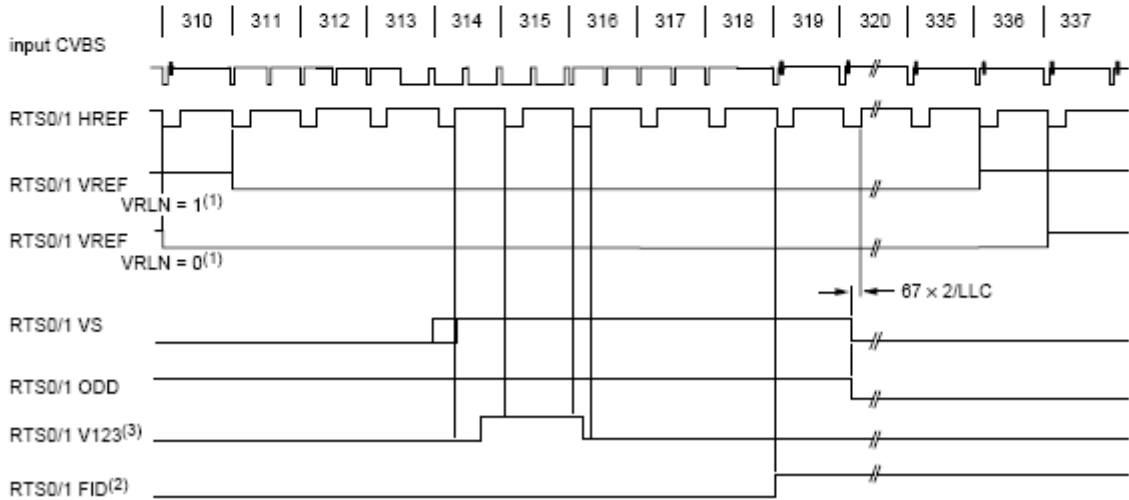


行同步时序

主要信号时序(续)



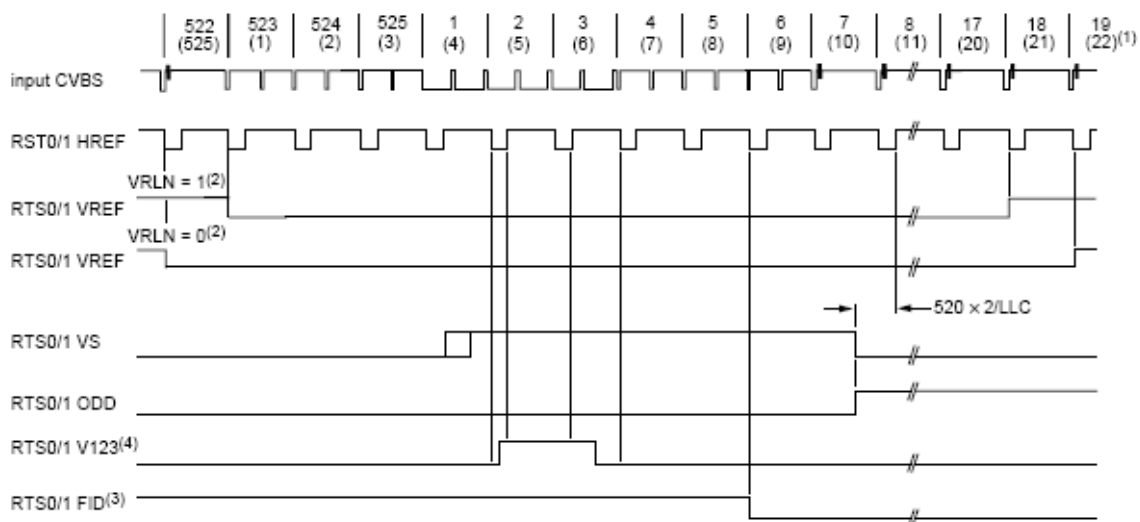
(a) 第一场



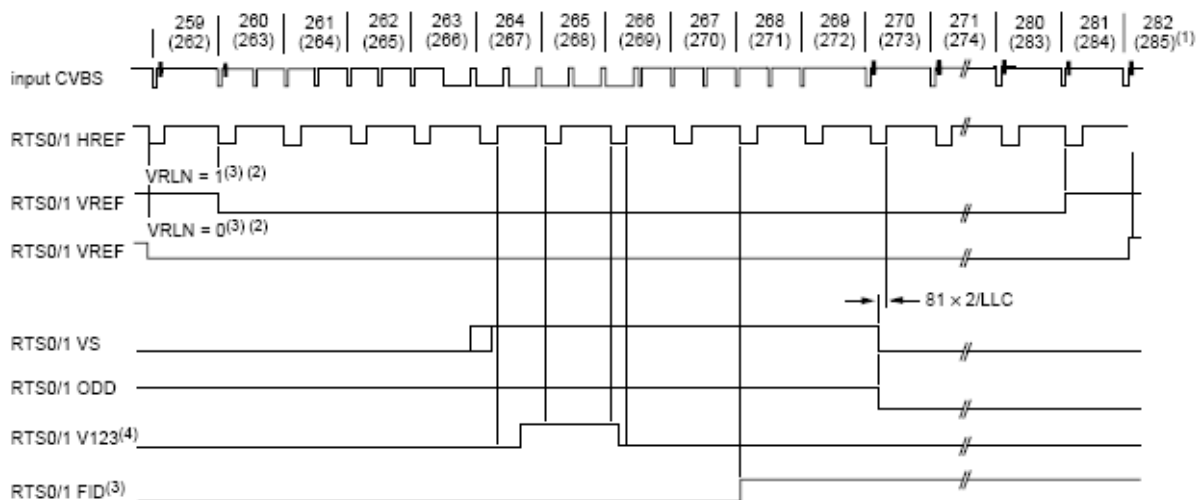
(b) 第二场

场同步时序 (50Hz)

主要信号时序(续)



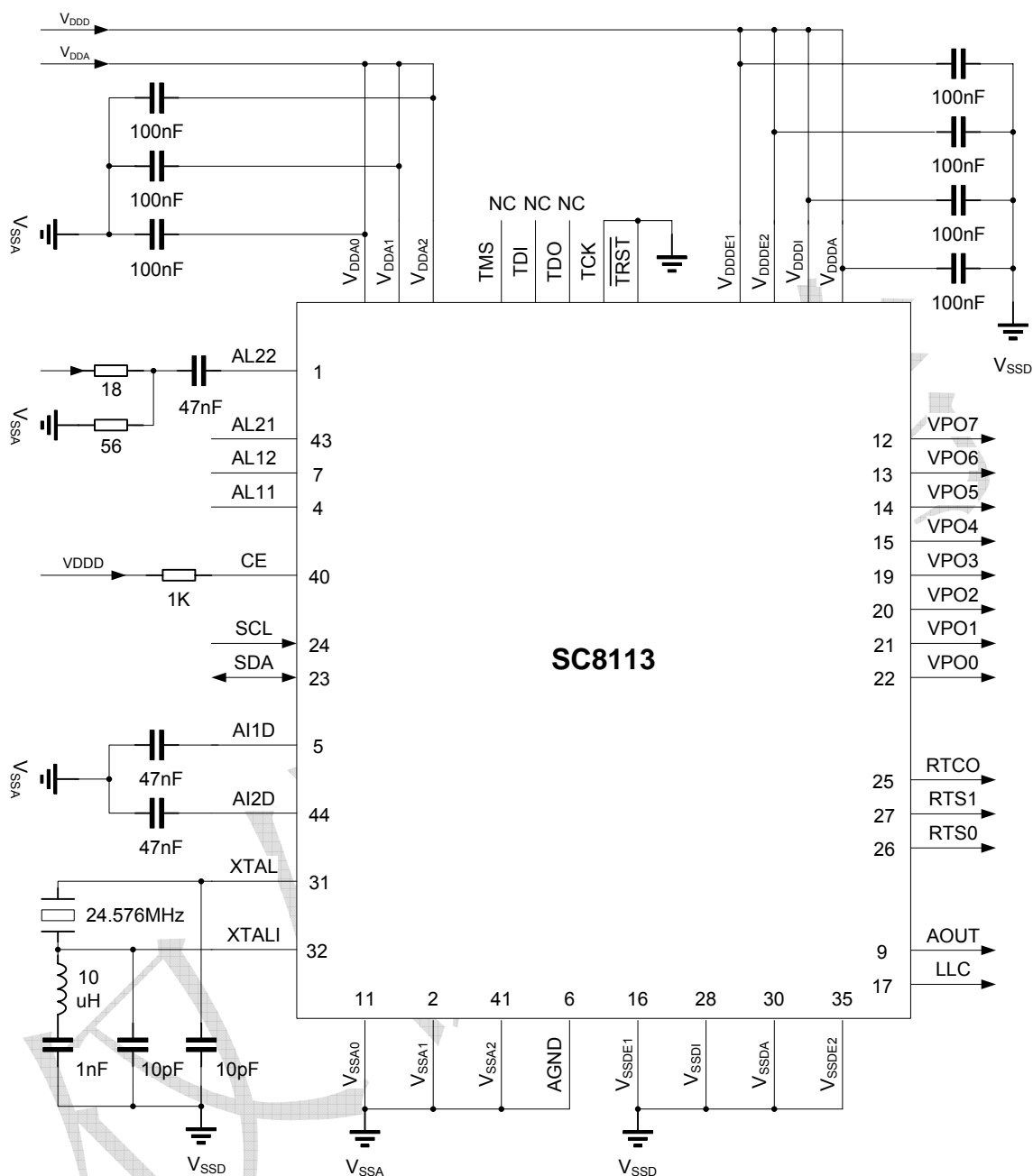
(a) 第一场



(b) 第二场

场同步时序 (60Hz)

典型应用电路图



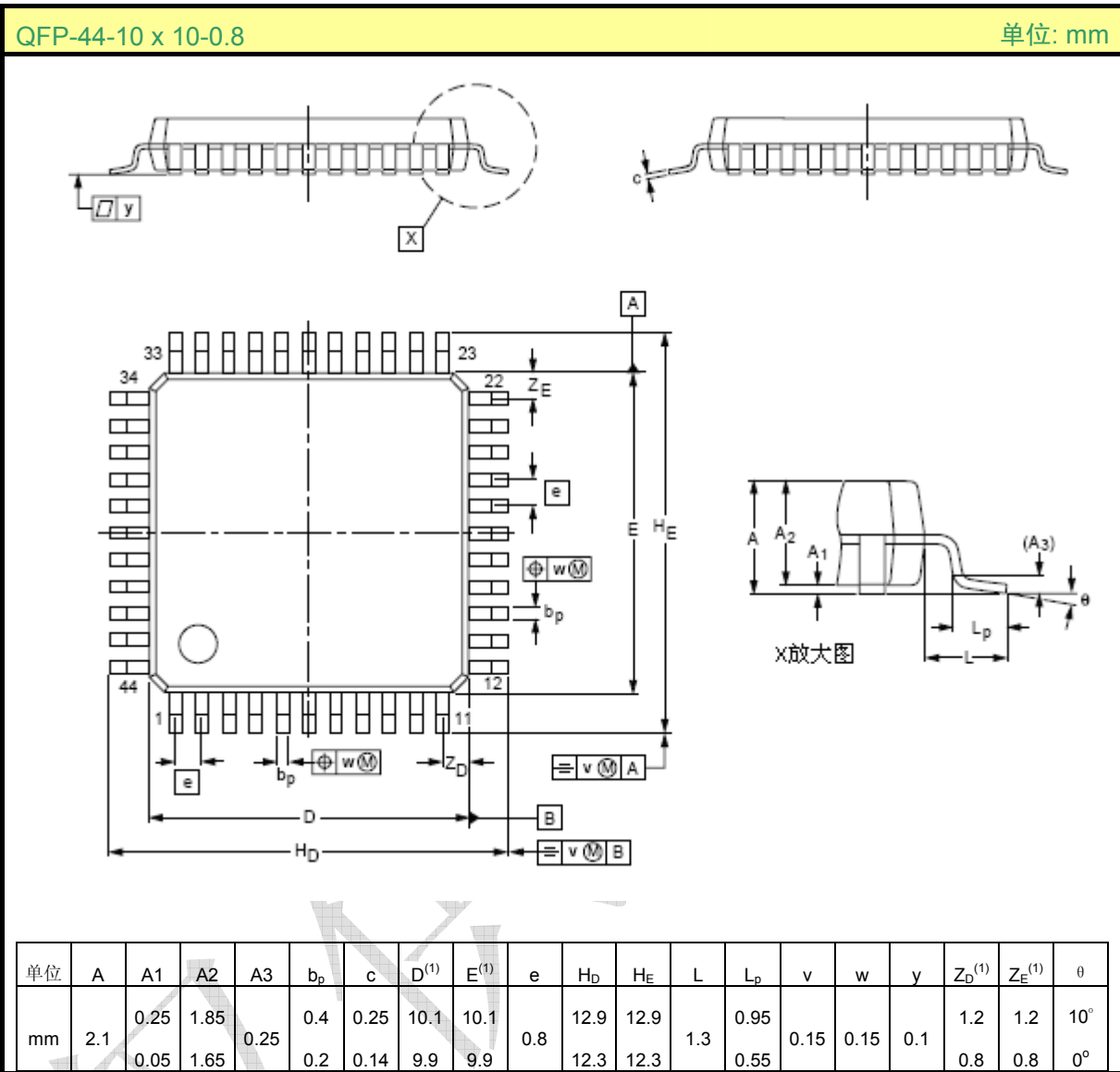
说明:

1. VDDDD、VSSD 为 3.3V 数字电源；VDDA、VSSA 为 3.3V 模拟电源。
2. 引脚 1、4、7、43 为视频信号输入端，外围电路相同。

封装外形图

QFP-44-10 x 10-0.8

单位: mm





MOS电路操作注意事项:

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- . 操作人员要通过防静电腕带接地。
- . 设备外壳必须接地。
- . 装配过程中使用的工具必须接地。
- . 必须采用导体包装或抗静电材料包装或运输。