

### 4K 一次性编程 12 位 ADC 型 4 位单片机

#### 特性

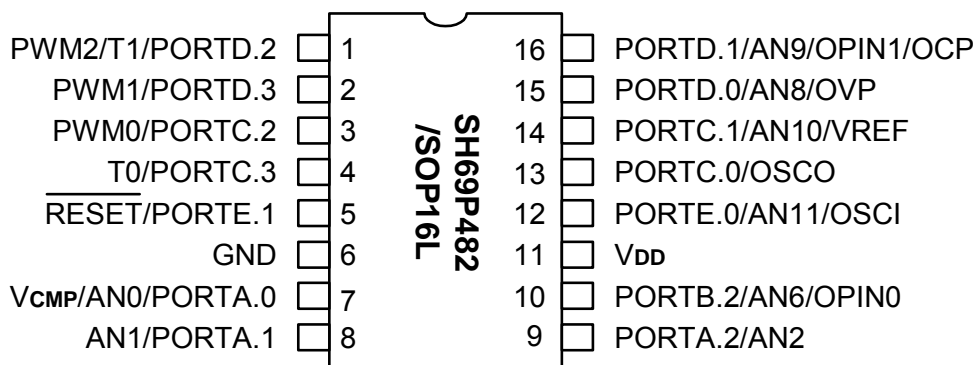
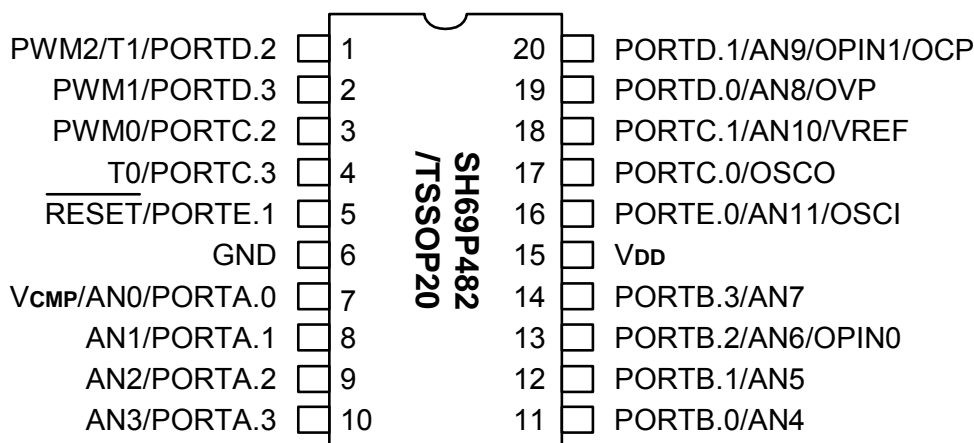
- 基于 SH6610D 的 12 位 ADC 型 4 位单片机
- OTPROM: 4K X 16 位
- RAM: 287 X 4 位
  - 95 个系统控制寄存器
  - 192 个数据存储寄存器
- 工作电压:
  - fosc = 30kHz - 4MHz, VDD = 2.4V - 5.5V
  - fosc = 4MHz - 10MHz, VDD = 4.5V - 5.5V
- 18 个双向 I/O 端口
- 8 层堆栈 (包括中断)
- 两个 8 位自动重载定时/计数器
- 预热计数器
- 中断源:
  - 模/数中断
  - 内部中断 (定时器 0, 定时器 1)
  - 外部中断 (包括 PORTB/D 中断 (下降沿), PORTC 中断 (上/下降沿), OCP&OVP 保护中断, 电压比较器中断)
- 振荡器 (代码选项)
  - 晶体谐振器: 32.768kHz, 400kHz - 10MHz
  - 陶瓷谐振器: 400kHz - 10MHz
- 内部 RC 振荡器: 16MHz  $\pm$ 2%
- 外部时钟: 30kHz - 10MHz
- 指令周期时间 (4/Fosc)
- 两种低功耗工作模式: HALT 和 STOP
- 复位
  - 内建看门狗定时器 (WDT) (代码选项)
  - 内建上电复位 (POR)
  - 内建低电压复位 (LVR)
- 内建低电压复位功能, 两种监测电平 (代码选项)
- 内建四档 ADC Vref 参考电压, 其中 2.4V 档精度 0.5%
- 14 通道 12 位分辨率模/数转换器 (ADC)
- 内建运算放大器(OP)
- 读取存储器数据列表功能 (RDT)
- 1 通道 (8 + 2) 位脉宽调制输出 (PWM0)
- 2 通道 (8 + 2) 位带死区脉宽调制输出 (PWM1,PWM2)
- 内置电压比较器模块(CMP)
- 内置电池过、欠压保护, 充电过流保护, 放电过流及短路保护(OVP&OCP)
- OTP 类型代码保护
- 提供 20 引脚 TSSOP 封装和 16 引脚 SOP 封装

#### 概述

SH69P482 是一种先进的 CMOS 4 位单片机。该器件集成了 SH6610D CPU 内核, RAM, ROM, 定时器, I/O 端口, 内建 Vref 参考电压, 12 位分辨率位模/数转换器, 内建运算放大器, 1 通道 (8+2) 位高速脉宽调制输出 PWM0, 2 通道 (8+2) 位带死区高速脉宽调制输出 PWM1,PWM2, 内置电压比较器模块, 内置电池过、欠压保护, 充电过流保护, 放电过流及短路保护, 振荡器时钟电路, 看门狗定时器, 低电压复位功能且支持省电方式以节约电能消耗。SH69P482 适用于充电器和移动电源的应用。



引脚配置

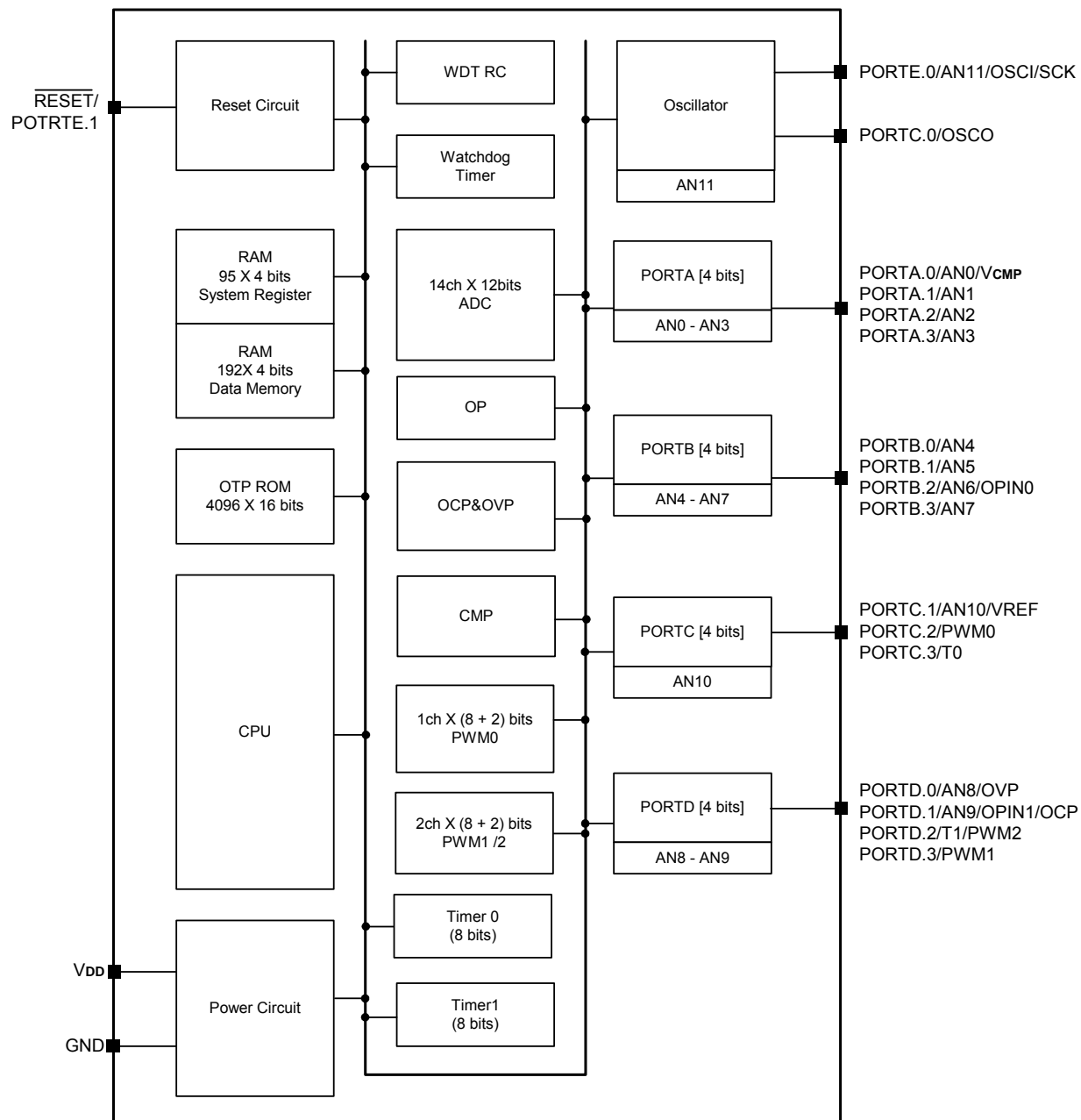


注意：

引脚命名中，写在最外侧的功能具有最高优先级，最内侧的功能具有最低优先级。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



方框图





引脚描述

引脚编号		引脚命名	引脚性质	说明
TSSOP 20	SOP 16L			
1	1	PORTD.2 - /T1 /PWM2	I/O I I O	可编程 I/O 外部中断输入 (下降沿有效) 定时器/计数器外部信号输入引脚。(施密特触发输入) 脉宽调制输出
2	2	PORTD.3 - /PWM1	I/O I O	可编程 I/O 外部中断输入 (下降沿有效) 脉宽调制输出
3	3	PORTC.2 - /PWM0	I/O I O	可编程 I/O 外部中断输入 (上升沿或者下降沿有效) 脉宽调制输出
4	4	PORTC.3 - /T0	I/O I I	可编程 I/O 外部中断输入 (上升沿或者下降沿有效) 定时器/计数器外部信号输入引脚。(施密特触发输入)
5	5	RESET /PORTE.1	I O	复位引脚 (低电压有效, 施密特触发输入) 可编程 I/O (代码选项)
6	6	GND	P	接地引脚
7	7	PORTA.0 /AN0 /V <sub>CMP</sub>	I/O I I	可编程 I/O ADC 通道 AN0 输入 电压比较器输入
8	8	PORTA.1 /AN1	I/O I	可编程 I/O ADC 通道 AN1 输入
9	9	PORTA.2 /AN2	I/O I	可编程 I/O ADC 通道 AN2 输入
10	-	PORTA.3 /AN3	I/O I	可编程 I/O ADC 通道 AN3 输入
11	-	PORTB.0 - /AN4	I/O I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN4 输入
12	-	PORTB.1 - /AN5	I/O I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN5 输入
13	10	PORTB.2 - /AN6 /OPIN0	I/O I I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN6 输入 OP 输入端
14	-	PORTB.3 - /AN7	I/O I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN7 输入
15	11	V <sub>DD</sub>	P	电源引脚

其中, I: 输入; O: 输出; P: 电源; Z: 高阻



引脚描述: (续前表)

引脚编号		引脚命名	引脚性质	说明
TSSOP 20	SOP 16L			
16	12	OSCI /PORTE.0 /AN11	I I/O I	时钟输入引脚, 连接到晶振, 陶瓷谐振器或外部电阻 可编程 I/O ADC 通道 AN11 输入
17	13	OSCO - /PORTC.0	O I I/O	时钟输出引脚, 连接到晶振, 陶瓷谐振器。使用 RC 振荡时, 无时钟信号输出 外部中断输入 (上升沿或者下降沿有效) 可编程 I/O
18	14	PORTC.1 - /AN10 /VREF	I/O I I I	可编程 I/O 外部中断输入 (上升沿或者下降沿有效) ADC 通道 AN10 输入 ADC 外部参考电压输入
19	15	PORTD.0 - /AN8 /OVP	I/O I I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN8 输入 OVP 保护采样输入通道
20	16	PORTD.1 - /AN9 /OPIN1 /OCP	I/O I I I I	可编程 I/O 外部中断输入 (下降沿有效) ADC 通道 AN9 输入 OP 输入端 OCP 保护采样输入通道

其中, I: 输入; O: 输出; P: 电源; Z: 高阻

OTP编程引脚说明 (OTP编程模式)

引脚编号		引脚命名	引脚性质	共用引脚	说明
TSSOP 20	SOP 16L				
15	11	VDD	P	VDD	编程电源 (+5V)
5	5	VPP	P	RESET	编程高压电源 (+8.5V)
6	6	GND	P	GND	电源地
16	12	SCK	I	OSCI/PORTE.0/AN11	编程时钟输入引脚
7	7	SDA	I/O	PORTA.0/AN0/V <sub>CMP</sub>	编程数据引脚

其中, I: 输入; O: 输出; P: 电源; Z: 高阻



## 功能说明

### 1. CPU

CPU包含以下功能模块: 程序计数器(PC), 算术逻辑单元(ALU), 进位标志(CY), 累加器, 查表寄存器, 数据指针(INX, DPH, DPM, 和 DPL), 和堆栈。

程序计数器用于寻址程序 ROM。该计数器有 12 位: 页寄存器 (PC11), 和循环进位计数器(PC10, PC9, PC8, PC7, PC6, PC5, PC4, PC3, PC2, PC1, PC0)。

#### 1.1. PC

程序计数器装入与该条指令相关的数据。对于目标地址大于 2K 的 ROM 空间, 可通过无条件跳转指令(JMP)设置页寄存器位的值实现跳转。

程序计数器只能寻址 4K 程序 ROM 空间 (参考 ROM 说明)。

#### 1.2. ALU 和 CY

ALU 执行算术和逻辑操作。ALU 具有下述功能:

二进制加法/减法 (ADC, ADCM, ADD, ADDM, SBC, SBCM, SUB, SUBM, ADI, ADIM, SBI, SBIM)

加法/减法的十进制调整 (DAA, DAS)

逻辑操作 (AND, ANDM, EOR, EORM, OR, ORM, ANDIM, EORIM, ORIM)

条件跳转 (BA0, BA1, BA2, BA3, BAZ, BNZ, BC, BNC)

逻辑移位 (SHR)

进位标志(CY)记录 ALU 算术操作中的溢出状态。在中断或子程序调用过程中, 进位标志被压入堆栈中并于执行 RTNI 指令时由堆栈中弹出。它不受 RTNW 指令的影响。

#### 1.3. 累加器 (AC)

累加器是一个四位寄存器, 其中保存了算术逻辑单元的运算结果。它和 ALU 一起, 能完成与系统寄存器数据存储器之间的数据传送。

### 2. RAM

内建 RAM 由通用数据存储器 and 系统寄存器组成。由于 RAM 的静态特性, 数据存储器能在 CPU 进入 STOP 或者 HALT 方式后保持其中的数据不变。

#### 2.1. RAM 寻址

用一条指令能直接访问数据存储器 and 系统寄存器。下列为存储器空间分配:

系统寄存器: \$000 - \$02F, \$380 - \$3AE

数据存储器: \$030 - \$0EF

#### 2.2. 系统寄存器配置:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$00	IEAD	IET0	IET1	IEP	读/写	中断允许标志寄存器
\$01	IRQAD	IRQT0	IRQT1	IRQP	读/写	中断请求标志寄存器
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第 2-0 位: 定时器 0 模式寄存器 第 3 位: T0 信号源选择寄存器
\$03	T1E	T1M.2	T1M.1	T1M.0	读/写	第 2-0 位: 定时器 1 模式寄存器 第 3 位: T1 信号源选择寄存器
\$04	T0L.3	T0L.2	T0L.1	T0L.0	读/写	定时器 0 载入/计数器低位寄存器
\$05	T0H.3	T0H.2	T0H.1	T0H.0	读/写	定时器 0 载入/计数器高位寄存器
\$06	T1L.3	T1L.2	T1L.1	T1L.0	读/写	定时器 1 载入/计数器低位寄存器

#### 1.4. 查表寄存器 (TBR)

表格数据能被保存在程序存储器中, 使用查表指令(TJMP)和常数返回指令(RTNW)查表。在程序 ROM 中, 查表寄存器 TBR 和 AC 中存放的是初始地址。TJMP 指令指向地址  $((PC11 - PC8) \times 2^8) + (TBR, AC)$ 。地址由 RTNW 决定, 它将查表所得值返回至(TBR, AC)中。ROM 代码的第 7 位-第 4 位返回 TBR 中, 同时第 3 位-第 0 位返回 AC 中。

#### 1.5. 数据指针

数据指针能直接寻址数据存储器。指针地址储存在寄存器 DPH(3 位), DPM(3 位)和 DPL(4 位)。最大寻址范围为 3FFH。通过索引寄存器(INX), 可以读写由 DPH, DPM 和 DPL 指定的数据存储器。

#### 1.6. 堆栈

堆栈是一组寄存器, 在每次子程序调用或中断时能顺序保存 CY 和 PC(11-0)中的值。最高位为 CY 保留, 同时它的结构为 13 位 X 8 层。当遇到返回指令(RTNI/RTNW)时, 堆栈中的内容将按顺序返回到 PC 中。堆栈中的数据按照先进后出的方式处理。

#### 注意:

堆栈嵌套包括子程序调用和中断请求子程序调用, 其最大值为 8 层。如果程序调用和中断请求的数量超过 8 层, 堆栈底部将溢出, 程序将无法正常运行。



系统寄存器配置: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$07	T1H.3	T1H.2	T1H.2	T1H.0	读/写	定时器 1 载入/计数器高位寄存器
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器 在 16 脚芯片中, 位 3 被保留, 在用户程序中需对此两位写 0. 参见 I/O 说明
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器 在 16 脚芯片中, 位 0、1 和 3 被保留, 在用户程序中需对此两位写 0. 参见 I/O 说明
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
\$0C	-	-	PE.1	PE.0	读/写	PORTE 数据寄存器
\$0D	-	-	-	-	-	保留
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	读/写	查表寄存器
\$0F	INX.3	INX.2	INX.1	INX.0	读/写	索引寄存器
\$10	DPL.3	DPL.2	DPL.1	DPL.0	读/写	索引地址低位寄存器 (4 位)
\$11	-	DPM.2	DPM.1	DPM.0	读/写	索引地址中位寄存器 (3 位)
\$12	-	DPH.2	DPH.1	DPH.0	读/写	索引地址高位寄存器 (3 位)
\$13	T1GO	DEC	-	TM1S0	读/写	第 0 位: Timer1 模式寄存器 第 2 位: 单/双边沿选择寄存器 第 3 位: Timer1 功能启动控制寄存器
\$14	VREFS	-	-	ADCON	读/写	第 0 位: ADC 转换允许设置寄存器 第 3 位: 外部/内部参考电压选择寄存器
\$15	GO/ DONE	TADC1	TADC0	ADCS	读/写	第 0 位: 10bit 模式下 ADC 转换时间选择寄存器 第 2-1 位: ADC 时钟周期选择寄存器 第 3 位: ADC 转换控制/状态标志寄存器
\$16	ACR3	ACR2	ACR1	ACR0	读/写	ADC 端口配置控制寄存器
\$17	CH3	CH2	CH1	CH0	读/写	ADC 转换通道选择寄存器
\$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器 在 16 脚芯片中, 位 3 被保留, 在用户程序中需对此两位写 1. 参见 I/O 说明
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器 在 16 脚芯片中, 位 0、1 和 3 被保留, 在用户程序中需对此两位写 1. 参见 I/O 说明
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器
\$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
\$1C	-	-	PECR.1	PECR.0	读/写	PORTE 输入/输出控制寄存器
\$1D	-	-	-	-	-	保留
\$1E	- WDT	WDT.2 -	WDT.1 -	WDT.0 -	读/写 只读	第 2-0 位: 看门狗定时器控制寄存器 第 3 位: 看门狗定时器溢出标志寄存器 (只读)
\$1F	-	-	-	-	-	保留



系统寄存器配置: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$20	PWM0S	T0CK1	T0CK0	PWM0_EN	读/写	第 0 位: PWM0 输出允许设置寄存器 第 2-1 位: PWM0 时钟选择寄存器 第 3 位: PWM0 占空比的输出模式设置寄存器
\$21	PWM1S	T1CK1	T1CK0	PWM1_EN	读/写	第 0 位: PWM1 输出允许设置寄存器 第 2-1 位: PWM1 时钟选择寄存器 第 3 位: PWM1 占空比的输出模式设置寄存器
\$22	PP0.3	PP0.2	PP0.1	PP0.0	读/写	PWM0 周期低位寄存器
\$23	PP0.7	PP0.6	PP0.5	PP0.4	读/写	PWM0 周期高位寄存器
\$24	-	-	PDF0.1	PDF0.0	读/写	PWM0 占空比微调设置寄存器 (2 位)
\$25	PD0.3	PD0.2	PD0.1	PD0.0	读/写	PWM0 占空比低位寄存器
\$26	PD0.7	PD0.6	PD0.5	PD0.4	读/写	PWM0 占空比高位寄存器
\$27	PP1.3	PP1.2	PP1.1	PP1.0	读/写	PWM1 周期低位寄存器
\$28	PP1.7	PP1.6	PP1.5	PP1.4	读/写	PWM1 周期高位寄存器
\$29	-	-	PDF1.1	PDF1.0	读/写	PWM1 占空比微调设置寄存器 (2 位)
\$2A	PD1.3	PD1.2	PD1.1	PD1.0	读/写	PWM1 占空比低位寄存器
\$2B	PD1.7	PD1.6	PD1.5	PD1.4	读/写	PWM1 占空比高位寄存器
\$2C	-	-	-	-	-	保留
\$2D	A3	A2	A1	A0	只读	ADC 数据 (低 4 位) 寄存器 (只读)
\$2E	A7	A6	A5	A4	只读	ADC 数据 (中 4 位) 寄存器 (只读)
\$2F	A11	A10	A9	A8	只读	ADC 数据 (高 4 位) 寄存器 (只读)
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM 数据查表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM 数据查表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM 数据查表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM 数据查表地址/数据寄存器
\$384	PDIEN.3	PDIEN.2	PDIEN.1	PDIEN.0	读/写	PORTD 中断允许标志寄存器
\$385	PDIF.3	PDIF.2	PDIF.1	PDIF.0	读/写	PORTD 中断请求标志寄存器
\$386	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志寄存器
\$387	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB 中断请求标志寄存器
\$388	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA 上拉控制寄存器
\$389	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB 上拉控制寄存器
\$38A	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC 上拉控制寄存器
\$38B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD 上拉控制寄存器
\$38C	-	-	-	PPECR.0	读/写	PORTE 上拉控制寄存器
\$38D	-	FSTP	OXS	OXON	读/写	第 0 位: 打开高频振荡器控制位 第 1 位: 时钟源频率选择位 第 2 位: 在 STOP 模式下低频振荡器振荡器设置寄存器
\$38E	-	-	T0SP	T0S1	读/写	第 0 位: T0 信号源选择寄存器 第 1 位: STOP 下 Timer0 工作允许控制位
\$38F	OCP1EN	OCP0EN	OVP1EN	OVP0EN	读/写	第 0 位: 过压保护中断允许标志寄存器 第 1 位: 欠压保护中断允许标志寄存器 第 2 位: 充电过流保护中断允许标志寄存器 第 3 位: 放电过流保护中断允许标志寄存器





系统寄存器配置: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$390	-	-	-	OCP2EN	读/写	第 0 位: 放电短路保护中断允许标志寄存器
\$391	OCP1IF	OCP0IF	OVP1IF	OVP0IF	读/写	第 0 位: 过压保护中断请求标志寄存器 第 1 位: 欠压保护中断请求标志寄存器 第 2 位: 充电过流保护中断请求标志寄存器 第 3 位: 放电过流保护中断请求标志寄存器
\$392	-	-	-	OCP2IF	读/写	第 0 位: 放电短路保护中断请求标志寄存器
\$393	ADCH1	ADCH0	-	ADCHC	读/写	第 0 位: ADC 端口配置控制方式选择寄存器 第 2 - 3 位: ADC 端口配置控制寄存器
\$394	ADCH5	ADCH4	ADCH3	ADCH2	读/写	ADC 端口配置控制寄存器
\$395	ADCH9	ADCH8	ADCH7	ADCH6	读/写	ADC 端口配置控制寄存器
\$396	-	-	ADCH11	ADCH10	读/写	ADC 端口配置控制寄存器
\$397	-	OPOS	OPCH	OPEN	读/写	第 0 位: OP 模块使能寄存器 第 1 位: OP 输入通道选择 第 2 位: 待放大信号是否反向设置寄存器
\$398	PWM2S	T2CK1	T2CK0	PWM2_EN	读/写	第 0 位: PWM2 输出允许设置寄存器 第 2-1 位: PWM2 时钟选择寄存器 第 3 位: PWM2 占空比的输出模式设置寄存器
\$399	-	-	TPWM	PWMOD	读/写	第 0 位: PWM1 模块输出模式设置寄存器 第 1 位: PWM 模块基础时钟设置寄存器
\$39A	-	-	PDF2.1	PDF2.0	读/写	PWM2 占空比微调设置寄存器 (2 位)
\$39B	PS1.3	PS1.2	PS1.1	PS1.0	读/写	当 PWMOD=0 时, PWM2 周期低位寄存器 当 PWMOD=1 时, PWM1 模块互补输出前死区时间低位寄存器
\$39C	PS1.7	PS1.6	PS1.5	PS1.4	读/写	当 PWMOD=0 时, PWM2 周期高位寄存器 当 PWMOD=1 时, PWM1 模块互补输出前死区时间高位寄存器
\$39D	PS2.3	PS2.2	PS2.1	PS2.0	读/写	当 PWMOD=0 时, PWM2 占空比低位寄存器 当 PWMOD=1 时, PWM1 模块互补输出后死区时间低位寄存器
\$39E	PS2.7	PS2.6	PS2.5	PS2.4	读/写	当 PWMOD=0 时, PWM2 占空比高位寄存器 当 PWMOD=1 时, PWM1 模块互补输出后死区时间高位寄存器
\$39F	-	OVPCH	OVPEN	OCPEN	读/写	第 0 位: OCP 使能寄存器 第 1 位: OVP 使能寄存器 第 2 位: OVP 分压方式选择寄存器
\$3A0	OVP1	OVP0	OCP1	OCP0	读/写	第 0-1 位: 过电流保护响应电压值选择寄存器 第 2-3 位: 过电压保护响应电压值选择寄存器(内部电阻分压)
\$3A1	VLDB1	VLDB0	VODB1	VODB0	读/写	第 0-1 位: 过电压保护 debounce 时间选择寄存器 第 2-3 位: 欠电压保护 debounce 时间选择寄存器
\$3A2	-	-	CCDB1	CCDB0	读/写	第 0-1 位: 充电过电流保护 debounce 时间选择寄存器
\$3A3	DSDB1	DSDB0	DCDB1	DCDB0	读/写	第 0-1 位: 放电过电流保护 debounce 时间选择寄存器 第 2-3 位: 放电短路保护 debounce 时间选择寄存器
\$3A4	-	ADCM	VREFS2	VREFS1	读/写	第 0 - 1 位: ADC 参考电压选择寄存器 第 2 位: ADC 转换模式选择寄存器
\$3A5	ADCTS3	ADCTS2	ADCTS1	ADCTS0	读/写	12bit 模式下 ADC 采样时间控制寄存器
\$3A6	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志寄存器
\$3A7	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志寄存器



系统寄存器配置: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A8	OCP1IN	OCP0IN	OVP1IN	OVP0IN	只读	第 0 位:过压产生标志寄存器 第 1 位:欠压产生标志寄存器 第 2 位:充电过流产生标志寄存器 第 3 位:放电过流产生标志寄存器
\$3A9	-	-	-	OCP2IN	只读	第 0 位:放电短路产生标志寄存器
\$3AA	-	-	CLVEN	COVEN	读/写	第 0 位:过压比较器中断允许标志寄存器 第 1 位:欠压比较器中断允许标志寄存器
\$3AB	-	-	CLVIF	COVIF	读/写	第 0 位:过压比较器中断请求标志寄存器 第 1 位:欠压比较器中断请求标志寄存器
\$3AC	-	CMPD1	CMPD0	CMPEN	读/写	第 0 位: 电压比较器使能寄存器 第 1-2 位: 电压比较器 debounce 时间选择寄存器
\$3AD	CMPLV1	CMPLV0	CMPOV1	CMPOV0	读/写	第 0-1 位: 过压比较器响应电压值选择寄存器 第 2-3 位: 欠压比较器响应电压值选择寄存器
\$3AE	DPCCR.3	DPCCR.2	DPCCR.1	DPCCR.0	读/写	PORTC 下拉控制寄存器



### 3. ROM

ROM 能寻址 4096 X 16 位程序空间, 地址由\$0000 到\$0FFF。

#### 3.1. 矢量地址区 (\$000 到\$004)

程序顺序执行。从地址\$000 到\$004 的区域是为特殊中断服务程序保留的, 作为中断服务的入口地址。

地址	指令	说明
\$000	JMP*	跳转至RESET服务程序
\$001	JMP*	跳转至 ADC 中断服务程序
\$002	JMP*	跳转至 Timer0 中断服务程序
\$003	JMP*	跳转至 Timer1 中断服务程序
\$004	JMP*	跳转至外部中断服务程序

\*JMP 指令能由任意指令代替。

#### 3.2. ROM 数据读出列表

系统寄存器\$380 - \$383:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$380	RDT.3	RDT.2	RDT.1	RDT.0	读/写	ROM 数据列表地址/数据寄存器
\$381	RDT.7	RDT.6	RDT.5	RDT.4	读/写	ROM 数据列表地址/数据寄存器
\$382	RDT.11	RDT.10	RDT.9	RDT.8	读/写	ROM 数据列表地址/数据寄存器
\$383	RDT.15	RDT.14	RDT.13	RDT.12	读/写	ROM 数据列表地址/数据寄存器

RDT 寄存器由一个 1 位只写 ROM 区域选择寄存器 (RDT.15), 一个 12 位只写地址寄存器 (RDT.11 - RDT.0) 和一个 16 位只读 ROM 表数据读出寄存器组成(RDT.15 - RDT.0)。

为了读出 ROM 表数据, 用户应该先选择 ROM 区域, 当 RDT.15 写入 0 时, 将选择主程序区, 当 RDT.15 写入 1 时, 将选择 Information 区; 然后写入数据地址到 12 位只写地址寄存器 (先是高半字节后低半字节), 在一条指令后, 指定地址的数据将会自动存入 RDT 寄存器 (写地址的最低位寄存器将会启动数据读出动作)。

当 12 位数据地址超出 Information 区域范围时, 该数据地址将只能映射到主程序区。



4. 初始状态

4.1. 系统寄存器初始状态:

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位 /低电压复位	WDT 复位
\$00	IEAD	IET0	IET1	IEP	0000	0000
\$01	IRQAD	IRQT0	IRQT1	IRQP	0000	0000
\$02	T0S	T0M.2	T0M.1	T0M.0	0000	uuuu
\$03	T1E	T1M.2	T1M.1	T1M.0	0000	uuuu
\$04	T0L.3	T0L.2	T0L.1	T0L.0	xxxx	xxxx
\$05	T0H.3	T0H.2	T0H.1	T0H.0	xxxx	xxxx
\$06	T1L.3	T1L.2	T1L.1	T1L.0	xxxx	xxxx
\$07	T1H.3	T1H.2	T1H.1	T1H.0	xxxx	xxxx
\$08	PA.3	PA.2	PA.1	PA.0	0000	0000
\$09	PB.3	PB.2	PB.1	PB.0	0000	0000
\$0A	PC.3	PC.2	PC.1	PC.0	0000	0000
\$0B	PD.3	PD.2	PD.1	PD.0	0000	0000
\$0C	-	-	PE.1	PE.0	--10	--10
\$0D	-	-	-	-	----	----
\$0E	TBR.3	TBR.2	TBR.1	TBR.0	xxxx	uuuu
\$0F	INX.3	INX.2	INX.1	INX.0	xxxx	uuuu
\$10	DPL.3	DPL.2	DPL.1	DPL.0	xxxx	uuuu
\$11	-	DPM.2	DPM.1	DPM.0	-xxx	-uuu
\$12	-	DPH.2	DPH.1	DPH.0	-xxx	-uuu
\$13	T1GO	DEC	-	TM1S0	00-0	0u-u
\$14	VREFS	-	-	ADCON	0--0	u--0
\$15	GO/DONE	TADC1	TADC0	ADCS	0000	0uuu
\$16	ACR3	ACR2	ACR1	ACR0	0000	uuuu
\$17	CH3	CH2	CH1	CH0	0000	uuuu
\$18	PACR.3	PACR.2	PACR.1	PACR.0	0000	0000
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	0000	0000
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	0000	0000
\$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	0000	0000
\$1C	-	-	PECR.1	PECR.0	--00	--00
\$1D	-	-	-	-	----	----
\$1E	WDT	WDT.2	WDT.1	WDT.0	0000	1000
\$1F	-	-	-	-	----	----
\$20	PWM0S	T0CK1	T0CK0	PWM0_EN	0000	uuu0
\$21	PWM1S	T1CK1	T1CK0	PWM1_EN	0000	uuu0
\$22	PP0.3	PP0.2	PP0.1	PP0.0	0000	uuuu
\$23	PP0.7	PP0.6	PP0.5	PP0.4	0000	uuuu
\$24	-	-	PDF0.1	PDF0.0	--00	--uu
\$25	PD0.3	PD0.2	PD0.1	PD0.0	0000	uuuu

说明: x = 不定, u = 未更改, - = 未使用, 读出值为'0'。



系统寄存器初始状态: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位 /低电压复位	WDT 复位
\$26	PD0.7	PD0.6	PD0.5	PD0.4	0000	uuuu
\$27	PP1.3	PP1.2	PP1.1	PP1.0	0000	uuuu
\$28	PP1.7	PP1.6	PP1.5	PP1.4	0000	uuuu
\$29	-	-	PDF1.1	PDF1.0	--00	--uu
\$2A	PD1.3	PD1.2	PD1.1	PD1.0	0000	uuuu
\$2B	PD1.7	PD1.6	PD1.5	PD1.4	0000	uuuu
\$2C	-	-	-	-	----	----
\$2D	A3	A2	A1	A0	xxxx	uuuu
\$2E	A7	A6	A5	A4	xxxx	uuuu
\$2F	A11	A10	A9	A8	xxxx	uuuu
\$380	RDT.3	RDT.2	RDT.1	RDT.0	0000	0000
\$381	RDT.7	RDT.6	RDT.5	RDT.4	0000	0000
\$382	RDT.11	RDT.10	RDT.9	RDT.8	0000	0000
\$383	RDT.15	RDT.14	RDT.13	RDT.12	0000	0000
\$384	PDIEN.3	PDIEN.2	PDIEN.1	PDIEN.0	0000	0000
\$385	PDIF.3	PDIF.2	PDIF.1	PDIF.0	0000	0000
\$386	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	0000	0000
\$387	PBIF.3	PBIF.2	PBIF.1	PBIF.0	0000	0000
\$388	PPACR.3	PPACR.2	PPACR.1	PPACR.0	0000	0000
\$389	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	0000	0000
\$38A	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	0000	0000
\$38B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	0000	0000
\$38C	-	-	-	PPECR.0	---0	---0
\$38D	-	FSTP	OXS	OXON	-000	-u00
\$38E	-	-	T0SP	T0S1	--00	--00
\$38F	OCP1EN	OCP0EN	OVP1EN	OVP0EN	0000	0000
\$390	-	-	-	OCP2EN	---0	---0
\$391	OCP1IF	OCP0IF	OVP1IF	OVP0IF	xxxx	uuuu
\$392	-	-	-	OCP2IF	---x	---u
\$393	ADCH1	ADCH0	-	ADCHC	00-0	uu-0
\$394	ADCH5	ADCH4	ADCH3	ADCH2	0000	uuuu
\$395	ADCH9	ADCH8	ADCH7	ADCH6	0000	uuuu
\$396	-	-	ADCH11	ADCH10	--00	--uu
\$397	-	OPOS	OPCH	OPEN	-000	-000
\$398	PWM2S	T2CK1	T2CK0	PWM2_EN	0000	uuu0
\$399	-	-	TPWM	PWMOD	--00	--00
\$39A	-	-	PDF2.1	PDF2.0	--00	--uu
\$39B	PS1.3	PS1.2	PS1.1	PS1.0	0000	uuuu
\$39C	PS1.7	PS1.6	PS1.5	PS1.4	0000	uuuu

说明: x = 不定, u = 未更改, - = 未使用, 读出值为'0'。



系统寄存器初始状态: (续前表)

地址	第 3 位	第 2 位	第 1 位	第 0 位	上电复位 /Reset 引脚复位 /低电压复位	WDT 复位
\$39D	PS2.3	PS2.2	PS2.1	PS2.0	0000	uuuu
\$39E	PS2.7	PS2.6	PS2.5	PS2.4	0000	uuuu
\$39F	-	OVPCH	OVPEN	OCPEN	-000	-000
\$3A0	OVP1	OVP0	OCP1	OCP0	0000	0000
\$3A1	VLDB1	VLDB0	VODB1	VODB0	0000	0000
\$3A2	-	-	CCDB1	CCDB0	--00	--00
\$3A3	DSDB1	DSDB0	DCDB1	DCDB0	0000	0000
\$3A4	-	ADCM	VREFS2	VREFS1	-000	-000
\$3A5	ADCTS3	ADCTS2	ADCTS1	ADCTS0	0000	0000
\$3A6	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	0000	0000
\$3A7	PCIF.3	PCIF.2	PCIF.1	PCIF.0	0000	0000
\$3A8	OCP1IN	OCP0IN	OVP1IN	OVP0IN	0000	uuuu
\$3A9	-	-	-	OCP2IN	---0	---u
\$3AA	-	-	CLVEN	COVEN	--00	--00
\$3AB	-	-	CLVIF	COVIF	--00	--00
\$3AC	-	CMPD1	CMPD0	CM PEN	-000	-000
\$3AD	CMPLV1	CMPLV0	CMPOV1	CMPOV0	0000	0000
\$3AE	DPCCR.3	DPCCR.2	DPCCR.1	DPCCR.0	0000	0000

说明: x = 不定, u = 未更改, - = 未使用, 读出值为'0'。

4.2. 其它初始状态:

其它	复位后
程序计数器 (PC)	\$000
CY	不定
累加器 (AC)	不定
数据存储器	不定



### 5.系统时钟和振荡器

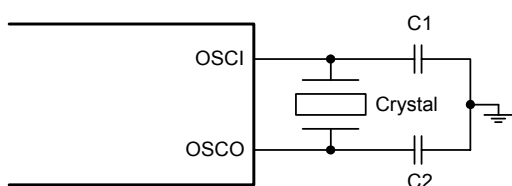
振荡器振荡产生的脉冲为 CPU 和片上电路提供系统时钟。  
当选择内建 RC 振荡器， $f_{osc} = f_{rc}/2$  或者  $f_{rc}/4$ ，在代码选项中选择  
系统时钟 =  $f_{osc}/4$

#### 5.1. 指令周期:

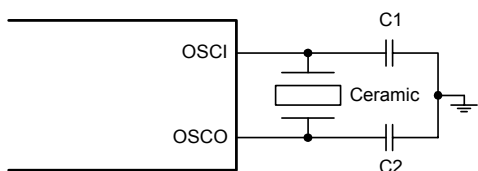
- (1) 对于 32.768kHz 的振荡器，为  $4/32.768\text{kHz} (\approx 122.1\mu\text{s})$
- (2) 对于 10MHz 的振荡器，为  $4/10\text{MHz} (= 0.4\mu\text{s})$
- (3) 对于  $16\text{MHz}/2$  的振荡器， $4/8\text{MHz} (= 0.5\mu\text{s})$
- (4) 对于  $16\text{MHz}/4$  的振荡器， $4/4\text{MHz} (= 1\mu\text{s})$

#### 5.2. 振荡器类型

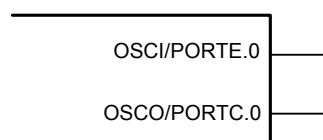
- (1) 晶体谐振器: 400kHz - 10MHz



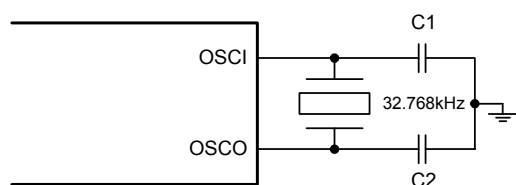
- (2) 陶瓷谐振器: 400kHz - 10MHz



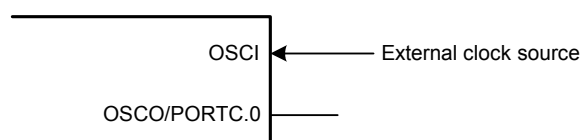
- (3) 内建 RC 振荡器: 16MHz



- (4) 32.768kHz 晶体振荡器



- (5) 外部时钟输入: 30kHz - 10MHz



#### 注意:

- 如果选择内建 RC 振荡器，OSCO 引脚用作 I/O 端口 (PORTC.0) 如同 OSCI 引脚用作 PORTE.0。



系统寄存器\$38D

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$38D	-	FSTP	OXS	OXON	读/写	第 0 位: 打开高频振荡器控制位 第 1 位: 时钟源频率选择位 第 2 位: 在 STOP 模式下低频振荡器设置寄存器
	-	X	X	0	读/写	关闭高频振荡器
	-	X	X	1	读/写	开启高频振荡器
	-	X	0	X	读/写	选择低频振荡器作为时钟源
	-	X	1	X	读/写	选择高频振荡器作为时钟源
	-	0	X	X	读/写	在 STOP 模式下关闭低频振荡器
	-	1	X	X	读/写	在 STOP 模式下不关闭低频振荡器

注意:

此寄存器只有在 OP\_OSC 选择 32.768kHz 晶体谐振器+内部 RC 振荡器有效时才有效，否则无效。

低频振荡器指 32.768kHz 晶体振荡器。高频振荡器指内部 RC 振荡器。

当选择 32.768kHz 晶体振荡器+内部 RC 振荡器时，系统时钟选择使用说明:

a. 低频时钟切换到高频时钟:

首先，将\$38D 寄存器的 OXON 置 1，打开高频时钟

执行一条 NOP

指令设置 OXS = 1，选择高频作为时钟源。

b. 高频时钟切换到低频时钟

首先，将\$38D 寄存器的 OXS 置 0，选择低频时钟作为时钟源

执行一条 NOP 指令

最后，设置 OXON = 0，关闭高频时钟。

谐振器负载电容选择

陶瓷谐振器			推荐型号	生产厂
频率	C1	C2		
455kHz	47 - 100pF	47 - 100pF	ZT 455E	深圳东光晶博电子有限公司
3.58MHz	-	-	ZT 3.58M*	深圳东光晶博电子有限公司
4MHz	-	-	ZT 4M*	深圳东光晶博电子有限公司

\*- 已经内建有负载电容

晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5 - 12.5pF	5 - 12.5pF	DT 38 ( 3 X 8)	KDS
4MHz	8 - 15pF	8 - 15pF	49S-4.000M-F16E	深圳东光晶博电子有限公司
8MHz	8 - 15pF	8 - 15pF	49S-8.000M-F16E	深圳东光晶博电子有限公司

注意事项:

1. 表中负载电容为设计参考数据!

2. 以上电容值可通过谐振器基本的起振和运行测试，并非最优值。

3. 请注意印制板上的杂散电容，用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前，用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆 <http://www.sinowealth.com>以取得更多的推荐谐振器生产厂。





## 6. I/O 端口

SH69P482 提供 18 个双向 I/O 端口。端口数据在寄存器\$08 - \$0C 中。端口控制寄存器 (\$18 - \$1C) 控制端口输入或者输出。每个 I/O(不包括开漏 I/O 端口 PORTE.1)引脚包含上拉电阻, PORTC 引脚包含下拉电阻, 通过各自端口上拉控制寄存器 (\$388 - \$38C)及 PORTC 端口下拉控制寄存器(\$3AE)相对应位的值来控制。

- 当端口被选择作为输入端口, 写“1”到各自相对的端口上拉控制寄存器 (\$388 - \$38C) 可以打开上拉电阻, 写“0”可以关闭上拉电阻。
- 当端口 PORTC 被选择作为输入端口,写“1”到 PORTC 的端口下拉控制寄存器 (\$3AE) 并且写“0”到 PORTC 的端口上拉控制寄存器 (\$38A)可以打开下拉电阻, 写“0”可以关闭下拉电阻。(PORTC 端口上拉寄存器\$38A 优先级高于端口下拉寄存器\$3AE)
- 不论各自端口上拉或者下拉控制寄存器 (\$388 - \$38C, \$3AE) 相对应位的值是多少, 当端口作为输出端口时, 上/下拉电阻将会自动关闭。
- 当 PORTB/C/D 被设置为输入端口, PORTB/D 端口上的下降沿可以触发端口中断, PORTC 端口上的下降沿(当上拉电阻打开时)或者上升沿(当下拉电阻打开时)可以触发端口中断(如果端口中断已经允许)。

### 系统寄存器\$08 - \$0C: 端口数据寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$08	PA.3	PA.2	PA.1	PA.0	读/写	PORTA 数据寄存器
\$09	PB.3	PB.2	PB.1	PB.0	读/写	PORTB 数据寄存器
\$0A	PC.3	PC.2	PC.1	PC.0	读/写	PORTC 数据寄存器
\$0B	PD.3	PD.2	PD.1	PD.0	读/写	PORTD 数据寄存器
\$0C	-	-	PE.1	PE.0	读/写	PORTE 数据寄存器

PE.1 为 N 沟道开漏 I/O

注: 在 16 脚芯片中, \$08 寄存器的位 3 以及\$09 寄存器的位 0、1 和 3 被保留, 在用户程序中需对它们写 0。

### 系统寄存器\$18 - \$1C: 输入/输出控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$18	PACR.3	PACR.2	PACR.1	PACR.0	读/写	PORTA 输入/输出控制寄存器
\$19	PBCR.3	PBCR.2	PBCR.1	PBCR.0	读/写	PORTB 输入/输出控制寄存器
\$1A	PCCR.3	PCCR.2	PCCR.1	PCCR.0	读/写	PORTC 输入/输出控制寄存器
\$1B	PDCR.3	PDCR.2	PDCR.1	PDCR.0	读/写	PORTD 输入/输出控制寄存器
\$1C	-	-	PECR.1	PECR.0	读/写	PORTE 输入/输出控制寄存器

注: 在 16 脚芯片中, \$18 寄存器的位 3 以及\$19 寄存器的位 0、1 和 3 被保留, 在用户程序中需对它们写 1。

PA (/B/C/D/E) CR.n, (n = 0, 1, 2, 3)

0: 设置为输入口. (初始值)

1: 设置为输出口

### 系统寄存器\$388 - \$38C: 端口上拉控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$388	PPACR.3	PPACR.2	PPACR.1	PPACR.0	读/写	PORTA 上拉控制寄存器
\$389	PPBCR.3	PPBCR.2	PPBCR.1	PPBCR.0	读/写	PORTB 上拉控制寄存器
\$38A	PPCCR.3	PPCCR.2	PPCCR.1	PPCCR.0	读/写	PORTC 上拉控制寄存器
\$38B	PPDCR.3	PPDCR.2	PPDCR.1	PPDCR.0	读/写	PORTD 上拉控制寄存器
\$38C	-	-	-	PPECR.0	读/写	PORTE 上拉控制寄存器

PPA (/B/C/D/E) CR.n, (n = 0, 1, 2, 3)

0: 禁止内部上拉电阻. (初始值)

1: 允许内部上拉电阻



系统寄存器\$3AE: PORTC 端口下拉控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3AE	DPCCR.3	DPCCR.2	DPCCR.1	DPCCR.0	读/写	PORTC 下拉控制寄存器

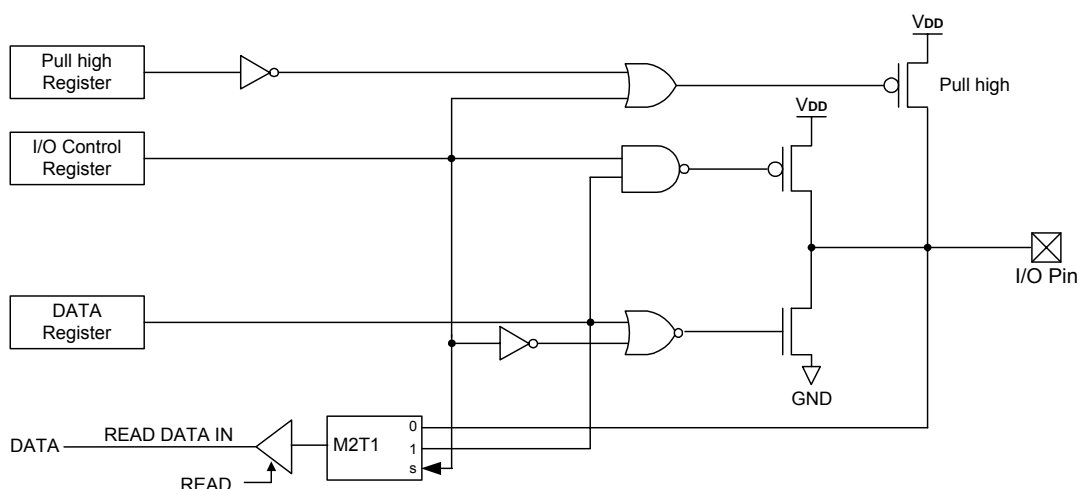
DPCCR.n, (n = 0, 1, 2, 3)

0: 禁止内部下拉电阻. (初始值)

1: 允许内部下拉电阻

PORTC 端口上拉寄存器\$38A 优先级高于端口下拉寄存器\$3AE, 即打开上拉电阻后, 下拉控制寄存器 (\$3AE)无效。

I/O 引脚的等效电路



■ 在 SH69P482, 每个输出端口包含一个锁存器, 用来保存输出数据。在输出模式下写端口数据寄存器 (PDR) 可以直接传输数据到相应的端口。

所有输入端口不包含锁存器, 所以外部输入电平要一直保持到端口读取动作完成。

当某个端口被设置为输出口时, 对该端口位的读操作会读取锁存器内的数据, 而非端口外部电平。

■ PORTA.0 - 3 可以共用作为 ADC 输入通道 (AN0 - 3)。

■ PORTB.0 - 3 可以共用作为 ADC 输入通道 (AN4 - 7)。

■ PORTC.1 可以共用作为 ADC 输入通道 (AN10)。

■ PORTD.0 - 1 可以共用作为 ADC AN8-9 输入通道 (AN8 - 9)。

■ PORTE.0 可以共用作为 ADC 输入通道 (AN11)。

■ 当 SH69P482 使用外部时钟或者 RC 振荡器作为系统振荡器时, OSC0 引脚可以通过代码选项, 设置为 PORTC.0。

■ 当 SH69P482 使用内部 RC 振荡器作为系统振荡器时, OSC1 引脚可以通过代码选项, 设置为 PORTE.0。

■ RESET 引脚可以共用 PORTE,1 作为开漏 I/O 端口, 可以通过代码选项设置为 PORTE.1。



**端口中断**

PORTB、PORTC 和 PORTD 用作外部端口中断源。由于 PORTB、PORTC 和 PORTD 是位可编程 I/O，因此只有数字信号 V<sub>DD</sub> 到 GND 输入能产生端口中断。模拟输入无法产生中断请求。

中断控制标志映像为系统寄存器的 \$384 - \$387, \$3A6 - \$3A7。通过软件可以访问和测试这四个寄存器。芯片复位初始化后所有标志清 0。

端口中断 (包括其它外部中断源) 可以用来将 CPU 从 HALT 或者 STOP 模式唤醒。

**系统寄存器 \$384, \$386, \$3A6: 端口中断允许标志寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$384	PDIEN.3	PDIEN.2	PDIEN.1	PDIEN.0	读/写	PORTD 中断允许标志位寄存器
\$386	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志位寄存器
\$3A6	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志位寄存器

PDIEN.n, PBIEN.n, PCIEN.n (n = 0, 1, 2, 3)

0: 禁止端口中断 (初始值)

1: 允许端口中断

**系统寄存器 \$385, \$387, \$3A7: 端口中断请求寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$385	PDIF.3	PDIF.2	PDIF.1	PDIF.0	读/写	PORTD 中断请求标志位寄存器
\$387	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB 中断请求标志位寄存器
\$3A7	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志位寄存器

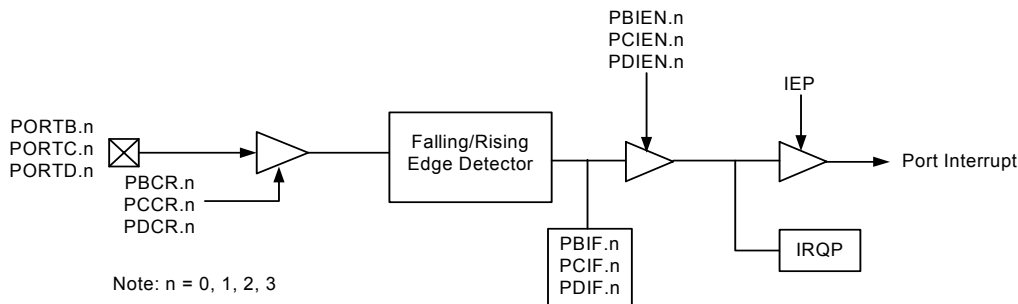
PDIF.n, PBIF.n, PCIF.n (n = 0, 1, 2, 3)

0: 没有发生端口中断 (初始值)

1: 已经发生端口中断

该寄存器只能清 0。

以下为端口中断功能模块图。仅供参考



端口中断功能块图

**端口中断编程注意事项:**

当设置端口下降沿中断时:

1. 设置端口为输入端口, 写 1 到端口上拉控制寄存器相应位。
2. 端口上的下降沿将会置 PIF.n = "1"。如果 PIEN.n = 1, 将产生中断请求 (IRQP = 1)。

当设置 PORTC 端口上升沿中断时:

1. 设置 PORTC 端口为输入端口, 写 0 到端口上拉控制寄存器相应位, 写 1 到端口下拉控制寄存器相应位。
2. 端口上的上升沿将会置 PIF.n = "1"。如果 PIEN.n = 1, 将产生中断请求 (IRQP = 1)。

端口中断可以从 HALT 或 STOP 模式唤醒 CPU。



**ADC 允许寄存器\$14:**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$14	VREFS	-	-	ADCON	读/写	第 0 位: ADC 转换允许设置寄存器 第 3 位: 外部/内部参考电压选择寄存器
	X	-	-	0	读/写	禁止 ADC 工作
	X	-	-	1	读/写	允许 ADC 工作

当 ADC 被禁止时, PORTA.0-3, PORTB.0-3, PORTC.1, PORTD.0-1 及 PORTE.0 被用作标准 I/O 端口。当 ADC 被允许, 设置 ADC 端口配置寄存器 (\$16) 来选择 PORTA.0-3, PORTB.0-3, PORTC.1, PORTD.0-1 和 PORTE.0 中的任何一个作为标准 I/O 端口或 ADC 端口。详细情况请参考 ADC 转换器描述。

**PORTA.0 可以与 V<sub>CMP</sub> 输入共用**

**CMP 控制寄存器\$3AC**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3AC	-	CMPD1	CMPD0	CMPEN	读/写	第 0 位: 电压比较器使能寄存器 第 1-2 位: 电压比较器 debounce 时间选择寄存器
	-	X	X	0	读/写	选择为 I/O 端口或者 ADC 端口(初始值)
	-	X	X	1	读/写	选择为电压比较器输入端口

**PORTB.2 可以与 OP 输入共用**

**OP 控制寄存器\$397:**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$397	-	OPOS	OPCH	OPEN	读/写	第 0 位: OP 模块使能寄存器 第 1 位: OP 输入通道选择
	-	X	1	X	读/写	设置 PORTB.2 作为 I/O 端口或者 ADC 端口(初始值)
	-	X	0	1	读/写	设置 PORTB.2 作为 OP 输入端口 OPIN0

**PORTC.1 可以与参考电压 V<sub>REF</sub> 输入共用**

**ADC V<sub>REF</sub> 选择寄存器\$14:**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$14	VREFS	-	-	ADCON	读/写	第 0 位: ADC 转换允许设置寄存器 第 3 位: 外部/内部参考电压选择寄存器
	0	-	-	X	读/写	设置 PORTC.1 作为 I/O 端口或者 ADC 端口(初始值)
	1	-	-	X	读/写	设置 PORTC.1 作为外部参考电压输入口

**PORTC.2 可以与 PWM0 输出共用 (PWM0).**

**PWM0 控制寄存器\$20:**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$20	PWM0S	T0CK1	T0CK0	PWM0_EN	读/写	第 0 位: PWM0 输出允许设置寄存器 第 2-1 位: PWM0 时钟选择寄存器 第 3 位: PWM0 占空比的输出模式设置寄存器
	X	X	X	0	读/写	设置 PORTC.2 为 I/O 端口(初始值)
	X	X	X	1	读/写	设置 PORTC.2 为 PWM0 输出端口和生效 PWM0



PORTC.3 可以与 Timer0 外部输入共用 (T0).  
Timer0 模式寄存器\$02:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第 2-0 位: 定时器 0 模式寄存器 第 3 位: T0 信号源选择寄存器
	0	X	X	X	读/写	设置 PORTC.3 作为 I/O 端口 (初始值)
	1	X	X	X	读/写	设置 PORTC.3 作为 T0 输入 (下降沿有效)

PORTD.0 可以与过压保护 OVP 输入共用  
过电压和过电流保护控制寄存器\$3A3

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A3	-	OVPCH	OVPEN	OCPEN	读/写	第 1 位: OVP 使能寄存器
	-	X	0	X	读/写	设置 PORTD.0 作为 I/O 端口或者 ADC 端口 (初始值)
	-	X	1	X	读/写	设置 PORTD.0 作为 OVP 保护输入端口

PORTD.1 可以与 OP 输入和过流保护 OCP 输入共用  
OP 控制寄存器\$397

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$397	-	OPOS	OPCH	OPEN	读/写	第 0 位: OP 模块使能寄存器 第 1 位: OP 输入通道选择
	-	X	0	X	读/写	设置 PORTD.1 作为 I/O 端口或者 ADC 端口(初始值)
	-	X	1	1	读/写	设置 PORTD.1 作为 OP 输入端口 OPIN1

过电压和过电流保护控制寄存器\$3A3

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A3	-	OVPCH	OVPEN	OCPEN	读/写	第 0 位: OCP 使能寄存器
	-	X	X	0	读/写	设置 PORTD.1 作为 I/O 端口或者 ADC 端口(初始值)
	-	X	X	1	读/写	设置 PORTD.1 作为 OCP 保护输入端口

PORTD.1 端口共用优先级如下: OCP 保护输入端口 = OP 输入端口 OPIN1 > ADC 端口 > I/O 端口

PORTD.2 可以与 Timer1 输入捕捉(T1)和 PWM2 输出(PWM2)共用  
Timer1 控制寄存器\$13:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$13	T1GO	DEC	-	TM1S0	读/写	第 0 位: Timer1 模式寄存器 第 2 位: 单/双边沿选择寄存器 第 3 位: Timer1 功能启动控制寄存器
	X	X	-	0	读/写	当 PWM2_EN =0 时, 设置 PORTD.2 作为 I/O 端口 (初始值)
	X	X	-	1	读/写	当 PWM2_EN =0 时, 设置 PORTD.2 作为 T1 输入端口



地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$398	PWM2S	T1CK2	T2CK0	PWM2_EN	读/写	第 0 位: PWM1 输出允许设置寄存器 第 2-1 位: PWM1 时钟选择寄存器 第 3 位: PWM1 占空比的输出模式设置寄存器
	X	X	X	0	读/写	设置 PORTD.2 为 I/O 端口或者 T1 输入端口 (初始值)
	X	X	X	1	读/写	设置 PORTD.2 为 PWM2 输出端口

PORTD.2 端口共用优先级从高到低如下：PWM2 输出端口，T1 输入端口，I/O 端口

PORTD.3 可以与 PWM1 输出共用 (PWM1).

PWM1 控制寄存器\$21:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$21	PWM1S	T1CK1	T1CK0	PWM1_EN	读/写	第 0 位: PWM1 输出允许设置寄存器 第 2-1 位: PWM1 时钟选择寄存器 第 3 位: PWM1 占空比的输出模式设置寄存器
	X	X	X	0	读/写	设置 PORTD.3 为 I/O 端口 (初始值)
	X	X	X	1	读/写	设置 PORTD.3 为 PWM1 输出端口和生效 PWM1



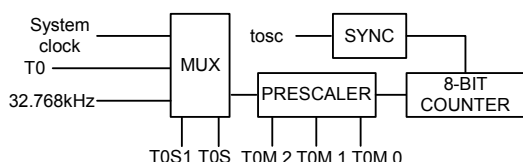
## 7. Timer

SH69P482 有两个 8 位定时器 Timer0 和 Timer1.

### 7.1. Timer0

有下述特性:

Timer0 框图:



Timer0 功能:

- 可编程定时功能
- 计数值可读

#### 7.1.1. Timer0 结构和操作

由一个 8 位只写载入寄存器(TL0L, TL0H)和一个 8 位只读计数器(TC0, TC0H)构成。每个定时器由低四位和高四位组成。将数据写入载入寄存器(TL0L, TL0H)就可以初始化 Timer。当高 4 位载入寄存器被写入或 Timer 计数值由\$FF 到\$00 溢出时, Timer 将自动载入预设值。

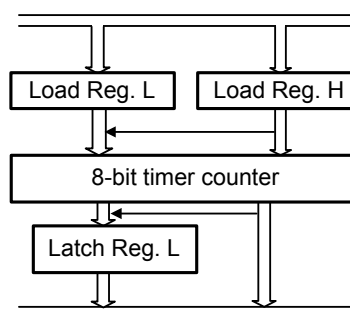
由于寄存器的高 4 位控制 Timer 的读写操作, 使用中请根据以下步骤操作:

写操作

- 先写低四位,
- 再写高四位以更新计数器。

- 读操作

- 先读高四位,
- 再读低四位。



#### 7.1.2. Timer0 模式寄存器

通过设置 Timer0 模式寄存器 TOM 可以使 Timer0 工作在不同的模式。

系统时钟经过预分频器分频后, 进入计数器。Timer0 模式寄存器中 TOM.2-0 用于设定分频比, TOS、TOS1 用于选择时钟源。

Timer0 模式寄存器: \$02

TOM.2	TOM.1	TOM.0	预分频器分频比	时钟源
0	0	0	$/2^{11}$	系统时钟/T0/32.768kHz
0	0	1	$/2^9$	系统时钟/T0/32.768kHz
0	1	0	$/2^7$	系统时钟/T0/32.768kHz
0	1	1	$/2^5$	系统时钟/T0/32.768kHz
1	0	0	$/2^3$	系统时钟/T0/32.768kHz
1	0	1	$/2^2$	系统时钟/T0/32.768kHz
1	1	0	$/2^1$	系统时钟/T0/32.768kHz
1	1	1	$/2^0$	系统时钟/T0/32.768kHz



7.1.3. 外部时钟/事件 T0 作为 Timer0 的时钟源

当外部时钟/事件 T0 输入作为定时器 0 的时钟源时，它与 CPU 系统时钟进行同步。这个外部信号源必须符合以下条件。Timer0 在一个指令周期中通过系统时钟进行采样。因此对外部时钟高电平（至少 2 tosc）和低电平（至少 2 tosc）的要求如下：

$$T0H (T0 \text{ 高电平时间}) \geq 2 * tosc + \Delta T$$

$$T0L (T0 \text{ 低电平时间}) \geq 2 * tosc + \Delta T; \quad \Delta T = 20ns$$

当选择其它的分频比时，TM0 通过异步脉冲计数器来分频，且预分频器的输出信号是对称的。那么：

$$T0 \text{ high time} = T0 \text{ low time} = \frac{N * T0}{2}$$

其中： T0 = Timer0 输入周期  
N = 预分频值

因此，需要满足的条件是：

$$\frac{N * T0}{2} \geq 2 * tosc + \Delta T \quad \text{或者} \quad T0 \geq \frac{4 * tosc + 2 * \Delta T}{N}$$

上述条件仅限于 T0 用作 Timer0 输入时钟源，对 T0 脉宽没有限制。概括如下：

$$T0 = \text{Timer0 period} \geq \frac{4 * tosc + 2 * \Delta T}{N}$$

系统寄存器：

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$02	T0S	T0M.2	T0M.1	T0M.0	读/写	第 2-0 位: 定时器 0 模式寄存器 第 3 位: T0 信号源选择寄存器
	0	X	X	X	读/写	且 T0S1=0，Timer0 时钟源为系统时钟
	1	X	X	X	读/写	且 T0S1=0，Timer0 时钟源为 T0 引脚输入脉冲

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$38E	-	-	T0SP	T0S1	读/写	第 0 位: T0 信号源选择寄存器 第 1 位: STOP 下 Timer0 工作允许控制位
	-	-	X	0	读/写	Timer0 时钟源由 T0S 选择
	-	-	X	1	读/写	Timer0 时钟源为 32.768kHz
	-	-	0	X	读/写	STOP 下禁止 Timer0 工作
	-	-	1	X	读/写	STOP 下允许 Timer0 工作，可以唤醒 STOP

当 Timer0 在 STOP 模式下工作时，应保证 Timer0 时钟源为 T0 引脚输入脉冲或者 32.768kHz。（当选择为 32.768kHz 时，需要保证模式下 32.768kHz 不关闭）

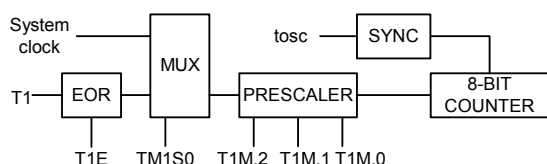




## 7.2. Timer1

Timer1 有下述特性:

Timer1 框图:



Timer1 功能:

- 可编程定时功能
- 计数值可读

### 7.2.1. Timer1 结构和操作

由一个 8-位只写载入寄存器(TL1L, TL1H)和和一个 8-位只读计数器(TC1L, TC1H)构成。每个定时器由低四位和高四位组成。将数据写入载入寄存器(TL1L, TL1H)就可以初始化Timer。当高 4 位载入寄存器被写入或 Timer 计数值由\$FF 到\$00 溢出时, Timer 将自动载入预设值。

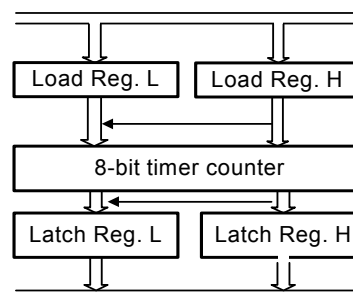
由于寄存器的高 4 位控制 Timer 的读写操作, 使用中请根据以下步骤操作:

写操作

- 先写低四位,
- 再写高四位以更新计数器。

读操作

- 先读高四位,
- 再读低四位。



### 7.2.2. Timer1 模式寄存器

通过设置 Timer1 模式寄存器 T1M 可以使 Timer1 工作在不同的模式。

系统时钟经过预分频器分频后, 进入计数器。Timer1 模式寄存器中 T1M.2-0 用于设定分频比。

Timer1 模式寄存器: \$03

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$03	T1E	T1M.2	T1M.1	T1M.0	读/写	第 2-0 位: 定时器 1 模式寄存器 第 3 位: T1 信号沿选择寄存器
	X	0	0	0	读/写	定时器时钟: 系统时钟/2 <sup>11</sup>
	X	0	0	1	读/写	定时器时钟: 系统时钟/2 <sup>9</sup>
	X	0	1	0	读/写	定时器时钟: 系统时钟/2 <sup>7</sup>
	X	0	1	1	读/写	定时器时钟: 系统时钟/2 <sup>5</sup>
	X	1	0	0	读/写	定时器时钟: 系统时钟/2 <sup>3</sup>
	X	1	0	1	读/写	定时器时钟: 系统时钟/2 <sup>2</sup>
	X	1	1	0	读/写	定时器时钟: 系统时钟/2 <sup>1</sup>
	X	1	1	1	读/写	定时器时钟: 系统时钟/2 <sup>0</sup>
	0	X	X	X	读/写	如果 Timer1 选择外部信号源, 下降沿有效
	1	X	X	X	读/写	如果 Timer1 选择外部信号源, 上升沿有效



### 7.2.3. Timer1 控制寄存器

Timer1 有两种模式: 定时器模式和脉宽测量模式。

Timer1 控制寄存器: \$13

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$13	T1GO	DEC	-	TM1S0	读/写	第 0 位: Timer1 模式寄存器 第 2 位: 单/双边沿选择寄存器 第 3 位: Timer1 功能启动控制寄存器
	X	X	-	0	读/写	定时器模式
	X	X	-	1	读/写	脉宽测量模式 (T1 引脚输入)
	0	X	-	X	读/写	定时器/计数器停止 (读: 状态; 写: 命令)
	1	X	-	X	读/写	定时器/计数器开始 (读: 状态; 写: 命令)

#### (a) 定时器模式

在这个模式里, Timer1 使用的是内部时钟, 当 Timer1 控制寄存器最高位 (\$07) 写操作完成, Timer1 控制寄存器 (\$06 - \$07) 的内容重载。如果 Timer1 控制寄存器 (\$13) T1GO (第 3 位) 置 1, 递增计数器开始计数。如果中断允许寄存器 (\$00) 第 1 位 (IET1) 设置为 1, 递增计数器从 \$FF 到 \$00 溢出时, Timer1 中断产生。

在 Timer1 控制寄存器 (\$13) 内 T1GO (第 3 位) 设置为 1 之后, Timer1 计数器寄存器 (\$06 - \$07) 不再影响递增计数器的工作。只有当 Timer1 控制寄存器 (\$13) 内 T1GO (第 3 位) 设置为 0 且最高位 (\$07) 写入时, Timer1 计数器寄存器 (\$06 - \$07) 才会重新载入递增计数器。

#### (b) 脉宽测量模式

在这种模式下, Timer1 的计数开始和结束受 T1 引脚上的脉冲波形的边沿控制, 通过读取计数器的值来获取脉冲宽度。通过设置 Timer1 模式寄存器 (\$03) 中的 T1E (位 3) 来选择 T1 引脚上的上升沿或下降沿有效。计数器的时钟源通过设置 Timer1 模式寄存器 (\$03) 的位 0 到 2 来选择。当 Timer1 控制寄存器 (\$13) 的 T1GO (位 3) 设置为 1 时, 计数器的值自动刷新为“00H”。然后在 T1 引脚上的一个上升 (下降) 沿信号会触发计数器开始计数。在下一个下降 (上升) 沿, 计数值被单独载入 Timer1 计数寄存器。与此同时, 如果中断允许寄存器 (\$00) 位 1 (IET1) 设置为 1, Timer1 会产生中断。

当 Timer1 控制寄存器 (\$13) DEC (位 2) 为 0 时, Timer1 进行单沿捕捉。如果 T1 上升沿被选择作为计数器触发信号, 在下一个下降沿, Timer1 会产生中断请求。与此同时, 递增计数器的值先被载入 Timer1 计数寄存器 (\$06 - \$07), 然后被清零。当下一个上升沿出现时, 递增计数器开始另一个测量周期的计数。

当 Timer1 控制寄存器 (\$13) 的 DEC (位 2) 为 1 时, Timer1 进行双沿捕捉。如果 T1 上升沿被选择作为计数器触发信号, 在下一个下降沿, Timer1 会产生中断请求。与此同时, 递增计数器的值先被载入 Timer1 计数寄存器 (\$06 - \$07), 然后计数器继续计数。当下一个上升沿出现时, Timer1 也会产生中断请求。这个时候, 递增计数器的值再一次被载入 Timer1 计数寄存器 (\$06 - \$07), 然后计数器清 0 开始下一个测量周期的计数。

在此模式下, 任何时候写入 Timer1 计数寄存器 (\$06 - \$07) 都不会影响计数器的工作。

在此模式下, T1 引脚输入信号必须遵循一定规则。所以, 对于 T1 周期时间的应用限制描述如下:

$$T1 (\text{周期时间}) \geq 1 * t_{\text{Timer clock}} + 2 * \Delta T \quad ; \Delta T = 20\text{ns}$$

$$T1 (\text{周期时间}) \geq (M * t_{\text{osc}}) + 2 * \Delta T$$

在此 M (Timer1 的预分频值) =  $2^0, 2^1, 2^2, 2^3, 2^5, 2^7, 2^9$  or  $2^{11}$

但是, 为了在程序运行中得到正确的脉宽测量值, 对于相关的 Timer1 中断子程序来说一个充足的等待周期是非常必要的。



Timer1 模式寄存器: \$03

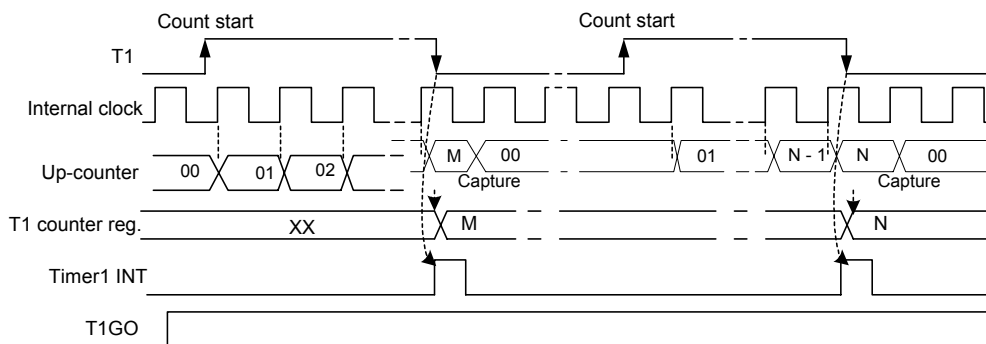
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$03	T1E	T1M.2	T1M.1	T1M.0	读/写	第 2-0 位: 定时器 1 模式寄存器 第 3 位: T1 信号沿选择寄存器
	0	X	X	X	读/写	T1 输入下降沿有效
	1	X	X	X	读/写	T1 输入上升沿有效

Timer1 计数寄存器: \$06 - \$07

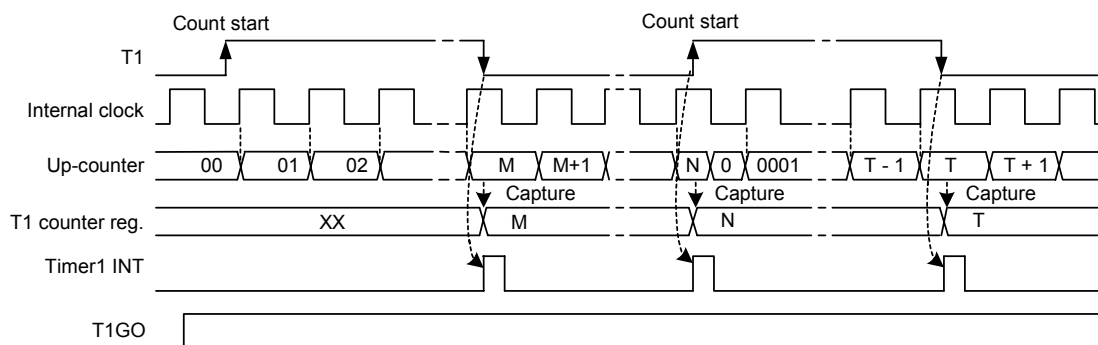
地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$06	T1L.3	T1L.2	T1L.1	T1L.0	读/写	Timer1 载入/计数器低位寄存器
\$07	T1H.3	T1H.2	T1H.2	T1H.0	读/写	Timer1 载入/计数器高位寄存器

Timer1 控制寄存器: \$13 (在脉宽测量模式下)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$13	T1GO	DEC	-	TM1S0	读/写	第 0 位: Timer1 模式寄存器 第 2 位: 单/双边沿选择寄存器 第 3 位: Timer1 功能启动控制寄存器
	X	0	-	1	读/写	第 2 位: 单沿捕捉.
	X	1	-	1	读/写	第 2 位: 双沿捕捉.



One edge capture (DEC = 0)



Double edge capture (DEC = 1)



### 8. 中断

SH69P482 有四个中断源:

- ADC 中断
- Timer0 中断
- Timer1 中断
- 外部中断(包括 PORTB/D 中断 (下降沿), PORTC 中断 (上升沿/下降沿), OCP&OVP 保护中断, 电压比较器中断)

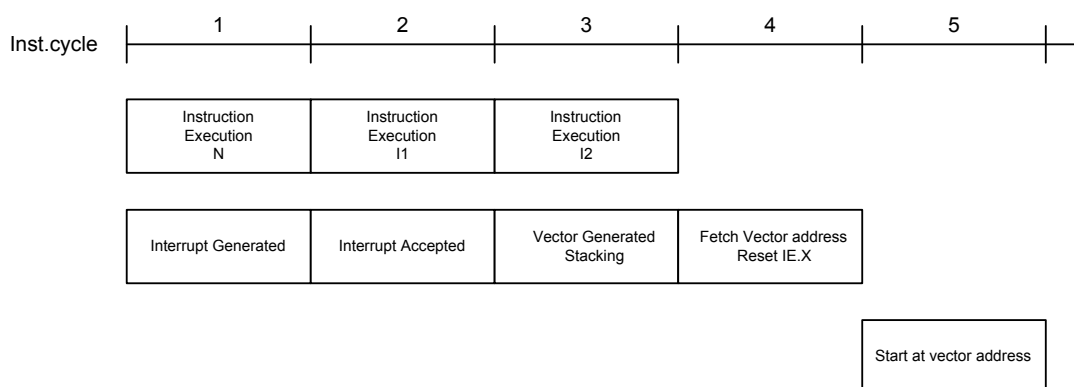
#### 中断控制标志位和中断服务

中断控制标志位为系统寄存器的\$00 和\$01。这两个寄存器能够由软件访问和设置。芯片上电复位后, 这些标志位被清 0。

#### 系统寄存器:

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$00	IEAD	IET0	IET1	IEP	读/写	中断允许标志寄存器
\$01	IRQAD	IRQT0	IRQT1	IRQP	读/写	中断请求标志寄存器

当 IEx 设置为 1 且有中断请求时 (IRQx 为 1), 中断被激活并且根据中断优先级产生相应的中断矢量地址。当发生中断时, PC 和 CY 标志将被保存在堆栈存储器中, 同时程序跳转至中断服务矢量地址处执行。在中断发生后, 所有中断允许标志 (IEx) 自动复位为 0, 因此在 IRQx = 1 时 IEx 标志再次设置为 1 时, 将可能再次产生中断。



中断服务流程图

#### 中断嵌套:

在 CPU 中断服务期间, 用户可以在中断返回前设置任何中断允许标志。中断服务流程图中标示下个中断和将要发生的下一个中断嵌套。如果中断请求已经产生且执行允许 IE 使能的指令 N, 那么在两个指令周期后将执行中断程序。但是, 如果指令 I1 或指令 I2 清除中断请求或允许标志, 那么中断服务将被取消。

#### ADC 中断

系统寄存器\$00 (IEX) 的第 3 位是 ADC 中断使能标志位。当完成 A/D 转换后将产生一个中断请求 (IRQAD = 1), 如果 ADC 中断使能 (IEAD = 1), 将启动一次 ADC 中断服务程序。该 A/D 中断能用来从 HALT 方式唤醒 CPU。

#### 定时器 (Timer0, Timer1) 中断

Timer0 和 Timer1 的时钟输入是以系统时钟 (Timer0 或以外部时钟/事件 T0) 输入为基准的。定时器由\$FF 到\$00 计数溢出, 将产生一个内部中断请求 (IRQT0 或者 IRQT1 = 1), 如果中断使能标志允许 (IET0 或者 IET1 = 1) 则开始定时器中断服务程序。定时器中断同样也能用于从 HALT 方式唤醒 CPU。



**外部中断**

外部中断包括 PORTB/D 中断 (下降沿)、PORTC 中断 (上/下降沿)、OCP&OVP 保护中断和电压比较器中断,发生任何外部中断,都会产生一个内部中断请求 (IRQP),如果外部中断允许标志位允许 (IEP),外部中断服务流程会启动。

**端口下降沿/上升沿中断**

只有数字输入端口可以产生端口中断。模拟输入不能产生中断请求。

PORTB/C/D 端口的任何输入引脚上的下降沿和 PORTC 端口输入引脚上的上升沿将产生中断请求(IRQP = 1)。其后的下降沿或者上升沿不会产生中断请求直到该引脚返回到 VDD 或者 GND。

**通过位控制端口中断**

只有数字输入端口可以产生端口中断。模拟输入不能产生中断请求。

**系统寄存器\$384, \$386, \$3A6: 端口中断允许寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$384	PDIEN.3	PDIEN.2	PDIEN.1	PDIEN.0	读/写	PORTD 中断允许标志位寄存器
\$386	PBIEN.3	PBIEN.2	PBIEN.1	PBIEN.0	读/写	PORTB 中断允许标志位寄存器
\$3A6	PCIEN.3	PCIEN.2	PCIEN.1	PCIEN.0	读/写	PORTC 中断允许标志位寄存器

**系统寄存器\$385, \$387, \$3A7: 端口中断请求寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$385	PDIF.3	PDIF.2	PDIF.1	PDIF.0	读/写	PORTD 中断请求标志位寄存器
\$387	PBIF.3	PBIF.2	PBIF.1	PBIF.0	读/写	PORTB 中断请求标志位寄存器
\$3A7	PCIF.3	PCIF.2	PCIF.1	PCIF.0	读/写	PORTC 中断请求标志位寄存器

**OCP&OVP 保护中断**

当产生不同的 OCP&OVP 保护信号时,将分别产生中断请求 (OVP0IF=1、OVP1IF=1、OCP0IF=1、OCP1IF=1、OCP2IF=1),如果 OCP&OVP 保护中断允许标志位允许,将产生外部中断请求 (IRQP=1)。

**系统寄存器\$38F: OCP&OVP 保护中断允许寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$38F	OCP1EN	OCP0EN	OVP1EN	OVP0EN	读/写	第 0 位:过压保护中断允许标志寄存器 第 1 位:欠压保护中断允许标志寄存器 第 2 位:充电过流保护中断允许标志寄存器 第 3 位:放电过流保护中断允许标志寄存器

**系统寄存器\$390: OCP&OVP 保护中断允许寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$390	-	-	-	OCP2EN	读/写	第 0 位: 放电短路保护中断允许标志寄存器

**系统寄存器\$391: OCP&OVP 保护中断请求寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$391	OCP1IF	OCP0IF	OVP1IF	OVP0IF	读/写	第 0 位:过压保护中断请求标志寄存器 第 1 位:欠压保护中断请求标志寄存器 第 2 位:充电过流保护中断请求标志寄存器 第 3 位:放电过流保护中断请求标志寄存器

**系统寄存器\$392: OCP&OVP 保护中断请求寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$392	-	-	-	OCP2IF	读/写	第 0 位:放电短路保护中断请求标志寄存器

注意: OCP&OVP 保护中断请求标志位上电复位状态不定

**电压比较器中断**

当比较器输入电压  $V_{CMP}$  大于过压比较器基准电压或者小于欠压比较器基准电压时,将分别产生中断请求(  $COVIF=1$ 、 $CLVIF=1$  ),如果比较器中断允许标志位允许,将产生外部中断请求(  $IRQP=1$  )。

**系统寄存器\$3AA: 比较器中断允许寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3AA	-	-	CLVEN	COVEN	读/写	第 0 位:过压比较器中断允许标志寄存器 第 1 位:欠压比较器中断允许标志寄存器

**系统寄存器\$3AB: 比较器中断请求寄存器**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3AB	-	-	CLVIF	COVIF	读/写	第 0 位:过压比较器中断请求标志寄存器 第 1 位:欠压比较器中断请求标志寄存器



**9. 模/数转换器 (ADC)**

SH69P482 内建有一个 14 通道的 12 位逐次逼近型模/数转换器 (ADC)。ADC 内建三档基准电压 VREF，用户也可以选择 VDD 作为 VREF 或者外部 VREF 端口输入基准电压。

ADC 控制寄存器: 这些寄存器定义了模/数转换模拟通道数设置, 转换通道选择, 参考电压选择, 模/数转换时钟设置和选择, 模/数转换启动控制位和结束标志。模/数转换结果寄存器为只读寄存器。

模/数转换的步骤:

- 设置模拟通道数和选择参考电压。(如果使用外部参考电压, 切记任何模拟输入电压值不能大于 VREF)。
- 运行模/数转换器, 选择需转换的信号通道。
- 设置模/数转换时钟源。
- 置 GO/DONE = 1, 启动模/数转换。

**系统寄存器\$14: (模/数转换端口配置控制寄存器)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$14	VREFS	-	-	ADCON	读/写	第 0 位: ADC 转换允许设置寄存器 第 3 位: ADC 参考电压选择寄存器
	X	-	-	0	读/写	禁止 ADC 工作
	X	-	-	1	读/写	允许 ADC 工作
	0	-	-	X	读/写	参考电压由寄存器 VREFS1, VREFS2 选择
	1	-	-	X	读/写	选择外部参考电压

**系统寄存器\$393**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$393	ADCH1	ADCH0	-	ADCHC	读/写	第 0 位: ADC 端口配置控制方式选择寄存器 第 2 - 3 位: ADC 端口配置控制寄存器
	X	X	-	0	读/写	使用 ACR0~ACR3 配置 ADC 端口
	X	X	-	1	读/写	使用 ADCH0~ADCH11 配置 ADC 端口
	X	0	-	X	读/写	设置 PORTA.0 为 I/O 端口
	X	1	-	X	读/写	设置 PORTA.0 为 ADC 模拟通道 AN0
	0	X	-	X	读/写	设置 PORTA.1 为 I/O 端口
	1	X	-	X	读/写	设置 PORTA.1 为 ADC 模拟通道 AN1

**系统寄存器\$394**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$394	ADCH5	ADCH4	ADCH3	ADCH2	读/写	ADC 端口配置控制寄存器
	X	X	X	0	读/写	设置 PORTA.2 为 I/O 端口
	X	X	X	1	读/写	设置 PORTA.2 为 ADC 模拟通道 AN2
	X	X	0	X	读/写	设置 PORTA.3 为 I/O 端口
	X	X	1	X	读/写	设置 PORTA.3 为 ADC 模拟通道 AN3
	X	0	X	X	读/写	设置 PORTB.0 为 I/O 端口
	X	1	X	X	读/写	设置 PORTB.0 为 ADC 模拟通道 AN4
	0	X	X	X	读/写	设置 PORTB.1 为 I/O 端口
	1	X	X	X	读/写	设置 PORTB.1 为 ADC 模拟通道 AN5



系统寄存器\$395

地址	第3位	第2位	第1位	第0位	读/写	说明
\$395	ADCH9	ADCH8	ADCH7	ADCH6	读/写	ADC 端口配置控制寄存器
	X	X	X	0	读/写	设置 PORTB.2 为 I/O 端口
	X	X	X	1	读/写	设置 PORTB.2 为 ADC 模拟通道 AN6
	X	X	0	X	读/写	设置 PORTB.3 为 I/O 端口
	X	X	1	X	读/写	设置 PORTB.3 为 ADC 模拟通道 AN7
	X	0	X	X	读/写	设置 PORTD.0 为 I/O 端口
	X	1	X	X	读/写	设置 PORTD.0 为 ADC 模拟通道 AN8
	0	X	X	X	读/写	设置 PORTD.1 为 I/O 端口
	1	X	X	X	读/写	设置 PORTD.1 为 ADC 模拟通道 AN9

系统寄存器\$396

地址	第3位	第2位	第1位	第0位	读/写	说明
\$396	-	-	ADCH11	ADCH10	读/写	ADC 端口配置控制寄存器
	-	-	X	0	读/写	设置 PORTC.1 为 I/O 端口
	-	-	X	1	读/写	设置 PORTC.1 为 ADC 模拟通道 AN10
	-	-	0	X	读/写	设置 PORTE.0 为 I/O 端口
	-	-	1	X	读/写	设置 PORT E.0 为 ADC 模拟通道 AN11

系统寄存器\$16

地址	第3位	第2位	第1位	第0位	读/写	说明
\$16	ACR3	ACR2	ACR1	ACR0	读/写	ADC 端口配置控制寄存器
	0	0	0	0	读/写	参见下表

设置模拟通道方式一

ACR3	ACR2	ACR1	ACR0	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	PE.0	PC.1	PD.1	PD.0	PB3	PB.2	PB.1	PB.0	PA.3	PA.2	PA.1	PA.0
0	0	0	1	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	PB.1	PB.0	PA.3	PA.2	PA.1	AN0
0	0	1	0	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	PB.1	PB.0	PA.3	PA.2	AN1	AN0
0	0	1	1	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	PB.1	PB.0	PA.3	AN2	AN1	AN0
0	1	0	0	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	PB.1	PB.0	AN3	AN2	AN1	AN0
0	1	0	1	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	PB.1	AN4	AN3	AN2	AN1	AN0
0	1	1	0	PE.0	PC.1	PD.1	PD.0	PB.3	PB.2	AN5	AN4	AN3	AN2	AN1	AN0
0	1	1	1	PE.0	PC.1	PD.1	PD.0	PB.3	AN6	AN5	AN4	AN3	AN2	AN1	AN0
1	0	0	0	PE.0	PC.1	PD.1	PD.0	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
1	0	0	1	PE.0	PC.1	PD.1	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
1	0	1	0	PE.0	PC.1	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
1	0	1	1	PE.0	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
1	1	X	X	AN11	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0





**系统寄存器\$17 (模/数转换通道控制寄存器)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$17	CH3	CH2	CH1	CH0	读/写	ADC 转换通道选择寄存器
	0	0	0	0	读/写	选择 ADC 通道 AN0
	0	0	0	1	读/写	选择 ADC 通道 AN1
	0	0	1	0	读/写	选择 ADC 通道 AN2
	0	0	1	1	读/写	选择 ADC 通道 AN3
	0	1	0	0	读/写	选择 ADC 通道 AN4
	0	1	0	1	读/写	选择 ADC 通道 AN5
	0	1	1	0	读/写	选择 ADC 通道 AN6
	0	1	1	1	读/写	选择 ADC 通道 AN7
	1	0	0	0	读/写	选择 ADC 通道 AN8
	1	0	0	1	读/写	选择 ADC 通道 AN9
	1	0	1	0	读/写	选择 ADC 通道 AN10
	1	0	1	1	读/写	选择 ADC 通道 AN11
	1	1	0	0	读/写	选择 OPOUT 为 ADC 输入信号*
	1	1	0	1	读/写	选择 OVP 内部电阻分压信号 VOVP/4 为 ADC 输入信号
	1	1	1	0		
	1	1	1	1		

\*OPOUT 为 OP 模块放大器输出信号

**系统寄存器\$2D - \$2F(模/数转换结果寄存器)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$2D	A3	A2	A1	A0	只读	ADC 数据 (低 4 位) 寄存器 (只读)
\$2E	A7	A6	A5	A4	只读	ADC 数据 (中 4 位) 寄存器 (只读)
\$2F	A11	A10	A9	A8	只读	ADC 数据 (高 4 位) 寄存器 (只读)

在 12BIT 模式下, 结果的存储按上表的方式存储

**系统寄存器\$2D - \$2F(模/数转换结果寄存器)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$2D	-	-	A1	A0	只读	ADC 数据 (低 2 位) 寄存器 (只读)
\$2E	A5	A4	A3	A2	只读	ADC 数据 (中 4 位) 寄存器 (只读)
\$2F	A9	A8	A7	A6	只读	ADC 数据 (高 4 位) 寄存器 (只读)

在 10BIT 模式下, 结果的存储按上表的方式存储

**系统寄存器\$3A4: (模/数转换频率控制寄存器)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A4	-	ADCM	VREFS2	VREFS1	读/写	第 0 -1 位: ADC 参考电压选择寄存器 第 2 位: ADC 转换模式选择寄存器
	-	X	0	0	读/写	且寄存器 VREFS=0 时, 选择 VDD 作为参考电压
	-	X	0	1	读/写	且寄存器 VREFS=0 时, 选择内部参考电压 1 (VREF = 3.3V)
	-	X	1	0	读/写	且寄存器 VREFS=0 时, 选择内部参考电压 2 (VREF = 2.4V)
	-	X	1	1	读/写	且寄存器 VREFS=0 时, 选择内部参考电压 3 (VREF = 2.0V)
	-	0	X	X	读/写	10 BIT 模式
	-	1	X	X	读/写	12 BIT 模式

注意: 允许 ADC 工作后, 初次选择内部参考电压 1, 2 或者 3 作为 ADC 参考电压, 需要在设置相应寄存器后等待 500uS 以保证内部参考电压建立稳定。当 ADC 参考电压在内部参考电压 1, 2, 3 之间切换时, 需要在修改相应寄存器后等待 20uS。



系统寄存器\$15 (模/数转换控制寄存器)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$15	GO/DONE	TADC1	TADC0	ADCS	读/写	第 0 位: 10bit 模式下 ADC 转换时间选择寄存器 第 2-1 位: ADC 时钟周期选择寄存器 第 3 位: ADC 转换控制/状态标志寄存器
	X	X	X	0	读/写	模/数转换时间 = 204 tAD
	X	X	X	1	读/写	模/数转换时间 = 780 tAD
	X	0	0	X	读/写	模/数转换时钟周期 tAD = tOSC
	X	0	1	X	读/写	模/数转换时钟周期 tAD = 4tOSC
	X	1	0	X	读/写	模/数转换时钟周期 tAD = 8tOSC
	X	1	1	X	读/写	模/数转换时钟周期 tAD = 16tOSC
	X	任何值			读/写	10bit 模式下: 模/数转换时间= 12 tAD 模/数转换时钟周期 tAD = tOSC
	0	X	X	X	读/写	模/数转换完成
	1	X	X	X	读/写	当 ADCON = 1, 模/数转换正在进行中

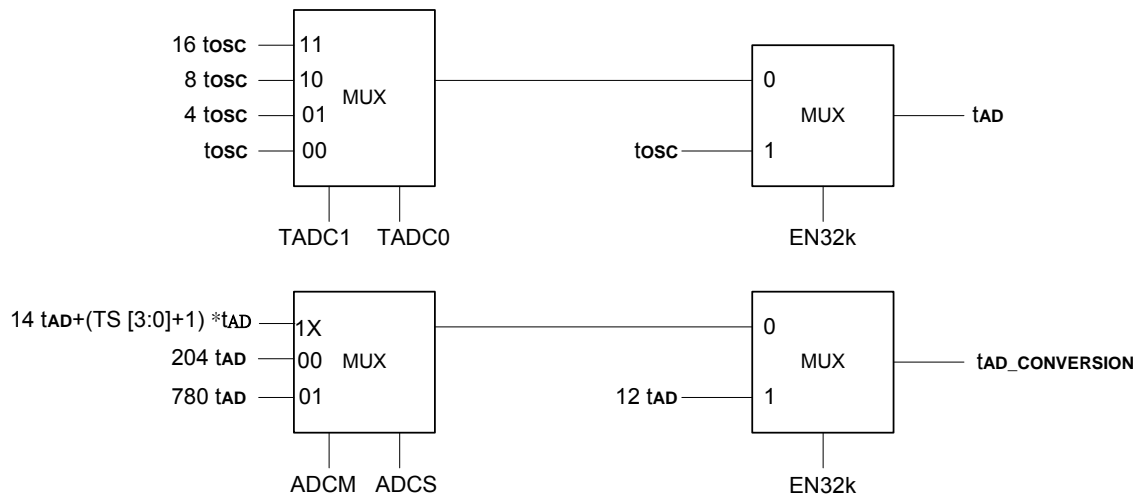
系统寄存器\$3A5

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A5	ADCTS3	ADCTS2	ADCTS1	ADCTS0	读/写	12bit 模式下 ADC 采样时间控制寄存器

12bit 模式下 ADC 采样时间选择:  $2 \text{ tAD}$  采样时间 =  $(\text{TS}[3:0]+1) * \text{tAD}$   $15 \text{ tAD}$

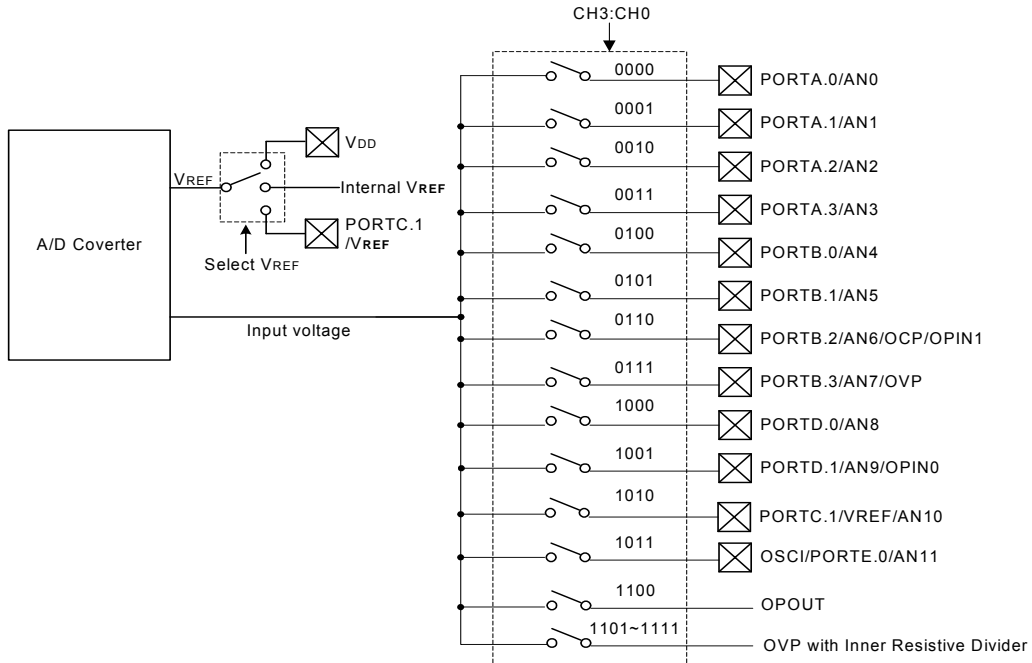
12bit 模式下一个通道的转换时间 =  $14 \text{ tAD} +$  采样时间

10bit 模式下一个通道的转换时间由寄存器\$15 的 ADCS 选择



模/数转换时间示意图

在上面的图表里, 当选择 32.768kHz 晶体振荡器为系统时钟源时, EN32K 等于 1; 当选择其它振荡器为系统时钟源时, EN32K 等于 0



模/数转换器示意图

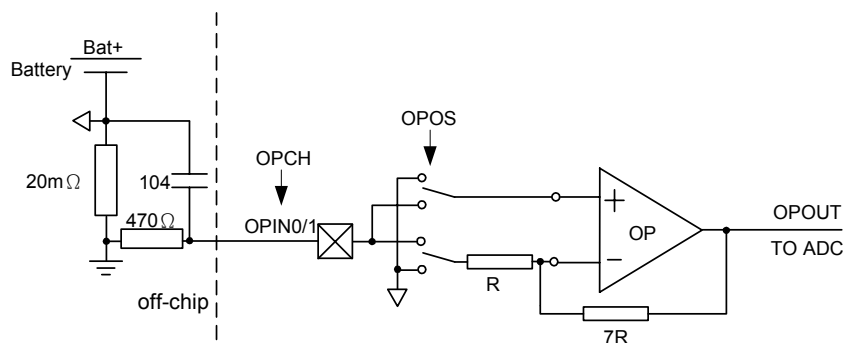
注意:

- 正确选择模/数转换时钟周期  $t_{AD}$ , 保证  $1\mu s \leq t_{AD} \leq 33.4 \mu s$
- 当完成模/数转换后, 将产生模/数转换中断 (如果模/数转换器中断允许)
- 模拟输入通道必须将其对应的 PXCR (X = A, B, D) 位作为输入
- 如果 I/O 端口已被选择为模拟输入端, 那么 I/O 功能和上拉电阻被禁止
- 当模/数转换完成后 GO/DONE 位由硬件自动清零
- 在转换过程中将 GO/DONE 位清零会中止当前的转换过程
- 尚未完成转换过程而将 GO/DONE 位清零的模/数转换将不会更新模/数转换结果寄存器内容
- 在下一个模/数转换开始前需要等待  $4t_{osc}$  的时间
- ADC 能在 HALT 方式下继续工作, 但在执行"STOP"指令后自动停止工作
- ADC 能将 CPU 从 HALT 方式下唤醒 (如果 ADC 中断允许)



### 10. 运算放大器 (OP)

SH69P482 包含 1 个运算放大器 (OP)。运算放大器通过 OPIN0 或者 OPIN1 端口将采样信号直接或者反向后放大 8 倍作为 ADC 的输入信号。



内置运算放大器

#### 系统寄存器\$397: OP 控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$397	-	OPOS	OPCH	OPEN	读/写	第 0 位: OP 模块使能寄存器 第 1 位: OP 输入通道选择 第 2 位: 待放大信号是否反向设置寄存器
	-	X	X	0	读/写	禁止 OP 功能
	-	X	X	1	读/写	允许 OP 功能
		X	0	X	读/写	选择 OPIN0 为 OP 输入通道
		X	1	X	读/写	选择 OPIN1 为 OP 输入通道
	-	0	X	X	读/写	直接放大采样信号
	-	1	X	X	读/写	将采样信号反向后进行放大



11. 脉冲宽度调制 (PWM)

SH69P482 包含两个 8+2 位 PWM 模块。PWM0 模块可以产生一路周期和占空比分别可以调整的脉宽调制波形 PWM0。PWM1 模块可以产生两路周期、占空比和死区时间分别可以调整的脉宽调制波形 PWM1 和 PWM2。PWMC 被用来控制 PWM 模块的工作模式。PWMCS 被用来控制 PWM1 模块的工作模式。PWMP 被用来控制 PWM 输出的周期。而 PWMD 被用来控制 PWM 输出波形的占空比。PWMDT 被用来控制 PWM1 输出波形的死区时间。

系统寄存器\$20, \$21, \$398: PWM 控制寄存器 (PWMC)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$20, \$21, \$398	PWMnS	TnCK1	TnCK0	PWMn_EN	读/写	第 0 位: PWMn 输出允许设置寄存器 第 2-1 位: PWMn 时钟选择寄存器 第 3 位: PWMn 占空比的输出模式设置寄存器
	X	X	X	0	读/写	选择为 I/O 端口 (初始值)
	X	X	X	1	读/写	选择为 PWMn 输出端口
	X	0	0	X	读/写	PWMn 时钟 = $t_{PWMB}$ (初始值)
	X	0	1	X	读/写	PWMn 时钟 = 2 $t_{PWMB}$
	X	1	0	X	读/写	PWMn 时钟 = 4 $t_{PWMB}$
	X	1	1	X	读/写	PWMn 时钟 = 8 $t_{PWMB}$
	0	X	X	X	读/写	PWMn 占空比输出普通模式 (高电平有效) (初始值)
	1	X	X	X	读/写	PWMn 占空比输出负极模式 (低电平有效)

n = 0, 1 或者 2

PWM0 输出引脚与 PORTC.2 共用, PWM1 输出引脚与 PORTD.3 共用, PWM2 输出引脚与 PORTD.2 共用

$t_{PWMB}$  是 PWM 模块基础时钟, 通过 TPWM 位选择  $t_{OSC}$  或者  $t_{RC}$  作为 PWM 模块基础时钟

当 PWM1 与 PWM2 工作在互补输出模式下时, PWM1S、PWM2S 和 PWM2\_EN 位无效, PWM1 和 PWM2 占空比输出为普通模式(高电平有效)

系统寄存器\$399: PWM 控制寄存器 (PWMCS)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$399	-	-	TPWM	PWMOD	读/写	第 0 位: PWM1 模块输出模式设置寄存器 第 1 位: PWM 模块基础时钟设置寄存器
	-	-	X	0	读/写	PWM1 模块配置为 2 路独立输出模式(初始值)
	-	-	X	1	读/写	PWM1 模块配置为 1 通道互补输出模式
	-	-	0	X	读/写	$t_{PWMB} = t_{OSC}$
	-	-	1	X	读/写	$t_{PWMB} = t_{RC}$

当 PWMCS 寄存器中 PWMOD 位为 0, PWM1 模块工作在独立输出状态, PWM1 和 PWM2 引脚上最终输出的 PWM 波形使用各自独立的周期和占空比寄存器, 此时死区时间控制寄存器 PWMS 无效。

当 PWMCS 寄存器中 PWMOD 位为 1, PWM1 模块工作在互补输出状态, PWM1 和 PWM2 引脚上最终输出的 PWM 波形使用同一周期寄存器[PP1.7, PP1.0]和占空比寄存器([PD1.7, PD1.0]、[PDF1.1, PDF1.0]), 并由寄存器 PWMS 设置死区时间。

在选择内部 RC 振荡器作为 PWM 模块基础时钟之前, 如果内部 RC 振荡器没有开启, 需要在选择内部 RC 振荡器之后延迟 10 $\mu$ s, 然后 PWM 使能输出, 以消除 RC 振荡器在起振时的不稳定状态。

系统寄存器\$22 - \$23, \$27 - \$28: PWM 周期控制寄存器 (PWMP)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$22,\$27	PPn.3	PPn.2	PPn.1	PPn.0	读/写	PWMn 周期低位寄存器
\$23,\$28	PPn.7	PPn.6	PPn.5	PPn.4	读/写	PWMn 周期高位寄存器

n = 0 或者 1

PWM 输出周期 = [PPn.7, PPn.0] X PWMn 时钟.

当 [PPn.7, PPn.0] = 00H, 如果 PWMnS 位设置为 0, PWMn 输出低电平

当 [PPn.7, PPn.0] = 00H, 如果 PWMnS 位设置为 1, PWMn 输出高电平



**系统寄存器\$24 - \$26, \$29 - \$2B: PWM 占空比控制寄存器 (PWMD)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$24,\$29	-	-	PDFn.1	PDFn.0	读/写	PWMn 占空比微调设置寄存器 (2 位)
\$25,\$2A	PDn.3	PDn.2	PDn.1	PDn.0	读/写	PWMn 占空比低位寄存器
\$26,\$2B	PDn.7	PDn.6	PDn.5	PDn.4	读/写	PWMn 占空比高位寄存器

n = 0 或者 1

PWMn 输出占空比 =  $([PDn.7, PDn.0] + [PDFn.1, PDFn.0] / 4) \times PWMn$  时钟

如果  $[PPn.7, PPn.0] \leq [PDn.7, PDn.0]$ , 当 PWMnS 位设置为 0, PWMn 输出高电平。

如果  $[PPn.7, PPn.0] \leq [PDn.7, PDn.0]$ , 当 PWMnS 位设置为 1, PWMn 输出低电平。

**系统寄存器\$39A: PWM2 占空比微调控制寄存器(PWMDF2)**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$39A	-	-	PDF2.1	PDF2.0	读/写	PWM2 占空比微调设置寄存器 (2 位)

当 PWM1 与 PWM2 工作在互补输出模式下时, 寄存器 PWMDF2 无效

**系统寄存器\$39B - \$39E:PWM1 模块死区/PWM2 周期控制寄存器 PWMDT**

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$39B	PS1.3	PS1.2	PS1.1	PS1.0	读/写	当 PWMOD=0 时, PWM2 周期低位寄存器 当 PWMOD=1 时, PWM1 模块互补输出前死区时间低位寄存器
\$39C	PS1.7	PS1.6	PS1.5	PS1.4	读/写	当 PWMOD=0 时, PWM2 周期高位寄存器 当 PWMOD=1 时, PWM1 模块互补输出前死区时间高位寄存器
\$39D	PS2.3	PS2.2	PS2.1	PS2.0	读/写	当 PWMOD=0 时, PWM2 占空比低位寄存器 当 PWMOD=1 时, PWM1 模块互补输出后死区时间低位寄存器
\$39E	PS2.7	PS2.6	PS2.5	PS2.4	读/写	当 PWMOD=0 时, PWM2 占空比高位寄存器 当 PWMOD=1 时, PWM1 模块互补输出后死区时间高位寄存器

PWMCS 寄存器中 PWMOD 位为 0 时, PWM1 模块原始信号 PWM1/PWM2 不会经过死区逻辑, 即 PWM1/PWM2 引脚输出为独立模式时, 无死区, PS1 作为 PWM2 周期寄存器, PS2 作为 PWM2 占空比寄存器; PWMCS 寄存器中 PWMOD 位为 1 时, PWM1 原始信号 PWM1/PWM2 将经过死区逻辑, 即 PWM1/PWM2 引脚为互补模式时, 将引入死区, PS1、PS2 作为死区寄存器。

PWM1 模块的前死区由 PS1 设置; PWM1 模块的后死区由 PS2 设置

前死区时间(即占空比前沿延迟时间)DT1 = PS1 \* TPWM CLOCK

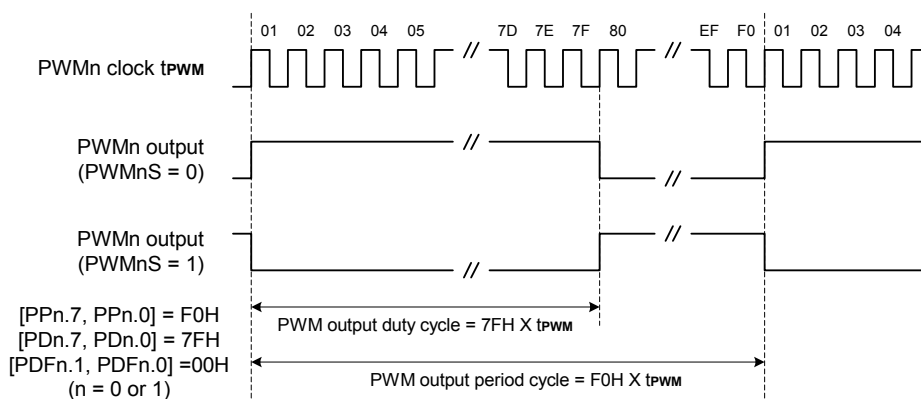
后死区时间(即占空比后沿延迟时间)DT2 = PS2 \* TPWM CLOCK

PWM 输出周期、占空比以及互补输出时的死区时间变化在当前周期内不会生效, 在下一个 PWM 周期生效

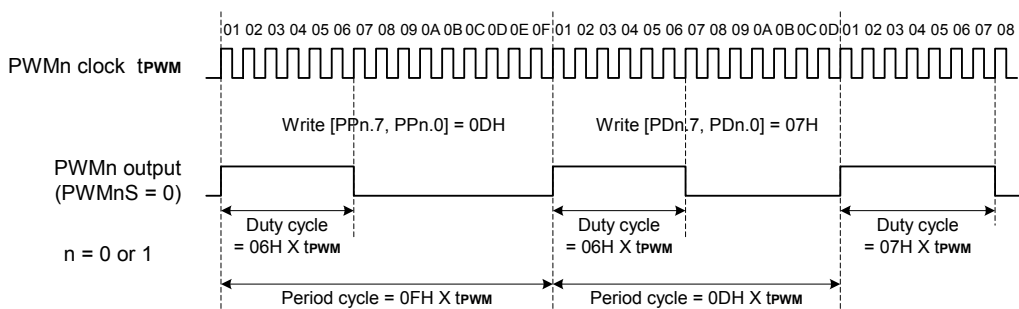
当互补输出的 PWM 波形用于驱动同步整流电路时, PWM1 用于驱动 NMOS 管, PWM2 用于驱动 PMOS 管

当产生 OVP&OCP 保护中断时, PWM1 模块输出口的状态请参考 OVP&OCP 保护章节。

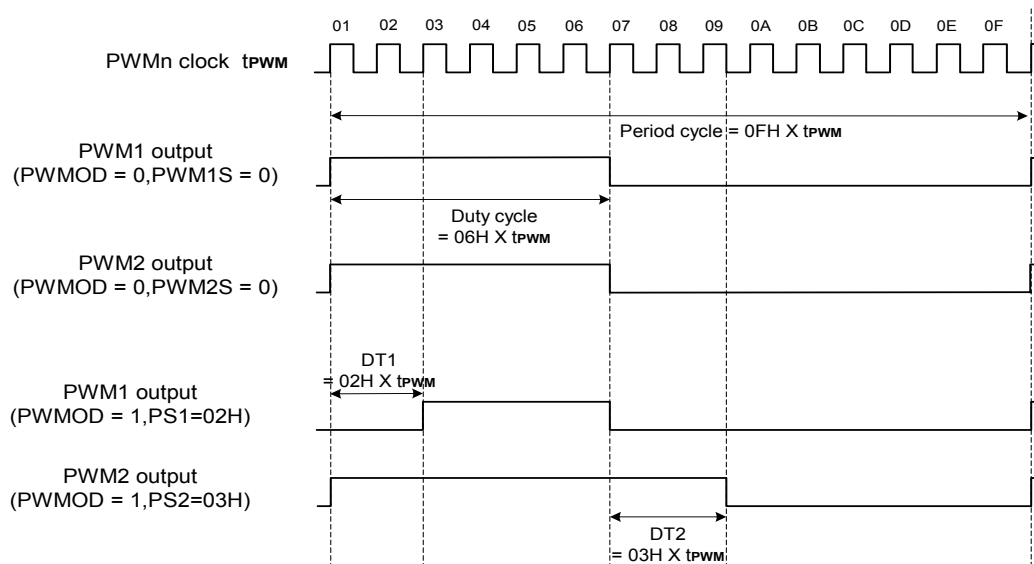
OVP&OCP 保护中断请求标志位清零后, 在下一个 PWM 周期恢复 PWM1、PWM2 波形输出。



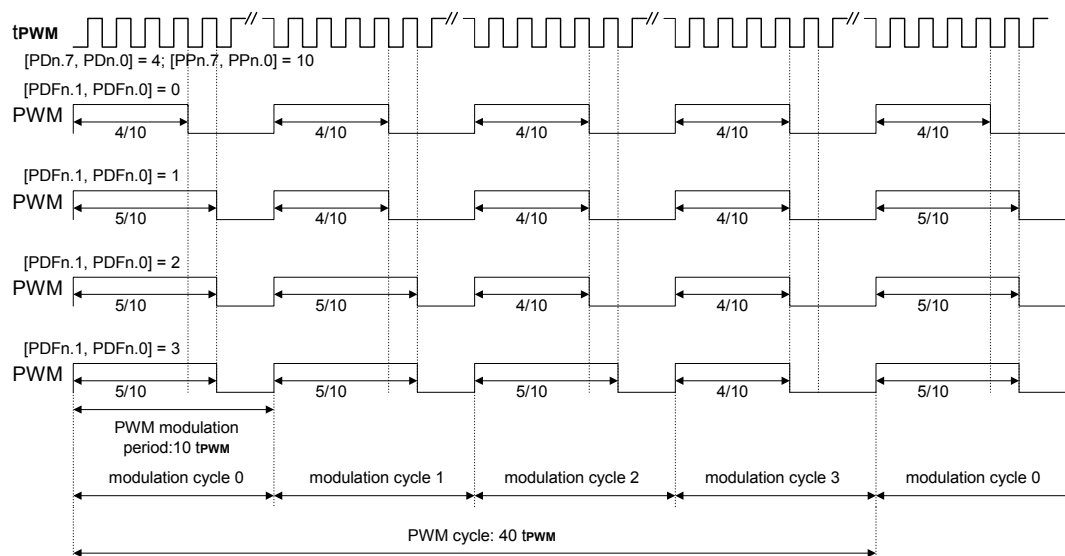
PWM 基本输出波形



PWM 输出周期或者占空比周期变化举例



带死区的 PWM1 模块输出波形



(8+2) bits PWM 输出波形

在 (8+2) bits PWM 波形中, 四个 PWM 周期构成一组 (周期 0 - 周期 3), 每组中各周期的占空比如下表:

参数	[PDFn.1, PDFn.0] (0-3)	PWM 周期占空比
周期 I (I = 0 - 3)	$I < [PDFn.1, PDFn.0]$	$([PDn.7, PDn.0] + 1)/[PPn.7, PPn.0]$
	$I \geq [PDFn.1, PDFn.0]$	$[PDn.7, PDn.0]/[PPn.7, PPn.0]$

周期组占空比如下表:

PWM 周期	PWM 周期组	PWM 周期组占空比
$[PPn.7, PPn.0] \times t_{PWM}$	$4 \times [PPn.7, PPn.0] \times t_{PWM}$	$(4 \times [PDn.7, PDn.0] + [PDFn.1, PDFn.0]) / (4 \times [PPn.7, PPn.0])$

**编程注意事项：**

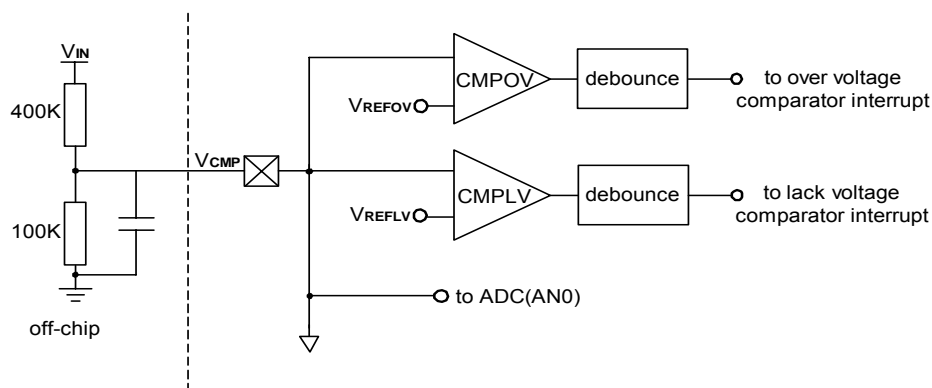
- (1) 选择 PWM 模块时钟源。
- (2) 通过写适当的值到 PWM 周期控制寄存器 (PWMP) 设置 PWM 周期: 首先设置低 4 位, 然后设置高 4 位。
- (3) 通过写适当的值到 PWM 占空比控制寄存器 (PWMD) 设置 PWM 占空比: 先设置微调 2 位, 然后设置低 4 位, 最后设置高 4 位。
- (4) 通过写 PWM 控制寄存器 (PWMC) 的 PWMnS 位选择 PWM 占空比的输出模式。
- (5) 如果 PWM1 模块为互补输出模式, 通过写适当的值到 PWM 死区时间控制寄存器 (PWMS) 设置 PWMS 死区时间: 首先设置低 4 位, 然后设置高 4 位。
- (6) 为了输出适当的 PWM 波形, 通过写 PWM 控制寄存器 (PWMC) 中的 PWM\_EN 位为“1”来允许 PWM 模块工作。
- (7) 如果 PWM 周期或者占空比需要改变, 操作流程如同步骤 2 或者步骤 3 说明。修改后的重载入计数器的值在下一个周期开始有效。
- (8) 读出 PWMn 周期或者占空比控制寄存器的流程与写入的顺序相反, 先读出高 4 位, 然后读出低 4 位。
- (9) PWM 能在 HALT 模式下继续工作。
- (10) 当选择 PWM 模块基础时钟  $t_{PWMB} = trc$  时, PWM 能在 STOP 模式下继续工作;  
当选择 PWM 模块基础时钟  $t_{PWMB} = tosc$  时, PWM 在执行"STOP"指令后自动停止工作。





## 12. 电压比较器 (CMP)

SH69P482 包含一个电压比较器模块。当比较器输入电压  $V_{CMP}$  大于过压比较器基准电压  $V_{REFOV}$  或者小于欠压比较器基准电压  $V_{REFLV}$  时，将分别产生过压比较器中断或者欠压比较器中断。



电压比较器模块

注意：输入电压  $V_{IN}$  需要经过电阻分压，即  $V_{CPM}=1/5V_{IN}$

当电压比较器模块使能时，ADC 可以通过 AN0 通道采集电压比较器输入电压  $V_{CMP}$

### 系统寄存器\$3AC: CMP 控制寄存器\$3AC

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3AC	-	CMPD1	CMPD0	CMPEN	读/写	第0位: 电压比较器使能寄存器 第1-2位: 电压比较器 debounce 时间选择寄存器
	-	X	X	0	读/写	选择为 I/O 端口或者 ADC 端口(初始值)
	-	X	X	1	读/写	选择为电压比较器输入端口
	-	0	0	X	读/写	debounce 时间=2 $\mu$ s
	-	0	1	X	读/写	debounce 时间=4 $\mu$ s
	-	1	0	X	读/写	debounce 时间=8 $\mu$ s
	-	1	1	X	读/写	debounce 时间=16 $\mu$ s

### 系统寄存器\$3AD: 过压比较器和欠压比较器响应电压档位选择寄存器

地址	第3位	第2位	第1位	第0位	读/写	说明
\$3AD	CMPLV1	CMPLV0	CMPOV1	CMPOV0	读/写	第0-1位: 过压比较器参考电压 $V_{REFOV}$ 选择寄存器 第2-3位: 欠压比较器参考电压 $V_{REFLV}$ 选择寄存器
	X	X	0	0	读/写	过压比较器响应电压值 1.02V (初始值)
	X	X	0	1	读/写	过压比较器响应电压值 1.04V
	X	X	1	0	读/写	过压比较器响应电压值 1.06V
	X	X	1	1	读/写	过压比较器响应电压值 1.08V
	0	0	X	X	读/写	欠压比较器响应电压值 0.98V (初始值)
	0	1	X	X	读/写	欠压比较器响应电压值 0.96V
	1	0	X	X	读/写	欠压比较器响应电压值 0.94V
	1	1	X	X	读/写	欠压比较器响应电压值 0.92V



13. 过欠电压和过电流保护(OVP&OCP)

过欠电压 OVP 保护

OVP 用于保护电池电压在正常范围内，当充电时电池电压超过设定的最高电池电压值，产生过压标志和 OVP0 中断。当对外放电时电池电压低于设定的最低电池电压值 2.4V，产生过压标志和 OVP1 中断。当电池电压恢复到过欠压保护释放电压时，过欠压标志恢复。

过电流 OCP 保护

OCP 用于保护通过电池的电流在正常范围内，当电池充电电流超过设定电流值时，产生充电过流标志和 OCP0 中断。当电池对外放电电流超过设定电流值或者短路时（短路时电路的保护响应速度更快），产生放电过流标志和 OCP1 中断或者放电短路标志和 OCP2 中断。当电池电流恢复到正常电流范围内时，充放电过流及短路标志恢复。

(关于 OVP&OCP 保护中断部分详见中断章节)

产生 OVP 过压保护中断后 PORTD.2(PWM2)输出高电平，产生 OVP 欠压保护中断后 PORTD.3(PWM1)输出低电平，PORTC.3 输出高电平；产生 OCP 保护中断后，PORTD.3(PWM1)输出低电平，PORTD.2(PWM2)和 PORTC.3 输出高电平。

OVP&OCP 保护中断请求标志位清零后，在下一个 PWM 周期恢复 PWM1、PWM2 波形输出。

OVP 和 OCP 保护模块可以在 STOP 模式下工作。

系统寄存器\$39F: 过电压和过电流保护控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$39F	-	OVPCH	OVPEN	OCPEN	读/写	第 0 位: OCP 使能寄存器 第 1 位: OVP 使能寄存器 第 2 位: OVP 分压方式选择寄存器
	-	X	X	0	读/写	选择为 I/O 端口或者 ADC 端口(初始值)
	-	X	X	1	读/写	选择为 OCP 保护输入端口
	-	X	0	X	读/写	选择为 I/O 端口或者 ADC 端口(初始值)
	-	X	1	X	读/写	选择为 OVP 保护输入端口
	-	0	X	X	读/写	OVP 保护通过内部电阻分压到比较器(初始值)
	-	1	X	X	读/写	OVP 保护通过外部电阻分压到比较器

系统寄存器\$3A0: 过电压和过电流保护档位选择寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A0	OVP1	OVP0	OCP1	OCP0	读/写	第 0-1 位: 过电流保护响应电压值选择寄存器 第 2-3 位: 过电压保护响应电压值选择寄存器(内部电阻分压)
	X	X	0	0	读/写	过电流保护响应采样电压 40mV (初始值)
	X	X	0	1	读/写	过电流保护响应采样电压 70mV
	X	X	1	0	读/写	过电流保护响应采样电压 100mV
	X	X	1	1	读/写	过电流保护响应采样电压 130mV
	0	0	X	X	读/写	过电压保护响应电压值 4.15V，释放电压值 3.95V(初始值)
	0	1	X	X	读/写	过电压保护响应电压值 4.20V，释放电压值 4.00V
	1	0	X	X	读/写	过电压保护响应电压值 4.25V，释放电压值 4.05V
	1	1	X	X	读/写	过电压保护响应电压值 4.30V，释放电压值 4.10V

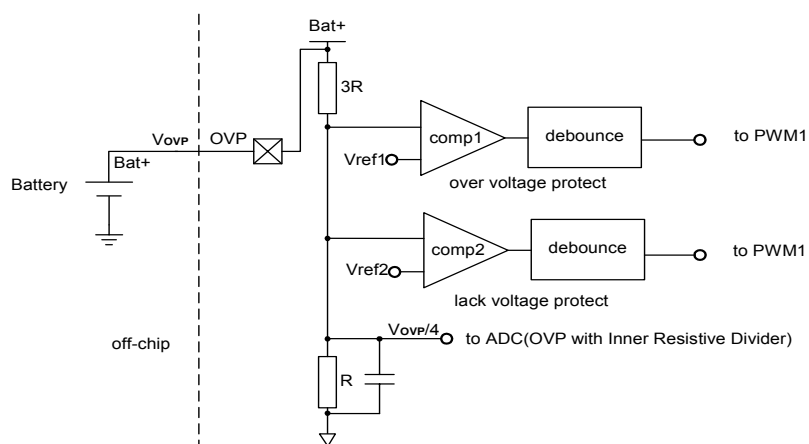
以上通过寄存器设置的过电压保护响应值在 OVP 保护通过内部电阻分压到比较器时才有效

OVP 保护通过外接电阻分压到 OVP 时，内部电阻分压电路无效，OVP 信号直接进入比较器输入端，comp1 的参考电压

Vref1=1.0375V，comp2 的参考电压 Vref2=0.6V，此时可以通过改变外部电阻分压比例，调整过欠压保护响应值

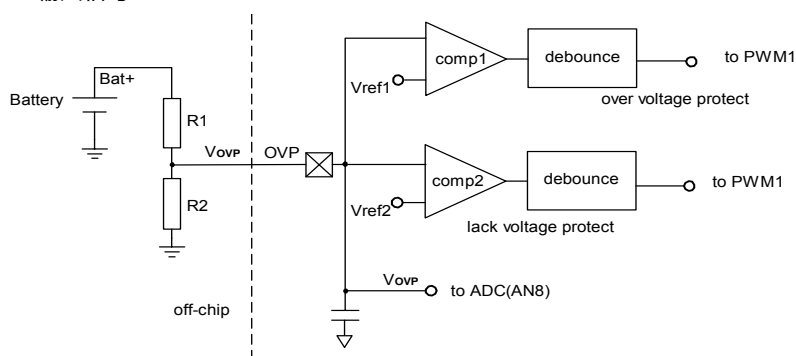
电池过压保护滞后电压为 0.2V，欠压保护电压响应值为 2.4V，欠压保护滞后电压为 0.5V，即欠压保护释放电压为 2.9V，发生欠压保护后，关闭过压、放电过流及短路保护模块，欠压保护释放后，恢复上述保护模块

对外放电短路保护电流响应值为 200mV



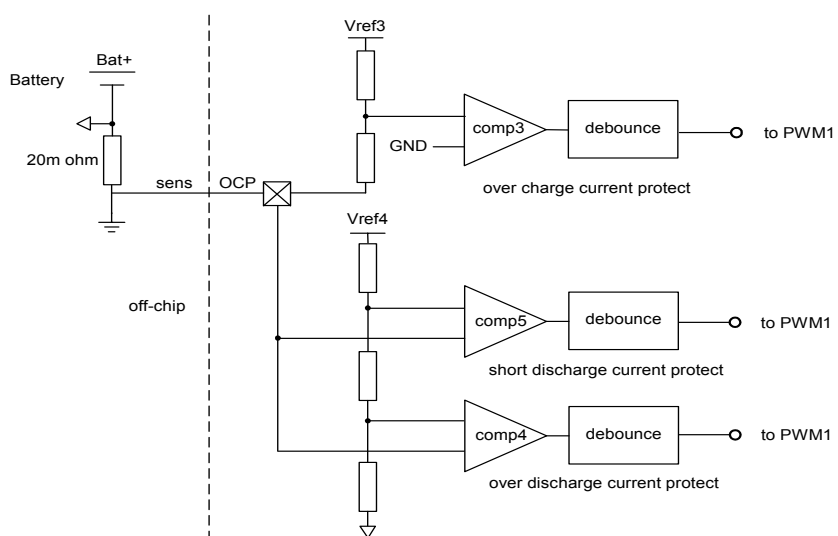
过欠电压保护模块(内部电阻分压方式)

当选择内部电阻分压方式时，上图中 ADC 输入通道对应的模/数转换通道控制寄存器\$17 为 1101~1111，即选择 OVP 内部电阻分压信号  $V_{OVP}/4$  为 ADC 输入信号



过欠电压保护模块(外部电阻分压方式)

当选择外部电阻分压方式时，上图中 ADC 输入通道对应的模/数转换通道控制寄存器\$17 为 0111，即选择 ADC 通道 AN8



过电流保护模块



系统寄存器\$3A1: 过电压保护 debounce 时间控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A1	VLDB1	VLDB0	VODB1	VODB0	读/写	第 0-1 位: 过电压保护 debounce 时间选择寄存器 第 2-3 位: 欠电压保护 debounce 时间选择寄存器
	X	X	0	0	读/写	debounce 时间=128ms
	X	X	0	1	读/写	debounce 时间=256ms
	X	X	1	0	读/写	debounce 时间=512ms
	X	X	1	1	读/写	debounce 时间=1024ms
	0	0	X	X	读/写	debounce 时间=32ms
	0	1	X	X	读/写	debounce 时间=64ms
	1	0	X	X	读/写	debounce 时间=128ms
	1	1	X	X	读/写	debounce 时间=256ms

系统寄存器\$3A2: 充电过电流保护 debounce 时间控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A2	-	-	CCDB1	CCDB0	读/写	第 0-1 位: 充电过电流保护 debounce 时间选择寄存器
	-	-	0	X	读/写	debounce 时间=8ms
	-	-	1	0	读/写	debounce 时间=16ms
	-	-	1	1	读/写	debounce 时间=32ms

系统寄存器\$3A3: 放电过电流及短路保护 debounce 时间控制寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A3	DSDB1	DSDB0	DCDB1	DCDB0	读/写	第 0-1 位: 放电过电流保护 debounce 时间选择寄存器 第 2-3 位: 放电短路保护 debounce 时间选择寄存器
	X	X	0	X	读/写	debounce 时间=8ms
	X	X	1	0	读/写	debounce 时间=16ms
	X	X	1	1	读/写	debounce 时间=32ms
	0	0	X	X	读/写	debounce 时间=32μs
	0	1	X	X	读/写	debounce 时间=64μs
	1	0	X	X	读/写	debounce 时间=128μs
	1	1	X	X	读/写	debounce 时间=256μs

系统寄存器\$3A8: 过电压和过电流产生标志寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A8	OCP1IN	OCP0IN	OVP1IN	OVP0IN	只读	第 0 位: 过压产生标志寄存器 第 1 位: 欠压产生标志寄存器 第 2 位: 充电过流产生标志寄存器 第 3 位: 放电过流产生标志寄存器
	X	X	X	0	只读	没有产生电池过压(初始值)
	X	X	X	1	只读	产生电池过压
	X	X	0	X	只读	没有产生电池欠压(初始值)
	X	X	1	X	只读	产生电池欠压
	X	0	X	X	只读	没有产生充电过流(初始值)
	X	1	X	X	只读	产生充电过流
	0	X	X	X	只读	没有产生放电过流(初始值)
	1	X	X	X	只读	产生放电过流



系统寄存器\$3A9: 过电压和过电流产生标志寄存器

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$3A9	-	-	-	OCP2IN	只读	第 0 位:放电短路产生标志寄存器
	-	-	-	0	只读	没有产生放电短路(初始值)
	-	-	-	1	只读	产生放电短路



#### 14. 低电压复位 (LVR)

LVR 用于监控电源电压并产生芯片内部复位。它一般用于交流供电电路或有大负载的电路，这些电路工作时负载的启动会引起器件工作电压暂时低于电路的最低允许工作电压。

LVR 功能的开启通过代码选项选择 LVR 电压为 4.0V 或者 2.5V

当 LVR 功能允许时其功能如下：

- 当  $VDD < V_{LVR}$  时产生系统复位
- 当  $VDD > V_{LVR}$  时释放系统复位

#### 15. 看门狗定时器 (WDT)

看门狗定时器是一个递减计数器，拥有独立内建 RC 振荡器作为时钟源。当定时器溢出时，WDT 将复位 MCU。通过代码选项可以允许或禁止该功能。

WDT 控制位 (\$1E 第 2 位 - 第 0 位) 用来选择不同的溢出时间。定时器溢出后，WDT 溢出标志 (\$1E 第 3 位) 将由硬件自动设置为“1”。通过读或者写系统寄存器 \$1E，WDT 会在溢出前重新开始计数。

通过代码选项可以允许或禁止该功能在 STOP 模式下工作。

##### 系统寄存器 \$1E: 看门狗定时器 (WDT)

地址	第 3 位	第 2 位	第 1 位	第 0 位	读/写	说明
\$1E	- WDT	WDT.2 -	WDT.1 -	WDT.0 -	读/写 只读	第 2-0 位: 看门狗定时器控制寄存器 第 3 位: 看门狗定时器溢出标志寄存器 (只读)
	X	0	0	0	读/写	WDT 溢出周期为 4096ms
	X	0	0	1	读/写	WDT 溢出周期为 1024ms
	X	0	1	0	读/写	WDT 溢出周期为 256ms
	X	0	1	1	读/写	WDT 溢出周期为 128ms
	X	1	0	0	读/写	WDT 溢出周期为 64ms
	X	1	0	1	读/写	WDT 溢出周期为 16ms
	X	1	1	0	读/写	WDT 溢出周期为 4ms
	X	1	1	1	读/写	WDT 溢出周期为 1ms
	0	X	X	X	只读	未发生 WDT 溢出复位
	1	X	X	X	只读	WDT 溢出, 发生 WDT 复位

注意: 看门狗定时器溢出周期是在  $V_{DD} = 5V$  时参考值。

#### 16. HALT 和 STOP 模式

在执行 HALT 指令后，CPU 将进入 HALT 模式。在 HALT 模式下，CPU 将停止工作。但是其周边电路 (定时器, ADC, ...) 将继续工作。

在执行 STOP 指令后，CPU 将进入 STOP 模式。在 STOP 模式下，整个芯片 (包括振荡器) 将停止工作。除了看门狗定时器电路 (如果允许)、Timer0 电路 (如果允许)、OVP、OCP 保护电路有效。

在 HALT 模式下，发生任何中断 CPU 将被唤醒。

在 STOP 模式下，发生端口中断或者看门狗定时器溢出 (如果允许) 或者 Timer0 溢出 (如果允许) CPU 将被唤醒。

当通过任何中断，CPU 从 HALT/STOP 被唤醒，将会首先执行相关中断服务子程序。然后才会执行 HALT/STOP 的下一条指令。

**17. 预热计数器**

本芯片内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态:

**上电复位, Reset 引脚复位及 LVR 复位:**

- (1) 振荡器频率  $f_{osc} = 30\text{kHz} - 2\text{MHz}$  时, 预热计数器预分频比为  $1/2^{15}$  (32768)
- (2) 振荡器频率  $f_{osc} = 2\text{MHz} - 10\text{MHz}$  时, 预热计数器预分频比为  $1/2^{14}$  (16384).

**由 STOP 模式唤醒, WDT 复位:**

系统时钟	32.768kHz 在 STOP 模式下	预热计数器预分频比
RC 振荡器或者外部时钟	-	$1/2^7$
晶体谐振器或者陶瓷谐振器	-	$1/2^{12}$
外部 32.768kHz 晶体振荡器	打开	$1/2^2$
	关闭	$1/2^{15}$

**注意:**

- (1) STOP 模式唤醒时, 预热计数器的计数时钟源为进入 STOP 前的系统时钟源。
- (2) STOP 模式唤醒时, 系统频率自动恢复到进入 STOP 前的频率。
- (3) 如果进 STOP 时系统时钟为高频, 并且进入 STOP 后高低频均关闭, 当 STOP 被唤醒时, 系统时钟默认为高频。由于高频 warmup 时间远小于低频 warmup 时间, 因此当高频时钟建立时, 低频时钟还处于 warmup 过程中, 此时如果将系统时钟切换到低频, 可能会有意料之外情况出现。因此, 对于这种应用, 注意要等待低频稳定建立后再进行切换。

**18. 代码选项****18.1. 振荡器类型:**

OP\_OSCMSEL&amp;OSC [3:0]:

00000 = 外部时钟

00001 = 内部 RC 振荡器 (16MHz/4=4MHz)

00010 ~ 00111 = 内部 RC 振荡器 (16MHz/2=8MHz)

01000 = 晶体振荡器 8M 和 10M, 陶瓷振荡器 8M 和 12M

01001 = 陶瓷振荡器 455K(负载电容=90pF~200pF)和 2M

01010 = 晶体振荡器 400K, 陶瓷振荡器 455K(负载电容=65pF~90pF)和 1M

01101 = 晶体振荡器 4M, 陶瓷振荡器 4M (负载电容=12pF~23pF)

01110 = 陶瓷振荡器 4M (负载电容=23pF~40pF)

01111 = 晶体振荡器 8M 和 10M, 陶瓷振荡器 8M 和 12M

11011 = 32.768kHz 晶体谐振器+内部 RC 振荡器 (16MHz/4=4MHz)

11100 = 32.768kHz 晶体谐振器+内部 RC 振荡器 (16MHz/4=8MHz)

**18.2. 振荡器范围:**

OP\_OSC 4:

0 = 2MHz - 10MHz (初始值)

1 = 30kHz - 2MHz

**18.3. 看门狗定时器:**

OP\_WDT:

0 = 允许 (初始值)

1 = 禁止

**18.4. STOP 时看门狗定时器**

OP\_WDT\_STOP:

0 = 关闭 (初始值)

1 = 打开 (仅当 OP\_WDT = 0 时有效), 看门狗定时器溢出时, 产生 CPU 复位。

**18.5. 低电压复位:**

OP\_LVR:

0 = 禁止 (初始值)

1 = 允许

**18.6. 低电压复位电压范围:**

OP\_LVR0:

0 = 高 LVR 电压 4.0V (初始值)

1 = 低 LVR 电压 2.5V

**18.7. 复位引脚**

OP\_RST

0 = 允许 (初始值)

1 = 禁止 (作为 PORTE.1 开漏 I/O)





### OTP在系统烧写时注意事项

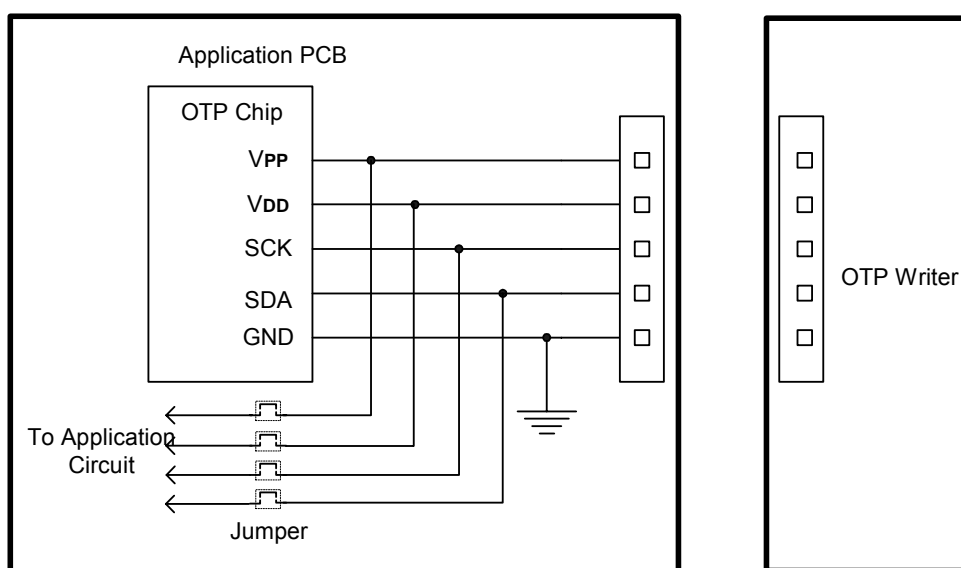
OTP 在系统烧写时注意事项只对 OTP 芯片有效。

对于用户采用 COB (Chip on Board) 组装方式时, OTP 芯片可以使用 In System Programming (在系统烧写) 方式编程。

为使用在系统烧写方式编程, 用户必须在 PCB 上预留出 OTP 芯片的编程接口以便连接 OTP 编程器进行编写。

用户可先将 OTP 芯片组装到用户 PCB 上, 对 OTP 芯片编程完成后再将其它器件组装到板上, 也可在对 OTP 芯片编程前将包括 OTP 芯片在内的所有器件组装在用户 PCB 上。

为了提高OTP编程的成功率, 在编程操作执行时OTP编程信号线直接连接到OTP编程器上, 不允许有其它外加电路并联。所以在 PCB板上必须预留4组跳线或分割焊盘将OTP编程接口 (VDD, VPP, SDA, SCK) 与应用电路分隔开, 如下图所示



具体操作步骤如下:

- (1) 在对组装在 PCB 上的 OTP 芯片编程前将 4 组跳线断开。
- (2) 将 OTP 芯片的编程接口连接到 OTP 编程器并完成代码编程。
- (3) 将用户板与 OTP 烧写器编程器断开, 将 4 组跳线短接。

有关 OTP 编程的更多详细资料, 请参见 OTP 编程器的用户手册。



**指令集**

所有的指令都是单周期和单字节的指令。具有面向存储器的操作特性。

**1. 以下为算术和逻辑指令**

**1.1. 累加器类型**

助记符	指令代码	功能	标志位改变
ADC X (, B)	00000 0bbb xxx xxxx	AC <- Mx + AC + CY	CY
ADCM X (, B)	00000 1bbb xxx xxxx	AC, Mx <- Mx + AC + CY	CY
ADD X (, B)	00001 0bbb xxx xxxx	AC <- Mx + AC	CY
ADDM X (, B)	00001 1bbb xxx xxxx	AC, Mx <- Mx + AC	CY
SBC X (, B)	00010 0bbb xxx xxxx	AC <- Mx + -AC + CY	CY
SBCM X (, B)	00010 1bbb xxx xxxx	AC, Mx <- Mx + -AC + CY	CY
SUB X (, B)	00011 0bbb xxx xxxx	AC <- Mx + -AC + 1	CY
SUBM X (, B)	00011 1bbb xxx xxxx	AC, Mx <- Mx + -AC + 1	CY
EOR X (, B)	00100 0bbb xxx xxxx	AC <- Mx ⊕ AC	
EORM X (, B)	00100 1bbb xxx xxxx	AC, Mx <- Mx ⊕ AC	
OR X (, B)	00101 0bbb xxx xxxx	AC <- Mx   AC	
ORM X (, B)	00101 1bbb xxx xxxx	AC, Mx <- Mx   AC	
AND X (, B)	00110 0bbb xxx xxxx	AC <- Mx & AC	
ANDM X (, B)	00110 1bbb xxx xxxx	AC, Mx <- Mx & AC	
SHR	11110 0000 000 0000	0 -> AC [3], AC [0] -> CY; AC 右移 1 位	CY

**1.2. 立即数类型**

助记符	指令代码	功能	标志位改变
ADI X, I	01000 iiiiii xxx xxxx	AC <- Mx + I	CY
ADIM X, I	01001 iiiiii xxx xxxx	AC, Mx <- Mx + I	CY
SBI X, I	01010 iiiiii xxx xxxx	AC <- Mx + -I + 1	CY
SBIM X, I	01011 iiiiii xxx xxxx	AC, Mx <- Mx + -I + 1	CY
EORIM X, I	01100 iiiiii xxx xxxx	AC, Mx <- Mx ⊕ I	
ORIM X, I	01101 iiiiii xxx xxxx	AC, Mx <- Mx   I	
ANDIM X, I	01110 iiiiii xxx xxxx	AC, Mx <- Mx & I	

**1.3. 十进制调整**

助记符	指令代码	功能	标志位改变
DAA X	11001 0110 xxx xxxx	AC, Mx <- 加法的十进制调整	CY
DAS X	11001 1010 xxx xxxx	AC, Mx <- 减法的十进制调整	CY



2. 传输指令

助记符	指令代码	功能	标志位改变
LDA X (, B)	00111 0bbb xxx xxxx	AC ← Mx	
STA X (, B)	00111 1bbb xxx xxxx	Mx ← AC	
LDI X, I	01111 iiii xxx xxxx	AC, Mx ← I	

3. 控制指令

助记符	指令代码	功能	标志位改变
BAZ X	10010 xxxx xxx xxxx	PC ← X, 如果 AC = 0	
BNZ X	10000 xxxx xxx xxxx	PC ← X, 如果 AC ≠ 0	
BC X	10011 xxxx xxx xxxx	PC ← X, 如果 CY = 1	
BNC X	10001 xxxx xxx xxxx	PC ← X, 如果 CY ≠ 1	
BA0 X	10100 xxxx xxx xxxx	PC ← X, 如果 AC (0) = 1	
BA1 X	10101 xxxx xxx xxxx	PC ← X, 如果 AC (1) = 1	
BA2 X	10110 xxxx xxx xxxx	PC ← X, 如果 AC (2) = 1	
BA3 X	10111 xxxx xxx xxxx	PC ← X, 如果 AC (3) = 1	
CALL X	11000 xxxx xxx xxxx	ST ← CY, PC + 1 PC ← X (不包括 p)	
RTNW H, L	11010 000h hhh llll	PC ← ST; TBR ← hhhh, AC ← llll	
RTNI	11010 1000 000 0000	CY, PC ← ST	CY
HALT	11011 0000 000 0000		
STOP	11011 1000 000 0000		
JMP X	1110p xxxx xxx xxxx	PC ← X (包括 p)	
TJMP	11110 1111 111 1111	PC ← (PC11-PC8) (TBR) (AC)	
NOP	11111 1111 111 1111	空操作	

其中,

PC	程序计数器	I	立即数
AC	累加器	⊕	逻辑异或
-AC	累加器的补码		逻辑或
CY	进位标志位	&	逻辑与
Mx	数据存储器	bbb	RAM 页
p	ROM 页	B	RAM 页
ST	堆栈	TBR	查表寄存器



电气特性

极限参数\*

直流供电电压..... -0.3V to +7.0V  
 输入信号电压..... GND-0.3V to VDD + 0.3V  
 工作环境温度..... -40°C to +85°C  
 存储温度..... -55°C to +125°C

\*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性

直流电气特性 (VDD = 2.4 - 5.5V, GND = 0V, TA = 25°C, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	VDD	4.5	5.0	5.5	V	30kHz ≤ fosc ≤ 10MHz
工作电压	VDD	2.4	5.0	5.5	V	30kHz ≤ fosc ≤ 4MHz
工作电流	IOP	-	3	4.5	mA	fosc = 10MHz 所有输出引脚无负载, 执行 NOP 指令, WDT 关闭, ADC 禁止, LVR 关闭 VDD = 5.0V
		-	2	3	mA	fosc = 4MHz 所有输出引脚无负载, 执行 NOP 指令, WDT 关闭, ADC 禁止, LVR 关闭 VDD = 5.0V
待机电流 (HALT)	ISB1	-	-	1.5	mA	fosc = 10MHz 所有输出引脚无负载 (执行 HALT 指令), WDT 关闭, ADC 禁止, LVR 关闭 VDD = 5.0V
		-	-	1	mA	fosc = 4MHz 所有输出引脚无负载 (执行 HALT 指令), WDT 关闭, ADC 禁止, LVR 关闭 VDD = 5.0V
待机电流 (STOP)	ISB2	-	1	1.5	μA	所有输出引脚无负载(执行 STOP 指令), WDT 关闭, ADC 禁止, LVR 关闭, VDD = 5.0V
WDT 电流	IWDT	-	1	1.5	μA	所有输出引脚无负载(执行 STOP 指令), WDT 打开, ADC 禁止, LVR 关闭, VDD = 5.0V
输入低电压	VIL1	GND	-	0.3 X VDD	V	I/O 端口, VDD = 5.0V
输入低电压	VIL2	GND	-	0.2 X VDD	V	RESET, T0, T1, OSC1, VDD = 5.0V
输入高电压	VIH1	0.7 X VDD	-	VDD	V	I/O 端口, VDD = 5.0V
输入高电压	VIH2	0.8 X VDD	-	VDD	V	RESET, T0, T1, OSC1, VDD = 5.0V
输入漏电流	IIL	-1	-	1	μA	I/O 端口, GND < VIN < VDD, VDD = 5.0V
上拉电阻	RPH	20	30	50	kΩ	VDD = 5.0V
下拉电阻	RPH	20	30	50	kΩ	VDD = 5.0V
输出高电压	VOH	VDD - 0.7	-	-	V	I/O 端口, PWM0, IOH = -10mA, VDD = 5.0V
输出低电压	VOL	-	-	GND + 0.6	V	I/O 端口, PWM0, IOL = 20mA, VDD = 5.0V
PWM1 & 2 上升时间	TGR	-	60	100	ns	负载 CLOAD = 3000pF, 10% to 90%, VDD = 5.0V
PWM1 & 2 下降时间	TGF	-	60	100	ns	负载 CLOAD = 3000pF, 90% to 10%, VDD = 5.0V

\*:数据在典型值一栏列表中为 5.0V, 25°C除非另有说明。

提供给 VDD 的最大电流为 150mA。

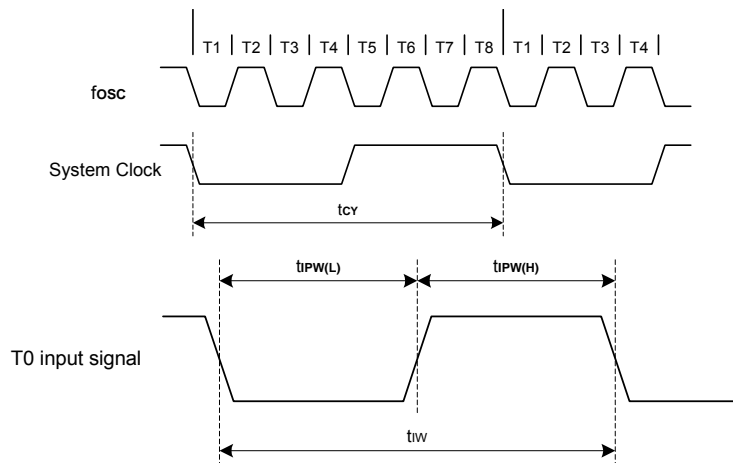
从 GND 输出的最大电流为 150mA。



交流电气特性 (VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, f<sub>osc</sub> = 30kHz - 10MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
复位脉冲宽度	t <sub>RESET</sub>	10	-	-	μs	V <sub>DD</sub> = 5.0V
WDT 时间	t <sub>WDT</sub>	1	-	-	ms	V <sub>DD</sub> = 5.0V
内部 RC 频率漂移范围	f <sub>RC</sub>	15.68	16.00	16.32	MHz	V <sub>DD</sub> = 5.0V, T <sub>A</sub> = 25°C
内部 RC 频率漂移范围	f <sub>RC</sub>	15.20	16.00	16.80	MHz	V <sub>DD</sub> = 3.0V~5.5V, T <sub>A</sub> = -40°C ~ 85°C
指令周期时间	t <sub>CY</sub>	0.4	-	133.4	μs	f <sub>osc</sub> = 30kHz - 10MHz
T0 输入宽度	t <sub>IW</sub>	(t <sub>cy</sub> + 40)/N	-	-	ns	N = 预分频比
输入脉冲宽度	t <sub>IPW</sub>	t <sub>IW</sub> /2	-	-	ns	

时序波形



过电压电流保护(OVP&OCP)电气特性 (VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, f<sub>osc</sub> = 32kHz - 10MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电流 1	I <sub>OVC</sub> P1	-	6.5	10	μA	OCP&OVP 有效, V <sub>DD</sub> = 3.6V
工作电流 2	I <sub>OVC</sub> P2	-	3	5	μA	发生欠压保护, V <sub>DD</sub> = 2.4V
过流及短路保护响应误差	ΔV <sub>OCP</sub>	-	-	15	mV	OCP&OVP 有效
过压保护响应误差	ΔV <sub>OVP0</sub>   / V <sub>OVP0</sub>	-	-	1	%	OCP&OVP 有效
欠压保护响应误差	ΔV <sub>OVP1</sub>   / V <sub>OVP1</sub>	-	-	6	%	OCP&OVP 有效
参考电压误差	ΔV <sub>REF</sub>   / V <sub>REF</sub>	-	-	0.5	%	
参考电源温度系数	V <sub>REF</sub>	-	150	-	ppm/	
Debounce 时间误差	ΔT  / T	-	-	50	%	OCP&OVP 有效
比较器偏置电压	V <sub>OFFSET</sub>	-	-	5	mV	OCP&OVP 有效, V <sub>DD</sub> = 3.6V
单个比较器电源抑制比	PSRR	65	85	-	dB	OCP&OVP 有效, V <sub>DD</sub> = 3.6V
单个比较器共模抑制比	CMRR	65	85	-	dB	OCP&OVP 有效, V <sub>DD</sub> = 3.6V



模/数(A/D)转换器电气特性 (VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, f<sub>OSC</sub> = 30kHz - 10MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
精度	NR	-	-	12	bit	GND ≤ VAIN ≤ VREF
内部参考电压 1	VREF1	1.95	2	2.05	V	
内部参考电压 2	VREF2	2.388	2.4	2.412	V	VDD = 2.7~ 5.5V
内部参考电压 3	VREF3	3.20	3.3	3.40	V	VDD = 3.6~5.5V
外部参考电压	VREF	2.4	-	VDD	V	
ADC 输入电压	VAIN	GND	-	VREF	V	
ADC 输入电阻	RAIN	2000	-	-	kΩ	VIN = 5.0V
模拟输入电压源推荐阻抗	ZAIN	-	-	10	kΩ	
ADC 转换电流	IAD	-	1.5	3	mA	ADC 转换器模块工作, VDD = 5.0V
差分非线性误差	EDNL	-	-	±1	LSB	VDD = 2.7~ 5.5V, VREF = 5.0V/24V, ADC CLK ≤ 1.0MHz
积分非线性误差	EINL	-	-	±3.5	LSB	VDD = 2.7~ 5.5V, VREF = 5.0V/24V, ADC CLK ≤ 1.0MHz
满刻度误差	EF	-	-	±4	LSB	VDD = 2.7~ 5.5V, VREF = 5.0V/24V, ADC CLK ≤ 1.0MHz
偏移量误差	Ez	-	-	±6.5	LSB	VDD = 2.7~ 5.5V, VREF = 5.0V/24V, ADC CLK ≤ 1.0MHz
总绝对误差	EAD	-	-	±8	LSB	VDD = 2.7~ 5.5V, VREF = 5.0V/24V, ADC CLK ≤ 1.0MHz
ADC 时钟周期	tAD	1	-	33.4	μs	fosc = 30kHz - 10MHz
ADC 转换时间	tCNV1	16	-	29	tAD	设置 ADCM = 1
ADC 转换时间	tCNV2	-	204	-	tAD	设置 ADCM = 0, ADCS = 0
ADC 转换时间	tCNV3	-	780	-	tAD	设置 ADCM = 0, ADCS = 1
参考电源温度系数	VREF	-	150	-	ppm/	内部参考电源

运算放大器 (OP) 电气特性(VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, f<sub>OSC</sub> = 30kHz - 10MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电流	IOP	-	0.5	0.8	mA	OP 有效
输入偏置电压	VCMPOS	-	-	15	mV	OP 有效
输入电压范围	VOPIN	-150	-	300	mV	输入电压范围
输出电压范围	VOPOUT	GND	-	2.4	V	VDD = 3.0~ 5.5V

电压比较器(CMP)电气特性(VDD = 2.4V - 5.5V, GND = 0V, TA = 25°C, f<sub>OSC</sub> = 30kHz - 10MHz, 除非另有说明)

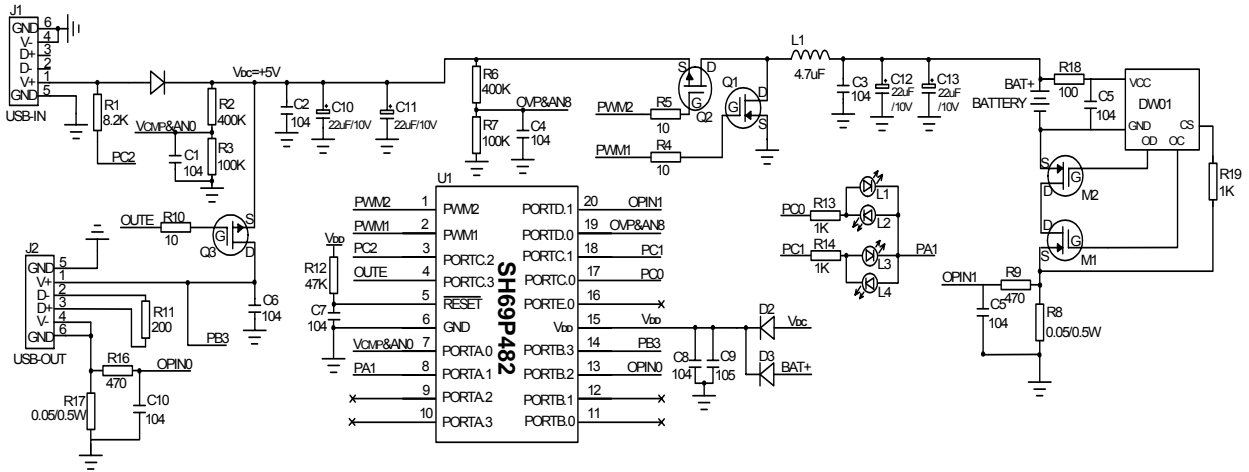
参数	符号	最小值	典型值	最大值	单位	条件
工作电流	ISSDC1	-	-	50	μA	CMP 有效, VDD = 5V
输入电压	VCMP	0	-	1.5	V	CMP 有效
响应误差	ECMP	-	-	15	mV	CMP 有效
单个比较器电源抑制比	PSRR	65	85	-	dB	CMP 有效, VDD = 3.6V
单个比较器共模抑制比	CMRR	65	85	-	dB	CMP 有效, VDD = 3.6V

低电压复位电气特性 (GND = 0V, TA = 25°C, f<sub>OSC</sub> = 32.768kHz - 10MHz, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
低电压复位电压 1	VLVR1	3.8	4.0	4.2	V	LVR 有效
低电压复位电压 2	VLVR2	2.3	2.5	2.7	V	LVR 有效



应用电路 (仅供参考)





**SH69P482**

**订购信息**

<b>Part No.</b>	<b>Package</b>
SH69P482L/016LU	16L SOP
SH69P482X/020XU	20L TSSOP

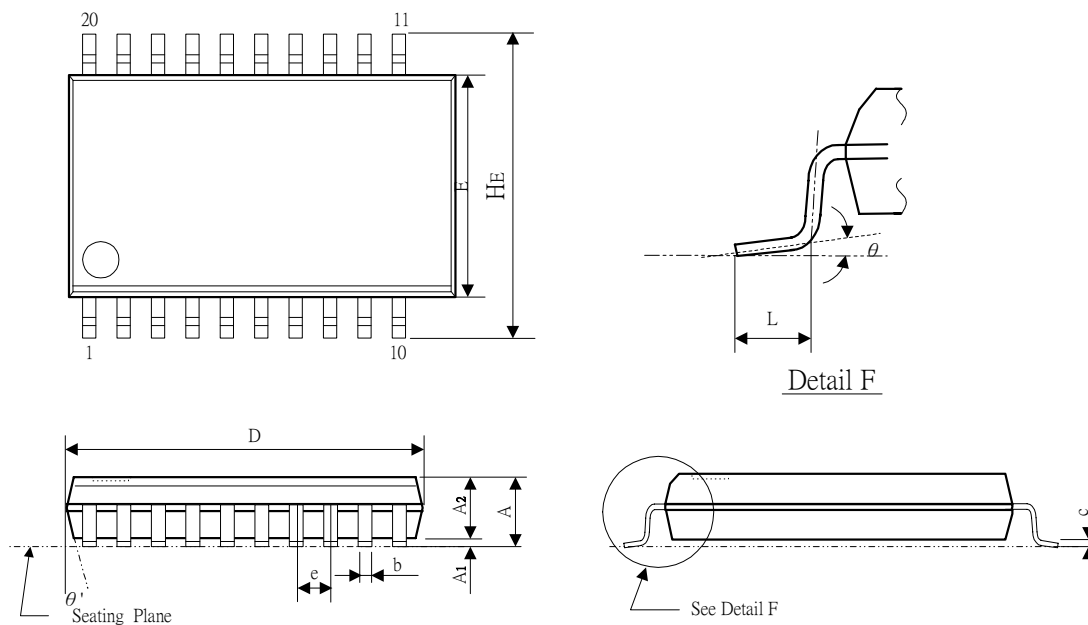




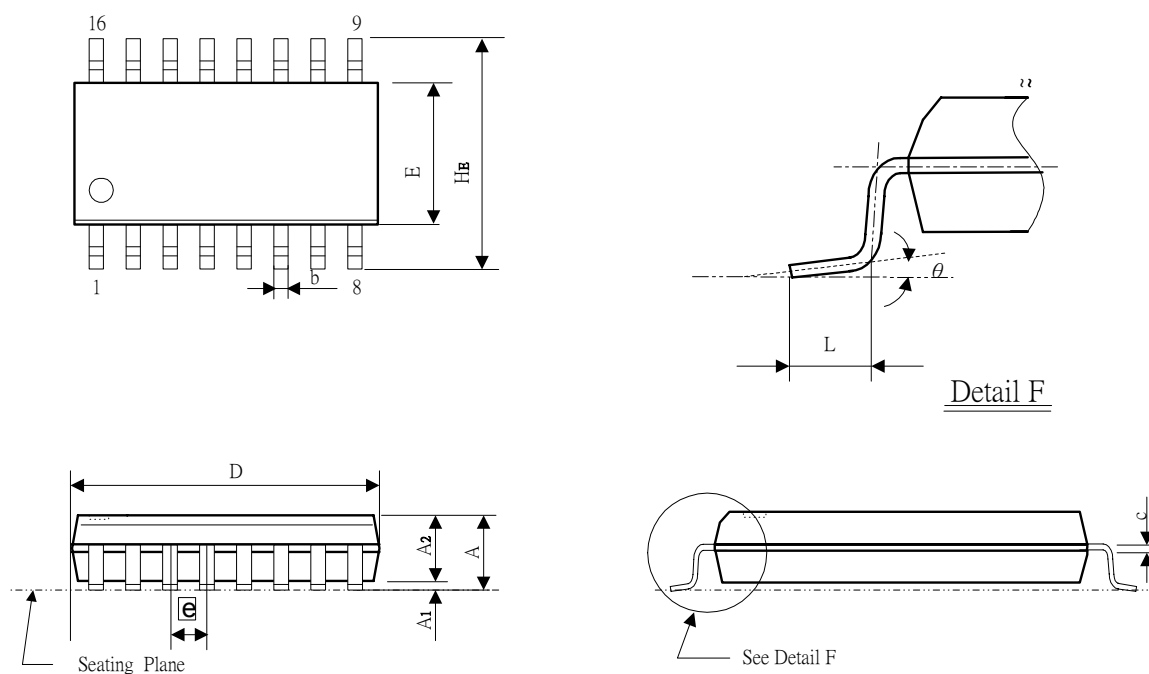
封装信息

TSSOP 20L 外形尺寸

单位: 英寸/毫米



Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	---	0.048	---	1.2
A1	0.002	0.006	0.05	0.15
A2	0.031	0.041	0.8	1.05
b	0.007	0.012	0.18	0.3
C	0.004	0.008	0.09	0.2
D	0.252	0.26	6.4	6.6
E	0.169	0.177	4.3	4.5
HE	0.246	0.258	6.25	6.55
e	0.026(BSC)		0.65(BSC)	
L	0.018	0.03	0.45	0.75
theta	0°	8°	0°	8°



符号	尺寸 (英寸)		尺寸 (毫米)	
	Min	Max	Min	Max
A	0.053	0.071	1.35	1.8
A1	0.004	0.010	0.1	0.25
A2	0.049	0.061	1.25	1.55
b	0.013	0.020	0.33	0.51
c	0.008	0.014	0.2	0.35
D	0.386	0.394	9.8	10
E	0.150	0.157	3.8	4
e	0.050(BSC)		1.27(BSC)	
HE	0.228	0.248	5.8	6.3
L	0.016	0.050	0.4	1.27
θ	0°	8°	0°	8°



**SH69P482**

**产品规格更改记录**

更改版本	记录	日期
1.0	初始版本	2014 年 1 月