



集成实时时钟、LCD驱动力的增强型8051

1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM: 64K字节
- 类EEPROM: 2K字节
- RAM: 内部256字节, 外部2816字节
LCD RAM: 39字节
- 工作电压: 2.4V - 3.6V
18个I/O单独由V_{DDIO}供电(2.4V - 5.5V)
- 振荡器:
 - 晶体谐振器: 32.768kHz
 - 内部振荡器: 内建PLL = 9.8304MHz
- 46个CMOS双向I/O管脚
- I/O内建输入上拉电阻
- 3个16位定时器/计数器: T0, T1和T2
- 中断源:
 - 定时器0, 1, 2
 - 外部中断1, 2, 3
 - EUART0, EUART1, EUART2
 - HSEC, LPD, TWI
 - ADC, PWM
- 4通道10位模数转换器(ADC), 内建比较功能
- TWI(主模式)
- EUART0、EUART1(内建IR)、EUART2
- 日历时钟, 支持0.5秒、1秒、1分钟和1小时中断
- 自动切换电池供电
- 2路12位PWM
- LCD驱动器:
 - 4 X 39段(1/4占空比1/3偏置)
 - 8级对比度软件调节
- 内建低电压检测功能(LPD)
- 内建低电压复位功能(LVR)(代码选项)
LVR电压: 2.4V
- 看门狗定时器(WDT)
- 内建振荡器预热计数器
- CPU机器周期: 一个震荡周期
- 支持省电运行模式:
 - 空闲模式
 - 高级空闲模式
 - 掉电模式
- 低功耗
- 封装: LQFP64

2. 概述

SH79F6431是一颗低功耗高性能8位芯片, 片内集成LCD驱动、日历时钟和加强8051核等功能。

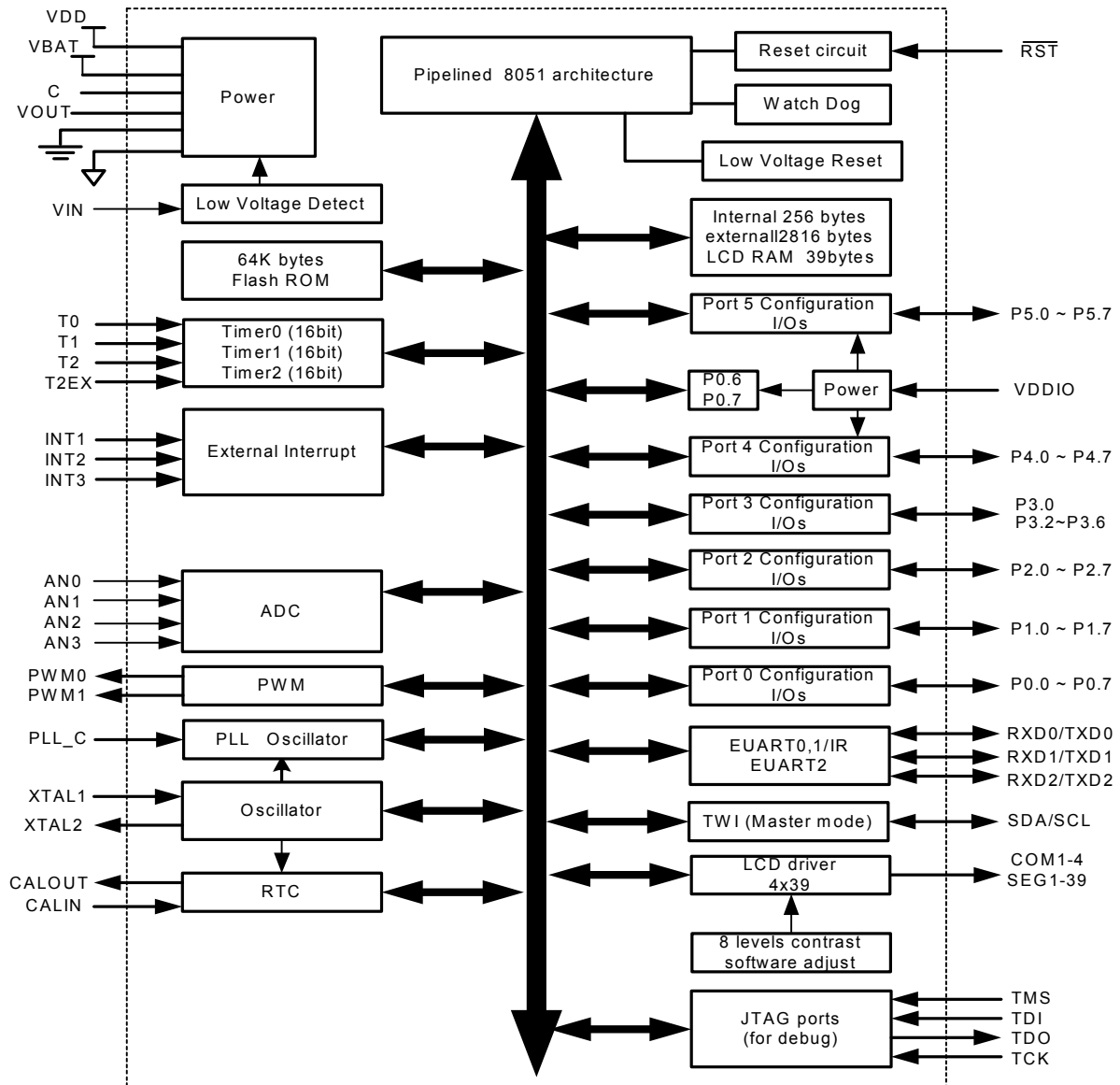
SH79F6431内嵌加强8051核, 具有高速高效率特性。在同样振荡频率下, 较之传统的8051芯片它具有运行更快速的优越特性。保留了标准8051芯片的大部分特性。这些特性包括内置256字节RAM和2个16位定时器/计数器, 3个UART, 外部中断INT1。此外, SH79F6431还集成了外部2816字节RAM(不包括LCD RAM), 2路12位PWM输出, 外部中断INT2和INT3, 可兼容8052芯片的16位定时器/计数器(Timer2)和适合存储程序和数据的64K字节flash。

SH79F6431不仅集成了如EUART、IR、TWI等标准通讯模块, 此外还集成了日历时钟、LCD驱动器、ADC等模块。

为了达到高可靠性和低功耗, SH79F6431内建PLL时钟, LCD驱动器, 看门狗定时器, 低电压复位功能和低电压检测功能。此外SH79F6431还提供了2种供电模式和3种低功耗省电模式。

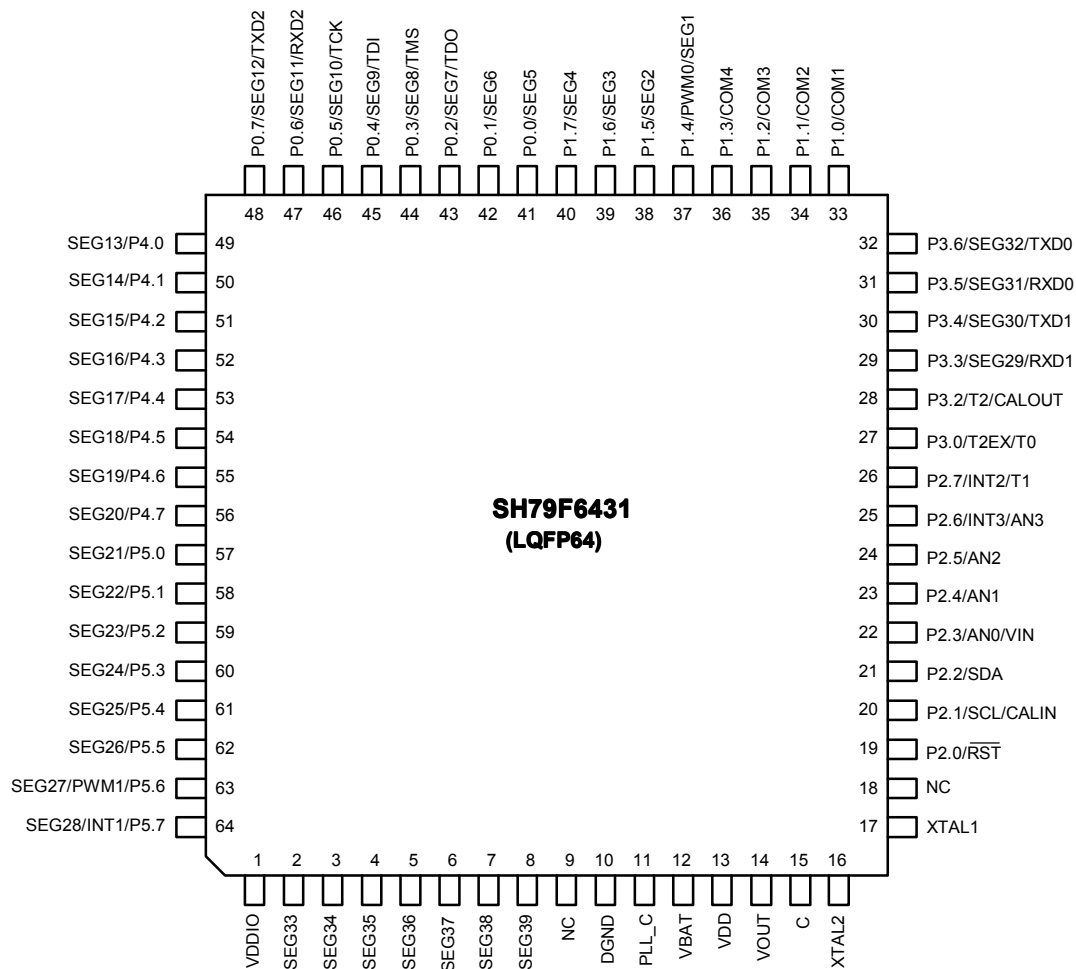


3. 方框图





4. 引脚配置



引脚配置图

注意:

引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（CALOUT/T2/P3.2，CALOUT 优先级最高，T2次之，P3.2最低）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。

**Table 4.1** 引脚功能

引脚编号	引脚命名	默认功能	引脚编号	引脚命名	默认功能
1	V _{DDIO}	-----	33	COM1/P1.0	P1.0
2	SEG33	-----	34	COM2/P1.1	P1.1
3	SEG34	-----	35	COM3/P1.2	P1.2
4	SEG35	-----	36	COM4/P1.3	P1.3
5	SEG36	-----	37	SEG1/PWM0/P1.4	P1.4
6	SEG37	-----	38	SEG2/P1.5	P1.5
7	SEG38	-----	39	SEG3/P1.6	P1.6
8	SEG39	-----	40	SEG4/P1.7	P1.7
9	NC	-----	41	SEG5/P0.0	P0.0
10	DGND	-----	42	SEG6/P0.1	P0.1
11	PLL_C	-----	43	TDO/SEG7/P0.2	P0.2
12	VBAT	-----	44	TMS/SEG8/P0.3	P0.3
13	V _{DD}	-----	45	TDI/SEG9/P0.4	P0.4
14	VOUT	-----	46	TCK/SEG10/P0.5	P0.5
15	C	-----	47	RXD2/SEG11/P0.6	P0.6
16	XTAL2	-----	48	TXD2/SEG12/P0.7	P0.7
17	XTAL1	-----	49	SEG13/P4.0	P4.0
18	NC	-----	50	SEG14/P4.1	P4.1
19	P2.0/RST	RST	51	SEG15/P4.2	P4.2
20	CALIN/SCL/P2.1	P2.1	52	SEG16/P4.3	P4.3
21	SDA/P2.2	P2.2	53	SEG17/P4.4	P4.4
22	VIN/AN0/P2.3	VIN	54	SEG18/P4.5	P4.5
23	AN1/P2.4	P2.4	55	SEG19/P4.6	P4.6
24	AN2/P2.5	P2.5	56	SEG20/P4.7	P4.7
25	AN3/INT3/P2.6	P2.6	57	SEG21/P5.0	P5.0
26	T1/INT2/P2.7	P2.7	58	SEG22/P5.1	P5.1
27	T0/T2EX/P3.0	P3.0	59	SEG23/P5.2	P5.2
28	CALOUT/T2/P3.2	P3.2	60	SEG24/P5.3	P5.3
29	RXD1/SEG29/P3.3	P3.3	61	SEG25/P5.4	P5.4
30	TXD1/SEG30/P3.4	P3.4	62	SEG26/P5.5	P5.5
31	RXD0/SEG31/P3.5	P3.5	63	SEG27/PWM1/P5.6	P5.6
32	TXD0/SEG32/P3.6	P3.6	64	SEG28/INT1/P5.7	P5.7

**5. 引脚描述**

引脚编号	类型	说明
I/O端口		
P0.0 - P0.7	I/O	8位双向I/O端口 (P0.6, P0.7由VDDIO脚提供工作电压)
P1.0 - P1.7	I/O	8位双向I/O端口
P2.0 - P2.7	I/O	8位双向I/O端口
P3.0, P3.2 - P3.6	I/O	6位双向I/O端口
P4.0 - P4.7	I/O	8位双向I/O端口 (由VDDIO脚提供工作电压)
P5.0 - P5.7	I/O	8位双向I/O端口 (由VDDIO脚提供工作电压)
定时器		
T0	I	Timer0外部输入或比较输出
T1	I	Timer1外部输入或比较输出
T2	I/O	Timer2外部输入/波特率时钟输出
T2EX	I	Timer2重载/捕捉/方向控制
增强型异步串行口		
RXD0	I/O	EUART0数据输入/输出引脚
TXD0	O	EUART0数据输出引脚
RXD1	I/O	EUART1数据输入/输出引脚
TXD1	O	EUART1数据输出引脚
RXD2	I/O	EUART2数据输入/输出引脚
TXD2	O	EUART2数据输出引脚
TWI		
SDA	I/O	TWI串行数据线 (开漏)
SCL	O	TWI串行时钟线 (开漏)
LCD控制器		
COM1 - COM4	O	LCD COM信号输出引脚
SEG1 - SEG39	O	LCD Segment信号输出引脚
ADC		
AN0 - AN3	I	ADC输入通道
PWM		
PWM0	O	PWM0输出引脚
PWM1	O	PWM1输出引脚



续上表

引脚编号	类型	说明
中断&复位&时钟&电源		
INT1 - INT3	I	外部中断1 - 3
$\overline{\text{RST}}$	I	该引脚上保持10 μs 以上的低电平，CPU将复位。由于有内建30k Ω 上拉电阻连接到V _{OUT} ，所以仅接一个外部电容即可实现上电复位。
XTAL1	I	低频振荡器输入
XTAL2	O	低频振荡器输出
PLL_C	P	内建PLL外部电容连接脚
DGND	P	数字接地
V _{DD}	P	电源
V _{OUT}	P	电源输出（由开关选择V _{DD} 或V _{BAT} 输出），提供数字电路电源。
V _{BAT}	P	电池输入
V _{DDIO}	P	I/O 电源（47-64 引脚供电电源）
编程接口		
TDO (SEG7)	O	调试接口：测试数据输出
TMS (SEG8)	I	调试接口：测试模式选择
TDI (SEG9)	I	调试接口：测试数据输入
TCK (SEG10)	I	调试接口：测试时钟输入
注意： 当SEG7-SEG10作为调试接口时，SEG7-SEG10的原有功能被限制。		
稳压源		
C	O	内部稳压源输出（外接47 μF 电容）
外部电压		
VIN	I	外部电压输入



6. SFR映像

SH79F6431内置256字节的直接寻址寄存器,包括通用数据存储器和特殊功能存储器(SFR),SH79F6431的SFR有以下几种:

CPU内核寄存器:	ACC, B, PSW, SP, DPL, DPH
CPU内核增强寄存器:	AUXC, DPL1, DPH1, INSCON, XPAGE
电源和时钟控制寄存器:	PCON, SUSLO, PASLO
LPD寄存器:	LPDCON
Flash寄存器:	IB_OFFSET, XPAGE, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5, FLASHCON
数据页面控制寄存器:	XPAGE
硬件看门狗定时器寄存器:	RSTSTAT
中断寄存器:	IEN0, IEN1, IPH0, IPL0, IPH1, IPL1, EXF0
I/O端口寄存器:	P0, P1, P2, P3, P4, P0CR, P1CR, P2CR, P3CR, P4CR, P0PCR, P1PCR, P2PCR, P3PCR, P4PCR, P2OS, P5, P5CR, P5PCR
定时器寄存器:	TCON1, TCON, TMOD, TL0, TH0, TL1, TH1, T2CON, T2MOD, EXF0, TL2, TH2, RCAP2L, RCAP2H
EUART0寄存器:	PCON, SCON, SBUF, SADDR, SADEN, SBRTH, SBRTL
EUART1寄存器:	SCON1, SBUF1, SADDR1, SADEN1, SBRTH1, SBRTL1
EUART2寄存器:	SCON2, SBUF2, SADDR2, SADEN2, SBRTH2, SBRTL2
IR寄存器:	IRCON
TWI寄存器:	TWICON, TWIDAT
ADC寄存器:	ADCON, ADT, ADCH, ADDL, ADDH
LCD寄存器:	LCDCON, LCDCON1, P1SS, P0SS, P4SS, P5SS, P3SS
PLL寄存器:	CLKCON
RTC寄存器:	RTCCON, RTCDAT, SEC, MIN, HR, DAY, MTH, YR, DOW, RTCT
PWM寄存器:	PWM0CON, PWM0PH, PWM0PL, PWM0DH, PWM0DL, PWM1CON, PWM1PH, PWM1PL, PWM1DH, PWM1DL



SH79F6431

Table 6.1 C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00000111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针1低位字节	00000000	DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0
DPH	83H	数据指针1高位字节	00000000	DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0
DPL1	84H	数据指针2低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针2高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	---00-0	-	-	-	-	DIV	MUL	-	DPS

Table 6.2 数据存储页SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	F7H	flash页寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0

Table 6.3 电源和时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	00000000	SMOD	SSTAT	SSTAT1	SIDL	GF1	GF0	PD	IDL
SUSLO	8EH	省电模式控制	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
PASLO	E7H	电源切换控制	00000000	PASLO.7	PASLO.6	PASLO.5	PASLO.4	PASLO.3	PASLO.2	PASLO.1	PASLO.0

Table 6.4 LPD控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	B3H	LPD控制寄存器	100*00-*	LPDEN	FVIN	LPDIF	VOUTS	FVDD	LPDS	-	AUTOS

注意：*：LPDCON初始值根据不同类型的复位而不同。



SH79F6431

Table 6.5 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	FBH	编程地址偏移寄存器	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	编程用数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	SSP操作模式选择寄存器	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	SSP流程控制寄存器1	----0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	SSP流程控制寄存器2	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	SSP流程控制寄存器3	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	SSP流程控制寄存器4	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
FLASHCON	A7H	Flash控制寄存器	-----0	-	-	-	-	-	-	-	FAC

Table 6.6 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	*.***000	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

注意: *: RSTSTAT初始值根据不同类型的复位而不同。

Table 6.7 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	111-00--	32K_SPDUP	CLKS1	CLKS0	-	PLLON	FS2	-	-



Table 6.8 中断控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	0000000-	EA	EADC	ET2	ES	ET1	EX1	ET0	-
IEN1	A9H	中断允许控制1	0000000-	ELPD	ETWI	EPWM	ES1	EHSEC	EX3	EX2	-
IPL0	B8H	中断优先权控制低位0	-000000-	-	PADCL	PT2L	PSL	PT1L	PX1L	PT0L	-
IPH0	B4H	中断优先权控制高位0	-000000-	-	PADCH	PT2H	PSH	PT1H	PX1H	PT0H	-
IPL1	B9H	中断优先权控制低位1	0000000-	PLPDL	PTWIL	PPWML	PS1L	PHSECL	PX3L	PX2L	-
IPH1	B5H	中断优先权控制高位1	0000000-	PLPDH	PTWIH	PPWMH	PS1H	PHSECH	PX3H	PX2H	-

Table 6.9 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H	8位端口1	00000000	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	A0H	8位端口2	00000000	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	B0H	8位端口3	-00000-0	-	P3.6	P3.5	P3.4	P3.3	P3.2	-	P3.0
P4	C0H	8位端口4	00000000	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5	F8H	8位端口5	00000000	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P0CR	E1H	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H	端口1输入/输出方向控制	00000000	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H	端口2输入/输出方向控制	00000000	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H	端口3输入/输出方向控制	-00000-0	-	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	-	P3CR.0
P4CR	E5H	端口4输入/输出方向控制	00000000	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E6H	端口5输入/输出方向控制	00000000	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P0PCR	E9H	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH	端口1内部上拉允许	00000000	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH	端口2内部上拉允许	00000000	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH	端口3内部上拉允许	-00000-0	-	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	-	P3PCR.0
P4PCR	EDH	端口4内部上拉允许	00000000	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	EEH	端口5内部上拉允许	00000000	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
P2OS	EFH	端口模式选择寄存器	----00-	-	-	-	-	-	P2OS.2	P2OS.1	-

注意: P3CR 第 1, 7 位为保留位, 需始终保持为 1



SH79F6431

Table 6.10 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	88H	定时器/计数器0和1控制	000000--	TF1	TR1	TF0	TR0	IE1	IT1	-	-
TMOD	89H	定时器/计数器0和1模式	00000000	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
TL0	8AH	定时器/计数器0低位字节	00000000	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0	8CH	定时器/计数器0高位字节	00000000	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1	8BH	定时器/计数器1低位字节	00000000	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1	8DH	定时器/计数器1高位字节	00000000	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
T2CON	C8H	定时器/计数器2控制	00--0000	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H	定时器/计数器2模式	000---00	SSTAT2	ESU1	ESU2	-	-	-	T2OE	DCEN
RCAP2L	CAH	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
TCON1	CEH	Timer0时钟选择寄存器	-00-0000	-	TCLKS1	TCLKS0	-	TCLKP1	TCLKP0	TC1	TC0

Table 6.11 EUART0 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源和串行控制	00000000	SMOD	SSTAT	SSTAT1	SIDL	GF1	GF0	PD	IDL
SCON	98H	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	99H	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADDR	9AH	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN	9BH	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SBRTH	9CH	波特率发生器高7位	00000000	SBRTEN	SBRT0.14	SBRT0.13	SBRT0.12	SBRT0.11	SBRT0.10	SBRT0.9	SBRT0.8
SBRTL	9DH	波特率发生器底7位	00000000	SBRT0.7	SBRT0.6	SBRT0.5	SBRT0.4	SBRT0.3	SBRT0.2	SBRT0.1	SBRT0.0



SH79F6431

Table 6.12 EUART1 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源和串行控制	00000000	SMOD	SSTAT	SSTAT1	SIDL	GF1	GF0	PD	IDL
SCON1	D8H	串行1控制	00000000	SM10/FE1	SM11/RXOV1	SM12/TXCOL1	REN1	TB18	RB18	TI1	RI1
SBUF1	D9H	串行1数据缓冲器	00000000	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
SADDR1	DAH	从属地址1	00000000	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1	DBH	从属地址1掩码	00000000	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
SBRTH1	91H	波特率发生器高7位	00000000	SBRTEN1	SBRT1.14	SBRT1.13	SBRT1.12	SBRT1.11	SBRT1.10	SBRT1.9	SBRT1.8
SBRTL1	92H	波特率发生器底7位	00000000	SBRT1.7	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0

Table 6.13 EUART2 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON2	A2H	串行1控制	00000000	SM20/FE2	SM21/RXOV2	SM22/TXCOL2	REN2	TB28	RB28	TI2	RI2
SBUF2	A3H	串行1数据缓冲器	00000000	SBUF2.7	SBUF2.6	SBUF2.5	SBUF2.4	SBUF2.3	SBUF2.2	SBUF2.1	SBUF2.0
SADDR2	A4H	从属地址1	00000000	SADDR2.7	SADDR2.6	SADDR2.5	SADDR2.4	SADDR2.3	SADDR2.2	SADDR2.1	SADDR2.0
SADEN2	ACH	从属地址1掩码	00000000	SADEN2.7	SADEN2.6	SADEN2.5	SADEN2.4	SADEN2.3	SADEN2.2	SADEN2.1	SADEN2.0
SBRTH2	BAH	波特率发生器高7位	00000000	SBRTEN2	SBRT2.14	SBRT2.13	SBRT2.12	SBRT2.11	SBRT2.10	SBRT2.9	SBRT2.8
SBRTL2	8FH	波特率发生器底7位	00000000	SBRT2.7	SBRT2.6	SBRT2.5	SBRT2.4	SBRT2.3	SBRT2.2	SBRT2.1	SBRT2.0

Table 6.14 IR SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IRCON	A1H	IR控制	00000000	IRON	IRF6	IRF5	IRF4	IRF3	IRF2	IRF1	IRF0

Table 6.15 TWI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	BBH	TWI控制寄存器	00000000	TWIEN	TWIIF	STA	STO	RVOK	ACK	BR1	BR0
TWIDAT	BCH	TWI数据寄存器	00000000	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0



SH79F6431

Table 6.16 ADC和比较器SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	93H	ADC控制	000-0000	ADON	ADCIF	EC	-	SCH2	SCH1	SCH0	GO/DONE
ADT	94H	ADC定时控制	000-0000	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
ADCH	95H	ACDC通道配置	----0000	-	-	-	-	CH3	CH2	CH1	CH0
ADDL	96H	ADC数据低位字节	-----00	-	-	-	-	-	-	A1	A0
ADDH	97H	ADC数据高位字节	00000000	A9	A8	A7	A6	A5	A4	A3	A2

Table 6.17 LCD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON1	AAH	LCD 对比度控制寄存器	0000-000	FCMOD	RLCD	FCCTL1	FCCTL0	-	CONTR2	CONTR1	CONTR0
LCDCON	ABH	LCD控制寄存器	0--00--	LCDON	-	-	-	MOD1	MOD0	-	-
P1SS	ADH	P1模式选择寄存器	0000---0	P1S7	P1S6	P1S5	P1S4	-	-	-	COMS
P0SS	AEH	P0模式选择寄存器	00000000	P0S7	P0S6	P0S5	P0S4	P0S3	P0S2	P0S1	P0S0
P4SS	9FH	P4模式选择寄存器	00000000	P4S7	P4S6	P4S5	P4S4	P4S3	P4S2	P4S1	P4S0
P3SS	9EH	P3模式选择寄存器	-0000---	-	P3S6	P3S5	P3S4	P3S3	-	-	-
P5SS	AFH	P5模式选择寄存器	00000000	P5S7	P5S6	P5S5	P5S4	P5S3	P5S2	P5S1	P5S0

Table 6.18 RTC SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCT	BDH	RTC输出时间控制寄存器	-----**	-	-	-	-	-	-	RTCT1	RTCT0
RTCCON	BEH	RTC控制寄存器	*0*00000	RTCEN	HSECIF	COMEN	CAL	AUTOCAL	OUTF1	OUTF0	EOVL
SEC	C1H	秒和半秒寄存器	*****	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
MIN	C2H	分钟寄存器	_.*****	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0
HR	C3H	小时寄存器	__*****	-	-	HR5	HR4	HR3	HR2	HR1	HR0
DAY	C4H	日寄存器	___*****	-	-	DAY5	DAY4	DAY3	DAY2	DAY1	DAY0
MTH	C5H	月寄存器	____*****	-	-	-	MTH4	MTH3	MTH2	MTH1	MTH0
YR	C6H	年寄存器	*****	YR7	YR6	YR5	YR4	YR3	YR2	YR1	YR0
DOW	C7H	周寄存器	-----***	-	-	-	-	-	DOW2	DOW1	DOW0
RTCDAT	BFH	RTC校准数据寄存器	*****	E7	E6	E5	E4	E3	E2	E1	E0

注意: u: 复位不影响当前值; *: 上电复位值为随机数, 其他形式的复位为u。



SH79F6431

Table 6.19 外部中断SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	E8H	外部中断控制寄存器	-0000000	-	-	IT31	IT30	IT21	IT20	IE3	IE2
TCON	88H	定时器/计数器0和1控制 外部中断1控制	00000000	TF1	TR1	TF0	TR0	IE1	IT1	-	-

Table 6.20 PWM SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0CON	B6H	PWM0控制寄存器	0000-000	PWM0EN	PWM0S	PWM0CK1	PWM0CK0	-	PWM0IE	PWM0IF	PWM0CH
PWM1CON	B7H	PWM1控制寄存器	0000-000	PWM1EN	PWM1S	PWM1CK1	PWM1CK0	-	PWM1IE	PWM1IF	PWM1CH
PWM0PH	DFH	PWM0周期寄存器高4位	----0000	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
PWM0PL	DEH	PWM0周期寄存器低8位	00000000	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
PWM0DH	DDH	PWM0占空比寄存器高4位	----0000	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL	DCH	PWM0占空比寄存器低8位	00000000	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
PWM1PH	FEH	PWM1周期寄存器高4位	----0000	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
PWM1PL	FDH	PWM1周期寄存器低8位	00000000	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
PWM1DH	FAH	PWM1占空比寄存器高4位	----0000	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL	F9H	PWM1占空比寄存器低8位	00000000	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0

注意: -: 保留位。



SFR映像图

	可按位寻址		不可按位寻址						
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8h	P5	PWM1DL	PWM1DH	IB_OFFSET	IB_DATA	PWM1PL	PWM1PH	(Reserved)	FFh
F0h	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7h
E8h	EXF0	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR	P5PCR	P2OS	EFh
E0h	ACC	P0CR	P1CR	P2CR	P3CR	P4CR	P5CR	PASLO	E7h
D8h	SCON1	SBUF1	SADDR1	SADEN1	PWM0DL	PWM0DH	PWM0PL	PWM0PH	DFh
D0h	PSW								D7h
C8h	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2	TCON1		CFh
C0h	P4	SEC	MIN	HR	DAY	MTH	YR	DOW	C7h
B8h	IPL0	IPL1	SBRTH2	TWICON	TWIDAT	RTCT	RTCCON	RTCDAT	BFh
B0h	P3	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1	PWM0CON	PWM1CON	B7h
A8h	IEN0	IEN1	LCDCON1	LCDCON	SADEN2	P1SS	P0SS	P5SS	AFh
A0h	P2	IRCON	SCON2	SBUF2	SADDR2			FLASHCON	A7h
98h	SCON	SBUF	SADDR	SADEN	SBRTH	SBRTL	P3SS	P4SS	9Fh
90h	P1	SBRTH1	SBRTL1	ADCON	ADT	ADCH	ADDL	ADDH	97h
88h	TCON	TMOD	TL0	TL1	TH0	TH1	SUSLO	SBRTL2	8Fh
80h	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87h
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

注意：未使用的SFR地址禁止读写。

SFR复位值

SFR 名称	复位值
ACC	00000000b
B	00000000b
AUXC	00000000b
PSW	00000000b
SP	00001111b
DPL	00000000b
DPH	00000000b
DPL1	00000000b
DPH1	00000000b
INSCON	00000000b



7. 标准功能

7.1 CPU

7.1.1 CPU内核特殊功能寄存器

特性

- CPU内核寄存器：ACC, B, PSW, SP, DPL, DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘除法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针 (SP)

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM (00H-FFH) 的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字 (PSW) 寄存器

程序状态字 (PSW) 寄存器包含了程序状态信息。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	CY	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	溢出标志位 0: 没有溢出生 1: 有溢出生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数

数据指针 (DPTR)

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。



7.1.2 CPU增强内核特殊功能寄存器

特性

- 扩展的'MUL'和'DIV'指令：16位*8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH79F6431扩展了'MUL'和'DIV'的指令。使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

7.1.3 寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	-	-	-	DIV	MUL	-	DPS
读/写	-	-	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	-	0

位编号	位符号	说明
3	DIV	16位/8位除选择器 0: 8位除 1: 16位除
2	MUL	16位/8位乘选择器 0: 8位乘 1: 16位乘
0	DPS	数据指针选择器 0: 数据指针 1: 数据指针1



7.2 RAM

7.2.1 特性

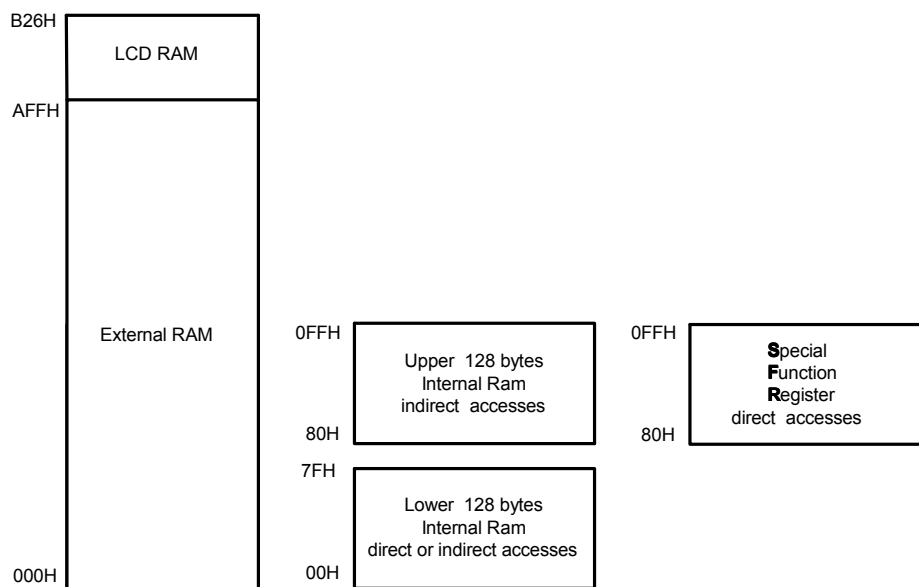
SH79F6431为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配：

- 低位128字节的RAM（地址从00H到7FH）可直接或间接寻址
- 高位128字节的RAM（地址从80H到FFH）只能间接寻址
- 特殊功能寄存器（SFR，地址从80H到FFH）只能直接寻址
- 外部RAM字节可通过MOVX指令间接寻址

高位128字节RAM占用的地址空间和SFR相同，但在物理上与SFR的空间是分离的。当一个指令访问地址高于7FH的内部位置时，CPU可以根据指令的寻址方式来区分是访问高位128字节数据RAM还是访问SFR。

注意：未使用的SFR地址禁止读写。

SH79F6431提供内部256字节RAM，外部2816字节RAM和LCD RAM（B00H - B26H）。



SH79F6431支持传统的访问外部RAM方法。使用MOVX A, @Ri或MOVX@Ri, A来访问外部低位256字节RAM；用MOVX A, @DPTR或MOVX@DPTR, A来访问外部64K字节RAM。

用户也能用XPAGE寄存器来访问外部RAM，使用MOVX A, @Ri或MOVX@Ri, A指令即可，此时用XPAGE来表示高于256字节的RAM地址。

在Flash SSP模式下，XPAGE也能用作分段选择器（详见SSP章节）。

7.2.2 寄存器

Table 7.3 数据存储页寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	XPAGE[7:0]	RAM页选择器



7.3 Flash程序存储器

SH79F6431为存储程序代码内置64K可编程Flash，可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。

在ICP（在线编程）模式中，程序能操作所有Flash，例如擦除或写入。Flash的读取或写入操作以字节为单位，但擦除只能以扇区（1K）为单位，或者整体擦除。

在ICP模式中，扇区擦除操作能擦除任何区块。在自编程模式（SSP）中，包含擦除程序代码的扇区不能擦除。

在ICP模式下，还可以整体擦除，这个操作会擦除整个Flash存储器。

7.3.1 特性

- Flash 存储器包括 64 X 1KB 区块，总共 64KB
- 类 EEPROM 区包括 8 X 256B 区块，总共 2KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 快速整体/扇区擦除和编程
- 编程/擦除次数：至少 100000 次
- 数据保存年限：至少 10 年
- 低功耗

7.3.2 ICP模式下的Flash操作

ICP模式即线上编程模式，即可以在CPU焊在用户板上以后编程。ICP模式下，用户系统必须关机后编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考Flash编程器用户指南。

注意：编程时请确保内建稳压源输出C引脚正确连接了稳压电容（47μF）。

ICP模式支持以下操作：

(1) 代码保护控制模式编程

SH79F6431的代码保护功能为用户代码提供了高性能的安全措施。每个分区有两种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其他分区中通过MOVC指令进行读取操作，或通过SSP功能进行擦除/写入操作。

用户必须应用Flash编程器设置相应的保护位，以进入所需的保护模式。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都会擦除所有编程代码，代码选项，代码保护位和自定义ID码的内容。（Flash编程器为用户提供自定义ID码设置功能以区别他们的产品）。

在用户程序区，整体擦除只能由Flash编程器操作，不能通过程序指令完成。

(3) 扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程式和Flash编程器都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

注意：SSP程序所在扇区自身无法通过用户程序执行扇区擦除功能。

(4) 写/读代码

读/写代码操作可以将代码、数据从Flash存储器中读出或写入Flash存储器。编程器或用户程式都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1。不管安全位设置与否，用户程序都能读/写程式自身所在扇区。

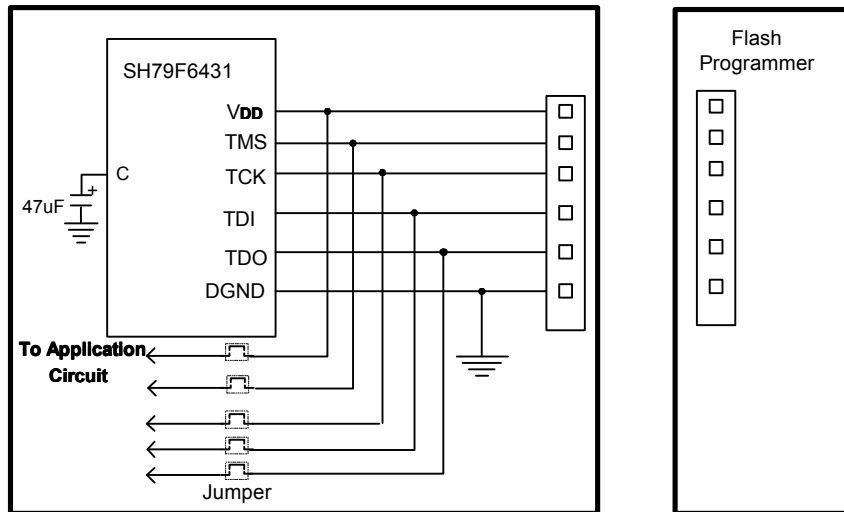
若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0。

编程用时钟控制寄存器

操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
写/读	支持（无安全位）	支持（无安全位或自身扇区）



在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常灵敏，所以使用编程器编程时用户需要先用6个跳线将编程引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来。如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 确认 C 引脚正确连接了稳压电容（47μF）；
- (3) 将芯片编程引脚连接至编程器编程接口后，开始编程；
- (4) 编程结束后断开编程器接口，连接跳线恢复应用电路。



7.4 扇区自编程（SSP）功能

SH79F6431支持SSP操作。如果所选扇区未被加密，利用SSP操作，用户代码可以对程序存储区和客户信息块区及类EEPROM块区进行擦除、编程操作。一旦某扇区或块区被编程，则在该扇区或块区被擦除之前不能被再次编程。

SH79F6431内建一个复杂控制流程以避免误入SSP操作导致代码被修改。为执行SSP操作，IB_CON2-5设置必须满足特定条件。

7.4.1 寄存器

擦除/编程用扇区选择和编程用地址偏移量寄存器

此寄存器用来选择待擦除或者待编程扇区的区号，配合IB_OFFSET寄存器来表示待编程字节在扇区内的地址偏移量。

- 对于程序存储区，一个扇区为**1024**字节，寄存器定义如下：

Table 7.4 擦除/编程用扇区选择和地址偏移寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-2	XPAGE[7:2]	被擦除/编程的存储单元扇区号，00000代表扇区0，依此类推
1-0	XPAGE[1:0]	被擦除/编程的存储单元高2位地址

Table 7.5 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址

XPAGE[1:0]和IB_OFFSET[7:0]共10位，可以表示1个程序存储扇区内全部1024个字节的偏移量。

- 对于客户信息块区和类EEPROM块区，一个块区为**256**字节，寄存器定义如下：

Table 7.6 擦除/编程用扇区选择寄存器

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-4	XPAGE[7:4]	在擦除/编程块区时无意义
3-0	XPAGE[3:0]	被擦除/编程的块区号，0000代表块0，依此类推。

类EEPROM块区对应XPAGE[3:0]为0000-0111的块。类EEPROM块区的访问可通过指令“MOVC A, @A+DPTR”或“MOVC A, @A+PC”实现，注意：需要将FAC位（FLASHCON.0）置1。



Table 7.7 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被擦除/编程的块单元地址

IB_OFFSET[7:0]共8位，可以表示1个块区内全部256个字节的偏移量。

Table 7.8 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据

Table 7.9 操作类型选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	操作类型选择 E6H: 扇区擦除 (擦除时间 < 40ms) 6EH: 编程存储单元 (编程时间 < 50μs) AAH: 整体擦除 (注意: 在整体擦除操作中将忽略FAC位, 详见FLASHCON寄存器) 此命令仅在引导扇区内有效。

Table 7.10 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止



Table 7.11 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止

Table 7.12 SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H, 否则Flash编程将会终止

Table 7.13 SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H, 否则Flash编程将会终止

Table 7.14 软件复位标志和指令访问控制寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	FAC	执行区域选择位 0: MOV指令或SSP操作执行区在程序存储区 1: MOV指令或SSP操作执行区在客户信息块区和类EEPROM块区



7.4.2 SSP编程注意事项

为确保顺利完成SSP编程，用户软件应该遵循以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 如果待编程地址在客户信息块区和类EEPROM块区，将FAC位（FLASHCON.0）置1；如果待编程地址在程序存储区，将FAC位（FLASHCON.0）清0；
3. 按相应的待编程扇区号或块区号设置XPAGE、IB_OFFSET；
4. 按编程需要，设置IB_DATA；
5. 按照顺序设置IB_CON1-5；
6. 添加4个NOP指令；
7. 开始编程，CPU将进入IDLE模式；编程完成后自动退出IDLE模式；
8. 如果需要继续写入数据，跳转至第3步；
9. XPAGE寄存器清0；恢复中断设置；根据后续程序需要置1或者清0 FAC位（FLASHCON.0）。

(2) 用于扇区或块区擦除：

1. 关闭中断；
2. 如果待编程地址在客户信息块区和类EEPROM块区，将FAC位（FLASHCON.0）置1；如果待编程地址在程序存储区，将FAC位（FLASHCON.0）清0；
3. 按相应的扇区或块区设置XPAGE；
4. 按照顺序设置IB_CON1-5；
5. 添加4个NOP指令；
6. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
7. 如果需要继续擦除扇区或块区，跳转至第3步；
8. XPAGE寄存器清0，恢复中断设置；根据后续程序需要置1或者清0 FAC位（FLASHCON.0）。

(3) 用于整体擦除：

整体擦除操作与扇区擦除操作类似。不同之处在于：

1. 整体擦除操作只能在引导扇区内进行；
2. FAC位（FLASHCON.0）的作用将被忽略。

注意：数据访问可通过指令“*MOVC A, @A+DPTR*”或“*MOVC A, @A+PC*”实现。



7.5 系统时钟和振荡器

7.5.1 特性

- 仅支持1种振荡器类型：32.768kHz晶体谐振器
- 内建9.8304MHz锁相环（PLL）振荡器
- 内建32.768kHz加速电路
- 内建系统时钟分频器

7.5.2 时钟定义

SH79F6431几个内部时钟定义如下：

OSCCLK: 32.768kHz晶体谐振器的时钟。 f_{OSC} 定义为OSCCLK的频率。 t_{OSC} 定义为OSCCLK的周期。

PLLCLK: PLL振荡器时钟。 f_{PLL} 定义为PLLCLK的频率。 t_{PLL} 定义为PLLCLK的周期。

WDTCLK: 内部的2kHz看门狗RC振荡器时钟。 f_{WDT} 定义为WDTCLK的频率。 t_{WDT} 定义为WDTCLK的周期。

OSCSCLK: 系统时钟频率分频器的输入时钟。这个时钟可能为OSCCLK或者PLLCLK。 f_{OSCS} 定义为OSCSCLK的频率。 t_{OSCS} 定义为OSCSCLK的周期。

SYSCLK: 系统时钟，系统频率分频器的输出时钟。这个时钟为CPU指令周期的时钟。 f_{SYS} 定义为SYSCLK的频率。 t_{SYS} 定义为SYSCLK的周期。

7.5.3 概述

SH79F6431仅支持1种振荡器类型：32.768kHz晶体谐振器。由振荡器产生的基本时钟脉冲作为系统时钟提供给CPU和片上外围模块。

SH79F6431内建一个锁相环（PLL）振荡器，PLL振荡器能提供高达9.8304MHz振荡频率。PLLCON控制位禁止或使能PLL振荡器。



7.5.4 寄存器

Table 7.15 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	32K_SPDUP	CLKS1	CLKS0	-	PLLCON	FS2	-	-
读/写	读/写	读/写	读/写	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	1	1	1	-	0	0	-	-

位编号	位符号	说明
7	32K_SPDUP	32.768KHz振荡器加速模式控制位 0: 32.768kHz振荡器常规模式，由软件清0 1: 32.768kHz振荡器加速模式，由软件或者硬件置1 此位在系统发生任何形式的复位，如上电复位，看门狗复位等时，自动由硬件设置1，用以加速32.768kHz振荡器起振，缩短32.768kHz振荡器的起振时间。 如果有需要，本位也可以由软件置1或者清0。比如进入掉电模式（Power-down mode）前，可以将此位置1，掉电模式唤醒后再由软件清0。 应该需要注意的是关闭32.768kHz加速模式（此位清0），可以节省系统的耗电。
6-5	CLKS[1:0]	系统时钟预分频器（对FS2选择的时钟源分频） 00: $f_{SYS} = f_{OSCS}$ 01: $f_{SYS} = f_{OSCS}/2$ 10: $f_{SYS} = f_{OSCS}/4$ 11: $f_{SYS} = f_{OSCS}/12$ 如果选择32.768kHz振荡器为OSCSCLK，此控制位无效。
3	PLLCON	PLL振荡器开启控制寄存器 0: 关闭PLL振荡器 1: 打开PLL振荡器
2	FS2	系统时钟选择寄存器 0: 选择32.768kHz作为OSCSCLK 1: 选择PLLCLK作为OSCSCLK

注意:

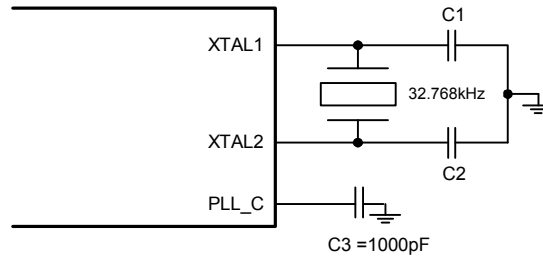
选择PLLCLK作为OSCSCLK，必须按以下步骤依次设置：

1. 设置PLLCON = 1，打开PLL振荡器
2. 至少等待2ms
3. 设置FS = 1，选择PLLCLK作为OSCSCLK



7.5.5 振荡器类型

32768Hz晶体振荡器和内部PLL



晶体谐振器			推荐型号	生产厂
频率	C1	C2		
32.768kHz	5-12.5pF	5-12.5pF	DT 38 (φ 3x8)	KDS
			φ 3x8 - 32.768kHz	威克创通讯器材有限公司

注意:

(1) 表中负载电容为设计参考数据!

(2) 以上电容值可通过谐振器基本的起振和运行测试, 并非最优值。

(3) 请注意印制板上的杂散电容, 用户应在超过应用电压和温度的条件下测试谐振器的性能。

在应用陶瓷谐振器/晶体谐振器之前, 用户需向谐振器生产厂要求相关应用参数以获得最佳性能。

请登陆<http://www.sinowealth.com>以取得更多的推荐谐振器生产厂。



7.6 I/O端口

7.6.1 特性

- 6组46个双向I/O端口
- 18个I/O单独由VDDIO供电 (2.4V - 5.5V)
- I/O端口可与其他功能共享

SH79F6431提供6组46个可编程双向I/O端口。端口数据在寄存器Px中。端口控制寄存器 (PxCRy) 控制端口是作为输入或者输出。当端口作为输入时, 每个I/O端口带有由PxPCRy控制的内部上拉电阻 (x = 0-5, y = 0-7)。

SH79F6431 I/O支持两套电源供电, 其中P4、P5、P0.6、P0.7及其共用功能由VDDIO单独供电, 电压范围为2.4V - 5.5V, 其它端口由V_{DD}或V_{BAT}供电。

SH79F6431的有些I/O引脚能与选择功能共用。当所有功能都允许时, 在CPU中存在优先权以避免功能冲突。(详见端口共用章节)。

7.6.2 寄存器

Table 7.16 端口控制寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H)	P1CR.7	P1CR.6	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H)	P2CR.7	P2CR.6	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H)	-	P3CR.6	P3CR.5	P3CR.4	P3CR.3	P3CR.2	-	P3CR.0
P4CR (E5H)	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR (E6H)	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCRy x = 0-5, y = 0-7	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

注意: P3CR第1, 7位为保留位, 需始终保持为1

Table 7.17 端口上拉电阻控制寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H)	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH)	P1PCR.7	P1PCR.6	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH)	P2PCR.7	P2PCR.6	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR (ECH)	-	P3PCR.6	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	-	P3PCR.0
P4PCR (EDH)	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR (EEH)	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxPCRy x = 0-5, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启



Table 7.18 端口数据寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H)	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H)	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (A0H)	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2*	P2.1*	P2.0
P3 (B0H)	-	P3.6	P3.5	P3.4	P3.3	P3.2	-	P3.0
P4 (C0H)	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5 (F8H)	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	Px.y x = 0-5, y = 0-7	端口数据寄存器

*注意: P2.1、P2.2端口作为N-沟道的开漏I/O。但是此时端口电压不能超过 $V_{DD} + 0.3V$ 。

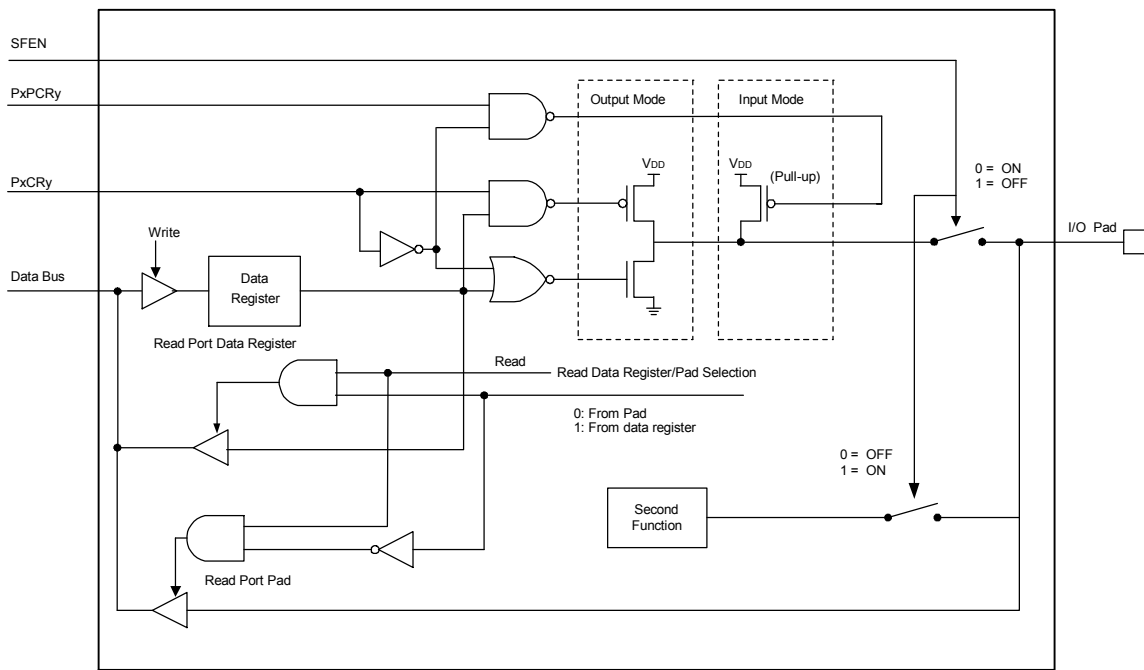
Table 7.19 端口模式选择寄存器

EFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P2OS	-	-	-	-	-	P2OS.2	P2OS.1	-
读/写	-	-	-	-	-	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	0	-

位编号	位符号	说明
2-1	P2OS.x x = 2-1	端口2输出模式选择 0: 引脚输出模式为N沟道开漏输出 1: 引脚输出模式为CMOS挽推输出



7.6.3 端口模块图



注意:

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。用读取指令来区分：读-修改-写指令是读寄存器，而其它指令读引脚电平。
- (3) 不管端口是否共用为其他功能，对端口写操作都是针对端口数据寄存器。

**7.6.4 端口共用**

46个双向I/O端口也能共用作为第二或第三种特殊功能。共用优先级按照外部最高内部最低的规则。

在引脚配置图中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR（x = 0-5），但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

PORT0:

- LCD Segment 5-12 (P0.0 - P0.7)
- RXD2 (P0.6) : EUART2数据输入
- TXD2 (P0.7) : EUART2数据输出

Table 7.19 PORT0共用列表

引脚编号	优先级	功能	允许位
48	1	TXD2	写入SBUF2寄存器
	2	SEG12	P0SS.7 = 1
	3	P0.7	无上述情况
47	1	RXD2	设置SCON2寄存器的REN2位为1（自动上拉）
	2	SEG11	P0SS.6 = 1
	3	P0.6	无上述情况
41 - 46	1	SEG5 - SEG10	P0SS.x = 1 (x = 0-5)
	2	P0.0 - P0.5	P0SS.x = 0 (x = 0-5)

PORT1:

- LCD COM 1-4 (P1.0 - P1.3)
- LCD Segment 1-4 (P1.4 - P1.7)
- PWM0 (P1.4) : PWM0输出

Table 7.20 PORT1共用列表

引脚编号	优先级	功能	允许位
37	1	SEG1	P1SS.4 = 1
	2	PWM0	PWM0CON寄存器PWM0EN位置1, 且P1SS.4 = 0
	3	P1.4	PWM0CON寄存器PWM0EN位清0, 且P1SS.4 = 0
38 - 40	1	SEG2 - SEG4	P1SS.x = 1 (x = 5-7)
	2	P1.5 - P1.7	P1SS.x = 0 (x = 5-7)
33 - 36	1	COM1 - 4	P1SS寄存器中COMS = 1
	2	P1.0 - P1.3	P1SS寄存器中COMS = 0



PORT2:

- RST (P2.0) : 复位
- SCL (P2.1) : TWI 串行时钟线
- SDA (P2.2) : TWI 串行数据线
- AN0 (P2.3) : ADC输入通道0
- AN1 (P2.4) : ADC输入通道1
- AN2 (P2.5) : ADC输入通道2
- AN3 (P2.6) : ADC 输入通道3
- INT2 (P2.7) : 外部中断2
- INT3 (P2.6) : 外部中断3
- T1 (P2.7) : 定时器1外部输入或比较输出
- VIN (P2.3) : 外部电压输入
- CALIN (P2.1) : RTC校准输入

Table 7.21 PORT2共用列表

引脚编号	优先级	功能	允许位
19	1	RST	代码选项
	2	P2.0	代码选项
20	1	CALIN	当RTCCON中寄存器的RTCEN和CAL位均为1, 将AUTOCAL位置1
	2	SCL	TWICON寄存器中的TWIEN位置1
	3	P2.1	无上述情况
21	1	SDA	TWICON寄存器中的TWIEN位置1
	2	P2.2	TWICON寄存器中的TWIEN位清0
22	1	VIN	代码选项
	2	AN0	ADCH寄存器的CH0位和ADCON寄存器的ADON位都置1, 并且SCH[2:0] = 000
	3	P2.3	ADCH寄存器中的CH0位清0
23	1	AN1	ADCH寄存器的CH1位和ADCON寄存器的ADON位置1, 并且SCH[2:0] = 001
	2	P2.4	ADCH寄存器的CH1位清0
24	1	AN2	ADCH寄存器的CH2位和ADCON寄存器的ADON位都置1, 并且SCH[2:0] = 010
	2	P2.5	ADCH寄存器的CH2位清0
25	1	AN3	ADCH寄存器的CH3位和ADCON寄存器的ADON位都置1, 并且SCH[2:0] = 011
	2	INT3	IEN1寄存器的EX3位置1, 并且Port2.6置为输入模式(上拉由软件设置)
	3	P2.6	无上述情况
26	1	T1	TCON寄存器的TR1位和TMOD寄存器的C/T1位都置1
	2	INT2	IEN1寄存器的EX2位置1, 并且Port2.7为输入模式(上拉由软件设置)
	3	P2.7	无上述情况



PORT3:

- RXD0 (P3.5) : EUART0数据输入
- TXD0 (P3.6) : EUART0数据输出
- RXD1 (P3.3) : EUART1数据输入
- TXD1 (P3.4) : EUART1数据输出
- T0 (P3.0) : 定时器0外部输入或比较输出
- T2 (P3.2) : 定时器2外部输入/波特率时钟输出
- T2EX (P3.0) : Timer2重载/捕捉/方向控制
- CALOUT (P3.2) : 补偿时钟输出
- LCD Segment 29 - 32

Table 7.22 PORT3共用列表

引脚编号	优先级	功能	允许位
27	1	T0	TCON寄存器的TR0位和TMOD寄存器的C/T0位都置1（自动上拉）； 或清0 TMOD寄存器的C/T0位并且将TCON1寄存器的TC0位置1
	2	T2EX	在0, 2, 3模式下T2CON寄存器的EXEN2位置1 或在1模式下T2CON寄存器的DCEN位置1 或在模式1下DCEN位和EXEN2位清0 （自动上拉）
	3	P3.0	无上述情况
28	1	CALOUT	RTCCON寄存器中的RTCCEN位设置为1，并且OUTF[1]等于1
	2	T2	T2CON的TR2位和T2MOD的T2OE位都置1（自动上拉）
	3	P3.2	无上述情况
29	1	RXD1	设置SCON1寄存器的REN1位为1（自动上拉）
	2	SEG29	P3SS.3 = 1
	3	P3.3	无上述情况
30	1	TXD1	写入SBUF1寄存器
	2	SEG30	P3SS.4 = 1
	3	P3.4	无上述情况
31	1	RXD0	设置SCON寄存器的REN位为1（自动上拉）
	2	SEG31	P3SS.5 = 1
	3	P3.5	无上述情况
32	1	TXD0	写入 SBUF 寄存器
	2	SEG32	P3SS.6 = 1
	3	P3.6	无上述情况

**PORT4:**

- LCD Segment 13-20 (P4.0 - P4.7)

Table 7.23 PORT4共用列表

引脚编号	优先级	功能	允许位
49 - 56	1	SEG13 - SEG20	P4SS.x = 1 (x = 0-7)
	2	P4.0 - P4.7	P4SS.x = 0 (x = 0-7)

PORT5:

- LCD Segment 21-28 (P5.0 - P5.7)

- PWM1 (P5.6) : PWM1输出

- INT1 (P5.7) : 外部中断1

Table 7.24 PORT5共用列表

引脚编号	优先级	功能	允许位
57 - 62	1	SEG21 - SEG26	P5SS.x = 1 (x = 0-5)
	2	P5.0 - P5.5	P5SS.x = 0 (x = 0-5)
63	1	SEG27	P5SS.6 = 1
	2	PWM1	PWM1CON寄存器PWM1EN位置1, 且P5SS.6 = 0
	3	P5.6	PWM1CON寄存器PWM1EN位清0, 且P5SS.6 = 0
64	1	SEG28	P5SS.7 = 1
	2	INT1	P5SS.7 = 0, IEN0寄存器的EX1位置1, 并且Port5.7为输入模式 (上拉由软件设置)
	3	P5.7	P5SS.7 = 0, 且IEN0寄存器的EX1位清0



7.7 定时器

7.7.1 特性

- SH79F6431有3个通用定时器（定时器0，1，2）
- 定时器0兼容标准的8051
- 定时器1兼容标准的8051
- 定时器2兼容标准的8052，且有递增递减计数和可编程输出功能
- 定时器0/1增加了比较输出功能
- 定时器0/1增加了时钟源选择功能
- 定时器0/1增加了时钟源分频功能

7.7.2 定时器0和定时器1

每个定时的两个数据寄存器（THx & TLx (x = 0, 1)）可作为一个16位寄存器来访问。它们由寄存器TCON和TMOD控制。IEN0寄存器的ET0和ET1位置1能允许定时器0和定时器1中断。（详见中断章节）。

定时器x的方式 (x = 0, 1)

通过计数器/定时器模式寄存器（TMOD）的方式选择位Mx1-Mx0，选择定时器工作方式。

方式0：13位计数器/定时器

在模式0中，定时器x为13位计数器/定时器。THx寄存器存放13位计数器/定时器的高8位，TLx存放低5位（TLx.4-TLx.0）。TLx的高三位（TLx.7-TLx.5）是不确定的，在读取时应该被忽略。当13位定时器寄存器递增，溢出时，系统置起定时器溢出标志TFx。如果定时器x中断被允许，将会产生一个中断。C/Tx位选择计数器/定时器的时钟源。

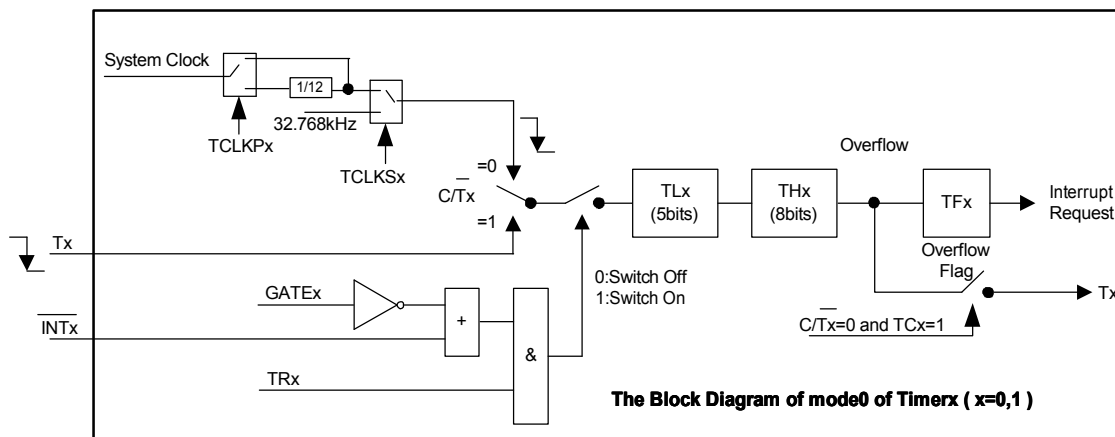
如果C/Tx = 1，定时器x输入引脚（Tx）的电平从高到低跳变，使定时器x数据寄存器加1。如果C/Tx = 0，选择系统时钟为定时器x的时钟源。

当GATEx = 0或GATEx = 1且输入信号INTx有效时，TRx置1打开定时器。GATEx置1允许定时器由外部输入信号INTx控制，便于测量INTx的正脉冲宽度。TRx位置1不强行复位定时器，这意味着如果TRx置1，定时器寄存器将从上次TRx清0时的值开始计数。所以在允许定时器之前，应该设定定时器寄存器的初始值。

当作为定时器应用时，可配置寄存器TCON1中的TCLKSx (x = 0, 1) 位选择系统时钟或32.768kHz作为定时器x (x = 0, 1) 的时钟源。

可配置寄存器TCON1中的TCLKPx (x = 0, 1) 位选择系统时钟或系统时钟的1/12作为定时器x (x = 0, 1) 的时钟源。

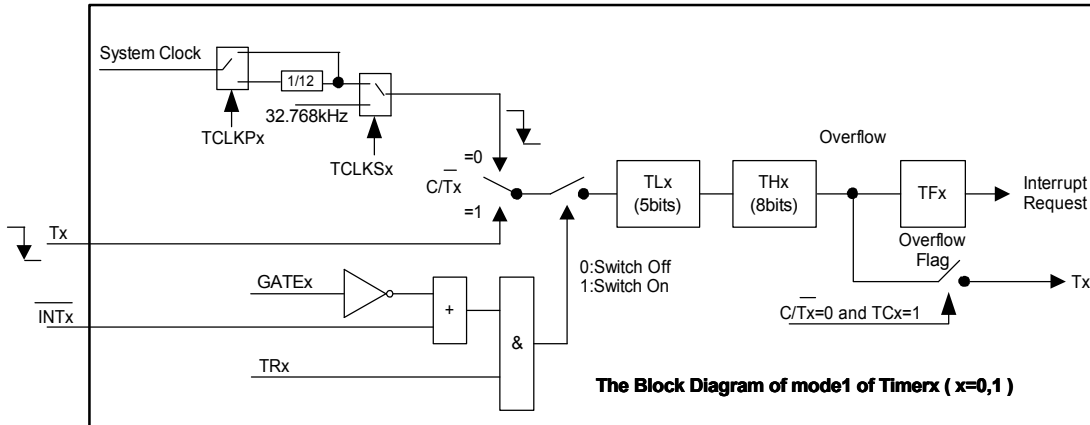
当作为定时器应用时，可配置寄存器TCON1中的TC0/1位使定时器0/1溢出时T0/T1脚自动翻转。如果TC0/1被置1，T0/T1引脚自动设置为输出。





方式1: 16位计数器/定时器

除了使用16位定时器/计数器之外, 方式1的运行与方式0一致。打开和配置计数器/定时器也如同方式0。



方式2: 8位自动重载计数器/定时器

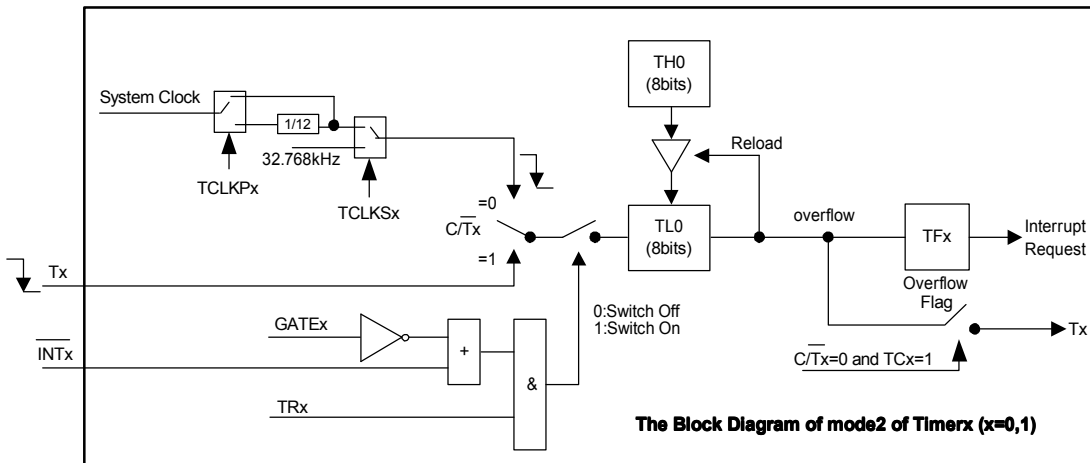
方式2中, 定时器x是8位自动重载计数器/定时器。TLx存放计数值, THx存放重载值。当在TLx中的计数器溢出至0x00时, 置起定时器溢出标志TFx, 寄存器THx的值被重载入寄存器TLx中。如果定时器中断使能, 当TFx置1时将产生一个中断。而在THx中的重载值不会改变。在允许定时器正确计数开始之前, TLx必须初始化为所需的值。

除了自动重载功能外, 方式2中的计数器/定时器的使能和配置与方式1和0是一致的。

当作为定时器应用时, 可配置寄存器TCON1中的TCLKSx (x = 0, 1) 位选择系统时钟或32.768kHz作为定时器x (x = 0, 1) 的时钟源。

可配置寄存器TCON1中的TCLKPx (x = 0, 1) 位选择系统时钟或系统时钟的1/12作为定时器x (x = 0, 1) 的时钟源。

当作为定时器应用时, 可配置寄存器TCON1中的TC0/1位使定时器0/1溢出时T0/T1脚自动翻转。如果TC0/1被置1, T0/T1引脚自动设置为输出。





方式3：两个8位计数器/定时器（只限于定时器0）

在方式3中，定时器0用作两个独立的8位计数器/定时器，分别由TL0和TH0控制。TL0使用定时器0的控制（在TCON中）和状态（在TMOD中）位：TR0，C/T0，GATE0和TF0。TL0能用系统时钟或32.768kHz或外部输入信号作为时钟源。

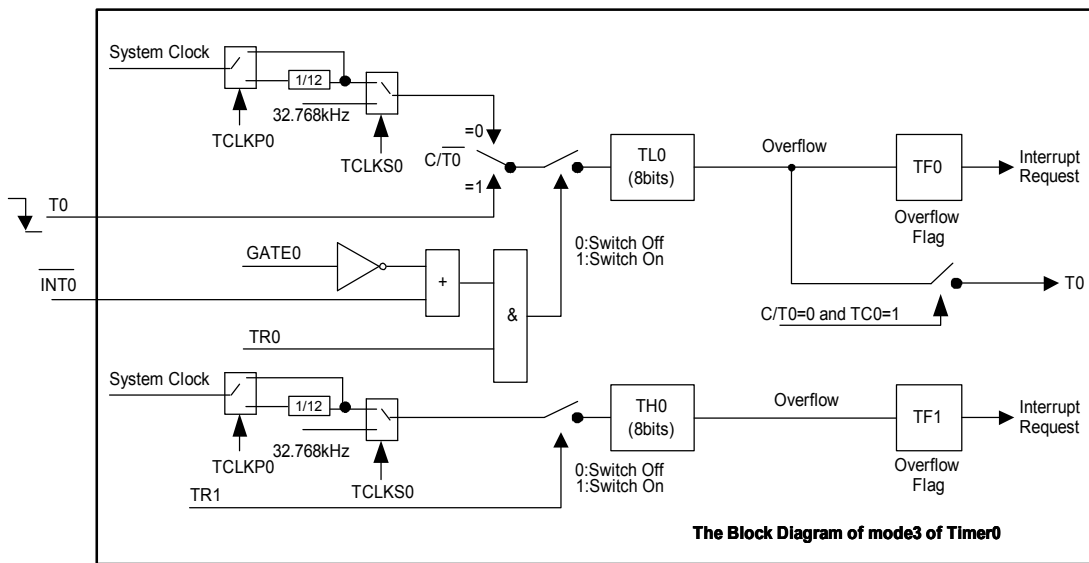
TH0只能用作定时器功能，时钟源来自系统时钟。TH0由定时器1的控制位TR1控制使能，溢出时定时器1溢出标志TF1置1，控制定时器1中断。

定时器0工作在方式3时，定时器1可以工作在方式0、1或2，但是不能置1 TF1标志和产生中断，可以用来产生串口的波特率。TH1和TL1只能用作定时器功能，时钟源来自系统时钟，GATE1位无效。T1输入脚的上拉电阻也无效。定时器1由方式控制使能与否，因为TR1被定时器0占用。定时器1在方式0、1或2时使能，在方式3时被关闭。

当作为定时器应用时，可配置寄存器TCON1中的TCLKS0位选择系统时钟或32.768kHz作为定时器0的时钟源。

可配置寄存器TCON1中的TCLKP0位选择系统时钟或系统时钟的1/12作为定时器0的时钟源。

当作为定时器应用时，可配置寄存器TCON1中的TC0位使定时器0溢出时T0脚自动翻转。如果TC0被置1，T0引脚自动设置为输出。



注意：

当定时器1作为波特率发生器时，读取或写入TH1/TL1会影响波特率的准确性，因此也会引起通信出错。



寄存器

Table 7.25 定时器/计数器x控制寄存器 (x = 0,1)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	-	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	-	-

位编号	位符号	说明
7, 5	TF_x x = 0, 1	定时器x溢出标志位 0: 定时器x无溢出, 可由软件清0 1: 定时器x溢出, 由硬件置1; 若由软件置1将会引起定时器中断
6, 4	TR_x x = 0, 1	定时器x启动, 停止控制位 0: 停止定时器x 1: 启动定时器x
3	IE1	外部中断1请求标志位
2	IT1	外部中断1触发方式选择位

Table 7.26 定时器/计数器x方式寄存器 (x = 0,1)

89H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TMOD	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7, 3	GATE_x x = 0, 1	定时器x门控位 0: TR _x 置1, 定时器x即被允许 1: 只有INT _x 在高电平期间TR _x 置1, 定时器x才被允许
6, 2	C/T_x x = 0, 1	定时器/计数器方式选择位 0: 定时器方式 1: 计数器方式
5-4 1-0	M_x[1:0] x = 0, 1	定时器x定时器方式选择位 00: 方式0, 13位向上计数计数器/定时器, 忽略TLx的第7-5位 01: 方式1, 16位向上计数计数器/定时器 10: 方式2, 8位自动重载向上计数计数器/定时器 11: 方式3 (只用于定时器0), 两个8位向上计数定时器



Table 7.27 定时器x/计数器x数据寄存器 (x = 0,1)

8AH-8DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TL0(8AH)	TL0.7	TL0.6	TL0.5	TL0.4	TL0.3	TL0.2	TL0.1	TL0.0
TH0(8CH)	TH0.7	TH0.6	TH0.5	TH0.4	TH0.3	TH0.2	TH0.1	TH0.0
TL1(8BH)	TL1.7	TL1.6	TL1.5	TL1.4	TL1.3	TL1.2	TL1.1	TL1.0
TH1(8DH)	TH1.7	TH1.6	TH1.5	TH1.4	TH1.3	TH1.2	TH1.1	TH1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TLx.y, THx.y x=0-1, y=0-7	定时器x低及高字节计数器

Table 7.28 定时器/计数器x控制寄存器1 (x = 0,1)

CEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON1	-	TCLKS1	TCLKS0	-	TCLKP1	TCLKP0	TC1	TC0
读/写	-	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	-	0	0	0	0

位编号	位符号	说明
6-5	TCLKSx x = 0,1	定时器x时钟源控制位 0: 系统时钟作为定时器x的时钟源 1: 选择32.768kHz作为定时器x的时钟源
3-2	TCLKPx x = 0,1	定时器x时钟源预分频控制位 0: 选择系统时钟作为定时器x的时钟源 1: 选择系统时钟的1/12作为定时器x的时钟源
1-0	TCx x = 0,1	比较输出功能允许位 0: 禁止定时器x比较输出功能 1: 允许定时器x比较输出功能



7.7.3 定时器2

两个数据寄存器（TH2和TL2）串联后可作为一个16位寄存器来访问，由寄存器T2CON和T2MOD控制。设置IEN0寄存器中的ET2位能允许定时器2中断。（详见中断章节）

定时器2的工作模式与定时器0和定时器1相似。C/T2选择系统时钟（定时器）或外部引脚T2（计数器）作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

定时器2方式

定时器2有3种工作方式：捕获/重载，带递增或递减计数器的自动重载方式和可编程时钟输出。CP/RL2的组合能选择这些方式。

Table 7.29 定时器2方式选择

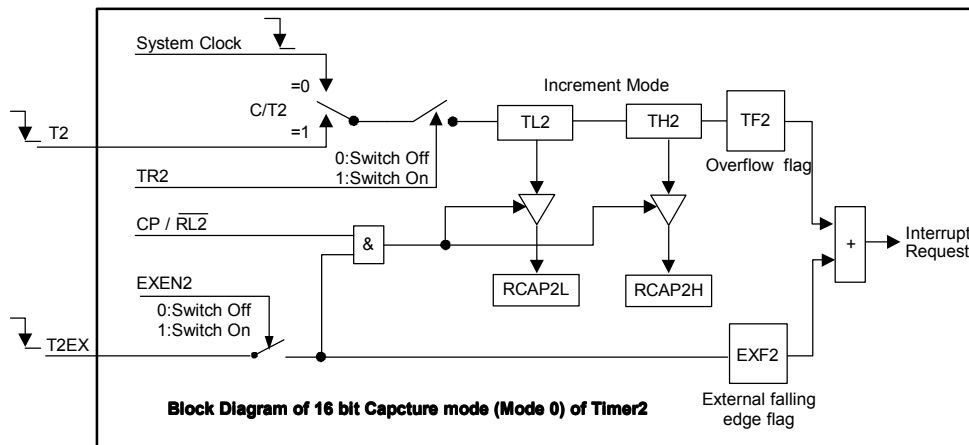
C/T2	T2OE	DCEN	TR2	CP/RL2	方式	
X	0	X	1	1	0	16位捕获
X	0	0	1	0	1	16位自动重载定时器
X	0	1	1	0		
0	1	X	1	X	3	只用于可编程时钟
1	1	X	1	X	X	不推荐使用
X	X	X	0	X	X	定时器2停止，T2EX通路仍旧允许

方式0：16位捕获

在捕获方式中，T2CON的EXEN2位有两个选项。

如果EXEN2 = 0，定时器2作为16位定时器或计数器，如果ET2被允许的话，定时器2能设置TF2溢出产生一个中断。

如果EXEN2 = 1，定时器2执行相同操作，但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中，此外，在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果ET2被允许，EXF2位也像TF2一样也产生一个中断。





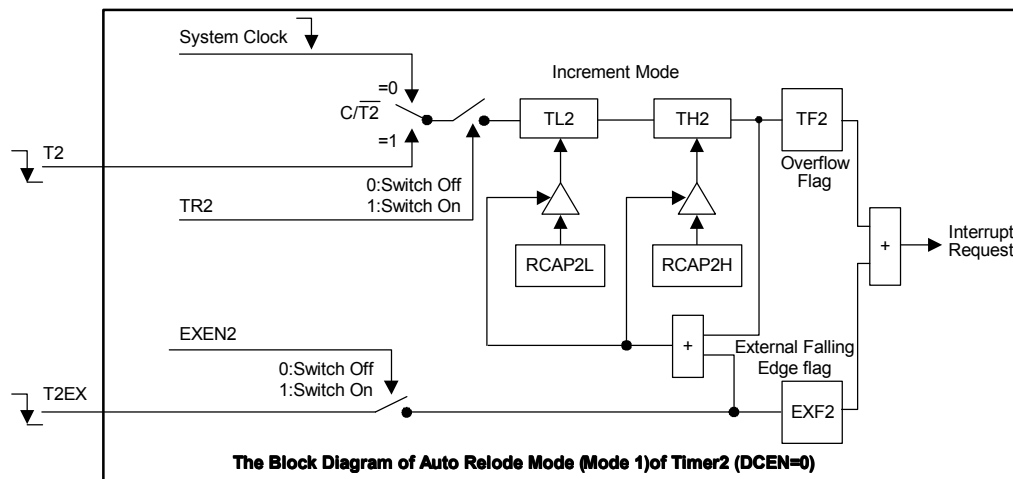
方式1：16位自动重载定时器

在16位自动重载方式下，定时器2可以被选为递增计数或递减计数。这个功能通过T2MOD中的DCEN位（递减计数允许）选择。系统复位后，DCEN位复位值为0，定时器2默认递增计数。当设置DCEN时，定时器2递增计数或递减计数取决于T2EX引脚上的电平。

当DCEN = 0，通过在T2CON中的EXEN2位选择两个选项。

如果EXEN2 = 0，定时器2递增到0FFFFH，在溢出后置起TF2位，同时定时器自动将用户软件写好的寄存器RCAP2H和RCAP2L的16位值装入TH2和TL2寄存器。

如果EXEN2 = 1，溢出或在外部输入T2EX上的下降沿都能触发一个16位重载，置起EXF2位。如果ET2被使能，TF2和EXF2位都能产生一个中断。

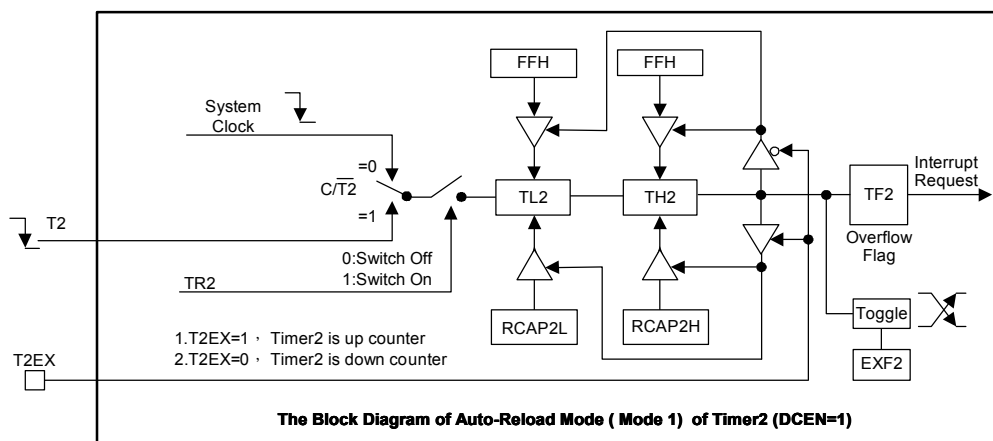


设置DCEN位允许定时器2递增计数或递减计数。当DCEN = 1时，T2EX引脚控制计数的方向，而EXEN2控制无效。

T2EX置1可使定时器2递增计数。定时器递增到0FFFFH，在溢出后设置TF2位。溢出也能分别引起RCAP2H和RCAP2L上的16位值重载入定时器寄存器。

T2EX清0可使定时器2递减计数。当TH2和TL2的值小于RCAP2H和RCAP2L的值时，定时器溢出。置起TF2位，同时0FFFFH重载入定时器寄存器。

无论定时器2溢出，EXF2位都被用作结果的第17位。在此工作模式下，EXF2不作为中断标志。



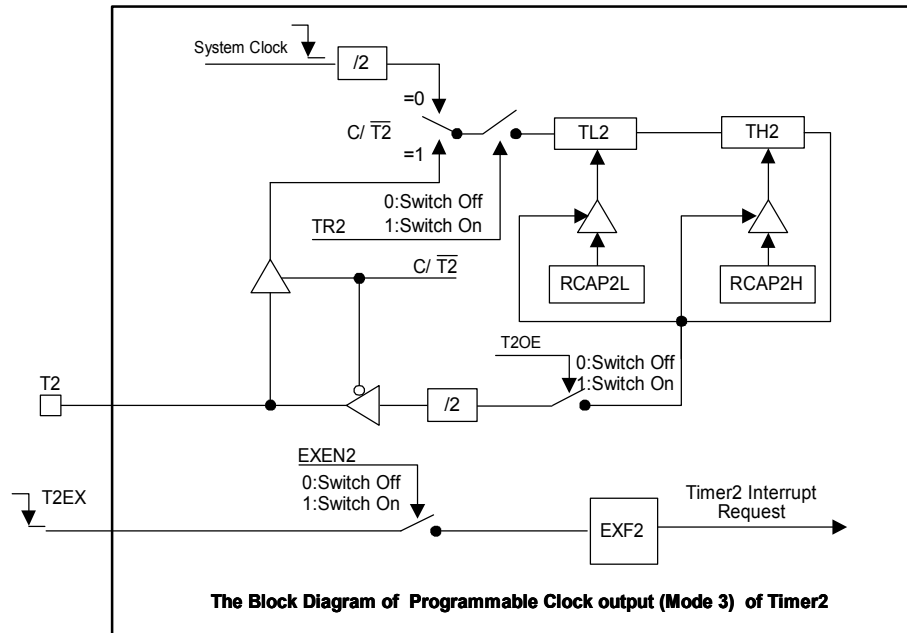


方式3: 可编程时钟输出

在这种方式中, T2输出占空比为50%的时钟:

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2} \times \frac{\text{System Clock}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$$

定时器2溢出不产生中断。



注意:

- (1) TF2 和 EXF2 都能引起定时器 2 的中断请求, 两者有相同的向量地址。
- (2) 当事件发生时或其它任何时间都能由软件设置 TF2 和 EXF2 为 1, 只有软件以及硬件复位才能使之清 0。
- (3) 当 EA = 1 且 ET2 = 1 时, 设置 TF2 或 EXF2 为 1 能引起定时器 2 中断。
- (4) T2CON 第 4 位, 第 5 位禁止写入除 0 以外的数值, 否则 T2 可能无法正常工作。



寄存器

Table 7.30 定时器2控制寄存器

C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	TF2	定时器2溢出标志位 0: 无溢出 1: 溢出 (如果RCLK = 0和TCLK = 0, 由硬件设置)
6	EXF2	T2EX引脚外部事件输入 (下降沿) 被检测到的标志位 0: 无外部事件输入 (必须由软件清0) 1: 检测到外部输入 (如果EXEN2 = 1, 由硬件设置1)
3	EXEN2	T2EX引脚上的外部事件输入 (下降沿) 用作重载/捕获触发器允许/禁止控制位 0: 忽略T2EX引脚上的事件 1: 当定时器2不做为EUART时钟 (T2EX始终包括上拉电阻) 时, 检测到T2EX引脚上一个下降沿, 产生一个捕获或重载
2	TR2	定时器2开始/停止控制位 0: 停止定时器2 1: 开始定时器2
1	C/T2	定时器2定时器/计数器方式选定位 0: 定时器方式, T2引脚用作I/O端口 1: 计数器方式, 内部上拉电阻被打开
0	CP/RL2	捕获/重载方式选定位 0: 16位带重载功能的定时器/计数器 1: 16位带捕获功能的定时器/计数器



Table 7.31 定时器2方式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	SSTAT2	ESU1	ESU2	-	-	-	T2OE	DCEN
读/写	读/写	读/写	读/写	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	-	-	0	0

位编号	位符号	说明
7	SSTAT2	SCON2[7:5]功能选择 0: SCON2[7:5]工作方式如同SM20, SM21, SM22 1: SCON2[7:5]工作方式如同FE2, RXOV2, TXCOL2
6	ESU1	EUART1中断允许控制位 0: 禁止EUART1中断 1: 允许EUART1中断
5	ESU2	EUART2中断允许控制位 0: 禁止EUART2中断 1: 允许EUART2中断
1	T2OE	定时器2输出允许位 0: 设置P3.2/T2作为时钟输入或I/O端口 1: 设置P3.2/T2作为时钟输出 (波特率发生器方式)
0	DCEN	递减计数允许位 0: 禁止定时器2作为递增/递减计数器, 定时器2仅作为递增计数器 1: 允许定时器2作为递增/递减计数器

Table 7.32 定时器2重载/捕获和数据寄存器

CAH-CDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RCAP2L (CAH)	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H (CBH)	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2 (CCH)	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2 (CDH)	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	RCAP2L.x	定时器2重载/捕获数据, x = 0 - 7
	RCAP2H.x	
7-0	TL2.x	定时器2高位低位计数器, x = 0 - 7
	TH2.x	



7.8 中断

7.8.1 特性

- 14中断源
- 4层中断优先级
- 程序超范围中断

SH79F6431有14个中断源：1个OVL NMI中断，3个外部中断（外部中断1/2/3），3个定时器中断（定时器0/1/2），2个EUART中断，ADC中断，TWI中断，HSEC中断，PWM中断和LPD中断。

7.8.2 程序超范围中断（OVL）

SH79F6431有一个不可屏蔽中断（NMI）源——程序超范围中断（OVL），其向量定位在007BH中，不可屏蔽中断用以防止CPU超出有效程序范围。为应用这个特性，用户应该用常量0xA5填满未使用的Flash ROM，如果PC超过了用户的有效程序范围，则运算代码为不存在在8051指令集中的0xA5，CPU因此获知PC已经超出了有效的程序范围，同时OVL中断发生。如果PC超过64K Flash ROM范围，不可屏蔽中断OVL同样会发生。

不可屏蔽中断OVL享有最高优先级（除复位外），不会被其它中断源中断。同样不可屏蔽中断OVL能自身嵌套，但堆栈不会因此增加。当OVL中断发生后，其它中断仍旧被允许，如果满足设定的条件，其它中断的标志将置1。

由于OVL中断是不可屏蔽中断并且具有最高中断优先级，当产生OVL中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理OVL中断以保护系统免受不必要的影响。用户可以用OVL中断服务程序末端的RETI指令来修改压入栈顶的地址（因为进入OVL中断时，压入堆栈顶端的地址是无用的），这样跳出中断服务程序后，程序可以跳转到用户指定的代码，诸如复位入口或保护程序入口。

```
OVL_NMI_SERVICE:
.....
MOV     SP, #Initial_value
MOV     DPTR, #Start_or_Initial_address
PUSH   DPL
PUSH   DPH
RETI
```

特别提示:

由于OVL中断是不可屏蔽中断并且具有最高中断优先级，当产生OVL中断时，其它任何中断都被屏蔽掉，不能响应，所以用户必须处理OVL中断以保护系统免受不必要的影响。



7.8.3 中断允许

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置1或清0，实现单独允许或禁止。IEN0寄存器中还包含了一个全局允许位EA，它是所有中断的总开关。一般在复位后，所有中断允许位设置为0，所有中断被禁止。

Table 7.33 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	EADC	ET2	ES0	ET1	EX1	ET0	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	EADC	ADC中断允许位 0: 禁止ADC中断 1: 允许ADC中断
5	ET2	定时器2溢出中断允许位 0: 禁止定时器2溢出中断 1: 允许定时器2溢出中断
4	ES0	EUART0中断允许位 0: 禁止EUART0中断 1: 允许EUART0中断
3	ET1	定时器1溢出中断允许位 0: 禁止定时器1溢出中断 1: 允许定时器1溢出中断
2	EX1	外部中断1允许位 0: 禁止外部中断1 1: 允许外部中断1
1	ET0	定时器0溢出中断允许位 0: 禁止定时器0溢出中断 1: 允许定时器0溢出中断
0	-	保留位

注意：IEN0第0位为保留位，需始终保持为0



Table 7.34 次级中断允许寄存器

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	ELPD	ETWI	EPWM	ES1	EHSEC	EX3	EX2	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7	ELPD	LPD中断允许位 0: 禁止LPD中断 1: 允许LPD中断
6	ETWI	TWI溢出中断允许位 0: 禁止TWI中断 1: 允许TWI中断
5	EPWM	PWM周期中断允许位 0: 禁止PWM中断 1: 允许PWM中断
4	ES1	EUART1/2中断允许位 0: 禁止EUART1/2中断 1: 允许EUART1/2中断
3	EHSEC	半秒中断允许位 0: 禁止半秒中断 1: 允许半秒中断
2	EX3	外部中断3允许位 0: 禁止外部中断3 1: 允许外部中断3
1	EX2	外部中断2允许位 0: 禁止外部中断2 1: 允许外部中断2



7.8.4 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中会列出各中断标志位。

外部中断源产生外部中断INT_x ($x = 1, 2, 3$) 时，如果中断为边沿触发，CPU在响应中断后，各中断标志位（TCON寄存器的IE0/1位，EXF0寄存器的IE2/3位）被硬件清0；如果中断是低电平触发，外部中断源直接控制中断标志，而不是由片上硬件控制。

定时器0/1的计数器溢出时，TCON寄存器的TF_x ($x = 0, 1$) 中断标志位置1，产生定时器0/1中断，CPU在响应中断后，标志被硬件自动清0。

T2CON寄存器的TF2或EXF2标志位置1时，产生定时器2中断，CPU在响应中断后，标志不能被硬件自动清0。事实上，中断服务程序必须决定是由TF2或是EXF2产生中断，标志必须由软件清0。

SCON寄存器的标志RI或TI置1时，产生EUART_x ($x = 0, 1$) 中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清0。EUART2与EUART1共用一个中断地址。

ADCON寄存器的ADCIF标志位置1时，产生ADC中断。如果中断产生，ADDH/ADDL中的转换结果是有效的。如果ADC模块的连续比较功能打开，在每次转换中，如果转换结果小于比较值时，ADCIF标志位为0；如果转换结果大于比较值时，ADCIF标志位置1，ADCIF中断标志必须由软件清除。

RTCCON寄存器的HSECIF标志位置1时，产生半秒中断，标志必须由软件清0。

TWICON寄存器的TWIIF标志位置1时，产生TWI中断，标志必须由软件清0。

PWMxCON ($x = 0-1$) 寄存器的PWMIF_x标志位置1时，产生PWM中断，标志必须由软件清0。

LPDCON寄存器的LPDIF标志位置1时，LPD产生中断。CPU在响应中断后，标志被硬件自动清除。

Table 7.35 定时器x/计数器x控制寄存器 ($x = 0, 1$)

88H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TCON	TF1	TR1	TF0	TR0	IE1	IT1	-	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	-	-

位编号	位符号	说明
7, 5	TF _x ($x = 0, 1$)	定时器x溢出标志 0: 定时器x无溢出 1: 定时器x溢出
6, 4	TR _x ($x = 0, 1$)	定时器x启动, 停止控制 0: 停止定时器x 1: 启动定时器x
3	IE1	外部中断1请求标志 0: 无中断挂起 1: 中断挂起
2	IT1	外部中断1触发方式 0: 低电平触发 1: 下降沿边触发
1, 0	-	保留位

注意: TCON第0, 1位为保留位, 需始终保持为0



Table 7.36 外部中断标志寄存器0

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	-	-	IT31	IT30	IT21	IT20	IE3	IE2
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	0	0	0	0	0	0

位编号	位符号	说明
5-4	IT3[1:0]	外部中断3触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
3-2	IT2[1:0]	外部中断2触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
1	IE3	外部中断3请求标志位 0: 无中断挂起 1: 中断挂起
0	IE2	外部中断2请求标志位 0: 无中断挂起 1: 中断挂起



7.8.5 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断汇总表中详细列出。

7.8.6 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。但OVL不可屏蔽中断无需IPH/IPL控制，在所有中断源中享有最高优先级（除复位外）。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.27 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0 (B8H)	-	PADCL	PT2L	PS0L	PT1L	PX1L	PT0L	-
IPH0 (B4H)	-	PADCH	PT2H	PS0H	PT1H	PX1H	PT0H	-
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	-
B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1 (B9H)	PLPDL	PTWIL	PPWML	PS1L	PHSECL	PX3L	PX2L	-
IPH1 (B5H)	PLPDH	PTWIH	PPWMH	PS1H	PHSECH	PX3H	PX2H	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	-

位编号	位符号	说明
7-0	PxxxL/H	相应中断源xxx优先级选择

注意：IPL0, IPL1第0位为保留位，需始终保持为0



7.8.7 中断处理

中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

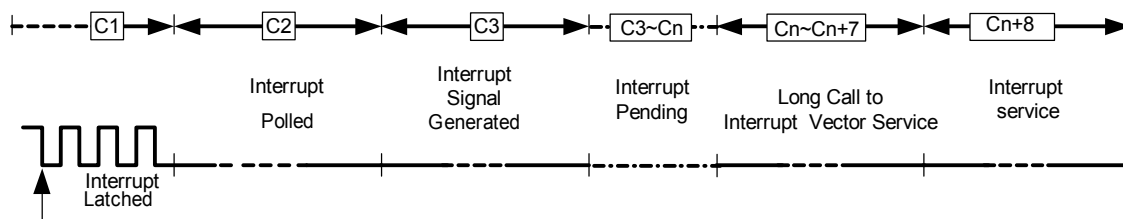
同级或更高级的优先级中断在运行中。

当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.8.8 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第3个机器周期产生中断。如果响应有效且条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。



7.8.9 外部中断输入

SH79F6431有3个外部中断输入。外部中断1-3分别有一个独立的中断源。外部中断1可以通过设置TCON寄存器的IT1位来选择是电平触发或是边沿触发。当IT1 = 0时，外部中断INT1引脚为低电平触发；当IT1 = 1，外部中断INT1为沿触发，在这个模式中，一个周期内INT1引脚上连续采样为高电平而下一个周期为低电平，TCON寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个机器周期采样一次，输入高或低电平应当保持至少1个机器周期以确保能够被正确采样到。

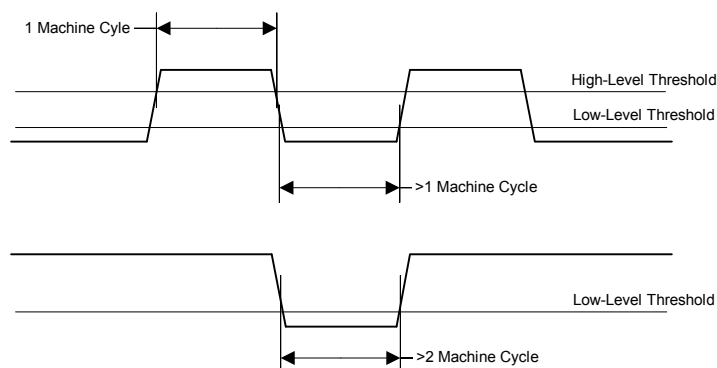
如果外部中断为下降沿触发，外部中断源应当将中断脚至少保持1个机器周期高电平，然后至少保持1个机器周期低电平。这样就确保了边沿能够被检测到以使IE_x置1。当调用中断服务程序后，CPU自动将IE_x清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2个系统时钟周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志IE_x (x = 1, 2, 3)，因为中断只与输入电平有关。

外部中断2-3除了具有更多的中断触发方式外，与外部中断1操作类似。

当SH79F6431进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。

注意：外部中断1-3的中断标志位在执行中断服务程序时被自动硬件清0。



外部中断检测

7.8.10 中断汇总

中断源	向量地址	允许位	标记位	轮询优先级	中断号 (C51)
复位	0000h	-	-	0 (最高级)	-
-	0003h	-	-	2	0
Timer0	000Bh	ET0	TF0	3	1
INT1	0013h	EX1	IE1	4	2
Timer1	001Bh	ET1	TF1	5	3
EUART0	0023h	ES	RI+TI	6	4
Timer2	002Bh	ET2	TF2+EXF2	7	5
ADC	0033h	EADC	ADCIF	8	6
INT2	0043h	EX2	IE2	10	8
INT3	004Bh	EX3	IE3	11	9
HSEC	0053h	EHSEC	HSECIF	12	10
EUART1	005Bh	ES1+ESU1/ESU2	RI1+TI1/RI2+TI2	13	11
PWM	0063h	EPWM+PWMIE0/1	PWMIF0/1	14	12
TWI	006Bh	ETWI	TWEIF	15	13
LPD	0073h	ELPD	LPDIF	16	14
OVL NMI	007Bh	-	-	1	15



8. 增强功能

8.1 LCD驱动器

LCD驱动器包含一个控制器，一个占空比发生器，及4 COM驱动器引脚和39 SEG驱动器引脚。由P0SS、P1SS、P3SS、P4SS、P5SS寄存器控制，Segment1-39脚和COM1-4还可以当作I/O口使用。

39字节的LCD显示数据RAM存储区的地址为B00H-B26H，如果需要，它们可以作为数据存储使用。

SH79F6431提供一种传统电阻型LCD显示方式，支持对比度调节，支持1/4占空比1/3偏置电压驱动方式，支持快速充电模式（Fast Charge Mode）以降低功耗。

LCD驱动电压 V_{LCD} 等于 V_{OUT} 。

当SH79F6431进入省电模式后，LCD被关闭，但LCD RAM仍然会保持数据。

在上电复位、引脚复位、低电压复位或看门狗复位期间，LCD被关闭。

当LCD被关闭时，Common和Segment都输出低电平。

8.1.1 电阻型LCD模式

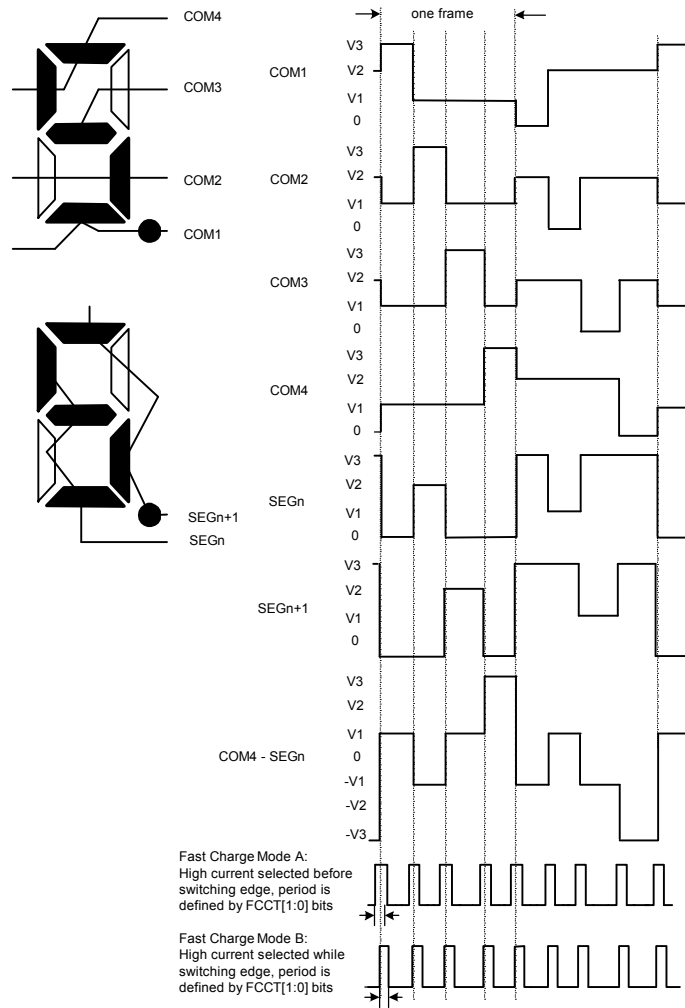
传统电阻型LCD显示模式有以下特性：

- 由LCDCON1寄存器的CONTR[2:0]位控制8级对比度调节；
- 1/4占空比时帧频为64Hz；
- 支持快速充电模式（Fast Charge Mode）以降低功耗。

由LCDCON寄存器的MOD[1:0]位控制可选择LCD偏置电阻（ R_{LCD} ）为20k或150k/300k。选择20k偏置电阻可以得到较好的显示效果，但电流相对会大一些，不适合低功耗的应用。将LCDON的MOD[1:0]位设置为00选择150k/300k偏置电阻，虽然可以达到较低的功耗，但LCD显示效果会变得差一些。150k和300k的选择由LCDCON1[6]位控制。

因此，MCU提供了兼顾低功耗和显示效果的显示模式：快速充电模式。设置MOD[1:0] = 1x可以选择此种显示方式，在显示数据刷新时刻选择20k偏置电阻，提供较大的驱动电流，在数据保持期间选择150k/300k偏置电阻，提供较小的驱动电流。

快速充电显示方式有两种充电模式：模式A和模式B，由LCDCON1寄存器的FCMOD位来选择。由LCDCON1寄存器的FCCTL[1:0]位选择充电时间为LCD com周期的1/8、1/16、1/32或1/64。



LCD波形 (1/4占空比, 1/3偏置)



8.1.2 寄存器

Table 8.1 LCD控制寄存器

ABH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON	LCDON	-	-	-	MOD1	MOD0	-	-
读/写	读/写	-	-	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	0	0	-	-

位编号	位符号	说明
7	LCDON	LCD开/关控制位 0: 禁止LCD驱动器 1: 允许LCD驱动器
3-2	MOD[1:0]	驱动模式选择位 00: 传统模式, 偏置电阻为150k/300k 01: 传统模式, 偏置电阻为20k 10: 快速充电模式, 偏置电阻自动在20k和150k/300k之间切换 11: 传统模式, 偏置电阻为150k/300k

Table 8.2 LCD对比度寄存器

AAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LCDCON1	FCMOD	RLCD	FCCTL1	FCCTL0	-	CONTR2	CONTR1	CONTR0
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	0

位编号	位符号	说明
7	FCMOD	快速充电模式控制位 0: 快速充电模式A 1: 快速充电模式B
6	RLCD	LCD偏置电阻选择控制位 0: LCD 偏置电阻为 150k 1: LCD 偏置电阻为 300k
5-4	FCCTL[1:0]	充电时间控制位 00: 1/8 LCD com周期 01: 1/16 LCD com周期 10: 1/32 LCD com周期 11: 1/64 LCD com周期
2-0	CONTR[2:0]	LCD对比度控制位 000: $V_{LCD} = 0.650 V_{OUT} \pm 5mV$ 001: $V_{LCD} = 0.700 V_{OUT} \pm 5mV$ 010: $V_{LCD} = 0.750 V_{OUT} \pm 5mV$ 011: $V_{LCD} = 0.800 V_{OUT} \pm 5mV$ 100: $V_{LCD} = 0.850 V_{OUT} \pm 5mV$ 101: $V_{LCD} = 0.900 V_{OUT} \pm 5mV$ 110: $V_{LCD} = 0.950 V_{OUT} \pm 5mV$ 111: $V_{LCD} = 1.000 V_{OUT} \pm 5mV$



Table 8.3 P0模式选择寄存器

AEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0SS	P0S7	P0S6	P0S5	P0S4	P0S3	P0S2	P0S1	P0S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P0S[7:0]	P0模式选择 0: P0.0-P0.7作为I/O 1: P0.0-P0.7作为Segment (SEG5 - SEG12)

Table 8.4 P1模式选择寄存器

ADH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P1SS	P1S7	P1S6	P1S5	P1S4	-	-	-	COMS
读/写	读/写	读/写	读/写	读/写	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	-	-	0

位编号	位符号	说明
7-4	P1S[7:4]	P1模式选择 0: P1.4-P1.7作为I/O 1: P1.4-P1.7作为Segment (SEG1 - SEG4)
0	COMS	P5 COM配置选择 0: P1.0-P1.3作为I/O 1: P1.0-P1.3作为Common (COM1 - COM4)

Table 8.5 P3模式选择寄存器

9EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P3SS	-	P3S6	P3S5	P3S4	P3S3	-	-	-
读/写	-	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	-	-	-

位编号	位符号	说明
6-3	P3S[6:3]	P3模式选择 0: P3.3-P3.6作为I/O 1: P3.3-P3.6作为Segment (SEG29 - SEG32)

**Table 8.6** P4模式选择寄存器

9FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P4SS	P4S7	P4S6	P4S5	P4S4	P4S3	P4S2	P4S1	P4S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P4S[7:0]	P4模式选择 0: P4.0-P4.7作为I/O 1: P4.0-P4.7作为Segment (SEG13 - SEG20)

Table 8.7 P5模式选择寄存器

AFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P5SS	P5S7	P5S6	P5S5	P5S4	P5S3	P5S2	P5S1	P5S0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	P5S[7:0]	P5模式选择 0: P5.0-P5.7作为I/O 1: P5.0-P5.7作为Segment (SEG21 - SEG28)

**8.1.3 LCD RAM配置****LCD 1/4占空比, 1/3偏置 (COM1 - 4, SEG1 - 39)**

地址	7	6	5	4	3	2	1	0
	-	-	-	-	COM4	COM3	COM2	COM1
B00H	-	-	-	-	SEG1	SEG1	SEG1	SEG1
B01H	-	-	-	-	SEG2	SEG2	SEG2	SEG2
B02H	-	-	-	-	SEG3	SEG3	SEG3	SEG3
B03H	-	-	-	-	SEG4	SEG4	SEG4	SEG4
B04H	-	-	-	-	SEG5	SEG5	SEG5	SEG5
B05H	-	-	-	-	SEG6	SEG6	SEG6	SEG6
B06H	-	-	-	-	SEG7	SEG7	SEG7	SEG7
B07H	-	-	-	-	SEG8	SEG8	SEG8	SEG8
B08H	-	-	-	-	SEG9	SEG9	SEG9	SEG9
B09H	-	-	-	-	SEG10	SEG10	SEG10	SEG10
B0AH	-	-	-	-	SEG11	SEG11	SEG11	SEG11
B0BH	-	-	-	-	SEG12	SEG12	SEG12	SEG12
B0CH	-	-	-	-	SEG13	SEG13	SEG13	SEG13
B0DH	-	-	-	-	SEG14	SEG14	SEG14	SEG14
B0EH	-	-	-	-	SEG15	SEG15	SEG15	SEG15
B0FH	-	-	-	-	SEG16	SEG16	SEG16	SEG16
B10H	-	-	-	-	SEG17	SEG17	SEG17	SEG17
B11H	-	-	-	-	SEG18	SEG18	SEG18	SEG18
B12H	-	-	-	-	SEG19	SEG19	SEG19	SEG19
B13H	-	-	-	-	SEG20	SEG20	SEG20	SEG20
B14H	-	-	-	-	SEG21	SEG21	SEG21	SEG21
B15H	-	-	-	-	SEG22	SEG22	SEG22	SEG22
B16H	-	-	-	-	SEG23	SEG23	SEG23	SEG23
B17H	-	-	-	-	SEG24	SEG24	SEG24	SEG24
B18H	-	-	-	-	SEG25	SEG25	SEG25	SEG25
B19H	-	-	-	-	SEG26	SEG26	SEG26	SEG26
B1AH	-	-	-	-	SEG27	SEG27	SEG27	SEG27
B1BH	-	-	-	-	SEG28	SEG28	SEG28	SEG28
B1CH	-	-	-	-	SEG29	SEG29	SEG29	SEG29
B1DH	-	-	-	-	SEG30	SEG30	SEG30	SEG30
B1EH	-	-	-	-	SEG31	SEG31	SEG31	SEG31
B1FH	-	-	-	-	SEG32	SEG32	SEG32	SEG32
B20H	-	-	-	-	SEG33	SEG33	SEG33	SEG33
B21H	-	-	-	-	SEG34	SEG34	SEG34	SEG34
B22H	-	-	-	-	SEG35	SEG35	SEG35	SEG35
B23H	-	-	-	-	SEG36	SEG36	SEG36	SEG36
B24H	-	-	-	-	SEG37	SEG37	SEG37	SEG37
B25H	-	-	-	-	SEG38	SEG38	SEG38	SEG38
B26H	-	-	-	-	SEG39	SEG39	SEG39	SEG39



8.2 两线串行接口 (TWI)

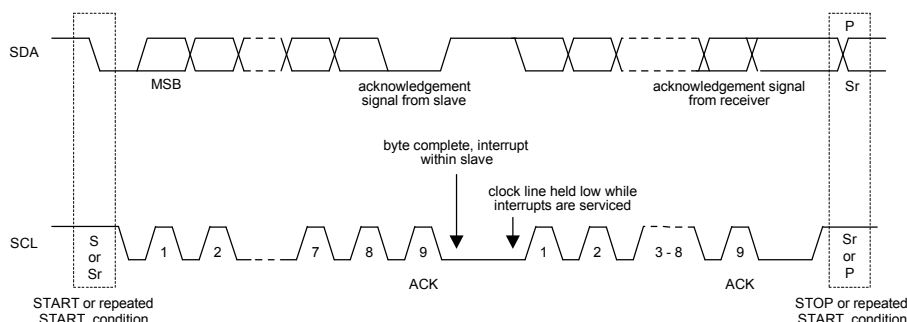
8.2.1 特性

- 只支持主模式
- 数据传输速率可选择

主机到从机的数据传输: 首先主机发送一个控制字节, 从机返回一个“应答位 (ACK)”。接着数据字节由主机传输到从机中, 从机在每一个字节接收完毕后返回一个“应答位”。

从机到主机的数据传输: 首先主机发送一个控制字节, 从机返回一个“应答位”。接着数据字节由从机传输到主机中, 主机在每一个字节接收完毕后返回一个“应答位”。主机在最后一个字节接收完毕后返回一个“负应答位 (NACK)”。“ACK”或“NACK”信号由TWICON寄存器中的ACK位控制。

START和STOP信号由主机产生, 一次数据传输以一个STOP信号或一个重复START信号中止, 一个重复START信号也是从下一次数据传输开始的, TWI总线不被释放。



TWI总线上的数据传输

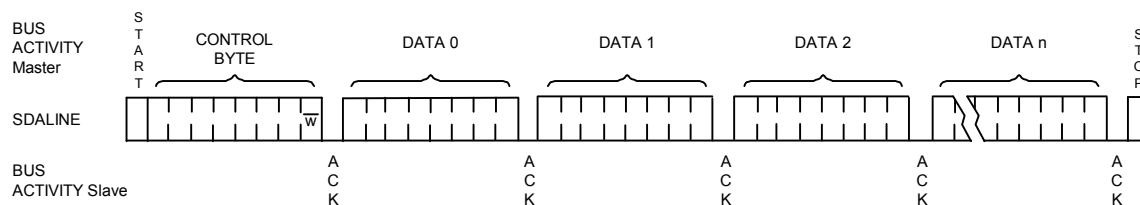
8.2.2 TWI工作模式

SH79F6431的TWI仅支持主模式, 主模式又包括主发送模式和主接收模式。TWI数据传输速率可以从 $f_{SYS}/160$ 、 $f_{SYS}/80$ 、 $f_{SYS}/40$ 、 $f_{SYS}/20$ 这几档中进行选择。

主发送模式

在主发送模式中, 数据传输由主机到从机, 流程如下:

- (1) 初始TWI
 - a. 通过设置BR[1:0], 设置TWI波特率
 - b. 通过置1 ETWI位, 使能TWI中断。并且清0 TWIIF位
 - c. 通过置1 TWIEN位, 使能TWI
 - d. 置1 STA位来启动TWI, 产生一个START信号
- (2) 当发送一个START信号时, TWIIF置1且产生TWI中断, 软件必须写控制字节到TWIDAT中, 清0 TWIIF标志位以允许下一次中断。在控制字节开始发送时, STA会被清0。
- (3) 当从机收到控制字节后会返回ACK或NACK信号, 第2个中断产生。
如果ACK = 0, 表明通信出错, 软件必须置1 STA位以开始第二次通信, 或置1 STO位以中止通信。
如果ACK = 1, 表明通信成功, 软件必须为下一次发送新字节到TWIDAT寄存器做准备。然后退出中断服务程序, 同时TWIIF被清除。
- (4) 通信重复上述3个步骤直到所有字节都被发送完毕, 然后主发送器必须置1 STO位来中止发送。如果总线中止, 硬件清0 STO位。



主发送模式的数据传输



主接收模式

在主接收模式中，由从发送器接收到数据字节的数字。在重复START信号后，TWI引擎转换到主发送器模式。流程如下：

(1) 初始TWI

- a. 通过设置BR[1:0]，设置TWI波特率
- b. 通过置1 ETWI位，使能TWI中断。并且清0 TWIIF位
- c. 通过置1 TWIEN位，使能TWI
- d. 置1 STA位来启动TWI，产生一个START信号

(2) 当发送一个START信号时，TWIIF被设置且产生TWI中断，软件必须写控制字节到TWIDAT中，清除TWIIF标志以允许下一次中断。在控制字节开始发送时，STA会被清除。

(3) 从机接收到控制字节发出ACK信号，主机产生第2个中断。

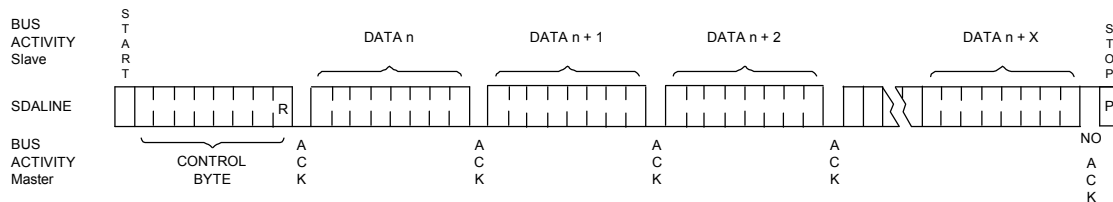
如果ACK = 0，表明通信出错，软件必须置1 STA位以开始第二次通信，或置1 STO位以中止通信。

如果ACK = 1，表明通信成功，软件必须为再一次发送新的字节到TWIDAT寄存器做准备。然后退出中断服务程序，同时TWIIF被清除。

(4) 当接收到新的数据时，会产生中断

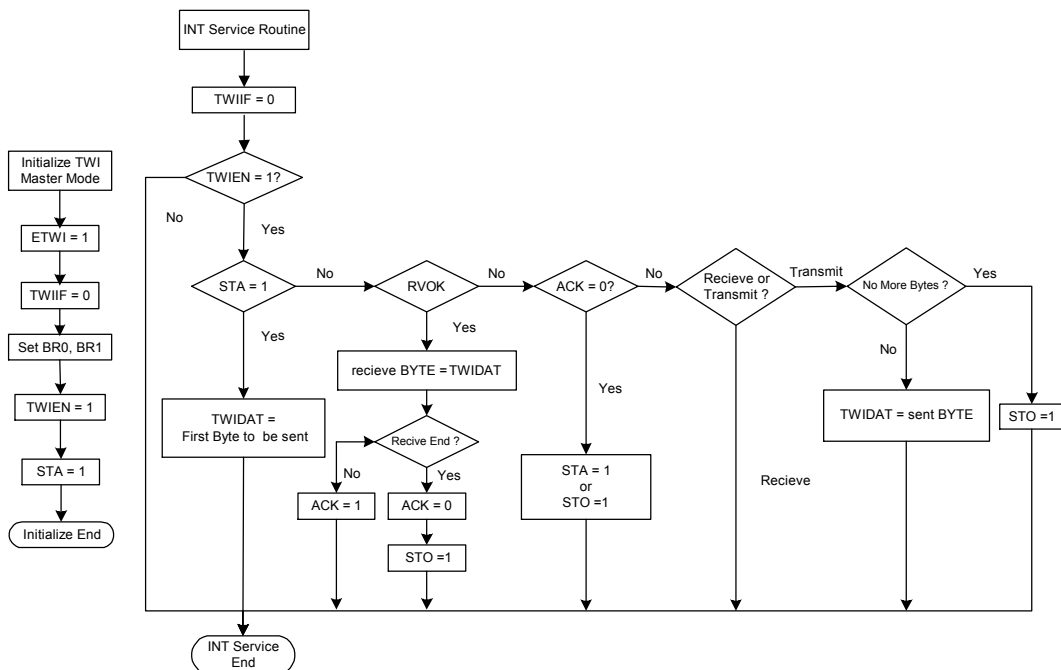
如果RVOK = 0，表明没有接收到数据

如果RVOK = 1，表明接收到数据，软件从TWIDAT寄存器中得到数据，然后置1 ACK位接收下一字节；清ACK位和置1 STO位中止通信。如果总线中止，硬件清0 STO。



主接收模式的数据传输

软件流程图





8.2.3 寄存器

Table 8.8 TWI状态和控制寄存器

BBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWICON	TWIEN	TWIF	STA	STO	RVOK	ACK	BR1	BR0
读/写	读/写	读/写	读/写	读/写	只读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	TWIEN	TWI允许位 0: 禁止TWI接口 1: 允许TWI接口
6	TWIF	TWI中断标志位 0: 中断没有发生 1: 由硬件置1表示TWI中断产生
5	STA	开始标志位 0: 在开始传送第一个字节后由硬件清0, 或错误发生 1: 当总线闲置时, 由软件置1产生一个START或RESTART信号 如果同时置1 STA和STO位, 传送START信号后再传送STOP信号
4	STO	停止标志位 0: 在传送STOP信号后由硬件清除 1: 由软件设置产生一个STOP信号, TWI引擎进入idle状态 如果设置STA和STO, 传送START信号后再传送STOP信号
3	RVOK	收到新字节标志位 0: 未收到新字节, 当读取TWIDAT时由硬件清除 1: 收到新字节, 准备读取新的字节, 由硬件设置
2	ACK	确认标记 0: 在主接收模式下: 由软件清0使SDA线路上产生NAK信号 在主传输模式下: 由硬件清0表示SDA线路上收到NAK信号 1: 在主接收模式下: 由软件置1使SDA线路上产生ACK信号 在主传输模式下: 由硬件置1表示SDA线路上收到ACK信号
1-0	BR[1:0]	波特率 00: $f_{SYS}/160$ 01: $f_{SYS}/80$ 10: $f_{SYS}/40$ 11: $f_{SYS}/20$



Table 8.9 TWI数据寄存器

BCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
TWIDAT	TWID7	TWID6	TWID5	TWID4	TWID3	TWID2	TWID1	TWID0
读/写	读/写	读/写	读/写	读/写	只读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	TWID[7:0]	<p>TWI数据存储器</p> <p>TWI数据寄存器是读/写移位寄存器的缓冲器。</p> <p>当移位寄存器为空时，写入TWIT数据寄存器的数据将直接写入移位寄存器。当移位寄存器不为空时，直到移位寄存器为空，才将写入TWI数据寄存器的数据写入移位寄存器。</p> <p>接收完数据后，移位寄存器的数据会写入TWI数据寄存器，此时读取TWI数据寄存器返回接收到的数据。</p> <p>如果接收仍在进行中，读取TWI数据寄存器将返回上一次存储在TWI数据寄存器中的值（无论该数据是接收到的还是软件写入的）。</p>



8.3 增强型通用异步收发器 (EUART)

8.3.1 特性

- SH79F6431带有3个自带波特率发生器的EUART
- 波特率发生器就是一个15位向上计数器
- 增强功能包括帧出错检测及自动地址识别
- EUART有四种工作方式
- EUART1提供IR接口

8.3.2 EUART

工作方式

EUART有4种工作方式。在通信之前用户必须先初始化SCON。选择方式和波特率。

在所有四种方式中，任何将SBUF作为目标寄存器的写操作都会启动发送。在方式0中由设置RI = 0和REN = 1初始化接收。这会在TxD引脚上产生一个时钟信号，然后在RxD引脚上移8位数据。在其他方式中由输入的起始位初始化接收（如果REN = 1）。通过发送起始位，外部发送器开始通信。

EUART模式列表

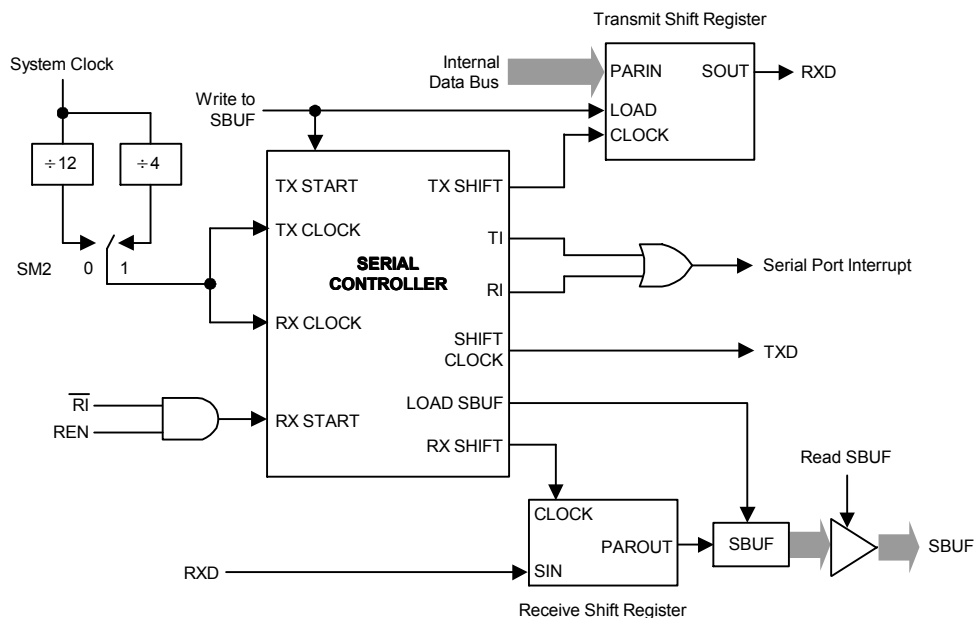
SM0	SM1	方式	类型	波特时钟	帧长度	起始位	停止位	第9位
0	0	0	同步	$f_{SYS}/(4或12)$	8位	无	无	无
0	1	1	异步	自带波特率发生器的溢出率/16	10位	1	1	无
1	0	2	异步	$f_{SYS}/(32或64)$	11位	1	1	0, 1
1	1	3	异步	自带波特率发生器的溢出率/16	11位	1	1	0, 1

方式0: 同步, 半双工通讯

方式0支持与外部设备的同步通信。在RXD引脚上收发串行数据。TXD引脚用作发送移位时钟。SH79F6431提供TxD引脚上的移位时钟。因此这个方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

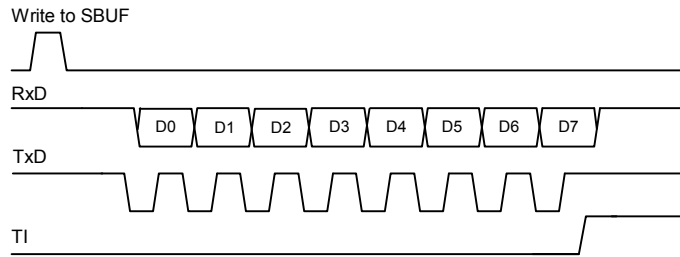
通过置SM2位（SCON.5）为0或1，波特率固定为系统时钟的1/12或1/4。当SM2位为0时，串行端口以系统时钟的1/12运行。当置1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，SH79F6431在方式0中有可变波特率。

功能块框图如下图所示。数据通过RxD引脚进入和移出串行端口。移位时钟由TxD引脚输出，用来移位进出SH79F6431的数据。



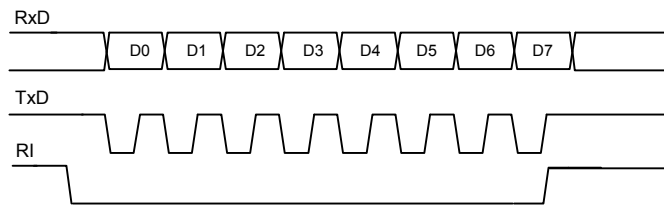


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟Tx控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，Tx控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置1（SCON.1），并且RxD引脚保持高电平。



Send Timing of Mode 0

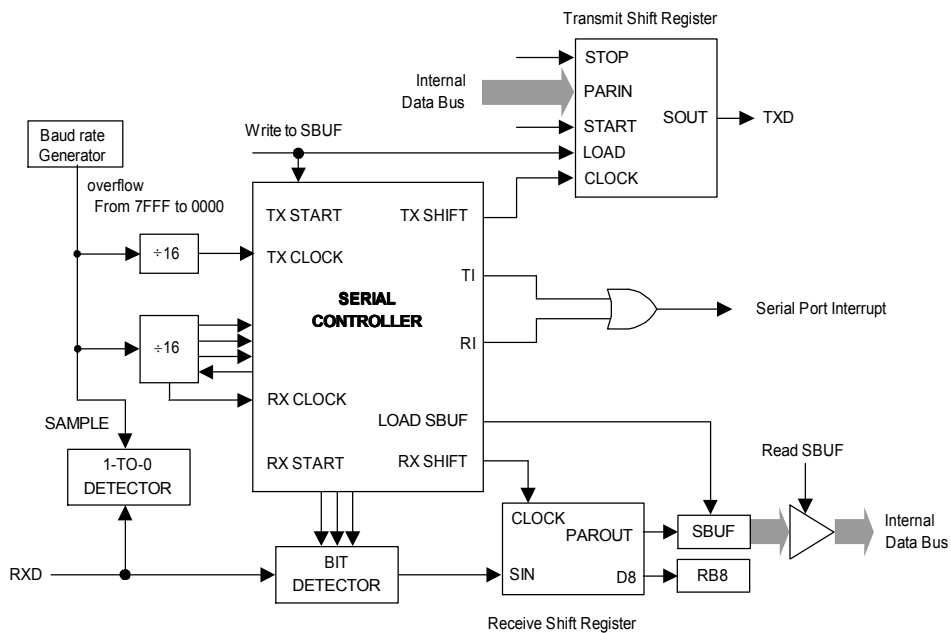
REN（SCON.4）置1和RI（SCON.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位都接收到接收移位寄存器中后，Rx控制块停止接收，然后在下一个系统时钟的上升沿RI置1，直到被软件清0才允许接收。



Receive Timing of Mode 0

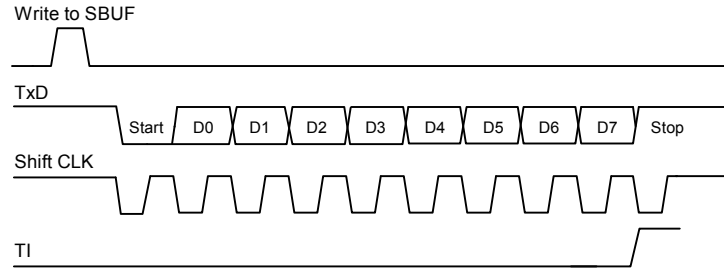
方式1：8位EUART，可变波特率，异步全双工

方式1提供10位全双工异步通讯，10位由一个起始位（逻辑0），8个数据位（低位为第一位）和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位存储在RB8（SCON.2）中。方式1中的波特率固定为自带波特率发生器溢出率的1/16。功能块框图如下图所示。





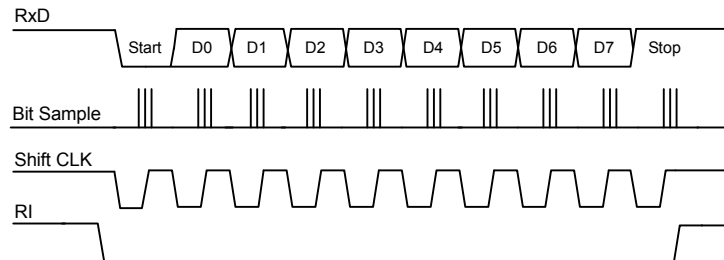
任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TxD引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TxD引脚上移出，在停止位发出的同时TI标志置1。

**Send Timing of Mode 1**

只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RxD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

1. RI = 0
2. SM2 = 0或者接收的停止位 = 1

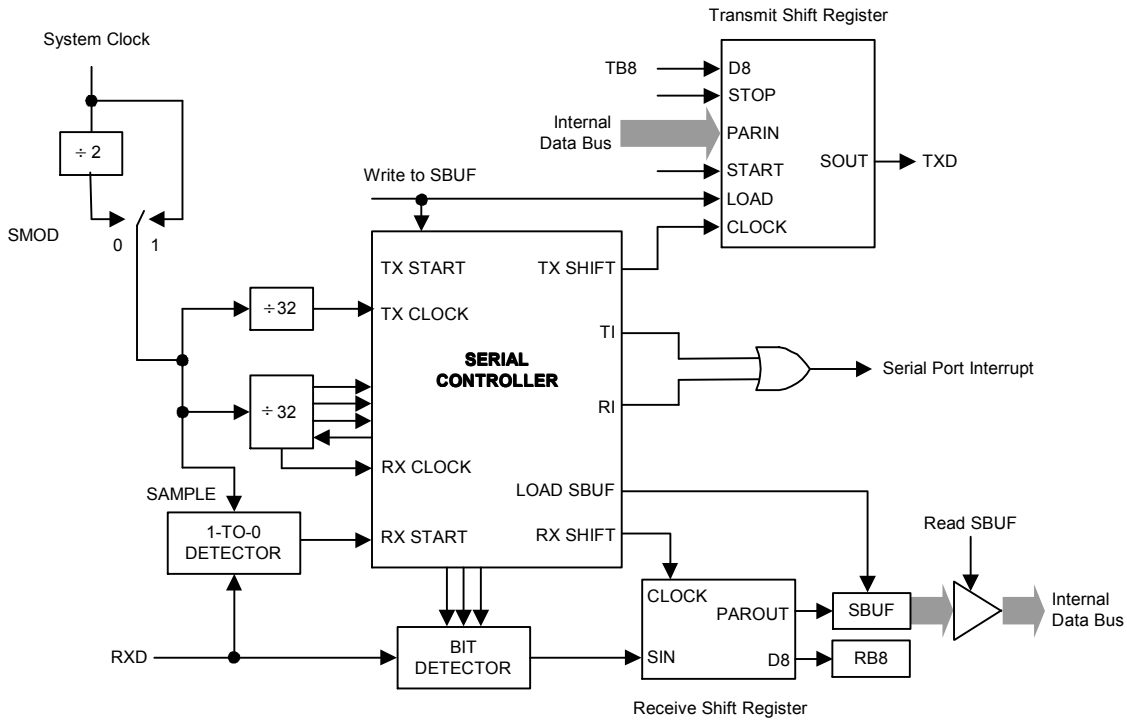
如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置1。否则接收的帧会丢失。这时，接收器将重新去探测RxD端是否另一个下降沿。用户必须用软件清除RI，然后才能再次接收。

**Receive Timing of Mode 1**

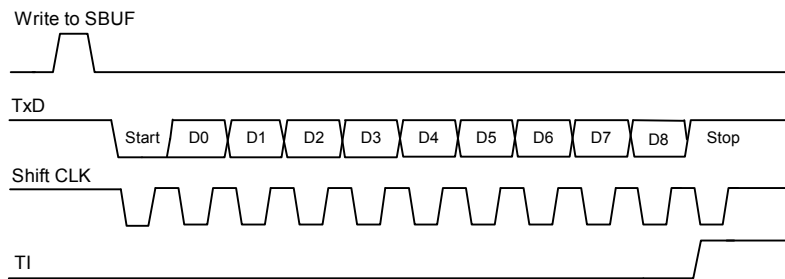


方式2: 9位EUART, 固定波特率, 异步全双工

这个方式使用异步全双工通信中的11位。一帧由一个起始位(逻辑0), 8个数据位(低位为第一位), 一个可编程的第9数据位(SCON中的TB8) 和一个停止位(逻辑1) 组成。方式2支持多机通信和硬件地址识别(详见多机通讯章节)。在数据传送时, 第9数据位(SCON中的TB8) 可以写0或1, 例如, 可写入PSW中的奇偶位P, 或用作多机通信中的数据/地址标志位。当接收到数据时, 第9数据位进入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示。



任何将SBUF作为目标寄存器的写操作都会启动发送, 同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的, 因此位时间与16分频计数器是同步的, 与对SBUF的写操作不同步。起始位首先在TxD引脚上移出, 然后是第9数据位。在发送转换寄存器中的所有9位数据都发送完后, 停止位在TxD引脚上移出, 在停止位发送后TI标志置1。



Send Timing of Mode 2

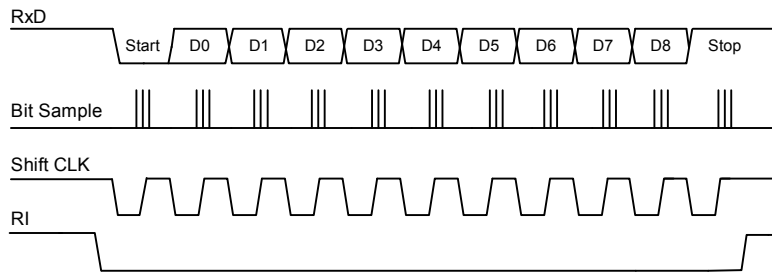


只有REN位置1时才允许接收。当RxD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RxD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RxD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RxD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RxD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置1，但必须满足下列条件：

- 1. RI = 0
- 2. SM2 = 0或者接收的第9位 = 1，且接收的字节符合实际从机地址。

如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置1。否则接收的数据帧会丢失。

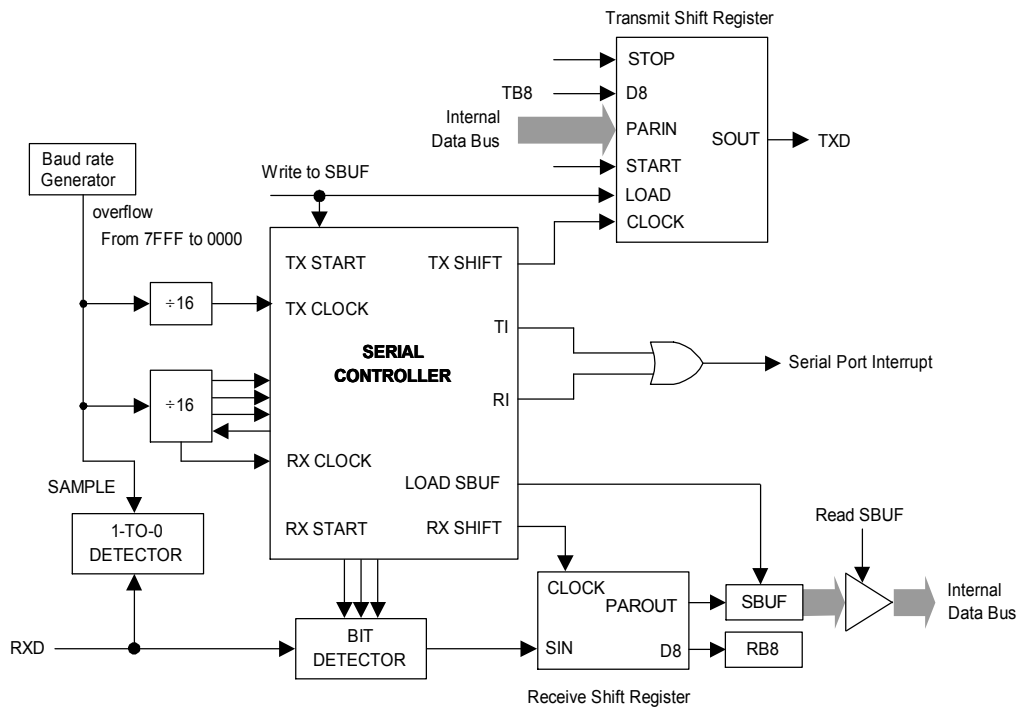
在停止位的当中，接收器回到寻找RxD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3: 9位EUART, 可变波特率, 异步全双工

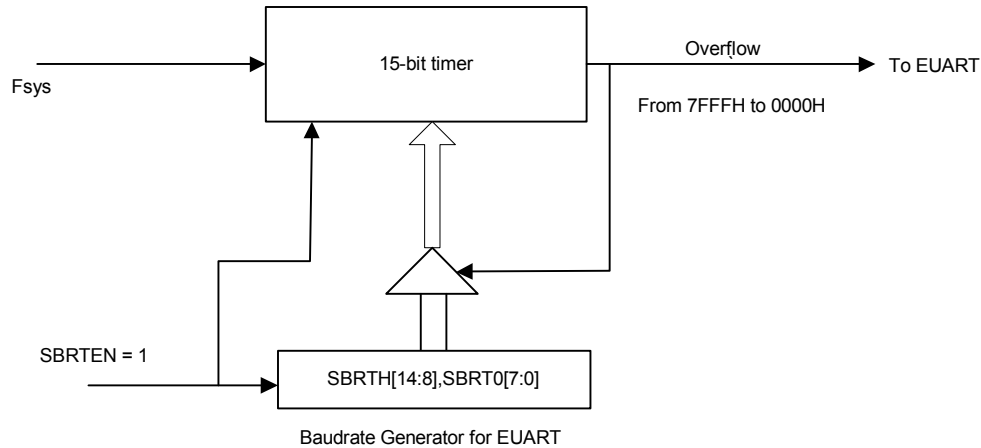
方式3使用方式2的传输协议以及方式1的波特率产生方式。





波特率

EUART0, EUART1, EUART2分别自带一个波特率发生器, 它实质上就是一个15位向上计数器。



由图得到, 波特率发生器的溢出率为:

$$SBRT_{overflowrate} = \frac{F_{sys}}{32768 - SBRT}, \quad SBRT = [SBRT1, SBRT0]$$

因此, EUART在各模式下的波特率计算公式如下。

在方式0中, 波特率可编程为系统时钟的1/12或1/4, 由SM2位决定。当SM2为0时, 串行端口在系统时钟的1/12下运行。当SM2为1时, 串行端口在系统时钟的1/4下运行。

在方式1和方式3中, 波特率固定为自带波特率发生器溢出率的1/16, 即:

$$BaudRate = \frac{SBRT_{overflowrate}}{16}$$

在方式2中, 波特率固定为系统时钟的1/32或1/64, 由SMOD位 (PCON.7) 中决定。当SMOD位为0时, EUART以系统时钟的1/64运行。当SMOD位为1时, EUART以系统时钟的1/32运行。

$$BaudRate = 2^{SMOD} \times \left(\frac{f_{SYS}}{64}\right)$$

多机通信

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下, 接收的是9位数据, 第9位移入RB8中, 然后再来一位停止位。EUART可以这样来设定: 当接收到停止位时, 只有在RB8 = 1的条件下, 串行口中断才会有效 (请求标志RI置1)。可以通过将SCON寄存器的SM2位置1使EUART具有这个功能。

在多机通讯系统中, 以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时, 它先送一地址字节, 以辨认目标从机。地址字节与数据字节可用第9数据位来区别, 地址字节的第9位为1, 数据字节的第9位为0。

如果从机SM2为1, 则不会响应数据字节中断。地址字节可以中断所有从机, 这样, 每一个从机都检查所接收到的地址字节, 以判别自己是不是目标从机。被寻到的从机清0 SM2位, 并准备接收即将到来的数据字节, 当接收完毕时, 从机再一次将SM2置1。没有被寻址的从机, 则维持它们的SM2位为1, 忽略到来的数据字节, 继续做自己的事情。

注意: 在方式0中, SM2用来选择波特率加倍。在方式1中, SM2用来检测停止位是否有效, 如果SM2 = 1, 接收中断不会响应直到接收到一个有效的停止位。



自动（硬件）地址识别

在方式2和方式3中，SM2置1将使EUART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其他的从机。

记忆码	从机1	从机2
SADDR	10100100	10100111
SADEN（为0的位被忽略）	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址（SADDR或SADEN）	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUART将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。

帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

注意：SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，RI清0，又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（在寄存器SCON中的FE）置1。

暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RxD引脚上出现上升沿）。



8.3.3 EUART1

EUART1, EUART2的控制和工作方式与EUART0完全相同, 此外, EUART1还包含IR接口(请见IR章节)。

8.3.4 寄存器

Table 8.10 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	SIDL	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SMOD	波特率加倍器 0: 在方式2中, 波特率为系统时钟的1/64 1: 在方式2中, 波特率为系统时钟的1/32
6	SSTAT	SCON[7:5]功能选择 0: SCON[7:5]工作方式作为SM0, SM1, SM2 1: SCON[7:5]工作方式作为FE, RXOV, TXCOL
5	SSTAT1	SCON1[7:5]功能选择 0: SCON1[7:5]工作方式如同SM10, SM11, SM12 1: SCON1[7:5]工作方式如同FE1, RXOV1, TXCOL1
4	SIDL	高级空闲模式控制位
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位
0	IDL	空闲模式控制位

Table 8.11 定时器2方式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	SSTAT2	ESU1	ESU2	-	-	-	T2OE	DCEN
读/写	读/写	读/写	读/写	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	-	-	0	0

位编号	位符号	说明
7	SSTAT2	SCON2[7:5]功能选择 0: SCON2[7:5]工作方式如同SM20, SM21, SM22 1: SCON2[7:5]工作方式如同FE2, RXOV2, TXCOL2
6	ESU1	EUART1中断允许控制位 0: 禁止EUART1中断 1: 允许EUART1中断
5	ESU2	EUART2中断允许控制位 0: 禁止EUART2中断 1: 允许EUART2中断



EUART0相关SFR

Table 8.12 EUART0控制及状态寄存器

98H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	EUART串行方式控制位, SSTAT = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE	EUART帧出错标志, 当FE位被读时, SSTAT位必须被设置为1 0: 无帧出错, 由软件清除 1: 发生帧出错, 由硬件置1
6	RXOV	EUART接收完毕标志位, 当RXOV位被读时, SSTAT位必须被设置为1 0: 无接收完毕, 由软件清除 1: 接收完毕, 由硬件置1
5	SM2	EUART多处理机通讯允许位 (第9位“1”校验器), SSTAT = 0 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI为1产生中断 在方式2和3下, 任何字节都会置RI为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位(1)才能置RI为1产生中断 在方式2和3下, 只有地址字节 (第9位 = 1) 能置RI为1产生中断
5	TXCOL	EUART发送冲突标志位, 当TXCOL位被读时, SSTAT位必须被设置为1 0: 无发送冲突, 由软件清除 1: 有发送冲突, 由硬件置1
4	REN	EUART接收器允许位 0: 接收禁止 1: 接收允许
3	TB8	第9位在EUART的方式2和3下发送, 由软件置1或清0
2	RB8	发送器, EUART的第8位 在方式0下, 不使用RB8 在方式1下, 如果接收中断发生, RB8的停止位会收到信号 在方式2和3下, 由第9位接收
1	TI	EUART的传送中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始
0	RI	EUART的接收中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始



Table 8.13 EUART0数据缓冲器寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF[7:0]	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回到接收锁存器中的内容

Table 8.14 EUART0从属地址及地址掩码寄存器

9AH-9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR (9AH)	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN (9BH)	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR[7:0]	SFR SADDR 定义EUART的从机地址
7-0	SADEN[7:0]	SFR SADEN 是一个位屏蔽寄存器，决定检验 SADDR 的哪些位对应接收地址 0: 在 SADDR 中的相应位被忽略 1: SADDR 中的相应位被检验是否对应接收地址

Table 8.15 EUART0波特率发生器寄存器

9CH-9DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH (9CH)	SBRTEN	SBRT0.14	SBRT0.13	SBRT0.12	SBRT0.11	SBRT0.10	SBRT0.9	SBRT0.8
SBRTL (9DH)	SBRT0.7	SBRT0.6	SBRT0.5	SBRT0.4	SBRT0.3	SBRT0.2	SBRT0.1	SBRT0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SBRTEN	EUART0 波特率发生器使能控制 0: 关闭（默认） 1: 打开
6-0	SBRTH[6:0]	EUART0 波特率发生器计数器高7位
7-0	SBRTL[7:0]	EUART0 波特率发生器计数器低8位



EUART1相关SFR

Table 8.16 EUART1控制及状态寄存器

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON1	SM10 /FE1	SM11 /RXOV1	SM12 /TXCOL1	REN1	TB18	RB18	TI1	RI1
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM10, SM11	EUART1串行方式控制位, SSTAT1 = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE1	EUART1帧出错标志, 当FE1位被读时, SSTAT1位必须被设置为1 0: 无帧出错, 由软件清除 1: 发生帧出错, 由硬件置1
6	RXOV1	EUART1接收完毕标志位, 当RXOV1位被读时, SSTAT1位必须被设置为1 0: 无接收完毕, 由软件清除 1: 接收完毕, 由硬件置1
5	SM12	EUART1多处理机通讯允许位 (第9位“1”校验器), SSTAT1 = 0 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI1为1产生中断 在方式2和3下, 任何字节都会置RI1为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位(1)才能置RI1为1产生中断 在方式2和3下, 只有地址字节 (第9位 = 1) 能置RI1为1产生中断
5	TXCOL1	EUART1发送冲突标志位, 当TXCOL1位被读时, SSTAT1位必须被设置为1 0: 无发送冲突, 由软件清除 1: 有发送冲突, 由硬件置1
4	REN1	EUART1接收器允许位 0: 接收禁止 1: 接收允许
3	TB18	第9位在EUART1的方式2和3下发送, 由软件置1或清除
2	RB18	发送器, EUART1的第8位 在方式0下, 不使用RB18 在方式1下, 如果接收中断发生, RB18的停止位会收到信号 在方式2和3下, RB18是接收到的第9位
1	TI1	EUART1的传送中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始
0	RI1	EUART1的接收中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始



Table 8.17 EUART1数据缓冲器寄存器

D9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF1	SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF1[7:0]	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF1的写入将发送字节到移位寄存器中，然后开始传输 SBUF1的读取返回接收锁存器中的内容

Table 8.18 EUART1从属地址及地址掩码寄存器

DAH-DBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR1 (DAH)	SADDR1.7	SADDR1.6	SADDR1.5	SADDR1.4	SADDR1.3	SADDR1.2	SADDR1.1	SADDR1.0
SADEN1 (DBH)	SADEN1.7	SADEN1.6	SADEN1.5	SADEN1.4	SADEN1.3	SADEN1.2	SADEN1.1	SADEN1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR1[7:0]	SFR SADDR1 定义EUART1的从机地址
7-0	SADEN1[7:0]	SFR SADEN1 是一个位屏蔽寄存器，决定检验 SADDR1 的哪些位对应接收地址 0：在 SADDR1 中的相应位被忽略 1：SADDR1中的相应位被检验是否对应接收地址

Table 8.19 EUART1波特率发生器寄存器

91H-92H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH1 (91H)	SBRT1EN	SBRT1.14	SBRT0.13	SBRT0.12	SBRT0.11	SBRT0.10	SBRT0.9	SBRT1.8
SBRTL1 (92H)	SBRT1.7	SBRT1.6	SBRT1.5	SBRT1.4	SBRT1.3	SBRT1.2	SBRT1.1	SBRT1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SBRT1EN	EUART1 波特率发生器使能控制 0：关闭（默认） 1：打开
6-0	SBRTH1[6:0]	EUART1 波特率发生器计数器高7位
7-0	SBRTL1[7:0]	EUART1 波特率发生器计数器低8位



EUART2相关SFR

Table 8.20 EUART2控制及状态寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON2	SM20 /FE2	SM21 /RXOV2	SM22 /TXCOL2	REN2	TB28	RB28	TI2	RI2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM20, SM21	EUART2串行方式控制位, SSTAT2 = 0 00: 方式0, 同步方式, 固定波特率 01: 方式1, 8位异步方式, 可变波特率 10: 方式2, 9位异步方式, 固定波特率 11: 方式3, 9位异步方式, 可变波特率
7	FE2	EUART2帧出错标志, 当FE2位被读时, SSTAT2位必须被设置为1 0: 无帧出错, 由软件清0 1: 发生帧出错, 由硬件置1
6	RXOV2	EUART2接收完毕标志位, 当RXOV2位被读时, SSTAT2位必须被设置为1 0: 无接收完毕, 由软件清0 1: 接收完毕, 由硬件置1
5	SM22	EUART2多处理机通讯允许位 (第9位“1”校验器), SSTAT2 = 0 0: 在方式0下, 波特率是系统时钟的1/12 在方式1下, 禁止停止位确认检验, 停止位将置RI2为1产生中断 在方式2和3下, 任何字节都会置RI2为1产生中断 1: 在方式0下, 波特率是系统时钟的1/4 在方式1下, 允许停止位确认检验, 只有有效的停止位(1)才能置RI2为1产生中断 在方式2和3下, 只有地址字节 (第9位 = 1) 能置RI2为1产生中断
5	TXCOL2	EUART2发送冲突标志位, 当TXCOL2位被读时, SSTAT2位必须被设置为1 0: 无发送冲突, 由软件清0 1: 有发送冲突, 由硬件置1
4	REN2	EUART2接收器允许位 0: 接收禁止 1: 接收允许
3	TB28	第9位在EUART2的方式2和3下发送, 由软件置1或清除
2	RB28	发送器, EUART2的第8位 在方式0下, 不使用RB28 在方式1下, 如果接收中断发生, RB28的停止位会收到信号 在方式2和3下, RB28是接收到的第9位
1	TI2	EUART2的传送中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始
0	RI2	EUART2的接收中断标志位 0: 由软件清0 1: 由硬件置1, 在方式0下的第8位最后, 或在其它方式下的停止位开始



Table 8.21 EUART2数据缓冲器寄存器

A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF2	SBUF2.7	SBUF2.6	SBUF2.5	SBUF2.4	SBUF2.3	SBUF2.2	SBUF2.1	SBUF2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF2[7:0]	SFR访问两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF2的写入将发送字节到移位寄存器中，然后开始传输 SBUF2的读取返回接收锁存器中的内容

Table 8.22 EUART2从属地址及地址掩码寄存器

A4H, ACH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR2 (A4H)	SADDR2.7	SADDR2.6	SADDR2.5	SADDR2.4	SADDR2.3	SADDR2.2	SADDR2.1	SADDR2.0
SADEN2 (ACH)	SADEN2.7	SADEN2.6	SADEN2.5	SADEN2.4	SADEN2.3	SADEN2.2	SADEN2.1	SADEN2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR2[7:0]	SFR SADDR2 定义EUART2的从机地址
7-0	SADEN2[7:0]	SFR SADEN2 是一个位屏蔽寄存器，决定检验 SADDR2 的哪些位对应接收地址 0：在 SADDR2 中的相应位被忽略 1：SADDR2中的相应位被检验是否对应接收地址

Table 8.23 EUART2波特率发生器寄存器

BAH, 8FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH2 (BAH)	SBRT2EN	SBRT2.14	SBRT2.13	SBRT2.12	SBRT2.11	SBRT2.10	SBRT2.9	SBRT2.8
SBRTL2 (8FH)	SBRT2.7	SBRT2.6	SBRT2.5	SBRT2.4	SBRT2.3	SBRT2.2	SBRT2.1	SBRT2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SBRT2EN	EUART2 波特率发生器使能控制 0：关闭（默认） 1：打开
6-0	SBRTH2[6:0]	EUART2 波特率发生器计数器高7位
7-0	SBRTL2[7:0]	EUART2 波特率发生器计数器低8位



8.4 红外接口

SH79F6431提供一个内建在EUART1内部的IR接口。除了EUART1波形内的高频载波信号外，其他与EUART1一致。EUART1和IR不能同时工作。IRF寄存器决定载波频率。每个载波都与带TXD1信号的下降沿同步。

当增加IR载波时，为了将EUART1误差减到最小，要求波特率低于9600bps。

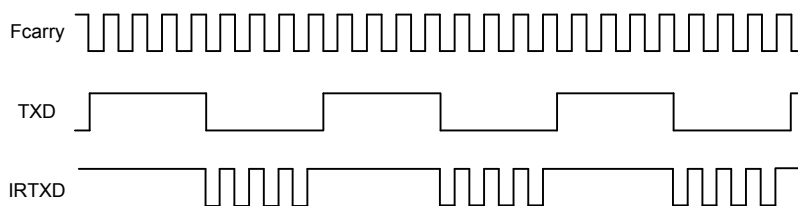
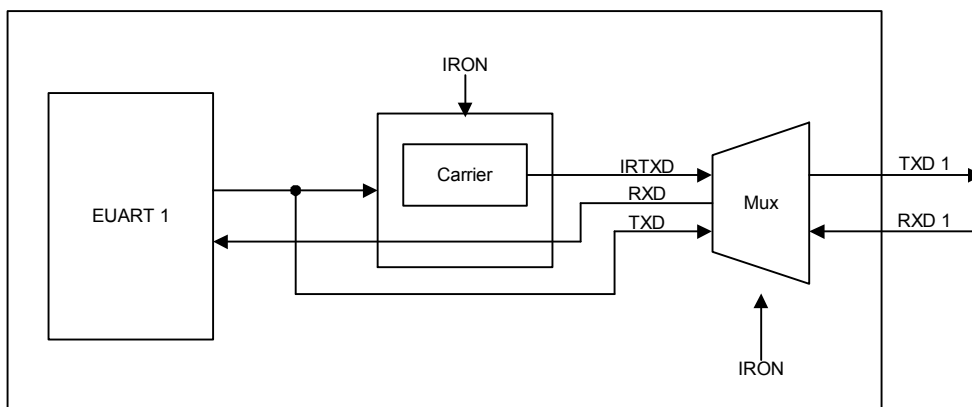


Table 8.24 IR控制寄存器

A1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IRCON (A1H)	IRON	IRF6	IRF5	IRF4	IRF3	IRF2	IRF1	IRF0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	IRON	IR允许/禁止控制位 0: 禁止IR, EUART1作为普通串行端口 1: 允许IR, IR频率载入EUART1的TxD信号
6-0	IRF[6:0]	IR载波频率选择器 $F_{carrier} = \frac{SYSCLK}{4 \times (IRF + 1)}$



8.5 模/数转换器 (ADC)

8.5.1 特性

- 10位分辨率
- 内建基准电压
- 7模拟通道输入

SH79F6431包括一个单端型、10位逐次逼近型数/模转换器，ADC内建的基准电压 V_{REF} 和 V_{OUT} 相连，4个ADC通道都可以独立输入模拟信号，但是每次转换只能使用一个通道。GO/DONE信号控制开始转换，提示转换结束。当转换完成时，更新ADC数据寄存器与此同时，设置ADCON寄存器中的ADCIF位，并且产生一个中断（如果允许ADC中断）。

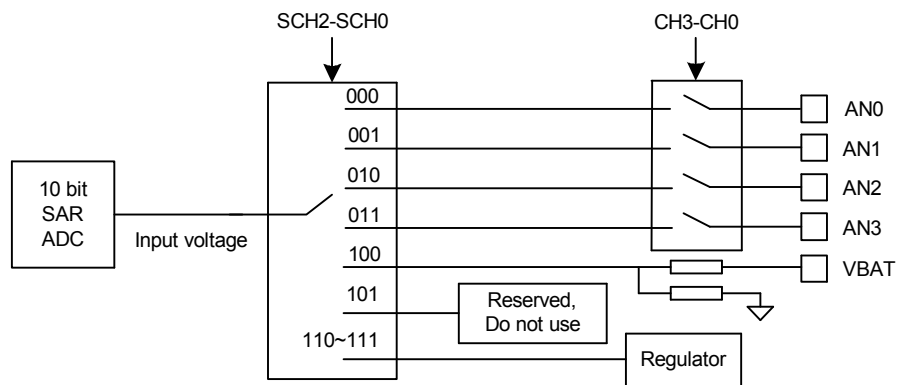
ADC模块整合数字比较功能可以比较ADC中的模拟输入的值与数字值。如果允许数字比较功能（在ADCON寄存器中的EC位置1），并且ADC模块使能（在ADCON寄存器中的ADON位置1），只有当相应的模拟输入的数字值大于寄存器中的比较值（ADDH/L）时，才会产生ADC中断。当GO/DONE置1时，数字比较功能会持续工作，直到GO/DONE清0。这一点与模数转换工作方式不同。

带数字比较功能的ADC模块能在Idle模式下工作，并且ADC中断能够唤醒Idle模式。但是，在Power-Down模式下，ADC模块被禁止。

电池电压至ADC测量之前，内部先经过电阻分压。ADC测量的是1/2的电池电压，每个LSB对应6.445mV。

注意：电池电压测量应在正常供电模式下进行，电池供电模式下测量无意义。

8.5.2 ADC模块图



ADC Block Diagram



8.5.3 寄存器

Table 8.25 ADC控制寄存器

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCON	ADON	ADCIF	EC	-	SCH2	SCH1	SCH0	GO/DONE
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	ADON	ADC允许 0: 禁止ADC模块 1: 允许ADC模块
6	ADCIF	ADC中断标记 0: 无ADC中断 1: 由硬件置1, 表示已完成AD转换或者模拟输入大于ADDH/ADDL (如果允许数字比较模块)
5	EC	比较功能允许 0: 禁止比较功能 1: 允许比较功能
4	-	保留位
3-1	SCH[2:0]	ADC信道选择 000: ADC通道AN0 001: ADC通道AN1 010: ADC通道AN2 011: ADC通道AN3 100: 电池 101: 保留项, 请勿使用 其他: 内部稳压源
0	GO/DONE	ADC状态标记 0: 当完成AD转换时, 由硬件自动清0。在转换期间清0这个位会中止AD转换。如果允许数字比较功能, 该位不会由硬件清0只能由软件清0 1: 设置开始AD转换或者启动数字比较功能

注意: 保留位需始终保持为0



Table 8.26 ADC定时控制寄存器

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADT	TADC2	TADC1	TADC0	-	TS3	TS2	TS1	TS0
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7-5	TADC[2:0]	ADC时钟周期选择位 000: ADC时钟周期 $t_{AD} = 2 t_{SYS}$ 001: ADC时钟周期 $t_{AD} = 4 t_{SYS}$ 010: ADC时钟周期 $t_{AD} = 6 t_{SYS}$ 011: ADC时钟周期 $t_{AD} = 8 t_{SYS}$ 100: ADC时钟周期 $t_{AD} = 12 t_{SYS}$ 101: ADC时钟周期 $t_{AD} = 16 t_{SYS}$ 110: ADC时钟周期 $t_{AD} = 24 t_{SYS}$ 111: ADC时钟周期 $t_{AD} = 32 t_{SYS}$
3-0	TS[3:0]	采样时间选择位 $2 t_{AD} \leq \text{采样时间} = (TS[3:0]+1) * t_{AD} \leq 15 t_{AD}$

注意:

- (1) 请确保 $t_{AD} \geq 1\mu s$;
- (2) 即使 $TS[3:0] = 0000$, 最小采样时间为 $2t_{AD}$;
- (3) 即使 $TS[3:0] = 1111$, 最大采样时间为 $15t_{AD}$;
- (4) 在设置 $TS[3:0]$ 前, 请估算连接到ADC输入引脚的串联电阻;
- (5) 选择 $2t_{AD}$ 为采样时间时, 请确保连接到ADC输入引脚的串联电阻小于 $10k\Omega$;
- (6) 总共转换时间 = $12t_{AD} + \text{采样时间}$ 。

Table 8.27 ADC通道配置寄存器

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADCH	-	-	-	-	CH3	CH2	CH1	CH0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	CH[3:0]	信道配置 0: P2.6-P2.3作为I/O端口 1: P2.6-P2.3作为ADC输入口



Table 8.28 AD转换数据寄存器（比较值寄存器）

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDL	-	-	-	-	-	-	A1	A0
读/写	-	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	0	0
97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ADDH	A9	A8	A7	A6	A5	A4	A3	A2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
1-0 7-0	A9-A0	ADC数据寄存器 采样模拟电压的数字值。当完成转换后，这个值会更新。 如果ADC数字比较功能使能（EC = 1），这个值将与模拟输入进行比较。

启动ADC转换步骤:

- (1) 选择模拟输入通道
- (2) 使能ADC模块
- (3) $\overline{GO/DONE}$ 置1开始ADC转换
- (4) 等待 $\overline{GO/DONE} = 0$ 或者 $ADCIF = 1$ ，如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 $ADCIF$
- (5) 从ADDH/ADDL获得转换数据
- (6) 重复步骤3-5开始另一次转换

启动数字比较功能步骤:

- (1) 选择模拟输入通道
- (2) 写入ADDH/ADDL，设置比较值
- (3) EC置1使能数字比较功能
- (4) 使能ADC模块
- (5) $\overline{GO/DONE}$ 置1开始数字比较功能
- (6) 如果模拟输入的值比设置的比较值大，ADIF会被置1。如果ADC中断使能，则ADC中断将会产生，用户需要软件清0 $ADCIF$
- (7) 数字比较功能会持续工作，直到 $\overline{GO/DONE}$ 清0

**8.6 日历时钟 (RTC)****8.6.1 特性**

- 32.768kHz时钟输入
- 半秒/秒、分钟、时、日、星期、月、年寄存器
- 自动跨月、闰年调整的日寄存器

8.6.2 功能说明**时间和日历功能**

RTC模块以秒、分钟和小时提供时钟指示；以星期、日、月和年提供日历指示，并能对月和闰年进行自动调节。读取相关日历的各寄存器返回当前时间和日期。写入这些寄存器可设置时间和日期，而计数器会从新的设置开始重新计数。

日、星期、月、年寄存器提供日历功能，日寄存器数据的循环会根据月和闰年自动调整。

RTC时间循环长度

寄存器	计数范围	计数溢出及自动数据重置	备注
SEC	00-59	59→00	-
MIN	00-59	59→00	-
HR	00-23	23→00	-
DAY	01-31	31→01	MTH = 1, 3, 5, 7, 8, 10, 12
	01-30	30→01	MTH = 4, 6, 9, 11
	01-29	29→01	MTH = 2, YR 为闰年
	01-28	28→01	MTH = 2, YR 为平年
MTH	01-12	12→01	-
YR	0-99	99→0	-
DOW	0-6	6→0	-

时钟功能

半秒/秒、分钟和小时寄存器提供了系统的时钟功能。半秒寄存器每次加1均会产生一个半秒中断请求信号，如果半秒中断允许（EHSEC = 1），CPU将响应半秒中断。

日历功能

日期、星期、月和年计数寄存器提供日历功能。日计数器的计数范围会根据月和年（闰年）自动调节。年计数器计数范围为0-99。

补偿

内建的频率补偿机制允许RTC模块可以使用非高精度32.768kHz晶振为其提供RTC计数时钟。有了补偿机制，系统可以得到精度高于驱动晶振精度的实时时钟。补偿值可以通过RTC模块校准功能由硬件完成，也可以由应用软件设置。

软件校准功能

设置OUTF[1:0]为10，CALOUT引脚输出原始的32.768kHz晶振频率，用高精度的频率计测试其频率，将测试所得频率值减去32768，差值除以32768，得到以ppm为单位的误差值。误差值除以2.03后，取整数值为校准误差E。校准误差E储存至误差寄存器（RTC校准数据寄存器RTCDAT）中。校准后的效果可以通过设置COMEN为1和OUTF[1:0]为11，测试CALOUT引脚输出的1Hz信号频率获得。



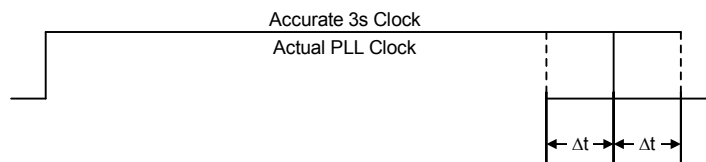
8.6.3 RTC时钟校准和补偿（方式A）

RTC模块内建针对RTCCLK的校准和补偿电路。电路采用补偿32.768kHz晶体振荡器频率偏差的方法以得到更加精准的RTC时钟。利用这个方法可以降低晶振的成本。

如果知道晶振的温度曲线特性及当前的温度，校准电路可以根据周围温度对晶振的频率偏差作出补偿。

电路提供最大±258ppm的补偿范围（-127~127），适用于误差小于200ppm的晶振，也可以降低PCB成本。使用这种运算规则，RTC模块能达到精确度在±5ppm内的RTC补偿时钟。

自动校准电路通过32.768kHz晶体振荡器驱动的RTCCLK信号与从CALIN引脚输入的1Hz（1ppm）信号进行比较，通过设置RTCCON寄存器的CAL位和AUTOCAL位来启动校准。在3秒的校准期间，“时间比较”模块比较两个时钟源的时间差异。3秒时间到，校准结束，硬件自动将校准误差E存储至误差寄存器RTCDAT中，同时将CALCAL位和AUTOCAL位清0。



3秒内1HzCLK和PLLCLK之间的时差

校准误差

在1HzCLK开始之后，RTCCLK开始计数，在1HzCLK停止之后，RTCCLK停止计数。在3秒之内1HzCLK和RTCCLK之间的差异可以用PLLCLK时钟表示如下：

$$E = PLLCLK \text{ cycles in } 3s - 32768 \times 5 \times 3$$

同步误差

因为PLLCLK和1HzCLK不能同步进行，导致的最大误差为±1 X PLLCLK。

相应的误差为：

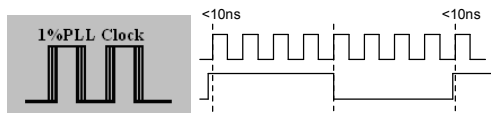
$$\frac{\pm 1}{32768 \times 5 \times 3} \times 10^6 \approx \pm 2 \text{ ppm}$$



同步误差

其次为PLL电路产生的误差。由于PLL电路的限制，存在PLL误差，每个PLL时钟有1%的误差。累计到每个基础时钟，导致在每个基础时钟（32KHz）的上升沿有大约10ns的误差。因此最大PLL误差可如下计算出：

$$\pm \left(\frac{2 \times 0.07}{32768 \times 5 \times 3} + \frac{10 \times 10^{-9}}{32768 \times 5 \times 3} \right) \times 10^6 < \pm 1 \text{ ppm}$$



PLL误差

因此总误差在±3ppm左右。

校准误差E储存在8位误差寄存器中（RTC校准数据寄存器RTCDAT）。最高位为符号位，1代表负数，0代表正数。其余7位代表校准的实际误差值。负E值表示PLLCLK周期数要减去E值，因为RTCCLK比理想值32.768kHz慢，32768个RTCCLK时钟周期比1秒长。正E值表示PLLCLK周期数要加上E值，因为RTCCLK比理想值32.768kHz快，32768个RTCCLK时钟周期比1秒短。

如果时间差超过127个RTCCLK周期，E寄存器溢出，EVOL标记被置1。超出127的余数被记录在E寄存器中。

校准运算规则

在校准之后，E值存储在校准数据寄存器RTCDAT中，只有当RTCCON寄存器的COMEN位置1时，系统补偿功能才能启动。

用户首先要在RTC可运行的每个温度点进行校准操作，然后将相应的校准值E存储在“校准表”（软件）中。当温度改变时，用户应该查询这个“校准表”，并将相应E值写入寄存器RTCDAT中。



8.6.4 RTC时钟校准和补偿（方式B）

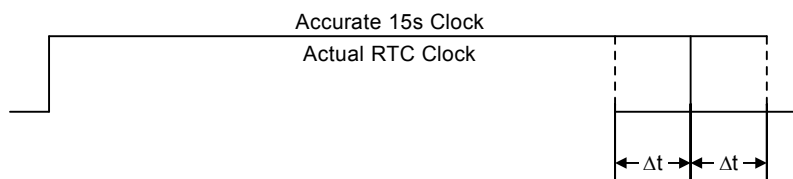
概述

RTC模块内建针对RTCCLK的校准和补偿电路。电路采用补偿32.768kHz晶体振荡器频率偏差的方法以得到更加精准的RTC时钟。利用这个方法可以降低晶振的成本。

如果知道晶振的温度曲线特性及当前的温度，校准电路可以根据周围温度对晶振的频率偏差作出补偿。

电路提供最大±258ppm的补偿范围（-127~127），适用于误差小于200ppm的晶振，也可以降低PCB成本。使用这种运算规则，RTC模块能达到精确度在±5ppm内的补偿RTC时钟。

自动校准电路通过32.768kHz晶体振荡器驱动的RTCCLK信号与从CALIN引脚输入的1Hz（1ppm）信号进行比较，通过设置RTCCON寄存器的CAL位和AUTOCAL位来启动校准。在3秒的校准期间，“时间比较”模块比较两个时钟源的时间差异。15秒时间到，校准结束，硬件自动将校准误差E存储至误差寄存器RTCDAT中，同时将CALCAL位和AUTOCAL位清0。



15秒内1HzCLK和RTCCLK时差

校准误差

在1HzCLK开始之后，RTCCLK开始计数，在1HzCLK停止之后，RTCCLK停止计数。在15秒之内1HzCLK和RTCCLK之间的差异可以用RTCCLK时钟表示如下：

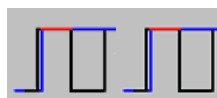
$$E = \text{RTCCLK cycles in } 15s - 32768 \times 15$$

同步误差

因为RTCCLK和1HzCLK不能同步进行，导致的最大误差为±1 X RTCCLK。

相应的误差为：

$$\frac{\pm 1}{32768 \times 15} \times 10^6 \approx \pm 2 \text{ ppm}$$



同步误差

校准误差E储存在8位误差寄存器中（RTC校准数据寄存器RTCDAT）。最高位为符号位，1代表负数，0代表正数。其余7位代表校准的实际误差值。负E值表示PLLCLK周期数要减去E值，因为RTCCLK比理想值32.768kHz慢，32768个RTCCLK时钟周期比1秒长。正E值表示PLLCLK周期数要加上E值，因为RTCCLK比理想值32.768kHz快，32768个RTCCLK时钟周期比1秒短。

如果时间差超过127 RTCCLK个周期，E寄存器溢出，EVOL标记被置1。超出127的余数被记录在E寄存器中。

校准运算法则

在校准之后，E值存储在校准数据寄存器RTCDAT中，只有当RTCCON寄存器中的COMEN位置1时，系统补偿功能才能启动。

用户首先要在RTC可运行的每个温度点进行校准操作，然后将相应的校准值E存储在“校准表”（软件）中。当温度改变时，用户应该查询这个“校准表”，并将相应E值写入寄存器RTCDAT中。



8.6.5 寄存器

Table 8.29 RTC控制寄存器

BEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCCON	RTCEN	HSECIF	COMEN	CAL	AUTOCAL	OUTF1	OUTF0	EOVL
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值(POR)	*	0	*	0	0	0	0	0
复位值(WDT/LVR/PIN)	u	0	u	0	0	0	0	0

位编号	位符号	说明
7	RTCEN	日历时钟允许位 0: RTC模块禁止 1: RTC模块允许 注意: 复位不改变RTCEN位值
6	HSECIF	半秒中断标志位 0: 无半秒计数器增加 1: 半秒计数器增加
5	COMEN	RTC补偿允许位 0: 禁止补偿机制 1: 允许补偿机制 注意: 复位不改变COMEN位值
4	CAL	RTC补偿值寄存器写允许 0: 禁止RTC补偿寄存器写操作 1: 允许RTC补偿寄存器写操作
3	AUTOCAL	RTC自动校准允许位 0: 禁止RTC自动校准 1: 允许RTC自动校准, P2.1用作CALIN引脚来接收外灌的1Hz信号由RTC自动校准校准完成后, CAL和AUTOCAL位被自动清0
2-1	OUTF[1:0]	校准模式下的CALOUT引脚输出频率选择位 00-01: 断开CALOUT引脚 10: CALOUT引脚输出原始的(外接的)32.768kHz晶振时钟 11: CALOUT引脚输出周期为1s的时钟 当COMMEN = 1时, 输出经补偿过的周期为1s的时钟 当COMMEN = 0时, 输出未经补偿过的周期为1s的时钟
0	EOVL	误差溢出标志位 0: 最后一次自动校准无误差溢出 1: 最后一次自动校准有误差溢出, 即频率偏差超出范围无法校准

* 注意: 芯片电源下电后上电初始值为随机, 其它形式的复位寄存器保持不变。(以下同)

注意1:

CAL和AUTOCAL的相互关系如下:

CAL, AUTOCAL:

0x: 禁止写入E寄存器RTCDAT寄存器

10: E寄存器RTCDAT仅可由软件写入, 与RTCEN位状态无关。

11: E寄存器仅可由RTC校准电路写入, 即: 仅当RTCEN位为1, 且CAL、AUTOCAL两位均置1时, E寄存器RTCDAT可由RTC校准电路将补偿数据写入。之后, CAL、AUTOCAL两位由硬件自动清0。



Table 8.30 RTC补偿值(E)寄存器

BFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCDAT	E7	E6	E5	E4	E3	E2	E1	E0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	*	*	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7-0	E[7:0]	<p>RTC补偿值 (E寄存器)</p> <p>E[7:0]补偿数值用来表示RTC工作时需要进行补偿的时钟个数。E[7]位表示符号，0代表正数，1代表负数。E[6:0]存储补偿值。如果补偿值超过±127，EOVL标记被置起，超出127的余数被记录在E寄存器中。</p> <p>当允许补偿时(COMEN = 1):如果E是负，表示每一个调整周期中要减去E值；如果E是正，表示每一个调整周期中要加上E值。</p> <p>在自动校准之后，RTC补偿电路将补偿值写入E[7:0]。</p> <p>当CAL = 1, AUTOCAL = 0时，只能由用户写入E[7:0]。</p> <p>注意: 复位不改变E[7:0]值</p>

注意: 当允许校准时, RTC时钟和日历功能不受影响。

Table 8.31 RTC输出时间控制寄存器

BDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RTCT	-	-	-	-	-	-	RTCT1	RTCT0
读/写	-	-	-	-	-	-	读/写	读/写
复位值(POR)	-	-	-	-	-	-	*	*
复位值(WDT/LVR/PIN)	-	-	-	-	-	-	u	u

位编号	位符号	说明
1-0	RTCT[1:0]	<p>RTC输出时间控制位</p> <p>00: 每0.5s将HSECIF位置1</p> <p>01: 每1s将HSECIF位置1</p> <p>10: 每1min将HSECIF位置1</p> <p>11: 每1hour将HSECIF位置1</p>

Table 8.32 秒和半秒寄存器

C1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SEC	HSEC	SEC6	SEC5	SEC4	SEC3	SEC2	SEC1	SEC0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	*	*	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7	HSEC	半秒指示位，按半秒的频率交替置0和1。
6-0	SEC[6:0]	<p>寄存器(第0位-第6位)存秒计数器的当前值(BCD)。可以在任何时候读取寄存器(第0位-第6位)而不影响计数器计数。写入寄存器会载入值到秒计数器，计数器继续从新值开始计数。秒计数器的值在到达59之后滚动至0。</p> <p>0-59之外的数据无法写入。</p> <p>注意不要写入0x、1x、2x、3x、4x (x = A-FH)非法数据。</p>



Table 8.33 分钟寄存器

C2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MIN	-	MIN6	MIN5	MIN4	MIN3	MIN2	MIN1	MIN0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	-	*	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	-	u	u	u	u	u	u	u

位编号	位符号	说明
6-0	MIN[6:0]	寄存器存储分钟计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数的。写入寄存器会载入值到分钟计数器，计数器继续从新值开始计数。分钟计数器的值在到达59之后滚动至0。 0-59之外的数据无法写入。 注意不要写入0x、1x、2x、3x、4x (x = A-FH)非法数据。

Table 8.34 小时寄存器

C3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
HR	-	-	HR5	HR4	HR3	HR2	HR1	HR0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	-	-	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	-	-	u	u	u	u	u	u

位编号	位符号	说明
5-0	HR[5:0]	寄存器存储小时计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数的。写入寄存器会载入值到小时计数器，计数器继续从新值开始计数。小时计数器的值在到达23之后滚动至0。 0-23之外的数据无法写入。 注意不要写入0x、1x (x = A-FH)非法数据。

Table 8.35 日寄存器

C4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DAT	-	-	DAY5	DAY4	DAY3	DAY2	DAY1	DAY0
读/写	-	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	-	-	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	-	-	u	u	u	u	u	u

位编号	位符号	说明
5-0	DAY[5:0]	寄存器存储日计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到日计数器，计数器继续从新值开始计数。日计数器的值根据月和年寄存器的值在到达28、29、30或31之后滚动至1。 1-31之外的数据无法写入。 注意不要写入1x、2x (x = A-FH)非法数据。



Table 8.36 月寄存器

C5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MTH	-	-	-	MTH4	MTH3	MTH2	MTH1	MTH0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值(POR)	-	-	-	*	*	*	*	*
复位值(WDT/LVR/PIN)	-	-	-	u	u	u	u	u

位编号	位符号	说明
4-0	MTH[4:0]	寄存器存储月计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到月计数器，计数器继续从新值开始计数。月计数器的值在到达12之后滚动至1。 1-12之外的数据无法写入。 注意不要写入0x (x = A-FH)非法数据。

Table 8.37 年寄存器

C6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
YR	YR7	YR6	YR5	YR4	YR3	YR2	YR1	YR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR)	*	*	*	*	*	*	*	*
复位值(WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
7-0	YR[7:0]	寄存器存储年计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到年计数器，计数器继续从新值开始计数。 年计数器的值在到达99之后滚动至0。 0-99之外的数据无法写入。

Table 8.38 星期寄存器

C7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DOW	-	-	-	-	-	DOW2	DOW1	DOW0
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值(POR)	-	-	-	-	-	*	*	*
复位值(WDT/LVR/PIN)	-	-	-	-	-	u	u	u

位编号	位符号	说明
2-0	DOW[2:0]	寄存器存储星期计数器的当前值(BCD)。可以在任何时候读取这位而不影响计数器计数。写入寄存器会载入值到星期计数器，计数器继续从新值开始计数。星期计数器的值在到达6之后滚动至0。 0-6之外的数据无法写入。



8.7 脉宽调制模块 (PWM)

8.7.1 特性

- 两路 12 位精度 PWM 模块
- 提供每个 PWM 周期溢出中断
- 输出极性可选择

内建两路12位PWM模块。PWM模块可以产生2路周期和占空比分别可以调整的脉宽调制波形。PWMxEN (x = 0-1) 位用于使能2路PWM模块。PWMxCON (x = 0-1) 控制PWMx模块的时钟源、输出极性、周期中断等。寄存器PWMxPH/L (x = 0-1) 用于设置PWMx模块的周期，寄存器PWMxDH/L (x = 0-1) 用于设置PWMx模块的占空比。

8.7.2 PWM寄存器

Table 8.39 PWMx控制寄存器PWMxCON (x = 0-1)

B6H, B7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0CON (B6H)	PWM0EN	PWM0S	PWM0CK1	PWM0CK0	-	PWM0IE	PWM0IF	PWM0CH
PWM1CON (B7H)	PWM1EN	PWM1S	PWM1CK1	PWM1CK0	-	PWM1IE	PWM1IF	PWM1CH
读/写	读/写	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	-	0	0	0

位编号	位符号	说明
7	PWMxEN	PWMx使能位 0: 禁止PWMx模块 1: 允许PWMx模块
6	PWMxS	PWMx输出模式 0: PWMx占空比期间输出高电平，占空比溢出后输出低电平 1: PWMx占空比期间输出低电平，占空比溢出后输出高电平
5-4	PWMxCK1-0	PWMx时钟选择位 00: 系统时钟/1 01: 系统时钟/2 10: 系统时钟/4 11: 系统时钟/8
2	PWMxIE	PWMx中断使能位 0: 禁止PWMx周期中断 1: 允许PWMx周期中断
1	PWMxIF	PWMx中断标志位 0: PWMx周期计数器没有溢出 1: PWMx周期计数器溢出，由硬件置1
0	PWMxCH	PWMx引脚输出控制位 0: PWMx输出禁止，用作I/O等功能 1: PWMx输出允许



Table 8.40 PWM0周期寄存器PWM0PH/L

DFH, DEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PH (DFH)	-	-	-	-	PWM0P.11	PWM0P.10	PWM0P.9	PWM0P.8
PWM0PL (DEH)	PWM0P.7	PWM0P.6	PWM0P.5	PWM0P.4	PWM0P.3	PWM0P.2	PWM0P.1	PWM0P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 7-0	PWM0P[11:0]	PWM0数据寄存器

PWM0的计数器计满至PWM0PH/L中的值后归零，若PWM0PH/L为0时，如果PWM0S为0，则PWM0引脚输出低电平；如果PWM0S为1，则PWM0引脚输出高电平。

Table 8.41 PWM1周期寄存器PWM1PH/L

FEH, FDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1PH (FEH)	-	-	-	-	PWM1P.11	PWM1P.10	PWM1P.9	PWM1P.8
PWM1PL (FDH)	PWM1P.7	PWM1P.6	PWM1P.5	PWM1P.4	PWM1P.3	PWM1P.2	PWM1P.1	PWM1P.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 7-0	PWM1P[11:0]	PWM1数据寄存器

PWM1的计数器计满至PWM1PH/L中的值后归零，若PWM1PH/L为0时，如果PWM1S为0，则PWM1引脚输出低电平；如果PWM1S为1，则PWM1引脚输出高电平。

注意：修改寄存器PWMxPH将使得PWMx的输出在下一个周期生效。用户需先修改PWMxPL，再修改PWMxPH以修改PWM周期。



Table 8.42 PWM0占空比寄存器PWM0DH/L

DDH, DCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0DH (DDH)	-	-	-	-	PWM0D.11	PWM0D.10	PWM0D.9	PWM0D.8
PWM0DL (DCH)	PWM0D.7	PWM0D.6	PWM0D.5	PWM0D.4	PWM0D.3	PWM0D.2	PWM0D.1	PWM0D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
3-0 7-0	PWM0D[11-0]	<p>PWM0占空比控制，控制PWM0波形占空比的输出时间</p> <p>1. 当PWM0P ≤ PWM0D时 如果PWM0S = 0，则PWM0引脚输出高电平 如果PWM0S = 1，则PWM0引脚输出低电平</p> <p>2. 当PWM0D = 00H时 如果PWM0S = 0，则PWM0引脚输出低电平 如果PWM0S = 1，则PWM0引脚输出高电平</p>

Table 8.43 PWM1占空比寄存器PWM1DH/L

FAH, F9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM1DH (FAH)	-	-	-	-	PWM1D.11	PWM1D.10	PWM1D.9	PWM1D.8
PWM1DL (F9H)	PWM1D.7	PWM1D.6	PWM1D.5	PWM1D.4	PWM1D.3	PWM1D.2	PWM1D.1	PWM1D.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

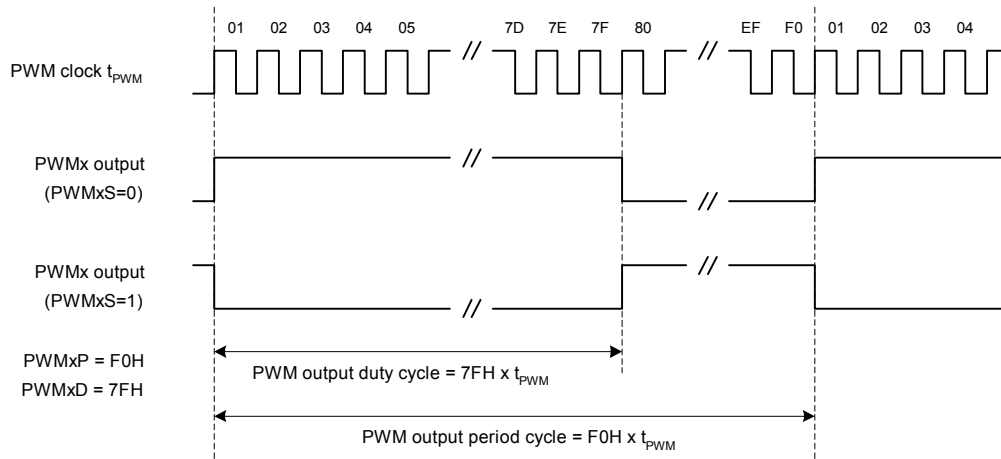
位编号	位符号	说明
3-0 7-0	PWM1D[11-0]	<p>PWM1占空比控制，控制PWM1波形占空比的输出时间</p> <p>1. 当PWM1P ≤ PWM1D时 如果PWM1S = 0，则PWM1引脚输出高电平 如果PWM1S = 1，则PWM1引脚输出低电平</p> <p>2. 当PWM1D = 00H时 如果PWM1S = 0，则PWM1引脚输出低电平 如果PWM1S = 1，则PWM1引脚输出高电平</p>

注意：修改寄存器PWMxDH将使得PWMx的输出在下一个周期生效。用户需先修改PWMxDL，再修改PWMxDH以修改PWM占空比。

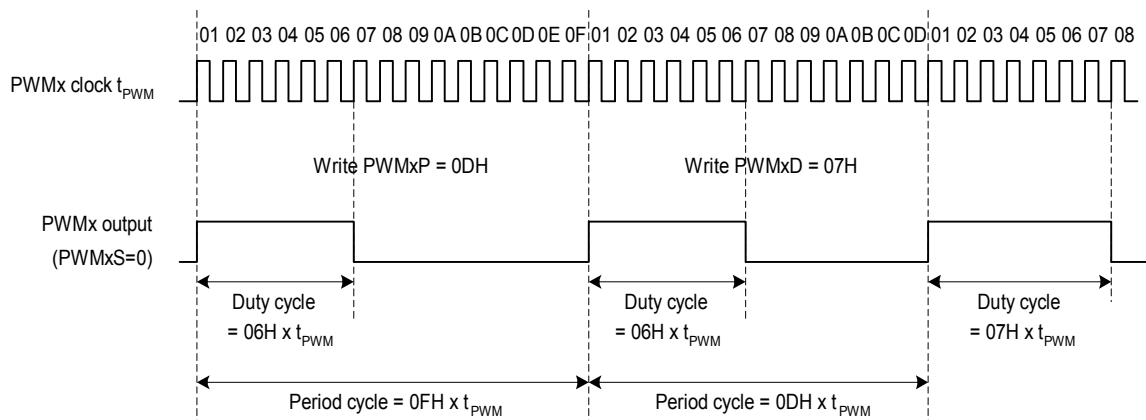


注意事项:

1. $PWMxEN$ 位控制 $PWMx$ 模块打开。
2. $PWMxCH$ ($x = 0-1$) 位能选择 端口是作为I/O端口还是 PWM 输出端口。
3. 在 $IEN1$ 寄存器中的 $EPWMx$ 位和 $PWMxCON$ 寄存器中的 $PWMxIE$ 位允许/禁止 $PWMx$ 中断。
4. 如果 $PWMENx$ 置1, PWM 模块打开, 但 $PWMxCH$ ($x = 0-1$) = 0, $PWMx$ 输出关闭, 此时 $PWMx$ 模块可以用作一个12bit timer, 此时如果中断控制寄存器 $IEN1$ 的 $EPWMx$ 位置1且 $PWMxIF = 1$, 则 $PWMx$ 中断照样发生。



PWM输出范例



PWM输出周期或者占空比改变范例



8.8 低电压检测 (LPD)

低电压检测功能 (LPD) 用来监测 V_{DD} 电压和VIN引脚电压。VIN引脚电压检测功能由代码选择其功能是否有效。若VIN引脚检测功能有效，VIN引脚电压低于1.2V，则硬件设置标记FVIN为0；若引脚电压高于1.2V，则硬件设置FVIN标记为1。低电压检测电路检测到 V_{DD} 电压低于2.7V，则硬件设置标记FVDD为0；若检测到 V_{DD} 高于2.7V，则硬件设置标记FVDD为1。低电压检测功能提供VIN引脚和 V_{DD} 电压标记给电源管理功能，但只有 V_{DD} 电压标记能够实现供电的自动切换。

Table 8.44 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	FVIN	LPDIF	VOUTS	FVDD	LPDS	-	AUTOS
读/写	读/写	读	读/写	读/写	读	读	-	读/写
复位值 (POR/WDT/LVR/PIN)	1	0	0	0 u 0 0	0	0	-	0 u 0 0

位编号	位符号	说明
7	LPDEN	LPD允许 0: 禁止低电压检测 1: 允许低电压检测
6	FVIN	VIN引脚电压状态标记 0: VIN引脚电压低于1.2V 1: VIN引脚电压高于1.2V 若代码选择禁止VIN电压检测功能，此标志位无效
5	LPDIF	LPD中断请求标志 0: 无中断挂起读/写 1: 中断挂起
4	VOUTS	供电电源状态 0: 电池供电至VOUT 1: 外部供电至VOUT
3	FVDD	V_{DD} 电压状态标记 0: V_{DD} 电压低于2.7V 1: V_{DD} 电压高于2.7V
2	LPDS	LPD中断源 0: V_{DD} 电压引起中断 1: VIN引脚电压引起中断
0	AUTOS	供电自动切换允许 0: 允许供电自动切换 1: 禁止供电自动切换



8.9 低电压复位 (LVR)

8.9.1 特性

- LVR 去抖动时间 T_{LVR} 为 30-60 μ s
- 当供电电压低于设定电压 V_{LVR} 时，将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压，当供电电压低于设定电压 V_{LVR} 时，SH79F6431 将产生内部复位。LVR 去抖动时间 T_{LVR} 大约为 30 μ s-60 μ s。

LVR 功能打开后，具有以下特性 (t 表示电压低于设定电压 V_{LVR} 的时间)：

当 $V_{OUT} \leq V_{LVR}$ 且 $t \geq T_{LVR}$ 时产生系统复位。

当 $V_{OUT} > V_{LVR}$ 或 $V_{OUT} < V_{LVR}$ ，但 $t < T_{LVR}$ 时不会产生系统复位。

通过代码选项，可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中，接通大负载后容易导致 SH79F6431 供电暂时低于定义的工作电压。低电压复位可以应用于此，保护系统在低于设定电压下产生有效复位。



8.10 看门狗定时器（WDT），程序超范围溢出（OVL）复位及其它复位状态

8.10.1 特性

- 程式超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗可以工作在掉电模式下
- 看门狗溢出频率可选

程序超范围溢出复位

SH79F6431为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0xA5填满。

看门狗

看门狗定时器是一个递减计数器，独立内建RC振荡器作为其时钟源，因此可以通过代码选项选择在掉电模式下仍持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。

其它一些复位标志列举如下：



8.10.2 寄存器

Table 8.45 复位控制寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出或程式超范围溢出标志位 看门狗溢出时由硬件置1，可由软件或上电复位清0 0: 未发生WDT溢出或程式超范围溢出 1: 发生WDT溢出或程式超范围溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT[2:0]	WDT溢出周期控制位 000: 溢出周期最小值 = 4096ms 001: 溢出周期最小值 = 1024ms 010: 溢出周期最小值 = 256ms 011: 溢出周期最小值 = 128ms 100: 溢出周期最小值 = 64ms 101: 溢出周期最小值 = 16ms 110: 溢出周期最小值 = 4ms 111: 溢出周期最小值 = 1ms 注意: 应用中如果看门狗打开，程序清看门狗的最大间隔时间不能大于以上所列最小值。



8.11 电源管理

SH79F6431提供两种供电方式，一种是外部电源从V_{DD}引脚输入经开关至VOUT，一种是电池从VBAT引脚输入经开关至VOUT。正常供电是外部电源提供，若发生外部电源掉电情况，则自动由外部供电切至电池供电；若外部电源恢复供电，则自动由电池供电切至外部电源供电。外部电源电压检测，由内建的低电压检测LPD实现。

VOUT供电所有功能电路。VOUT引脚有最大6mA输出能力，可以驱动有限的外部设备。

与供电方式配合，SH79F6431提供低功耗模式，以更小功耗实现工作需求。

8.11.1 低功耗模式

为减少功耗，SH79F6431提供三种低功耗模式空闲（Idle）模式、高级空闲（Super-Idle）模式和掉电模式。这三种模式都由PCON和SUSLO寄存器控制。

空闲模式和高级空闲模式

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

高级空闲模式（Super-Idle）的控制和操作与空闲模式（Idle）相同，但比空闲模式更省电。在高级空闲模式，如果软件没有禁止，可有LPD中断、RTC中断、外部中断和LCD模块工作。在进入高级空闲模式前，软件关闭不用的模块以降低功耗。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的IDL/SIDL位置1，使SH79F6431进入空闲/高级空闲模式。如果按顺序要求的连续指令不被满足，CPU在下一个机器周期清除SUSLO寄存器或IDL/SIDL位，CPU也不会进入空闲/高级空闲模式。

IDL/SIDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 产生一个中断。在预热定时结束之后，恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位（如果被允许），LVR复位（如果被允许））。在预热定时结束之后，CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清除，最后SH79F6431复位。然后程序从地址位0000H开始执行。RAM保持不变而SFR的值根据不同功能模块改变。

注意：高级空闲模式（Super-Idle）只能用LPD中断或RTC中断或外部中断或复位唤醒。

掉电模式

掉电模式可以使SH79F6431进入功耗非常低的状态。掉电模式将停止CPU和外围设备的所有时钟信号，通过OP_WDT选项决定WDT功能是否有效。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为55H，随即将PCON寄存器中的PD位置1，使SH79F6431进入掉电模式。如果按顺序要求的连续指令不被满足，CPU在下一个机器周期清除SUSLO寄存器或PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：

如果同时将SIDL、IDL和PD位置1，SH79F6431将进入掉电模式。当从掉电模式唤醒后，硬件会自动清除SIDL、IDL和PD位，CPU既不会进入高级空闲模式也不会进入空闲模式。

如果同时将SIDL、IDL位置1，SH79F6431将进入高级空闲模式。当从高级空闲模式唤醒后，硬件会自动清除SIDL、IDL位，不会进入空闲模式。

有两种方式可以退出掉电模式：

(1) 有效外部中断（如INT1，INT2和INT3）和LPD中断能使SH79F6431退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后程序运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现低电平，WDT复位（如果被允许），LVR复位（如果被允许））。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH79F6431会被复位。然后程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：如要进入这三种低功耗模式，必须在置位PCON中的IDL/SIDL/PD位后增加3个空操作指令。

**8.11.2 供电模式**

根据供电电源不同，对应有两种供电模式：正常供电模式和电池供电模式。供电模式切换由电源管理自动实现或软件控制实现。自动切换功能可由寄存器控制其运行或禁止。无论是外部电源 V_{DD} 单独上电供电还是电池单独上电供电，或两者同时上电供电，SH79F6431都能正常工作。

正常供电模式

正常供电模式的电源由外部电源提供，电池不工作，是主要的工作模式。正常供电模式下所有功能都可运行。在正常模式下，要降低功耗，可以进入空闲模式，同时关闭ADC模块。考虑到掉电检测的需要，LPD中断应开启。

电池供电模式

电池供电模式下SH79F6431由电池供电，外部电源掉电。电池供电模式下，可以进入空闲模式或高级空闲模式。电池供电模式下，高级空闲模式是主要工作模式。

电池供电模式下功能模块工作状态

功能 \ 模式	正常模式	空闲模式	高级空闲模式
工作的功能模块	所有模块	所有模块	RTC, LCD, 外部中断

供电模式切换

在正常供电模式下，若VIN引脚电压检测功能有效（代码选择允许其功能），低电压检测（LPD）检测到VIN引脚电压低于1.2V，产生LPD中断请求。低电压检测（LPD）检测到 V_{DD} 引脚低于2.7V，硬件切换供电电源至电池供电，进入电池供电模式，会再次产生LPD中断请求。

在正常供电模式下，若VIN引脚电压检测功能无效（代码选择禁止其功能），低电压检测（LPD）检测到 V_{DD} 引脚低于2.7V，产生LPD中断请求，同时硬件迅速切换至电池供电。

在电池供电模式下，若VIN引脚电压检测功能无效（代码选择禁止其功能），低电压检测（LPD）检测到 V_{DD} 引脚高于2.7V，硬件切换供电电源至外部电源供电，进入正常供电模式，同时产生LPD中断请求。若VIN引脚电压检测功能有效（代码选择允许其功能），低电压检测（LPD）检测到VIN引脚电压高于1.2V，会再次产生LPD中断请求。

自动切换功能可通过AUTOS（LPDCON.0）选择允许或禁止，为保证不误写，与省电模式进入一样，必须先写入55H至电源切换控制寄存器，后置1或清0 AUTOS（LPDCON.0）位，必须连续指令，否则自动切换功能控制无效。

若自动切换功能被AUTOS（LPDCON.0）选择禁止，供电模式切换亦可通过软件实现。为保证不误写，与省电模式进入一样，必须先写入55H至电源切换控制寄存器，后设置供电电源，必须连续指令，否则供电模式切换无效。



8.11.3 寄存器

Table 8.46 LPD控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	FVIN	LPDIF	VOUTS	FVDD	LPDS	-	AUTOS
读/写	读/写	读	读/写	读/写	读	读	-	读/写
复位值 (POR/WDT/LVR/PIN)	1	0	0	0 u 0 0	0	0	-	0 u 0 0

位编号	位符号	说明
7	LPDEN	LPD允许 0: 禁止低电压检测 1: 允许低电压检测
6	FVIN	VIN引脚电压状态标记 0: VIN引脚电压低于1.2V 1: VIN引脚电压高于1.2V 若代码选择禁止VIN电压检测功能，此标志位无效
5	LPDIF	LPD中断请求标志 0: 无中断挂起读/写 1: 中断挂起
4	VOUTS	供电电源状态 0: 电池供电至VOUT 1: 外部供电至VOUT
3	FVDD	V_{DD}电压状态标记 0: V _{DD} 电压低于2.7V 1: V _{DD} 电压高于2.7V
2	LPDS	LPD中断源 0: V _{DD} 电压引起中断 1: VIN引脚电压引起中断
0	AUTOS	供电自动切换允许 0: 允许供电自动切换 1: 禁止供电自动切换

Table 8.47 电源切换控制寄存器

E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PASLO	PASLO.7	PASLO.6	PASLO.5	PASLO.4	PASLO.3	PASLO.2	PASLO.1	PASLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PASLO[7:0]	此寄存器用来控制供电电源切换。只有写入55H后连续指令修改LPD控制寄存器，才能使实现供电电源状态和供电自动切换位的写入控制。否则在下一个周期中PASLO将被硬件清0，AUTOS或VOUTS位恢复前值。



Table 8.48 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	SSTAT1	SIDL	GF1	GF0	PD	IDL
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SMOD	UART 波特率加倍器
6	SSTAT	SCON[7:5] 功能选择位
5	SSTAT1	SCON1[7:5] 功能选择位
4	SIDL	高级空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件设置进入空闲模式
3-2	GF[1:0]	用于软件的通用标志位
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0。 1: 由软件置1激活掉电模式。
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0。 1: 由软件置1激活空闲模式。

Table 8.49 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO，IDL或PD位将被硬件清0。



程序举例

```
IDLE_MODE:
MOV     SUSLO, #55H
ORL     PCON, #01H
NOP
NOP
NOP
```

```
SUPERIDLE_MODE:
MOV     SUSLO, #55H
ORL     PCON, #10H
NOP
NOP
NOP
```

```
POWERDOWN_MODE:
MOV     SUSLO, #55H
ORL     PCON, #02H
NOP
NOP
NOP
```

**8.12 预热计数器****8.12.1 特性**

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH79F6431内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH79F6431内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH79F6431会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	1000CKs	无	11ms	有	1000CKs	无

振荡器上电预热计数时间

振荡器类型	预热计数时间
32.768kHz晶振振荡器	$2^{13} \times T_{osc}$

**8.13 代码选项****OP_WDT[7]:**

- 0: 禁止看门狗 (WDT) 功能 (默认)
- 1: 允许看门狗 (WDT) 功能

OP_WDTPD[6]:

- 0: 掉电模式 (Power-down) 下, 禁止看门狗 (WDT) 功能
- 1: 掉电模式 (Power-down) 下, 允许看门狗 (WDT) 功能

OP_WDTSIDL[5]:

- 0: 高级空闲模式 (Super-IDLE) 下, 禁止看门狗 (WDT) 功能
- 1: 高级空闲模式 (Super-IDLE) 下, 允许看门狗 (WDT) 功能

OP_LVREN[7]:

- 0: 禁止低电压复位 (LVR) 功能 (默认)
- 1: 允许低电压复位 (LVR) 功能

OP_RST[5]:

- 0: P2.0用作RST引脚 (默认)
- 1: P2.0用作I/O引脚

OP_VINEN[4]:

- 0: P2.3用作VIN引脚 (默认), VIN引脚电压检测功能允许
- 1: P2.3用作I/O引脚或AN0, VIN引脚电压检测功能禁止

OP_RTC[5]:

- 0: Method A (默认)
- 1: Method B

OP_MNM[0]:

- 0: 禁止掉零线模式 (默认)
- 1: 允许掉零线模式

OP_ISP[7]:

- 0: 允许ISP功能 (默认)
- 1: 禁止ISP功能

OP_ISPPIN[6]:

- 0: 仅当P2.1和P2.2同时为低时进入ISP模式 (默认)
- 1: 进入ISP模式时不检测P2.1和P2.2状态

注意: 此代码选项仅当OP_ISP = 0时有效。



9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB	累加器乘寄存器B	0xA4	1	11 20
DIV AB	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0xE4	1	1
CPL A	累加器取反	0xF4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0xC4	1	4



数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0xE8-0xEF	1	1
MOV A, direct	直接寻址字节送累加器	0xE5	2	2
MOV A, @Ri	内部RAM送累加器	0xE6-0xE7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0xF8-0xFF	1	2
MOV Rn, direct	直接寻址字节送寄存器	0xA8-0xAF	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0xF5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0xF6-0xF7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0xA6-0xA7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0xE2-0xE3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0xE0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0xF2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0xF0	1	5
PUSH direct	直接寻址字节压入栈顶	0xC0	2	5
POP direct	栈顶弹至直接寻址字节	0xD0	2	4
XCH A, Rn	累加器与寄存器交换	0xC8-0xCF	1	3
XCH A, direct	累加器与直接寻址字节交换	0xC5	2	4
XCH A, @Ri	累加器与内部RAM交换	0xC6-0xC7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0xD6-0xD7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xF1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xE1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xB5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xB4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xB8-0xBF	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xB6-0xB7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xD8-0xDF	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xD5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0xC3	1	1
CLR bit	直接寻址位清零	0xC2	2	3
SETB C	C置位	0xD3	1	1
SETB bit	直接寻址位置位	0xD2	2	3
CPL C	C取反	0xB3	1	1
CPL bit	直接寻址位取反	0xB2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0xB0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0xA0	2	2
MOV C, bit	直接寻址位送C	0xA2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3



10. 电气特性

极限参数*

直流供电电压.....	-0.3V to +3.6V
数字输入/输出电压.....	DGND-0.3V to V _{OUT} +0.3V
模拟输入电压.....	AGND-0.3V to AV _{DD} +0.3V
工作环境温度.....	-40°C to +85°C
存储温度.....	-55°C to +125°C

*注释

如果器件的工作条件超过左列“**极限参数**”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性 (V_{DD} = 3.0 - 3.6V, DGND = AGND = 0V, V_{BAT} = 2.4 - 3.6V, T_A = 25°C, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V _{DD}	3.0	3.3	3.6	V	32.768kHz ≤ f _{SYS} ≤ 9.8304MHz
电池电压	V _{BAT}	2.4	3.3	3.6	V	32.768kHz ≤ f _{SYS} ≤ 9.8304MHz
工作电流	I _{OP}	-	6	8	mA	f _{SYS} = 4.9152MHz, PLL开; 所有输出引脚无负载, 所有输入引脚不浮动; CPU开 (执行NOP指令), LCD开 (不包括LCD面板), WDT开, LVR开, LPD开, RTC开, 关闭其它所有功能; V _{DD} = 3.3V, V _{BAT} = 3.3V
待机电流 (空闲模式: IDLE)	I _{SB1}	-	11	18	μA	f _{SYS} = 32.768kHz, PLL关; 所有输出引脚无负载, 所有输入引脚不浮动; LCD关, WDT关, LVR开, RTC开, LPD开, 关闭其它所有功能; V _{DD} = 3.3V, V _{BAT} = 3.3V
待机电流 (掉电模式: Power-Down)	I _{SB2}	-	-	10	μA	f _{OSC} = OFF, PLL关 所有输出引脚无负载, 所有输入引脚不浮动; LCD关, RTC关, WDT关, LVR开, 关闭其它所有功能; V _{DD} = 3.3V, V _{BAT} = 3.3V
待机电流 (高级空闲模式: Super-IDLE)	I _{SB3}	-	-	14	μA	f _{SYS} = 32.768kHz, PLL关; 所有输出引脚无负载, 所有输入引脚不浮动; LCD关, WDT关, LPD关, LVR开, RTC开, 关闭其它所有功能; V _{DD} = 0V, V _{BAT} = 3.3V
	I _{SB4}	-	-	19	μA	f _{SYS} = 32.768kHz, PLL关; 所有输出引脚无负载, 所有输入引脚不浮动; LCD开 (不包括LCD面板, 300k偏置电阻), WDT关, LPD关, LVR开, RTC开, 关闭其它所有功能; V _{DD} = 0V, V _{BAT} = 3.3V
WDT电流	I _{WDT}	-	-	1	μA	所有输出引脚无负载; 看门狗打开V _{DD} = 3.3V
LPD电流	I _{LPD}	-	-	3	μA	
LCD电流1	I _{LCD1}	-	4	5	μA	传统LCD模式, V _{DD} = 3.3V 300k LCD偏置电阻, contrast[2:0] = 111
LCD电流2	I _{LCD2}	-	7	9	μA	LCD快速充电模式, V _{DD} = 3.3V 300k LCD偏置电阻, 1/16 LCD com周期, contrast[2:0] = 111



续上表

参数	符号	最小值	典型值*	最大值	单位	条件
输入低电压1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O端口
输入高电压1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O端口
输入低电压2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	\overline{RST} , T0, T1, T2, T2EX, INT1, INT2, INT3 (施密特触发器)
输入高电压2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	\overline{RST} , T0, T1, T2, T2EX, INT1, INT2, INT3 (施密特触发器)
输入漏电流	I_{IL}	-1	-	1	μA	输入无上拉, $V_{IN} = V_{DD}$ 或者DGND
上拉电阻	R_{PH1}	-	30	-	k Ω	$V_{DD} = 3.3V$, $V_{IN} = DGND$
	R_{PH2}	-	30	-	k Ω	$V_{DDIO} = 5.0V$, $V_{IN} = DGND$ (P0.6, P0.7, P4, P5)
LCD输出内阻	R_{ON}	-	5	-	k Ω	$V_{DD} = 3.3 - 3.6V$, 300k LCD偏置电阻
输出高电压1	V_{OH1}	$V_{DD} - 0.4$	-	-	V	I/O端口, $I_{OH} = -3mA$, $V_{DD} = 3.3V$ (不含P4, P5, P0.6, P0.7)
输出低电压1	V_{OL1}	-	-	GND + 0.3	V	I/O端口, $I_{OL} = 8mA$, $V_{DD} = 3.3V$ (不含P4, P5, P0.6, P0.7)
输出高电压2	V_{OH2}	$V_{DD} - 0.7$	-	-	V	I/O端口, $I_{OH} = -10mA$, $V_{DDIO} = 5.0V$ (P4, P5, P0.6, P0.7)
输出低电压2	V_{OL2}	-	-	GND + 0.6	V	I/O端口, $I_{OL} = 15mA$, $V_{DDIO} = 5.0V$ (P4, P5, P0.6, P0.7)

注意：“*”表示典型值下的数据是在3.3V, 25°C下测得的, 除非另有说明。

3.3V模/数转换器电气特性

参数	符号	最小值	典型值*	最大值	单位	条件
供电电压	V_{AD}	2.4	3.3	3.6	V	
精度	N_R	-	10	-	bit	$GND \leq V_{AIN} \leq V_{OUT}$
A/D输入电压	V_{AIN}	GND	-	V_{OUT}	V	
A/D输入电阻	R_{AIN}	2	-	-	M Ω	$V_{IN} = 3.3V$
A/D转换电流	I_{AD}	-	1	3	mA	ADC模块工作, $V_{OUT} = 3.3V$
A/D输入电流	I_{ADIN}	-	-	10	μA	$V_{OUT} = 3.0V$
模拟电压源推荐阻抗	Z_{AIN}	-	-	10	k Ω	
总绝对误差	E_{AD}	-	-	± 4	LSB	$f_{OSC} = 4.9152MHz$, $V_{OUT} = 3.3V$
总转换时间	T_{CON}	28	-	-	μs	10位精度, $f_{SYS} = 4.9152MHz$, $V_{OUT} = 3.3V$

注意：“*”表示“典型值”下的数据是在3.3V, 25°C下测得的, 除非另有说明。



供电电源切换电气特性 ($V_{DD} = 3.0 - 3.6V$, $DGND = 0V$, $V_{BAT} = 2.4V - 3.6V$, $T_A = 25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
切换开关工作电压范围	V_{OUT}	2.4	-	3.6	V	
V_{OUT} 输出电流	I_{OUT}	-	1	6	mA	
V_{IN} 切换门限电压	V_{VIN}	1.1	1.2	1.3	V	
V_{DD} 切换门限电压	V_{VDD}	2.45	2.70	2.95	V	
切换开关漏电流	I_{SW}	-	10	-	nA	$V_{BAT} = 0$, $V_{OUT} = 3.3V$
V_{DD} 至 V_{BAT} 切换延时 (V_{DD} 检测控制)	T_{VDDD}	-	20	-	μs	$V_{DD} < 2.7V$
V_{BAT} 至 V_{DD} 切换延时	T_{BATD}	-	8	-	μs	$V_{DD} > 2.7V$
V_{DD} 至 V_{OUT} 电阻	R_{VDO}	-	-	10		$V_{DD} = 3.0V$
V_{BAT} 至 V_{OUT} 电阻	R_{BATO}	-	-	22		$V_{BAT} = 2.4V$
V_{BAT} 漏电流	I_{VBAT}	-	-	1	μA	$V_{DD} = 3.3V$, $V_{OUT} = V_{DD}$

交流电气特性 ($V_{OUT} = 2.4V - 3.6V$, $DGND = 0V$, $T_A = 25^\circ C$, $f_{OSC} = 32.768kHz$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	T_{OSC}	-	1	2	s	振荡器 = 32768Hz
PLL开始时间	T_{PLL}	-	2	-	ms	不包括振荡器起振时间
PLL频率变化	$ \Delta F /F$	-	-	0.5	%	不间断256个时钟的平均频率
复位脉冲宽度	t_{RESET}	10	-	-	μs	低电平有效
复位引脚上拉电阻	R_{RPH}	-	30	-	$k\Omega$	$V_{OUT} = 3.3V$, $V_{IN} = DGND$

低电压复位电气特性 ($V_{OUT} = 2.4V - 3.6V$, $DGND = 0V$, $T_A = 25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压	V_{LVR}	2.3	2.4	2.5	V	LVR enabled, $V_{OUT} = 2.4V - 3.6V$
LVR低电压复位宽度	T_{LVR}	-	30	-	μs	

32.768Hz晶体谐振器电气特性

参数	符号	最小值	典型值	最大值	单位	条件
频率	F_{32K}	-	32768	-	Hz	
负载电容	C_L	-	12.5	-	pF	



11. 订购信息

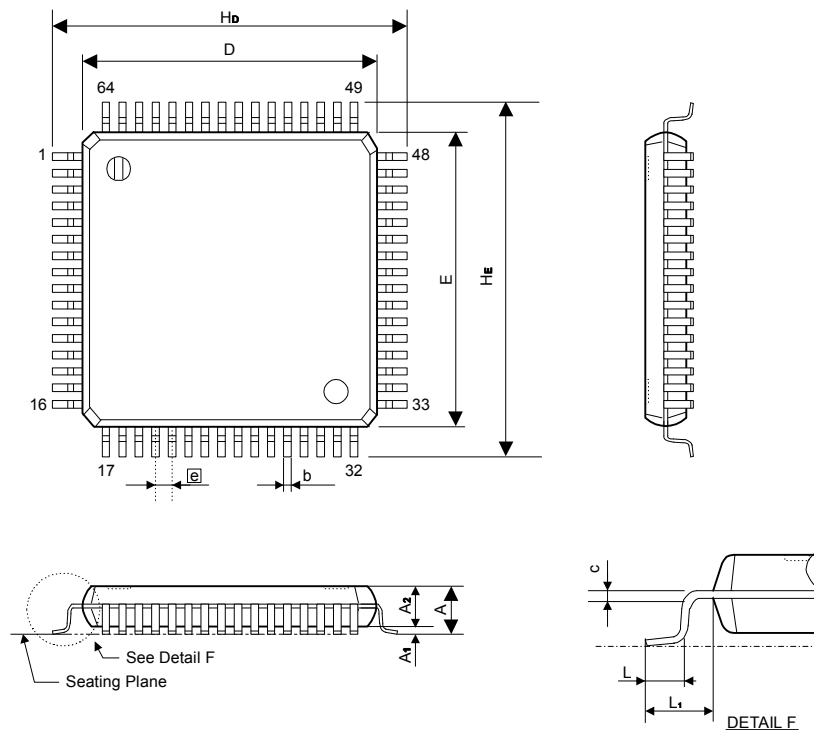
产品编号	封装
SH79F6431P/064PR	LQFP64



12. 封装信息

LQFP64外形尺寸 (BODY SIZE: 10*10)

单位: 英寸/毫米



符号	英寸单位尺寸	毫米单位尺寸
A	0.063 (MAX)	1.60 (MAX)
A ₁	0.002 (MIN.), 0.006(MAX.)	0.05 (MIN), 0.15 (MAX)
A ₂	0.055 ± 0.002	1.40 ± 0.05
b	0.009 ± 0.002	0.22 ± 0.05
c	0.004 (MIN), 0.008 (MAX)	0.09 (MIN), 0.20 (MAX)
D	0.394 BASIC	10.00 BASIC
E	0.394 BASIC	10.00 BASIC
e	0.020 BASIC	0.50 BASIC
H _D	0.472 BASIC	12.00 BASIC
H _E	0.472 BASIC	12.00 BASIC
L	0.024 ± 0.006	0.60 ± 0.15
L ₁	0.039 REF	1.00 REF



13. 规格更改记录

版本	记录	日期
1.0	初始版本	2012年12月

**目录**

1. 特性.....	1
2. 概述.....	1
3. 方框图.....	2
4. 引脚配置.....	3
5. 引脚描述.....	5
6. SFR映像.....	7
7. 标准功能.....	16
7.1 CPU.....	16
7.1.1 CPU内核特殊功能寄存器.....	16
7.1.2 CPU增强内核特殊功能寄存器.....	17
7.1.3 寄存器.....	17
7.2 RAM.....	18
7.2.1 特性.....	18
7.2.2 寄存器.....	18
7.3 FLASH程序存储器.....	19
7.3.1 特性.....	19
7.3.2 ICP模式下的Flash操作.....	19
7.4 扇区自编程 (SSP) 功能.....	21
7.4.1 寄存器.....	21
7.4.2 SSP编程注意事项.....	24
7.5 系统时钟和振荡器.....	25
7.5.1 特性.....	25
7.5.2 时钟定义.....	25
7.5.3 概述.....	25
7.5.4 寄存器.....	26
7.5.5 振荡器类型.....	27
7.6 I/O端口.....	28
7.6.1 特性.....	28
7.6.2 寄存器.....	28
7.6.3 端口模块图.....	30
7.6.4 端口共用.....	31
7.7 定时器.....	35
7.7.1 特性.....	35
7.7.2 定时器0和定时器1.....	35
7.7.3 定时器2.....	40
7.8 中断.....	45
7.8.1 特性.....	45
7.8.2 程序超范围中断 (OVL).....	45
7.8.3 中断允许.....	46
7.8.4 中断标志.....	48
7.8.5 中断向量.....	50
7.8.6 中断优先级.....	50
7.8.7 中断处理.....	51
7.8.8 中断响应时间.....	51
7.8.9 外部中断输入.....	52
7.8.10 中断汇总.....	52
8. 增强功能.....	53
8.1 LCD驱动器.....	53
8.1.1 电阻型LCD模式.....	53
8.1.2 寄存器.....	55
8.1.3 LCD RAM配置.....	58
8.2 两线串行接口 (TWI).....	59
8.2.1 特性.....	59
8.2.2 TWI工作模式.....	59



8.2.3 寄存器.....	61
8.3 增强型通用异步收发器 (EUART)	63
8.3.1 特性.....	63
8.3.2 EUART.....	63
8.3.3 EUARTI.....	70
8.3.4 寄存器.....	70
8.4 红外接口.....	77
8.5 模/数转换器 (ADC)	78
8.5.1 特性.....	78
8.5.2 ADC模块图.....	78
8.5.3 寄存器.....	79
8.6 日历时钟 (RTC)	82
8.6.1 特性.....	82
8.6.2 功能说明.....	82
8.6.3 RTC时钟校准和补偿 (方式A)	83
8.6.4 RTC时钟校准和补偿 (方式B)	84
8.6.5 寄存器.....	85
8.7 脉宽调制模块 (PWM)	89
8.7.1 特性.....	89
8.7.2 PWM寄存器.....	89
8.8 低电压检测 (LPD)	93
8.9 低电压复位 (LVR)	94
8.9.1 特性.....	94
8.10 看门狗定时器 (WDT) , 程序超范围溢出 (OVL) 复位及其它复位状态.....	95
8.10.1 特性.....	95
8.10.2 寄存器.....	96
8.11 电源管理.....	97
8.11.1 低功耗模式.....	97
8.11.2 供电模式.....	98
8.11.3 寄存器.....	99
8.12 预热计数器.....	102
8.12.1 特性.....	102
8.13 代码选项.....	103
9. 指令集.....	104
10. 电气特性.....	109
11. 订购信息.....	112
12. 封装信息.....	113
13. 规格更改记录.....	114