

SM74HC123D

概述

SM74HC123D 是一款带复位功能的双可重触发单稳态触发器，兼容低功耗肖特基 TTL 电路 74LS123。

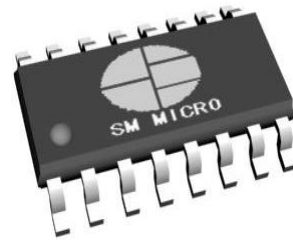
特性说明

- ◆ 采用 CMOS 工艺
- ◆ 工作电压：3.0V—5.0V
- ◆ 封装形式：SOP16

应用领域

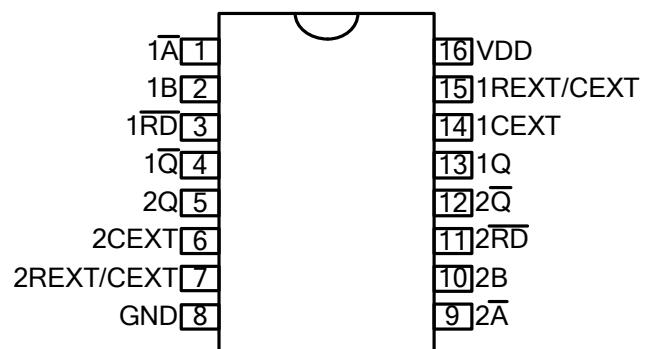
- ◆ 适用于数字电路中实现单稳态触发功能

封装图



SOP16

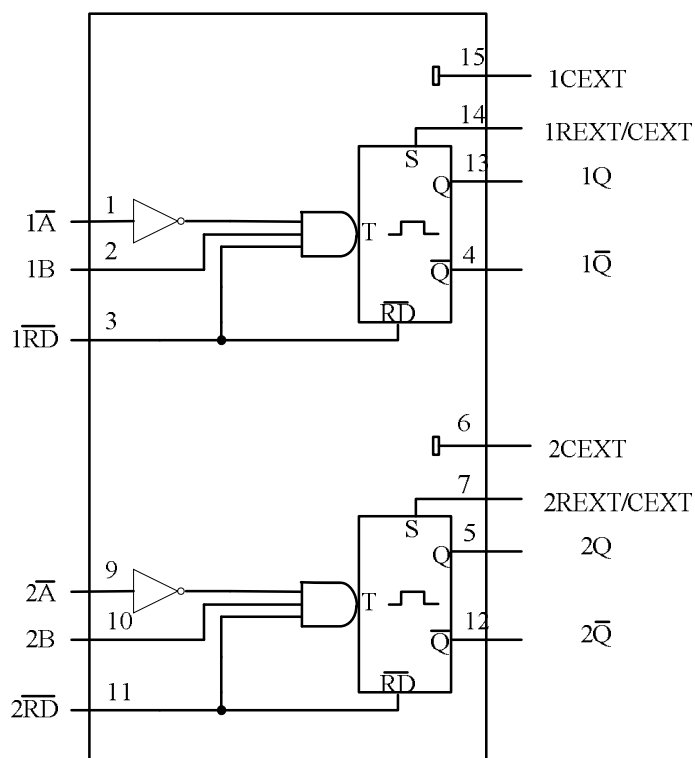
管脚定义









管脚说明

| 名称 | 功能说明 | 管脚号 |
|--|--------------|-----------|
| $1 \overline{A}$ 、 $2 \overline{A}$ | 负沿触发输入 | 1、9 |
| 1B、2B | 正沿触发输入 | 2、10 |
| $1 \overline{RD}$ 、 $2 \overline{RD}$ | 低电平复位，正沿触发输入 | 3、11 |
| 1Q、2Q、 $1 \overline{Q}$ 、 $2 \overline{Q}$ | 输出 | 4、5、12、13 |
| 1REXT/CEXT、2REXT/CEXT | 外部电容、电阻连接端口 | 7、15 |
| 1CEXT、2CEXT | 外部电容连接端口 | 6、14 |
| VDD | 逻辑电源 | 16 |
| GND | 逻辑地 | 8 |

逻辑图



真值表

| INPUT | | | OUTPUT | |
|------------------|-----------------|----|---|--|
| \overline{nRD} | \overline{nA} | nB | nQ | \overline{nQ} |
| L | X | X | L | H |
| X | H | X | L | H |
| X | X | L | L | H |
| H | L | ↑ |  |  |
| H | ↓ | H |  |  |
| ↑ | L | H |  |  |

电气参数

极限参数 (Ta = 25°C)

| 参数 | 符号 | 范围 | 单位 |
|--------|------|-------------|----|
| 逻辑电源电压 | VDD | -0.5 ~ +7.0 | V |
| 逻辑输入电压 | VI1 | VDD± 0.5 | V |
| 功率损耗 | PD | <400 | mW |
| 工作温度 | Topt | -40 ~ +80 | °C |
| 储存温度 | Tstg | -50 ~ +150 | °C |

正常工作范围 (Ta = -20 ~ +80°C)

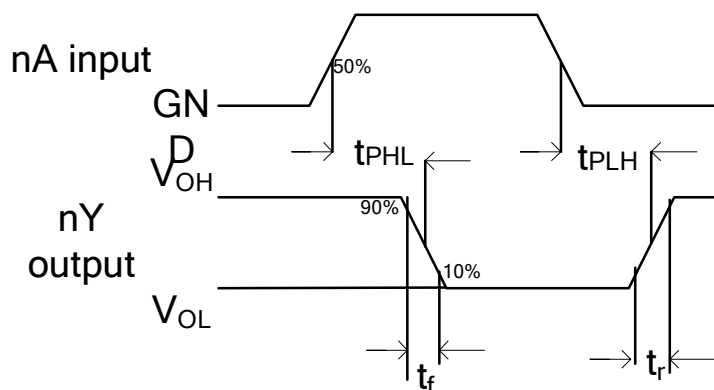
| 参数 | 符号 | 最小 | 典型 | 最大 | 单位 | 测试条件 |
|---------|-----------------|-----|-----|-----|----|----------|
| 逻辑电源电压 | VDD | 3.0 | 5.0 | 5.5 | V | - |
| 高电平输入电压 | V _{IH} | 3.0 | - | - | V | VDD=5.0V |
| 低电平输入电压 | V _{IL} | - | - | 1.8 | V | VDD=5.0V |

直流特性:

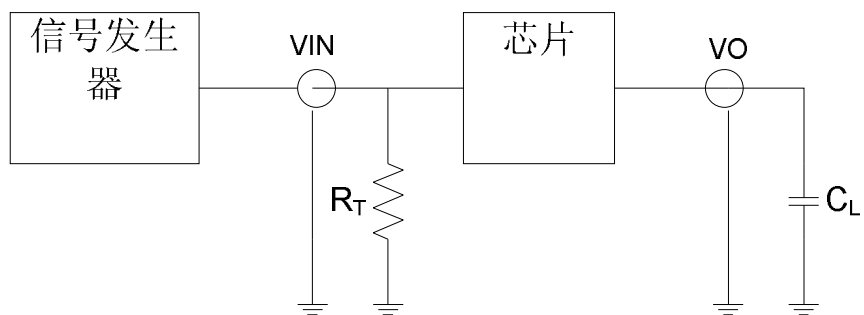
| 参数 | 符号 | 最小 | 典型 | 最大 | 单位 | 测试条件 |
|-----------------|----------|-----|----|-----|----|----------|
| 高电平输出电压 | V_{OH} | 4.9 | | | V | VDD=5.0V |
| 低电平输出电压 | V_{OL} | | | 0.1 | V | VDD=5.0V |
| 静态电流损耗 | IDD | | | 1 | uA | VDD=6.0V |
| 输出端口驱动电流(1Q/2Q) | I_{OH} | -40 | | -50 | mA | VDD=5.0V |
| | I_{OL} | 43 | | 53 | mA | VDD=5.0V |

交流特性:

| 参数 | 符号 | 最小 | 典型 | 最大 | 单位 | 测试条件 |
|--------|-----------|----|----|----|----|---|
| 输出上升延时 | t_{PLH} | | 14 | | ns | VDD=5.0V f=250KHz $C_L=15pF$ 时序图如图一 测试电路图如图二 |
| 输出下降延时 | t_{PHL} | | 14 | | ns | |
| 输出上升沿 | t_r | | 6 | | ns | |
| 输出下降沿 | t_f | | 6 | | ns | |



图一

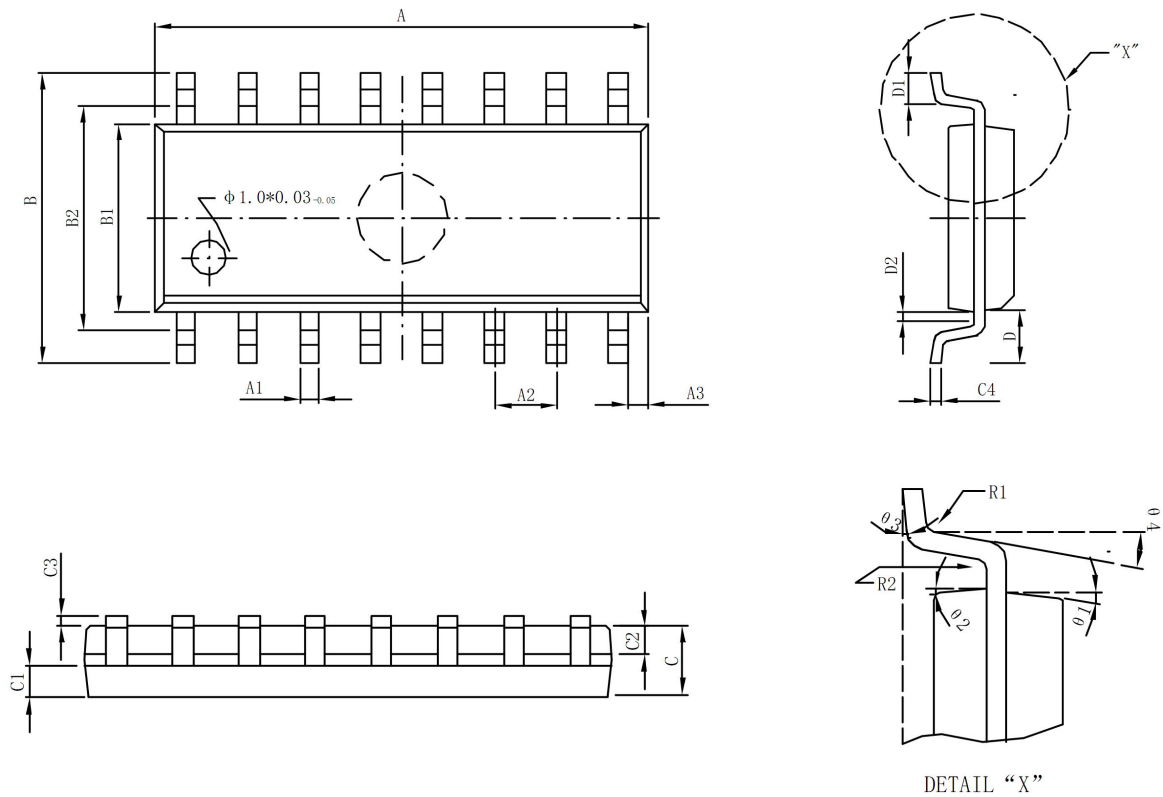


图二

注：RT 为信号发生器匹配电阻

封装形式

SOP16:



| 标注 | 尺寸 | | 标注 | 尺寸 | |
|----|---------|--------|----|---------|--------|
| | 最小(mm) | 最大(mm) | | 最小(mm) | 最大(mm) |
| A | 9.80 | 10.00 | C4 | 0.2TYP | |
| A1 | 0.33 | 0.51 | D | 1.05TYP | |
| A2 | 1.27TYP | | D1 | 0.40 | 0.70 |
| A3 | 0.35TYP | | D2 | 0.22 | 0.42 |
| B | 5.84 | 6.24 | R1 | 0.15TYP | |
| B1 | 3.80 | 4.00 | R2 | 0.15TYP | |
| B2 | 5.0TYP | | θ1 | 8°TYP | |
| C | 1.25 | 1.55 | θ2 | 8°TYP | |
| C1 | 0.61 | 0.71 | θ3 | 4°TYP | |
| C2 | 0.54 | 0.64 | θ4 | 15°TYP | |
| C3 | 0.10 | 0.30 | | | |