



SM74HC164

概述

SM74HC164 是一款高速 CMOS 器件，SM74HC164 引脚兼容低功耗肖特基 TTL (LSTTL) 系列。

SM74HC164 是带有串行数据输入和并行输出的 8 位边沿触发移位寄存器。数据通过两个输入端 (A 和 B) 中的任一个串行输入。当其中一端作为数据输入时，另一端可作为高有效使能端。

两输入端必须连接在一起，或者把未使用的端口绑定为高。

在时钟脉冲 (CLK) 的每个上升沿，数据将向右移动一位，并输入至 QA，QA 是两个数据输入端 (A 和 B) 进行逻辑与运算后的结果，在时钟脉冲上升沿来临之前存在一段就绪时间。

如果 SM74HC164 的主复位 (CLR) 输入为低电平，所有其他输入将被无视，并且异步清零寄存器，强制所有输出为低电平。

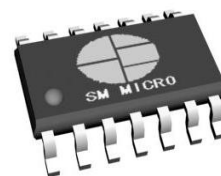
特点

- ◆ 工作电压范围：3.0V—5.0V
- ◆ 封装形式：SOP14、DIP14
- ◆ ESD HBM：>4KV

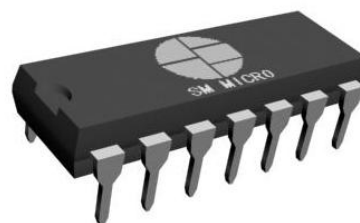
应用领域

- ◆ VCD/DVD/DVB 显示面板
- ◆ 电磁炉显示面板
- ◆ 电饭煲显示面板
- ◆ 空调显示面板
- ◆ 数字逻辑控制电路

封装图

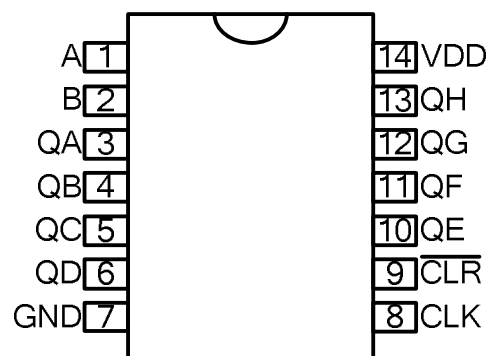


SOP14(SM74HC164D)



DIP14(SM74HC164N)

管脚定义

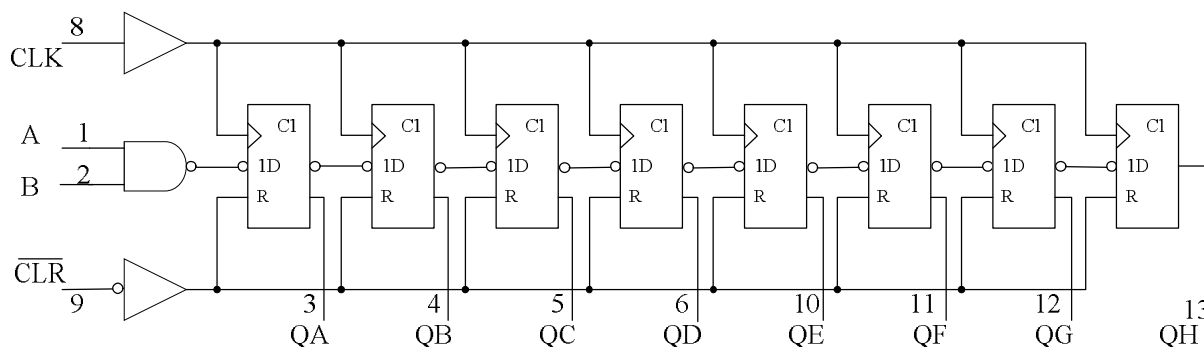




管脚功能定义

符号	管脚名称	管脚号	说明
A, B	数据输入	1, 2	与门输入
QA—QH.	数据输出	3, 4, 5, 6, 10,11,12,13.	并行输出口
CLK	时钟输入	8	在上升沿读取串行数据
$\overline{\text{CLR}}$	复位	9	该端口输入为低时，所有输入无效，所有输出口清零，该端口为高时，发送数据
VDD	逻辑电源	14	系统电源
GND	逻辑地	7	系统地

逻辑框图



*注：输入输出脚位与脚位图对应。

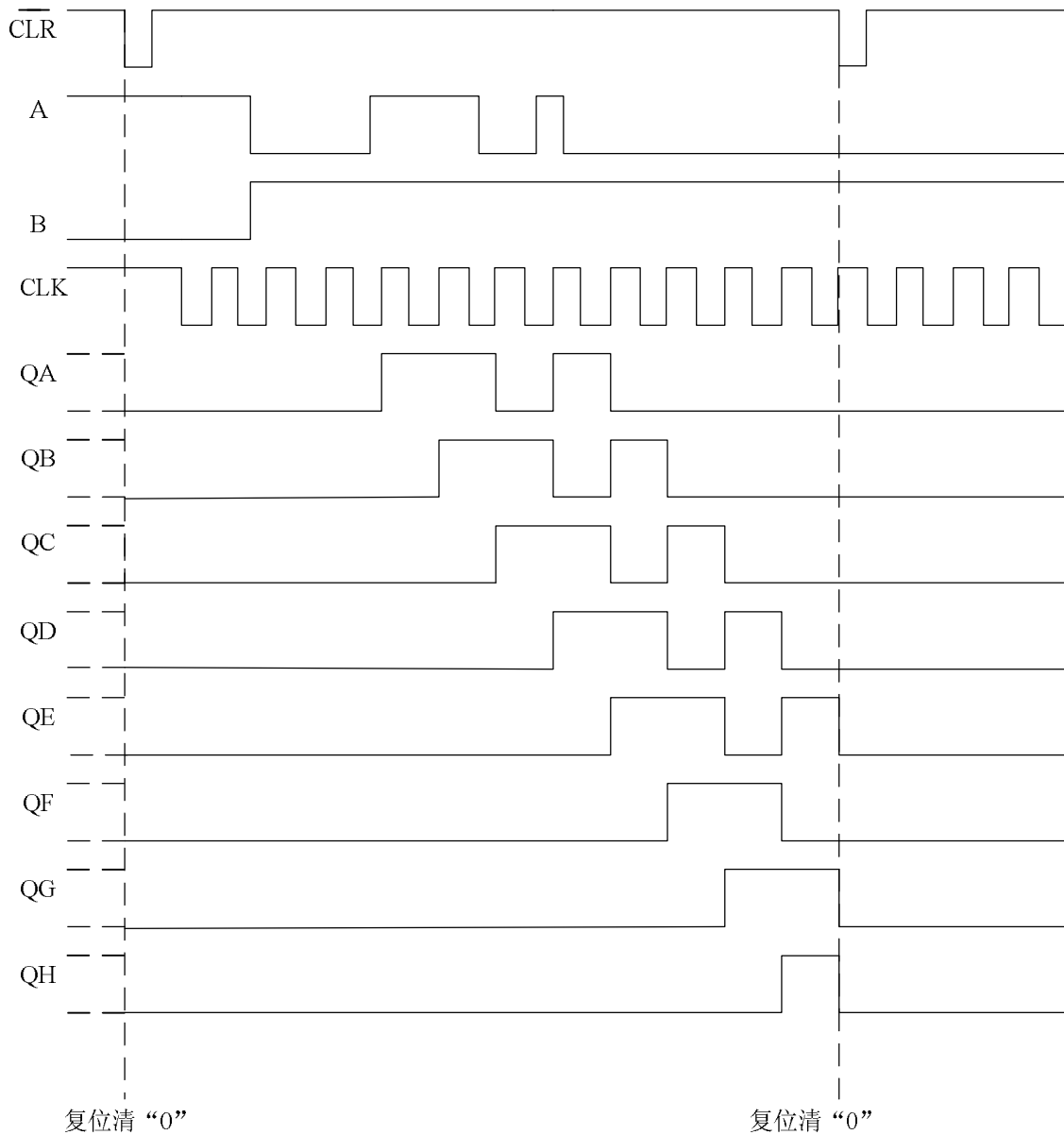
功能表

输入				输出			
$\overline{\text{CLR}}$	CLK	B	A	QA	QB-----QH		
L	X	X	X	L	L	L	
H	L	X	X	QA0	QB0	QH0	
H	↑	H	H	H	QAn	QGn	
H	↑	L		L	QAn	QGn	
H		X					
H	↑	X	L	L	QAn	QGn	

QA0---QH0 表示时钟 CLK 上升沿还没到达时的 QA---QH 端口状态，QAn---QGn 表示已到达时钟 CLK 上升沿之前的 QA---QG 端口状态，也就是表示每来一个时钟 CLK 上升沿就有 1 位的移位。



时序图





极限参数

参数	最小值	典型值	最大值	单位
VDD 供应电源	2.0	5.0	6.0	V
逻辑输入电压	-0.5	-	VDD+0.5	V
T _A 正常工作温度范围	-40		85	°C
T _o 储存温度	-50		125	°C

时序要求

参数	符号	VDD	T _A =25°C		T _A =40°C		单位
			最小	最大	最小	最大	
脉冲宽度	tw	CLR 为低	2.0V	100		125	ns
			4.5V	20		25	
			6.0V	17		21	
	CLK 为高或低	2.0V	80		100		
		4.5V	16		20		
		6.0V	14		18		
数据在 CLK 上升沿到达前的建立时间	tsu	数据	2.0V	100		125	ns
			4.5V	20		25	
			6.0V	17		21	
	CLR 不变	2.0V	100		125		
		4.5V	20		25		
		6.0V	17		21		
数据在 CLK 上升沿到达后的保持时间	th		2.0V	5		5	ns
			4.5V	5		5	
			6.0V	5		5	



电气特性

参数	测试条件	VDD	T _A =25℃			T _A =40℃		单位	
			最小	典型	最大	最小	最大		
输出高电平	输入为高电平或低电平	I _{OH} =-20uA	2.0V	1.9	1.996		1.9	V	
			4.5V	4.4	4.49		4.4		
			6.0V	5.9	5.99		5.9		
		I _{OH} =-4mA	4.5V	3.98	4.31		3.84		
		I _{OH} =-5.2mA	6.0V	5.48	5.79		5.34		
输出低电平	输入为高电平或低电平	I _{OL} =20uA	2.0V		0	0.1		V	
			4.5V		0	0.1			0.1
			6.0V		0	0.1			0.1
		I _{OL} =-4mA	4.5V		0.129	0.26			0.33
		I _{OL} =5.2mA	6.0V		0.143	0.26			0.33
输出驱动电流		I _{OH}	5.0V	-44		-56		mA	
		I _{OL}	5.0V	43		55		mA	
V _{IH} 输入电压高电平			2.0V	0.9			0.9	V	
			4.5V	2.4			2.4	V	
			6.0V	3.4			3.4	V	
V _{IL} 输入电压低电平			2.0V			0.8	0.8	V	
			4.5V			1.3	1.3	V	
			6.0V			1.5	1.5	V	
输入电流	输入为高电平		6.0V			1	1	uA	
静态电流	输入为高或低电平, 输出电流为0		6.0V			1	1	uA	
输入电容				3	10		10	pF	

注: I_{OH} 为输出为高电平时的输出电流

I_{OL} 为输出为低电平时的输出电流

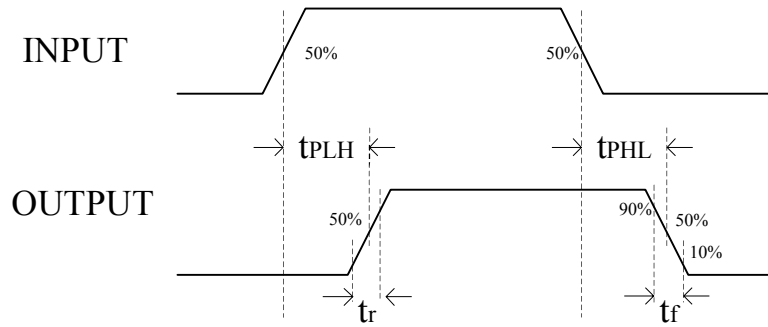


交流特性

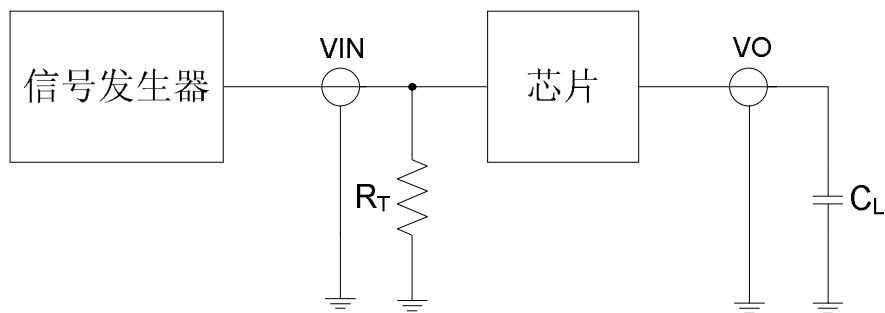
参数	测试条件	VDD	T _A =25℃			单位
			最小	典型	最大	
f _{CLK}		2.0V			10	MHz
		4.5V			30	
		6.0V			50	
t _r	C _L =15pF	2.0V		17		ns
		4.5V		15		ns
		6.0V		13		ns
t _f	C _L =15pF	2.0V		16		ns
		4.5V		7		ns
		6.0V		6		ns
t _{PHL}	CLR 端口对任一输出管脚延时, 输出端 口接 C _L =15pF	2.0V		19		ns
		4.5V		12		ns
		6.0V		8		ns
t _{PLH}	CLR 端口对任一输出管脚延时, 输出端 口接 C _L =15pF	2.0V		19		ns
		4.5V		12		ns
		6.0V		8		ns
t _{PHL}	CLK 端口对任一输出管脚延时, 输出端 口接 C _L =15pF	2.0V		36		ns
		4.5V		13		ns
		6.0V		12		ns
t _{PLH}	CLK 端口对任一输出管脚延时, 输出端 口接 C _L =15pF	2.0V		25		ns
		4.5V		9		ns
		6.0V		8		ns



参数波形描述



测试电路

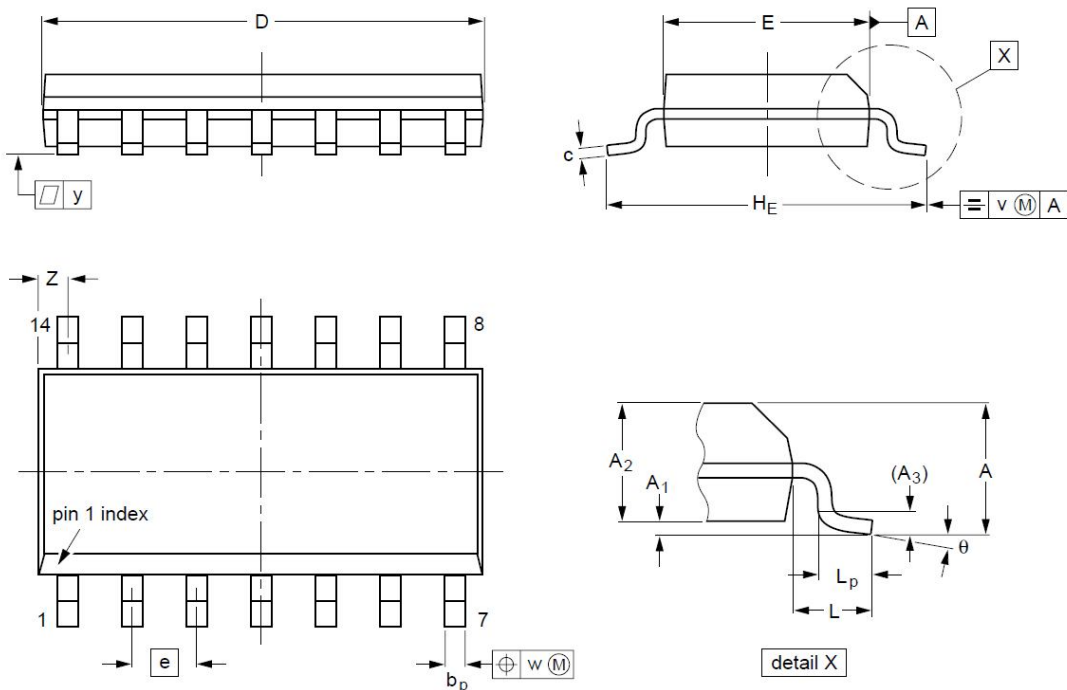


R_T 为信号发生器匹配电阻



封装形式

SOP14

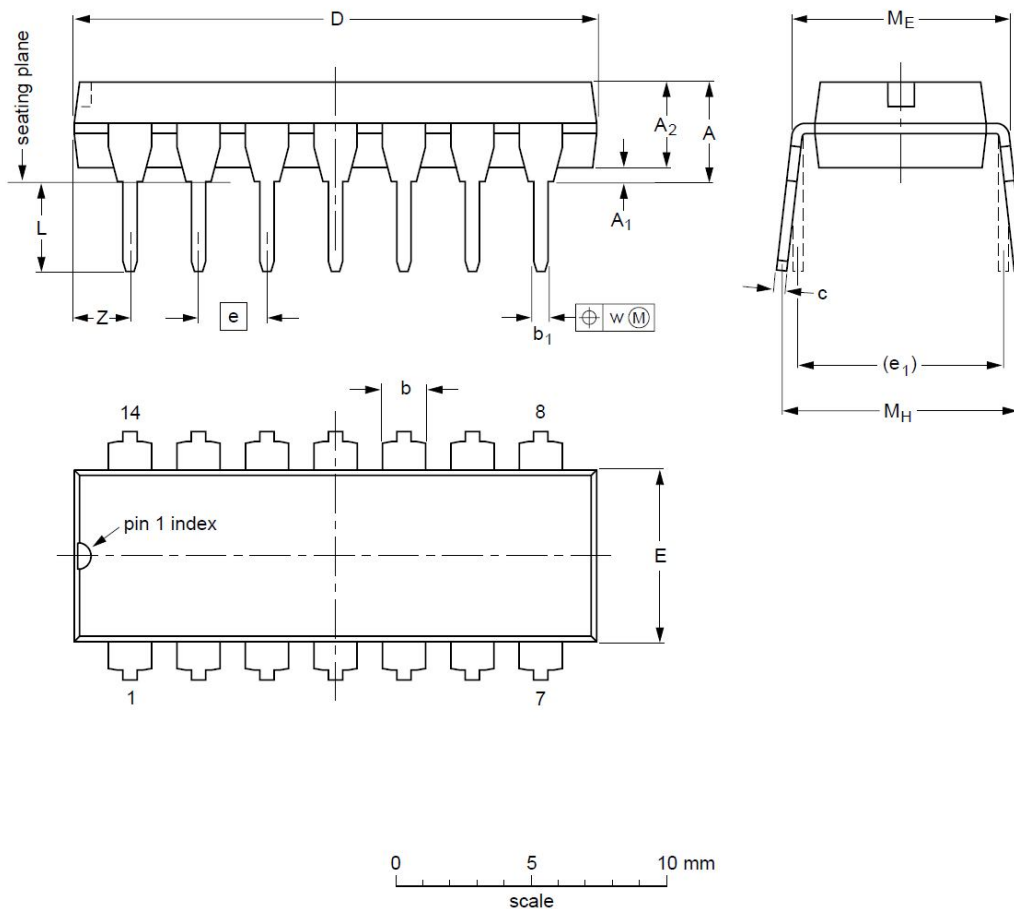


DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽¹⁾	e	H _E	L	L _p	v	w	y	Z ⁽¹⁾	θ
mm	1.75	0.25 0.10	1.55 1.40	0.25	0.49 0.36	0.25 0.19	8.75 8.55	4.0 3.8	1.27	6.2 5.8	1.05	1.0 0.4	0.25	0.25	0.1	0.7 0.3	8° 0°
inches	0.069	0.010 0.004	0.061 0.055	0.01	0.019 0.014	0.0100 0.0075	0.35 0.34	0.16 0.15	0.05	0.244 0.228	0.041	0.039 0.016	0.01	0.01	0.004	0.028 0.012	



DIP14



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁ min.	A ₂ max.	b	b ₁	c	D ⁽¹⁾	E ⁽¹⁾	e	e ₁	L	M _E	M _H	w	Z ⁽¹⁾ max.
mm	4.2	0.51	3.2	1.73 1.13	0.53 0.38	0.36 0.23	19.50 18.55	6.48 6.20	2.54	7.62	3.60 3.05	8.25 7.80	10.0 8.3	0.254	2.2
inches	0.17	0.02	0.13	0.068 0.044	0.021 0.015	0.014 0.009	0.77 0.73	0.26 0.24	0.1	0.3	0.14 0.12	0.32 0.31	0.39 0.33	0.01	0.087