



SMC 65327

標準解碼 IC 規格書

Version 0.1
July, 2005

SMC65327-3/4 態解碼器 IC

SMC65327-3 & SMC65327-4 是一個 3 態 & 4 態割碼的解碼 IC，內含一組 12 BIT 的地址碼及資料碼，可以將地址碼及資料碼編碼有多種型號提供給各種不同應用之需要，以高壓 CMOS 製程製造，耗電極小，發射端必須配合 SMC65326-3 & SMC65326-4 來使用。

SMC65327-3 最多有 10 個地址碼輸入 PIN 及 6 個資料碼輸出 PIN，地址碼輸入 PIN 可以設定為 0,1 或 OPEN(3 態)，因 SMC65327-3 設計時將原始地址碼設定在 3(3 態)，所以地址碼 PIN 不接時(OPEN)自動編碼為 3(3 態)。

SMC65327-4 最多有 10 個地址碼輸入 PIN 及 6 個資料碼輸出 PIN，地址碼輸入 PIN 可以設定為 0,1,3(3 態)或 4TH(4 態)，因 SMC65327-4 設計時將原始地址碼設定在 3(3 態)，所以地址碼 PIN 不接時自動編碼為 3 態，在 18 PIN 的包裝時因受限於 IC PIN 不足 A0 不接出來改接 4TH(4 態)做 PIN-1，所以 A0 的編碼永遠為 3(3 態)。

特點:

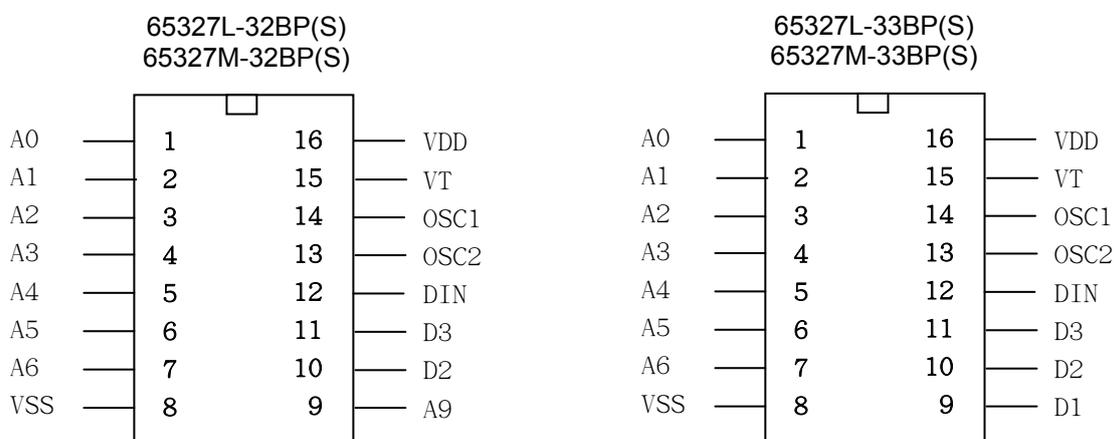
1. 工作電壓: 4.0V~13.0V 。
2. 靜態電流: 消耗功率非常低(Operating 約 300μA)。
3. IC 振盪頻率非常穩定,在外加同樣阻值的情況下, 每一個 IC 的振盪頻率,甚至每一批 IC 的振盪頻率,誤差在±3% ~ ±5% 以內。
4. 全系列的編碼 IC,可提供廠商更多樣的應用。
5. SMC65327L-3 及 SMC65327L-4 系列完全相容於 AX5327P-3 及 AX5327P-4 可以直接取代使用,最多可以有 6 DATA (使用 AX5327P-3 及 AX5327P-4 最多只能有 4 DATA)。
6. SMC65327M-3 及 SMC65327M-4 系列完全相容於 AX5327P-C3 及 AX5327P-C4 可以直接取代使用,最多可以有 6 DATA (使用 AX5327-4 及 AX5327P-4 最多只能有 4 DATA)。
7. SECURITY CODE (2 DATA APPLICATION): 3 態 (18 PIN): MAX $3^{10} = 59,049$ CODE , 4 態(20 PIN): MAX $4^{10} = 1,048,576$ CODE 。

電氣特性:

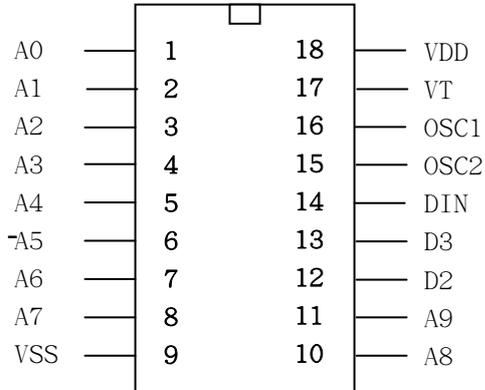
PARAMETER	SYMBOL	MIN	TYP	MAX	UNIT
OPERATING VOLTAGE	VDD	4.0	5	13.0	VOLT
SOURCE CURRENT (VT PIN)	Ioh	0.6	1.5	13	mA
SINK CURRENT (VT PIN)	IoL		1.8		mA
OPERATING TEMP.	ToP	-20		70	°C
STORAGE TEMP.	Tstr	-40		100	°C

3/4 態 4 DATA 系列產品:

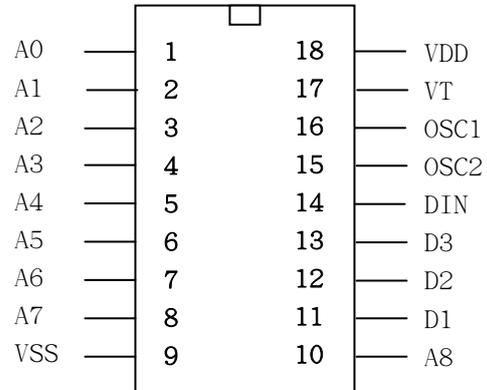
PART NO.	PIN	STATE	DATA	SECURITY CODE	DATA PIN	PKG
SMC65327L-32BP(S)/ SMC65327M-32BP(S)	16	3	2	$3^8 = 6,561$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-33BP(S)/ SMC65327M-33BP(S)	16	3	3	$3^7 = 2,187$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-32CP(S)/ SMC65327M-32CP(S)	18	3	2	$3^{10} = 59,049$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-33CP(S)/ SMC65327M-33CP(S)	18	3	3	$3^9 = 19,683$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-34CP(S)/ SMC65327M-34CP(S)	18	3	4	$3^8 = 6,561$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-35CP(S)/ SMC65327M-35CP(S)	18	3	5	$3^7 = 2,187$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-36CP(S)/ SMC65327M-36CP(S)	18	3	6	$3^6 = 729$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-42CP(S)/ SMC65327M-42CP(S)	18	4	2	$4^9 = 262,144$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-43CP(S)/ SMC65327M-43CP(S)	18	4	3	$4^8 = 65,536$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-44CP(S)/ SMC65327M-44CP(S)	18	4	4	$4^7 = 16,384$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-45CP(S)/ SMC65327M-45CP(S)	18	4	5	$4^6 = 4,096$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-46CP(S)/ SMC65327M-46CP(S)	18	4	6	$4^5 = 1,024$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-42DP(S)/ SMC65327M-42DP(S)	20	4	2	$4^{10} = 1,048,576$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-43DP(S)/ SMC65327M-43DP(S)	20	4	3	$4^9 = 262,144$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-44DP(S)/ SMC65327M-44DP(S)	20	4	4	$4^8 = 65,536$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-45DP(S)/ SMC65327M-45DP(S)	20	4	5	$4^7 = 16,384$	LATCH/ NO-LATCH	DIP/SOP
SMC65327L-46DP(S)/ SMC65327M-46DP(S)	20	4	6	$4^6 = 4,096$	LATCH/ NO-LATCH	DIP/SOP

IC 腳位和說明：


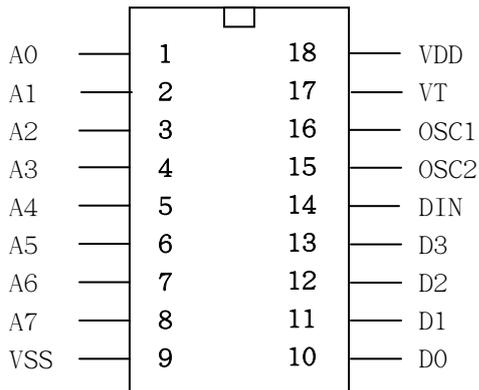
65327L-32CP(S)
65327M-32CP(S)



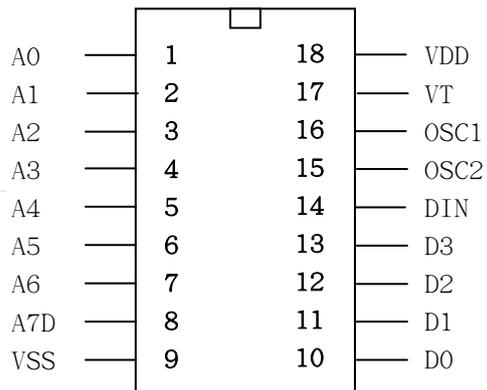
65327L-33CP(S)
65327M-33CP(S)



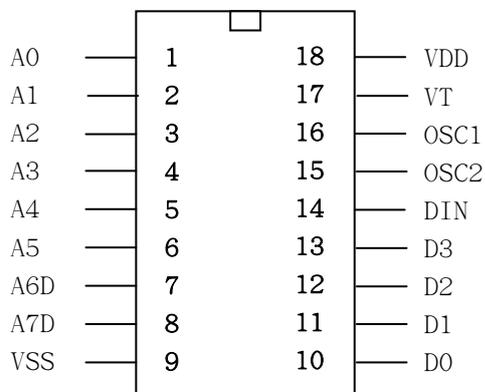
65327L-34CP(S)
65327M-34CP(S)



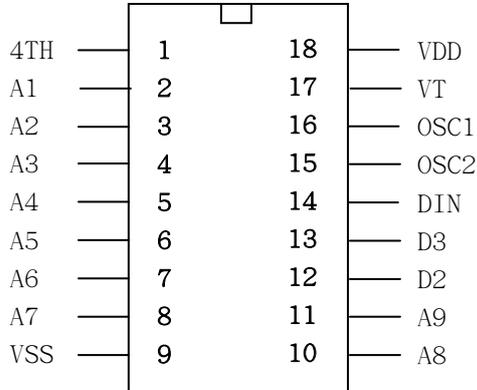
65327L-35CP(S)
65327M-35CP(S)



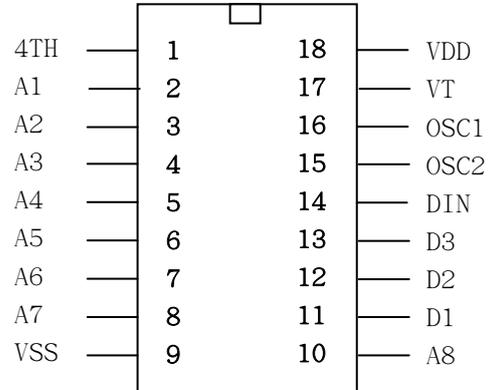
65327L-36CP(S)
65327M-36CP(S)



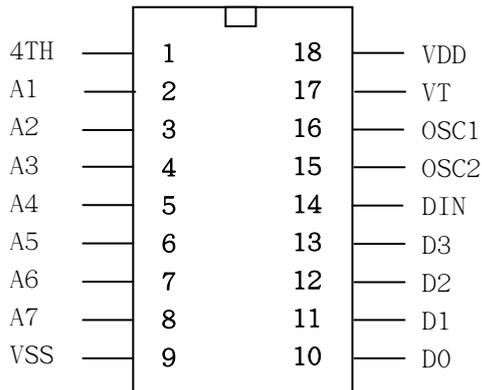
65327L-42CP(S)
65327M-42CP(S)



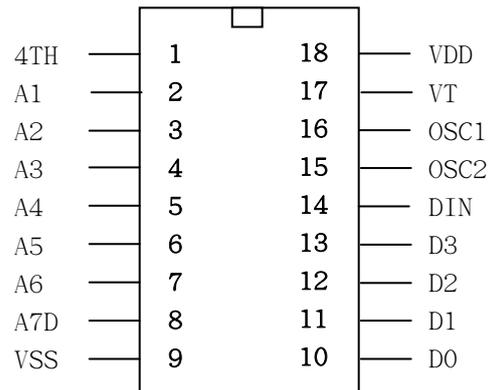
65327L-43CP(S)
65327M-43CP(S)



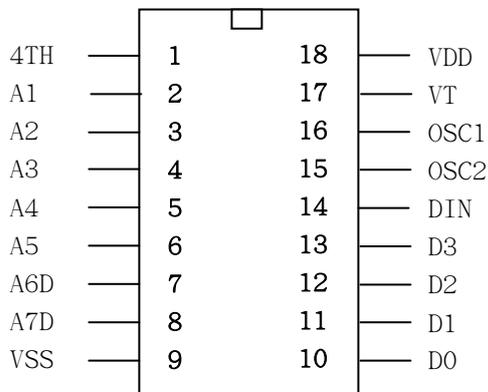
65327L-44CP(S)
65327M-44CP(S)



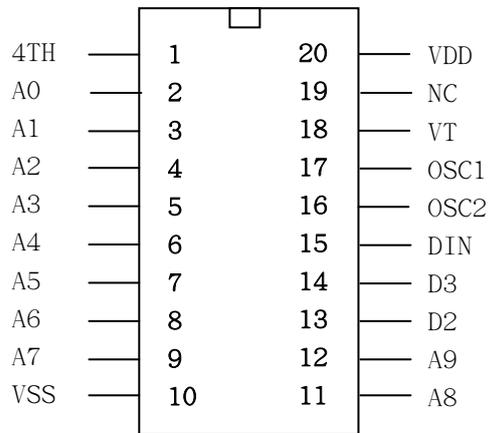
65327L-45CP(S)
65327M-45CP(S)



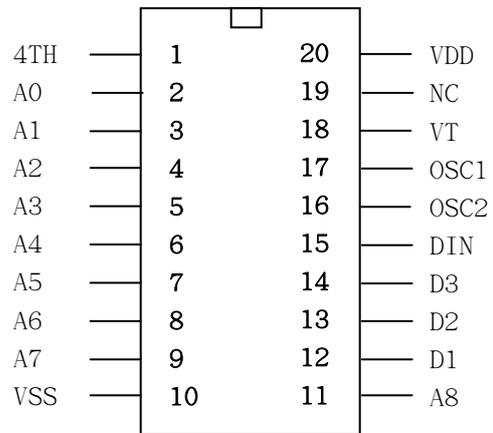
65327L-46CP(S)
65327M-46CP(S)



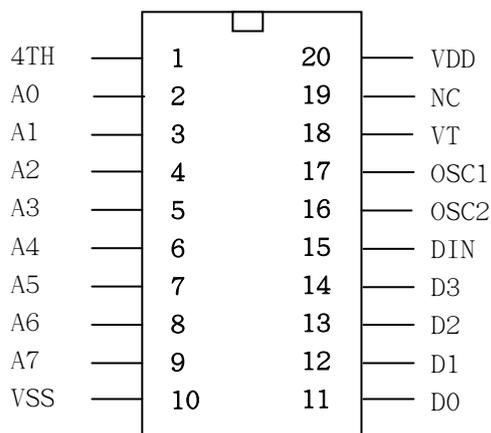
65327L-42DP(S)
65327M-42DP(S)



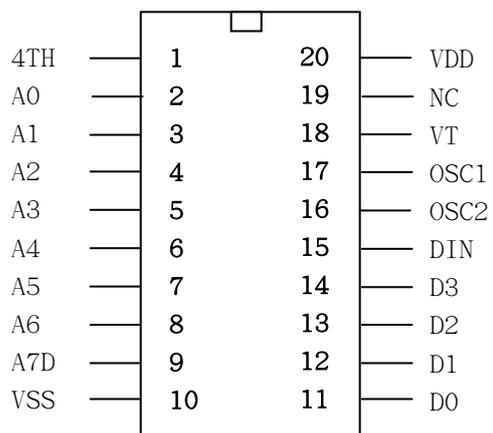
65327L-43DP(S)
65327M-43DP(S)



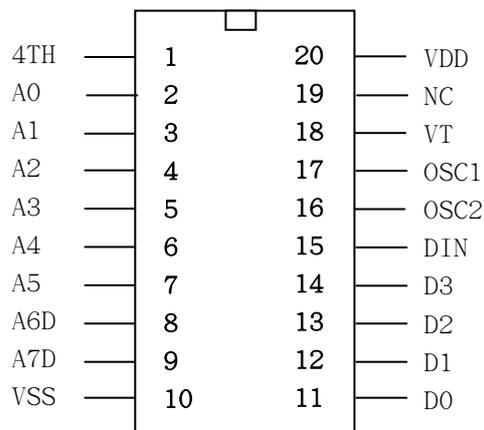
65327L-44DP(S)
65327M-44DP(S)



65327L-45DP(S)
65327M-45DP(S)



65327L-46DP(S)
65327M-46DP(S)



腳位功能說明

腳位名稱	說明
4TH	4 態訊號輸出 PIN, A0 ~ A11 可以接到這個 PIN 以便獲得 4 態編碼
A0 ~ A5	地址碼輸入 PIN, NORMAL 設定在 "3 態".
A6D-A7D	地址碼輸入(NORMAL 3 態) 或 資料碼輸出(NORMAL LOW).
D0/A8	地址碼輸入(NORMAL 3 態) 或 資料碼輸出(NORMAL LOW).
D1/A9	地址碼輸入(NORMAL 3 態) 或 資料碼輸出(NORMAL LOW).
D2	資料碼輸出 PIN : NORMAL 設定在 "LOW".
D3	資料碼輸出 PIN : NORMAL 設定在 "LOW".
VSS	接負電源 (接地)
VT	在有效的接收時 VT 由 LOW 變成 HI
OSC2, OSC1	決定 IC 的振盪頻率, 只要在 OSC2, OSC1 之間加一顆電阻即可振盪
DIN	訊號輸入腳位
VDD	接正電源

地址/資料位元的編碼設定及波形

當使用 SMC65327-3 2-DATA 在生產時已經自動的將地址位元(A0 ~ A9)全部設定成 "3" (3 態), 使用者可以從外部重新設定地址位元, 為 "0" 或 "1" (不接 OPEN 時為 "3"), 而資料位元 D2, D3 做控制腳使用, 當 SMC65326-3 發射的地址位元和 SMC65327-3 接收的地址位元相同, 再加上發射頻率和接收頻率的配合下, 則 SMC65327-3 的 VT PIN 會由 LOW 變成 HI, 此時 SMC65326-3 的資料位元由 LOW 變成 HI 則 SMC65327-3 的資料位元將也由 LOW 變成 HI。

當使用 SMC65327-3 4-DATA 在生產時已經自動的將地址位元(A0 ~ A7)全部設定成 "3" (3 態), 使用者可以從外部重新設定地址位元, 為 "0" 或 "1" (不接 OPEN 時為 "3"), 而資料位元 D0, D1, D2, D3 做控制腳使用, 當 SMC65326-3 發射的地址位元和 SMC65327-3 接收的地址位元相同, 再加上發射頻率和接收頻率的配合下, 則 SMC65327-3 的 VT PIN 會由 LOW 變成 HI, 此時 SMC65326-3 的資料位元由 LOW 變成 HI 則 SMC65327-3 的資料位元將也由 LOW 變成 HI。

當使用 SMC65327-4 2-DATA 在生產時已經自動的將地址位元(A0 ~ A9)全部設定成 "3" (3 態), 使用者可以從外部重新設定地址位元, 為 "0" 或 "1" 或 "4TH" (不接 OPEN 時為 "3"), 而資料位元 D2, D3 做控制腳使用, 當 SMC65326-3 發射的地址位元和 SMC65327-3 接收的地址位元相同, 再加上發射頻率和接收頻率的配合下, 則 SMC65327-3 的 VT PIN 會由 LOW 變成 HI, 此時 SMC65326-3 的資料位元由 LOW 變成 HI 則 SMC65327-3 的資料位元將也由 LOW 變成 HI。

當使用 SMC65327-4 4-DATA 在生產時已經自動的將地址位元(A0 ~ A7)全部設定成 "3" (3 態), 使用者可以從外部重新設定地址位元, 為 "0" 或 "1" 或 "4TH" (不接 OPEN 時為 "3"), 而資料位元 D0, D1, D2, D3 做控制腳使用, 當 SMC65326-3 發射的地址位元和 SMC65327-3 接收的地址位元相同, 再加上發射頻率和接收頻率的配合下, 則 SMC65327-3 的 VT PIN 會由 LOW 變成 HI, 此時 SMC65326-3 的資料位元由 LOW 變成 HI 則 SMC65327-3 的資料位元將也由 LOW 變成 HI。

應用方法如下

- 2-DATA 應用 = A0 A1 A2 A3 A4 A5 A6 A7 A8 A9 D2 D3
- 3-DATA 應用 = A0 A1 A2 A3 A4 A5 A6 A7 A8 D1 D2 D3
- 4-DATA 應用 = A0 A1 A2 A3 A4 A5 A6 A7 D0 D1 D2 D3
- 5-DATA 應用 = A0 A1 A2 A3 A4 A5 A6 A7D D0 D1 D2 D3
- 6-DATA 應用 = A0 A1 A2 A3 A4 A5 A6D A7D D0 D1 D2 D3

資料端口(DATA PORT)

SMC65327L-3 及 SMC65327L-4 屬於資料栓鎖型 IC,在有效的接收動作時,資料端口由 LOW 變成 HI,當有效的接收動作失效時,所有資料端口的資料維持不變,必須等到下一個有效的接收動作發生時,資料端口的狀態才根據所收到 AD6~D3 的資料而做變更。

SMC65327M-3 及 SMC65327M-4 屬於資料不栓鎖型 IC,在有效的接收動作時資料端口由 LOW 變成 HI,當有效的接收動作失效時,所有資料端口的資料立即由 HI 變成 LOW。

有效接收動作(VT)

1. 將 DIN 所收到的資料將不斷的和地址碼作比對, 必須連續有二筆以上的地址碼完全相同。
SMC65327-3 & SMC65327-4 才會判定所收到的地址碼和自己所設定的地址碼相同, 此動作稱為有效的接收。
2. 當有效的接收發生時 VT-PIN 立即由 LOW 變成 HI, 一直到有效的接收失效時 VT-PIN 才由 HI 恢復成 LOW。
3. 當有效接收發生時 SMC65327-3 或 SMC65327-4 會根據所收到的資料碼(A6/D0~A11/D5)的內容顯示在 DATA-PIN。

有效的接收動作

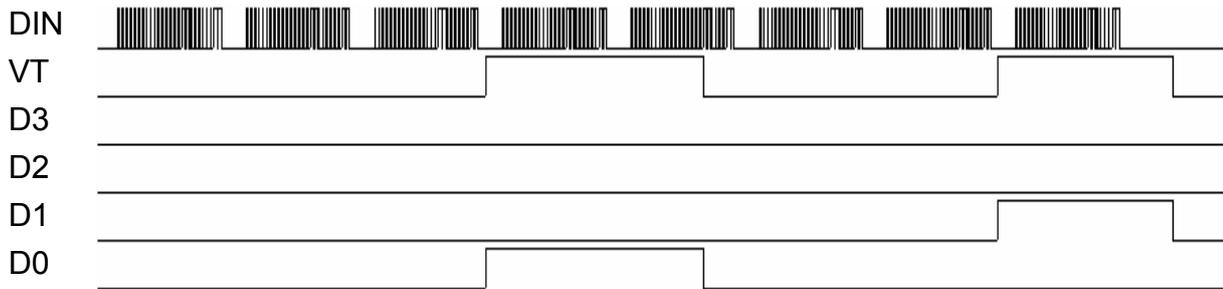


上圖為 SMC65327-4 ,DATA LATCH 模式的接收波形

1. 由 SMC65326 的 DATAOUT 發射波形
2. 由 SMC65327 的 DIN 接收波形,此時 SMC65326 和 SMC65327 的地址碼和頻率必須配合
3. SMC65327 的 DIN 接收兩筆以上對的資料後 VT 會由 LOW 變成 HI
4. 此時 SMC65326 的 DATA PIN-1 為 HI 時,則 SMC65327 的 D0 也會由 LOW 變成 HI
5. 上圖當 VT 由 HI 變成 LOW 時,代表 SMC65326 的 DATA PIN 由 PIN-1 變成 PIN-2

- 此時 SMC65327 的 DIN 再接收兩筆以上對的資料後 VT 會由 LOW 變成 HI
- 此時 SMC65326 的 DATA PIN-2 為 HI 時,則 SMC65327 的 D1 也會由 LOW 變成 HI

在上圖 VT 第一次由 LOW 變成 HI,D0 就一直保持在 HI,一直到第二次 VT 由 LOW 變成 HI,D0 才由 HI 變成 LOW,我們稱此模式為 LATCH



上圖為 SMC65327-4 ,DATA NO-LATCH 模式的接收波形

- 由 SMC65326 的 DATAOUT 發射波形
- 由 SMC65327 的 DIN 接收波形,此時 SMC65326 和 SMC65327 的地址碼和頻率必須配合
- SMC65327 的 DIN 接收兩筆以上對的資料後 VT 會由 LOW 變成 HI
- 此時 SMC65326 的 DATA PIN-1 為 HI 時,則 SMC65327 的 D0 也會由 LOW 變成 HI
- 上圖當 VT 由 HI 變成 LOW 時,代表 SMC65326 的 DATA PIN 由 PIN-1 變成 PIN-2
- 此時 SMC65327 的 DIN 再接收兩筆以上對的資料後 VT 會由 LOW 變成 HI
- 此時 SMC65326 的 DATA PIN-2 為 HI 時,則 SMC65327 的 D1 也會由 LOW 變成 HI

在上圖 VT 第一次由 LOW 變成 HI,D0 也由 LOW 變成 HI,當 VT 由 HI 變成 LOW 時,D0 也由 HI 變成 LOW, 我們稱此模式為 NO-LATCH

應用線路圖

