



深圳市思泽远科技有限公司  
SHENZHEN SI ZE YUAN TECHNOLOGY CO.,LTD.

# 规格书

## SZY48G C 版系列

### 四通道 4 位语音芯片

支持 8-340 秒 | PWM | SOP8&SOP16

版本: V3.0

日期: 2023.03.02

**声明:** 深圳市思泽远科技有限公司保留更改本文件的权利, 恕不另行通知。思泽远科技提供的信息被认为是准确可靠的, 但是, 思泽远科技不对本文件中可能出现的任何错误提供担保。请联系思泽远科技以获取规格书最新版本下订单。思泽远科技不承担因其使用而侵犯第三方专利或其他权利的任何责任, 此外思泽远科技产品未被授权用于重要医疗设备/系统或航空设备/系统等关键部件, 其中未经思泽远科技明确书面批准, 产品可能会对用户造成重大影响, 我司不承担任何责任。

联系地址: 深圳市宝安区西乡镇宝民二路好运来商务大厦 A 栋 7 楼 7001-7007 室

联系电话: 0755-29112251/29556853 网址: [www.szy0755.cn](http://www.szy0755.cn)

# 目 录

一、语音芯片简介 .....	1
二、芯片特性 .....	1
三、芯片应用领域 .....	1
四、芯片参数 .....	2
五、 内部频率特性	
5.1 内部频率 (Fosc) 和 VDD .....	3
5.2 内部频率 (Fosc) 和温度 .....	3
5.3 工作电流 (Iop) 和 VDD .....	4
六、 参考应用电路 .....	4
6.1 轻载无噪声电路 .....	4
6.2 重载或有噪声的电路 .....	5
七、SZY48GC 版系列-SOP8 引脚和说明 .....	5
八、SZY48GC 版系列-SOP16 引脚和说明 .....	6
九、串口协议通信协议 C 语言例程 .....	7
十、串口协议时序和协议码说明 .....	8
十一、SOP8 串口协议参考电路 .....	9
十二、SOP8 封装尺寸图 .....	10
十三、SOP16 封装尺寸图 .....	10

## 一、SZY48GC 版系列语音芯片简介

SZY48GXXXC 版系列，是一款 4 位声音控制器，采用四通道 SPU（用于 MIDI 播放）、一个 4 位 RISC CPU、一个 14 位 PWM、三个 10s、一个输入（带拉低电阻）、256 位内存和密度为 64K/32K/16K x 12 位内存空间的 OTP。型号分为：SZY48G008C、SZY48G016C、SZY48G032C、SZY48G048C、SZY48G080C、SZY48G170C、SZY48G340C。

工作电压范围从 2.0V~5.5V，工作速度为 1M/2MHz，可通过内部振荡器配置。

## 二、特性

- ◇ 4-bit RISC CPU，CPU 时钟：1M/2MHz
- ◇ 工作电压：2.0V~5.5V
- ◇ 稳压器内置输入电压 2.0V~5.5V，输出电压 2.0V~3.0V
- ◇ IO: IOA, IOH3 工作电压：2.0V~5.5V
- ◇ 256 半字节 RAM
- ◇ 14-bit PWM 直接驱动扬声器
- ◇ 64K/ 32K/16K/ x 12-bit OTP
- ◇ 省电待机模式
- ◇ 5 个双时基中断源（two time-bases）
- ◇ 支持的四通道声音处理单元（SPU）
- ◇ 三个通用 10s（可编程），一个带 pullup 电阻器的输入引脚
- ◇ 按键唤醒功能
- ◇ 低压重启
- ◇ 看门狗

## 三、芯片应用领域

- ◇ 小家电语音提示
- ◇ 玩具音乐播放
- ◇ 消费类语音播报

## 四、芯片参数

Characteristics	Symbol	Ratings
DC Supply Voltage	V+	<7.0V
Input Voltage Range	VIN	(VSS-0.3V)to(V+ +0.3V)
Operating Temperature	TA	0°Cto +70°C
Storage Temperature	TSTO	-50°C + 150°C

Note: Stresses beyond those given in the Absolute Maximum Rating table may cause permanent damage to the device. For normal operational conditions, see DC

Electrical Characteristics.

Characteristics	Symbol	Limit			Unit	Test Condition
		Min.	Typ.	Max.		
Operating Voltage	VDD	2	-	5.5	V	
Operating Current	Iop	-	1	-	mA	Fcpu = 2MHz @ 3.0V, PWM output off For SZY48G008C/SZY48G016C/SZY48G032C
		-	2.8	-	mA	Fcpu = 2MHz @ 3.0V, PWM output off For SZY48G048C/SZY48G080C
		-	1.5	-	mA	Fcpu = 2MHz @ 4.5V, PWM output off For SZY48G008C/SZY48G016C/SZY48G032C
		-	3	-	mA	Fcpu = 2MHz @ 4.5V, PWM output off For SZY48G048C/SZY48G080C
Standby Current	ISTBY	-	-	5	uA	VDD = 3.0V
		-	-	5	uA	VDD = 4.5V
GPIO Input High Level (IOA.IOB. IOH3)	VIH	0.5VDD	-	-	V	VDD = 4.5V
GPIO Input Low Level	VIL	-	-	0.5VDD	V	VDD = 4.5V
Output High Current (IOA. IOB)	IOH	-	10	-	mA	VDD = 3.0V. VOH = 0.7*VDD
		-	20	-	mA	VDD = 4.5V. VOH = 0.7*VDD
Output Low Current (Normal)	IOL1	-	10	-	mA	VDD = 3.0V. VOL= 0.3*VDD
		-	20	-	mA	VDD = 4.5V. VOL= 0.3*VDD
Output Low Current (High sink by Body Option)	IOL2	-	20	-	mA	VDD = 3.0V. VOL= 0.3*VDD
		-	40	-	mA	VDD = 4.5V. VOL= 0.3*VDD
Input Pull Low Resistor (IOA.IOB. IOH3)	RL1		200		Kohm	VDD = 3.0V, IO = 0V
			100		Kohm	VDD = 4.5V, IO = 0V
Input Pull Low Resistor (IOA.IOB. IOH3)	RL2		1000		Kohm	VDD = 3.0V. IO = 3.0V
			500		Kohm	VDD =4.5V.IO = 4.5V
PWM Driver Current			180		mA	VDD = 3.0V. 8 Ohms load
			280		mA	VDD = 4.5V. 8 Ohms load
Frequency deviation by voltage drop	ΔF/F	-1	-	1	%	$\frac{F_{osc(5.5v)}-F_{osc(2.4v)}}{F_{osc(3.0v)}}$ FCPU = 2MHz
Frequency lot deviation	ΔF/F	-1	.	1	%	$\frac{F_{max(3.0v)}-F_{min(3.0v)}}{F_{max(3.0v)}}$ FCPU = 2MHz @ 3.0V (tentative)
		-1	-	1	%	$\frac{F_{max(4.5v)}-F_{min(4.5v)}}{F_{max(4.5v)}}$ FCPU = 2MHz @ 4.5V (tentative)

**备注:**

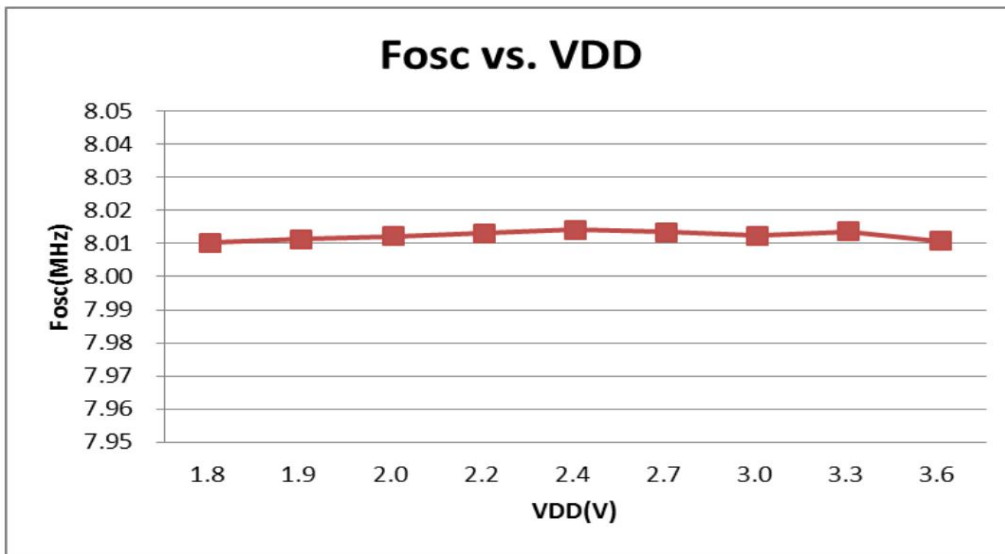
1. 电源两端务必加 104P 电容，距离 VDD 保持在 10MM 以内为佳。

2. 通信 MCU 电压务必保持和语音 IC 电压保持一致，防止漏码和丢码。

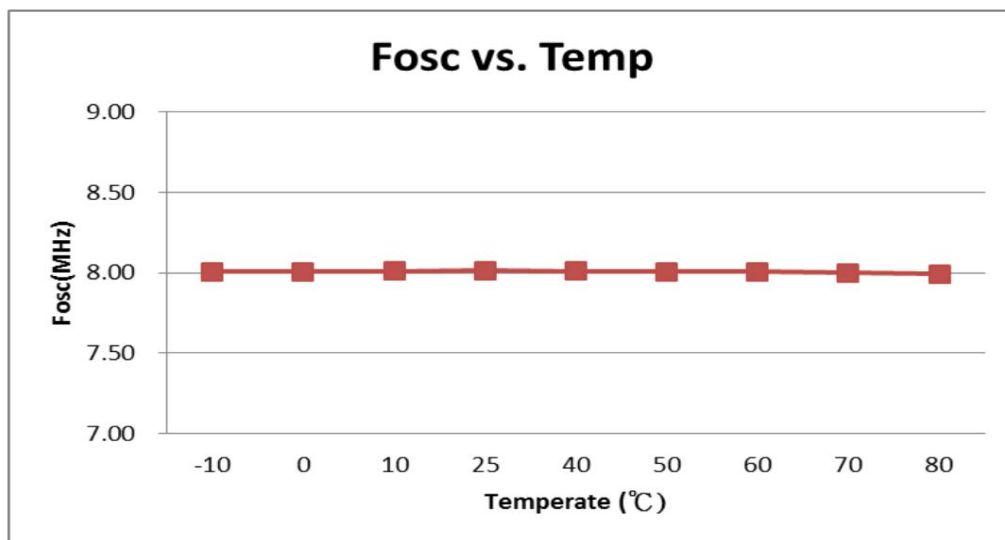
本 IC 的 IO 为 CMOS 特性，输入 IO 检查为高电平必须保证电压大于 0.7VDD Input High Voltage (VIH) CMOS (0.7VDD)，输入 IO 检查为低电平必须保证电压小于 0.3VDD Input Low Voltage (VIL) CMOS (0.3VDD) 建议不要在临界值附近，IC 制程上会有一些偏差。关于 IC 之间通信的问题必须注意此问题，否则会导致通信失败，丢码，异常。

## 五、内部频率特性

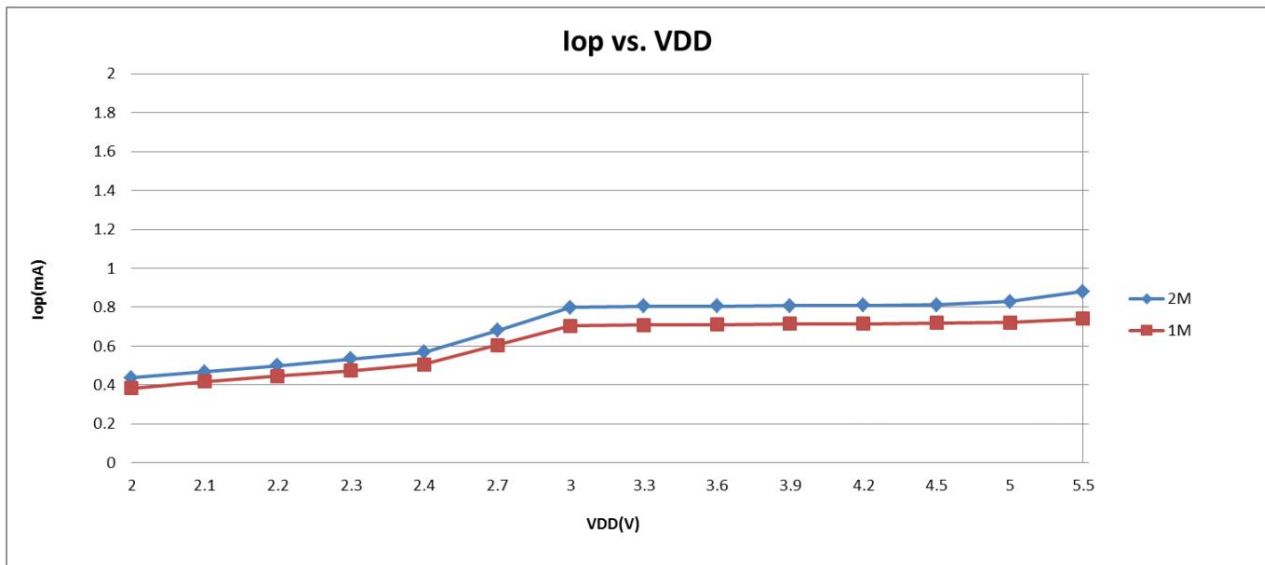
### 5.1 内部频率 (Fosc) 和 VDD



### 5.2 内部频率 (Fosc) 和温度

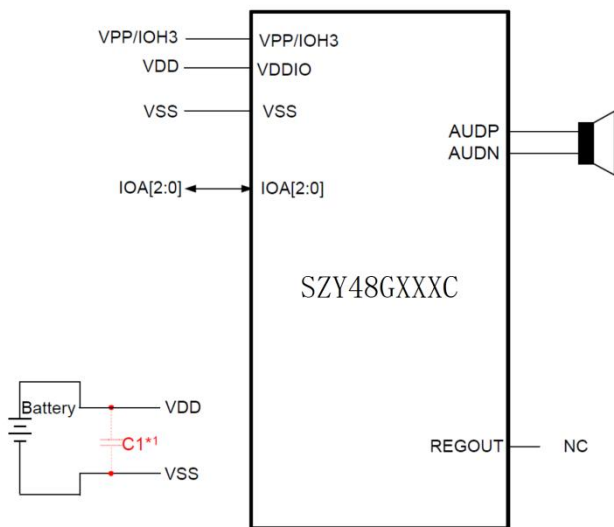


### 5.3 工作电流 (Iop) 和 VDD



参考应用电路

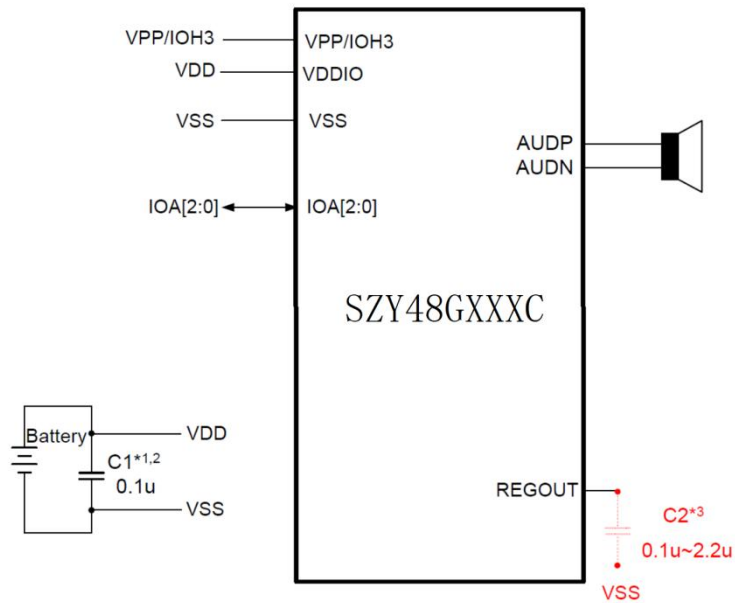
#### 6.1 轻载无噪声电路



PCB 布局指南:

一般情况下, VDD 不需要连接电容器, 但请为电容器 (C1) 预留位置。

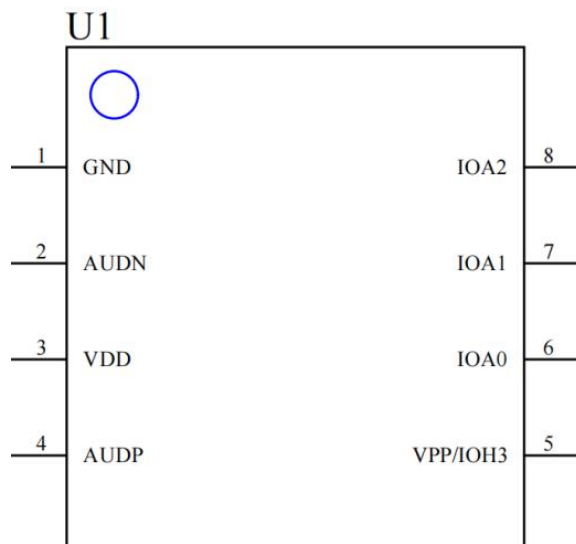
### 6.2 重载或有噪声的电路



#### PCB 布局指南:

1. 在 4.5V 或更高电压下，VDD 可以用 0.1uF 电容器（C1）连接到 VSS，并且在低于 4.5V 的电压下，它可以在不同的负载下变化。
2. 一般来说，VDD 不需要连接电容器，但请为电容器（C1）。
3. 预留一个位置，如果电机有应用，VDD 应与 C1 连接，REGOUT 应与 C2 连接。

## 七、SZY48GC 版系列-SOP8 引脚和说明



序号	名称	功能
1	GND	IC 地线脚
2	AUDN	PWM 输出口，直推喇叭
3	VDD	IC 电源脚
4	AUDP	PWM 输出口，直推喇叭
5	VPP/IOH3	I 脚，支持输入不支持输出，支持内部下拉 1M.
6	IOA0	IO 脚，支持输入或者输出，支持内部下拉 1M.
7	IOA1	IO 脚，支持输入或者输出，支持内部下拉 1M.
8	IOA2	IO 脚，支持输入或者输出，支持内部下拉 1M.

#### 八、SZY48GC 版系列-SOP16 引脚和说明

1	NC	VDDIO	16
2	NC	IOB2	15
3	NC	IOB1	14
4	IOH3	IOB0	13
5	IOA0	IOA3	12
6	IOA1	VSS	11
7	IOA2	AUDN	10
8	NC	AUDP	9

序号	名称	功能
1	NC	空脚
2	NC	空脚
3	NC	空脚
4	IOH3	I 脚，支持输入不支持输出，支持内部下拉 1M.
5	IOA0	IO 脚，支持输入或者输出，支持内部下拉 1M
6	IOA1	IO 脚，支持输入或者输出，支持内部下拉 1M
7	IOA2	IO 脚，支持输入或者输出，支持内部下拉 1M.
8	NC	空脚



9	AUDP	PWM 输出口，直推喇叭。
10	AUDN	PWM 输出口，直推喇叭。
11	VSS	IC 电源地
12	IOA3	IO 脚，支持输入或者输出，支持内部下拉 1M
13	IOB0	IO 脚，支持输入或者输出，支持内部下拉 1M.
14	IOB1	IO 脚，支持输入或者输出，支持内部下拉 1M.
15	IOB2	IO 脚，支持输入或者输出，支持内部下拉 1M.
16	PVDD	IC 电源脚

## 九、串口协议通信协议 C 语言例程

```

#include "send_code.h"
void delay_ms(unsigned char ms)
{
    while(ms-->0)delay_us(1000);
}
void delay_us(unsigned int us)
{
    clr_wdt();
}
void send_code_init(void)
{
    data0();
}
void send_head (void)
{
    data1();
    delay_ms(8);
    data0();
    delay_ms(1);
}
void sendl(void)
{
    data1();
    delay_us(1500);
    data0();
    delay_us(500);
}
}
void send0(void)
{
    data1();
    delay_us(500);
    data0();
    delay_us(1500);
}
void sendByte(unsigned char buf)
{
    unsigned char i;
    send_head();
    for (i = 0;i<8;i++)
    {
        if (buf&0x80)
        {
            sendl();
        }
        else
        {
            send0();
        }
        buf <<= 1;
    }
}
    
```

## 十、串口协议时序和协议码说明


DATA 和 BUSY 脚位说明：

1. 平时 DATA 脚为低电平
2. 每发一个信号前必须要有一个同步头。
3. 同步头为 8MS 高和 1MS 低组成。
4. 数据 “0” : 0.5MS 高电平和 1.5MS 低电平组成。
5. 数据 “1” : 1.5MS 高电平和 0.5MS 低电平组成。
6. 先接收数据的最高位 BIT7, 在接收 N-1 位, 最后接收数据的最低位 BIT0。

同步头:  8MS高+1MS低电平

数据"1":  1.5MS高电平+0.5MS低电平

数据"0":  0.5MS高电平+1.5MS低电平

DATA:   
01H的参考时序

BUSY脚:  播放中 播放完毕

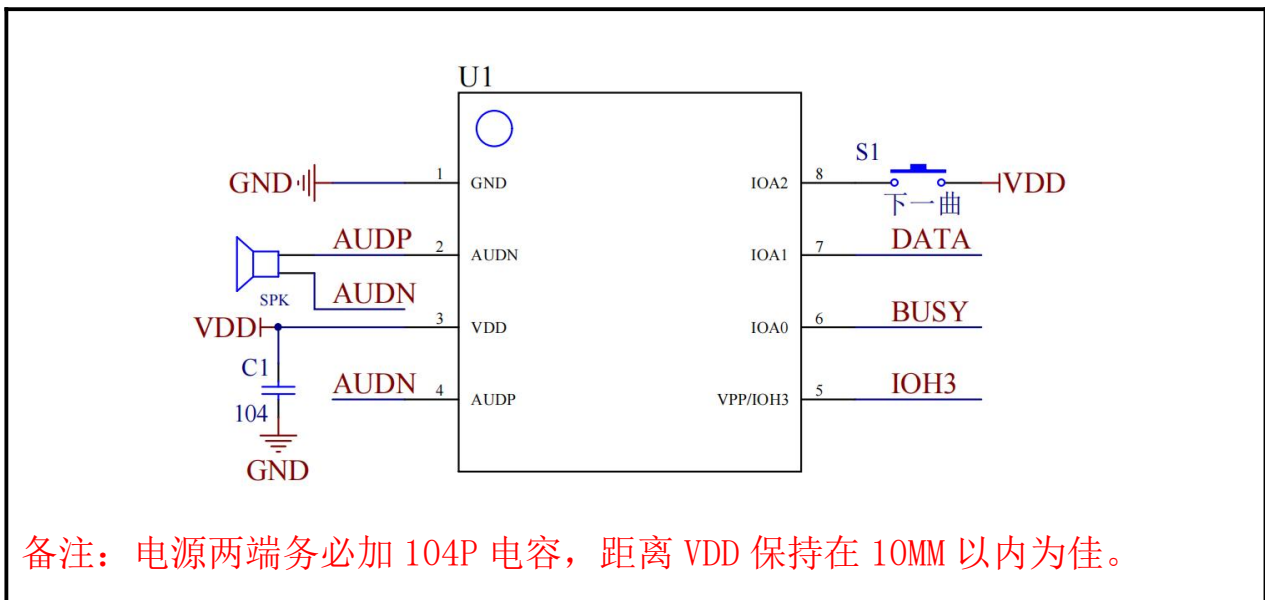
BUSY脚: 有声音时输出高电平, 无声音输出低电平。

## 协议码参考（附表格时序表）

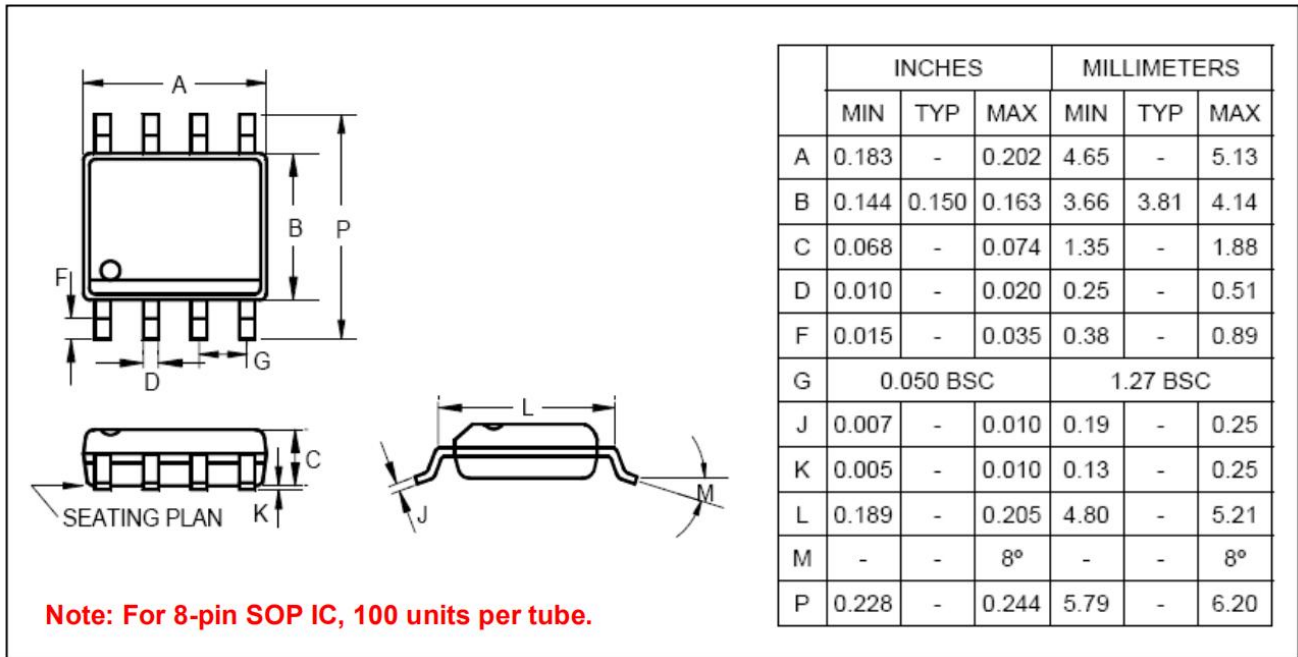
序号	10 进制	16 进制	曲目
1	0	0X00	音乐 1
2	1	0X01	音乐 2
3	2	0X02	音乐 3
4	3	0X03	音乐 4
5	4	N~	N 音乐
6	5	0XF0	停止码
7	6	0XF1	音量 1(最小音量)
8	7	0XF2-0XFE	音量 2-音量 14

9	8	0XFF	音量 15(最大音量)
10	9	0XE9	音量加
11	10	0XEA	音量减
12	11	0XEB	静音
13	12	0XEC	重播
14	13	0XED	上一曲
15	14	0XEE	下一曲
16	15	0XEF	循环指令：必须先发音乐协议后隔 10MS 再发循环指令

### 十一、SOP8 串口协议参考电路



十二、SOP8 封装尺寸图



十三、SOP16 封装尺寸图

150mil, 1.27mm pin pitch

