

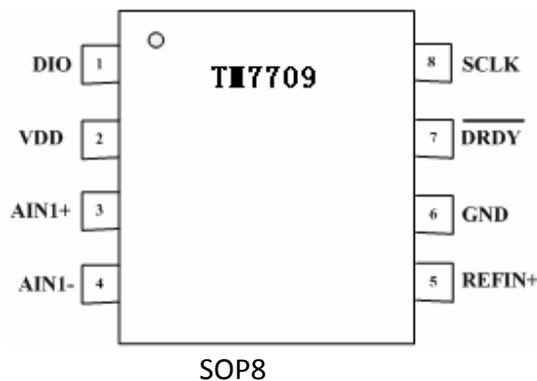
## 一. 概述

TM7709 是应用于低频测量的单通道的模拟前端。该器件可以接受直接来自传感器的低电平的输入信号，然后产生串行的数字输出。利用  $\Sigma\text{-}\Delta$  转换技术实现了 24 位无丢失代码性能。选定的输入信号被送到一个基于模拟调制器的增益可编程专用前端。片内数字滤波器处理调制器的输出信号。TM7709 只需 2.7~3.3V 或 4.75~5.25V 单电源。TM7709 是全差分模拟输入，带有一个差分基准输入。TM7709 是用于智能系统、微控制器系统和基于 DSP 系统的理想产品。其串行接口可配置为二线接口。芯片内部结构确保器件具有极低功耗，掉电模式减少等待时的功耗。

## 二. 特点

- ◇ 全差分单通道输入的 ADC
- ◇ 24 位无丢失代码
- ◇ 0.003%非线性
- ◇ 增益 16/128 可选
- ◇ 二线串行接口
- ◇ 2.7~3.3V 或 4.75~5.25V 工作电压
- ◇ SOP8 封装

## 三. 引脚排列与功能



管脚	名称	功能
1	DIO	串行数据输入输出端，内带 10K 的上拉电阻
2	VDD	电源正电压
3	AIN1+	差分模拟输入通道的正输入端
4	AIN1-	差分模拟输入通道的负输入端
5	REFIN+	基准输入的正输入端
6	GND	电源地
7	DRDY	逻辑输出。这个输出端上的逻辑低电平表示可从 TM7709 的数据寄存器获取新的输出字。完成对一个完全的输出字的读操作后，DRDY 引脚立即回到高电平。如果在两次输出更新之间，不发生

		数据读出， $\overline{DRDY}$ 将在下一次输出更新前 $500 \times t_{CLKIN}$ 时间返回高电平。当 $\overline{DRDY}$ 处于高电平时，不能进行读操作，以免数据寄存器中的数据正在被更新时进行读操作。当数据被更新后， $\overline{DRDY}$ 又将返回低电平。
8	SCLK	串行时钟，施密特逻辑输入

## 四. 串口通信

### (1) 命令:

- a) 写设置寄存器命令: BFH
- b) 读 $\overline{DRDY}$ 命令: 3FH

发完 3F 命令后，芯片会连续输出 8 个 SCLK 的  $\overline{DRDY}$  信息,只要读到的 $\overline{DRDY}$ 为低，即表示数据已经转换好，可以读取数据寄存器的数据。

- c) 读数据寄存器命令: 7FH

### (2) 寄存器表:

■ 设置寄存器: 8 位 (初始值为 0010\_0000B)

7	6	5	4	3	2	1	0
0/ $\overline{DRDY}$	CH	GAIN	STBY	0	0	0	0

CH: 0 为通道 1 被选通;

GAIN: 0 为增益设置为 16; 1 为增益设置为 128。

STBY: 0 为正常工作模式; 1 为等待模式。

■ 数据寄存器: 24 位 (初始值为 0000H)

数据寄存器是一个 24 位只读寄存器，它包含了来自 TM7709 最新的转换结果。

### (3)通信时序:

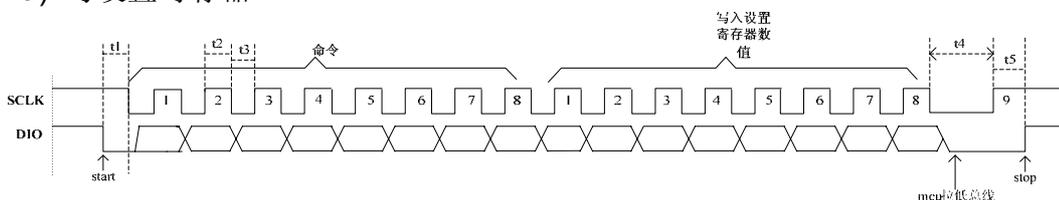
该芯片采用类 IIC 协议进行串口通信。通信时都是先发数据高位，再发数据低位的。任何一条指令都必须以 start 标志开始，stop 标志结束的。芯片在 SCLK 的上升沿接收数据，在 SCLK 的下降沿送出数据。

Start 标志是指 SCLK 为高时，DIO 出现下降沿时。

Stop 标志是指 SCLK 为高时，DIO 出现上升沿时。

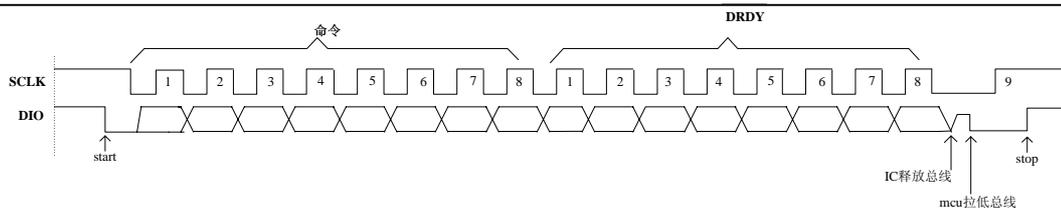
具体的命令时序图和解析如下:

#### a) 写设置寄存器



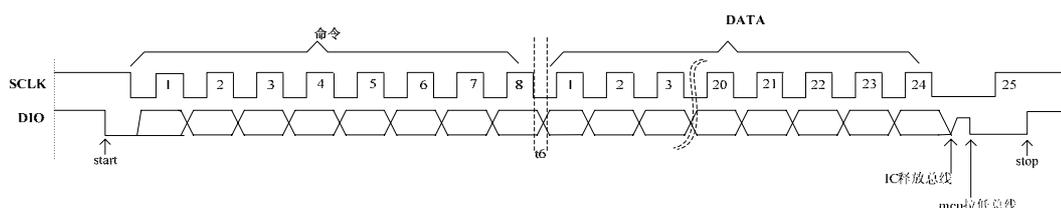
先发 start 标志，再发 8 位 BF 命令，接着发 8 位待写入的设置寄存器数据，最后发 stop 标志。

#### b) 读 $\overline{DRDY}$ 命令



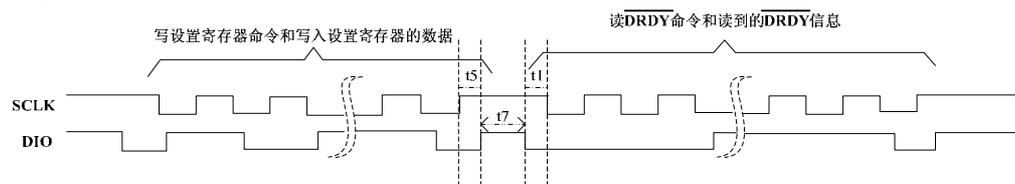
先发 start 标志，再发 8 位 3F 命令，接着发 8 个 SCLK 时钟读取数据，最后发 stop 标志。

### c) 读数据寄存器



先发 start 标志，再发 8 位 7F 命令，接着发 24 个 SCLK 时钟读取数据，最后发 stop 标志。

### d) 多组命令时序



注意：通信时必须严格遵循上述的通信时序。

### (4) 时序特性：

(参考通信时序的时序图)

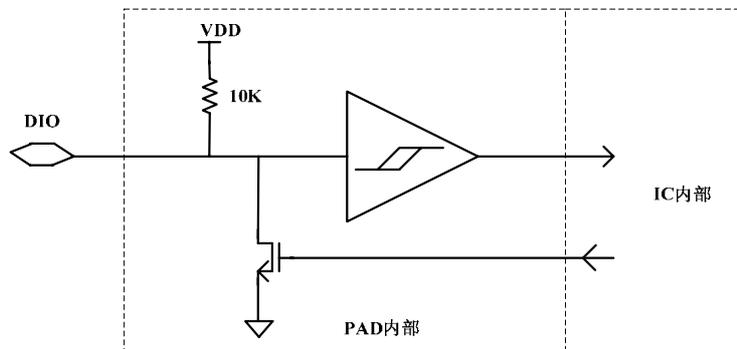
参数	极限值 ( $T_{MIN}, T_{MAX}$ )	单位	条件/注释
t1	100( $T_{MIN}$ )	ns	start 标志到 SCLK 拉低的时间
t2	100( $T_{MIN}$ )	ns	SCLK 高脉冲宽度
t3	100( $T_{MIN}$ )	ns	SCLK 低脉冲宽度
t4	100( $T_{MIN}$ )	ns	SCLK 最后一个脉冲到 SCLK 拉高的时间
t5	100( $T_{MIN}$ )	ns	SCLK 拉高到 stop 标志的时间
t6	100( $T_{MAX}$ )	ns	SCLK 下降沿到数据输出的时间
t7	100( $T_{MIN}$ )	ns	命令之间 SCLK 和 DIO 的高电平时间

### (5) 电特性：(all LOGIC INPUT)

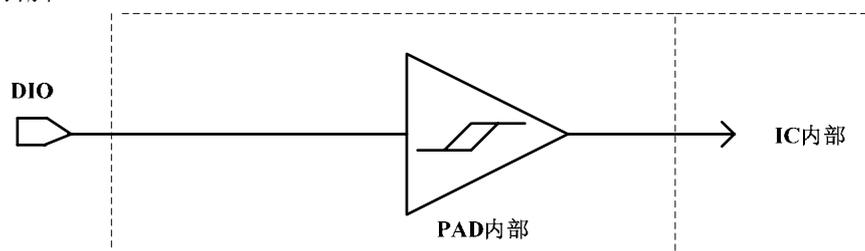
Parameter	Value	Units	Conditions/Comments
$V_{T+}$	1.286	V	VDD=3V Nominal
$V_{T-}$	0.734	V	
$V_{T+}$	1.633	V	VDD=5V Nominal
$V_{T-}$	1.02	V	

(6)通信口引脚内部结构简介:

a)DIO 引脚



b)SCLK 引脚



## 五. 输入电压计算

数据转换的数据更新率约为 10Hz，通过 $\overline{\text{DRDY}}$ 信号表征。 $\overline{\text{DRDY}}$ 信号为低电平表示可从 TM7709 的数据寄存器获取新的输出字。完成对一个完全的输出字的读操作后， $\overline{\text{DRDY}}$  引脚立即回到高电平。如果在两次输出更新之间，不发生数据读出， $\overline{\text{DRDY}}$  将在下一次输出更新前  $500 \times t_{\text{CLKIN}}$  时间返回高电平。当 $\overline{\text{DRDY}}$  处于高电平时，不能进行读操作，以免数据寄存器中的数据正在被更新时进行读操作。当数据被更新后， $\overline{\text{DRDY}}$  又将返回低电平。

正满量程输入电压时，输出数据为 D2F000H (13824000d)；(忽略运放偏移量)

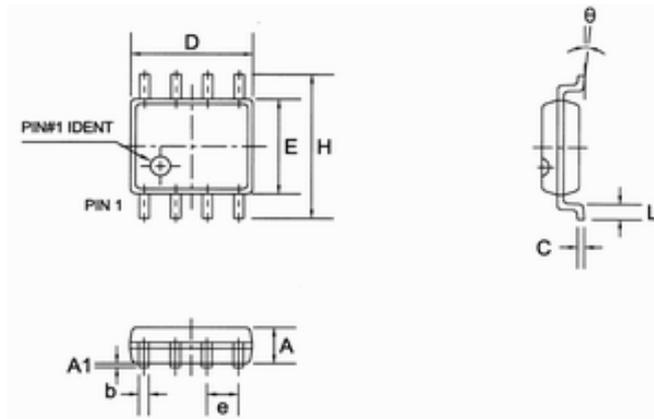
零输入电压时，输出数据为 697800H(6912000d)；(忽略运放偏移量)

负满量程输入电压时，输出数据为 000000H(0d)；(忽略运放偏移量)

$$V_{\text{in}} = \frac{V_{\text{ref}}}{\text{gain}} \times \frac{\text{data} - 6912000}{13824000/2}$$

其中， $V_{\text{in}}$  为通道输入电压， $V_{\text{ref}}$  为基准电压， $\text{gain}$  为设置的增益值， $\text{data}$  为读出的数据寄存器的数据。

六. 封装:



Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min	Nom	Max	Min	Nom	Max
A	1.30	1.50	1.70	0.051	0.059	0.067
A1	0.06	0.16	0.26	0.002	0.006	0.010
b	0.30	0.40	0.55	0.012	0.016	0.022
C	0.15	0.25	0.35	0.006	0.010	0.014
D	4.72	4.92	5.12	0.186	0.194	0.202
E	3.75	3.95	4.15	0.148	0.156	0.163
e	—	1.27	—	—	0.050	—
H	5.70	6.00	6.30	0.224	0.236	0.248
L	0.45	0.65	0.85	0.018	0.026	0.033
θ	0°	—	8°	0°	—	8°

All specs and applications shown above subject to change without prior notice by Titanmec.