

TMS9902 异步通信控制器

TMS9902 概述

TMS9902 是一种简单的异步通信器件，TMS9902 通过 CRU 同 CPU 通信。TMS9902 提供的异步 I/O 能力同其他异步通信接口相当，但缺乏下列功能：

1. 接收或发送没有外部时钟信号。接收和发送速率由 TMS9902 的内部逻辑计算。
2. 只有单一中断请求，它没有相应的状态输出线。这样，中断服务子程序必须查询状态，以便正确地中断服务。
3. TMS9902 只有三条调制解调控制线，没有另外的与外部设备逻辑交接信号的线路。

TMS9902 采用 NMOS 工艺制造，18 引脚双列直插封装，采用单+5V 电源，全部信号都是 TTL 兼容的。

TMS9902 引脚安排

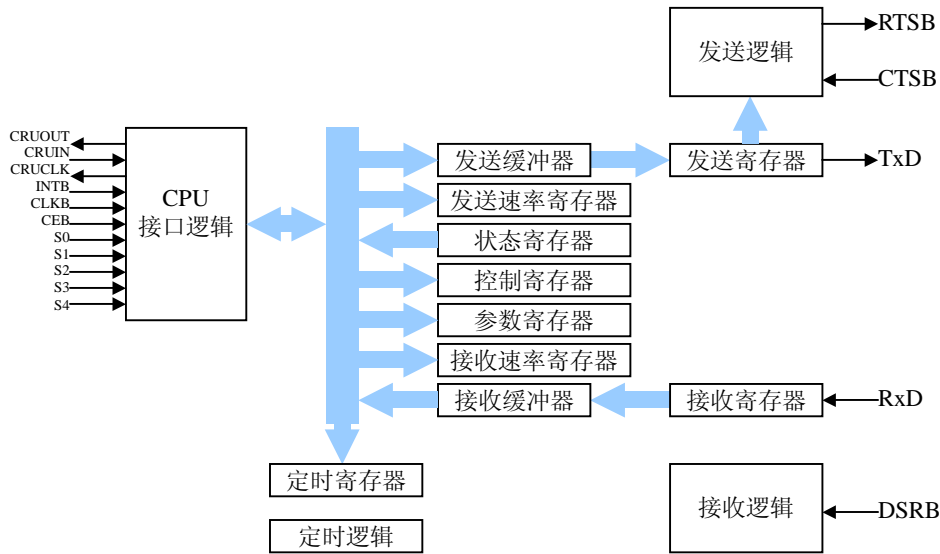
引脚图

INTB	<--	1	18	---	VCC (+5V)
TxD	<--	2	17	<--	CEB
RxD	-->	3	16	<--	CLKB
CRUIN	<--	4	15	<--	CRUCLK
RTSB	<--	5	TMS9902 14	<--	S0 (MSB)
CTSB	-->	6	13	<--	S1
DSRB	-->	7	12	<--	S2
CRUOUT	-->	8	11	<--	S3
VSS (GND)	---	9	10	<--	S4 (LSB)

引脚说明

引脚	引脚名称	类型	说明
CRUIN	至 CPU 的数据输出	输出	使用方法和 TMS9901 完全相同
CRUOUT	由 CPU 来的数据输入	输入	使用方法和 TMS9901 完全相同
CRUCLK	CRU 数据选通	输入	使用方法和 TMS9901 完全相同
CEB	器件使能	输入	使用方法和 TMS9901 完全相同
S0~S4	CRU 位地址	输入	使用方法和 TMS9901 完全相同
CLKB	同步时钟	输入	通常是 TMS9904 CLK3 的反相信号，控制数据传输的速率
DSRB	数据设备就绪显示	输入	通用输入信号，其电平表示在状态寄存器位 27 内。可由程序安排由低向高跳变时产生中断请求，但是本身不参与开启发送或接收逻辑的操作
RTSB	请求发送指示	输出	当发送逻辑开启时，该线输出低电平
CTSB	清除发送指示	输入	当接收到该线的低电平后，开始发送数据
RxD	串行数据输入	输入	串行数据在该线输入
TxD	串行数据输出	输出	串行数据在该线输出
INTB	至 CPU 的中断请求	输出	
VCC, VSS	电源和参考地		

TMS9902 功能逻辑图



TMS9902 控制寄存器和状态寄存器

TMS9902 控制与状态寄存器位说明		
控制寄存器 (写)	CRU 寄存器位号	状态寄存器 (读)
器件复位 (写 1 或 0)	31	任何中断挂起*
	30	控制位 17、14、13、12 或 11 中的一位或几位置位*
	29	检测出 DSRB 或 CTSB 输入电平改变, 复位方法: 向 CRU 位 21 写 1 或 0
	28	CTSB 输入电平反相
	27	DSRB 输入电平反相
	26	RTSB 输出电平反相
	25	定时器倒数到 0, 复位方法: 向 CRU 位 20 写 1 或 0
	24	定时器溢出错误, 复位方法: 向 CRU 位 20 写 1 或 0
	23	发送移位寄存器空*, 自动复位
	22	发送缓冲器空*, 复位方法: 向高位发送缓冲器写入
DSRB 或 CTSB 输入电平改变, 则允许中断 (1=开启, 0=禁止)	21	装入接收缓冲器*, 复位方法: 向 CRU 位 18 写 1 或 0
开启定时器中断 (1=开启, 0=禁止)	20	DSRB 或 CTSB 输入电平改变中断挂起*, 复位方法: 向 CRU 位 20 写 1 或 0
开启发送中断 (1=开启, 0=禁止)	19	定时器中断挂起*, 复位方法: 向 CRU 位 20 写 1 或 0
开启接收中断 (1=开启, 0=禁止)	18	
发送断开 (1=开启, 0=禁止)	17	发送中断挂起*, 复位方法: 向 CRU 位 19 写 0 或向高位发送缓冲器写入
开启发送逻辑 (RTSB 输出反相)	16	接收中断挂起*, 复位方法: 向 CRU 位 18 写 1 或 0
测试方式选择 (1=测试方式, 0=正常操作)	15	RxD 输入电平
向参数寄存器写入	14	检测出接收起始位*, 被接收字符结束即自动复位
向定时器、寄存器写入	13	检测出接收第一个数据位*, 被接收字符结束即自动复位
向接收数据速率寄存器写入	12	检测出接收帧错误*, 接收字符无错即自动复位
向发送数据速率寄存器写入	11	检测出溢出错误*, 接收字符无错即自动复位

TMS9902 控制与状态寄存器位说明			
控制寄存器（写）		CRU 寄存器位号	状态寄存器（读）
接收数据速率寄存器或发送数据速率寄存器	参数寄存器，定时寄存器或发送缓冲器	10	检测出接收奇偶校验错误*，接收字符无错即自动复位 检测出的任何接收错误*，当状态寄存器位 12、11、10 都是 0 即自动复位
		9	
		8	
		7	
		6	
		5	
		4	
		3	
		2	
1			
0			

* (1= “真”，0= “假”)

向 CRU 位 31~11 写数据，访问控制寄存器；若从这些位读出，则访问状态寄存器。控制寄存器含有四个地址位，每个对应于一个只写单元。当某地址位置位时，相应的只寄存器将通过 CRU 位 0~10 接受数据输出，若要选择几个只写单元，则优先级如下：

TMS9902 只写寄存器的选择					
CRU 输出位				寻址单元	在单元中的 CRU 位
14	13	12	11		
1	×	×	×	参数寄存器	7~0
0	1	×	×	定时器寄存器	7~0
0	0	1	×	接收速率寄存器	10~0
0	0	×	1	发送速率寄存器	10~0
0	0	0	0	发送缓冲器	7~0

向参数寄存器、定时器寄存器，或接收速率寄存器的最高位写数据时，自动使控制寄存器中该单元的地址位复位。在器件复位之后，控制寄存器中所有的只写单元地址位置为 1。这样就可以在器件初始化的过程中按优先顺序将数据写入寄存器，而不必使各地址位复位。这样初始化的过程也就按上表的顺序进行。CRU 位 11 不能自动复位。

通过向控制寄存器位 31 写 0 或 1，使 TMS9902 复位。当 TMS9902 复位时，发生下列事件：

1. 所有中断被禁止；
2. RTSB 输出高电平，这是 RTSB 的无效状态；
3. 控制寄存器位 11、12、13 和 14 置位，所有其他的控制寄存器位复位为 0。

在复位指令之后，TMS9902 至少要过 11 个 CLKB 时钟周期才能被访问。

控制寄存器位 16 是 RTSB 输出的反相信号。当发送器在工作的时候，必须保持 RTSB 低电平。要禁止发送器，可向控制寄存器位 16 写 0，如果此时发送逻辑正在发送字符的中途，则需要等到该字符发送完毕（如果缓冲器已满，还得等到缓冲器里的字符发送完毕），然后 RTSB 输出高电平。

控制寄存器位 17 用来控制发送断开逻辑。当该位置位时，在下次脱空（即发送寄存器和发送缓冲器都是空的）之后就会发送一个断开信号（连续的低电平输出）。用户必须向该位写 0，结束断开，然后才可将新数据写入发送缓冲器，重新开始发送，若保持控制寄存器位 17 复位为 0，则在脱空之后，发送器将呈传号状态（即输出有个连续的高电平信号）。通过向发送缓冲器写新数据，用户任何时间都可结束传号状态，开始发送新信息。当该位置位时，状态寄存器位 30 也将置位。

TMS9902 的内部寄存器组

参数寄存器

参数寄存器位格式							
7	6	5	4	3	2	1	0
停止位选择		奇偶校验选择		时钟选择	×	数据字长度选择	

参数寄存器位格式说明		
位号	名称	说明
7~6	停止位选择	00——1.5 停止位；01——2 停止位；10，11——1 停止位
5~4	奇偶校验选择	00，01——无奇偶校验；10——偶校验位；11——奇校验位
3	时钟选择	0——CLKB 除以 3 产生 CLK；1——CLKB 除以 4 产生 CLK
1~0	数据字长度选择	00——5 位；01——6 位；10——7 位；11——8 位

发送和接收数据速率寄存器

数据速率寄存器位格式										
10	9	8	7	6	5	4	3	2	1	0
F	S									

参数寄存器位格式说明		
位号	名称	说明
10	第一比例因子 F	取值范围 1(0000000001)~1023(1111111111)
9~0	第二比例因子 S	可为 0 或 1，当取 0 时，S 应大于 3

$$\text{数据速率} = \text{CLK} \div (2 \times 8^F \times S)$$

以下是在 CLKB 频率为 3.168MHz，CLK=CLKB÷3=1.056MHz 情况下的通信速率：

标准波特率的数据速率寄存器内容			
数据速率寄存器内容			数据速率（位/秒）
十进制		十六进制	
F	S		
0	55	037	9600
0	110	06E	4800
0	220	0DC	2400
0	440	1B8	1200
0	880	370	600
1	220	4DC	300
1	440	5B8	150
1	600	658	110
1	880	770	75

TMS9902 接收逻辑与每个进入的字符的首部重新同步。它是通过在 RxD 从高向低跳变的过程中启动它的位时间计数而达到这一点的。当 TMS9902 计数了半位时间，便对 RxD 采样；若此线仍为低电平，则接收逻辑就认定有一个有效的起始位。然后，在第一个采样点后的每个位时间间隔对该线采样，直至接收到一个完整的字符。由于这种重新同步，故只要发送位速率在 TMS9902 接收数据速率的 4% 以内，就不会出现时滞误差。

TMS9902 发送操作

发送操作序列如下：

1. 复位 (RESET)，发送缓冲器空，发送寄存器空，断开控制位=0
2. 设定输出控制寄存器和中断允许寄存器
3. 设定参数寄存器和数据速率寄存器
4. 输出数据到发送缓冲寄存器 (状态位 22=0)
5. 置 RTSB 低电平 (控制位 16=1)，等待 CTSB 响应变低电平
6. 发送数据，发送缓冲器的内容复制到发送寄存器，若允许发送中断逻辑，则出现中断请求。每个字符包含以下位序列：
 - a. 启动位 (低电平) (状态位 23=0，状态位 22=1)
 - b. 由最低位 (0) 开始的数据字
 - c. 奇偶位 (若有的话)
 - d. 停止位 (高电平) (状态位 23=1)
7. 闲置或断开

TMS9902 接收操作

接收操作序列如下：

1. 位 (RESET)，状态位 21、14 和 13 均为 0
2. 设定控制寄存器和中断开启寄存器
3. 设定参数寄存器和数据速率寄存器
4. 送“接收逻辑就绪”信号
5. 接收数据，每个字符包含以下位序列，出现任何接收错误，都置状态位 9：
 - a) 启动位 (低电平) (状态位 14=1)
 - b) 由最低位 (0，从此开始状态位 13=1) 开始的数据字
 - c) 奇偶位 (若有的话)，若奇偶检测错，则置状态位 10 为 1
 - d) 停止位 (高电平)，若未检测到停止位，则置状态位 12 为 1
 - e) 接收寄存器内容送到接收缓冲器，若接收中断逻辑开启，则发出中断请求 (状态位 14 和 13=0)，若未能在下一个字符装入接收缓冲寄存器前读字符，则出现接收溢出错误，
6. 闲置或出错

TMS9902 内部定时器操作

用户首先通过将一个值装入间隔定时寄存器来预置间隔定时器。然后将控制寄存器位 13 复位为 0，从而启动间隔定时器 (这个操作是在用户向高阶定时寄存器位写入时自动发生的。此时，间隔定时器寄存器内容被传给内部定时器逻辑，在此，每隔 64 个内部时钟周期 (CLK) 就减 1。CLK 周期可能是 CLKB 周期的三或四倍。当间隔定时器减到 0，状态寄存器位 25 就被置位。若间隔寄存器中断逻辑开启，则产生中断请求。间隔定时器寄存器的内容被立即传送给间隔定时器逻辑，并重新开始递减。在下次倒数到 0 之前，CPU 必须使状态寄存器位 25 复位；否则，出现下次倒数到 0 时就会出现错误。状态寄存器位 24 被置位，以指出这个错误。CPU 可在任何时候重置间隔定时器寄存器的值。然而，不可能读出间隔定时器的即时内容。即是说，CPU 没办法读出间隔定时器逻辑内保存的当时正在递减中的值。

TMS9902 测试方式

为了联机诊断 TMS9902，可通过向控制寄存器位 15 写 1 来使 TMS9902 进入测试方式，在测试方式中出现下列操作：

1. CTSB 与 RTSB 内连，每当 RTSB 输出低电平，CTSB 就在内部成为有效，而不管 CTSB 输入引脚的电平如何。
2. RxD 与 TxD 内连，所以，不管 RxD 输入引脚的电平如何，经由 TxD 发送和输出的一切信号都会被接收逻辑接收。
3. DSRB 维持低电平
4. 间隔定时器以比常规速率大 32 倍的速率递减。

资料主要来源

- 《16 位与 32 位微计算机手册》，周继武，黄秦等编译，国防工业出版社。