



V9801 数据手册

V1.0

杭州万工科技有限公司
Vango Technologies, Inc.
中国·浙江·杭州市
滨江区丹枫路 788 号海越大厦 9 楼
9/F, Haiyue Building, 788 Danfeng Road,
Binjiang District, Hangzhou, Zhejiang,
P.R. China, 310051
电话 (Tel): 86-571-88157065
传真 (Fax): 86-571-88157067
[http: //www.vangotech.com](http://www.vangotech.com)

V9801 数据手册

目 录

声明	8
版本更新说明	9
1. 概述	10
1.1. 简介	10
1.2. 特点	10
1.2.1. 基本特点	10
1.2.2. 计量电路特点	10
1.2.3. 模拟电路特点	11
1.2.4. MCU特点	11
1.3. 系统框图	13
1.4. 引脚功能说明	14
2. 电气特性	18
2.1. 极限参数	18
2.2. 模拟电路性能参数	19
2.3. 计量电路性能参数	20
2.4. 时序参数	20
3. 8052 MCU结构	21
3.1. IRAM和SFR	21
3.1.1. IRAM	21
3.1.2. 特殊功能寄存器（SFR）	22
3.2. 数据存储器空间	24
3.3. 程序存储空间	25
3.3.1. Flash代码分页（code banking）	26
3.3.2. Flash功耗	27
3.4. 调试模式、ISP和程序加密	27

V9801 数据手册

3.4.1. 调试模式.....	27
3.4.2. ISP.....	28
3.4.3. 程序加密.....	28
3.5. CPU	28
3.5.1. 指令集	28
3.5.2. 可编程的MOVX访问周期	32
3.5.3. 双数据指针	33
4. 复位	34
4.1. 复位等级 3	36
4.2. 复位等级 2	36
4.2.1. 恢复供电复位	36
4.2.2. IO休眠唤醒复位.....	37
4.2.3. RTC休眠唤醒复位.....	37
4.3. 复位等级 1	37
4.3.1. 片外输入复位RSTn.....	37
4.3.2. 上电复位（POR）	37
4.3.3. WDT溢出复位	37
5. 模拟控制寄存器	38
6. 时钟	44
6.1. 特点	44
6.2. 时钟控制电路	44
6.3. RC时钟产生电路.....	45
6.4. OSC时钟产生电路	45
6.5. PLL时钟产生电路.....	46
6.6. 切换PLL时钟输出与OSC时钟输出	47
6.6.1. MCU和电能计量模块时钟源普通切换流程.....	48
6.7. MCU时钟源快速切换流程.....	49

V9801 数据手册

6.7.2. MCU时钟源切换普通操作方式 v.s 快速操作方式	50
7. 功耗	53
7.1. 系统状态	53
7.1.1. OSC状态	55
7.1.2. 工作状态	56
7.1.3. 休眠状态	57
8. 电源系统	59
8.1. 3.3V稳压电路 (LDO33)	60
8.2. 2.5V稳压电路 (LDO25)	60
8.3. RTC系统	60
8.4. 掉电监测电路	61
8.5. 上电复位和RSTn复位	61
8.6. 电压基准电路 (BANDGAP)	61
8.7. 电池放电	61
9. 电能计量	63
9.1. 寄存器列表和使用说明	63
9.1.1. 访问计量控制/数据寄存器	63
9.1.2. 计量控制寄存器	63
9.1.3. 计量数据寄存器	67
9.2. 电能计量模块结构和原理	72
9.3. 模拟信号输入方式	73
9.4. 输入信号模拟电路PGA控制	75
9.5. 模拟/数字转换器	75
9.6. 角差校正	76
9.7. CIC滤波器, 高通滤波器和数字PGA	77
9.8. 有功/无功功率	78
9.8.1. 有功功率	78

V9801 数据手册

9.8.2. 无功功率.....	79
9.9. 有功/无功电能计量.....	79
9.10. CF脉冲输出	81
9.11. 电流/电压有效值	82
9.12. 线电压频率测量.....	83
9.13. M通道测量	85
9.13.1. M通道结构	85
9.13.2. 测量内部地和温度	86
9.13.3. 电池电压和外部信号测量	87
9.14. 计量模块初始化.....	88
9.15. 校表	89
9.15.1. 相关寄存器的计算公式	89
9.15.2. 有功能量校正	91
9.15.3. 电流有效值校正	92
9.15.4. 电压有效值校正	92
9.15.5. 角差校正	93
9.15.6. 潜动	93
9.15.7. 校表举例	93
10. 中断控制系统	98
10.1. IE SFR (0xA8)	98
10.2. IP SFR (0xB8)	98
10.3. EIE SFR (0xE8)	99
10.4. EIP SFR (0xF8)	99
10.5. EXIF SFR (0x91)	100
10.6. EICON SFR (0xD8)	100
10.7. 中断处理.....	101
10.8. 中断扩展——中断向量 8	102

V9801 数据手册

10.9. 中断扩展——中断向量 9	103
10.10. 中断扩展——中断向量 10	105
10.11. 中断扩展——中断向量 11	106
10.12. 中断资源列表	108
11. TIMERS/UART	112
11.1. 定时器/计数器	112
11.1.1. TimerA	112
11.1.2. Timer0/Timer1/Timer2	118
11.2. UART	126
11.2.1. UART1	126
11.2.2. UART2	127
11.2.3. UART3	130
11.2.4. UART4	131
11.2.5. UART5	132
11.2.6. UART 串行口的普通定时器	133
11.2.7. UART 的模式选择	135
11.2.8. 增强型 UART (EUART)	137
12. LCD	145
12.1. 时序和驱动电路	145
12.2. 设置 LCD 电压	148
13. GPIO	149
13.1. P0	149
13.2. P1	151
13.3. P2	154
13.4. P3	157
13.5. P4	158
13.6. P5	159

V9801 数据手册

13.7.P6	160
13.8.P7	162
13.9.P8	163
13.10. P9	164
13.11. P10	166
14. WDT.....	169
15. RTC.....	170
15.1.RTC相关寄存器.....	170
15.2.读写RTC.....	174
15.2.1.写RTC	174
15.2.2.读RTC数据.....	174
15.3.RTC计时.....	174
15.4.RTC中断.....	174
15.4.1.RTC非法数据中断	175
15.4.2.RTC秒中断.....	175
15.5.高频计数器（PLL CNT）	175
15.6.RTC校正和秒脉冲校正	176
15.6.1.RTC校正	176
15.6.2.秒脉冲校正.....	178
16. 操作注意事项	179
17. 附录	180
100-LEAD LQFP封装尺寸图.....	184
图表索引.....	185
图索引	185
表索引	187

V9801 数据手册

声明

杭州万工科技有限公司保留对本手册所涉及的产品及相关的技术信息进行补正或更新的权利。使用本手册时，请您从我们的销售渠道或登录公司网站<http://www.vangotech.com> 获取最新信息。

V9801 数据手册

版本更新说明

时间	版本	修改内容
2011年6月10日	V1.0	正式发布

V9801 数据手册

1. 概述

1.1. 简介

V9801 是一款低功耗高性能的单相计量 SoC 芯片，集成模拟前端、电能计量模块、增强型 8052 MCU、RTC、WDT、Flash、RAM 和 LCD 驱动等功能模块，为单相多功能电表提供单芯片方案。

1.2. 特点

1.2.1. 基本特点

- 集成模拟前端、电能计量模块、3.25M/6.5M mips 增强型 8052 MCU、RTC、WDT、128kB Flash、4kB RAM 和 LCD 驱动等功能模块
- 3.3V 或 5V 单电源供电，宽电压输入范围：2.5V~6.0V
- 大动态范围以及高精度有功/无功计量，满足 GB/T 17215.321-2008、GB/T 17215.322-2008 和 GB/T 17215.323-2008 的计量要求
- 在零线断线、反向等多种窃电情况下可正常计量
- 最大支持 4COM×40SEG/6COM×38SEG
- 高性能独立 RTC，在全温度工作范围内误差在 5ppm 以内
- 集成时钟独立的硬件看门狗电路
- 提供晶体停振的起振复位功能
- 支持小电流加速校表
- 典型芯片休眠工作电流：11 μ A
- 100-LQFP 封装

1.2.2. 计量电路特点

- 4 路过采样 Σ/Δ ADC 分别对一路电压信号、两路电流信号、一路温度/内部地/电池电压/系统电压/外部电压信号采样
- 支持正反向有功/无功电能计量
- 支持同一路电流进行有功与无功电能计量，或者两路电流均进行有功电能计量
- 支持电流有效值电能计量模式
- 在电流 2000:1 动态范围内，有功计量精度小于 0.1%

V9801 数据手册

- 在电流 1000:1 动态范围内，无功计量精度小于 0.1%
- 在电流 1000:1 动态范围内，电压/电流有效值计量精度小于 0.5%
- 电流输入：普通 CT 和锰铜分流器
- 提供视在功率和秒平均有功/无功功率数据
- 提供四个可配置的 CF 脉冲输出
- 支持比差和角差校正功能
- 提供有功/无功功率二次补偿功能
- 提供电压过零点中断
- 支持线电压频率测量
- 支持灵活的防窃电应用
- 提供常数计量功能，支持低功耗应用
- 支持软件校表
- 支持小电流加速校表

1.2.3. 模拟电路特点

- 电流通道内置可编程增益放大器，提供直接、灵活的传感器接口
- 集成 4 路高性能过采样 Σ/Δ ADC，其中一路 ADC 可用于测量温度/内部地/电池电压/系统电压/外部电压信号
- 模拟电路支持低功耗模式，ADC 支持 1/4 降频计量，各路 ADC 均可独立控制开启和关闭
- 集成 3.3V 和可编程的 2.5V 稳压电路
- 集成掉电监测和电池电压测量电路
- 集成起振电路和 PLL，片外仅需要一个 32768Hz 晶振，支持晶体停振时的起振复位功能
- 集成 1.18V 基准电压源，典型温度漂移为 20ppm/°C
- 片内集成有温度测量电路，测量精度高达 $\pm 1^\circ\text{C}$

1.2.4. MCU 特点

- 高性能 8 位 8052 兼容 MCU 内核，工作频率可编程，运算能力最高可达 26MHz/6.5 mips
- 集成 128kB FLASH 存储器，具有写保护和加密功能，支持 ISP 和 IAP
- 集成 4kB 外部 SRAM 存储器

V9801 数据手册

- 集成 JTAG 实时调试系统
- 提供最多 8 个硬件定时器，其中 16 位 TimerA，支持多个比较/捕获功能，支持多个时序控制和多个 PWM 输出，具有广泛的中断功能
- 提供 5 路全速 UART，其中一路支持红外方式通信（带有载波调制电路）
- 2 路增强型 UART，支持 ISO/IEC 7816-3 协议
- 集成 4COM×40SEG/6COM×38SEG 段 LCD 驱动电路，支持多种扫描频率；输出液晶驱动电压在 2.7V~3.3V 间可调，调整步长为 100mV
- 可配置的 GPIO；提供端口中断
- 集成时钟独立的硬件看门狗电路，增强系统的稳定性
- 集成高性能独立 RTC，可单独供电，支持温度补偿，每 30s 校正一次，校正精度为±1.02ppm
- 提供多种工作模式以及休眠唤醒方法，满足不同功耗需求

V9801 数据手册

1.3. 系统框图

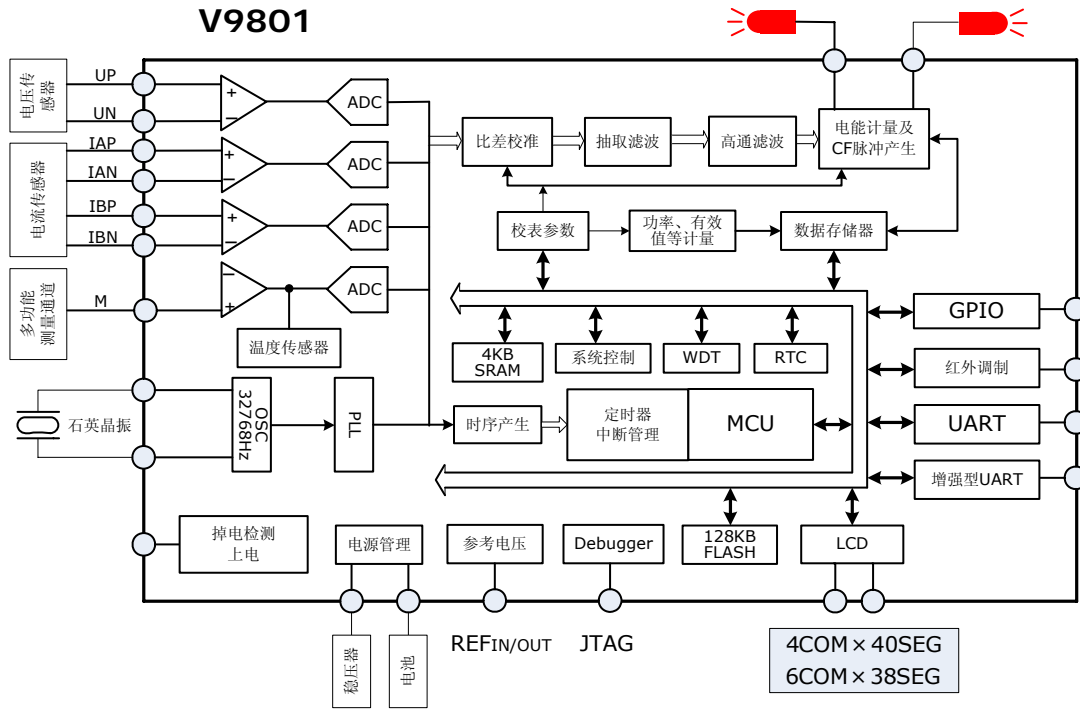


图 1-1 功能模块

V9801 数据手册

1.4. 引脚功能说明

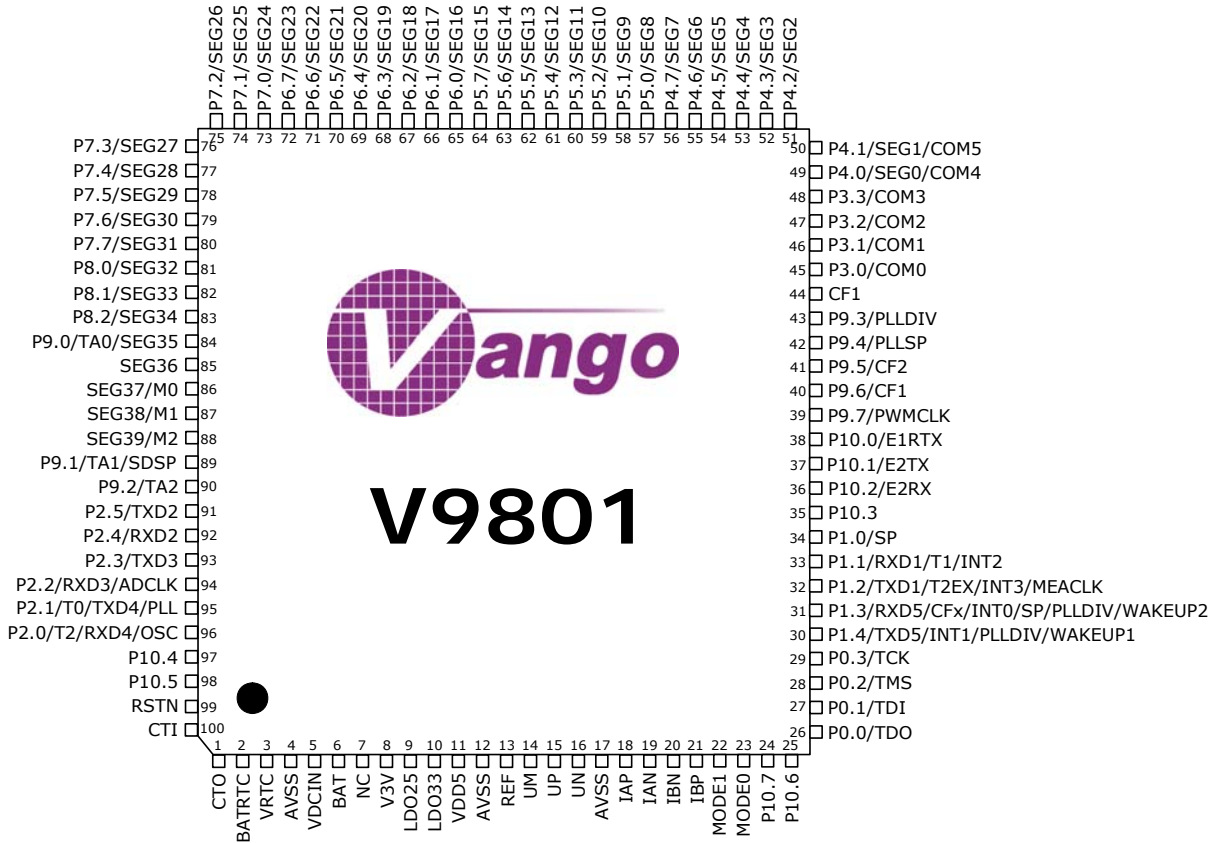


图 1-2 引脚分布图

表 1-1 引脚功能说明

引脚编号	名称	输入/输出	功能说明
1	CTO	输出	32768Hz 晶体振荡输出。芯片内有起振电路，片外只需要一个 32768Hz 的晶体
2	BATRTC	输入	测量 RTC 电池电压输入
3	VRTC	输入	RTC 电源输入
4	AVSS	输入/输出	模拟地
5	VDCIN	输入	掉电监测输入。高于 1.1V 表明当前是正常供电，低于 1V 表示当前发生了掉电。
6	BAT	输入	测量系统电池电压输入
7	NC	-	无连接

V9801 数据手册

8	V3V	输入	3.3V/5V 系统切换控制。 1, 3.3V 供电系统; 0, 5V 供电系统。
9	LDO25	输入/输出	模拟 2.5V 电压输出。外部应先连接一个 >4.7μF 的去耦电容。
10	LDO33	输入/输出	模拟 3.3V 电压输出。外部应先连接一个 > 4.7μF 去耦电容。
11	VDD5	输入	5V 电源输入。外部应连接一个 10μF 去耦电容, 然后接地。
12	AVSS	输入/输出	模拟地
13	REF	输入/输出	参考电压输出。外部应先连接一个 1μF 的去耦电容, 然后再接地。
14	UM	输入	多功能测量通道输入。用于测量温度/电池电压/任意电压信号
15	UP	输入	电压信号 P 端输入
16	UN	输入	电压信号 N 端输入
17	AVSS	输入/输出	模拟地
18	IAP	输入	电流通道 A 电流信号 P 端输入
19	IAN	输入	电流通道 A 电流信号 N 端输入
20	IBN	输入	电流通道 B 电流信号 N 端输入
21	IBP	输入	电流通道 B 电流信号 P 端输入
22	MODE1	输入	芯片工作模式选择: 0, 调试模式; 1, 正常运行模式
23	MODE0	输入	接地/浮空
24	P10.7	输入/输出	快速 GPIO 口
25	P10.6	输入/输出	快速 GPIO 口
26	P0.0/TDO	输入/输出	普通 GPIO 口/JTAG 口, 测试数据输出
27	P0.1/TDI	输入/输出	普通 GPIO 口/JTAG 口, 测试数据输入
28	P0.2/TMS	输入/输出	普通 GPIO 口/JTAG 口, 测试模式选择
29	P0.3/TCK	输入/输出	普通 GPIO 口/JTAG 口, 测试时钟输入
30	P1.4/TXD5/INT1/PLLDI V/WAKEUP1	输入/输出	普通 GPIO 口/UART5 发送数据输出/端口中断 1/高频分频后的系统时钟输出/IO 休眠唤醒。其中, 作端口中断和 IO 休眠唤醒用时, 下降沿有效。
31	P1.3/RXD5/INT0/CFx/ SP/PLLDIV/WAKEUP	输入/输出	普通 GPIO 口/UART5 接收数据输入/端口中断 0 /可配置的 CF 脉冲输出/RTC 秒脉冲输出/高频分频后的系统时钟输出/IO 休眠唤醒。其中, 作端口中断和 IO 休眠唤醒用时, 下降沿有效。 当该引脚被用于可配置的CF脉冲输出时, 用户可配置寄存器 P13FS (0x28C7) 。
32	P1.2/TXD1/T2EX/INT3/ MEACK	输入/输出	普通 GPIO 口/UART1 发送数据输出/Timer2 捕获/重载触发信号输入/端口中断 3/计量时钟输出。其中, 作端口中断用时, 下降沿有效。
33	P1.1/ RXD1/T1/INT2	输入/输出	普通 GPIO 口/ UART1 接收数据输入/Timer1 外部输入/端口中断 2/RC 时钟输出。其中, 作端口中断用时, 下降沿有效。
34	P1.0/SP	输入/输出	普通 GPIO 口/秒脉冲输出
35	P10.3	输入/输出	快速 GPIO 口
36	P10.2/E2RX	输入/输出	快速 GPIO 口/EUART2 (增强型 UART) 通讯数据接收

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

37	P10.1/E2TX	输入/输出	快速 GPIO 口/ EUART2 (增强型 UART) 通讯数据发送
38	P10.0/E1RTX	输入/输出	快速 GPIO 口/ EUART1 (增强型 UART) 通讯数据接收与发送
39	P9.7/PWMCLK	输入/输出	快速 GPIO 口/可调整脉冲宽度时钟输出,当 EUART 作智能卡通信时,此时钟输出用作智能卡输入时钟
40	P9.6/CF1	输入/输出	快速 GPIO 口/E1 通量 CF 脉冲输出
41	P9.5/CF2	输入/输出	快速 GPIO 口/E2 能量 CF 脉冲输出
42	P9.4/PLLSP	输入/输出	快速 GPIO 口/高频秒脉冲输出
43	P9.3/PLLDIV	输入/输出	快速 GPIO 口/高频分频后的系统时钟输出
44	CF1	输出	E1 能量 CF 脉冲输出
45~48	P3.0~P3.3/COM0~COM3	输入/输出	普通 GPIO 口/COM 口
49	P4.0/SEG0/COM4	输入/输出	普通 GPIO 口/ LCD 的 SEG 输出引脚/COM 口 当 LCDTYPE=0 (bit4, LCDCtrl, 0x2C1E) 时, 该引脚复用为普通 GPIO 口和 SEG0 口; 当 LCDTYPE=1 (bit4, LCDCtrl, 0x2C1E) 时, 该引脚复用为普通 GPIO 口和 COM4 口。
50	P4.1/SEG1/COM5	输入/输出	普通 GPIO 口/ LCD 的 SEG 输出引脚/COM 口 当 LCDTYPE=0 (bit4, LCDCtrl, 0x2C1E) 时, 该引脚复用为普通 GPIO 口和 SEG1 口; 当 LCDTYPE=1 (bit4, LCDCtrl, 0x2C1E) 时, 该引脚复用为普通 GPIO 口和 COM5 口。
51~83	P4.2~P8.2/SEG2~SEG34	输入/输出	普通 GPIO 口/ LCD 的 SEG 输出引脚
84	P9.0/SEG35/TA0	输入/输出	快速 GPIO 口/ LCD 的 SEG 输出引脚/TimerA 比较/捕获模块 0 的输入或输出
85	SEG36	输出	LCD 的 SEG 输出引脚
86~88	SEG37~SEG39/M0~M2	输入/输出	LCD 的 SEG 输出引脚/M 通道信号输入,用于测量系统电池电压或外部电压信号
89	P9.1/ TA1/SDSP	输入/输出	快速 GPIO 口/TimerA 比较/捕获模块 1 的输入或输出/标准秒信号输入 当 P9.1 作标准秒信号输入时, P9.1 输入使能。
90	P9.2/ TA2	输入/输出	快速 GPIO 口/TimerA 比较/捕获模块 2 的输入或输出
91	P2.5/TXD2	输入/输出	GPIO 口/ UART2 发送数据输出。该引脚作 TXD2 用时, 可以选择发送带有 38kHz 载波的信号。
92	P2.4/RXD2	输入/输出	GPIO 口/UART2 接收数据输入。 该引脚作 RXD2 用时,如用作红外通信时,需要外接红外解调器件。
93	P2.3/TXD3	输入/输出	GPIO 口/UART3 发送数据输出
94	P2.2/RXD3/ADCLK	输入/输出	GPIO 口/UART3 接收数据输入/ADC 时钟输出和输入
95	P2.1/TXD4/T0/PLL	输入/输出	GPIO 口/UART4 发送数据输出/Timer0 外部输入/PLL 时钟输出
96	P2.0/RXD4/T2/OSC	输入/输出	GPIO 口/UART4 接收数据输入/Timer2 外部输入/OSC 时钟输出

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

97	P10.4	输入/输出	快速 GPIO 口
98	P10.5	输入/输出	快速 GPIO 口
99	RSTn	输入	复位输入，低电平有效。必须保持低电平 5ms 以上才有效
100	CTI	输入	32768Hz 晶体振荡输入。芯片内有起振电路，片外只需要一个 32768Hz 的晶体

V9801 数据手册

2. 电气特性

2.1. 极限参数

表 2-1 极限参数

参数	最小	典型	最大	单位	说明
数字 IO, 输出					
输出高电平, V_{OH}	2.4			V	15mA 电流短时间内不会对芯片造成损坏; 长时间大于 10mA 的电流会对芯片造成损坏。 DVDD33 如果是由 LDO33 供电, IO 上消耗的总电流不能大于 LDO33 的最大驱动能力。
I_{SOURCE}		10	15	mA	
输出低电平 V_{OL}			0.4	V	
I_{SINK}		10	15	mA	
数字 IO, 输入					
输入高电平, V_{INH}	2.0			V	
输出地电平, V_{INL}			0.4	V	
电源输入					
VDD5	2.8 (计量模块) 2.0 (MCU)	5.0	9.0	V	
LDO33 输出(选择 5V 供电系统时工作)					
电压		3.3		V	
电流			30	mA	
LDO25 输出					
电压	2.1	2.5	2.8	V	可编程
电流			25	mA	
功耗					
全速工作		12.8		mA	
休眠		11		μA	晶振电路和 RTC 正常工作, 系统监控电路正常工作, RAM 保持数据, 电压监测电路、稳压电路以及复位电路正常工作

V9801 数据手册

2.2. 模拟电路性能参数

表 2-2 模拟电路性能参数

参数	最小	典型	最大	单位	说明
模拟输入信号					
最大输入信号			±200	mV	
信号带宽 (-3dB)		1.6		KHz	
ADC 性能					
直流失调			10	mV	
有效位数		20		BIT	
片上参考电压					
偏差	-30		30	mV	
电源抑制比		80		dB	
温度系数		20		ppm/°C	
输出电压		1.18		V	
POR 性能					
检测门限 (LDO25 电压)	1.7	1.8	1.9	V	
VDCIN					
输入电压	0		VDD	V	
输入阻抗		1.5		MΩ	
低电压检测门限 (PWRDN)		1.0		V	
低电压检测门限 (PWRUP)		1.1		V	

V9801 数据手册

2.3. 计量电路性能参数

表 2-3 计量电路性能参数

参数	最小	典型	最大	单位	说明
通道间相差					
PF=0.8 容性		±0.05		度	
PF=0.5 感性		±0.05		度	
有功计量误差		0.1		%	动态范围 2000:1 @ 25°C
有功计量带宽		1.6		kHz	
无功计量误差		0.1		%	动态范围 1000:1 @ 25°C
无功计量带宽		1.6			
有功秒平均功率误差		0.1		%	动态范围 2000:1 @ 25°C
视在功率误差		0.1			动态范围 1000:1 @ 25°C
电压有效值误差		0.5		%	动态范围 1000:1 @ 25°C
电压有效值带宽		1.6		kHz	
电流有效值误差		0.5		%	动态范围 1000:1 @ 25°C
电流有效值带宽		1.6		kHz	
CF 输出特性					
最大输出频率		3.2		kHz	
占空比		50%			当脉宽低于 80ms 时
最大脉宽		80		ms	

2.4. 时序参数

表 2-4 时序参数

参数	典型	单位	说明
CPU 工作频率	13107.2	kHz	开启 PLL, 且使用 PLL 时钟
	32768	Hz	复位后默认工作频率
晶体振荡器频率	32768	Hz	晶体振荡器的输出为 OSC 时钟

V9801 数据手册

3.8052 MCU 结构

V9801 芯片内部存储器包括三个模块：

- 128kB Flash 存储器
- 256B 的内部 SRAM (IRAM)
- 4kB 的外部 SRAM (XRAM)

IRAM 和 SFR 映射到同一地址空间。XRAM 以及外设寄存器地址映射到数据存储器空间。FLASH 映射到程序存储空间。

3.1. IRAM 和 SFR

3.1.1. IRAM

IRAM 是 CPU 的内部 RAM 存储器，共 256 字节。实现 CPU 的堆栈、工作寄存器组以及通用片内存储器（高 128 字节，只能间接寻址）。IRAM 中保存的数据在 LDO25 输出电压大于 1.7V 的条件下不会丢失，也不受复位的影响。地址范围 0x00 ~ 0xFF。

V9801 数据手册

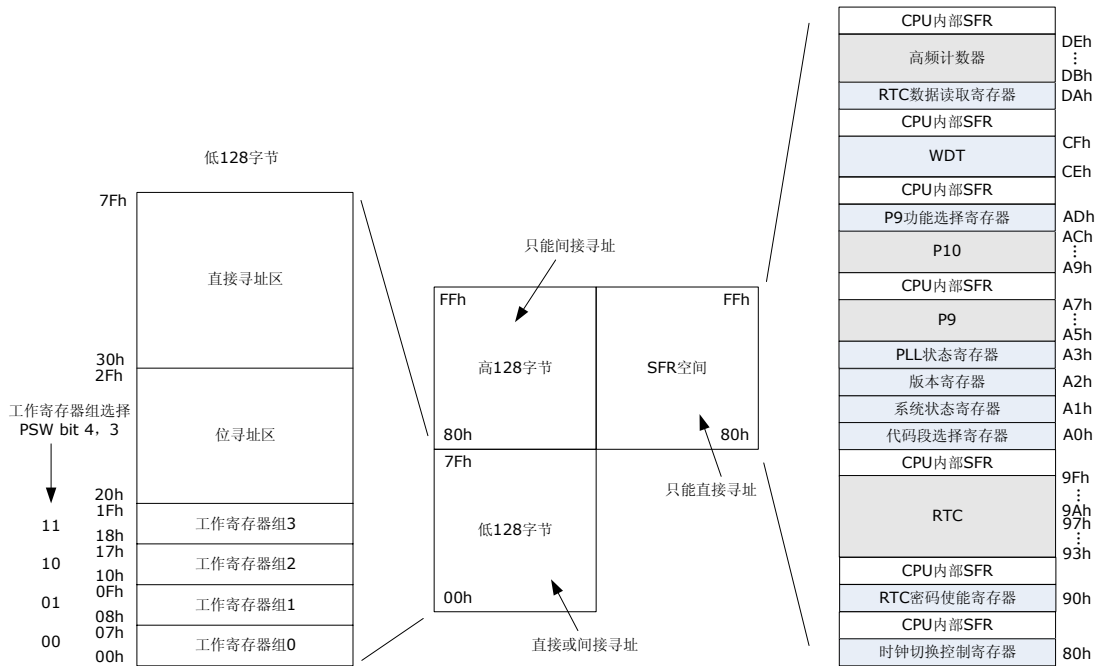


图 3-1 IRAM 和 SFR

低 128 字节IRAM的空间组织结构如图 3-1 所示。最低端的 32 个字节地址 00h ~ 1Fh形成了四组分别由 8 个寄存器 (R0 到R7) 构成的工作寄存器组。通过配置程序状态字寄存器 (PSW SFR, 0xD0) 中的BIT4 (RS1) 和Bit3 (RS0) 两个位, 选择当前使用的是哪个工作寄存器组。地址 20h ~ 2Fh共 16 个字节形成了可位寻址存储区域, 位地址从 00h到 7Fh。所有的低 128 字节IRAM都可以利用直接寻址或者间接寻址的方式进行访问。

高 128 字节 IRAM 与 SFR 寄存器共享一段相同的地址范围 (80h 到 FFh)。但是, 上述两者真正的地址空间是相互独立的, 并且利用不同的寻址方式进行访问: SFR 可直接寻址访问; 高 128 字节 IRAM 只能间接寻址访问。

3.1.2. 特殊功能寄存器 (SFR)

SFR 寄存器分为 CPU 内部 SFR 以及系统 SFR (图 3-1 中阴影区域)。CPU 内部 SFR 会被等级 1、等级 2 和等级 3 的复位设置为默认值。系统 SFR 只会被等级 1 或等级 2 的复位设置为默认值, 不受等级 3 复位的影响 (其中, A1h 只能被等级 1 复位, 而 93h~95h 和 9Ah~9Fh 不受任何复位影响)。

全部 SFR 如表 3-1 所示。其中阴影区域为系统 SFR。

表 3-1 SFR

寄存器	Bit 7	bit 6	bit 5	bit 4	bit 3	Bit 2	bit 1	bit 0	地址
SysCtrl	MEAFRQ	FWC	FSC	PMG	LCDG	SLEEP1	SLEEP0	MCUFRQ	80h
SP	-	-	-	-	-	-	-	-	81h
DPL0	-	-	-	-	-	-	-	-	82h

V9801 数据手册

DPH0	-	-	-	-	-	-	-	-	83h
DPL1	-	-	-	-	-	-	-	-	84h
DPH1	-	-	-	-	-	-	-	-	85h
DPS	0	0	0	0	0	0	0	SEL	86h
PCON	SMOD0	-	1	1	GF1	GF0	STOP	IDLE	87h
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	88h
TMOD	GATE1	C/T1	T1M1	T1M0	GATE0	C/T0	T0M1	T0M0	89h
TL0	-	-	-	-	-	-	-	-	8Ah
TL1	-	-	-	-	-	-	-	-	8Bh
TH0	-	-	-	-	-	-	-	-	8Ch
TH1	-	-	-	-	-	-	-	-	8Dh
CKCON	-	-	T2M	T1M	T0M	MD2	MD1	MD0	8Eh
SPCFNC	0	0	0	0	0	0	0	WRS	8Fh
RTCPEN	-	-	-	-	-	-	-	-	90h
EXIF	IE5	IE4	IE3	IE2	1	0	0	0	91h
Reserved	-	-	-	-	-	-	-	-	92h
RTCYC	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	93h
RTCCH	-	-	C13	C12	C11	C10	C9	C8	94h
RTCCL	C7	C6	C5	C4	C3	C2	C1	C0	95h
INTRTC	-	-	-	-	-	RTC2	RTC1	RTC0	96h
RTCPWD	-	-	-	-	-	-	-	WE	97h
Reserved	-	-	-	-	-	-	-	-	98h
Reserved	-	-	-	-	-	-	-	-	99h
RTCSC	-	S40	S20	S10	S8	S4	S2	S1	9Ah
RTCMiC	-	M40	M20	M10	M8	M4	M2	M1	9Bh
RTCHC	-	-	H20	H10	H8	H4	H2	H1	9Ch
RTCDC	-	-	D20	D10	D8	D4	D2	D1	9Dh
RTCWC	-	-	-	-	W8	W4	W2	W1	9Eh
RTCMoC	-	-	-	Mo10	Mo8	Mo4	Mo2	Mo1	9Fh
CBANK	-	-	-	-	-	-	B1	B0	A0h
Systate	--	-	POR	WDT	IO	RTC	PWRDN	PWRUP	A1h
Version	0	0	1	1	0	0	1	0	A2h
PLLLCK	-	-	-	-	-	-	-	PLLLCK	A3h
P9OE	P97OEN	P96OEN	P95OEN	P94OEN	P93OEN	P92OEN	P91OEN	P90OEN	A4h
P9IE	P97INEN	P96INEN	P95INEN	P94INEN	P93INEN	P92INEN	P91INEN	P90INEN	A5h
P9OD	-	-	-	-	-	-	-	-	A6h
P9ID	-	-	-	-	-	-	-	-	A7h
IE	EA	ES1	ET2	ES0	ET1	EX1	ET0	EX0	A8h
P10OE	P107OEN	P106OEN	P105OEN	P104OEN	P103OEN	P102OEN	P101OEN	P100OEN	A9h

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

P10IE	P107INEN	P106INEN	P105INEN	P104INEN	P103INEN	P102INEN	P101INEN	P100INEN	AAh
P10OD									ABh
P10ID									ACh
P9FS	P97FNC	P96FNC	P95FNC	P94FNC	P93FNC	P92FNC	P91FNC	P90FNC	ADh
Reserved									A Eh
IP	1	PS1	PT2	PS0	PT1	PX1	PT0	PX0	B8h
SCON1	SM01	SM11	SM21	REN1	TB81	RB81	TI1	RI1	C0h
SBUF1	-	-	-	-	-	-	-	-	C1h
T2CON	TF2	EXF2			EXEN2	TR2	C/T2	CP/RL2	C8h
Reserved									C9h
RCAP2L	-	-	-	-	-	-	-	-	CAh
RCAP2H	-	-	-	-	-	-	-	-	CBh
TL2	-	-	-	-	-	-	-	-	CCh
TH2	-	-	-	-	-	-	-	-	CDh
WDTEN	-	-	-	-	-	-	-	-	CEh
WDTCLR	-	-	-	-	-	-	-	-	CFh
PSW	CY	AC	-	RS1	RS0	OV	-	P	D0h
EICON	SMOD1	1	-	-	PFI	0	0	0	D8h
Reserved									D9h
RDRTC									DAh
DIVTHH	DIV23	DIV22	DIV21	DIV20	DIV19	DIV18	DIV17	DIV16	DBh
DIVTHM	DIV15	DIV14	DIV13	DIV12	DIV11	DIV10	DIV9	DIV8	DCh
DIVTHL	DIV7	DIV6	DIV5	DIV4	DIV3	DIV2	DIV1	DIV0	DDh
PLLCNT							STT1	STT0	DEh
ACC	-	-	-	-	-	-	-	-	E0h
EIE	1	1	1	EWDI	EX5	EX4	EX3	EX2	E8h
B	-	-	-	-	-	-	-	-	F0h
EIP	1	1	1	PWDI	PX5	PX4	PX3	PX2	F8h

3.2. 数据存储器空间

4096 字节的 XRAM 以及外设寄存器地址都映射到数据存储器空间（图 3-2）。

XRAM 的地址范围为 0000h~ 0FFFh。其中，0000h ~ 0F7Fh 可以被自由访问；0F80h ~ 0FFFh 的写操作受写保护寄存器控制，在对 0F80h ~ 0FFFh 区域进行写操作之前，必须先访问“XRAM 高 128 字节写入保护寄存器（0x28A0）”，取消写入保护。写保护取消后，只要没有恢复写保护，都可以对这个区域进行写入操作。XRAM 中保存的数据在 LDO25 输出电压大于 1.7V 的条件下不会丢失，也不受复位的影响。

V9801 数据手册

表 3-2 XRAM 高 128 字节写入保护寄存器 (XRampWd, 0x28A0)

0x28A0, R/W	XRAM 高 128 字节写入保护寄存器, 只能读出 bit0 的值, XRampWd								
功能	值	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
取消写入保护	0x33	0	0	1	1	0	0	1	1
开启写入保护	0x32	0	0	1	1	0	0	1	0
默认值	0x00	0	0	0	0	0	0	0	0

数据存储空间中, 除了 XRAM 之外的寄存器, 即外设寄存器 (包括 XRAM 写保护寄存器), 都受复位的影响。其中, LCD/GPIO/模拟控制寄存器/部分电能计量模块寄存器只会被等级 1 的复位设置为默认值, 其他寄存器会被等级 1/2/3 的复位设置为默认值。

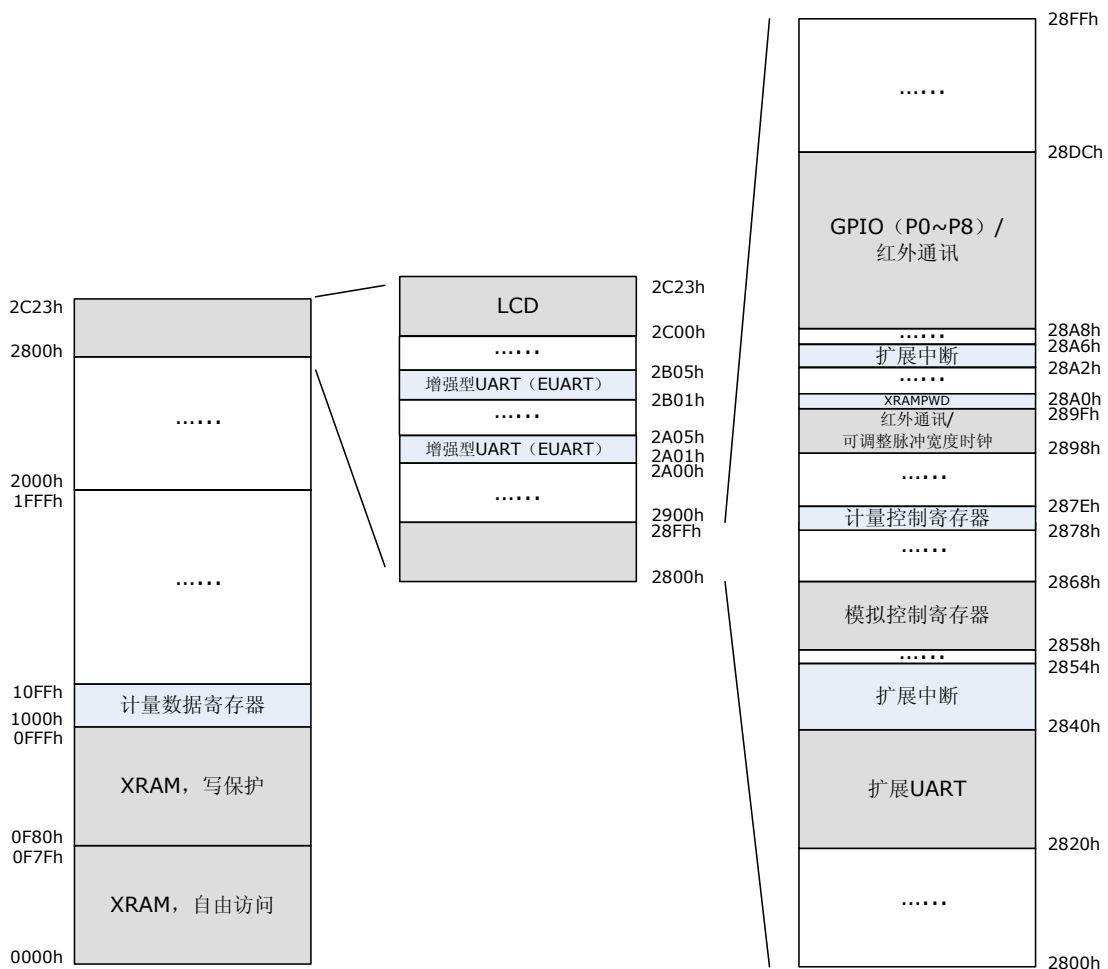


图 3-2 数据存储空间分配图

3.3. 程序存储空间

128kB 的 FLASH 以及 FLASH 控制寄存器和程序加密字节都映射到程序存储空间。

V9801 数据手册



图 3-3 程序存储空间分配图

3.3.1. FLASH 代码分页 (CODE BANKING)

一个标准的 8051 器件能寻址 64KB 的程序存储空间。对于超过 64kB 的代码，单片机系统通常采用代码分页 (CODE BANKING) 的方式来扩展程序空间。

代码分页的机理就是将地址空间分成小于或等于 64KB 的不同的代码段，通过片选的方式实现程序在不同代码段的跳转。

每个代码页由两部分组成：公共区域 (Common Area) 和代码段 (Code Bank Area)。一般，一些所有程序都要调用的程序必须包括在公共区域中，比如：复位向量 (Reset Vector)、中断向量 (Interrupt Vector) 和中断进程 (Interrupt Routine) 等，从而实现以最快的速度调用程序。因此，公共区域的起始地址通常为 0000H，一直到第一个代码段开始。另外，用户应尽量将相关联的函数分在同一代码段中。

V9801 中 128kB Flash 的代码分页组成如图 3-4 所示：

- 公共区域：32kB，0x0000~0x7FFF；
- 代码段：4 个 32kB 代码段，Bank 0~ Bank3。其中，Bank 0 所占的实际存储空间与公共区域相同。用户可通过寄存器 CBANK SFR (0xA0) 选择不同的代码段。

V9801 数据手册

0x1FFFF	ROM Bank 3
0x18000 0x17FFF	ROM Bank 2
0x10000 0x09FFF	ROM Bank 1
0x08000 0x07FFF	ROM Common Area (Bank 0)
0x00000	

实际上，Bank 0所占的存储空间与公共区域（Common Area）相同。

图 3-4 128kB Flash 代码分页

表 3-3 代码段选择寄存器（CBANK SFR, 0xA0）

0xA0, R/W, 代码段选择寄存器, CBANK SFR				
位		默认值	功能	说明
bit[7:2]	保留	0		
bit[1:0]	B<1:0>	0	选择代码段	00, Bank0, 即公共区域; 01, Bank1; 10, Bank2; 11, Bank3

3.3.2. FLASH 功耗

FLASH 控制寄存器（0x00401 和 0x00402）控制着 FLASH 的编程模式和功耗模式等。向 FLASH 控制寄存器 0x00402 写入 0x86，FLASH 的功耗会降低，但不会降低性能。

```
unsigned char xdata *p;
SPCFNC = 0x01;
p = 0x00402;
*p = 0x86;
SPCFNC = 0x00;
```

3.4. 调试模式、ISP 和程序加密

3.4.1. 调试模式

当MODE1 引脚输入为低电平的时候，芯片处于调试模式。在调试模式下，系统无法进入休眠，POR/BOR 和WDT溢出复位被屏蔽，且WDT溢出复位不会在系统状态寄存器（[Systate SFR](#), 0xA1）中置标志位；IO

V9801 数据手册

的P0 端口复用为JTAG端口，通过JTAG端口可以访问片内硬件的实时调试电路，进行各种调试以及ISP编程操作。

当处于休眠状态下时，系统进入调试模式会产生一个恢复供电复位信号。

在访问片内硬件的实时调试电路时，输入 0x22 调试命令可以将 TCK 的速度限制从 400Kbps 提高到 3.2Mbps，输入 0x23 调试命令恢复速度限制。系统复位后，默认速度限制为 400Kbps。JTAG 端口（P0）不能接电容，否则会导致程序烧写失败。

3.4.2. ISP

使用提供的 DLL，在 Keil μ Vision IDE 环境下进行调试和 ISP 下载操作。使用提供的编程器进行独立 ISP 下载操作。调试的时候，请注释掉源程序中关于从 PLL 切换到 OSC 时钟，进行休眠等语句。

3.4.3. 程序加密

FLASH 存储空间中 00400h 字节的 bit0 位是程序加密位。

JTAG 对 FLASH 存储空间 00000h ~ 1FFFFh 的全擦除和写操作都不受程序加密位的影响。

当程序加密位为 0 时，JTAG 对 FLASH 存储空间 00000h ~ 17FFFh (0kB ~ 96kB) 的读操作以及 JTAG 对 FLASH 存储空间 00000h ~ 1FFFFh 的页擦除操作被禁止，此时，JTAG 对 FLASH 存储空间 18000h ~ 1FFFFh (96kB ~ 128kB) 的读操作不受影响。当程序加密位为 1 时，如果用户对 FLASH 存储空间 18000h~1FFFFh 进行读操作，则，读出值为 0。

当程序加密位为 1 时，JTAG 对 FLASH 存储空间 00000h~1FFFFh 可以进行无限制访问。

ISP 操作对 FLASH 不同空间的访问限制，详见表 3-4。

表 3-4 ISP 操作对 FLASH 不同空间的访问限制

访问方式	地址空间	加密位为 0				加密位为 1			
		全擦除	写操作	读操作	页擦除	全擦除	写操作	读操作	页擦除
ISP 操作 (通过 JTAG 访问)	00000h~17FFFh	√	√	X	X	√	√	√	√
	18000h~1FFFFh	√	√	√	X	√	√	√	√

ISP 操作结束后，需要对芯片进行复位（复位输入端）或者重新上电操作，以保证 ISP 读操作加密保护功能可靠生效。

3.5. CPU

3.5.1. 指令集

CPU 指令集与业界标准的 8051 指令二进制代码兼容，指令集的功能也完全一样。不过，每个指令周期所需的时钟周期个数以及每个指令周期的执行时序与标准 8051 指令集的时序有所差异。一个 CPU 指令周期包含 4 个时钟周期。

V9801 数据手册

表 3-5 CPU 指令集

符号	功能			
A	累加器			
Rn	寄存器 R0 到 R7			
Direct	直接寻址的内部寄存器地址			
@Ri	由 R0 或者 R1 作为指针所指向的内部寄存器 (MOVX 指令除外)			
Rel	补码表示的偏移地址			
Bit	直接寻址的位地址			
#data	8 位常数			
#data 16	16 位常数			
addr 16	16 位目标地址			
addr 11	11 位目标地址			
指令	功能描述	字节数	指令周期	Hex 格式代码
算术指令				
ADD A, Rn	把 Rn 的值加到 A 上	1	1	28 - 2F
ADD A, direct	把直接寻址的内部寄存器地址中的内容加到 A 上	2	2	25
ADD A, @Ri	把 Ri 寻址的内部寄存器的值加到 A 上	1	1	26 - 27
ADD A, #data	把立即数的值加到 A 上	2	2	24
ADDC A, Rn	连同进位一起把 Rn 的值加到 A 上	1	1	38 - 3F
ADDC A, direct	连同进位一起把直接寻址的内部寄存器地址中的内容加到 A 上	2	2	35
ADDC A, @Ri	连同进位一起把 Ri 寻址的内部寄存器的值加到 A 上	1	1	36 - 37
ADDC A, #data	连同进位一起把立即数加到 A 上	2	2	34
SUBB A, Rn	连同借位一起从 A 中减去寄存器的值	1	1	98 - 9F
SUBB A, direct	连同借位一起从 A 中减去直接寻址的内部寄存器地址中的内容	2	2	95
SUBB A, @Ri	连同借位一起从 A 中减去 Ri 寻址的内部寄存器的值	1	1	96 - 97
SUBB A, #data	连同借位一起从 A 中减去立即数的值	2	2	94
INC A	A 的值自加 1	1	1	04
INC Rn	Rn 的内容自加 1	1	1	08 - 0F
INC direct	直接寻址的内部寄存器地址字节内容自加 1	2	2	05
INC @Ri	Ri 寻址的内部寄存器的值自加 1	1	1	06 - 07
DEC A	A 的值自减 1	1	1	14
DEC Rn	Rn 的内容自减 1	1	1	18 - 1F
DEC direct	直接寻址的内部寄存器地址字节内容自减 1	2	2	15
DEC @Ri	Ri 寻址的内部寄存器内容自减 1	1	1	16 - 17
INC DPTR	DPTR 数据指针自加 1	1	3	A3
MUL AB	A 乘 B	1	5	A4
DIV AB	除法运算, A 是被除数, B 是除数	1	5	84
DA A	对 A 进行十进制调整	1	1	D4

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

逻辑运算指令				
ANL A, Rn	Rn 对 A 进行逻辑与运算	1	1	58 - 5F
ANL A, direct	直接寻址的内部寄存器地址字节内容对 A 进行逻辑与运算	2	2	35
ANL A, @Ri	Ri 寻址的内部寄存器内容对 A 进行逻辑与运算	1	1	56 - 57
ANL A, #data	立即数对 A 进行逻辑与运算	2	2	54
ANL direct, A	A 对直接寻址的内部寄存器地址字节内容进行逻辑与运算	2	2	52
ANL direct, #data	立即数对直接寻址的内部寄存器地址字节内容进行逻辑与运算	3	3	53
ORL A, Rn	Rn 对 A 进行逻辑或操作	1	1	48 - 4F
ORL A, direct	直接寻址的内部寄存器地址字节内容对 A 进行逻辑或操作	2	2	45
ORL A, @Ri	Ri 寻址的内部寄存器对 A 进行逻辑或操作	1	1	46 - 47
ORL A, #data	立即数对 A 进行逻辑或操作	2	2	44
ORL direct, A	A 对直接寻址的内部寄存器地址字节内容进行逻辑或运算	2	2	42
ORL direct, #data	立即数对直接寻址的内部寄存器地址字节内容进行逻辑或运算	3	3	43
XRL A, Rn	Rn 对 A 进行逻辑异或操作	1	1	68 - 6F
XRL A, direct	直接寻址的内部寄存器地址字节内容对 A 进行逻辑异或操作	2	2	65
XRL A, @Ri	Ri 寻址的内部寄存器对 A 进行逻辑异或操作	1	1	66 - 67
XRL A, #data	立即数对 A 进行逻辑异或操作	2	2	64
XRL direct, A	A 对直接寻址的内部寄存器地址字节内容进行逻辑异或操作	2	2	62
XRL direct, #data	立即数对直接寻址的内部寄存器地址字节内容进行逻辑异或操作	3	3	63
CLR A	清空 A 的值	1	1	E4
CPL A	对 A 的值取反	1	1	F4
SWAP A	对 A 的高 4 位和低 4 位进行互换	1	1	C4
RL A	A 向左进行逻辑移位	1	1	23
RLC A	A 通过进位 C 向左进行逻辑移位	1	1	33
RR A	A 向右进行逻辑移位	1	1	03
RRC A	A 通过进位 C 向右进行移位	1	1	13
数据传输指令				
MOV A, Rn	把 Rn 的值传输给 A	1	1	E8 - EF
MOV A, direct	把直接寻址的内部寄存器地址字节内容传输给 A	2	2	E5
MOV A, @Ri	把 Ri 寻址的内部寄存器的值传输给 A	1	1	E6 - E7
MOV A, #data	把立即数传输给 A	2	2	74
MOV Rn, A	把 A 传输给 Rn 寄存器	1	1	F8 - FF
MOV Rn, direct	把直接寻址的内部寄存器地址字节传输给 Rn 寄存器	2	2	A8 - AF
MOV Rn, #data	把立即数传输给 Rn 寄存器	2	2	78 - 7F
MOV direct, A	把 A 传输给直接寻址的内部寄存器地址字节	2	2	F5
MOV direct, Rn	把 Rn 的内容传输给直接寻址的内部寄存器地址字节	2	2	88 - 8F
MOV direct, direct	把直接寻址的内部寄存器地址字节内容传输给另外一个直接寻址的	3	3	85

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

direct	内部寄存器地址字节			
MOV direct, @Ri	把 Ri 寻址的内部寄存器的值传输给直接寻址的内部寄存器地址字节	2	2	86 - 87
MOV direct, #data	把立即数送到直接寻址的内部寄存器地址字节	3	3	75
MOV @Ri, A	把 A 的值传输到 Ri 寻址的内部寄存器	1	1	F6 - F7
MOV @Ri, direct	把直接寻址的内部寄存器地址字节的值传输给 Ri 寻址的内部寄存器	2	2	A6 - A7
MOV @Ri, #data	把立即数送到 Ri 寻址的内部寄存器	2	2	76 - 77
MOV DPTR, #data	把立即数送到数据指针寄存器中	3	3	90
MOVC A, @A+DPTR	把 DPTR+A 寻址的程序指令字节传输到 A 中	1	3	93
MOVC A, @A+PC	把 PC+A 寻址的程序指令字节传输到 A 中	1	3	83
MOVX A, @Ri	把 Ri 寻址的外部数据空间数据 (8 位地址) 传输到 A	1	2 - 9*	E2 - E3
MOVX A, @DPTR	把 DPTR 寻址的外部数据空间数据 (16 位地址) 传输到 A	1	2 - 9*	E0
MOVX @Ri, A	把 A 的内容传输到 Ri 寻址的外部数据空间字节 (8 位地址)	1	2 - 9*	F2 - F3
MOVX @DPTR, A	把 A 的内容传输到 DPTR 寻址的外部数据空间字节 (16 位地址)	1	2 - 9*	F0
PUSH direct	把直接寻址的内部寄存器地址字节内容压入堆栈顶端	2	2	C0
POP direct	把堆栈顶端字节出栈, 送入直接寻址的内部寄存器地址字节	2	2	D0
XCH A, Rn	A 和 Rn 寄存器内容互换	1	1	C8 - CF
XCH A, direct	A 和直接寻址的内部寄存器地址字节内容互换	2	2	C5
XCH A, @Ri	A 和 Ri 寻址的内部寄存器内容互换	1	1	C6 - C7
XCHD A, @Ri	A 和 Ri 寻址的内部寄存器交换低半字节的内容	1	1	D6 - D7

* 通过寄存器可以选择指令周期个数。

位操作指令				
CLR C	清除进位	1	1	C3
CLR bit	清除直接寻址位	2	2	C2
SETB C	置进位	1	1	D3
SETB bit	置直接寻址位	2	2	D2
CPL C	进位取反	1	1	B3
CPL bit	直接寻址位取反	2	2	B2
ANL C, bit	直接寻址位对进位作与操作	2	2	82
ANL C, /bit	直接寻址位取反后对进位作与操作	2	2	B0
ORL C, bit	直接寻址位对进位作或运算	2	2	72
ORL C, /bit	直接寻址位取反后对进位作或运算	2	2	A0
MOV C, bit	把直接寻址位传输到进位	2	2	A2
MOV bit, C	把进位传输到直接寻址位	2	2	92
分支跳转指令				

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

ACALL addr 11	子程序的绝对调用	2	3	11 - F1
LCALL addr 16	子程序的长调用	3	4	12
RET	从子程序中返回	1	4	22
RETI	从中断中返回	1	4	32
AJMP addr 11	无条件绝对跳转	2	3	01 - E1
LJMP addr 16	无条件长跳转	3	4	02
SJMP rel	短跳转到相对地址	2	3	80
JC rel	在进位 carry = 1 的情况下跳转到相对地址	2	3	40
JNC rel	在进位 carry = 0 的情况下跳转到相对地址	2	3	50
JB bit, rel	在直接寻址位等于 1 的情况下跳转到相对地址	3	4	20
JNB bit, rel	在直接寻址位等于 0 的情况下跳转到相对地址	3	4	30
JBC bit, rel	在直接寻址位等于 1 的情况下跳转到相对地址，并清除进位	3	4	10
JMP @A + DPTR	跳转到 A + DPTR 间接寻址的地址	1	3	73
JZ rel	在累加器 ACC 等于 0 的情况下跳转到相对地址	2	3	60
JNZ rel	在累加器 ACC 不等于 0 的情况下跳转到相对地址	2	3	70
CJNE A, direct, rel	比较 A 和直接寻址字节内容，在不相等的情况下跳转到相对地址	3	4	B5
CJNE A, #d, rel	比较 A 和立即数的值，在不相等的情况下跳转到相对地址	3	4	B4
CJNE Rn, #d, rel	比较 Rn 寄存器和立即数的值，在不相等的条件下跳转到相对地址	3	4	B8 - BF
CJNE @Ri, #d, rel	比较 Ri 简介寻址的内部寄存器和立即数的值，在不相等的条件下跳转到相对地址	3	4	B6 - B7
DJNZ Rn, rel	Rn 寄存器递减，如果不等于 0 则跳转到相对地址	2	3	D8 - DF
DJNZ direct, rel	直接寻址字节的内容递减，如果不等于 0 则跳转到相对地址	3	4	D5
其他指令				
NOP	空操作	1	1	00

还有一个保留的指令代码（A5）与 NOP 指令的作用相同。

3.5.2. 可编程的 MOVX 访问周期

应用程序利用存储器访问周期可编程这个特点，可以调整访问数据存储器或者寄存器的速度。CPU可以在最少两个指令周期内完成执行MOVX指令，但是某些情况下可能不需要这么快。CPU中的CKCON SFR (0x8E) 中的最低 3 位控制着MOVX访问周期的扩展值。MD2 ~ 0 是CKCON SFR的低 3 位 (CKCON.2 ~ 0)，可以在 0 到 7 之间设置存储器访问周期的扩展值。扩展值为 0，表明在存储器访问周期中不增加任何扩展的周期，所以MOVX指令的执行依然仅需要两个指令周期。扩展值为 7，表明在存储器访问周期中增加了额外的 7 个指令周期，所以MOVX指令的执行需要 9 个指令周期。在程序的控制下，扩展周期值可以随时动态地进行改变。扩展周期值会影响读/写控制信号脉冲的宽度以及所有其他有关的时序。扩展周期值越大，读/写控制信号脉冲的宽度就越宽。在CPU复位后，扩展周期的默认值是 1，即执行MOVX指令需要 3 个指令周期。

V9801 数据手册

表 3-6 可编程的 MOVX 访问周期

设置存储器访问周期扩展值			存储器访问周期	读/写脉冲宽度（时钟周期个数）
MD2	MD1	MD0		
0	0	0	2	2
0	0	1	3（默认值）	4
0	1	0	4	8
0	1	1	5	12
1	0	0	6	16
1	0	1	7	20
1	1	0	8	24
1	1	1	9	28

3.5.3. 双数据指针

在进行大量的块数据移动的时候，使用双数据指针可以大幅提高效率。

CPU中标准数据指针为DPTR0，SFR地址是 0x82（DPL0 SFR）和 0x83（DPH0 SFR）。第二个数据指针为DPTR1，SFR地址是 0x84（DPL1 SFR）和 0x85（DPH1 SFR）。在DPTR选择寄存器（[DPS SFR](#)，0x86）中，通过设置Bit 0（SEL位）选择当前有效的数据指针。当SEL = 0 时，程序所使用的DPTR是[DPL0 SFR](#)（0x82）和[DPH0 SFR](#)（0x83）。当SEL = 1 时，程序所使用的DPTR是[DPL1 SFR](#)（0x84）和[DPH1 SFR](#)（0x85）。除Bit0（SEL位）外，DPS SFR中的其他位都没有被使用。

所有与DPTR有关的指令都使用当前被选中的数据指针。切换SEL位的值就可以切换当前有效的数据指针。实现这个目的最快的方法就是使用递加指令（INC DPS），从一个源地址切换到一个目标地址只需要一条指令。当进行块数据移动时，不必先保存源地址和目标地址，从而节省了程序代码的数量。

V9801 数据手册

4. 复位

芯片的复位电路可以分为三个复位等级，不同的复位等级有着不同的复位范围，如表 4-1 所示。系统状态寄存器（[Systate SFR](#), 0xA1）中所有的复位标志位互斥。

- 复位等级 3：包括调试复位，可以复位 CPU 及其外设和部分电能计量模块电路（包括地址为 0x2878 ~ 0x287C 的计量控制寄存器、读写缓存寄存器、功率/有效值数据寄存器、信号波形数据寄存器、功率/有效值比差寄存器、功率二次补偿寄存器、频率值寄存器和 M 通道数据寄存器等）；
- 复位等级 2：包括恢复供电复位、IO休眠唤醒复位和RTC休眠唤醒复位，除了复位等级 3 的复位范围外，还可以复位时钟切换控制寄存器（[SysCtrl SFR](#)）、[FLASH控制寄存器](#)和WDT；
- 复位等级 1：包括片外输入复位（RSTn）、上电复位（POR）和WDT溢出复位，除了复位等级 2 的复位范围外，还可以复位LCD、GPIO、[系统状态寄存器](#)、模拟控制寄存器和电能计量模块所有的寄存器。在系统状态寄存器中Bit5 置标志位。

RTC校正寄存器和RTC计时寄存器、IRAM和XRAM内部存储的数据都不受任何复位影响。在MODE1 引脚（[表 1-1](#)）输入为低电平的时候，POR以及WDT溢出复位被屏蔽，并且WDT溢出复位不在系统状态寄存器（[Systate SFR](#), 0xA1）中置标志位。

V9801 数据手册

表 4-1 复位范围

电路	是否被复位?			
	等级 1	等级 2	等级 3	
CPU	√	√	√	
中断控制系统	√	√	√	
定时器 (Timer)	√	√	√	
UART	√	√	√	
电能计量模块	计量控制寄存器	√ 复位所有计量控制寄存器	√ 仅复位 0x2878 ~ 0x287C 的计量控制寄存器	√ 仅复位 0x2878 ~ 0x287C 的计量控制寄存器
	读写缓存寄存器	√	√	√
	功率/有效值数据寄存器	√	√	√
	信号波形数据寄存器	√	√	√
	功率/有效值比差寄存器	√	√	√
	功率二次补偿寄存器	√	√	√
	频率值寄存器	√	√	√
	M 通道数据寄存器	√	√	√
	带通滤波器系数寄存器	√	X	X
	能量桶/脉冲计数器	√	X	X
门限值/常数功率值寄存器	√	X	X	
时钟切换控制寄存器	√	√	X	
FLASH控制寄存器	√	√	X	
WDT	√	√	X	
LCD	√	X	X	
GPIO	√	X	X	
系统状态寄存器	√	X	X	
模拟控制寄存器	√	X	X	
RTC 其它寄存器	√	X	X	
RTC 校正寄存器	X	X	X	
RTC 计时寄存器	X	X	X	
IRAM	X	X	X	
XRAM 内部存储的数据	X	X	X	

复位电路的框图如图 4-1 所示。

V9801 数据手册

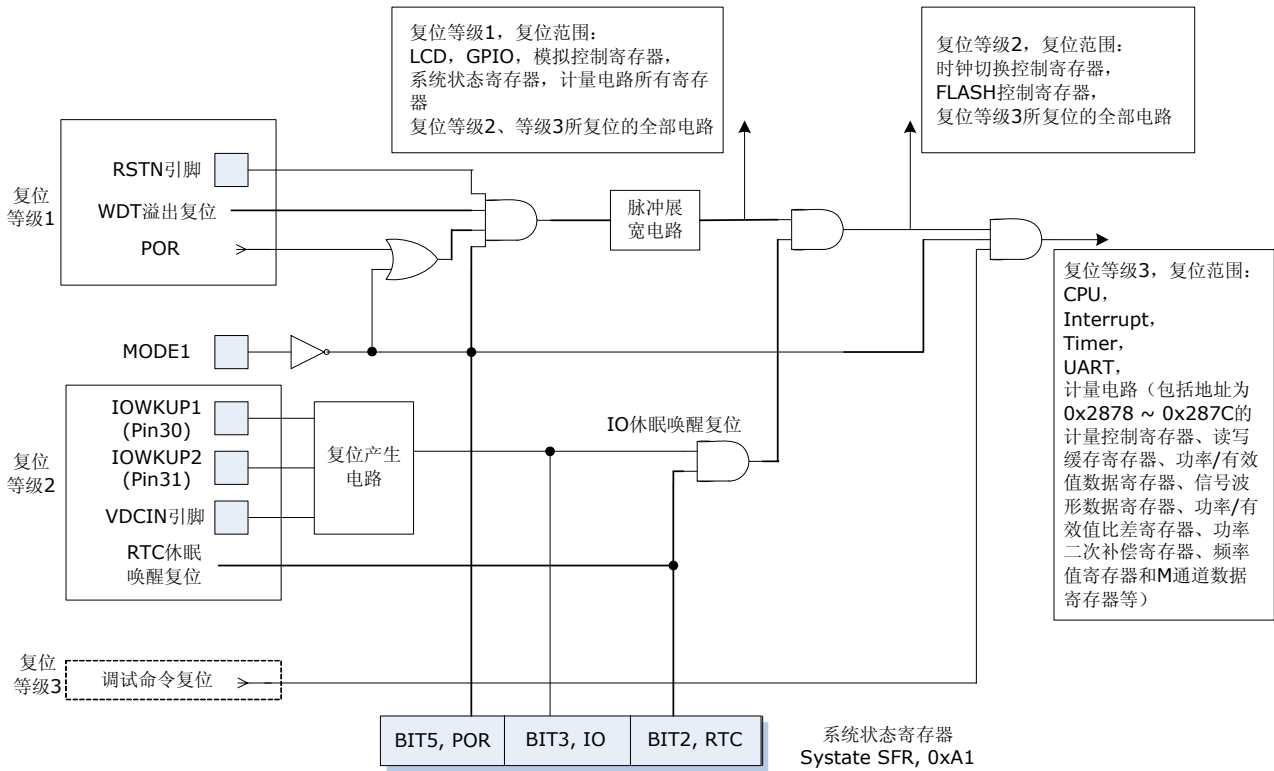


图 4-1 复位电路框图

4.1. 复位等级 3

复位等级 3 包括调试复位。复位范围为 CPU、中断、定时器、UART、计量电路的部分寄存器（包括地址为 0x2878 ~ 0x287C 的计量控制寄存器、读写缓存寄存器、功率/有效值数据寄存器、功率/有效值比差寄存器、功率二次补偿寄存器、频率值寄存器和 M 通道数据寄存器等）。

片上实时调试器接受复位调试命令后，产生调试复位。使用提供的调试开发环境进行调试的时候，最初进入调试界面，以及点击“复位”图标，都会使片上实时调试器接收到调试命令，产生调试复位。在使用提供的 ISP 编程器进行编程的时候，编程器也会发出调试复位命令。

4.2. 复位等级 2

复位等级 2 包括恢复供电复位、IO 休眠唤醒复位和 RTC 休眠唤醒复位。除了复位等级 3 的复位范围外，还可以复位时钟切换控制寄存器（[SysCtrl SFR](#)）、[FLASH 控制寄存器](#)和 WDT，详见[表 4-1](#)。

4.2.1. 恢复供电复位

在 VDCIN 引脚输入电平从低于 1.0V 到高于 1.1V 的过程中；或者等级 1 的复位发生后，VDCIN 引脚电平高于 1.1V，芯片内部的复位管理电路会产生恢复供电复位。持续 8 个 OSC 时钟周期。

V9801 数据手册

4.2.2. IO 休眠唤醒复位

在进入浅睡眠或深睡眠状态前，把IOWKUP1（Pin30）或IOWKUP2（Pin31）设置为输入，在浅睡眠或者深睡眠状态下，当其中一个IO端口上发生高电平到低电平的跳变（跳变的高低电平需各自持续至少4个OSC时钟周期）时，芯片内部的复位管理电路就会产生IO唤醒复位，持续8个OSC时钟周期。两个IO休眠唤醒输入相互独立，互不影响。IO休眠唤醒复位会在系统状态寄存器（[Systate SFR](#)，0xA1）的Bit3置标志位（见[图4-1](#)），供程序查询。

VDCIN 引脚仅在休眠的情况下导致唤醒复位，且高电平有效。

4.2.3. RTC 休眠唤醒复位

在浅睡眠状态下，RTC根据设置的休眠唤醒间隔定时输出复位信号。持续8个OSC时钟周期。RTC休眠唤醒复位会在系统状态寄存器（[Systate SFR](#)，0xA1）的Bit2置标志位（见[图4-1](#)），供程序查询。

4.3. 复位等级 1

复位等级1包括WDT溢出复位、片外输入的RSTn复位和模拟电路产生的POR复位。复位范围为芯片上除了RTC校正寄存器和RTC计时寄存器之外的全部电路，详见[表4-1](#)。在系统状态寄存器中Bit5置标志位。

4.3.1. 片外输入复位 RSTN

RSTn 输入使用 RC 振荡器时钟进行滤波，以防静电干扰。RSTn 输入必须保持 5ms 以上才有效。

4.3.2. 上电复位（POR）

上电复位（POR）电路监测 2.5V LDO 输出的电平（DVDD25）。当 LDO25 的输出电压大于 1.8V 时，复位信号释放；低于 1.8V 的时候，复位输出信号一直有效。阈值电平 1.8V 是一个典型值，不同芯片之间存在差别。POR 同样会被芯片内部电路展宽。复位阈值电平不随 LDO25 电压配置值的不同而变化。

在调试模式下（MODE1 引脚为低电平），POR 被屏蔽。

4.3.3. WDT 溢出复位

WDT溢出后，会产生WDT溢出复位。复位持续时间 240μs。WDT溢出复位会在系统状态寄存器（[Systate SFR](#)，0xA1）的Bit5置标志位（见[图4-1](#)），供程序查询。

在调试模式下（MODE1 引脚为低电平），WDT 溢出复位被屏蔽，且不会在 Systate SFR 中置标志位。

V9801 数据手册

5. 模拟控制寄存器

模拟控制寄存器在 POR/RSTn 有效或 WDT 溢出时被复位，主要包括表 5-1 中所列的寄存器。

表 5-1 模拟控制寄存器

地址 (16 进制)	名称	功能说明	R/W
0x2858	CtrlADC0	ADC 控制寄存器 0	R/W
0x2859	CtrlADC1	ADC 控制寄存器 1	R/W
0x285A	CtrlADC2	ADC 控制寄存器 2	R/W
0x285B	CtrlADC3	ADC 控制寄存器 3	R/W
0x285C	CtrlBAT	电池放电控制寄存器	R/W
0x285D	CtrlADC4	ADC 控制寄存器 4	R/W
0x285E	CtrlLCDV	LCD 驱动电压控制寄存器	R/W
0x285F	CtrlCry0	晶振控制寄存器 0	R/W
0x2860	CtrlCry1	晶振控制寄存器 1	R/W
0x2861	CtrlCry2	晶振控制寄存器 2	R/W
0x2862	CtrlBGP	BGP 控制寄存器	R/W
0x2863	CtrlADC5	ADC 控制寄存器 5	R/W
0x2864	CtrlADC6	ADC 控制寄存器 6	R/W
0x2866	CtrlLDO	LDO 控制寄存器	R/W
0x2867	CtrlCLK	时钟控制寄存器	R/W
0x2868	CtrlPLL	PLL 控制寄存器	R/W
0x2865	保留	必须为 0。	

表 5-2 ADC 控制寄存器 0 (CtrlADC0, 0x2858)

0x2858, R/W, ADC 控制寄存器 0, CtrlADC0				
位		默认值	功能	说明
bit7	ADCGM	0	M 通道的 ADC 增益控制 (电容)	0, ×1; 1, ×2
bit6	ADCGU	0	电压通道的 ADC 增益控制 (电容)	0, ×1; 1, ×2
bit[5:3]	ADCGB<2:0>	0	通道 IB 的 ADC 增益控制 (电容)	000, ×1; 001, ×4; 010, ×8; 011, ×16; 111, ×32
bit[2:0]	ADCGA<2:0>	0	通道 IA 的 ADC 增益控制 (电容)	000, ×1; 001, ×4; 010, ×8; 011, ×16; 111, ×32

V9801 数据手册

表 5-3 ADC 控制寄存器 1 (CtrlADC1, 0x2859)

0x2859, R/W, ADC 控制寄存器 1, CtrlADC1				
位		默认值	功能	说明
bit[7:6]	ADIT2M <1:0>	0	M 通道 ADC 第二级偏置电流调整	00, ×1; 01, ×1.5; 10, ×2; 11, ×2.5
bit5	REFGIT	0	ADC 参考产生偏置电流调整	0, ×1; 1, ×1.5
bit4	REFBIT	0	ADC 参考 Buffer 偏置电流调整	0, ×1; 1, ×1.33
bit[3:2]	ADIT2<1:0>	0	ADC 第二级偏置电流调整	00, ×1; 01, ×1.5; 10, ×2; 11, ×2.5
bit[1:0]	ADIT1<1:0>	0	ADC 第一级偏置电流调整	00, ×1; 01, ×1.5; 10, ×2; 11, ×2.5

表 5-4 ADC 控制寄存器 2 (CtrlADC2, 0x285A)

0x285A, R/W, ADC 控制寄存器 2, CtrlADC2				
位		默认值	功能	说明
bit[7:5]	保留	0		必须保证为默认值
bit4	DITAMP	0	电压通道放大器偏置电流调整	0, ×1; 1, ×0.5
bit3	ADRSTM	0	M 通道调制器积分器复位	1, 使能。默认为 0。
bit2	ADRSTU	0	电压通道调制器积分器复位	1, 使能。默认为 0。
bit1	ADRSTB	0	通道 IB 调制器积分器复位	1, 使能。默认为 0。
bit0	ADRSTA	0	通道 IA 调制器积分器复位	1, 使能。默认为 0。

表 5-5 ADC 控制寄存器 3 (CtrlADC3, 0x285B)

0x285B, R/W, ADC 控制寄存器 3, CtrlADC3				
位		默认值	功能	说明
bit7	CLKOSEL	0	ADC 时钟反相	1, 使能。默认为 0。
bit6	ADCLKEXT	0	选择 ADC 时钟来源	1, OSC 时钟; 0, PLL 时钟
bit[5:4]	保留	0		必须保证为默认值。
bit3	SHORTV2	0	电压 ADC 内部短路 2	1, 使能。默认为 0。
bit2	SHORTV1	0	电压 ADC 内部短路 1	1, 使能。默认为 0。
bit1	SHORTI2	0	电流 ADC 内部短路 2	1, 使能。默认为 0。
bit0	SHORTI1	0	电流 ADC 内部短路 1	1, 使能。默认为 0。

表 5-6 电池放电控制寄存器 (CtrlBAT, 0x285C)

0x285C, R/W, 电池放电控制寄存器, CtrlBAT				
位		默认值	功能	说明
bit[7:2]	保留	0		必须保证为默认值。
bit1	BATDISC<1>	0	使能 RTC 供电电池放电。	1, 使能。默认为 0。
bit0	BATDISC<0>	0	使能系统供电电池放电。	1, 使能。默认为 0。

V9801 数据手册

表 5-7 ADC 控制寄存器 4 (CtrlADC4, 0x285D)

0x285D, R/W, ADC 控制寄存器 4, CtrlADC4				
位		默认值	功能	说明
bit[7:2]	保留	0		必须保证为默认值。
bit[1:0]	TRB<1:0>	0	ADC 内部偏置调整	1, 使能。默认为 0。

表 5-8 LCD 驱动电压控制寄存器 (CtrlLCDV, 0x285E)

0x285E, R/W, LCD 驱动电压控制寄存器, CtrlLCDV				
位		默认值	功能	说明
bit[7:3]	保留	0		必须保证为默认值。
bit[2:0]	LCDV<2:0>	0	LCD 驱动电压调整	000, 3.3V; 001, 3.2V; 010, 3.1V; 011, 3.0V; 100, 2.9V; 101, 2.8V; 110, 2.7V; 111, 2.7V

表 5-9 晶振控制寄存器 0 (CtrlCry0, 0x285F)

0x285F, R/W, 晶振控制寄存器 0, CtrlCry0				
位		默认值	功能	说明
bit[7:0]	CAPSEL<7:0>	0	晶体起振频率调节	默认为 0。

表 5-10 晶振控制寄存器 1 (CtrlCry1, 0x2860)

0x2860, R/W, 晶振控制寄存器 1, CtrlCry1				
位		默认值	功能	说明
bit[7:6]	保留	0		必须保证为默认值
bit5	XEASYN	0	MOS 电阻大小调节	1, 2 倍电阻。默认为 0。
bit4	CSEL	0	晶体起振电容调节	1, 增加 2.35pF 电容。默认为 0。
bit[3:2]	保留	0		必须保证为默认值
bit[1:0]	XTRSEL<1:0>	0	起振电路电阻调节	在对 RTC 有较高要求的应用中, 推荐配 11B

表 5-11 晶振控制寄存器 2 (CtrlCry2, 0x2861)

0x2861, R/W, 晶振控制寄存器 2, CtrlCry2				
位		默认值	功能	说明
bit[7:6]	保留	0		必须保证为默认值。
bit5	XRESETEN	0	起振电路复位使能位	1, 使能。默认为 0。
bit[4:2]	保留	0		必须保证为默认值。
bit[1:0]	XTLDOV<1:0>	0	RTCLDO 供电电压选择	00, 2.6V; 01, 2.5V; 10, 2.8V; 11, 2.7V

V9801 数据手册

表 5-12 BGP 控制寄存器 (CtrlBGP, 0x2862)

0x2862, R/W, BGP 控制寄存器, CtrlBGP				
位		默认值	功能	说明
bit[7:6]	CURRIT<1:0>	0	模拟全局偏置电流调整	00, 1; 01, -33%; 10, -66%; 11, -75%
bit[5:4]	保留	0		必须保证为默认值。
bit[3:1]	REST<2:0>	0	调整 BANDGAP 温度系数	000, 0ppm; 001, 10ppm; 010, 20ppm; 011, 30ppm; 100, -40ppm; 101, -30ppm; 110, -20ppm; 111, -10ppm
bit0	BGPCHOPN	0	使能斩波去直	0, 使能。

表 5-13 ADC 控制寄存器 5 (CtrlADC5, 0x2863)

0x2863, R/W, ADC 控制寄存器 5, CtrlADC5				
位		默认值	功能	说明
bit7	PTATEN	0	选择温度传感器	温度传感器 1; 0, 温度传感器 0 建议置 1。
bit[6:5]	保留	0		必须保证为默认值。
bit4	RES DIV	0	使能 M 通道输入信号分压选择, 分压系数为 0.226	1, 使能。默认为 0。
bit3	保留	0		必须保证为默认值。
bit[2:0]	MEAS <2:0>	0	选择 M 通道测试功能	000, 经由 AVSS 引脚测地; 001, 测温度; 010, 测经 BAT 引脚输入的系统电池电压信号; 011, 测经 BATRTC 引脚输入的 RTC 电池电压信号; 100, 测经 UM 引脚输入的电池电压信号和外部信号; 101, 测经 M0 引脚 (Pin86) 输入的电池电压信号和外部信号; 110, 测经 M1 引脚 (Pin87) 输入的电池电压信号和外部信号; 111, 测经 M2 引脚 (Pin88) 输入的电池电压信号和外部信号。

注意: 当 Pin86~88 用于电池电压信号和外部信号测量输入时, 寄存器 SegCtrl4 (0x2C23) 的 bit7~bit5 必须置 0, 关闭这三个引脚上的 SEG 输出。

V9801 数据手册

表 5-14 ADC 控制寄存器 6 (CtrlADC6, 0x2864)

0x2864, R/W, ADC 控制寄存器 6, CtrlADC6				
位		默认值	功能	说明
bit[7:4]	保留	0		必须保证为默认值。
bit3	ADCMPDN	0	开关 M 通道 ADC	0, 关闭 M 通道 ADC; 1, 开启 M 通道 ADC
bit2	ADCUPDN	0	开关电压通道 ADC。	0, 关闭电压通道 ADC; 1, 开启电压通道 ADC。
bit1	ADCBPDN	0	开关 IB 通道 ADC。	0, 关闭 IB 通道 ADC; 1, 开启 IB 通道 ADC。
bit0	ADCAPDN	0	开关 IA 通道 ADC。	0, 关闭 IA 通道 ADC; 1, 开启 IA 通道 ADC。

表 5-15 LDO 控制寄存器 (CtrlLDO, 0x2866)

0x2866, R/W, LDO 控制寄存器, CtrlLDO				
位		默认值	功能	说明
bit[7:6]	保留	0		必须保证为默认值。
bit5	LDO33PD	0	在掉电状态下, 使能 LDO33 切换到跟随 5V 电源的模式, 以降低功耗。	1, 关闭 LDO33。 必须在 VCDIN 低于 1.0V 时, 在 LDO33PD 位写入 1, 8ms 后, LDO33 停止工作。
bit4	P3V5	0	LDO33 电压调节	0, 3.3V; 1, 3.5V
bit[3:2]	保留	0		必须保证为默认值。
bit[1:0]	LDOVSEL<1:0>	0	LDO25 电压输出选择	00, 2.55V; 10, 2.23V; 01, 2.87V; 11, 2.48V

表 5-16 时钟控制寄存器 (CtrlCLK, 0x2867)

0x2867, R/W, 时钟控制寄存器, CtrlCLK				
位		默认值	功能	说明
bit7	PLLPDN	0	开关 PLL 产生电路	0, 0, 关闭; 1, 正常工作 开启 PLL 之前必须先开启 BGP 电路。
bit6	BGPPDN	0	开关 BandGap 电路和电流通	0, 关闭; 1, 正常工作 开启 PLL 之前必须先开启 BGP 电路。
bit[5:4]	ADCLKSEL<1:0>	0	过采样 ADC 时钟频率选择, 以 204.8kHz 为基准。	00, ×1; 01, ×2; 10, ×4; 11, ×8
bit[3:2]	MEACKSEL<1:0>	0	电能计量模块时钟频率选择, 以 819.2kHz 为基准。	00, ×1; 01, ×2; 10, ×4; 11, ×8
bit[1:0]	MCUCLKSEL<1:0>	0	MCU 时钟频率选择, 以 819.2kHz 为基准。	00, ×1; 01, ×2; 10, ×4; 11, ×8

V9801 数据手册

表 5-17 PLL 控制寄存器 (CtrlPLL, 0x2868)

0x2868, R/W, PLL 控制寄存器, CtrlPLL				
位		默认值	功能	说明
bit7	MCU26M	0	当 MCU13M=1 时, 使能 MCU 时钟频率再加倍 (×2)	1, 使能。
bit6	MCU13M	0	使能 MCU 时钟频率加倍 (×2)	1, 使能。
bit5	PLLSEL	0	50Hz 或 60Hz 应用选择	0, 50Hz; 1, 60Hz
bit4	PLLLF	0	PLL 降频	1, 降频 1/2
bit3	MEAINV	0	电能计量模块时钟反相使能	1, 使能。默认为 0。
bit2	MCUINV	0	MCU 时钟反相使能	1, 使能。默认为 0。
bit[1:0]	PLLIB<1:0>	0	PLL 电荷泵偏置电流调节	00, ×1; 01, ×2; 10, ×2; 11, ×3

V9801 数据手册

6. 时钟

6.1. 特点

V9801 时钟电路有以下特点：

- 系统时钟来源：RC 振荡电路、晶体振荡器（OSC）和模拟锁相环（PLL）；
- 低功耗设计，MCU 时钟频率和电能计量模块时钟频率均可灵活配置

在 V9801 中，时钟系统包括 RC 振荡电路提供的 RC 时钟、晶振电路提供的 OSC 时钟和 PLL 电路提供的 PLL 时钟。

6.2. 时钟控制电路

根据芯片的各个功能单元所使用的时钟类型，时钟控制电路的输出可以分为以下几个时钟。

- 时钟 1：可关闭，供 CPU、RAM、FLASH、中断/定时器/UART/IO 使用，由 OSC/PLL 时钟作时钟源；
- 时钟 2：可关闭，供电能计量模块使用，由 OSC/PLL 时钟作时钟源；
- 时钟 3：可关闭，供 LCD 使用，由 OSC 时钟作时钟源；
- 时钟 4：不可关闭，供 WDT 使用，由 RC 时钟作时钟源；
- 时钟 5：不可关闭，供 RTC 使用，由 OSC 时钟作时钟源。

时钟控制电路控制着各个时钟的频率，以及这些时钟的开启和关闭，如图 6-1 所示。

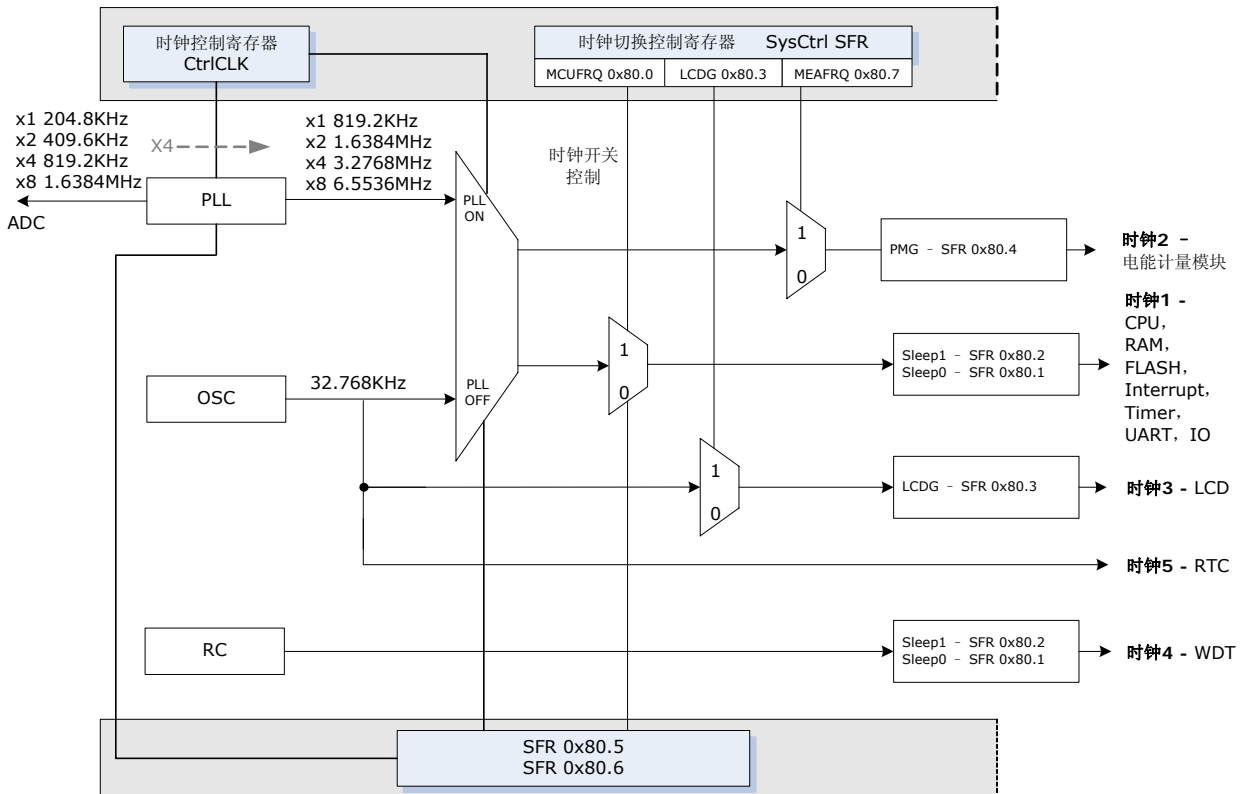
表 6-1 时钟切换控制寄存器（SysCtrl SFR, 0x80）

0x80, R/W, 时钟切换控制寄存器, SysCtrl SFR				
位		默认值	功能	说明
bit7	MEAFRQ	0	选择电能计量模块时钟源	0, OSC 时钟; 1, PLL 时钟。 配置这个位切换电能计量模块时钟源; 读取该位的值以显示当前电能计量模块的时钟源。
bit6	FWC	0	快速唤醒控制位	0, 关闭; 1, 开启 当 FSC=0 时, FWC 的配置才生效。 仅当 FWC=0 时, 用户才能配置 PLL 输出频率。
bit5	FSC	0	快速休眠控制位	0, 关闭; 1, 开启 向 FSC 位写入 1, 系统立即进入浅睡眠状态。
bit4	PMG	0	开关电能计量模块时钟 (时钟 2)	0, 开启; 1, 关闭。 当时钟 1 和时钟 2 的时钟源为 PLL 输出时, 时钟 3 才可被关闭。
bit3	LCDG	0	开关 LCD 时序产生电路的时钟 (时钟 3)	0, 开启; 1, 关闭。 当时钟 1 和时钟 2 的时钟源为 PLL 输出时, 时钟 3 才可被关闭。

V9801 数据手册

bit[2:1]	SLEEP1/ SLEEP0	0	开启或者关闭时钟 1。	11/01, 系统进入浅睡眠; 10, 系统进入深睡眠
bit0	MCUFRQ	0	选择 MCU 时钟源。	0, OSC 时钟; 1, PLL 时钟。 配置这个位切换 MCU 时钟源; 读取该位的值以显示当前 MCU 的时钟源。

普通操作



快速操作

图 6-1 时钟控制电路框图

6.3. RC 时钟产生电路

V9801 内部的 RC 振荡电路可以产生一个 32kHz 的 RC 时钟, 不可关闭, 仅供 WDT 电路使用。

6.4. OSC 时钟产生电路

V9801 片内集成了起振电路, 片外仅需一个 32768Hz 的晶体, 即可形成晶振电路, 产生 32.768kHz 的 OSC 时钟。

晶振电路始终工作, 是一个低功耗模块。芯片复位后, 该电路消耗电流为 0.6μA。

V9801 数据手册

在 V9801 的 OSC 时钟产生电路中存在晶体起振检测电路。当 XRESTENEN=1 (bit5, CtrlCry2, 0x2861) 时，如果晶体起振检测电路检测到晶体停振，则片内的起振电路复位。

V9801 内部起振电路电阻和电容可配，通过修改配置，用户可对 OSC 的输出时钟频率进行微调。

表 6-2 晶振电路寄存器配置

地址	寄存器	位	说明	推荐配置
0x285F	CtrlCry0	CAPSEL<7:0>	晶体起振频率调节	0
0x2860	CtrlCry1	XTRSEL<1:0>	起振电路电阻调节	在对 RTC 要求较高的应用中，推荐配置为 0x03
		SCEL	晶体起振电容调节	
		XEASYN	MOS 电阻大小调节	
0x2861	CtrlCry2	XTLDOV	晶振电路供电电压选择	0x20
		XRESETEN	起振电路复位使能位	
		XTLDOPD	晶振电路供电 LDO 开关控制位	

6.5. PLL 时钟产生电路

在 V9801 中，晶振电路产生的 OSC 时钟作为基准时钟输入 PLL 电路，然后，PLL 电路将其倍频产生若干时钟供 MCU、电能计量模块和 ADC 使用。

开启 MCU，然后才能开启 PLL。开启前，PLL 输出频率为 32768Hz。PLL 输出 3 个时钟频率，分别送给 MCU、电能计量模块和 ADC，如表 6-3 所示。

表 6-3 MCU/ADC/电能计量模块时钟频率配置

模块	MCU	ADC	电能计量模块
时钟配置	819.2kHz	204.8kHz	819.2kHz
	1638.4kHz	409.6kHz	1638.4kHz
	3276.8kHz	819.2kHz	3276.8kHz
	6553.6kHz	1638.4kHz	6553.6kHz
	13107.2kHz		
	26214.4kHz		

电能计量模块的时钟频率应为 ADC 时钟频率的 4 倍，MCU 时钟独立于其它两个时钟。

正常计量时，MCU 时钟频率应为 13107.2kHz，电能计量模块的时钟频率为 3276.8kHz，ADC 时钟频率为 819.2kHz，此时整个芯片功耗约 12.8mA。

用户可以按以下流程开启 PLL：

1. 时钟控制寄存器 ([CtrlCLK, 0x2867](#)) 控制开关 PLL 并设置频率。
2. 等待 PLL 设置频率并等待锁定。用户可通过查询寄存器 [PLLLCK SFR \(0xA3\)](#) 的 PLLLCK 位 (bit0) 判断 PLL 是否已锁定。

V9801 数据手册

表 6-4 PLL 状态寄存器 (PLLLCK SFR, 0xA3)

0xA3, R, PLL 状态寄存器, SysCtrl SFR					
位		默认值	功能	说明	
bit[7:1]	保留	0			
bit0	PLLLCK	0	判断 PLL 是否锁定	1, 已锁定; 0, 未锁定	

3. PLL 锁定后, 连接 PLL 作为时钟源。连接 PLL 作为时钟源方法: [SysCtrl SFR](#) 的 MCUFRQ 位 (Bit0) 和 MEAFRQ 位 (Bit 7) 设置为 1。

注意

PLL 不同频率间切换要严格按照以下流程:

1. MCU 时钟源切换为 32.768kHz 的 OSC 时钟输出;
2. 关闭 PLL;
3. 调整时钟频率;
4. 打开 PLL;
5. 等待 PLL 锁定;
6. 连接 PLL 时钟输出作为时钟源。

V9801 支持 50Hz 和 60Hz 两种应用。PLL 可通过 MCU 配置为适应 50Hz 或 60Hz 电网应用, 60Hz 电网应用下的 PLL 的输出频率是 50Hz 电网应用下的 PLL 输出频率的 1.2 倍。配置方法如下:

寄存器 [CtrlPLL \(0x2868\)](#) 的 PLLSEL 位可置 0 (50Hz) 或 1 (60Hz)。如没有配置 PLLSEL 位, 则采用默认的 50Hz 应用。当 PLLSEL=1, 即将时钟频率设置为适应 60Hz 电网应用时, PLL 输出时钟频率为 50Hz 应用的 1.2 倍, 因此与时钟频率相关的一些设置需重新考虑, 如通信的波特率、定时器等。

6.6. 切换 PLL 时钟输出与 OSC 时钟输出

用户可以采用普通操作方式切换或开关电能计量模块时钟, 采用普通或快速操作方式切换或开关 MCU 时钟。普通操作方式需要程序按步骤访问各个控制寄存器。快速操作方式只需要访问一个寄存器就可以由硬件完成所需要的操作步骤, 适用于对低功耗要求比较高的应用。用户可以相互替换或结合两种操作方式进行操作。

表 6-5 时钟控制电路中的时钟

	时钟 1	时钟 2	时钟 3	时钟 4	时钟 5
复位后状态	OSC	OSC	OSC	RC	OSC
OSC→PLL	PLL	PLL	OSC	RC	OSC
PLL→OSC	OSC	OSC	OSC	RC	OSC
关闭方法	浅睡眠或深睡眠	PMG = 1 (SysCtrl SFR , Bit 4)	LCDG = 1 (SysCtrl SFR , Bit 3)	不可关闭	不可关闭

V9801 数据手册

6.6.1. MCU 和电能计量模块时钟源普通切换流程

6.6.1.1. MCU 时钟源切换

1. 复位后的状态

[等级 1](#)的复位发生后，模拟控制寄存器为全 0，PLL处于关闭状态。当MCUFRQ位（Bit 0，[SysCtrl SFR](#)）置 0，时钟 1 使用OSC时钟输出。当SLEEP1/SLEEP0 ([bit2/bit1, SysCtrl SFR, 0x80](#))置 00，时钟 1 处于开启状态。

2. 从 OSC 时钟输出切换为 PLL 时钟输出

访问模拟控制寄存器，[开启PLL并设置输出频率](#)，如 3.2768MHz，向MCUFRQ位（Bit 0，[SysCtrl SFR](#)）写入 1，时钟 1 的时钟源从OSC时钟输出切换到PLL时钟输出，此切换过程只需要一个PLL时钟周期。

在未开启 PLL 时，向 MCUFRQ 写入 1 无法将时钟 1 的时钟源切换为 PLL 时钟输出。

将时钟源切换到PLL时钟输出之后，如果PLL因为非正常原因被程序关闭，PLL时钟输出频率自动变为 32768Hz，但是MCUFRQ位依然保持为 1，此时程序可以依靠PLLLCK位（Bit0，[PLLLCK SFR, 0xA3](#)）判断当前的PLL时钟状态。

3. 从 PLL 时钟输出切换为 OSC 时钟输出

向MCUFRQ位（Bit 0，[SysCtrl SFR](#)）写入 0，将时钟 1 的时钟源从PLL时钟输出切换到OSC时钟输出。从程序向MCUFRQ写入 0 到时钟切换电路真正完成切换动作，最长需要一个OSC时钟周期，在这段时间内，对模拟控制寄存器的写入操作无效。所以，程序在向MCUFRQ写入 0 后，应该不断读出这一位的值，直到读出的值从 1 变为 0，表明时钟切换电路已经完成了切换；或者等待一段合适的时间，然后再执行后续的任务，比如关闭PLL电路等。

4. 关闭时钟

当Systate SFR ([0xA1](#)) 的PWRUP位（Bit0）为 0，且时钟 1 的时钟源为OSC时钟输出，即MCUFRQ = 0（Bit 0，[SysCtrl SFR](#)）时，向SLEEP0 位（Bit1，[SysCtrl SFR](#)）写入 1，或者向SLEEP1（Bit2，[SysCtrl SFR](#)）写入 1，都可以关闭时钟 1。关闭时钟 1 后，使用时钟 1 的电路单元（CPU、RAM、FLASH、扩展中断、扩展定时器/UART和IO）停止工作。

6.6.1.2. 电能计量模块时钟源切换

1. 复位后的状态

[等级 1](#)的复位发生后，模拟控制寄存器为全 0，PLL处于关闭状态。当MEAFRQ位（Bit7，[SysCtrl SFR](#)）置 0，时钟 2 使用OSC时钟输出。

2. 从 OSC 时钟输出切换为 PLL 时钟输出

访问模拟控制寄存器，[开启PLL并设置输出频率](#)，如 3.2768MHz，向MEAFRQ位（Bit7，[SysCtrl SFR](#)）写入 1，时钟 2 的时钟源从OSC时钟输出切换到PLL时钟输出，切换过程只需要一个PLL时钟周期。在没有开启PLL的情况下，即使向MEAFRQ写入 1 也无法将时钟源切换到PLL时钟输出。将时钟源切换到PLL时钟输出之后，

V9801 数据手册

如果PLL因为非正常原因被程序关闭，PLL时钟输出频率自动变为 32768Hz，但是MEAFRQ依然保持为 1，此时程序可以依靠PLLLCK位（Bit0，[PLLLCK SFR, 0xA3](#)）判断当前的时钟状态。

3. 从 PLL 时钟输出切换为 OSC 时钟输出

向MEAFRQ位（Bit7，[SysCtrl SFR](#)）写入 0，将时钟 2 的时钟源从PLL时钟输出切换到OSC时钟输出。从程序向MEAFRQ写入 0 到时钟切换电路真正完成切换动作，最长需要一个OSC时钟周期，在这段时间内，对模拟控制寄存器的写入操作无效。所以，程序在向MEAFRQ写入 0 后，应该不断读出这一位的值，直到读出的值从 1 变为 0，表明时钟切换电路已经完成了切换；或者等待一段合适的时间，然后再执行后续的任务，比如关闭PLL电路等。

4. 关闭时钟

当时钟 2 的时钟源为PLL时钟输出时，向PMG位（bit4，[SysCtrl SFR](#)）写入 1，则时钟 2 被关闭。时钟 2 关闭后，电能计量模块停止工作。

6.7. MCU 时钟源快速切换流程

MCU时钟源切换的快速操作方式通过访问时钟切换控制寄存器（[SysCtrl SFR](#)）中的FWC位（Bit6）和FSC（Bit5）实现。

表 6-6 FSC/FWC 位定义

位	Bit6	Bit5	说明
	FWC	FSC	
位地址	86H	85H	
	0	0	系统工作状态由程序决定，并由程序决定是否开启 PLL，以及是否切换时钟 1 的时钟源
	1	0	开启 PLL，输出保持为 3.2768MHz，时钟 1 的时钟源从 OSC 时钟输出切换到 PLL 时钟输出
	x	1	时钟 1 的时钟源从 PLL 时钟输出切换到 OSC 时钟输出，关闭 PLL，并关闭时钟 1（供 CPU 及其外设使用），系统进入浅睡眠状态。
备注	<ol style="list-style-type: none"> 当 FSC=0 时，用户对 FWC 的配置才有效。当 FSC/FWC=01 时，寄存器 CtrlCLK (0x2867) 和 MCUFRQ 位（bit0，SysCtrl SFR, 0x80）无效，此时，PLL 输出保持 3.2768MHz 不变。先向 FSC/FWC 写入 01，再向 FSC/FWC 写入 00，时钟 1 的时钟源从 PLL 输出切换为 OSC 输出，但是 PLL 保持开启。当 MCUFRQ=1 时，向 FSC/FWC 写入 00 不能切换时钟 1 的时钟源； 无论 FWC 被配置为何值，当 FSC 写入 1 时，系统立即进入浅睡眠状态。 		

6.7.1.1. 复位后的状态

[等级 1](#) 或者 [等级 2](#) 的复位发生后，FWC/FSC 为 00，系统工作状态由程序决定，并由程序决定是否开 PLL，以及是否进行时钟源切换。

V9801 数据手册

6.7.1.2. 从 OSC 时钟输出切换为 PLL 时钟输出

向 FWC 写入 1，可以触发硬件自动完成开启 PLL 并将时钟 1 的时钟源从 OSC 时钟输出切换到 PLL 时钟输出的操作。硬件自动开启 PLL 后，其输出频率为 3.2768MHz。向 FWC 写入 1 的指令执行后，切换立即完成。

注意

向 FWC 写入 1，开启 PLL 并输出 3.2768MHz 时钟后，请按下述步骤将 PLL 输出时钟频率配置为 13.1072MHz 或 26.2144MHz：

1. 向 FWC 写入 0，将时钟 1 的时钟源从 PLL 输出切换为 OSC 输出，此时，PLL 保持开启；
2. 将MCU13M位 (bit6, [CtrlPLL, 0x2868](#)) 置 1，将PLL时钟频率调整为 13.1072MHz；或，先将MCU13M位置 1，再将MCU26M (bit7, [CtrlPLL, 0x2868](#)) 置 1，将PLL时钟频率调整为 26.2144MHz；
3. 向 MCUFRQ 写入 1，将 MCU 时钟源切换为 PLL 输出。

6.7.1.3. 从 PLL 时钟输出切换为 OSC 时钟输出，并关闭时钟

当Systate SFR ([0xA1](#)) 的PWRUP位 (Bit0) 为 0 时，向F1 写入 1，可以触发硬件自动完成将时钟 1 的时钟源从PLL时钟输出切换到OSC时钟输出，关闭PLL，并关闭时钟 1。

6.7.2. MCU 时钟源切换普通操作方式 V.S 快速操作方式

在[等级 1](#)或者[等级 2](#)的复位发生后，时钟 1 使用OSC时钟输出，不能进行正常计量，但能进行常数计量。这是一个过渡状态。在对低功耗要求比较高的应用条件下，缩短芯片处于这一状态的时间，可以减少平均功耗。在检测到掉电之后，缩短关闭各个电路单元的时间，也可以减少平均功耗。由于普通操作方式需要程序按步骤访问各个控制寄存器，快速操作方式只需要访问一个寄存器位就可以由硬件完成所需要的操作步骤，所以快速操作方式可以减少上述两种情况下的操作时间，从而降低平均功耗。

快速操作方式与普通操作方式可以结合进行，二者之间又有相互影响。快速操作方式与普通操作方式以“或”操作的方式发生作用。

FWC和FSC位于CPU的 [SysCtrl SFR \(0x80\)](#) 中，调试复位 ([等级 3 的复位](#)) 会使他们复位到全零状态，而且它们容易受到堆栈操作的影响 (尤其在使用C语言编译器的情况下)。MCUFRQ位不受上述因素影响。所以，推荐使用快速操作方式与普通操作方式进行结合操作：先利用快速操作方式开启PLL并切换时钟，以节省功耗；当将时钟 1 的时钟源切换到PLL时钟输出后，再利用普通操作方式中的MCUFRQ位来保持这个状态，以便不受其他因素的影响。

```
FWC = 1;           // 开启 PLL, 切换时钟到 PLL
MCUFRQ = 1;       // 执行此指令时, 时钟 1 已经在使用 PLL 时钟
```

表 6-7 列出了普通操作方式、快速操作方式、以及结合操作方式的对比。

V9801 数据手册

表 6-7 普通操作、快速操作和结合操作的比较

操作	普通操作方式	快速操作方式	结合操作
开启 PLL, 切换时钟	访问模拟控制寄存器, 开启 PLL MCUFRQ = 1;	FWC = 1	FWC = 1 MCUFRQ=1;
切换时钟, 关闭 PLL, 关闭时钟 1	MCUFRQ = 0; while(MCUFRQ == 1){}; 访问模拟控制寄存器, 关闭 PLL SLEEPS = 1;	FSC = 1	MCUFRQ=0; FSC = 1

图 6-2 中箭头所指的部分, 表示使用快速操作方式或者结合操作方式完成从发生 IO 休眠唤醒复位开始, 至时钟 1 的时钟源切换到 3.2768MHzPLL 时钟结束, 全过程需要约 800 ~ 900µs, 整个过程包含复位时间、程序最初始的长跳转指令执行时间以及向 FWC 写入 1 的指令的执行时间。

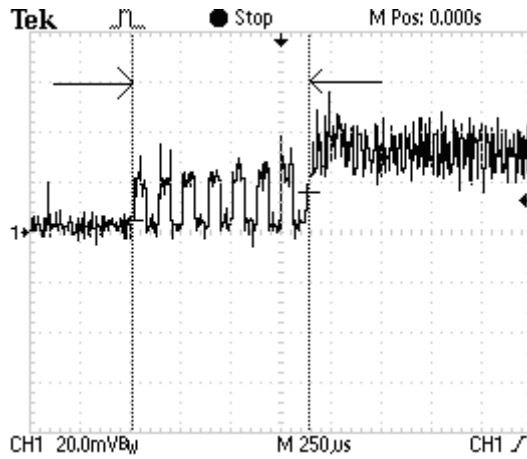


图 6-2 使用快速操作方式开启 PLL 并将时钟 1 的时钟源切换到 PLL 时钟输出

图 6-3 中箭头所指的位置, 表示使用快速操作方式或者结合操作方式将时钟源从 PLL 时钟输出切换到 OSC 时钟输出, 并关闭时钟的全部时间小于 30 µs。

V9801 数据手册

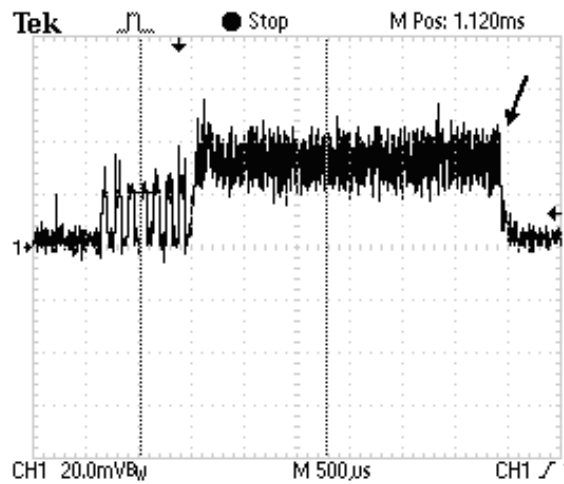


图 6-3 使用快速操作方式将时钟 1 的时钟源切换到 OSC 时钟输出，然后关闭 PLL，关闭时钟 1

V9801 数据手册

7. 功耗

7.1. 系统状态

根据时钟 1 的状态，芯片可以处在三种系统状态：

- OSC 状态：等级 1 复位发生后的系统状态；
- 工作状态：PLL 开启并被用作时钟 1 的时钟源的系统状态；
- 休眠状态：在系统状态寄存器（[Systate SFR](#), 0xA1）中的PWRUP位（bit0）为 0 的时候，将时钟源切换到OSC时钟输出，并关闭时钟 1 时的系统状态。休眠状态又分为浅睡眠和深睡眠两种状态。在浅睡眠状态，发生IO/RTC休眠唤醒复位或恢复供电复位可以使芯片回到OSC状态。在深睡眠状态，发生IO休眠唤醒复位可以使芯片回到OSC状态。

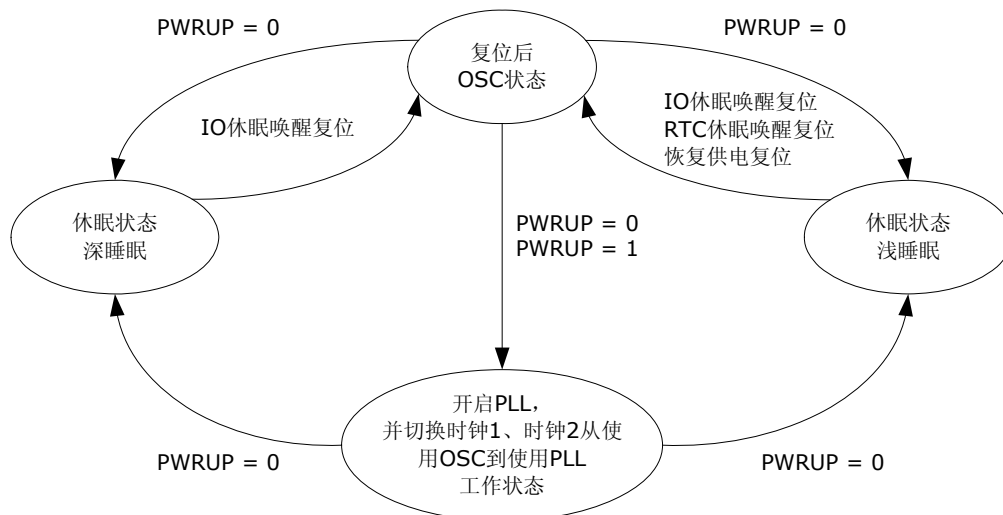


图 7-1 系统状态转换图

系统状态寄存器（[Systate SFR](#)）会被WDT溢出复位、片外输入复位（RSTn）和POR复位（[复位等级 1](#)）为零状态。它的各个位分别表示当前的供电状态和导致上次系统复位的原因等。软件可以根据这个寄存器的状态决定程序的执行流程。

V9801 数据手册

表 7-1 系统状态寄存器 (Systate SFR, 0xA1)

0xA1, R, 系统状态寄存器, Sysstate SFR				
位		默认值	功能	说明
bit[7:6]	保留	0		
bit5	POR	0	判断复位原因	1, 表示上次的复位是由 POR、片外输入事件 (RSTn) 或 WDT 溢出复位引起。 当其它复位发生时, 此标志位清零
bit4	保留	0		
bit3	IO	0	判断复位原因	1, 表示上次的复位是在浅睡眠或者深睡眠状态下, 由 IO 事件引起。
bit2	RTC	0	判断复位原因	1, 表示上次的复位是在浅睡眠状态下, 由 RTC 的定时唤醒引起。
bit1	PWRDN	0	检测 VDCIN 引脚输入电平, 典型阈值 1.05V	PWRDN 指示灯默认开启。 当输入小于 1.0V 时, PWRDN 位为 1, 表示发生了掉电; 输入大于 1.1V 时, PWRDN 位为 0, 表示没有发生掉电。如果使能了 PWRDN 中断, 掉电事件会向 MCU 提起中断。
bit0	PWRUP	0	检测 VDCIN 引脚输入电平, 典型阈值 1.05V	输入大于 1.1V 时, PWRUP 位为 1, 表示正常供电, 或者从电池供电状态切换到了正常供电状态; 输入小于 1.0V 时, PWRUP 位为 0, 表示当前是电池供电, 或者从正常供电状态切换到了电池供电状态。

注: 以上所有复位标志位互斥, 不会同时置 1。

VDCIN 引脚上的输入电压与 PWRUP 标志位和 PWRDN 标志位的关系如图 7-2 所示。

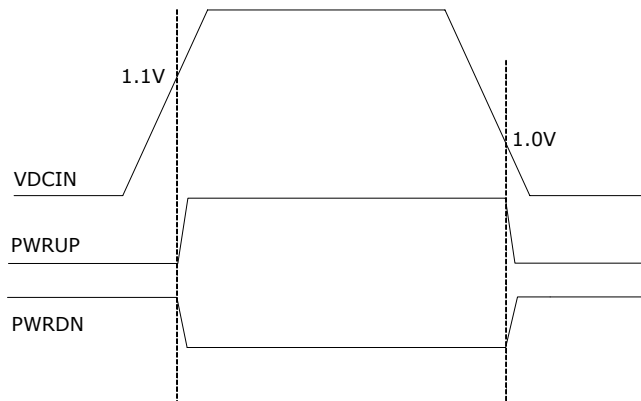


图 7-2 VDCIN 输入电平与 PWRUP 和 PWRDN 标志位的关系

各模块有可关闭和不可关闭部分, 有些模块的功耗与工作电压相关, 有些模块的功耗与工作频率相关。

V9801 数据手册

表 7-2 各模块功耗的影响因素

模块	上电时的状态	是否可关闭	功耗影响因素	
			时钟频率	LDO25 输出
LDO33	开启	VCDIN低于 1.0V时，在LDO33PD位写入 1 (Bit5, CtrlLDO, 0x2866)，使LDO33 停止工作	否	否
LDO25	开启	不可关闭	否	否
OSC	开启	不可关闭	否	否
MCU	运行	可挂起	是	是
低功耗参考电路	开启	不可关闭	否	否
RTC	开启	不可关闭	否	否
PLL	关闭	可关闭	否	否
BGP	关闭	可关闭	否	否
掉电监测电路	开启	不可关闭	否	否
测温电路	关闭	可关闭	否	否
电池电压测量电路	关闭	可关闭	否	否
LCD	驱动关闭，扫描时序 开启	可关闭	否，与驱动 模式有关	否
ADC	关闭	可关闭	是	否
电能计量电路	通道关闭，计量时序 开启	可关闭	是	是

为了降低系统功耗，系统提供三种运行模式：

- 正常模式
- 低功耗模式
- 休眠模式

7.1.1. OSC 状态

当等级 1 复位发生后，系统进入 OSC 状态。

默认情况下，LDO33 开启，OSC 开启，LDO25 开启并且 LDO25 输出电压为 2.5V，CPU 运行。

V9801 数据手册

表 7-3 系统默认状态

模块	上电时的状态	是否可关闭	当前状态
LDO33	开启	必须在VCDIN低于 1.0V时，在LDO33PD位写入 1（Bit5， CtrlLDO, 0x2866 ），使LDO33 停止工作	开启
LDO25	开启	不可关闭	开启
OSC	开启	不可关闭	开启
MCU	运行	可挂起	运行
低功耗参考电路	开启	不可关闭	开启
RTC	开启	不可关闭	开启

7.1.2. 工作状态

在 OSC 状态下，开启 PLL，将时钟 1 的时钟源从 OSC 时钟输出切换到 PLL 时钟输出，芯片进入工作状态。在工作状态下，用户可根据需要通过软件配置选择不同的 PLL 输出频率，开启不同数量的 ADC 通道，开启相应计量通道进行计量，开启 LCD 驱动进行显示，并使用 CPU 的其他外设等。

在工作状态下，当PLL开启，MCU时钟频率为 13.1072MHz，电能计量模块时钟频率为 3276.8kHz，ADC 时钟频率为 819.2kHz，即，寄存器[CtrlCLK \(0x2867\)](#)配置为 0xEB，寄存器[CtrlPLL \(0x2868\)](#)的MCU13M 位（bit6）置 1，芯片正常工作。

正常工作时，芯片的功耗由开启的 ADC 通道数量以及配置的 LDO25 输出电压决定。

表 7-4 功耗（MCU 工作频率为 13.1072MHz，LDO25 输出电压为 2.5V）

模块	上电时的状态	是否可关闭	当前状态
LDO33	开启	必须在 VCDIN 低于 1.0V 时，在 LDO33PD位写入 1（Bit5， CtrlLDO, 0x2866 ），使LDO33 停止工作	开启
LDO25	开启	不可关闭	开启
OSC	开启	不可关闭	开启
低功耗参考电路	开启	不可关闭	开启
RTC	开启	不可关闭	开启
PLL	关闭	是	开启
BGP	关闭	是	开启
掉电监测电路	开启	不可关闭	开启
测温电路	关闭	是	关闭
电池电压测量电路	关闭	是	关闭
ADC	关闭	是	开启 4 路 ADC 通道
电能计量电路	通道关闭，时钟开启	是	开启 4 路 ADC 通道
LCD	驱动关闭，扫描时序开启	是	开启
MCU	运行	可挂起	运行
总功耗	12.8mA		

V9801 数据手册

7.1.3. 休眠状态

在系统状态寄存器 ([Systate SFR](#), 0xA1) 中的PWRUP位 (bit0) 为 0 的时候, 将时钟源切换到OSC时钟输出, 并关闭时钟 1 时的系统状态, 即为休眠状态。休眠状态又分为浅睡眠和深睡眠两种状态。

在浅睡眠或者深睡眠状态下, RTC继续工作, 所有的存储器和CPU及其外设停止工作进入低功耗模式, LDO33 的输入电压与AVDD引脚上的电压相等 (必须在VCDIN低于 1.0V时, 在[LDO33PD](#)位写入 1), 但是, LCD和电能计量模块需要手动关闭。如果在进入浅睡眠或者深睡眠之前, 程序已经关闭了ADC和PLL、LCD驱动/LCD时序产生电路以及电能计量模块, 并把IO设置为禁止输出/屏蔽输入, 则系统处于最省电的状态。如果系统没有关闭LCD驱动以及LCD时序产生电路, LCD在浅睡眠或者深睡眠状态下仍可以正常进行显示。

在浅睡眠状态下, RTC/IO 休眠唤醒复位或恢复供电复位都可以使芯片回到 OSC 状态。在深睡眠状态下, 只有发生 IO 休眠唤醒复位可以使芯片回到 OSC 状态。只有在进入浅睡眠或者深睡眠之前将 IOWKUP1 (Pin30) 或 IOWKUP2 (Pin31) 设置为输入, 并在这两个 IO 端口中的任何一个上发生高电平到低电平的跳变 (此跳变的高低电平需各自持续至少 4 个 OSC 时钟周期), 才会产生 IO 休眠唤醒复位。

7.1.3.1. 休眠/唤醒 - 使用普通操作方式

使用普通操作方式进行休眠唤醒操作时, 系统状态的转换完全由程序控制。

程序先查询系统状态寄存器 ([Systate SFR](#), 0xA1) 中的PWRUP位 (bit0) 是否为 0。在查询到PWRUP为 0 之后, 如果此时已经通过[普通流程](#)将时钟 1 的时钟源切换到OSC时钟输出, 即MCUFRQ = 0 (Bit 0, [SysCtrl SFR](#)), 则向SLEEP0 位 (Bit1, [SysCtrl SFR](#)) 写入 1, 系统进入浅睡眠; 向SLEEP1 位 (Bit2, [SysCtrl SFR](#)) 写入 1, 系统进入深睡眠 (详见表 7-5)。

表 7-5 系统休眠状态设置

系统控制寄存器 SysCtrl SFR , 0x80	Bit 设置		系统状态
	SLEEP1 (Bit 2)	SLEEP0 (Bit1)	
	0	1	浅睡眠
	1	1	浅睡眠
	1	0	深睡眠

系统进入深睡眠/浅睡眠后, 用户可采用RTC/IO休眠唤醒复位或恢复供电复位使其回复到OSC状态, 然后, 使用[普通操作方式](#)开启PLL并对时钟 1 的时钟源进行切换, 从而使系统进入工作状态。

7.1.3.2. 休眠/唤醒 - 使用快速操作方式

使用快速操作方式只能进入浅睡眠状态, 不能进入深睡眠状态。

程序先查询系统状态寄存器 ([Systate SFR](#), 0xA1) 中的PWRUP位 (bit0) 是否为 0。在查询到PWRUP为 0 后, 用户应先在LDO33PD位写入 1 (Bit5, [CtrlLDO](#), 0x2866, 必须在VCDIN低于 1.0V时), 使LDO33 的输入电压与AVDD引脚上的电压相等, 再向FSC写入 1, 可以触发硬件自动完成将时钟 1 的时钟源从PLL时钟切换到OSC时钟输出, 关闭PLL, 一直到进入浅睡眠状态的操作。

系统进入浅睡眠后, 用户可采用RTC/IO休眠唤醒复位或恢复供电复位使其回复到OSC状态, 然后, 使用[快速操作方式](#)开启PLL并切换时钟 1 的时钟源, 从而使系统进入工作状态。

V9801 数据手册

7.1.3.3. 休眠功耗

在休眠状态下，系统的最低功耗为 $11\mu\text{A}$ ，此时的系统工作状态如表 7-6 所示。

休眠模式下，LCD 模块（无屏）开启时的芯片工作电流为 $22\mu\text{A}$ ，RTC 模块的工作电流为 $2.2\mu\text{A}$ 。

表 7-6 休眠状态下系统功耗

模块	上电状态	是否可关闭
LDO25	开启	不可关闭
OSC	开启	不可关闭
低功耗参考电路	开启	不可关闭
RTC	开启	不可关闭
掉电监测电路	开启	不可关闭
RC 时钟	开启	不可关闭
合计	$11\mu\text{A}$	

V9801 数据手册

8. 电源系统

V9801 电源供电系统有以下特点：

1. 采用 5.0V/3.3V 外电源供电；
2. 芯片内部模拟电路和 IO 等由 3.3VLDO 供电；
3. 芯片内部数字电路和 PLL 等由 2.5VLDO 供电；
4. RTC 和晶体起振电路由独立的 RTCLDO 供电；
5. 支持低电压监测，实时监测电池电压。

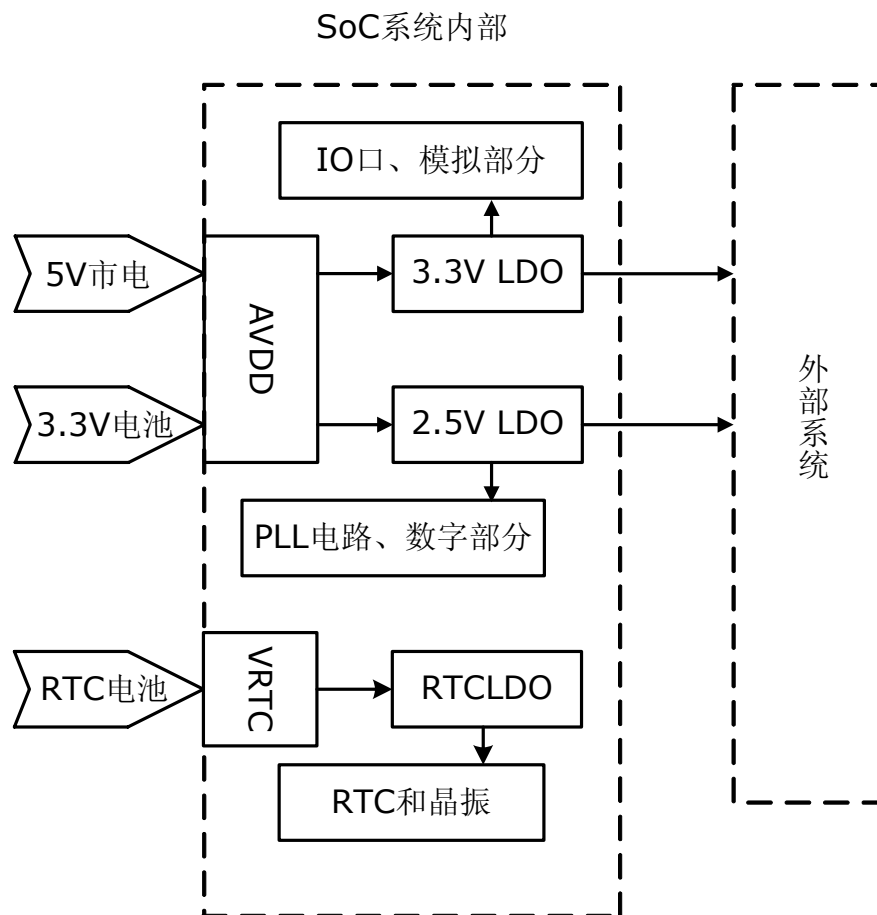


图 8-1 电源供电系统

V9801 数据手册

8.1. 3.3V 稳压电路 (LDO33)

芯片内部模拟电路和 IO 由 3.3VLDO 供电，该电压由 LDO33 产生。

当引脚 V3V 上的电平为低时，采用 5V 单电源供电；当引脚 V3V 上的电平为高时，采用 3.3V 单电源供电。

采用 3.3V 单电源供电时，LDO33 始终关闭。

采用 5V 单电源供电时，如果外电源大于 3.3V 时，LDO33 保持 3.3V 的输出电压，避免因 5V 电源波动带来的模拟电路性能变化（见附录图 17-1）。在 VDCIN 引脚上的输入电平低于 1.0V，系统状态寄存器 (Systate SFR, 0xA1) 中的 PWRUP 标志位 (bit0) 为 0 时，用户可将 LDO33PD 位 (Bit5, CtrlLDO, 0x2866) 置 1，使能 LDO33 切换为跟随 5V 电源的模式以降低功耗。

LDO33 具有 30mA 的驱动能力，即，当模拟电路以及 IO 口的负载电流小于 30mA 时，LDO33 能保持输出电压稳定，当负载电流大于 30mA，LDO33 输出电压随着负载电流的上升而下降（见附录图 17-2）。

LDO33 在片外需加耦合电容，建议采用 4.7μF 和 0.1μF 并联的结构。

8.2. 2.5V 稳压电路 (LDO25)

芯片内的数字电路和 PLL 电路使用 2.5VLDO 供电。当 5V 电源比 LDO25 高 200mV 时，LDO25 能保持输出电压稳定，避免因 5V 电源波动带来的 2.5V 电源波动。LDO25 具有 35mA 的驱动能力，即，当数字电路上的负载电流小于 35mA 时，LDO25 能保持输出电压稳定；当负载电流大于 35mA 时，LDO25 输出电压会随着负载电流的增加而明显下降（见附录图 17-3）。

和 LDO33 不一样，LDO25 在掉电状态下能正常工作。LDO25 的这一特性可以保证其在电池电压大幅变化的情况下也能保持数字电路供电稳定。

LDO25 在片外需加耦合电容，建议采用 4.7μF 和 0.1μF 并联的结构。

LDO25 输出电压可被配置为 2.2V、2.4V、2.5V 或 2.8V。在对低功耗要求比较高的情况下，用户可以降低 LDO25 的输出电压，以降低数字电路的功耗，满足不同的功耗需求。用户可通过寄存器 CtrlLDO (0x2866) 的 LDOVSEL<1:0> 配置 LDO25 电压，配置方法见表 8-1。LDO25 输出电压越低，数字部分功耗越低 (LDO25 电压对应的功耗数据见“功耗”)，配置 LDOVSEL<1:0> 为 10 时，LDO25 输出电压最低 (2.2V 左右)。如没有对其进行设置，在上电复位 (POR)、RSTn 输入复位或 RTC/IO 休眠唤醒复位后，LDO25 的输出电压默认为 2.5V。

表 8-1 LDO25 电压输出配置

位	功能	说明
Bit[1:0]	LDOVSEL<1:0>	LDO25 电压输出选择 00, 2.55V; 10, 2.23V; 01, 2.87V; 11, 2.48V

8.3. RTC 系统

RTC 模块包括 RTCLDO、晶体起振电路和数字 RTC 电路。该模块的电源系统独立于主电源，从而保证了在主电源完全掉电的情况下，RTC 仍然能够正常工作。RTCLDO 为晶体起振电路和数字 RTC 电路提供稳定的电源，从而保证 RTC 频率不随 RTC 电池电压的变化而改变。该 LDO 不需加外部去耦电容。

V9801 数据手册

RTC 模块的供电由 VRTC 引脚 (Pin3) 输入, 而 BATRTC 引脚 (Pin2) 是 RTC 电池的测量输入端, 同时也是 RTC 电源域的供电 IO 口, 因此, BATRTC 引脚的电压必须大于等于 VRTC 引脚的电压。

综合来说, RTC 模块的供电方式可分为以下几种:

1. RTC 模块完全由 RTC 电池供电, 则 BATRTC 和 VRTC 都连到 RTC 电池正端;
2. RTC 模块完全由主电源供电, 没有独立的 RTC 电池, 则 BATRTC 和 VRTC 都连到 LDO33 引脚(Pin10);
3. RTC 有独立电池, 但, 主电源有电时, RTC 仍由主电源供电, 则 VRTC 由 LDO33 和 RTC 电池共同供电, 两者通过二极管汇合后连到 VRTC, 要求电池经二极管降压后的电压比 LDO33 经二极管后的低。BATRTC 则可直接连到电池正端。

8.4. 掉电监测电路

芯片内置电源监测模块可以实时监测VDCIN引脚的输入信号。一般, 5V电源经电阻分压引入VDCIN引脚。当VDCIN引脚上的电平低于基准电压(1V)时, 掉电监测电路输出高电平, 通知MCU系统已经开始掉电, MCU提起掉电中断, 同时在系统状态寄存器 ([Systate SFR](#), 0xA1) 中PWRDN位 (bit1) 置位。

8.5. 上电复位和 RSTN 复位

在上电期间, 芯片提供 2 个复位源以保证可靠的复位: 一个是 RSTn 引脚输入的片外复位信号, 另一个就是上电复位电路提供的 POR 复位信号。上电复位电路监测 DVDD25 引脚的电平, 当 DVDD25 的输出电压大于 1.8V 时, 复位信号释放, 而在此之前, 芯片会一直处于复位状态。阈值电平 1.8V 是一个典型值, 具体的值会因芯片而异。

该电路始终工作, 不需 MCU 参与。

8.6. 电压基准电路 (BANDGAP)

BANDGAP 电路为 ADC、PLL 提供基准电压和电流, 在开启后面这些电路之前应先开启基准电路。

BANDGAP 输出一个随温度变化较小的基准电压, 大小约为 1.18V (见附录图 17-4)。

芯片内部集成有 1.18V 基准电压源, 典型温度漂移 20ppm/°C。该基准电压温度特性通过以下三方面进行调整 (无先后顺序要求):

- 默认情况下, 系统使能斩波去直 BGPCHOP (BGPCHOPN=0, bit0, CtrlBGP, 0x2862)。使能斩波去直可以消除 BANDGAP 电路的直流偏置, 有效开启后会导致 BANDGAP 的输出值发生-50~50mV 不等的变化, 并且可以带来一定程序的温度系数改善。
- 调整 BANDGAP 温度系数 (REST<2:0>)。经测试, 设置 REST<2:0>为 000, 温度系数最佳。

8.7. 电池放电

V9801 系统与其中的RTC均可由电池供电。当VDCIN引脚上的输入电平小于 1.0V时, PWRUP=0 (Bit0, [Systate SFR](#)), 表示当前 5V电源发生掉电, 甚至从正常供电状态切换到电池供电状态, 而是否发生这种电源切换则取决于 5V电源和电池的两个二极管的压降, 如图 8-2 所示。

V9801 数据手册

在长时间不用时，电池会进入钝化状态。所以，用户应隔一段时间（时间的长短由电池的特性决定）将寄存器 [CtrlBAT \(0x285C\)](#) 的 BATDISC<1>和/或BATDISC<0>位置 1，使能系统供电电池和/或RTC供电电池放电，以防止电池进行钝化状态。电池放电过程中，电池上消耗的电流为 3mA。放电持续时间不应过长，以防消耗过多电池电量。放电结束后，用户应将相应的供电电池放电使能位 (BATDISC<1>和/或BATDISC<0>) 置 0。

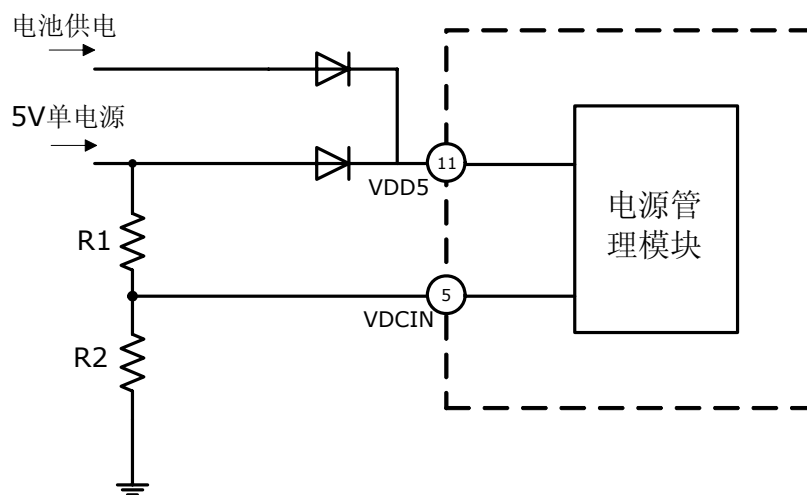


图 8-2 5V 电源与电池切换

V9801 数据手册

9. 电能计量

9.1. 寄存器列表和使用说明

9.1.1. 访问计量控制/数据寄存器

1. 读写缓存寄存器

读写缓存寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位发生时被复位。

表 9-1 读写缓冲寄存器与数据的对应关系

数据	ACK	INVD	DATA[31:24]	DATA[23:16]	DATA[15:8]	DATA[7:0]
读写缓冲寄存器	BUFF5	BUFF4	BUFF3	BUFF2	BUFF1	BUFF0
地址	0x2885	0x2884	0x2883	0x2882	0x2881	0x2880

2. 读写操作

用户应按照下述步骤对计量控制/数据寄存器进行**读操作**：

- A. 向寄存器 INVD 先写入 0xCC，再写入 0；
- B. 对目标地址进行有效的读操作；
- C. 最多 16 个电能计量模块时钟周期，或者当 ACK 标志位从 1 变为 0 后，硬件电路会把目标地址的数据 DATA 加载到读写缓存寄存器中，数据与缓存寄存器的对应关系如上表所示；
- D. 读取缓存寄存器得到所需的数据。

用户应按照下述步骤对计量控制/数据寄存器进行**写操作**：

- A. 向寄存器 INVD 先写入 0xCC，再写入 0；
- B. 将所需的数据 DATA 写入读写缓存寄存器，数据与缓存寄存器的对应关系如上表所示；
- C. 对目标地址进行有效的写操作；
- D. 最多 16 个电能计量模块时钟周期，或者当 ACK 标志位从 1 变为 0 后，硬件电路会把缓存寄存器中的数据写入目标地址。

9.1.2. 计量控制寄存器

计量控制寄存器在 RSTn 低电平有效、POR、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位有效时被复位，主要包括表 9-2 中所列的寄存器。

V9801 数据手册

表 9-2 计量控制寄存器

地址 (16 进制)	名称	功能说明	R/W	备注
0x2878	PMCtrl1	PM 控制寄存器 1	R/W	在 POR、RSTn 有效、WDT 溢出复位、恢复供电复位、RTC/IO 休眠唤醒复位或调试复位时被复位。
0x2879	PMCtrl2	PM 控制寄存器 2	R/W	
0x287A	PMCtrl3	PM 控制寄存器 3	R/W	
0x287B	PHCCtrl1	角差校正控制寄存器 1	R/W	
0x287C	PHCCtrl2	角差校正控制寄存器 2	R/W	
0x287D	PMCtrl4	PM 控制寄存器 4	R/W	在 POR、RSTn 有效或 WDT 溢出时被复位。
0x287E	CFCtrl	脉冲输出控制寄存器	R/W	

表 9-3 PM 控制寄存器 1 (PMCtrl1, 0x2878)

0x2878, R/W, PM 控制寄存器 1, PMCtrl1				
位		默认值	功能	说明
bit7	PVA	0	控制电能计量模块电路访问计量数据寄存器 仅供测试使用	0, 电能计量模块电路正常工作访问计量数据寄存器; 1, 禁止电能计量模块电路访问计量数据寄存器
bit6	PHCEN	0	使能角差校正	0, 禁止角差校正; 1, 使能角差校正 当使能角差校正的时候, IA、IB 两个通道根据各自的角差校正设置值同时进行角差校正。
bit5	SELI	0	选择电能计量通道	0, 选择 IA 电流通道进入 I1 计量通道, IB 电流通道进入 I2 计量通道; 1, 选择选择 IA 电流通道进入 I2 计量通道, IB 电流通道进入 I1 计量通道
bit4	PREN	0	控制功率/有效值/视在功率计算	0, 停止功率、有效值、视在功率计算; 1, 使能功率、有效值、视在功率计算
bit[3:0]	ONx	0	控制电能计量模块信号输入 $x=I1/I2/U/M$	0, 屏蔽电能计量模块的输入信号, 使得电能计量模块得到的输入信号为 0; 1, 使电能计量模块得到相应的输入数据

表 9-4 PM 控制寄存器 2 (PMCtrl2, 0x2879)

0x2879, R/W, PM 控制寄存器 2, PMCtrl2				
位		默认值	功能	说明
bit7	PGACS	0	通道 I1 增益符号位	0, 增大; 1, 减小
bit[6:4]	PG^{ACx} $x=0/1/2$	0	通道 I1 增益控制	取值范围为 0 ~ 5 增益计算方法为 $Gain = 2^{PG^{ACx}}$
bit3	PGAUS	0	电压通道增益符号位	0, 增大; 1, 减小
bit[2:0]	PG^{AUx} $x=0/1/2$	0	电压通道增益控制	取值范围为 0 ~ 5 增益计算方法为 $Gain = 2^{PG^{AUx}}$

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

表 9-5 PM 控制寄存器 3 (PMCtrl3, 0x287A)

0x287A, R/W, PM 控制寄存器 3, PMCtrl3				
位		默认值	功能	说明
bit7	X0EN	0	过零点中断输出使能位	0, 禁止过零点中断输出; 1, 允许过零点中断输出。
bit6	BPFEN	0	使能电压/电流有效值带通滤波器	0, 不使用电压/电流有效值带通滤波器; 1, 使能电压/电流有效值带通滤波器 BPFEN = 1, 使能位于电压电路有效值计算通路上的带通滤波器, 此带通滤波器可以提高有效值的准确度, 但是会损失谐波成分, 在小信号的时候导致较大的数字截断噪声, 并导致系统响应时间变长
bit5	LPFEN	0	使能次谐波抑制低通滤波器	0, 不使用次谐波抑制低通滤波器; 1, 使能次谐波抑制低通滤波器 LPFEN = 1, 使能位于两路功率计算通路上的低通滤波器, 此低通滤波器可以抑制 12.5Hz 次谐波, 但是会导致系统响应时间变长。
bit4	DBLEN	0	使能有功/无功计量	0, 使能同一路电流通道进行有功和无功计算, 此时, E1 和 E2 计量数据寄存器分别用于 I1 通道的有功和无功数据; 1, 使能两路电流通道进行有功计算, 此时, E1 和 E2 计量数据寄存器分别用于 I1 和 I2 通道的有功数据。
bit3	PGANS	0	通道 I2 增益符号位	0, 增大; 1, 减小
bit[2:0]	PGANx x=0/1/2	0	通道 I2 增益控制	取值范围为 0 ~ 5 增益计算方法为 $Gain = 2^{PGANx}$

注: 当 DBLEN=0 时, 一路电流通道用于有功和无功计量。无功计量时, 如果电流信号为正值, 则, E1 或 E2 瞬时功率寄存器的值为负, 应累加到反相 E1 或 E2 能量桶; 如果电流信号为负值, 则 E1 或 E2 瞬时功率寄存器的值为正, 应累加到正相 E1 或 E2 能量桶。

表 9-6 角差校正控制寄存器 1 (PHCCtrl1, 0x287B)

0x287B, R/W, 角差校正控制寄存器 1, PHCCtrl1				
位		默认值	功能	说明
bit7	PHCA7	0	电流通道 A 角差校正符号位	1, 表示角差校正值为负数; 0, 表示角差校正值为正数
bit6	PHCA6	0		未使用
bit[5:0]	PHCA<5:0>	0	电流通道 A 角差校正值的绝对值	

注: 角差校正每校正单位所能校正的角差为 0.02197265625 度, 总校正量为 ±1.4 度。

V9801 数据手册

表 9-7 角差校正控制寄存器 2 (PHCCtrl2, 0x287C)

0x287C, R/W, 角差校正控制寄存器 2, PHCCtrl2				
位		默认值	功能	说明
bit7	PHCB7	0	电流通道 B 角差校正符号位	1, 表示角差校正值为负数; 0, 表示角差校正值为正数
bit6	PHCB6	0		未使用
bit[5:0]	PHCB<5:0>	0	电流通道 B 角差校正值的绝对值	

注：角差校正每校正单位所能校正的角差为 0.02197265625 度，总校正量为 ±1.4 度。

表 9-8 PM 控制寄存器 4 (PMCtrl4, 0x287D)

0x287D, R/W, PM 控制寄存器 4, PMCtrl4				
位		默认值	功能	说明
bit7	CRPENR	0	使能 E2 计量通路防潜动操作	0, 禁止 E2 计量通路进行防潜动操作; 1, 使能 E2 计量通路进行防潜动操作
bit6	CRPEN	0	使能 E1 计量通路防潜动操作	0, 禁止 E1 计量通路进行防潜动操作; 1, 使能 E1 计量通路进行防潜动操作
bit5	CFENR	0	使能 E2 计量通路 CF 脉冲输出	0, 禁止 E2 计量通路 CF 输出; 1, 使能 E2 计量通路 CF 输出
bit4	CFEN	0	使能 E1 计量通路 CF 脉冲输出	0, 禁止 E1 计量通路 CF 输出; 1, 使能 E1 计量通路 CF 输出
bit3	EGYEN	0	使能能量计量和 CF 计数	0, 禁止能量计量、CF 计数; 1, 使能能量计量、CF 计数
bit2	CFXCG	0	CF 脉冲交换输出使能位	0, E1 计量通路产生的 CF 从 CF1 正常输出, E2 计量通路产生的 CF 从 CF2 正常输出; 1, CF1/CF2 交换输出
bit[1:0]	PSEL1/PSEL0	0	选择正相 E1 能量当前的类型	00 或 11, 选择有功功率累加到正相 E1 能量桶; 01, 选择通道 I1 的电流有效值累加到正相 E1 能量桶; 10, 选择常数功率累加到正相 E1 能量桶

表 9-9 脉冲输出控制寄存器 (CFCtrl, 0x287E)

0x287E, R/W, 脉冲输出控制寄存器, CFCtrl				
位		默认值	功能	说明
bit[7:6]	CFQR1/CFQR0	0	E2 计量通道 CF 输出频率加倍控制	00, E2 计量通路以 1 倍速率产生 CF; 01, E2 计量通路以 4 倍速率产生 CF; 10, E2 计量通路以 8 倍速率产生 CF; 11, E2 计量通路以 16 倍速率产生 CF
bit[5:4]	CFQ1/CFQ0	0	E1 计量通道 CF 输出频率加倍控制	00, E1 计量通路以 1 倍速率产生 CF; 01, E1 计量通路以 4 倍速率产生 CF; 10, E1 计量通路以 8 倍速率产生 CF;

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

				11, E1 计量通路以 16 倍速率产生 CF
bit[3:2]	CFSELR1/CFSELR0	0	选择 E2 通道 CF 脉冲来源	01, 以正相 E2 能量为依据产生 CF; 10, 以反相 E2 能量为依据产生 CF; 00/11, 以正相以及反相 E2 能量的绝对值之和为依据产生 CF
bit[1:0]	CFSEL1/CFSEL0	0	选择 E1 通道 CF 脉冲来源	01, 以正相 E1 能量为依据产生 CF; 10, 以反相 E1 能量为依据产生 CF; 00/11, 以正相以及反相 E1 能量的绝对值之和为依据产生 CF

9.1.3. 计量数据寄存器

9.1.3.1. 信号波形数据寄存器

信号波形数据寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位有效时被复位。在电能计量模块时钟频率为 3.2768MHz 时，信号波形数据寄存器的值在每个信号周期内更新 64 次，瞬时信号波形数据的收敛时间为 60 ms。所有寄存器均可读/可写。

表 9-10 信号波形数据寄存器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注
0x1005	DATAOIU	瞬时电压原始值	32	二进制补码	
0x1051	DATAIAU	瞬时电压交流值	32	二进制补码	
0x103A	DATAIDU	瞬时电压直流值	32	二进制补码	
0x100A	DATAOII1	通道 I1 瞬时电流原始值	32	二进制补码	无论 DBLEN 为何值，这些寄存器均用于存储 I1 通道的有功数据。
0x1052	DATAIAI1	通道 I1 瞬时电流交流值	32	二进制补码	
0x1041	DATAIDI1	通道 I1 瞬时电流直流值	32	二进制补码	
0x100F	DATAOII2	通道 I2 瞬时电流原始值	32	二进制补码	DBLEN=0 时，这些寄存器用于存储 I1 通道的无功数据；
0x1053	DATAIAI2	通道 I2 瞬时电流交流值	32	二进制补码	
0x1048	DATAIDI2	通道 I2 瞬时电流直流值	32	二进制补码	DBLEN=1 时，这些寄存器用于存储 I2 通道的有功数据。

9.1.3.2. 功率/有效值数据寄存器

功率以及有效值数据寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位有效时被复位。

当电能计量模块时钟频率为 3.2768MHz 时，瞬时功率以及有效值数据寄存器的值在每个信号周期内更新两次，瞬时功率数据的收敛时间为 100 ms，瞬时有效值数据的收敛时间为 130 ms；秒平均数据寄存器的值每 1.28 秒更新一次。所有寄存器均可读/可写。

V9801 数据手册

表 9-11 功率/有效值数据寄存器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注	
0x10D3	RMSIU	瞬时电压有效值	32	二进制补码		
0x10D8	RMSU	秒平均电压有效值	32	二进制补码		
0x10D1	DATAIP	瞬时 E1 功率	32	二进制补码	无论 DBLEN 为何值, 这些寄存器均用于存储 I1 通道的有功数据。	
0x10D4	RMSI1	通道 I1 瞬时电流有效值	32	二进制补码		
0x10D6	DATAP	秒平均 E1 功率	32	二进制补码		
0x10D9	RMSI1	通道 I1 秒平均电流有效值	32	二进制补码		
0x10DB	DATAAP1	通道 I1 秒平均视在功率	32	二进制补码		
0x10D2	DATAIQ	瞬时 E2 功率	32	二进制补码 当 DBLEN=0 时, 积分器导致额外的 1.568 倍增益, 可以通过比差进行校正 当 DBLEN=1 时, 无额外增益		DBLEN=0 时, 这些寄存器用于存储 I1 通道的无功数据; DBLEN=1 时, 这些寄存器用于存储 I2 通道的有功数据。
0x10D5	RMSI2	通道 I2 瞬时电流有效值	32	二进制补码		
0x10D7	DATAQ	秒平均 E2 功率	32	二进制补码 当 DBLEN=0 时, 积分器导致额外的 1.568 倍增益, 可以通过比差进行校正 当 DBLEN=1 时, 无额外增益		
0x10DA	RMSI2	通道 I2 秒平均电流有效值	32	二进制补码		
0x10DC	DATAAP2	通道 I2 秒平均视在功率	32	二进制补码		

9.1.3.3. 功率/有效值比差寄存器

功率以及有效值数据寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位有效时被复位。比差校正范围 (-∞ ~ +50%)。所有寄存器均可读/可写。

表 9-12 功率/有效值比差寄存器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注
0x10E8	SCP	E1 功率比差寄存器	32	二进制补码	无论 DBLEN 为何值, 这些寄存器均用于配置 I1 通道的比差数据。
0x10EB	SCI1	通道 I1 电流有效值比差寄存器	32	二进制补码	
0x10E9	SCQ	E2 功率比差寄存器	32	二进制补码	DBLEN=0 时, 这些寄存器用于配置 I1 通道的比差数据; DBLEN=1 时, 这些寄存器用于配置 I2 通道的比差数据。
0x10EC	SCI2	通道 I2 电流有效值比差寄存器	32	二进制补码	

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

					据。
0x10EA	SCU	电压有效值比差寄存器	32	二进制补码	

9.1.3.4. 功率二次补偿寄存器

E1 及 E2 功率二次补偿寄存器被用于调整因串扰带来的计量误差。

功率以及有效值数据寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位有效时被复位。在功率进行比差校正之前，会先减去功率二次补偿寄存器中的值。所有寄存器均可读/可写。

表 9-13 功率二次补偿寄存器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注
0x10ED	PARAPC	E1 功率二次补偿寄存器	32	二进制补码	无论 DBLEN 为何值，这个寄存器用于配置 I1 通道的功率二次补偿值。
0x10EE	PARAQC	E2 功率二次补偿寄存器	32	二进制补码	DBLEN=0 时，这个寄存器用于配置 I1 通道的功率二次补偿值；DBLEN=1 时，这个寄存器用于配置 I2 通道的功率二次补偿值。

9.1.3.5. 带通滤波器系数寄存器

带通滤波器系数寄存器在发生 POR、RSTn 低电平有效或 WDT 溢出时被复位。在复位后，此系数寄存器的默认值为 0x889374BC。该寄存器可读/可写。

表 9-14 带通滤波器系数寄存器 (0x00EF)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	默认值
0x10EF	PARABPF	带通滤波器系数	32	二进制补码	0x889374BC

9.1.3.6. 能量桶/脉冲计数器

能量桶/脉冲计数器寄存器在 POR、RSTn 低电平有效或 WDT 溢出时被复位。能量计数器的实际位宽为 42 位，读操作读出的为高 32 位的数据；写操作时，访问的是高 32 位，同时低 10 位会被写入 0，然后再参与能量桶运算。所有寄存器均可读/可写。脉冲计数器每累加 2 次出一个 CF 脉冲。

当电能计量模块时钟频率为 3.2768MHz、1.6384MHz 或 819.2KHz 时，能量桶每秒钟累加 12800 次；当电能计量模块时钟频率为 32768Hz 时，能量桶每秒钟累加 2979 次。

表 9-15 能量桶/脉冲计数器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注
0x10F0	PPCNT	正相 E1 能量桶	32	无符号正数	无论 DBLEN 为何值，这些寄存器均用于存储 I1 通道的有功数据。
0x10F1	NPCNT	反相 E1 能量桶	32	无符号正数	
0x10F2	PPFCNT	正相 E1 能量脉冲计数器	32	无符号正数	

V9801 数据手册

0x10F3	NPCFCNT	反相 E1 能量脉冲计数器	32	无符号正数	
0x10F6	PQCNT	正相 E2 能量桶	32	无符号正数	DBLEN=0 时, 这些寄存器用于存储 I1 通道的无功数据;
0x10F7	NQCNT	反相 E2 能量桶	32	无符号正数	
0x10F8	PQFCNT	正相 E2 能量脉冲计数器	32	无符号正数	DBLEN=1 时, 这些寄存器用于存储 I2 通道的有功数据。
0x10F9	NQFCNT	反相 E2 能量脉冲计数器	32	无符号正数	

9.1.3.7. 门限值/常数功率值寄存器

门限值/常数功率值寄存器在 POR、RSTn 低电平有效或 WDT 溢出时被复位。所有寄存器均可读/可写。

使能防潜动操作后, 防潜动能量桶的输入固定为 1。当电能计量模块的时钟频率为 3.2768MHz、1.6384MHz 或 819.2kHz 时, 防潜动能量桶每秒钟累加 12800 次; 当电能计量模块的时钟频率为 32768Hz 时, 防潜动能量桶每秒钟累加 2979 次。

如果防潜动能量桶的累加速度比 E1/E2 能量桶的累加速度快, 则, 当防潜动能量桶先达到潜动门限值时, E1 或者 E2 能量桶被清空, 即, 系统进入潜动状态。如果防潜动能量桶累加速度比 E1/E2 能量桶的累加速度慢, 则, 当 E1/E2 能量桶先达到能量脉冲门限值时, 防潜动能量桶会被清空, 即, 系统进入启动状态。

当选择常数功率进行能量累加的时候 (PSEL1/PSEL0 = 10), 常数功率值寄存器的值会被累加进入正相 E1 能量桶。

表 9-16 门限值/常数功率值寄存器 (R/W)

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式	备注
0x10F4	GATEP	E1 能量脉冲门限值寄存器	32	无符号正数	无论 DBLEN 为何值, 这个寄存器用于配置 I1 通道的能量脉冲门限值。
0x10F5	GATECP	E1 能量潜动门限值寄存器	32	无符号正数	
0x10FA	GATEQ	E2 能量脉冲门限值寄存器	32	无符号正数	DBLEN=0 时, 这个寄存器用于配置 I1 通道能量脉冲门限值;
0x10FB	GATECQ	E2 能量潜动门限值寄存器	32	无符号正数	DBLEN=1 时, 这个寄存器用于配置 I2 通道的能量脉冲门限值。
0x10FC	DATA CP	常数功率值寄存器	32	二进制补码	

9.1.3.8. 频率值寄存器

频率值寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位发生时被复位。该寄存器的值为 16 位无符号正数, 只读。

当电能计量模块时钟频率为 3.2768MHz 时, 频率值寄存器的数据更新时间是 320ms, 收敛时间是 410ms。频率测量的精度可达到 0.01Hz。频率的测量范围是 45Hz ~ 70Hz。

V9801 数据手册

表 9-17 频率值寄存器 (DATAFREQ, 0x10FD)

0x10FD, R	频率值寄存器, DATAFREQ						
	值	bit15	bit14	bit1	bit0
默认值	0x0000	0	0	0	0	0	0

9.1.3.9. M 通道数据寄存器

M 通道数据寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位发生时被复位。

当电能计量模块时钟频率为 3.2768MHz 时，

- M 通道原始数据值寄存器的数据每秒钟刷新 3200 次，收敛时间是 60ms；
- M 通道直流数据值寄存器的数据每秒钟刷新 20 次，收敛时间是 150ms；
- M 通道直流秒平均数据值寄存器的数据每 1.28 秒刷新一次，收敛时间是 3s。

降频采样时，收敛时间应乘以相应的降频系数。

表 9-18 M 通道数据寄存器

地址 (16 进制)	寄存器	功能说明	长度 (bit)	数据格式
0x10CE	DATAOM	M 通道原始数据值寄存器	32	二进制补码
0x10CF	DATADM	M 通道直流数据值寄存器	32	二进制补码
0x10D0	DATAADM	M 通道直流秒平均数据值寄存器	32	二进制补码

V9801 数据手册

9.2. 电能计量模块结构和原理

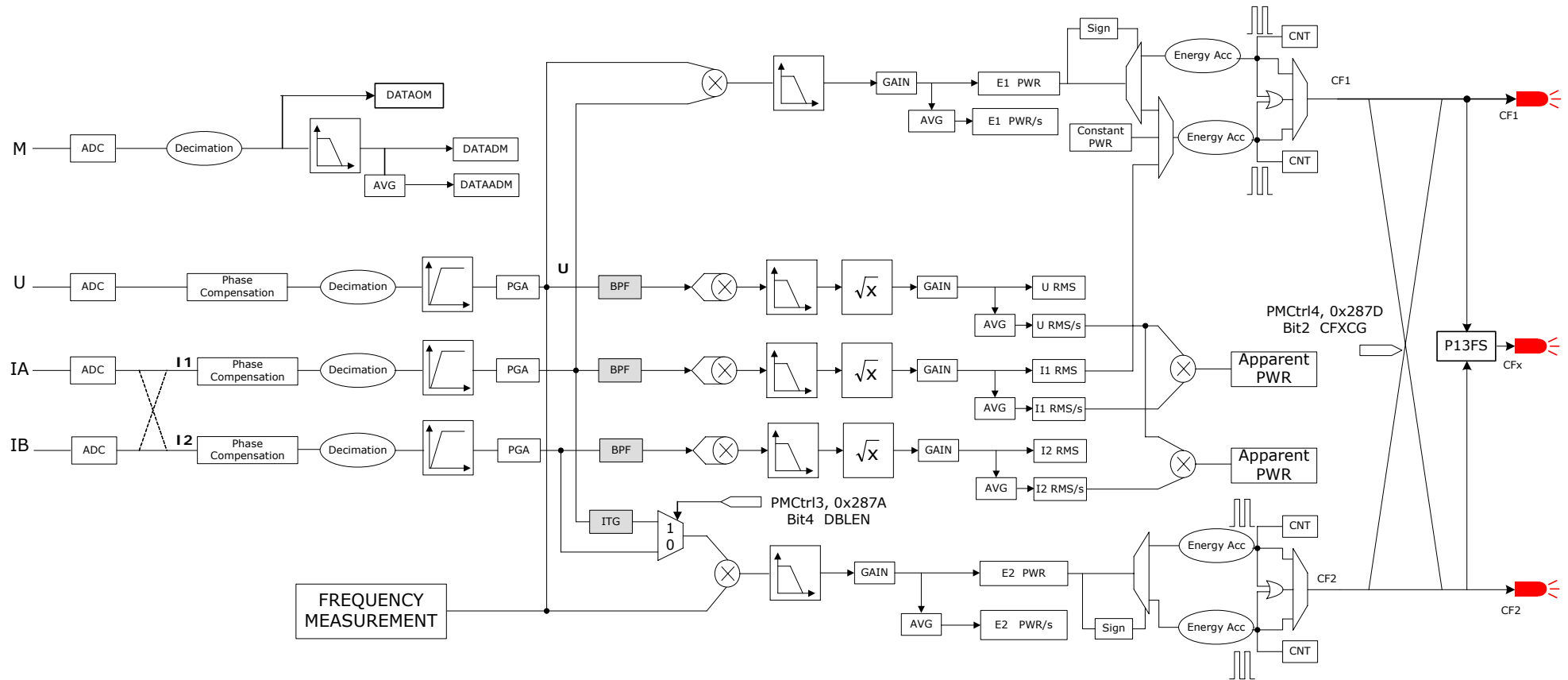


图 9-1 电能计量模块原理图

V9801 数据手册

图 9-1 为 V9801 的电计量原理图，其中，根据 SELI 位的值选择电流通道进行计量，其具体操作如图 9-2 所示。

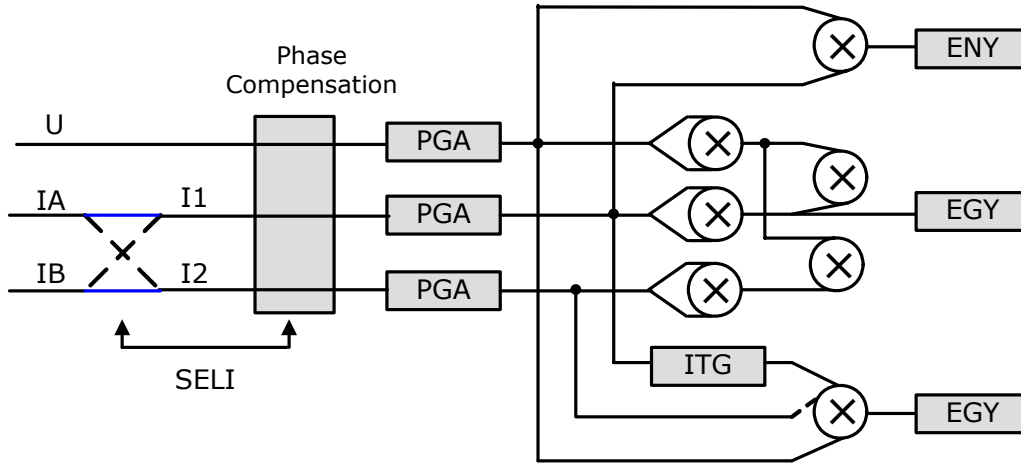


图 9-2 选择电流通道

SELI位 (Bit5, [PMCtrl1](#), 0x2878) 为 0, 通道IA对应通道I1, 通道IB对应通道I2; SELI为 1, 通道IB对应通道I1, 通道IA对应通道I2。

表 9-19 电流通道选择

SELI位 (Bit5, PMCtrl1, 0x2878)	电流通道 A (IA)	电流通道 B (IB)
SELI=0	IA=I1	IB=I2
SELI=1	IA=I2	IB=I1

9.3. 模拟信号输入方式

V9801 支持 2 种电流信号输入。其中，电流传感器 (CT, Current Transformer) 输入电流采用双端完全差动输入方式，共需要占用 4 个端口，接线方式如图 9-3 (采用 AGND 当成共模电压，共模电压也可以为其他形式)。

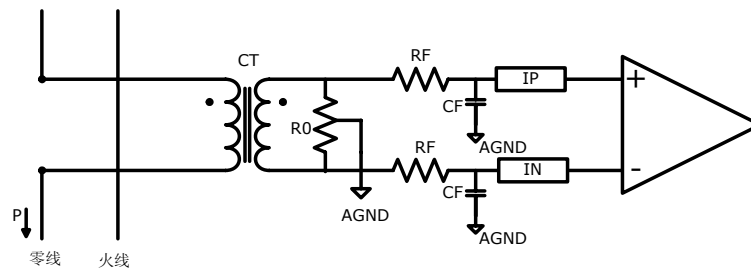


图 9-3 采用 CT 输入电流

V9801 数据手册

也可以采用锰铜电阻分流网络输入电流，采用 AGND 接地。

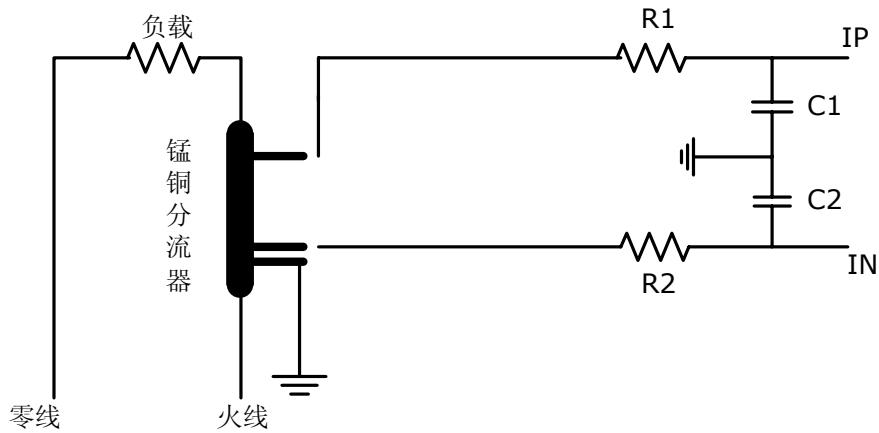


图 9-4 采用锰铜电阻分流网络输入电流

V9801 支持 1 路电压信号输入。电压采用伪差分输入方式，相对于 UN 接地，UP 为正端，共需要 2 个端口，下面为电压通道的两种典型接法，分别采用电压互感器方式和电阻分压方式。

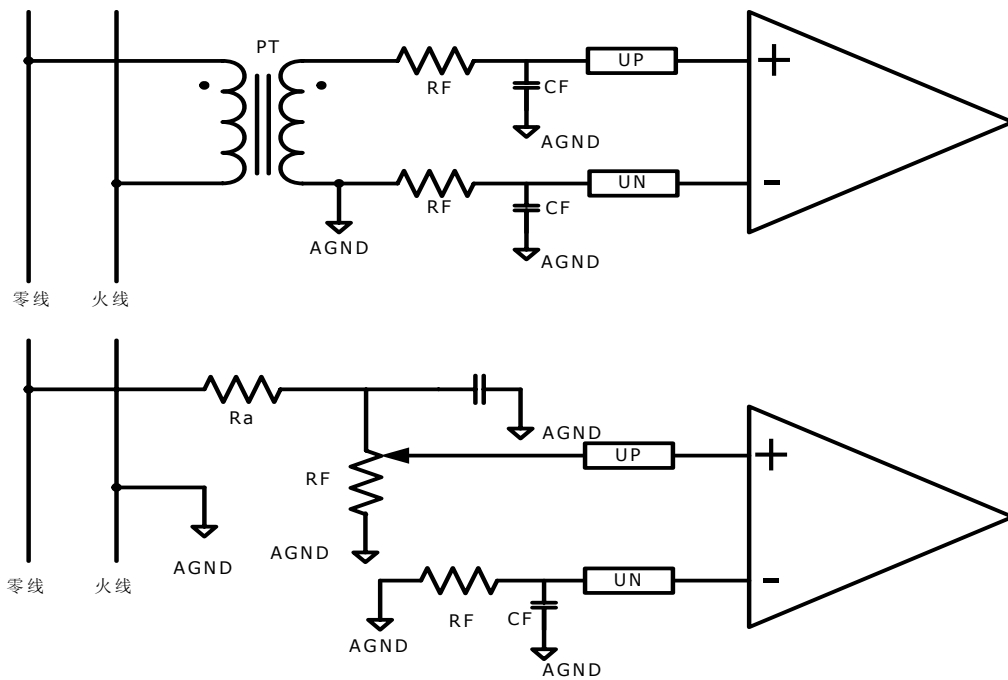


图 9-5 电压输入方式

V9801 数据手册

9.4. 输入信号模拟电路 PGA 控制

V9801 有三个差分输入通道，其中 IAP、IAN 是电流通道 IA 的差分输入引脚；IBP、IBN 是电流通道 IB 的差分输入引脚；UP、UN 是电压通道 U 的差分输入引脚。

V9801 三个差分输入通道的电压输入范围是 $\pm 200\text{mV}$ （幅值）。其中，电流通道 IA 和 IB 的信号输入来自锰铜或电流传感器（CT），电压通道的信号输入来自电阻分压或电压传感器（PT），所以，为了使传感器输出信号与模数转换器（以下简称 ADC）之间的量程相匹配，用户可通过设置寄存器 [CtrlADC0 \(0x2858\)](#) 对电流和电压通道进行模拟增益配置。

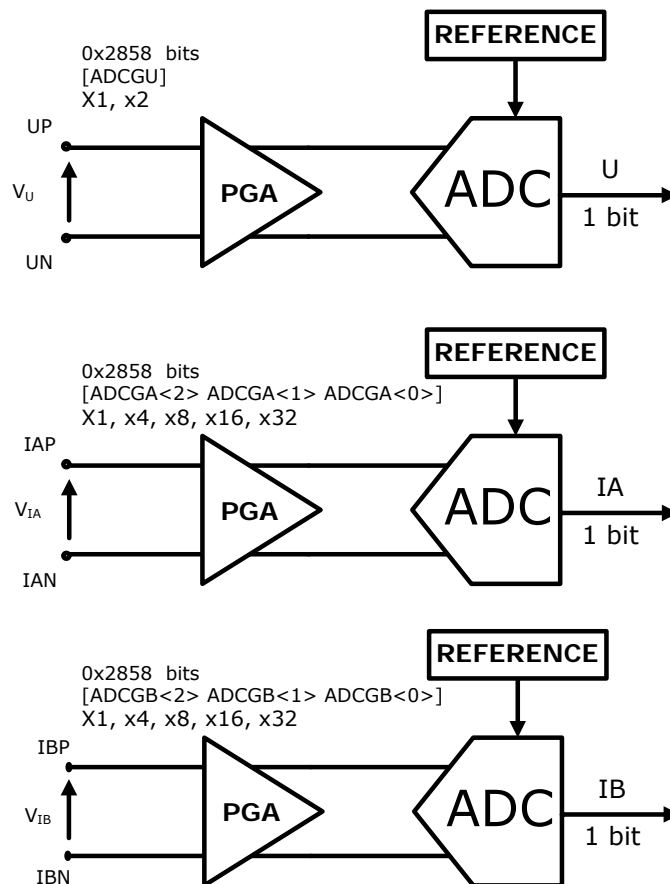


图 9-6 电流/电压通道模拟输入增益

9.5. 模拟/数字转换器

V9801 中四个通道的 ADC 都采用的是二阶的 Σ/Δ ADC 结构，其引脚上的信号输入范围是 $\pm 200\text{mV}$ ，输入信号与 PGA（模拟或数字 PGA）的乘积应小于 $\pm 1100\text{mV}$ 。

V9801 数据手册

ADC时钟频率由寄存器CtrlCLK (0x2867) 中的控制位ADCLKSEL<1>和ADCLKSEL<0>决定。ADC时钟频率必须是电能计量模块时钟频率的 1/4。ADC的最低时钟频率是 204.8KHz，控制位ADCLKSEL<1>和ADCLKSEL<0>与ADC时钟频率的对应关系见表 9-20。

表 9-20 ADCLKSEL<1>和 ADCLKSEL<0>位定义

位	功能	说明
Bit[5:4]	ADCLKSEL<1> , ADCLKSEL<0>	ADC 时钟频率选择，204.8KHz 为基准。ADC 时钟频率必须是电能计量模块时钟频率的 1/4。 00, ×1; 01, ×2; 10, ×4; 11, ×8

四个ADC通道可以独立开关，控制其开关的是寄存器CtrlADC6 (0x2864) 中的ADCAPDN、ADCBPDN、ADCUPDN和ADCMPDN四个位，详见表 9-21。

表 9-21 ADCAPDN、ADCBPDN、ADCUPDN 和 ADCMPDN 位定义

位	功能	说明
Bit0	ADCAPDN	开关 IA 通道 ADC。
Bit1	ADCBPDN	开关 IB 通道 ADC。
Bit2	ADCUPDN	开关电压通道 ADC。
Bit3	ADCMPDN	开关 M 通道 ADC。

9.6. 角差校正

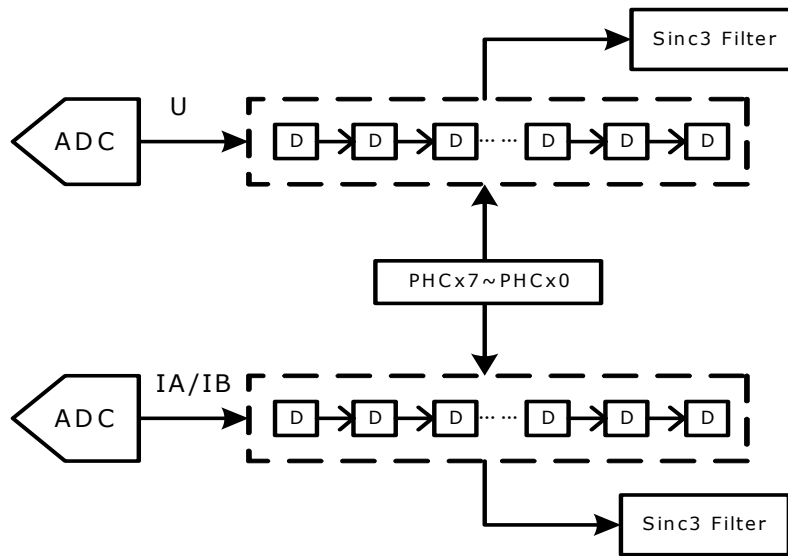


图 9-7 角差校正原理图

角差校正的原理是在电压和电流通道上引入固定长度的延迟链，根据电压和电流之间的相位超前或滞后关系，选择电压被延迟或电流被延迟，因此角差校正的最小分辨率就是延迟链上两个相邻单元之间的相位差，而总的角差校正角度是最小分辨率与延迟链的长度之积。

V9801 数据手册

在 V9801 中，当 ADC 时钟频率是 819.2kHz 时，角差校正的最小分辨率是 0.02197265625 度，总校正量为 ± 1.40625 度。

与角差校正相关的控制寄存器有三个，其中寄存器 [PMCtrl1](#) (0x2878) 中的 PHCEN 位是角差校正的使能控制信号；寄存器 [PHCCtrl1](#) (0x287B) 和 [PHCCtrl2](#) (0x287C) 分别是用 IA 通道和 IB 通道计量时需设置的角差控制寄存器，这两个寄存器均采用“符号位+绝对值”的编码方式，其中，PHCx7 (x=A或B) 为符号位 (1, 表示角差校正值为负值；0, 表示角差校正值为正值)，PHCx5 ~ PHCx0 为校正值的绝对值，PHCx6 未使用。

9.7. CIC 滤波器，高通滤波器和数字 PGA

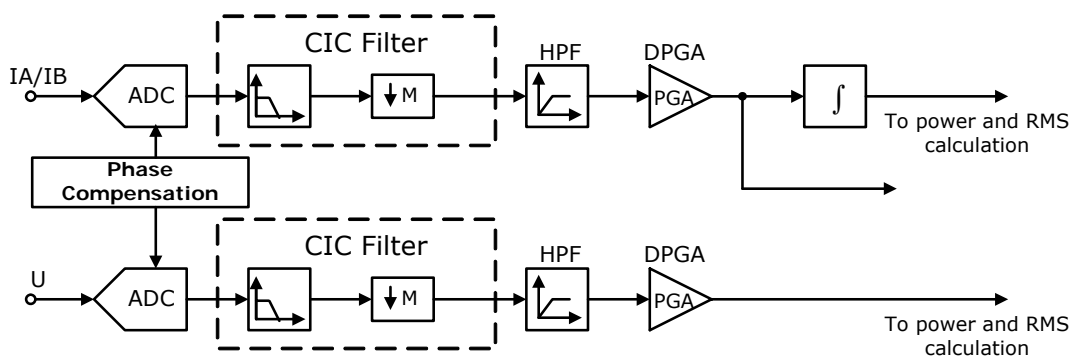


图 9-8 CIC 滤波器和高通滤波器 (HPF) 工作原理

角差校正输出的信号只对过采样 Σ/Δ ADC 的相位微调，并不能改变 Σ/Δ ADC 信号的频谱。在过采样 Σ/Δ ADC 系统中，ADC 的输出信号有大量的高频噪声，根据信号处理理论，通常用级联积分梳状数字滤波器 (CIC) 来抑制该噪声，并将信号采样频率降低。

高通滤波器的作用是滤除传感器和 ADC 可能引入的直流分量。在 V9801 中，高通滤波器不可被旁路，当 ADC 时钟频率是 819.2KHz 时，该高通滤波器的响应时间是 60ms。

为增大小信号输入下对截断噪声的抑制能力，V9801 中还提供了一组数字 PGA 供用户选择。用户可以通过配置寄存器 [PMCtrl2](#) (0x2879) 和 [PMCtrl3](#) (0x287A) 中的 PGACS~PGAC0、PGAUS~PGAU0 和 PGANS~PGAN0 位分别控制通道 I1、U 和 I2 的数字增益放大，增益的变化范围是 2^{-5} ~ 2^5 。

V9801 数据手册

9.8. 有功/无功功率

9.8.1. 有功功率

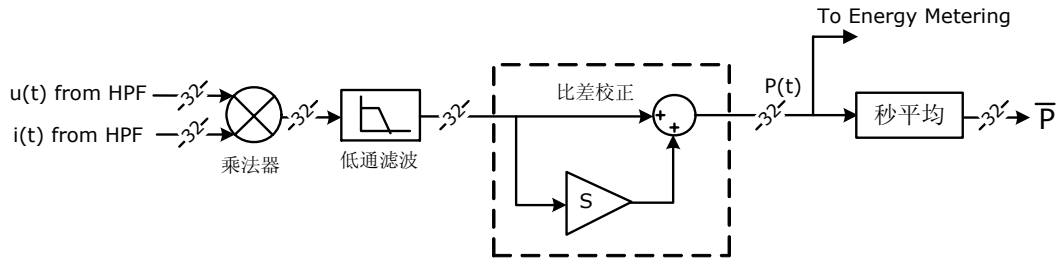


图 9-9 有功功率计量原理

当电能计量模块时钟频率是 3.2768MHz（ADC 时钟频率是 819.2KHz）时，有功功率低通滤波器的收敛时间是 40ms，瞬时有功功率 P(t)的收敛时间是 100ms，刷新频率是 100Hz。

低通滤波器输出的瞬时有功功率经过功率比差校正可得到瞬时有功功率 P(t)。

与有功功率相关的寄存器包括：DATAIP（0x10D1）、DATAP（0x10D6）、DATAIQ（0x10D2）和 DATAQ（0x10D7），详见“[功率/有效值数据寄存器](#)”。这四个寄存器都是 32 位补码数，如果其二进制形式下最高位为“1”，那么对应的十进制数为 $(P(t)-2^{32})$ 和 $(\bar{P}-2^{32})$ ；如果最高位为“0”，那么对应的十进制数就是 P(t)和 \bar{P} 。

表 9-22 瞬时 E1 功率寄存器（DATAIP, 0x10D1）

0x10D1, R/W	瞬时 E1 功率寄存器, DATAIP						
值	bit31	bit30	bit1	bit0	
默认值	0x00000000	0	0	0	0	0	

表 9-23 秒平均 E1 功率寄存器（DATAP, 0x10D6）

0x10D6, R/W	秒平均 E1 功率寄存器, DATAP						
值	bit31	bit30	bit1	bit0	
默认值	0x00000000	0	0	0	0	0	

表 9-24 瞬时 E2 功率寄存器（DATAIQ, 0x10D2）

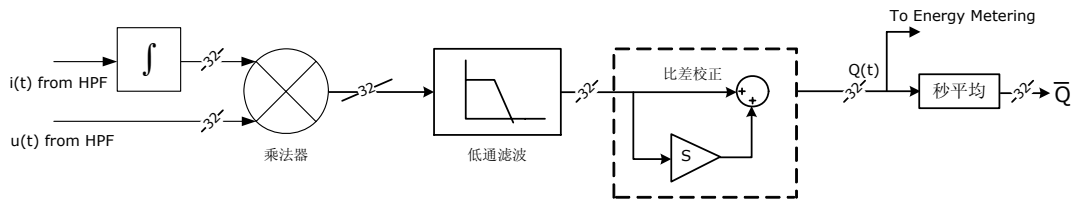
0x10D2, R/W	瞬时 E2 功率寄存器, DATAIQ						
值	bit31	bit30	bit1	bit0	
默认值	0x00000000	0	0	0	0	0	

V9801 数据手册

表 9-25 秒平均 E2 功率寄存器 (DATAQ, 0x10D7)

0x10D7, R/W	秒平均 E2 功率寄存器, DATAQ						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

9.8.2. 无功功率



CT或锰铜电阻分流网络输入电流

图 9-10 无功功率计量原理

当 $DBLEN=0$ 时，同一路电流进行有功和无功计量。

无功功率计量的原理与有功功率计量类似。

输入的电流信号经过一个数字积分网络，处理后输出的电流信号用于无功功率计算。该电流信号处理过程如图 9-10 所示。该积分器会带来额外的 1.568 倍增益，可以通过比差校正寄存器进行校正。

当电能计量模块时钟频率是 3.2768MHz (ADC 时钟频率是 819.2KHz) 时，无功功率低通滤波器的收敛时间是 40ms。

与无功功率相关的寄存器包括：DATAIP (0x10D1)、DATAP (0x10D6)、DATAIQ (0x10D2) 和 DATAQ (0x10D7)，详见“[功率/有效值数据寄存器](#)”。

9.9. 有功/无功电能计量

V9801 可以判断功率的正反向，并根据功率正反向分别累加到正反向 E1/E2 能量桶以及对应的脉冲计数器。能量桶是 42 位无符号正数，读操作读出的为高 32 位；写操作访问的也是高 32 位，同时低 10 位会被写入 0。脉冲计数器是 32 位无符号正数，脉冲计数器每累加 2 次出一个 CF 脉冲。

V9801 数据手册

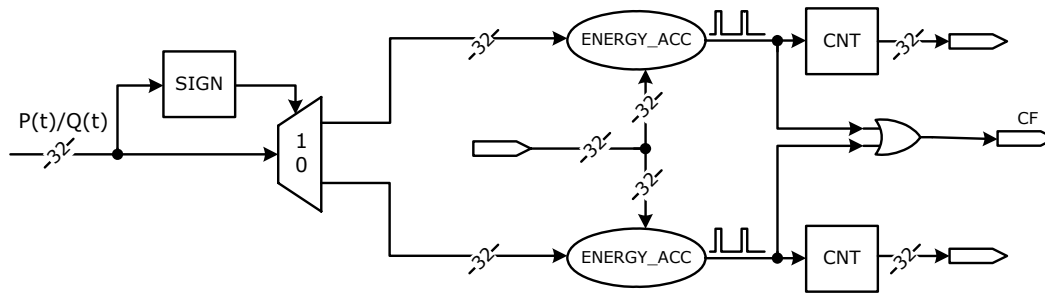


图 9-11 有功/无功能量累加和脉冲发生电路示意图

当电能计量模块时钟频率是 3.2768MHz 时，瞬时有功电能的累加频率是 3.2kHz。

与有功/无功能量累加相关的寄存器包括：正相 E1 能量桶 PPCNT (0x10F0)、反相 E1 能量桶 NPCNT (0x10F1)、正相 E2 能量桶 PQCNT (0x10F6) 和反相 E2 能量桶 NQCNT (0x10F7)。

表 9-26 正相 E1 能量桶 (PPCNT, 0x10F0)

0x10F0, R/W	正相 E1 能量桶, PPCNT						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-27 反相 E1 能量桶 (NPCNT, 0x10F1)

0x10F1, R/W	反相 E1 能量桶, NPCNT						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-28 正相 E2 能量桶 (PQCNT, 0x10F6)

0x10F6, R/W	正相 E2 能量桶, PQCNT						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-29 反相 E2 能量桶 (NQCNT, 0x10F7)

0x10F7, R/W	反相 E2 能量桶, NQCNT						
	值	Bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

与有功/无功能量脉冲产生相关的寄存器包括：正相 E1 能量脉冲计数器 PPCFCNT (0x10F2)、反相 E1 能量脉冲计数器 NPCFCNT (0x10F3)、正相 E2 能量脉冲计数器 PQCFCNT (0x10F8) 和反相 E2 能量脉冲计数器 NQCFCNT (0x10F9)。

表 9-30 正相 E1 能量脉冲计数器 (PPCFCNT, 0x10F2)

0x10F2, R/W	正相 E1 能量脉冲计数器, PPCFCNT						
	值	Bit31	Bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

V9801 数据手册

表 9-31 反相 E1 能量脉冲计数器 (NPCFCNT, 0x10F3)

0x10F3, R/W	反相 E1 能量脉冲计数器, NPCFCNT						
	值	Bit31	Bit30	……	……	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-32 正相 E2 能量脉冲计数器 (PQCFCNT, 0x10F8)

0x10F8, R/W	正相 E2 能量脉冲计数器, PQCFCNT						
	值	Bit31	Bit30	……	……	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-33 反相 E2 能量脉冲计数器 (NQCFCNT, 0x10F9)

0x10F9, R/W	反相 E2 能量脉冲计数器, NQCFCNT						
	值	Bit31	Bit30	……	……	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

在发现负载不平衡, 即用户窃电, 并且需要极低功耗计量的情况下, 可以使用常数计量。[常数功率值寄存器](#)的值会被累加进入正相E1 能量桶 (PPCNT, 0x10F0)。

系统可通过下述操作进入常数计量模式:

- 访问[计量控制寄存器](#), 关闭能量累加、CF输出、防潜电路以及功率/有效值计算等, 使电能计量模块中的数据寄存器进入低功耗状态, 并选择常数计量模式;
- 访问[计量数据寄存器](#), 配置常数功率值;
- 访问[模拟控制寄存器](#), 关闭ADC通道;
- 访问寄存器[SysCtrl SFR \(0x80\)](#), 配置MCUFRQ=0, MEAFRQ=0 将系统时钟切换为 32.768kHz的 OSC时钟输出;
- 访问寄存器[SysCtrl SFR \(0x80\)](#), 配置PMG=0, 开启电能计量模块;
- 使用[普通操作模式](#)或[快速操作模式](#), 使系统进入休眠状态。

9.10. CF 脉冲输出

V9801 提供两个CF脉冲输出CF1 和CF2, 用户可通过配置寄存器[PMCtrl4 \(0x287D\)](#)中的CFEN位 (Bit4) 和CFENR (Bit5) 来控制是否使能E1 和E2 能量CF脉冲输出, 并通过寄存器[CFCtrl \(0x287E\)](#)的Bit7~Bit4 来配置E1 计量通道和E2 计量通道产生CF的速度。默认状态下, CF1 与CF2 分别对应E1 能量和E2 能量脉冲的输出。但是, 当CFXCG=1 时 (bit2, [0x287D](#)), CF1/CF2 交换输出。

V9801 提供四个 CF 脉冲输出引脚: Pin44 (CF1)、Pin41 (P9.5/CF2)、Pin40 (P9.6/CF1) 和 Pin31 (P1.3/CFx)。其中,

- Pin44 仅用于 E1 能量 CF 脉冲输出;

V9801 数据手册

- Pin41 和Pin40 仅在寄存器 [P9FS SFR \(0xAD\)](#) 的bit5 和bit6 置 1 的时候才用于CF1 和CF2 脉冲的输出；
- Pin31 用作CF脉冲输出则取决于寄存器 [P13FS \(0x28C7\)](#) 的值：

当 P13FS=1 时，该引脚用于 CF2 脉冲输出；

当 P13FS=4 时，该引脚用于 CF1 脉冲输出。

CF1 和 CF2 脉冲的最高输出频率是 1.6kHz（电能计量模块时钟频率为 3.2768MHz，ADC 时钟频率 819.2KHz）。CF 正常输出的脉冲宽度是 80ms，当不能保证 80ms 脉冲宽度，且为 1/2 占空比的时候，输出占空比 50%的方波。

与脉冲 CF1 和 CF2 输出有关的控制寄存器是 PMCtrl4 (0x287D) 和 CFCtrl (0x287E)。

9.11. 电流/电压有效值

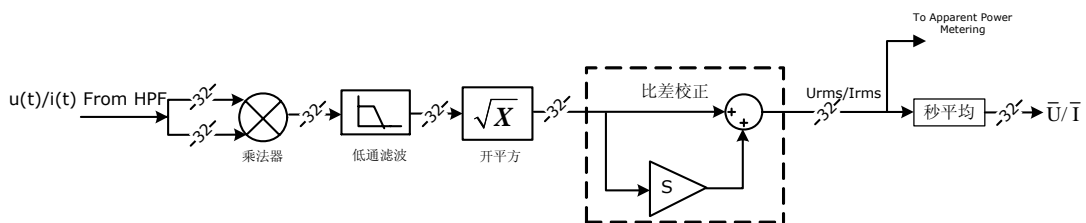


图 9-12 电流/电压有效值计量原理

电流/电压有效值计算的信号处理流程图如上所示。来自高通滤波器输出的电流/电压信号首先自相关相乘，其乘积含有 2 次谐波，经过低通滤波器后可滤除谐波和噪声引起的纹波，得到电流/电压的平方，然后再做开平方运算，得到 32 位的有效值结果经过比差校正后即得到瞬时电压/电流有效值。瞬时电压/电流有效值用于计算视在功率的瞬时值。此外，V9801 还提供电压/电流有效值的秒平均值。

在V9801 中，电压有效值计算的瞬时输出存储于寄存器RMSIU (0x10D3) 中，其秒平均输出存储于寄存器RMSU (0x10D8) 中。而，根据SELI位 (Bit5, [PMCtrl1](#), 0x2878) 的设置不同，[电流通道A或电流通道B转换为通道I1 或通道I2](#)，两个通道有效值计算的瞬时输出可存储于寄存器RMSII1 (0x10D4) 和RMSII2 (0x10D5) 中，其秒平均输出存储于寄存器RMSI1 (0x10D9) 和RMSI2 (0x10DA) 中。上述各寄存器均为二进制补码数值。

当电能计量模块时钟频率是 3.2768MHz（ADC 时钟频率是 819.2KHz）时，瞬时有有效值数据收敛时间是 130ms，更新频率是 100Hz。

表 9-34 瞬时电压有效值寄存器 (RMSIU, 0x10D3)

0x10D3, R/W	瞬时电压有效值寄存器, RMSIU						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

V9801 数据手册

表 9-35 秒平均电压有效值寄存器 (RMSU, 0x10D8)

0x10D8, R/W	秒平均电压有效值寄存器, RMSU						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-36 通道 I1 瞬时电流有效值寄存器 (RMSI1, 0x10D4)

0x10D4, R/W	通道 I1 瞬时电流有效值寄存器, RMSI1						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-37 通道 I2 瞬时电流有效值寄存器 (RMSI2, 0x10D5)

0x10D5, R/W	通道 I2 瞬时电流有效值寄存器, RMSI2						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-38 通道 I1 秒平均电流有效值寄存器 (RMSI1, 0x10D9)

0x10D9, R/W	通道 I1 秒平均电流有效值寄存器, DATAI1						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

表 9-39 通道 I2 秒平均电流有效值寄存器 (RMSI2, 0x10DA)

0x10DA, R/W	通道 I2 秒平均电流有效值寄存器, RMSI2						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

9.12. 线电压频率测量

V9801 支持线电压频率测量。其实现原理是先将高通滤波之后的线电压信号 $u(t)$ 经过一个中心频率是 50Hz、在 150Hz 有 25dB 衰减的带通滤波器，然后对滤波输出的信号做过零点检测，经过 16 个信号周期平均后输出频率测量结果。

测频输出结果用 16 位无符号正数表示；频率值直接从频率值寄存器 ([DATAFREQ, 0x10FD](#)) 中读出，一般无需校准。频率值寄存器在 POR、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位发生时被复位。

线电压频率的值可由以下公式计算得到：

$$f = f_{\text{ADC}} / \text{Freq}$$

其中， f ：线电压频率，Hz；

f_{ADC} ：ADC 时钟频率，Hz；

Freq：频率值寄存器的值（以十进制计）。

V9801 数据手册

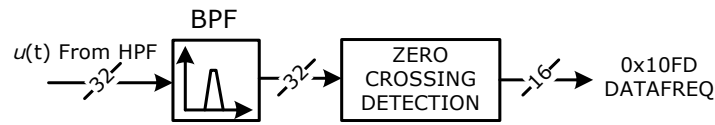


图 9-13 电压频率测量原理

当 ADC 时钟频率为 819.2kHz 时，频率值寄存器的收敛时间是 410ms，数据更新时间是 320ms；频率测量的精度可达到 0.01Hz；频率的测量范围是 45Hz~70Hz。

[V9801 可配置为 50Hz 电网或 60Hz 电网应用](#)。在 50Hz 电网下，当信号频率为 50Hz 时，频率值寄存器输出 0x4000（十进制：16384）；在 60Hz 电网下，当信号频率为 60Hz 时，频率值寄存器输出 0x4000。

在信号频率增大的时候，频率值寄存器输出值线性减小；在信号频率减小的时候，频率值寄存器输出值线性增大。具体信息如表 9-40 所示。

表 9-40 信号频率大小与频率值寄存器输出值线性的关系

电网	信号频率	频率值寄存器读数
50Hz	25Hz	0x8000
	50Hz	0x4000
	100Hz	0x2000
60Hz	30Hz	0x8000
	60Hz	0x4000
	120Hz	0x2000

V9801 数据手册

9.13. M 通道测量

9.13.1. M 通道结构

M 通道的外部 and 内部连接图如图 9-14 和图 9-15 所示。M 通道可配置成测量内部地/温度/电池电压/外部电压信号。

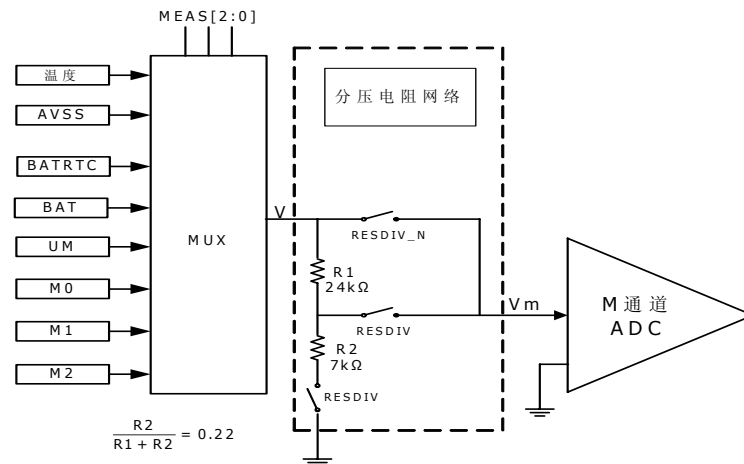


图 9-14 M 通道外部连接图

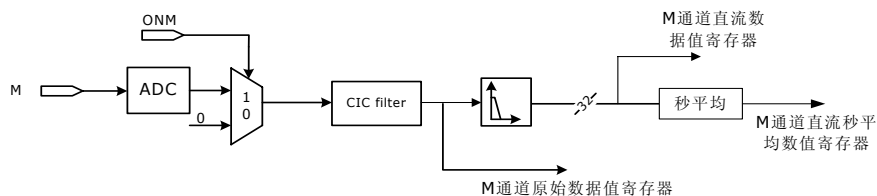


图 9-15 M 通道内部连接图

由于 M 通道只有一个 ADC，所以电池电压、温度和外部电压信号只能交替测量，如图 9-14 所示。用户可以通过寄存器 CtrlADC5 (0x2863) 配置 M 通道测试功能，配置方法见表 9-41。

表 9-41 寄存器 CtrlADC5 位定义

位	寄存器	功能	说明
Bit7	PTATEN	选择温度传感器	1, 温度传感器 1; 0, 温度传感器 0
Bit4	RESDIV	使能 M 通道输入信号分压选择, 分压系数为 0.226	1, 使能。默认为 0。
Bit[2:0]	MEAS	选择 M 通道测试功能	000, 经由 AVSS 引脚测地;

V9801 数据手册

<2:0>	001, 测温度; 010, 测经 BAT 引脚输入的系统电池电压信号; 011, 测经 BATRTC 引脚输入的 RTC 电池电压信号; 100, 测经 UM 引脚输入的电池电压信号和外部信号; 101, 测经 M0 引脚 (Pin86) 输入的电池电压信号和外部信号; 110, 测经 M1 引脚 (Pin87) 输入的电池电压信号和外部信号; 111, 测经 M2 引脚 (Pin88) 输入的电池电压信号和外部信号。
-------	--

注意

当 Pin86~88 用于电池电压信号和外部信号测量输入时, 则, 寄存器 [SegCtrl4\(0x2C23\)](#) 的 bit7~bit5 必须置 0, 关闭这三个引脚上的 SEG 输出。

与 M 通道信号测量数据输出相关的寄存器有 3 个, 分别是: M 通道原始数据值寄存器 (0x10CE)、M 通道直流数据值寄存器 (0x10CF) 和 M 通道直流秒平均数据值寄存器 (0x10D0)。

当电能计量模块时钟频率为 3.2768MHz 时 (ADC 时钟频率是 819.2kHz), M 通道原始数据值寄存器的值收敛时间是 60ms (收敛时间与电能计量模块时钟频率成正比), 每秒钟刷新 3200 次。

表 9-42 M 通道原始数据值寄存器 (DATAOM, 0x10CE)

0x10CE, R/W	M 通道原始数据值寄存器, DATAOM						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

当电能计量模块时钟频率为 3.2768MHz 时 (ADC 时钟频率是 819.2kHz), M 通道直流数据值寄存器的值收敛时间是 150ms (收敛时间与电能计量模块时钟频率成正比), 每秒钟刷新 20 次。

表 9-43 M 通道直流数据值寄存器 (DATADM, 0x10CF)

0x10CF, R/W	M 通道直流数据值寄存器, DATADM						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

当电能计量模块时钟频率为 3.2768MHz 时 (ADC 时钟频率是 819.2kHz), M 通道直流秒平均数据值寄存器的值收敛时间是 3s (收敛时间与电能计量模块时钟频率成正比), 每 1.28 秒刷新一次。

表 9-44 M 通道直流秒平均数据值寄存器 (DATAADM, 0x10D0)

0x10D0, R/W	M 通道直流秒平均数据值寄存器, DATAADM						
	值	bit31	bit30	bit1	bit0
默认值	0x00000000	0	0	0	0	0	0

9.13.2. 测量内部地和温度

当 MEAS<2:0>=000 或 001 时, M 通道被用于测量内部地或外部温度信号, 此时, RESDIV 位自动置 0, 内部分压电阻网络关闭。

V9801 数据手册

当 M 通道用于温度测量时，为了获得更好的温度测量结果，寄存器 CtrlADC5(0x2863)的 bit7(PTATEN) 应置 1，使用温度传感器 1。温度测量范围为-40°C~85°C。

M 通道的测量结果可由寄存器 DATAOM (0x10CE)、DATADM (0x10CF) 和 DATAADM (0x10D0) 读出。

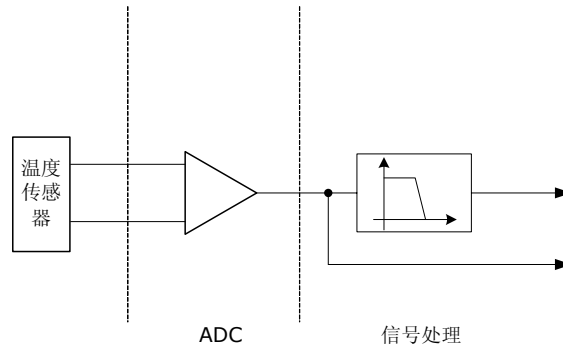


图 9-16 测温电路原理框图

将电能表放入温控箱，通过温控箱从-40°C到+80°C范围内调整，依次读取温度传感器读得的值。通过记录，我们可以看出寄存器读出的值与实际温度值成线性关系，斜率基本相同，但常数项有偏差（参考[附录图 17-7](#)）。

9.13.3. 电池电压和外部信号测量

在 V9801 中，引脚 BAT/UM/M0/M1/M2 是等效的，均可被用于测量系统电池电压和外部电压信号，而 BATRTC 由于是 RTC 电源域电源 IO 口，所以，仅能用于测量 RTC 电池电压。

如图 9-14 所示，当 M 通道被用于测量系统电池电压和外部电压信号时，电池电压或外部电压信号值为 V，进入 M 通道 ADC 的电压值为 V_m，两者之间的关系与寄存器 [CtrlADC5 \(0x2863\)](#) 中的 RESDIV 位 (bit4) 的值有关。

当 RESDIV=1 时，内部分压网络开启，则 V_m 与 V 之间的关系如下：

$$V_m = \frac{R_2}{R_1 + R_2} \times V$$

其中，R₂ 约为 7kΩ，R₁ 约为 24kΩ，V 值的取值范围为-0.2~4.0V。此时，分压电阻产生的电流 (I) 为：

$$I = \frac{V}{R_1 + R_2}$$

当 RESDIV=0 时，内部分压网络关闭，则 V_m 与 V 之间的关系如下：

$$V_m = V$$

V 值的范围为-200mV~1.18V（左右，参考电压）。

V9801 数据手册

M通道的测量结果可由寄存器DATAOM (0x10CE)、DATADM (0x10CF) 和DATAADM (0x10D0) 读出。附录图 17-5和图 17-6分别给出了开启与关闭内部分压网络的M通道信号测量结果。

注意

当 M 通道被用于测交流信号时，交流信号的测量结果包含在寄存器 DATAOM (0x10CE) 的读出值中，而在另两个寄存器的值中没有相应的信息。

9.14. 计量模块初始化

为了保证计量模块能正常工作，应根据如下流程对计量模块进行初始化。

1. 访问计量控制寄存器，向寄存器PMCtrl4 (0x287D) 的三个控制位CRPEN (Bit5)、CFEN (Bit4) 和 EGYEN (Bit3) 写入 0，关闭能量累加、CF输出以及防潜动电路；向PMCtrl1 (0x2878) 的PREN (Bit4) 和ONx (Bit3~Bit0) 写入 0，关闭计量通道，并停止功率/有效值计算；
2. 访问模拟控制寄存器，配置并开启ADC；
3. 清空读写缓存寄存器 (0x2880~0x2885)，对计量数据寄存器进行写操作，并向其中写入 0；
4. 在 0x10E4~0x10E6 中写入 0x889374BC；
5. 设置计量数据寄存器 (功率/有效值比差寄存器、功率二次补偿值寄存器、E1/E2 脉冲门限值寄存器、E1/E2 能量潜动门限值寄存器)，其中，E1/E2 能量潜动门限值设为 1；
6. 访问计量控制寄存器，进行如下配置：
 - 选择电流通道：配置SELI位 (bit5, PMCtrl1, 0x2878)；
 - 角差校正：配置PHCEN位 (PMCtrl1, 0x2878, Bit6) 使能角差校正，然后，配置角差校正控制寄存器PHCCtrl1 (0x287B) 和PHCCtrl2 (0x287C) 进行角差校正；
 - PGA 设置：配置 PGANx 位和 PGANS 位 (Bit0~Bit3, PMCtrl3, 0x287A)；
 - 是否两路电流进行有功计量：配置 DBLEN 位 (Bit4, PMCtrl3, 0x287A)；
 - 是否使用低通滤波器和带通滤波器：配置 LPFEN 位和 BPFEN (Bit5 和 Bit6, PMCtrl3, 0x287A)；
 - 选择正相有功计量类型：配置 PSEL1 位和 PSEL0 位 (Bit1 和 Bit0, PMCtrl4, 0x287D)；
 - CF 输出类型：配置寄存器 CFCtrl (0x287E) 选择 CF 输出类型；
 - 使能防潜动：向寄存器 PMCtrl4 (0x287D) 的 bit6/bit7 位写入 1。
7. 访问计量控制寄存器，向 PMCtrl1 (0x2878) 的 PREN (Bit4) 和 ONx (Bit3~Bit0) 写入 1，开启计量通道，并使能功率/有效值计算；
8. 等待 100 ms (电能计量模块时钟为 3.2768MHz 或 819.2kHz 情况下为 500 ms)；
9. 访问计量控制寄存器，向寄存器PMCtrl4 (0x287D) 的EGYEN (Bit3) 写入 1，使能能量累加和防潜动操作；
10. 等待 2 秒，至系统稳定；
11. 将 E1/E2 能量潜动门限值寄存器设置为正常值；

V9801 数据手册

12. 访问计量控制寄存器，向寄存器 PMCtrl4 (0x287D) 的控制位 CFEN (Bit4) 和 CFENR (bit5) 写入 1，使能 CF 输出。

9.15. 校表

9.15.1. 相关寄存器的计算公式

与校表相关的计量数据寄存器如表 9-45 所示。

表 9-45 校表相关计量数据寄存器

地址(16 进制)	寄存器	功能说明	长度 (bit)	数据格式
0x10FD	DATAFREQ	频率值寄存器	16	无符号正数
0x10F4	GATEP	E1 能量脉冲门限值寄存器	40	无符号正数
0x10F5	GATECP	E1 能量潜动门限值寄存器	32	无符号正数
0x10FA	GATEQ	E2 能量脉冲门限值寄存器	40	无符号正数
0x10FB	GATECQ	E2 能量潜动门限值寄存器	32	无符号正数
0x10FC	DATAACP	常数功率值寄存器	32	二进制补码
0x10E8	SCP	E1 功率比差寄存器	32	二进制补码
0x10E9	SCQ	E2 功率比差寄存器	32	二进制补码
0x10EA	SCU	电压有效值比差寄存器	32	二进制补码
0x10EB	SCI1	通道 I1 电流有效值比差寄存器	32	二进制补码
0x10EC	SCI2	通道 I2 电流有效值比差寄存器	32	二进制补码
0x10ED	PARAPC	E1 功率二次补偿寄存器	32	二进制补码
0x10EE	PARAQC	E2 功率二次补偿寄存器	32	二进制补码
0x10D6	DATAP	秒平均 E1 功率	32	二进制补码
0x10D7	DATAQ	秒平均 E2 功率	32	二进制补码，积分器导致额外的 1.568 倍增益，可以通过比差进行校正
0x10D8	RMSU	秒平均电压有效值	32	二进制补码
0x10D9	RMSI1	通道 I1 秒平均电流有效值	32	二进制补码
0x10DA	RMSI2	通道 I2 秒平均电流有效值	32	二进制补码

1. 电流有效值、电压有效值寄存器

包括：通道 I1 和 I2 秒平均电流有效值寄存器 RMSI1 (0x10D9) 和 RMSI2 (0x10DA) 和秒平均电压有效值寄存器 RMSU (0x10D8)。

这几个寄存器的数值与输入信号间的关系如下：

$$\text{Value} = V \times G \times K \quad (\text{公式 9-1})$$

其中：

V: 输入信号有效值；

G: 当前增益；

V9801 数据手册

K: 常数, $K=1.8117 \times 10^9$ 。

例 1: 电压通道的采样信号为 18mV, 增益为 1, 则秒平均电压有效值寄存器的值应该为:

$$\text{Value} = 0.018 \times 1 \times 1.8117 \times 10^9 = 0x1F19927$$

例 2: 电流通道的采样信号为 2.35mV, 增益为 16, 则通道 I1 秒平均电流有效值寄存器的值应该为:

$$\text{Value} = 0.00235 \times 16 \times 1.8117 \times 10^9 = 0x40F6D70$$

2. 功率寄存器

包括: 秒平均 E1 功率寄存器 (DATAP, 地址: 0x10D6) 和秒平均 E2 功率寄存器 (DATAQ, 地址: 0x10D7)

功率寄存器的值可根据以下公式计算:

$$\text{Value} = V_i \times G_i \times V_v \times G_v \times K \times \cos\theta \quad (\text{公式 9-2})$$

其中:

V_i 、 V_v : 分别为电流和电压通道输入信号大小;

G_i 、 G_v : 分别为电流和电压通道的增益;

K: 系数。当秒平均 E1/E2 功率寄存器用于存储有功功率的值时, $K=1.5413 \times 10^9$; 当秒平均 E1/E2 功率寄存器用于存储无功功率值时, $K=2.4167 \times 10^9$;

$\cos\theta$: 功率因数

例: 当 V_v 为 18mV, G_v 为 1, V_i 为 2.3mV, G_i 为 16, $\cos\theta$ 为 1, 则用于有功计量时, 秒平均 E1/E2 功率寄存器的值应为:

$$\begin{aligned} \text{Value} &= 0.0023 \times 0.018 \times 1 \times 16 \times 1.5413 \times 10^9 \times 1 \\ &= 0xF941D \end{aligned}$$

3. 频率值寄存器 (DATAFREQ, 地址: 0x10FD)

假设频率值寄存器的值为 Freq, 则实际的线电压频率为:

$$f = \frac{f_{\text{ADC}}}{\text{Freq}}$$

其中, f_{ADC} (Hz) 为 ADC 时钟频率。

4. 功率二次补偿寄存器 (PARAPC, 0x10ED; PARAQC, 0x10EE)

当电流为 1% I_b , 100% I_b 和 1% I_b 的线性度偏差为 e (有符号的百分数, 即台体显示的误差值) 时, 功率二次补偿寄存器的值应计算如下:

设置电流为 1% I_b 时的能量脉冲门限值 PGAT;

V9801 数据手册

然后，根据下述公式计算得到功率二次补偿寄存器的值：

$$\text{功率二次补偿寄存器的值} = e \times 8 \times \text{PGAT} \times 1024 \times \frac{U_n \times I_b \times \text{PulseConstant}}{1000 \times 3600 \times 3200} \times 1\%$$

其中，

e: 100%I_b 与 1%I_b 的线性偏差；

PGAT: E1/E2 能量脉冲门限值，用户可设置。

9.15.2. 有功能量校正

1. 粗校

方法一：将 E1 功率比差寄存器 SCP (0x10E8) 的值设为 0，选择通道 I1 进行 E1 能量计量，然后根据公式 9-3 计算门限值，并将其写入 E1 能量脉冲门限值寄存器 GATEP (0x10F4)。

$$\text{根据门限值计算公式：PGAT} = \frac{P \times T \times 6400}{1024} \quad (\text{公式 9-3})$$

其中：

P: 秒平均 E1 功率寄存器的值，由[公式 9-2](#)计算得到；

T: 时间常数，由公式 $T = \frac{3600 \times 1000}{\text{PulseConstant} \times U_n \times I_n}$ 计算得到。

注：同一批表采用同一门限值。

方法二：预先将一个门限值 PGAT₁ 写入 E1 能量脉冲门限值寄存器 GATEP (0x10F4)，读出误差值 E (带符号)，然后根据公式 9-4 计算真正的门限值 PGAT。

$$\text{PGAT} = \text{PGAT}_1 \times (1 + E) \quad (\text{公式 9-4})$$

注：门限值为 PGAT₁ 时，误差 E 应是有效数据。

2. 细校

- 1) 选择通道 I1 进行计量；
- 2) 读取 E1 能量误差，按公式 9-5 计算 E1 功率比差值，并将其写入 E1 功率比差寄存器 SCP (0x10E8)；

$$S = 2^{31} \left(\frac{1}{1+e} - 1 \right) + S_1 \left(\frac{1}{1+e} \right) \quad (\text{公式 9-5})$$

其中：

S: 比差值，补码形式；

V9801 数据手册

S_1 : 原始比差值;

e : 误差。

3) 采用同样的步骤对通道 I2 进行校表。

注: 在完成 E1 能量输出细校的同时也完成对功率值的校正。

9.15.3. 电流有效值校正

1. 在通道 I1 的电流有效值比差寄存器 (SCI1, 地址: 0x10EB) 中写入 0;
2. 校表台体通 100% I_n 电流;
3. 通过[公式 9-1](#)计算通道 I1 的电流有效值 I_0 ;
4. 将 I_0 标定到 I_n , 根据公式 $I_0 \times D = I_n$ 得到 D (D 为电流有效值比例因数, 为固定系数);
5. 从电表LCD读取电流有效值 I_1 (I_1 为电流有效值比差寄存器的实际读数与 D 的乘积);
6. 根据公式 9-6 和[公式 9-5](#)计算通道 I1 的比差值:

先计算误差: $e = \frac{I_1 - I_n}{I_n}$, 电流单位为 mA, 或者保持一致 (公式 9-6)

再计算比差: 根据[公式 9-5](#)计算比差。

7. 通道 I2 的电流有效值比差校正同上。

注: 当通入电表的电流小于启动电流时, 电表LCD上不显示电流有效值 I_1 。

9.15.4. 电压有效值校正

1. 在电压有效值比差寄存器 (SCU, 地址: 0x10EA) 中写入 0;
2. 校表台体通 100% U_n 电压;
3. 通过公式 9-1 计算电压通道的电压有效值 U_0 ;
4. 将 U_0 标定到 U_n , 根据公式 $U_0 \times D = U_n$ 得到 D (D 为电压有效值比例因数, 为固定系数);
5. 从电表LCD读取电压有效值 U_1 (U_1 为电压有效值比差寄存器的实际读数与 D 的乘积);
6. 根据公式 9-7 和公式 9-5 计算电压通道的比差值:

先计算误差: $e = \frac{U_1 - U_n}{U_n}$, 电压单位为 mV, 或者保持一致 (公式 9-7)

再计算比差: 根据公式 9-5 计算比差。

V9801 数据手册

9.15.5. 角差校正

角差校正是为了保证，在低功率因数下，计量也能保持一定的精度。角差校正一般在 0.5L 的时候进行。校正公式如下：

$$N = \frac{3011}{2} \times \text{Error} \times \frac{f_{\text{ADC}}}{819200} \quad (9-8)$$

其中， f_{ADC} (Hz) 为ADC时钟频率。

当寄存器PHCCtrl1和PHCCtrl2的最高位为 1 时，角差校正值为负值。

9.15.6. 潜动

当电能计量模块时钟频率为 3.2768MHz、1.6384MHz 或 819.2KHz 时，能量桶每秒钟累加 12800 次；当电能计量模块时钟频率为 32768Hz 时，能量桶每秒钟累加 2979 次。

使能防潜动操作后，防潜动能量桶的输入固定为 1。当电能计量模块的时钟频率为 3.2768MHz、1.6384MHz 或 819.2kHz 时，防潜动能量桶每秒钟累加 12800 次；当电能计量模块的时钟频率为 32768Hz 时，防潜动能量桶每秒钟累加 2979 次。

如果防潜动能量桶的累加速度比 E1/E2 能量桶的累加速度快，则，当防潜动能量桶先达到潜动门限值时，E1 或者 E2 能量桶被清空，即，系统进入潜动状态。如果防潜动能量桶累加速度比 E1/E2 能量桶的累加速度慢，则，当 E1/E2 能量桶先达到能量脉冲门限值时，防潜动能量桶会被清空，即，系统进入启动状态。

一般，我们将潜动条件下的理论出脉冲时间设为潜动门限值。

例：一规格为 10 (60)、常数 1200 的表，起动电流为 $0.4\%I_b$ ，则起动时间为 341 秒。假设当电流小于 $0.2\%I_b$ 时系统应进入潜动状态，那么理论上， $0.2\%I_b$ 的起动时间为 682 秒。当电能计量模块时钟频率为 3.2768MHz 时，潜动门限值为 $682 \times \frac{12800}{2} = 0x429A00$ ；当电能计量模块的时钟频率为 32768Hz 时，潜动门限值为 $682 \times \frac{2979}{2} = 0xF801F$ 。

9.15.7. 校表举例

本节以一款双回路防窃电表为例，对整个校表流程进行说明。

9.15.7.1. 表型参数

额定电流：10A

额定电压：220V

脉冲常数：1600

精度等级：1.0

V9801 数据手册

9.15.7.2. 设计参数

额定电流时，电流通道 A 电流采样信号大小：2.5mV

额定电流时，电流通道 B 电流采样信号大小：5mV

额定电压时，电压通道采样信号大小：18.5mV

9.15.7.3. ADC 增益设置

电流通道 A 电流增益：16

电流通道 B 电流增益：8

电压通道增益：1

9.15.7.4. 计算

在此例中，假设 $DBLEN=1$ ，且， $SELI=0$ ，即输入通道 IA 和 IB 的电流信号均进行有功能量计量。下面以通道 IA 为例对校表计算进行说明。

1. E1 能量脉冲门限值计算

1.1 计算功率

根据 [公式 9-2](#)：

$$\begin{aligned} \text{Value} &= V_i \times G_i \times V_v \times G_v \times 1.5413 \times 10^9 \times \cos \theta \\ &= 0.0025 \times 16 \times 0.0185 \times 1541300000 \\ &= 1140562 \\ &= 0x116752 \end{aligned}$$

1.2 计算能量门限值

根据 [公式 9-3](#)：

$$\begin{aligned} \text{Value} &= \frac{P \times T \times 6400}{1024} \\ &= \frac{1140562 \times 3600 \times 1000 \times 6400}{1600 \times 10 \times 220 \times 1024} \\ &= 0x6F3E9C \end{aligned}$$

0x6F3E9C 即为能量门限值，并据此将 E1 能量脉冲门限值寄存器(GATEP, 0x10F4)设为 0x6F3E9C。

2. 电流有效值门限值计算

2.1 根据 [公式 9-1](#) 计算电流有效值寄存器 RMSI1（地址：0x10D9）的值：

$$\begin{aligned} \text{Value} &= V \times G \times K \\ &= 0.0025 \times 16 \times 1.8117 \times 10^9 \\ &= 72468000 = 0x451C620 \end{aligned}$$

V9801 数据手册

2.2 计算电流有效值门限值

根据下列公式计算电流有效值门限值：

$$\begin{aligned} \text{IRMSGAT} &= \frac{I \times T \times 6400}{1024} \\ &= \frac{72468000 \times 3600 \times 1000 \times 6400}{1600 \times 10 \times 220 \times 1024} \\ &= 0x1B9C283E \end{aligned}$$

其中，I为通过[公式 9-1](#)计算得到的电流有效值寄存器的值。

0x1B9C283E 即为门限值，并据此将 E1 能量脉冲门限值寄存器 (GATEP, 0x10F4) 设为 0x1B9C283E。

注：电流有效值门限值和能量脉冲门限值均在同一个寄存器中设置。如果不用电流有效值进行计量窃电，该值可以不用设置。

3. 有效值比例因数计算

我们可以根据[公式 9-1](#)，来计算电流、电压有效值寄存器中的数据，但是这些数据只是ADC采样数据，如果要将其转化为直观的有效值数据，还需要程序对获取的数据作相关转换。

3.1 通道 I1 电流有效值比例因数

根据[公式 9-1](#)计算通道I1 电流有效值寄存器中数据

$$\begin{aligned} \text{Value} &= V \times G \times K \\ &= 0.0025 \times 16 \times 1.8117 \times 10^9 \\ &= 72468000 = 0x451C620 \end{aligned}$$

此时实际电流值应该是 15.00A，因此我们要将该值做如下处理：

$$\begin{aligned} I_{\text{value}} &= \text{Value} \times D \\ 1500 &= 72468000 \times D \\ D &= 2.06987 \times 10^{-5} \end{aligned}$$

其中，D 就是通道 I1 电流值比例因数。用户只要把通道 I1 秒平均电流有效值寄存器的实际读数乘以该比例因数，就能正确显示当前电流有效值。这里默认电流有效值为两位小数。

3.2 通道 I2 电流有效值比例因数

通道 I2 处理方式与通道 I1 相同。

3.3 电压通道有效值比例因数

电压通道处理方式和电流通道处理方式相同。

以上参数在电能表设计时就已确定，校表不应该改变以上参数。

V9801 数据手册

9.15.7.5. 校表流程

1. 通道 I1 能量比差校正

1.1 校正条件:

在校表台输入额定电流和额定电压，选择通道 I1 进行计量，功率因数为 1.0。

1.2 计算公式：公式 9-5

1.3 相关寄存器:

E1 功率比差寄存器（地址：0x10E8）

如果此时电能表误差为 4.5%，同时比差寄存器数据为 0x11345682。

$$\begin{aligned} S &= 2^{31} \left(\frac{1}{1+e} - 1 \right) + S_1 \left(\frac{1}{1+e} \right) \\ &= 2147483648 \times \left(\frac{1}{1+0.045} - 1 \right) + 288642690 \times \left(\frac{1}{1+0.045} \right) \\ &= 0xFFFA7CF014 + 0x1076AD6C \\ &= 0xAF39D80 \end{aligned}$$

2. 电流通道 A 角差校正

2.1 校正条件:

对校表台输入额定电流和额定电压，选择电流通道A进行计量，功率因数为 0.5L，角差校正使能（PM控制寄存器 1，[PMCtrl1](#)）。

2.2 计算公式：公式 9-8

2.3 相关寄存器：电流通道A角差校正寄存器（[PHCCtrl1](#)，地址：0x287B）

该寄存器必须首先清零。如果此时误差为 0.36%，计算数据 $S = \frac{3011}{2} \times 0.0036 \times \frac{819200}{819200} = 5$ ，此时，角差为负值，因为需要消除角差，即角差校正值应为正值，所以寄存器最高位应写入 0。最终写入寄存器的数据为 0x5。

3. 通道 I1 电流有效值校正

3.1 校正条件:

对校表台输入额定电流和额定电压。

3.2 计算公式：公式 9-5和公式 9-6

3.3 相关寄存器：通道 I1 电流有效值比差寄存器（SCI1，地址：0x10EB）

如果此时 I_n 为 10.00A，电表LCD显示有效值(I_1)为 13.43A，电流有效值比差寄存器的值为 0x21124562，则

V9801 数据手册

$$e = \frac{I_1 - I_n}{I_n} = \frac{1343 - 1000}{1000} = 34.3\%$$

$$\begin{aligned} S &= 2^{31} \left(\frac{1}{1+e} - 1 \right) + S_1 \left(\frac{1}{1+e} \right) \\ &= 2147483648 \times \left(\frac{1}{1+0.343} - 1 \right) + 554845538 \times \left(\frac{1}{1+0.343} \right) \\ &= 0xFFDF4F1B43 + 0x189FFFD0 \\ &= 0xFFFF7EF1B13 \end{aligned}$$

4. 电压有效值校正

4.1 校正条件:

对校表台输入额定电流和额定电压。

4.2 计算公式: 公式 9-5和公式 9-7

4.3 相关寄存器: 电压有效值比差寄存器 (SCU, 地址: 0x10EA)

如果此时 U_n 为 220.1V, 电表LCD显示电压有效值 (U_0) 为 230.04V, 电压有效值比差寄存器值为 0x10035251。

$$e = \frac{U_0 - U_1}{U_1} = \frac{23004 - 22010}{22010} = 4.5\%$$

$$\begin{aligned} S &= 2^{31} \left(\frac{1}{1+e} - 1 \right) + S_1 \left(\frac{1}{1+e} \right) \\ &= 2147483648 \times \left(\frac{1}{1+0.045} - 1 \right) + 268653137 \times \left(\frac{1}{1+0.045} \right) \\ &= 0xFFFA7CF014 + 0xF52CBB5 \\ &= 0x9CFBBC9 \end{aligned}$$

5. 通道 I2 校正

如果有两个通道, 则两个通道的能量比差、角差和电流有效值均需进行校正, 通道 I2 与通道 I1 的校正方式相同。

V9801 数据手册

10. 中断控制系统

中断控制电路的寄存器在上电复位、RSTn 低电平有效、WDT 溢出复位、恢复供电复位、IO/RTC 休眠唤醒复位或调试复位发生被复位为默认值。系统进入浅睡眠或者深睡眠后，中断控制电路寄存器停止工作，进入低功耗状态。

系统提供 4 个外部端口中断输入。使用外部端口中断的时候，需要同时设置 GPIO 寄存器确定 IO 引脚用于外部中断功能。

IE SFR（中断允许寄存器）、IP SFR（中断优先级寄存器）、EXIF SFR（扩展中断触发方式选择寄存器）、EICON SFR（扩展特殊寄存器）、EIE SFR（扩展中断允许寄存器）以及 EIP SFR（扩展中断优先级寄存器）为中断单元提供了中断使能、优先级控制和标志位等。对各个寄存器的解释如下所示。

10.1. IE SFR (0xA8)

表 10-1 IE SFR (0xA8)

位	功能
IE.7	EA - 全局中断使能位。控制着除中断向量 12 之外的所有中断的屏蔽与否。EA = 0，禁止所有中断。EA = 1，每一个中断的使能或者屏蔽由这些中断自己的使能位决定。
IE.6	ES1 - UART1 中断使能位。ES1 = 0，禁止 UART1 中断（TI1 和 RI1）。ES1 = 1，使能由 TI1 和 RI1 标志位产生的中断。
IE.5	ET2 - Timer2 中断使能位。ET2 = 0，禁止 Timer2 中断（TF2 或 EXF2）。ET2 = 1，使能由 TF2 或者 EXF2 标志位产生的中断。
IE.4	保留
IE.3	ET1 - Timer1 中断使能位。ET1 = 0，禁止 Timer1 中断（TF1）。ET1 = 1，使能由 TF1 标志位产生的中断。
IE.2	EX1 - 端口中断 1 使能位。EX1 = 0，禁止端口中断 1。EX1 = 1，使能由端口中断 1 产生的中断。
IE.1	ET0 - Timer0 中断使能位。ET0 = 0，禁止 Timer0 中断（TF0）。ET0 = 1，使能由 TF0 标志位产生的中断。
IE.0	EX0 - 端口中断 0 使能位。EX0 = 0，禁止端口中断 0。EX0 = 1，使能由端口中断 0 产生的中断。

位于 IE SFR 中的 EA 位（IE.7）是中断的全局使能位，控制着除了掉电中断之外的所有中断。当 EA = 1 的时候，每一个中断被使能还是被禁止，都由与它们相对应的中断使能位独立控制。当 EA = 0 的时候，屏蔽所有中断。

10.2. IP SFR (0xB8)

8051 提供两个级别的中断优先级：中断级别 1 和中断级别 0。所有中断的优先级可通过 IP SFR 和 EIP SFR 进行设置。中断级别 1 高于中断级别 0。所有的中断都可以被赋给高优先级或者低优先级。除了被赋予的优先级（高或者低）之外，每一个中断都有硬件查询顺序（参看“[中断资源列表](#)”，中断号越小，表明该中断的查询优先级越高）。有着相同中断级别（如中断级别 1 或中断级别 0）的中断同时发生的时候，根据它们相应的硬件查询顺序来决定先响应哪个中断。一个中断服务程序只能被另外一个拥有更高优先级的中断所打断。也就是说，中断级别 0 的中断服务程序的执行只能被中断级别 1 的中断打断。一旦某个中断得到了响应，那么它的中断服务程序就只能更高优先级的中断所打断。

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

表 10-2 IP SFR (0xB8)

位	功能
IP.7	保留。读出值为 1
IP.6	PS1 - UART1 中断 (RI1 或 TI1) 优先级控制位。PS1 = 0, 中断级别 0。PS1 = 1, 中断级别 1。
IP.5	PT2 - Timer2 中断 (TF2 或 EXF2) 优先级控制位。PT2 = 0, 中断级别 0。PT2 = 1, 中断级别 1。
IP.4	PS0 - 保留。
IP.3	PT1 - Timer1 中断 (TF1) 优先级控制位。PT1 = 0, 中断级别 0。PT1 = 1, 中断级别 1。
IP.2	PX1 - 端口中断 1 优先级控制位。PX1 = 0, 中断级别 0。PX1 = 1, 中断级别 1。
IP.1	PT0 - Timer0 中断 (TF0) 优先级控制位。PT0 = 0, 中断级别 0。PT0 = 1, 中断级别 1。
IP.0	PX0 - 端口中断 0 优先级控制位。PX0 = 0, 中断级别 0。PX0 = 1, 中断级别 1。

10.3. EIE SFR (0xE8)

表 10-3 EIE SFR (0xE8)

位	功能
EIE.7 ~ 5	保留。读出值为 1。
EIE.4	掉电中断 (中断向量 12) 使能位。0, 禁止; 1, 使能。
EIE.3	中断向量 11 使能位。0, 禁止; 1, 使能。
EIE.2	中断向量 10 使能位。0, 禁止; 1, 使能。
EIE.1	中断向量 9 使能位。0, 禁止; 1, 使能。
EIE.0	中断向量 8 使能位。0, 禁止; 1, 使能。

10.4. EIP SFR (0xF8)

表 10-4 EIP SFR (0xF8)

位	功能
EIP.7 ~ 5	保留。读出值为 1
EIP.4	中断向量 12 优先级控制位。0, 中断级别 0; 1, 中断级别 1。
EIP.3	中断向量 11 优先级控制位。0, 中断级别 0; 1, 中断级别 1。
EIP.2	中断向量 10 优先级控制位。0, 中断级别 0; 1, 中断级别 1。
EIP.1	中断向量 9 优先级控制位。0, 中断级别 0; 1, 中断级别 1。
EIP.0	中断向量 8 优先级控制位。0, 中断级别 0; 1, 中断级别 1。

V9801 数据手册

10.5. EXIF SFR (0X91)

表 10-5 EXIF SFR (0x91)

位	功能
EXIF.7	IE5 - 中断向量 11 标志位。IE4 = 1, 表示中断向量 11 产生了中断。IE5 必须由软件进行清 0。在中断向量 11 被使能的情况下, 使用软件设置 IE5=1 也会产生中断。
EXIF.6	IE4 - 中断向量 10 标志位。IE4 = 1, 表示中断向量 10 产生了中断。IE4 必须由软件进行清 0。在中断向量 10 被使能的情况下, 使用软件设置 IE4 = 1 也会产生中断。
EXIF.5	IE3 - 中断向量 9 标志位。IE3 = 1, 表示中断向量 9 产生了中断。IE3 必须由软件进行清 0。在中断向量 9 被使能的情况下, 使用软件设置 IE3 = 1 也会产生中断。
EXIF.4	IE2 - 中断向量 8 标志位。IE2 = 1, 表示中断向量 8 发生了中断。IE2 必须由软件进行清 0。在中断向量 8 被使能的情况下, 使用软件设置 IE2 = 1 也会产生中断。
EXIF.3	保留。读出值为 1。
EXIF.2 ~ 0	保留。读出值为 0。

10.6. EICON SFR (0XD8)

表 10-6 EICON SFR (0xD8)

位	功能
EICON.7	SMOD1 - UART1 波特率加倍使能位。当 SMOD1 = 1 的时候, UART1 的波特率加倍。
EICON.6	保留。读出值为 1。
EICON.5	保留。
EICON.4	保留。
EICON.3	PFI - 中断向量 12 标志位, 掉电中断。1, 表示发生掉电中断。在退出中断服务程序之前, 必须由软件将此位清 0。否则, 中断会再次发生。在掉电中断被使能的情况, 用软件设置此位也会产生掉电中断。
EICON.2 ~ 0	保留。读出值为 0。

V9801 数据手册

10.7. 中断处理

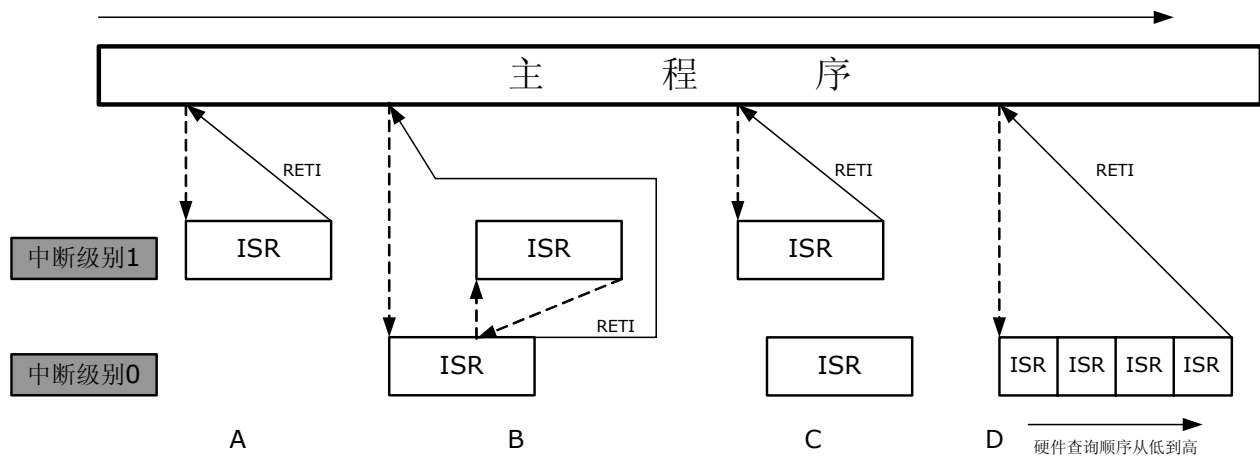


图 10-1 中断处理

图 10-1 描述了 V9801 的中断处理过程。在处理中断时，

- 当一个被使能的中断发生的时候，CPU 就会跳转到与这个中断相对应的中断向量地址，执行中断服务程序（Interrupt Service Routine, ISR）。只要不发生更高优先级的中断，CPU 会执行中断服务程序直到执行结束为止。每一个中断服务程序都以一个 RETI 指令（从中断返回）结束，如图中 A 所示。
- 在执行了 RETI 指令后，CPU 会返回到中断发生前将要被执行的那一条指令继续执行。在执行中断服务程序以前，CPU 都会执行完当前正在执行的指令。如果正在执行的指令是 RETI，或者是对寄存器 IP SFR、IE SFR、EIP SFR 和 EIE SFR 进行写操作的指令，那么 CPU 在执行完当前正在执行的指令后，会再多执行一条指令，然后才执行中断服务程序。
- 中断级别 1 的优先级高于中断级别 0，所以，中断级别 0 的 ISR 只能被中断级别 1 的 ISR 打断，如图中 B 和 C 所示。当中断级别 0 的 ISR 的执行被中断级别 1 的 ISR 打断后，待执行完中断级别 1 的 ISR 后，CPU 会返回被打断的中断级别 0 的 ISR 继续执行，至 RETI 指令结束，如图中 B 所示。
- 有着相同级别的中断同时发生时，根据它们相应的硬件查询顺序来决定先响应哪个中断（硬件查询顺序号越小，表明该中断的查询优先级越高），如图中 D 所示。
- 中断的响应时间由 CPU 的当前状态决定：
 - 最快的响应时间是五个指令周期：一个指令周期用来检测中断；四个用来执行 LCALL 指令，调用 ISR 中断服务程序；
 - 最大延时（13 个指令周期）发生在 CPU 正在执行 RETI 指令并且后面又紧跟着 MUL 或者 DIV 指令的时候，这 13 个指令周期分别是：一个指令周期用来检测中断；三个指令周期用来完成 RETI 指令；五个指令周期用来执行 MUL 或者 DIV 指令；四个指令周期用来执行调用 ISR 的 LCALL 指令。在这种情况下，最大的响应时间是 $13 \times 4 = 52$ 个时钟周期。
- 为了保证能够检测到边沿触发方式的中断，如端口中断 0/1/2/3，相应的中断信号输入端口应该保持 4 个时钟周期的高电平，然后，保持 4 个时钟周期的低电平。如果某一电平触发方式的中断发生时因标志位

V9801 数据手册

未置位或一个更高优先级的中断正在处理而无法进入中断服务程序，则，该中断输入信号一直保持有效，直至进入中断服务程序。

10.8. 中断扩展——中断向量 8

中断向量 8 被扩展为 7 个中断源，有 5 个寄存器与此相关。

表 10-7 中断向量 8 中断源

中断向量 8			中断源	使能位	中断源标记 (R/W)
向量地址	使能	标记 (R/W)			
43h	IE.7=1 EIE.0=1	IE2 (EXIF.4)	UART2 发送中断	ExInt2IE.0	ExInt2IFG.0
			UART2 接收中断	ExInt2IE.1	ExInt2IFG.1
			UART4 发送中断	ExInt2IE.2	ExInt2IFG.2
			UART4 接收中断	ExInt2IE.3	ExInt2IFG.3
			UART2 普通定时器溢出中断	ExInt2IE.4	ExInt2IFG.4
			UART4 普通定时器溢出中断	ExInt2IE.5	ExInt2IFG.5
			CF1 中断	ExInt2IE.7	ExInt2IFG.7

表 10-8 扩展中断使能寄存器 (ExInt2IE, 0x2843)

0x2843, R/W	扩展中断使能寄存器, ExInt2IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IE7	-	IE5	IE4	IE3	IE2	IE1	IE0
默认值	0	0	0	0	0	0	0	0

- 1, 使能; 0, 屏蔽

表 10-9 中断标志 (请求) 寄存器 (ExInt2IFG, 0x2840)

0x2840, R/W	中断标志 (请求) 寄存器, ExInt2IFG							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IR7	-	IR5	IR4	IR3	IR2	IR1	IR0
默认值	0	0	0	0	0	0	0	0

- 1, 有中断请求; 0, 无中断请求
- 扩展中断在被使能后才能在扩展中断标志寄存器中置位。软件在任何时刻都可以访问 ExInt2IFG, 但在中断未使能的情况下, 软件写入的扩展中断标志不能提起中断, 只有在中断被使能时, 在这个寄存器中写入 1, 触发软件中断
- 写入 0 清除中断标志

V9801 数据手册

表 10-10 扩展中断队列寄存器 (ExInt2OV, 0x2844)

0x2844, R/W	扩展中断队列寄存器, ExInt2OV							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IPND7	-	IPND5	IPND4	IPND3	IPND2	IPND1	IPND0
默认值	0	0	0	0	0	0	0	0

- 在 ExInt2IFG 中的标志 (请求) 还没有被软件清除的时候, 如果又发生了同一个中断, 则 ExInt2OV 中相应的位会置 1。这个位只是一个标记, 不会对中断造成任何影响, 需要软件清除。

表 10-11 扩展中断输入类型寄存器 (ExInt2IN, 0x2841)

0x2841, R/W	扩展中断输入类型寄存器, ExInt2IN							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	EDG7I	-	EDG5I	EDG4I	EDG3I	EDG2I	EDG1I	EDG0I
默认值	1	1	1	1	1	1	1	1

- 1, 边沿触发; 0, 电平触发
- 用户可任意配置为检测到中断源输入信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时捕捉中断源信号。

表 10-12 扩展中断输出类型寄存器 (ExInt2OUT, 0x2842)

0x2842, R/W	扩展中断输出类型寄存器, ExInt2OUT							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	EDGO
默认值	-	-	-	-	-	-	-	1

- 1, 边沿输出; 0, 电平输出
- 用户可任意配置为检测到中断输出信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时输出中断, 并向 CPU 提起中断, CPU 转入向量 43h 执行中断向量 8 中断服务程序 (Interrupt Service Routine, ISR)。

10.9. 中断扩展——中断向量 9

中断向量 9 被扩展为 8 个中断源, 有 5 个寄存器与此相关。

表 10-13 中断向量 9 的中断源

中断向量 9			中断源	使能位	中断源标记 (R/W)
向量地址	使能	标记 (R/W)			
4Bh	IE.7=1 EIE.1=1	IE3 (EXIF.5)	UART3 发送中断	ExInt3IE.0	ExInt3IFG.0
			UART3 接收中断	ExInt3IE.1	ExInt3IFG.1
			UART5 发送中断	ExInt3IE.2	ExInt3IFG.2
			UART5 接收中断	ExInt3IE.3	ExInt3IFG.3
			UART3 普通定时器溢出中断	ExInt3IE.4	ExInt3IFG.4

V9801 数据手册

			UART5 普通定时器溢出中断	ExInt3IE.5	ExInt3IFG.5
			RTC 秒中断	ExInt3IE.6	ExInt3IFG.6
			CF2 中断	ExInt2IE.7	ExInt2IFG.7

表 10-14 扩展中断使能寄存器 (ExInt3IE, 0x284B)

0x284B, R/W	扩展中断使能寄存器, ExInt3IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IE7	IE6	IE5	IE4	IE3	IE2	IE1	IE0
默认值	0	0	0	0	0	0	0	0

- 1, 使能; 0, 屏蔽

表 10-15 中断标志 (请求) 寄存器 (ExInt3IFG, 0x2848)

0x2848, R/W	中断标志 (请求) 寄存器, ExInt3IFG							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IR7	IR6	IR5	IR4	IR3	IR2	IR1	IR0
默认值	0	0	0	0	0	0	0	0

- 1, 有中断请求; 0, 无中断请求
- 扩展中断在被使能后才能在扩展中断标志寄存器中置位。软件在任何时刻都可以访问 ExInt3IFG, 但在中断未使能的情况下, 软件写入的扩展中断标志不能提起中断, 只有在中断被使能时, 在这个寄存器中写入 1, 触发软件中断。
- 写入 0 清除中断标志。

表 10-16 扩展中断队列寄存器 (ExInt3OV, 0x284C)

0x284C, R/W	扩展中断队列寄存器, ExInt3OV							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	IPND7	IPND6	IPND5	IPND4	IPND3	IPND2	IPND1	IPND0
默认值	0	0	0	0	0	0	0	0

- 在 ExInt3IFG 中的标志 (请求) 还没有被软件清除的时候, 如果又发生了同一个中断, 则 ExInt3IFG 中相应的位会置 1。这个位只是一个标记, 不会对中断造成任何影响, 需要软件清除。

表 10-17 扩展中断输入类型寄存器 (ExInt3IN, 0x2849)

0x2849, R/W	扩展中断输入类型寄存器, ExInt3IN							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	EDG7I	EDG6I	EDG5I	EDG4I	EDG3I	EDG2I	EDG1I	EDG0I
默认值	1	1	1	1	1	1	1	1

- 1, 边沿触发; 0, 电平触发
- 用户可任意配置为检测到中断源输入信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时捕捉中断源信号。

V9801 数据手册

表 10-18 扩展中断输出类型寄存器 (ExInt3OUT, 0x284A)

0x284A, R/W	扩展中断输出类型寄存器, ExInt3OUT							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	EDGO
默认值	-	-	-	-	-	-	-	1

- 1, 边沿输出; 0, 电平输出
- 用户可任意配置为检测到中断输出信号的边沿(上升沿或下降沿)或电平(高电平或低电平)时输出中断向量 9,并向 CPU 提起中断,CPU 转入向量 4Bh 执行中断向量 9 中断服务程序(Interrupt Service Routine, ISR)。

10.10. 中断扩展——中断向量 10

中断向量 10 被扩展为 6 个中断源,有 5 个寄存器与此相关。

表 10-19 中断向量 10 中断源

中断向量 10			中断源	使能位	中断源标记 (R/W)
向量地址	使能	标记 (R/W)			
53h	IE.7=1 EIE.2=1	IE4 (EXIF.6)	RTC 非法数据中断	ExInt4IE.0	ExInt4IFG.0
			增强型 UART1 (EUART1) 的接收/发送/溢出中断	ExInt4IE.1	ExInt4IFG.1
			端口中断 2 (INT2) 下降沿触发	ExInt4IE.2	ExInt4IFG.2
			端口中断 3 (INT3) 下降沿触发	ExInt4IE.3	ExInt4IFG.3
			过零点中断	ExInt4IE.5	ExInt4IFG.5
			增强型 UART2 (EUART2) 的接收/发送/溢出中断	ExInt4IE.6	ExInt4IFG.6

表 10-20 扩展中断使能寄存器 (ExInt4IE, 0x2853)

0x2853, R/W	扩展中断使能寄存器, ExInt4IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	IE6	IE5	-	IE3	IE2	IE1	IE0
默认值	0	0	0	0	0	0	0	0

- 1, 使能; 0, 屏蔽

表 10-21 中断标志 (请求) 寄存器 (ExInt4IFG, 0x2850)

0x2850, R/W	中断标志 (请求) 寄存器, ExInt4IFG							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	IR6	IR5	-	IR3	IR2	IR1	IR0
默认值	0	0	0	0	0	0	0	0

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

- 1, 有中断请求; 0, 无中断请求
- 扩展中断在被使能后才能在扩展中断标志寄存器中置位。软件在任何时刻都可以访问 ExInt4IFG, 但在中断未使能的情况下, 软件写入的扩展中断标志不能提起中断, 只有在中断被使能时, 在这个寄存器中写入 1, 触发软件中断。
- 写入 0 清除中断标志。

表 10-22 扩展中断队列寄存器 (ExInt4OV, 0x2854)

0x2854, R/W	扩展中断队列寄存器, ExInt4OV							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	IPND6	IPND5	-	IPND3	IPND2	IPND1	IPND0
默认值	0	0	0	0	0	0	0	0

- 在 ExInt4IFG 中的标志 (请求) 还没有被软件清除的时候, 如果又发生了同一个中断, 则 ExInt4OV 中相应的位会置 1。这个位只是一个标记, 不会对中断造成任何影响, 需要软件清除。

表 10-23 扩展中断输入类型寄存器 (ExInt4IN, 0x2851)

0x2851, R/W	扩展中断输入类型寄存器, ExInt4IN							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	EDG6I	EDG5I	-	EDG3I	EDG2I	EDG1I	EDG0I
默认值	1	1	1	1	1	1	1	1

- 1, 边沿触发; 0, 电平触发
- 用户可任意配置为检测到中断源输入信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时捕捉中断源信号。

表 10-24 扩展中断输出类型寄存器 (ExInt4OUT, 0x2852)

0x2852, R/W	扩展中断输出类型寄存器, ExInt4OUT							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	EDGO
默认值	-	-	-	-	-	-	-	1

- 1, 边沿输出; 0, 电平输出
- 用户可任意配置为检测到中断输出信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时输出中断, 并向 CPU 提起中断, CPU 转入向量 53h 执行中断向量 10 中断服务程序 (Interrupt Service Routine, ISR)。

10.11. 中断扩展——中断向量 11

中断向量 11 被扩展为 8 个中断源, 有 5 个寄存器与此相关。

V9801 数据手册

表 10-25 中断向量 11 中断源

中断向量 11			中断源	使能位	中断源标记 (R/W)
向量地址	使能	标记 (R/W)			
5Bh	IE.7=1 EIE.3=1	IE5 (EXIF.7)	TimerA 溢出中断	ExInt5IE.0	ExInt5IFG.0
			TimerA 捕获中断 0	ExInt5IE.1	ExInt5IFG.1
			TimerA 捕获中断 1	ExInt5IE.2	ExInt5IFG.2
			TimerA 捕获中断 2	ExInt5IE.3	ExInt5IFG.3

表 10-26 扩展中断使能寄存器 (ExInt5IE, 0x28A5)

0x28A5, R/W	扩展中断使能寄存器, ExInt4IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	IE3	IE2	IE1	IE0
默认值	0	0	0	0	0	0	0	0

- 1, 使能; 0, 屏蔽

表 10-27 中断标志 (请求) 寄存器 (ExInt5IFG, 0x28A2)

0x28A2, R/W	中断标志 (请求) 寄存器, ExInt4IFG							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	IR3	IR2	IR1	IR0
默认值	0	0	0	0	0	0	0	0

- 1, 有中断请求; 0, 无中断请求
- 扩展中断在被使能后才能在扩展中断标志寄存器中置位。软件在任何时刻都可以访问 ExInt5IFG, 但在中断未使能的情况下, 软件写入的扩展中断标志不能提起中断, 只有在中断被使能时, 在这个寄存器中写入 1, 触发软件中断。
- 写入 0 清除中断标志。

表 10-28 扩展中断队列寄存器 (ExInt5OV, 0x28A6)

0x28A6, R/W	扩展中断队列寄存器, ExInt5OV							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	IPND3	IPND2	IPND1	IPND0
默认值	0	0	0	0	0	0	0	0

- 在 ExInt5IFG 中的标志 (请求) 还没有被软件清除的时候, 如果又发生了同一个中断, 则 ExInt5OV 中相应的位会置 1。这个位只是一个标记, 不会对中断造成任何影响, 需要软件清除。

V9801 数据手册

表 10-29 扩展中断输入类型寄存器 (ExInt5IN, 0x28A3)

0x28A3, R/W	扩展中断输入类型寄存器, ExInt5IN							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	EDG3I	EDG2I	EDG1I	EDG0I
默认值	1	1	1	1	1	1	1	1

- 1, 边沿触发; 0, 电平触发
- 用户可任意配置为检测到中断源输入信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时捕捉中断源信号。

表 10-30 扩展中断输出类型寄存器 (ExInt5OUT, 0x28A4)

0x28A4, R/W	扩展中断输出类型寄存器, ExInt5OUT							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	EDGO
默认值	-	-	-	-	-	-	-	1

- 1, 边沿输出; 0, 电平输出
- 用户可任意配置为检测到中断输出信号的边沿 (上升沿或下降沿) 或电平 (高电平或低电平) 时输出中断, 并向 CPU 提起中断, CPU 转入向量 5Bh 执行中断向量 11 中断服务程序 (Interrupt Service Routine, ISR)。

10.12. 中断资源列表

对于扩展中断——中断向量 8、9、10 和 11 而言, 中断响应程序应该先清除扩展中断标志位, 再清除中断向量 8、9、10 和 11 对应的内核中断标志位。

对于位于同一个中断向量中的扩展中断源, 用户可以采用查询方式或者中断方式响应中断事件。在进入中断服务程序后, 用户需要对中断标志位和中断使能位进行“与”操作, 从而判断中断源。

表 10-31 中断资源列表

硬件查询顺序	向量	说明	内核 En	扩展 En	内核 Flag	扩展 Flag
0 (最高查询优先级)	03h	端口中断 0 (INT0), 低电平/下降沿触发	IE.0		TCON.1	
1 (TF0)	0Bh	Timer 0 中断	IE.1		TCON.5	
2	13h	端口中断 1 (INT1), 低电平/下降沿触发	IE.2		TCON.3	
3 (TF1)	1Bh	Timer 1 中断	IE.3		TCON.7	
4	23h	保留				
5 (TF2, EXF2)	2Bh	Timer 2 中断	IE.5		T2CON.7	
6	33h	保留				

V9801 数据手册

7 (TI1, RI1)	3Bh	UART 1 收中断	IE.6		SCON1.0	
		UART 1 发送中断			SCON1.1	
8	43h	UART2 发送中断	EIE.0	ExInt2IE.0	EXIF.4	ExInt2IFG.0
		UART2 接收中断		ExInt2IE.1		ExInt2IFG.1
		UART4 发送中断		ExInt2IE.2		ExInt2IFG.2
		UART4 接收中断		ExInt2IE.3		ExInt2IFG.3
		UART2 中普通定时器溢出中断		ExInt2IE.4		ExInt2IFG.4
		UART4 中普通定时器溢出中断		ExInt2IE.5		ExInt2IFG.5
		保留				
		CF1 中断		ExInt2IE.7		ExInt2IFG.7
9	4Bh	UART3 发送中断	EIE.1	ExInt3IE.0	EXIF.5	ExInt3IFG.0
		UART3 接收中断		ExInt3IE.1		ExInt3IFG.1
		UART5 发送中断		ExInt3IE.2		ExInt3IFG.2
		UART5 接收中断		ExInt3IE.3		ExInt3IFG.3
		UART3 中定时器溢出中断		ExInt3IE.4		ExInt3IFG.4
		UART5 中定时器溢出中断		ExInt3IE.5		ExInt3IFG.5
		RTC 秒中断		ExInt3IE.6		ExInt3IFG.6
		CF2 中断		ExInt3IE.7		ExInt3IFG.7
10	53h	RTC 非法数据中断	EIE.2	ExInt4IE.0	EXIF.6	ExInt4IFG.0
		增强型 UART1 (EUART1) 的接收/发送/溢出中断 RIF/SIF/OVIF (0x2A04)		RCIE (0x2A05.5) SDIE (0x2A05.6) ExInt4IE.1		ExInt4IFG.1
		端口中断 2 (INT2), 下降沿触发		ExInt4IE.2		ExInt4IFG.2
		端口中断 3 (INT3), 下降沿触发		ExInt4IE.3		ExInt4IFG.3
		保留				
		过零点中断		ExInt4IE.5		ExInt4IFG.5
		增强型 UART2 (EUART2) 的接收/发送/溢出中断 RIF/SIF/OVIF (0x2B04)		RCIE (0x2B05.5) SDIE (0x2B05.6) ExInt4IE.6		ExInt4IFG.6
		保留				
11	5Bh	TimerA 溢出中断	EIE.3	ExInt5IE.0	EXIF.7	ExInt5IFG.0
		TimerA 捕获中断 0		ExInt5IE.1		ExInt5IFG.1
		TimerA 捕获中断 1		ExInt5IE.2		ExInt5IFG.2
		TimerA 捕获中断 2		ExInt5IE.3		ExInt5IFG.3
		保留				

V9801 数据手册

		保留				
		保留				
		保留				
12 (最低查询 优先级)	63h	掉电中断	EIE.4		EICON.3	

V9801 数据手册

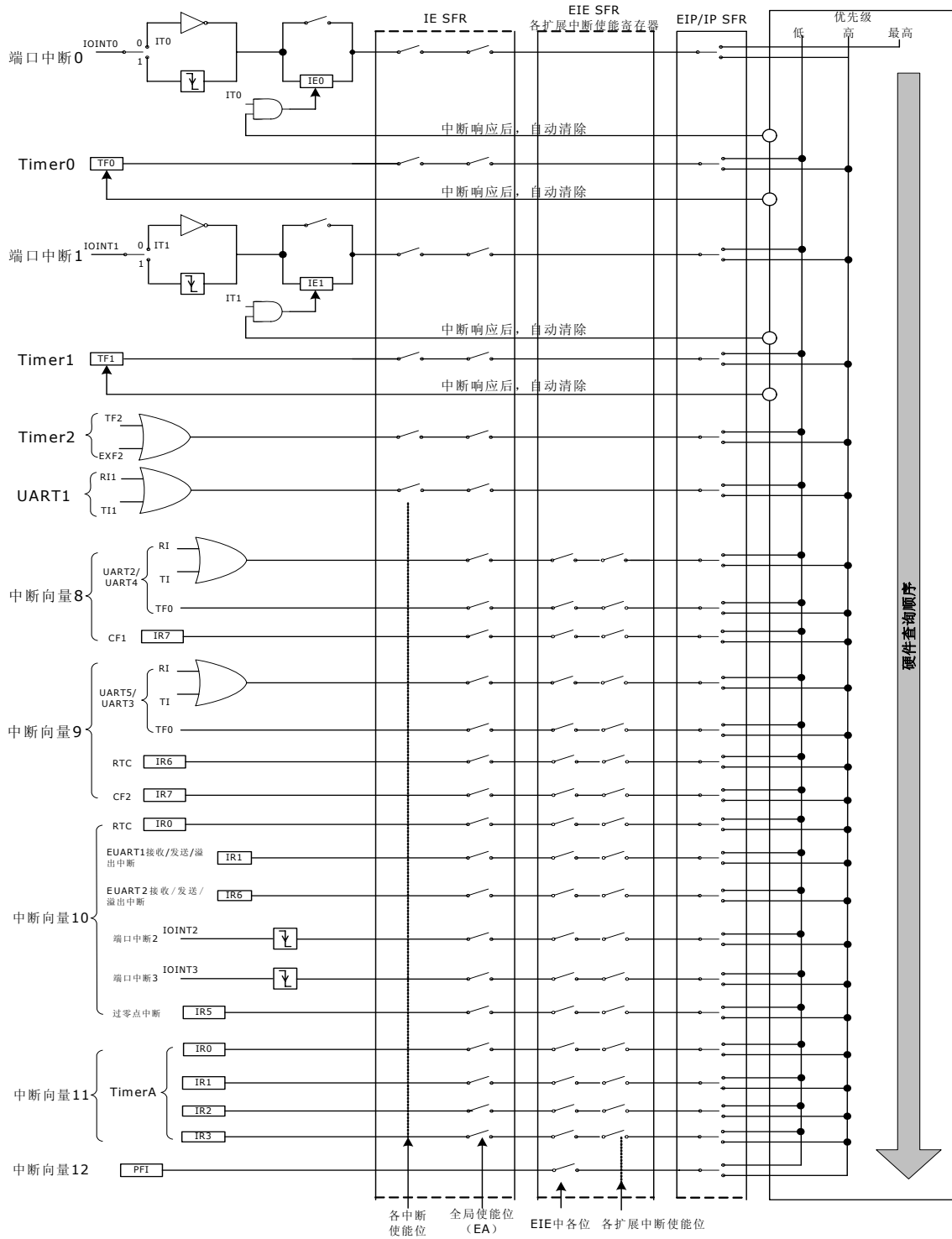


图 10-2 中断控制系统

V9801 数据手册

11. TIMERS/UART

所有的 UART 串行口和定时器在上电复位、RSTn 低电平有效、WDT 溢出复位、RTC/IO 休眠唤醒复位、恢复供电复位或调试复位发生后被复位为默认值。系统进入浅睡眠或者深睡眠状态后，UART 串行口和定时器会停止工作，进入低功耗状态。

11.1. 定时器/计数器

V9801 可提供最多 8 个硬件定时器：

1. 具有比较/捕获功能的 16 位计数器，TimerA；
2. 8052 的 Timer0、Timer1 和 Timer2。其中，Timer0 和 Timer2 是普通定时器，而，Timer1 除了作为普通定时器外，还可被用作 UART1 的波特率发生器。使用 Timer0 和 Timer1 的计数器功能，以及 Timer2 的计数器/捕获功能时，需要对 GPIO 进行设置；
3. 每一个扩展外设的 UART 串行口（UART2~UART5）都带有一个波特率发生器（与 Timer1 兼容）和一个普通定时器（与 Timer0 兼容）。每一个扩展外设 UART 串行口均使用自带的波特率发生器。普通定时器的定时溢出事件既可以通过中断来响应，也可以通过查询标志位的方式来响应；波特率发生器作为普通定时器使用时并不会提起中断，而是把相应的溢出标志位置位。

本节仅对 8052 微控制器的 Timer0/Timer1/Timer2 进行介绍，UART 串行口自带的普通定时器将在“[UART](#)”一节中介绍。

用户可通过配置寄存器 CKCON SFR，选择 Timer0、Timer1 和 Timer2 的时钟源（clk/12 或 clk）；通过配置扩展 UART 的控制/状态寄存器，用户可以选择与其相应的波特率发生器和普通定时器的时钟源（clk/12 或 clk）。

11.1.1. TIMERA

TimerA 是一个 16 位计数器，有 3 个比较/捕获模块，具有四种工作模式，且，有 8 种输出模式的 3 个可配置输出单元。

表 11-1 TimerA 相关寄存器列表

地址	说明	可读 (R) /可写 (W)
0x2900	TACTL, TimerA的控制寄存器	R/W
0x2902~0x2903	TAR, TimerA计数器的值	R
0x2904~0x2905	TACCTL0~TACCTH0, TimerA的捕获/比较控制寄存器0	R/W
0x2906~0x2907	TACCTL1~TACCTH1, TimerA的捕获/比较控制寄存器1	R/W
0x2908~0x2909	TACCTL2~TACCTH2, TimerA的捕获/比较控制寄存器2	R/W
0x290A~0x290B	TACCR0, TimerA的捕获/比较0寄存器	R/W
0x290C~0x290D	TACCR1, TimerA的捕获/比较1寄存器	R/W
0x290E~0x290F	TACCR2, TimerA的捕获/比较2寄存器	R/W

V9801 数据手册

下面将对各相关寄存器做出说明。

表 11-2 Timer A 计数寄存器 (TAR, 0x2902~0x2903)

0x2902~0x2903, R	Timer A 计数寄存器, TAR
TAR	该寄存器的值就是 16 位定时器/计数器的值。在 V9801 中, 该寄存器设定为只读, 不可由软件写入, 但可以由软件复位。另, TimerA 溢出时会提起中断。
默认值	0

表 11-3 Timer A 控制寄存器 (TACTL, 0x2900)

0x2900, R/W	Timer A 控制寄存器, TACTL							
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TACTL	ID1	ID0	MC1	MC0	TSEL	CLR	TAIE	TAIFG
默认值	0	0	0	0	-	0	0	0

表 11-4 TimerA 控制寄存器的位说明

位	说明
Bit[7:6]	ID1/ID0, 分频系数: 00: 分频系数为 2 01: 分频系数为 4 10: 分频系数为 8 11: 分频系数为 16
Bit[5:4]	MC1/MC0, 工作模式选择 (图 11-1): 00: Stop Mode, 计数器停止工作; 01: Up Mode, 计数器计数到寄存器 TACCRO 的值后, 再从 0 开始重新计数; 10: Continuous Mode, 计数器计数到 FFFFh 后, 再从 0 开始重新计数; 11: Up/Down Mode, 计数器连续计数到寄存器 TACCRO 的值后, 再递减计数到 0。
Bit3	TSEL, 时钟源选择 0: MCU 运行时钟频率/128 1: MCU 运行时钟频率
Bit2	CLR: 清除计数器的值 (TAR)。当 CLR=1 时, TAR 清零, [ID1, ID0]=00; Up/Down Mode 下, 计数器直接从 0 开始重新计数。
Bit1	TAIE: TimerA 的中断允许控制 当 EIE.3=1, 且, TAIE=1 时, 使能 TimerA 溢出中断; 清零则禁止。
Bit0	TAIFG: TimerA 的中断标记。0, 没有中断; 1, 存在中断。 Up Mode: 当定时器从寄存器 TACCRO 的值到 0000h 的时候, TAIFG 置位, 参考图 10-3; Continuous Mode: 当定时器从 FFFFh 到 0000h 的时候, TAIFG 置位; Up/down Mode: 定时器先从 0000h 递增至 TACCRO 的值, 再从 TACCRO 的值递减到 0000h, 递减过程中, 从 0001h 递减到 0000h 的那个时刻, TAIFG 置位。

V9801 数据手册

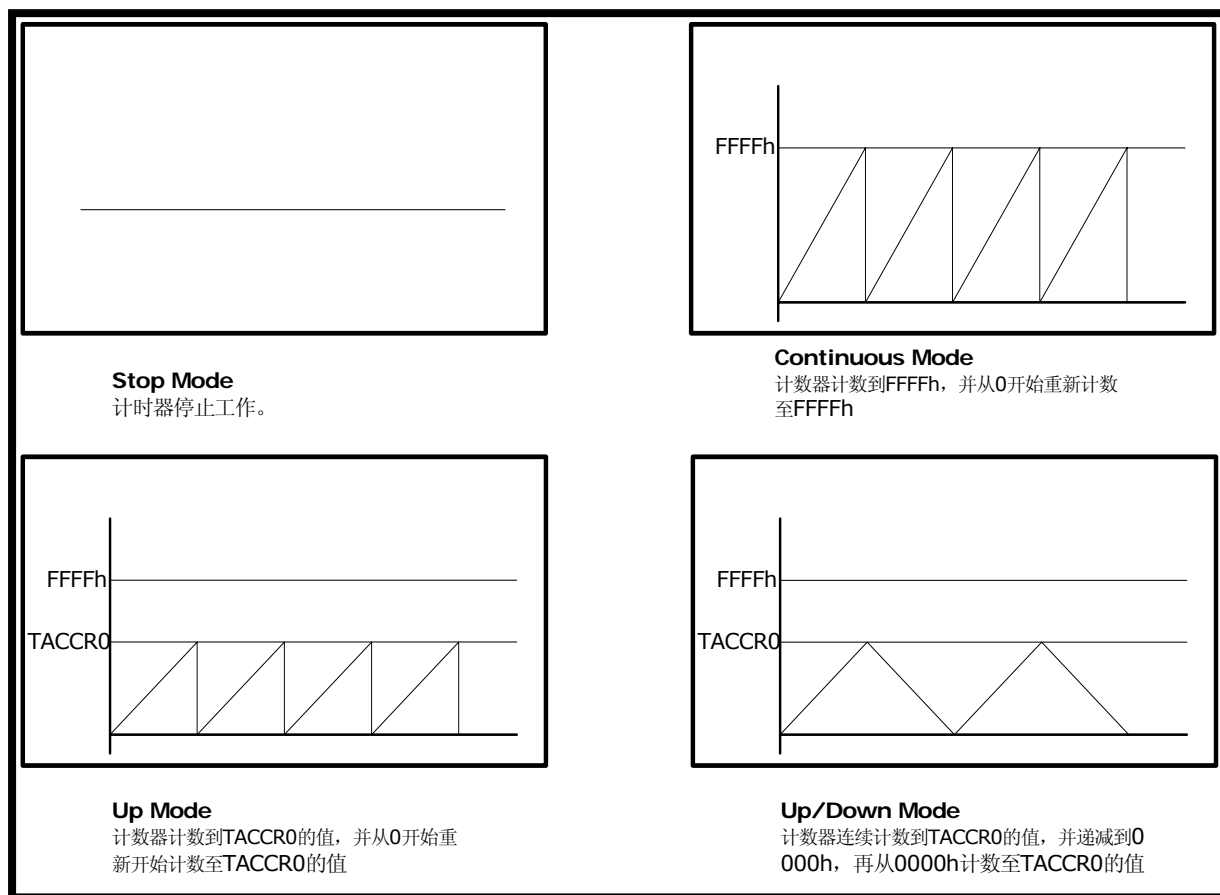


图 11-1 TimerA 的工作模式

当 $MCx > 0$ 时，或有时钟输入时，计时器/计数器工作开启；在 Up mode 或 Up/Down mode 下，如果向寄存器 TACCRO 写入 0，则计时器/计数器停止工作，而向该寄存器写入非零的值，可以重启定时器，从 0000h 开始计数至 TACCRO 的值。

在 Up mode 下，在定时器/计数器运行时改变 TACCRO 值，则：如果新的值大于等于原来的值或定时器目前的计数，则定时器/计数器会计数到新的 TACCRO 的值后再重新从 0 开始计数；如果新的 TACCRO 的值小于定时器目前的计数，则当 TACCRO 值重新设定后，定时器再计一次数后直接从 0 开始重新计数。

在 Up/Down mode 下，在定时器/计数器递减计数时改变 TACCRO 的值，则计时器继续保持递减计数，直到 0000h，然后，从 0000h 递增至新的 TACCRO 的值；在定时器/计数器递增计数时改变 TACCRO 的值，则：如果新的值大于或等于原来的值或定时器目前的计数，则计时器递增计数到新的 TACCRO 的值，再递减到 0000h；如果新的值小于定时器目前的计数，则当 TACCRO 重新设定后，定时器再递增计数一次后开始递减计数到 0000h。

在 Continuous Mode 下，用户可根据自己的需要设定输出频率，如图 11-2 所示。

V9801 数据手册

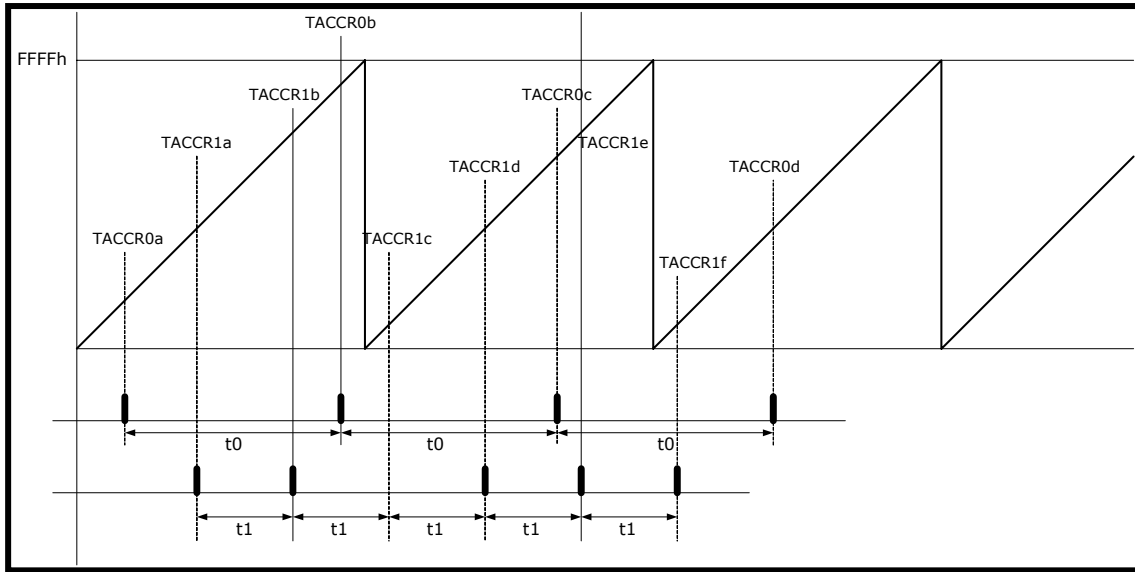


图 11-2 Continuous Mode 的用途

在图 11-2 中, TACCR0a 或 TACCR1a 为 Ta0 或 Ta1 时刻的寄存器 TACCR0 或 TACCR1 的值, TACCR0b 或 TACCR1b 为 Tb0 或 Tb1 时刻 (Tb0=Ta0+t0, Tb1=Ta1+t1) 的 TACCR0 或 TACCR1 的值, 依次类推。

上图表明, 在 Continuous Mode 下, 中断使能时 (CCIE=1, Bit4, TACCTLx, 见表 11-5), 用户可设定 TimerA 每隔一段时间 (如上图中的 t0 或 t1) 产生一个中断, 即, 当 TAR=TACCR0a 和 TACCR1a 时, 分别产生一个中断, CCIFG (Bit0, TACCTLx, 见表 11-5) 分别置标志位; 当 TAR=TACCR0b 和 TACCR1b 时, 又分别产生一个中断, 依次类推。其中, t0 和 t1 相互独立, 互不影响。因为在 V9801 中, TimerA 有三个不同的比较/捕获模块, 所以, 用户最多可设置三个不同的输出频率。在这一应用中, 当定时器从 FFFFh 计数到 0000h 的时候, TAIFG 仍会置位。

表 11-5 TimerA 的捕获/比较模块 x*的控制寄存器 (0x2904~0x2909)

0x2904~0x2909, R/W	TimerA 的捕获/比较模块 x 的控制寄存器, TACCTLx~TACCTHx							
	Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8
高字节	CM1	CM0	CCIS1	CCIS0	SCS	SCCI	-	CAP
默认值	0	0	0	0	0	0	0	0
低字节	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
默认值	OUTMOD2	OUTMOD1	OUTMOD0	CCIE	CCI	OUT	COV	CCIFG
	0	0	0	0	-	0	0	0

x=0~2, 分别表示TimerA的捕获/比较模块 0/1/2, 各模块的控制寄存器地址见表 11-1。

V9801 数据手册

表 11-6 TimerA 的捕获/比较模块 x 的控制寄存器位定义

位	说明		
Bit[15:14]	CM1/CM0: 捕获模式选择		
	Bit14~bit15	捕获模式	说明
	00	禁止	禁止捕获模式
	01	上升沿	上升沿捕获
	10	下降沿	下降沿捕获
11	跳变沿	在上升沿和下降沿都捕获	
Bit[13:12]	CCIS1/CCIS0: 输入信号选择, 这两个位定义捕获信号的来源, 在比较模式下无效。复位后, 该位初始值为 0。 0, 选择输入引脚 TA0/TA1/TA2 上的信号; 1 或 2, 输入 0; 3, 输入 1。		
Bit11	SCS: 用于使捕获输入信号与定时器时钟同步。 0, 非同步的捕获; 1, 同步的捕获。复位后, 该位初始值为 0。		
Bit10	SCCI: 选中的输入信号 (引脚 TA0/TA1/TA2 上的输入信号、1 或 0) 随着比较信号 EQUx 锁存进入有一个对用户透明的锁存器, 通过这个位, 可以读出它的值。复位后, 该位初始值为 0。		
Bit9	只读, 读出的值永远是 0。		
Bit8	CAP: 设置工作于捕获还是比较模式。 0, 比较模式, 用于产生 PWM 输出信号或在特定的时间间隔内产生中断信号; 1, 捕获模式, 用于计算速度或测量时间, 将定时器的值 (TAR) 捕获进入寄存器 TACCR0/1/2。		
Bit[7:5]	OUTMOD2/OUTMOD1/OUTMOD0: 选择输出模式, 脉冲输出详见图 11-3。		
	Bit5~bit7	输出模式	说明
	000	输出	相应引脚 TAx 上输出 OUT 位的值
	001	置位	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出置位。置位一直保持, 至定时器被复位, 或用户选择了其它输出模式并输出。
	010	翻转/复位	当 TAR= TACCRx (x=0~2) 时, 相应引脚 TAx 的输出翻转; 当 TAR=TACCR0 时, 引脚 TAx 的输出复位。 该输出模式不适用于引脚 TA0 上的输出。
	011	置位/复位	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出置位; 当 TAR=TACCR0 时, 引脚 TAx 的输出复位。 该输出模式不适用于引脚 TA0 上的输出。
	100	翻转	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出翻转。
	101	复位	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出复位。复位一直保持, 至用户选择了其它的输出模式, 并输出。
	110	翻转/置位	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出翻转; 当 TAR=TACCR0 时, 引脚 TAx 的输出置位。 该输出模式不适用于引脚 TA0 上的输出。
	111	复位/置位	当 TAR=TACCRx (x=0~2) 时, 相应引脚 TAx 的输出复位; 当 TAR=TACCR0 时, 引脚 TAx 的输出置位。 该输出模式不适用于引脚 TA0 上的输出。

V9801 数据手册

Bit4	CCIE: 中断使能, 使能或者禁止捕获/比较模块 x 提起的中断。 CCIE=0, 禁止; CCIE=1, 使能。
Bit3	CCI: 捕获/比较输入信号 选中的输入信号 (引脚 TA0/TA1/TA2 上的输入信号、1 或 0) 可用通过这个位读出来。复位后, 该位初始值为 0。
Bit2	OUT: 如果 bit5~bit7 配置为 000, 引脚 TA0/TA1/TA2 上输出 OUT 位的值。
Bit1	COV: 捕获溢出标志 选中捕获模式, COV= 0: 捕获信号的产生被复位, 捕获事件不能将COV位置位。 选中捕获模式, COV= 1: 如果发生了第二次捕获事件, 而第一次捕获的值还没有被读出, 溢出标志位 COV 置位。必须使用软件对溢出标志位进行复位, 读出捕获的值并不能对它进行复位。
Bit0	捕获/比较中断标志: CCIFG 捕获模式: 如果置位, 表示定时器的值 (TAR) 被捕获进入了寄存器 TACCR0/1/2, 参考图 11-3。 比较模式: 如果置位, 表示定时器的值 (TAR) 等于寄存器TACCR0/1/2中的数据, 参考图11-3。 在模块0中, 当中断请求被接受之后, CCIFG自动复位。 在模块 1 和模块 2 中, 当中断请求被接受之后, 提起中断的标志位自动复位。如果相应的中断使能位被清零, 则不会产生中断, 但是这些标志位还是会置位。这样, 这些标志位必须用软件进行复位。当相应的中断使能位置位的时候, 软件设置 CCIFG 也会产生中断。

在图 11-3 中, 用户通过设置 OUTMOD2/OUTMOD1/OUTMOD0 三个位, 可以选择不同的输出模式。其中, 当这三个位被配为 010/011/110/111 的时候, 输出脉冲的频率和占空比改变, 从而实现脉冲宽度调制 (PWM)。

V9801 数据手册

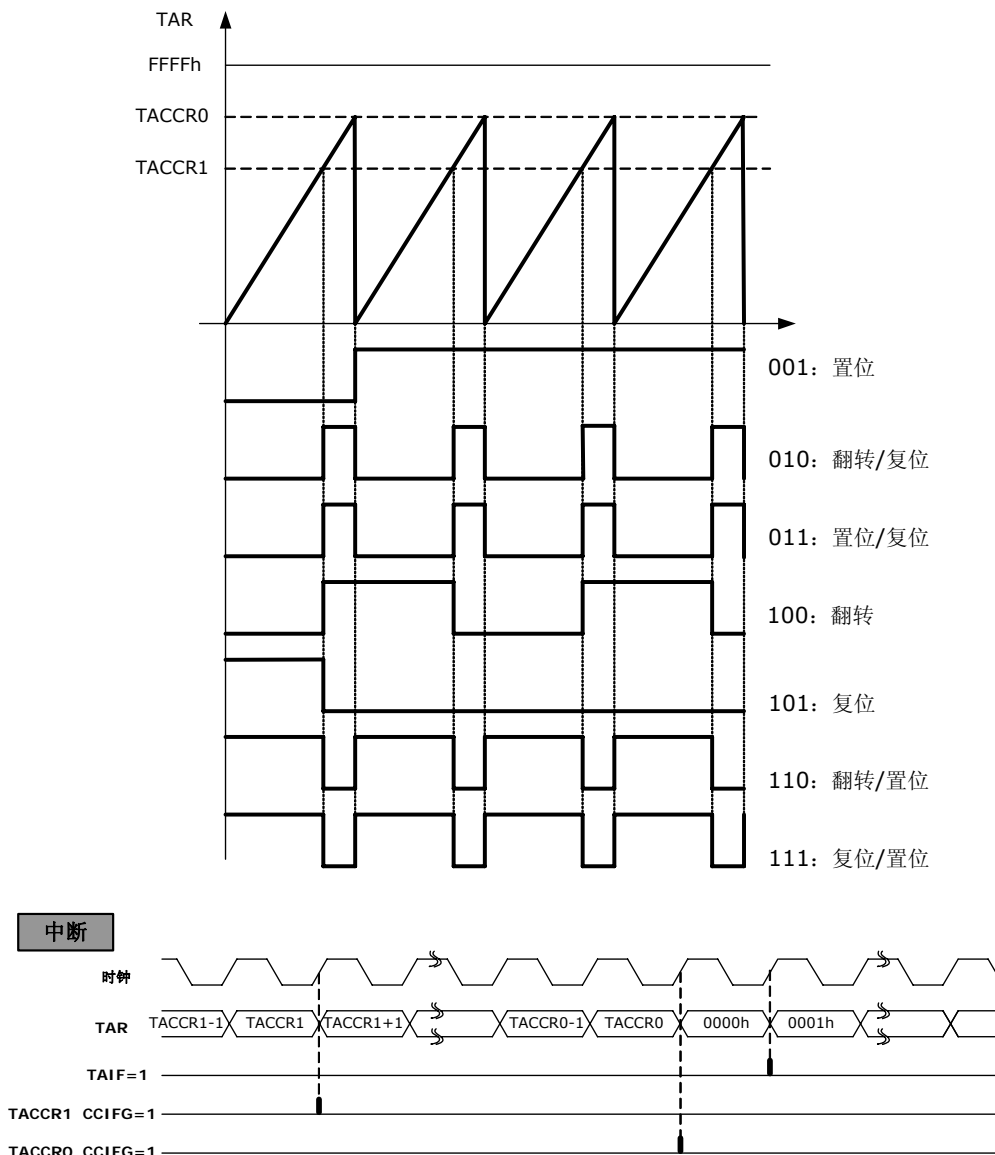


图 11-3 Up Mode, TimerA 比较模式下的 TA1 引脚的输出

11.1.2. TIMERO/TIMER1/TIMER2

11.1.2.1. 定时器速率控制

当 [CKCON_SFR \(0x8E\)](#) 中的位 CKCON.5、CKCON.4 和 CKCON.3 被设置为 1 时，相应的定时器每个时钟周期进行一次计数。反之，相应的定时器每 12 个时钟周期进行一次计数。定时器的控制相互独立。复位后这三个位都是 0。

V9801 数据手册

表 11-7 寄存器 CKCON 位定义

位	功能
CKCON.5	T2M – Timer2 时钟源选择。T2M = 0, 使用 clk/12 作为时钟源; T2M = 1, 使用 clk 作为时钟源。
CKCON.4	T1M – Timer1 时钟源选择。T1M = 0, 使用 clk/12 作为时钟源; T1M = 1, 使用 clk 作为时钟源。
CKCON.3	T0M – Timer0 时钟源选择。T0M = 0, 使用 clk/12 作为时钟源; T0M = 1, 使用 clk 作为时钟源。

11.1.2.2. TIMERO 和 TIMER1

Timer0 和 Timer1 都有四种工作模式，由 TMOD SFR（表 11-8）和 TCON SFR（表 11-9）进行控制。四种工作模式分别为：

- 13 位定时器/计数器（模式 0）
- 16 位定时器/计数器（模式 1）
- 自动重新加载初值的 8 位定时器/计数器（模式 2）
- 两个 8 位的定时器/计数器（模式 3，仅 Timer0 能工作在这种模式下）

表 11-8 Timer0/1 模式控制寄存器（TMOD SFR, 0x89）

位	功能															
TMOD.7	GATE1 – Timer1 的门控信号。当 GATE1 = 1 时, Timer1 只有在引脚 INT1 = 1 (Pin30) 并且 TR1 (TCON.6) = 1 的情况下工作。当 GATE1 = 0 时, Timer1 在 TR1 = 1 的情况下工作, 而与引脚 INT1 的状态无关。															
TMOD.6	C/T1 – Timer1 模式选择位。C/T1 = 0, Timer1 作定时器用, 由时钟 (clk 或 clk/12, 由 CKCON.4 位决定) 驱动。C/T1 = 1, Timer1 作计数器用, 由引脚 T1 (Pin33) 输入信号驱动, 对引脚 T1 (Pin33) 上输入信号的 1-0 的跳变进行计数。															
TMOD.5	T1M1 – Timer1 模式选择位 1															
TMOD.4	T1M0 – Timer1 的模式选择位 0, 按照如下的编码进行选择: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>T1M1</th> <th>T1M0</th> <th>Mode</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>模式 0: 13 位定时器/计数器</td> </tr> <tr> <td>0</td> <td>1</td> <td>模式 1: 16 位定时器/计数器</td> </tr> <tr> <td>1</td> <td>0</td> <td>模式 2: 自动重新加载初值的 8 位定时器/计数器</td> </tr> <tr> <td>1</td> <td>1</td> <td>模式 3: 两个 8 位的定时器/计数器</td> </tr> </tbody> </table>	T1M1	T1M0	Mode	0	0	模式 0: 13 位定时器/计数器	0	1	模式 1: 16 位定时器/计数器	1	0	模式 2: 自动重新加载初值的 8 位定时器/计数器	1	1	模式 3: 两个 8 位的定时器/计数器
T1M1	T1M0	Mode														
0	0	模式 0: 13 位定时器/计数器														
0	1	模式 1: 16 位定时器/计数器														
1	0	模式 2: 自动重新加载初值的 8 位定时器/计数器														
1	1	模式 3: 两个 8 位的定时器/计数器														
TMOD.3	GATE0 – Timer0 的门控信号。当 GATE0 = 1 时, Timer0 只有在引脚 INT0 = 1 (Pin31) 并且 TR0 (TCON.4) = 1 的情况下工作。当 GATE0 = 0 时, Timer0 在 TR0 = 1 的情况下工作, 与引脚 INT0 的状态无关。															
TMOD.2	C/T0 – Timer0 模式选择位。C/T0 = 0, Timer0 作定时器用, 由时钟 (clk 或 clk/12, 由 CKCON.3 位决定) 驱动。C/T0 = 1, Timer0 作计数器用, 由引脚 T0 (Pin95) 输入信号驱动, 对引脚 T0 上输入信号的 1-0 的跳变进行计数。															
TMOD.1	T0M1 – Timer0 模式选择位 1															
TMOD.0	T0M0 – Timer0 的模式选择位 0, 按照如下的编码进行选择: <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>T0M1</th> <th>T0M0</th> <th>Mode</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>模式 0: 13 位定时器/计数器</td> </tr> </tbody> </table>	T0M1	T0M0	Mode	0	0	模式 0: 13 位定时器/计数器									
T0M1	T0M0	Mode														
0	0	模式 0: 13 位定时器/计数器														

V9801 数据手册

0	1	模式 1: 16 位定时器/计数器
1	0	模式 2: 自动重新加载初值的 8 位定时器/计数器
1	1	模式 3: 两个 8 位的定时器/计数器

表 11-9 Timer0/1 控制寄存器 (TCON SFR, 0x88)

位	功能
TCON.7	TF1 – Timer1 溢出标志位。当 Timer1 计数溢出时, TF1=1; 当 CPU 响应此溢出中断后自动清 0。
TCON.6	TR1 – Timer1 运行控制位。TR1=1, 使能 Timer1 进行计数。
TCON.5	TF0 – Timer0 溢出标志位。当 Timer0 计数溢出时, TF0=1; 当 CPU 响应此溢出中断后自动清 0。
TCON.4	TR0 – Timer0 运行控制位。TR0=1, 使能 Timer0 进行计数。
TCON.3	IE1 – 端口中断 1 边沿检测位。如果将端口中断 1 配置为边沿触发 (IT1 = 1), 当检测到引脚 INT1 (Pin30) 输入信号上的下降沿的时候, IE1 由硬件自动置位; 当 CPU 响应了相应的中断后, IE1 由硬件自动清除。在边沿触发模式中, IE1 也可以由软件进行清除。 如果端口中断 1 配置为电平触发 (IT1 = 0), 当引脚 INT1 上的输入信号为低电平的时候, IE1 由硬件自动置位, 当引脚 INT1 上的输入信号为高电平的时候, IE1 由硬件自动清除。在电平触发模式中, 软件不能对 IE1 位进行写操作。
TCON.2	IT1 – 端口中断 1 类型选择位。当 IT1 = 1 时, CPU 检测引脚 INT1 输入信号上的下降沿 (边沿触发); 当 IT1 = 0 时, CPU 检测引脚 INT1 上的输入信号上的低电平 (电平触发)。
TCON.1	IE0 – 端口中断 0 边沿检测位。如果端口中断 0 配置为边沿触发 (IT0 = 1), 当检测到引脚 INT0 (Pin31) 输入信号上的下降沿的时候, IE0 由硬件自动置位; 当 CPU 响应了相应的中断后, IE0 由硬件自动清除。在边沿触发模式中, IE0 也可以由软件进行清除。 如果端口中断 0 配置为电平触发 (IT0 = 0), 当引脚 INT0 上的输入信号为低电平的时候, IE0 由硬件自动置位, 当引脚 INT0 上的输入信号为高电平的时候, IE0 由硬件自动清除。在电平触发模式中, 软件不能对 IE0 位进行写操作。
TCON.0	IT0 – 端口中断 0 类型选择位。当 IT0 = 1 的时候, CPU 检测引脚 INT0 上的输入信号上的下降沿 (边沿触发); 当 IT0 = 0 的时候, CPU 检测引脚 INT0 上的输入信号上的低电平 (电平触发)。

11.1.2.2.1. Timer0/1 模式 0

模式 0 对于 Timer0 和 Timer1 而言是相同的。在模式 0 中, 定时器/计数器的低位字节 TL0 SFR ([0x8A](#)) 或 TL1 SFR ([0x8B](#)) 会从 0 计数到 31, 当从 31 开始递增计数时, 上述寄存器被清零, 且高位字节 TH0 SFR ([0x8C](#)) 或 TH1 SFR ([0x8D](#)) 加 1。在这一模式下, 定时器/计数器仅使用了 13 位, 即 TLx (x=0~1) 的 Bit0~Bit4 和 THx (x=0~1) 的全部 8 位。在模式 0 中, TL0 SFR (0x8A) 或 TL1 SFR (0x8B) 的高三位是不确定的, 当使用软件确定寄存器的值时, 这三位必须被屏蔽。

在寄存器 TCON SFR 中, 通道配置控制位 TR0/TR1 ([TCON.4/TCON.6](#)), 用户可以开启定时器/计数器。在寄存器 TMOD SFR 中, 通过配置 C/T 位 ([TMOD.6 或 TMOD.2](#)), 用户可以选择 Timer0/1 是作定时器用还是作计数器用。

在 GATE 位 (TMOD.7 或 TMOD.3) 是 0 或者 GATE 位是 1 并且引脚 INT0 (Pin31) 或者 INT1 (Pin30) 上相应的中断输入信号有效的时候, 如果 TRx=1 (x=0~1, TCON.4 或 TCON.6), 则, Timer0/1 运行。

V9801 数据手册

当 13 位定时器/计数器递增计数到 1FFFh, 然后再递增计数到全 0 的时候, [TCON SFR](#) 中的 TF0 (TCON.5) 或者 TF1 (TCON.7) 置位, 并且向 CPU 提起中断。

11.1.2.2.2. Timer0/1 模式 1

模式 1 对于 Timer0 和 Timer1 而言是相同的。在模式 1 中, Timer0/1 被配置成 16 位定时器/计数器。因为定时器/计数器的低位字节 (TL0 SFR 和 TL1 SFR) 的全部 8 位都有效, 所以 TLx (x=0~1) 从 0 开始递增计数到 255。当 TLx (x=0~1) 从 255 继续递增计数时, 定时器/计数器的低位字节会被清零, 而高位字节 (TH0 SFR 和 TH1 SFR) 会加 1。定时器/计数器计数到 FFFFh 后, 会递增计数到全 0。其他情况下, 模式 1 的操作与模式 0 相同。

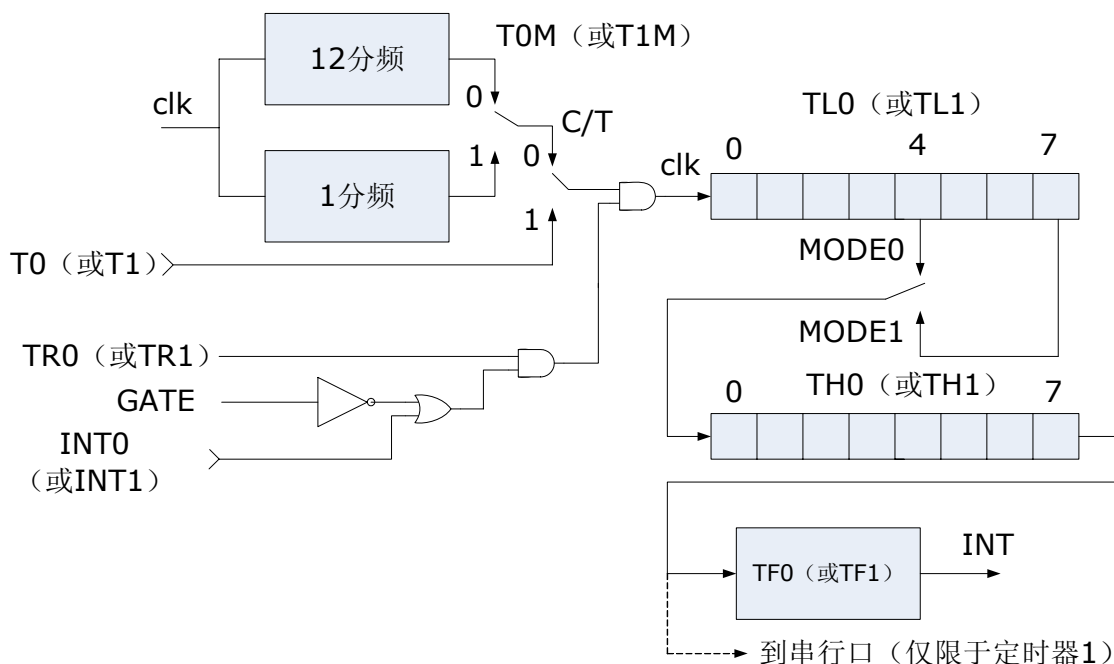


图 11-4 Timer0/1 模式 0/1

11.1.2.2.3. 定时器 0/1 模式 2

模式 2 对于 Timer0 和 Timer1 而言是相同的。在模式 2 中, Timer0/1 被配置成可以重新加载初值的 8 位定时器/计数器。其中, 定时器/计数器的低位字节 TL0 SFR ([0x8A](#)) 或 TL1 SFR ([0x8B](#)) 是定时器/计数器, 高位字节 TH0 SFR ([0x8C](#)) 或 TH1 SFR ([0x8D](#)) 保存重新加载初值 (如, 200)。低位字节可递增至 255, 而当 TLx (x=0~1) 从 255 继续递增计数时, TLx 的值会重置为 THx (x=0~1) 中保存的初值 (如, 200), 然后, TLx 从该初值 (如 200) 开始重新计数, 而 THx 保存不变。模式 2 的控制部分与模式 0 和模式 1 相同。

V9801 数据手册

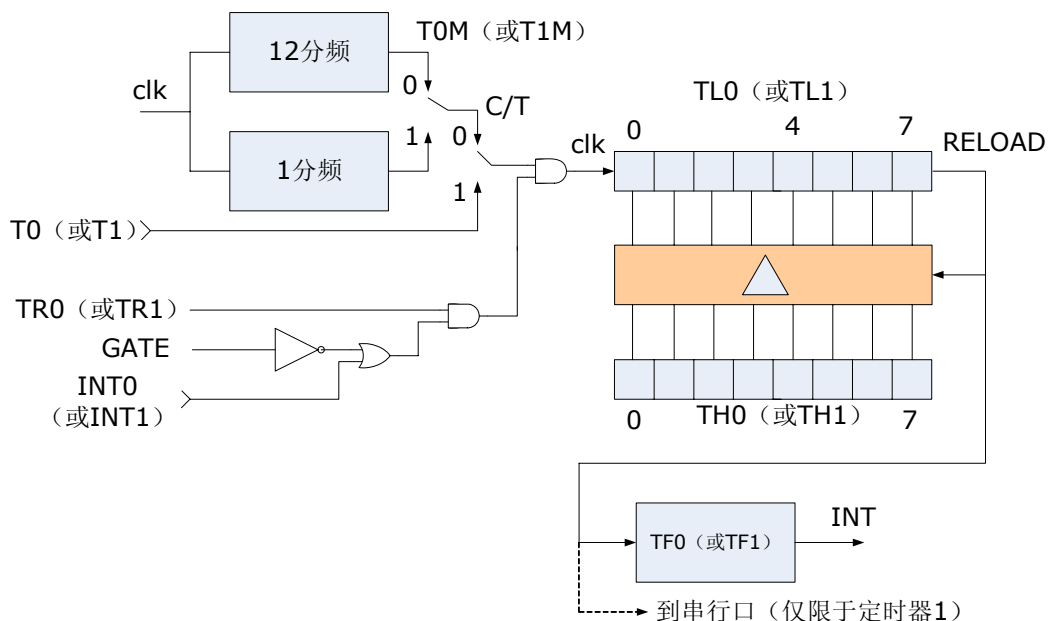


图 11-5 Timer0/1 模式 2

11.1.2.2.4. Timer0/1 模式 3

在模式 3 中，Timer0 的高位字节和低位字节分别作为两个独立的 8 位定时器/计数器使用；Timer1 停止计数，并保持它的值不变。

如图 11-3 所示，TL0 SFR ([0x8A](#)) 被配置成 8 位的定时器/计数器，由 Timer0 的控制位控制。在寄存器 TMOD SFR 中，通过配置 C/T0 位 ([TMOD.2](#))，用户可以选择 TL0 SFR 是作定时器用还是作计数器用。当 TR0 (TCON.4) = 1，且引脚 INT0 (Pin31) 为高电平时，如果 GATE0 = 1，则 Timer0 可用于对引脚 INT0 上的输入信号上低电平脉冲宽度的计数。

TH0 SFR ([0x8C](#)) 作为一个独立的 8 位定时器工作，只能由时钟 (clk 或者 clk/12) 驱动。Timer1 的控制位 TR1 ([TCON.6](#)) 和标志位 TF1 (TCON.7) 被用来作为 TH0 SFR 的控制位和标志位。

由于 Timer0 使用了 Timer1 的控制位 (TR1) 和中断标志位 (TF1)，所以当 Timer0 工作在模式 3 中的时候，Timer1 不能完全发挥作用。不过 Timer1 依然可以用作波特率发生器，位于 TL1 SFR ([0x8B](#)) 和 TH1 SFR ([0x8D](#)) 中的依然是 Timer1 的计数值。

当 Timer0 工作在模式 3 下时，通过配置 Timer1 的模式位 ([TMOD.5](#) 和 [TMOD.4](#))，用户可控制 Timer1。在模式 0、模式 1 或者模式 2 中，用户可开启 Timer1；在模式 3 中，用户可关闭 Timer1，此时 Timer1 依然可以使用其模式选择位 C/T1 (TMOD.6) 和时钟源选择位 T1M 位 ([CKCON.4](#))。因此，Timer1 可以对时钟周期 (1 分频或者 12 分频) 进行计数，也可以对引脚 T1 (Pin33) 上的输入信号上的高到低电平变化进行计数。当 Timer0 工作在模式 3 的时候，Timer1 的 GATE1 位仍有效。

V9801 数据手册

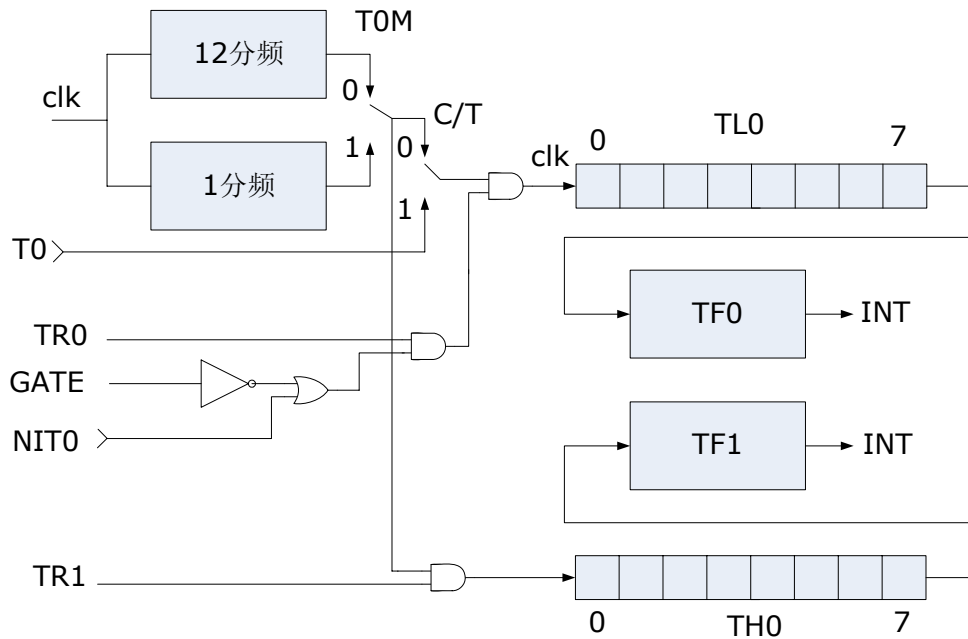


图 11-6 Timer0/1 模式 3

11.1.2.3. TIMER2

Timer2 只能工作在 16 位模式下，并提供了 Timer0 和 Timer1 所不具有的一些功能。Timer2 的工作模式如下：

- 16 位定时器/计数器；
- 带有捕获功能的 16 位计数器；
- 可以自动加载初值的 16 位计数器；

与 Timer2 有关的 SFR 是：

- T2CON SFR (0xC8) ；
- RCAP2L SFR(0xCA) – 当 Timer2 被配置成捕获模式的时候，用于捕获 TL2 SFR 的值；或者当 Timer2 被配置成自动重装初值模式的时候，该寄存器的值被重载入 TL2 SFR；
- RCAP2H SFR(0xCB) – 当 Timer2 被配置成捕获模式的时候，用于捕获 TH2 SFR 的值；或者当 Timer2 被配置成自动重装初值模式的时候，该寄存器的值被重载入 TH2 SFR；
- TL2 SFR (0xCC) – 16 位定时器/计数器的低位字节；
- TH2 SFR (0xCD) – 16 位定时器/计数器的高位字节。

V9801 数据手册

表 11-10 Timer2 控制寄存器 (T2CON SFR, 0xC8)

位	功能
T2CON.7	TF2 –Timer2 溢出标志位。当 Timer2 从 FFFFh 溢出的时候，TF2 位由硬件自动置位。TF2 位必须由软件清 0。只有在 RCLK 以及 TCLK 都被清 0 的情况下，TF2 才会被置位。向 TF2 写入 1，在 Timer2 中断使能的情况下，会强制触发 Timer2 中断。
T2CON.6	EXF2 – Timer2 外部中断标志。在 EXEN2 被置位的情况下，当引脚 T2EX (Pin32) 上的输入信号的从高到低电平变化引起重新加载初值或者捕获事件时，EXF2 由硬件自动置位。EXF2 必须由软件进行清 0。向 EXF2 写入 1，在 Timer2 中断使能的情况下，会强制触发 Timer2 外部中断。
T2CON.5	RCLK, 保留
T2CON.4	TCLK, 保留
T2CON.3	EXEN2 – Timer2 外部中断使能。EXEN2 = 1，引脚 T2EX 上的输入信号由高到低电平的变化可以引发捕获或者重新加载初值事件发生。EXEN2 = 0 的时候，Timer2 将忽略引脚 T2EX 输入信号上的所有外部事件。
T2CON.2	TR2 – Timer2 运行控制位。TR2 = 1，启动 Timer2。TR2 = 0，关闭 Timer2。
T2CON.1	C/T2 – Timer2 模式选择位。C/T2 = 0，Timer2 作定时器用，根据 T2M 位的值 (CKCON.5)，Timer2 每个时钟周期或者每 12 个时钟周期进行一次计数。C/T2 = 1，Timer2 作计数器用，对引脚 T2 (Pin96) 上的输入信号的高到低电平跳变进行计数。
T2CON.0	CP/RL2 – 捕获/重新加载标志位。当 CP/RL2 = 1，并且 EXEN2 = 1 时，引脚 T2EX 上的输入信号发生高到低电平跳变会将 Timer2 当前的计数值捕获进入 RCAP2L SFR (0xCA) 或 RCAP2H SFR (0xCB)。当 CP/RL2 = 0，并且 EXEN2 = 1 时，计数溢出或者引脚 T2EX 上的输入信号发生高到低电平跳变会使 Timer2 自动重新加载初值。如果 RCLK 或者 TCLK 被设置为 1，CP/RL2 将不起作用，并且 Timer2 将在每一次溢出后都工作在自动重新加载初值模式。

Timer2 的模式选择如表 11-11 所示。

表 11-11 Timer2 的模式

RCLK	TCLK	CP/RL2	TR2	模式
0	0	1	1	带有捕获功能的 16 位计数器
0	0	0	1	自动加载初值的 16 位计数器
1	X	X	1	保留
X	1	X	1	保留
X	X	X	0	停止运行

11.1.2.4. TIMER2 的 16 位定时器/计数器模式

Timer2 在 16 位定时器/计数器模式下的工作原理如图 11-7 所示。在寄存器 T2CON SFR 中，通过配置 C/T2 位 (T2CON.1)，用户可以选择 Timer2 作定时器用还是作计数器用。TR2 位 (T2CON.2) 使能 Timer2 运行。当计数从 FFFFh 递增的时候，TF2 标志位 (T2CON.7) 置位，并且向 CPU 提起中断。

V9801 数据手册

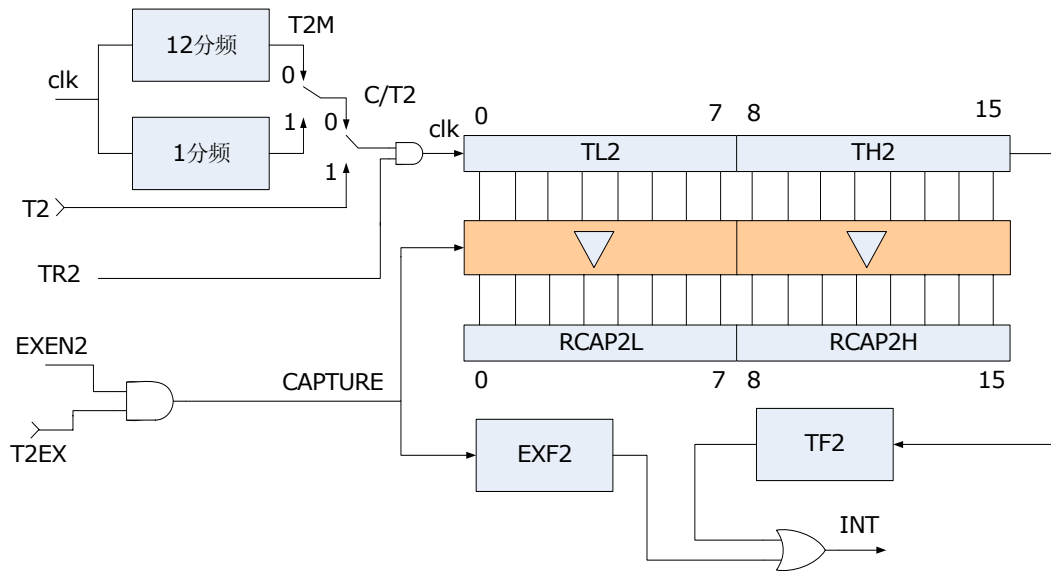


图 11-7 Timer2 的 16 位定时器/计数器模式，带捕获功能的 16 位计数器模式

11.1.2.5. TIMER2 的带有捕获功能 16 位计数器模式

Timer2 的捕获模式与 16 位定时器/计数器模式相同，只是增加了捕获寄存器以及控制信号。T2CON SFR 中的 CP/RL2 位 ([T2CON.0](#)) 控制捕获功能的使用。当 CP/RL = 1 并且 EXEN2 = 1 (T2CON.3) 的时候，引脚 T2EX (Pin32) 上的输入信号的高到低电平跳变会导致 Timer2 的值被加载到捕获寄存器 RCAP2L SFR ([0xCA](#)) 和 RCAP2H SFR ([0xCB](#)) 中。

11.1.2.6. TIMER2 的自动加载初值 16 位计数器模式

当 CP/RL2 = 0 ([T2CON.0](#)) 的时候，Timer2 被配置为自动加载初值模式，计数器的控制输入与其它 16 位计数器模式相同。软件事先将所要加载的初始值写入寄存器 RCAP2L SFR ([0xCA](#)) 和 RCAP2H SFR ([0xCB](#)) 中。当计数器从 FFFFh 递增的时候，Timer2 设置 TF2 位 (T2CON.7) 有效，并将 RCAP2L SFR 中的值重载入 TL2 SFR ([0xCC](#))，将 RCAP2H SFR 中的值重载入 TH2 SFR ([0xCD](#))。

当 Timer2 工作在自动加载初值模式的时候，如果使能位 EXEN2 = 1 (T2CON.3)，那么引脚 T2EX (Pin32) 上输入信号的高到低电平跳变可以强制引发计数初始值的加载。

V9801 数据手册

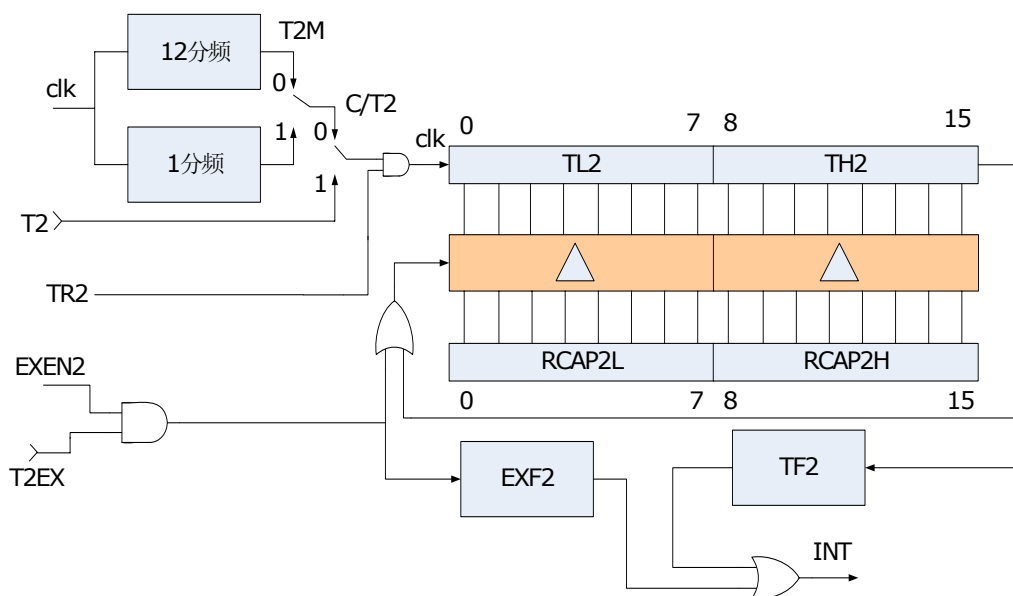


图 11-8 Timer2 自动加载初值的 16 位计数器模式

11.2. UART

在 V9801 中，片上共实现了 5 个 UART 串行口，除了 8052 微控制器的 UART1 外，还包括扩展外设的 UART2 ~ UART5。

扩展外设的 UART 串行口有四种工作模式，其中，在模式 0 下，RXD 端口只能接收数据，TXD 端口则提供移位时钟；但在其他模式下，上述五个 UART 串行口与标准 8051 微控制器的 UART 串行口功能兼容。推荐使用扩展 UART2 ~ UART5 作串行口用。

11.2.1. UART1

UART1 除了只能由定时器 1 产生波特率，以及不能产生 38kHz 载波之外，其结构与工作模式同 UART2。寄存器 EICON SFR (0xD8) 中的 SMOD1 (EICON.7) 控制 UART1 波特率是否加倍。

与 UART1 相关的 SFR 包括：

SCON1 SFR (0xC0) – UART1 控制寄存器

SBUF1 SFR (0xC1) – UART1 缓冲寄存器

V9801 数据手册

表 11-12 UART1 控制寄存器 (SCON1 SFR, 0xC0)

位	功能
SCON1.7	SM01 - UART1 模式位 0
SCON1.6	SM11 - UART1 模式位 1, 按照如下编码进行选择: SM01 SM11 模式 0 0 0: 8 位移位寄存器, 波特率=clk 或 clk/12 0 1 1: 8 位 UART, 波特率由 Timer1 决定 1 0 2: 9 位 UART, 波特率=clk/32 或 clk/64 1 1 3: 9 位 UART, 波特率由 Timer1 决定
SCON1.5	SM21 - 多处理器通信使能位。在模式 2 和模式 3 中, SM21 位使能多处理器通信功能。在模式 2 和 3 中, 当 SM21 = 1 时, 如果接收到的第九位数据是 0, RI1 将不置位。在模式 1 中, 当 SM21 = 1 时, 只有在接收到有效的停止位后, RI1 才会置位。在模式 0 中, SM21 决定波特率: 当 SM21 = 0 的时候, 波特率是 clk/12; 当 SM21 = 1 的时候, 波特率是 clk。
SCON1.4	REN1 - 接收使能位。当 REN1 = 1, 使能通过 UART1 串行口接收数据。
SCON1.3	TB81 - 存储模式 2 和模式 3 中要发送的第九位数据的值。
SCON1.2	RB81 - 在模式 2 和模式 3 中, RB81 保存接收到的第九位数据。在模式 1 中, RB81 保存停止位。在模式 0 中没有使用 RB81。
SCON1.1	TI1 - 发送中断标志位。表示数据已经发送完成。在模式 0 中, TI1 在第八位数据发送完成后置位。在其他的模式中, TI1 在停止位出现在引脚 TXD1 输出信号上的时候置位。TI1 必须由软件进行清 0。
SCON1.0	RI1 - 接收中断标志位。表示一个串行数据接收完成。在模式 0 中, RI1 在接收完第八位数据后置位。在模式 1 中, 根据 SM21 位的状态不同, RI1 在对接收到的停止位进行最后一次采样后置位, 在模式 2 和模式 3 中, RI1 在对 RB81 (第九位数据) 进行最后一次采样后置位。RI1 必须由软件进行清 0。

11.2.2. UART2

UART2 可以选择发送带有 38kHz 载波的信号, 也可以选择发送不带有载波的普通信号。用户可以通过寄存器 Txd2FS 设置 UART2 发送信号的类型, 通过寄存器 CARRH 和 CARRL 设置 38kHz 载波信号的占空比。

表 11-13 TXD2 类型选择寄存器 (Txd2FS, 0x28CF)

0x28CF, R/W	TXD2 类型选择寄存器, Txd2FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	TXD2CARRY
默认值								0

- TXD2CARRY: 0, 带有 38kHz 载波; 1, 不带有载波。

表 11-14 载波产生寄存器 1 高位字节 (CARRHH, 0x2898)

0x2898, R/W	载波产生寄存器 1 高位字节: 占空比控制, 高电平持续时间, CARRHH							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

V9801 数据手册

表 11-15 载波产生寄存器 1 低位字节 (CARRHL, 0x2899)

0x2899, R/W	载波产生寄存器 1 低位字节: 占空比控制, 高电平持续时间, CARRHL							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

表 11-16 载波产生寄存器 2 高位字节 (CARRLH, 0x289A)

0x289A, R/W	载波产生寄存器 2 高位字节: 占空比控制, 低电平持续时间, CARRLH							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

表 11-17 载波产生寄存器 2 低位字节 (CARRLL, 0x289B)

0x289B, R/W	载波产生寄存器 2 低位字节: 占空比控制, 低电平持续时间, CARRLL							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

UART2 带有一个波特率发生器 (与 Timer1 兼容) 以及一个普通定时器 (与 Timer0 兼容)。其中普通定时器的定时溢出事件既可以通过中断来响应, 也可以通过查询标志位的方式来响应; 波特率发生器作为普通定时器使用的时候, 并不会提起中断, 而是把相应的溢出标志位置位。UART2 作为 CPU 的扩展外设, 由专用的控制/状态寄存器控制其波特率是否加倍、普通定时器和波特率发生器的时钟源选择、启动和溢出状态等。

与 UART2 相关的寄存器如表 11-18 所示。

表 11-18 UART2 相关的寄存器

0x2820, R/W	TCON2, UART2 控制/状态寄存器, 参看表 11-19
0x2821, R/W	TMOD2, UART2 相关定时器模式控制寄存器, 参看表 11-20
0x2822, R/W	TH20, UART2 普通定时器高位字节
0x2823, R/W	TH21, UART2 波特率发生器高位字节
0x2824, R/W	TL20, UART2 普通定时器低位字节
0x2825, R/W	TL21, UART2 波特率发生器低位字节
0x2826, R/W	SCON2, UART2 控制寄存器, 参看表 11-21
0x2827, R/W	SBUF2, UART2 缓冲寄存器, 参看表 11-22

表 11-19 UART2 控制/状态寄存器 (TCON2, 0x2820)

0x2820, R/W	UART2 控制/状态寄存器, TCON2							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SMOD	-	T1M	T0M	TF1	TF0	TR1	TR0
默认值	0		0	0	0	0	0	0

- SMOD: UART2 波特率加倍使能位, 当 SMOD = 1 的时候, UART2 的波特率加倍;

V9801 数据手册

- T1M: 波特率发生器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- T0M: 普通定时器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- TF1: 波特率发生器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TF0: 普通定时器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TR1: 波特率发生器的启动位; 1, 启动; 0, 关闭;
- TR0: 普通定时器的启动位; 1, 启动; 0, 关闭;

表 11-20 UART2 相关定时器模式控制寄存器 (TMOD2, 0x2821)

位	功能
TMOD2.7	GATE1 - 必须等于 0。当 GATE1 = 0 时, 波特率发生器在 TR1 = 1 的情况下工作。
TMOD2.6	C/T1 - 必须等于 0。当 C/T1 = 0 时, 寄存器 T2CON 中的 T1M 位决定波特率发生器是由 clk 驱动还是由 clk/12 驱动。
TMOD2.5	T1M1 - 波特率发生器模式选择位 1。
TMOD2.4	T1M0 - 波特率发生器的模式选择位 0, 按照如下的编码进行选择:
	T1M1 T1M0 Mode
	0 0 模式 0: 13 位定时器/计数器
	0 1 模式 1: 16 位定时器/计数器
TMOD2.3	1 0 模式 2: 自动重新加载初值的 8 位定时器/计数器
	1 1 模式 3: 两个 8 位的定时器/计数器
TMOD2.3	GATE0 - 必须等于 0。当 GATE0 = 0 时, 普通定时器在 TR0 = 1 的情况下工作。
TMOD2.2	C/T0 - 必须等于 0。当 C/T0 = 0 时, 寄存器 T2CON 中的 T0M 位决定普通定时器是由 clk 驱动还是由 clk/12 驱动。
TMOD2.1	T0M1 - 普通定时器模式选择位 1
TMOD2.0	T0M0 - 普通定时器的模式选择位 0, 按照如下的编码进行选择:
	T0M1 T0M0 Mode
	0 0 模式 0: 13 位定时器/计数器
	0 1 模式 1: 16 位定时器/计数器
TMOD2.0	1 0 模式 2: 自动重新加载初值的 8 位定时器/计数器
	1 1 模式 3: 两个 8 位的定时器/计数器

V9801 数据手册

表 11-21 UART2 控制寄存器 (SCON2, 0x2826)

位	功能															
SCON2.7	SM0 - UART2 模式位 0															
SCON2.6	SM1 - UART2 模式位 1, 按照如下编码进行选择: <table border="1"> <thead> <tr> <th>SM0</th> <th>SM1</th> <th>模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0: 8 位移位寄存器, 波特率=clk 或 clk/12</td> </tr> <tr> <td>0</td> <td>1</td> <td>1: 8 位 UART, 波特率由波特率发生器决定</td> </tr> <tr> <td>1</td> <td>0</td> <td>2: 9 位 UART, 波特率=clk/32 或 clk/64</td> </tr> <tr> <td>1</td> <td>1</td> <td>3: 9 位 UART, 波特率由波特率发生器决定</td> </tr> </tbody> </table>	SM0	SM1	模式	0	0	0: 8 位移位寄存器, 波特率=clk 或 clk/12	0	1	1: 8 位 UART, 波特率由波特率发生器决定	1	0	2: 9 位 UART, 波特率=clk/32 或 clk/64	1	1	3: 9 位 UART, 波特率由波特率发生器决定
SM0	SM1	模式														
0	0	0: 8 位移位寄存器, 波特率=clk 或 clk/12														
0	1	1: 8 位 UART, 波特率由波特率发生器决定														
1	0	2: 9 位 UART, 波特率=clk/32 或 clk/64														
1	1	3: 9 位 UART, 波特率由波特率发生器决定														
SCON2.5	SM2 - 多处理器通信使能位。在模式 2 和模式 3 中, SM2 位使能多处理器通信功能。在模式 2 和 3 中, 当 SM2 = 1 时, 如果接收到的第九位数据是 0, RI 将不置位。在模式 1 中, 当 SM2 = 1 时, 只有在接收到有效的停止位后, RI 才会置位。在模式 0 中, SM2 决定波特率: SM2 = 0, 波特率是 clk/12; SM2 = 1, 波特率是 clk。															
SCON2.4	REN - 接收使能位。REN = 1, 使能通过 UART2 串行口接收数据。															
SCON2.3	TB8 - 存储模式 2 和模式 3 中要发送的第九位数据的值。															
SCON2.2	RB8 - 在模式 2 和模式 3 中, RB8 保存接收到的第九位数据。在模式 1 中, RB8 保存停止位。在模式 0 中没有使用 RB8。															
SCON2.1	TI - 发送中断标志位。表示数据已经发送完成。在模式 0 中, TI 在第八位数据发送完成后置位。在其他的模式中, TI 在停止位出现在 TXD 输出信号上的时候置位。TI 必须由软件进行清 0。															
SCON2.0	RI - 接收中断标志位。表示一个串行数据接收完成。在模式 0 中, RI 在接收完第八位数据后置位。在模式 1 中, 根据 SM2 位的状态不同, RI 在对接收到的停止位进行最后一次采样后置位, 在模式 2 和模式 3 中, RI 在对 RB8 进行最后一次采样后置位。RI 必须由软件进行清 0。															

表 11-22 UART2 缓冲寄存器 (SBUF2, 0x2827)

0x2827, R/W	UART2 缓冲寄存器, SBUF2							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	-	-
默认值	0	0	0	0	0	0	0	0

- 串行端口缓冲寄存器仅有一个地址, 但实际是两个缓冲器, 写 SBUF 的操作完成待发送数据的加载, 读 SBUF 的操作可获得已接收到的数据, 两个操作分别对应两个不同的寄存器, 一个是只写发送寄存器, 另一个是只读接收寄存器。当工作于标准的异步全双工通信模式下时, UART 串行端口可实现同时读写数据。

11.2.3. UART3

UART3 除了不能发送 38kHz 载波之外, 结构与工作原理同 UART2。UART3 带有一个波特率发生器 (与 Timer1 兼容) 以及一个普通定时器 (与 Timer0 兼容)。其中普通定时器的定时溢出事件既可以通过中断来响应, 也可以通过查询标志位的方式来响应; 波特率发生器作为普通定时器使用的时候, 并不会提起中断, 而是把相应的溢出标志位置位。UART3 作为 CPU 的扩展外设, 由专用的控制/状态寄存器控制其波特率是否加倍、普通定时器和波特率发生器的时钟源选择、启动和溢出状态等。

V9801 数据手册

与 UART3 相关的寄存器如表 11-23 所示。

表 11-23 UART3 相关的寄存器

0x2828, R/W	TCON3, UART3 控制/状态寄存器, 参看表 11-24
0x2829, R/W	TMOD3, UART3 相关定时器模式控制寄存器
0x282A, R/W	TH30, UART3 普通定时器高位字节
0x282B, R/W	TH31, UART3 波特率发生器高位字节
0x282C, R/W	TL30, UART3 普通定时器低位字节
0x282D, R/W	TL31, UART3 波特率发生器低位字节
0x282E, R/W	SCON3, UART3 控制寄存器
0x282F, R/W	SBUF3, UART3 缓冲寄存器

表 11-24 UART3 控制/状态寄存器 (TCON3, 0x2828)

0x2828, R/W	UART3 控制/状态寄存器, TCON3							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SMOD	-	T1M	T0M	TF1	TF0	TR1	TR0
默认值	0		0	0	0	0	0	0

- SMOD: UART3 波特率加倍使能位, 当 SMOD = 1 的时候, UART3 的波特率加倍;
- T1M: 波特率发生器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- T0M: 普通定时器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- TF1: 波特率发生器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TF0: 普通定时器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TR1: 波特率发生器的启动位; 1, 启动; 0, 关闭;
- TR0: 普通定时器的启动位; 1, 启动; 0, 关闭。

11.2.4. UART4

UART4 除了不能发送 38kHz 载波之外, 结构与工作原理同 UART2。UART4 带有一个波特率发生器 (与 Timer1 兼容) 以及一个普通定时器 (与 Timer0 兼容)。其中普通定时器的定时溢出事件既可以通过中断来响应, 也可以通过查询标志位的方式来响应; 波特率发生器作为普通定时器使用的时候, 并不会提起中断, 而是把相应的溢出标志位置位。UART4 作为 CPU 的扩展外设, 由专用的控制/状态寄存器控制其波特率是否加倍、普通定时器和波特率发生器的时钟源选择、启动和溢出状态等。

与 UART4 相关的寄存器如表 11-25 所示。

V9801 数据手册

表 11-25 UART4 相关的寄存器

0x2830, R/W	TCON4, UART4 控制/状态寄存器, 参看表 11-26
0x2831, R/W	TMOD4, UART4 相关定时器模式控制寄存器
0x2832, R/W	TH40, UART4 普通定时器高位字节
0x2833, R/W	TH41, UART4 波特率发生器高位字节
0x2834, R/W	TL40, UART4 普通定时器低位字节
0x2835, R/W	TL41, UART4 波特率发生器低位字节
0x2836, R/W	SCON4, UART4 控制寄存器
0x2837, R/W	SBUF4, UART4 缓冲寄存器

表 11-26 UART4 控制/状态寄存器 (TCON4, 0x2830)

0x2830, R/W	UART4 控制/状态寄存器, TCON4							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SMOD	-	T1M	T0M	TF1	TF0	TR1	TR0
默认值	0		0	0	0	0	0	0

- SMOD: UART4 波特率加倍使能位, 当 SMOD = 1 的时候, UART4 的波特率加倍;
- T1M: 波特率发生器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- T0M: 普通定时器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- TF1: 波特率发生器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TF0: 普通定时器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TR1: 波特率发生器的启动位; 1, 启动; 0, 关闭;
- TR0: 普通定时器的启动位; 1, 启动; 0, 关闭。

11.2.5. UART5

UART5 除了不能发送 38KHz 载波之外, 结构与工作原理同 UART2。UART5 带有一个波特率发生器 (与 Timer1 兼容) 以及一个普通定时器 (与 Timer0 兼容)。其中普通定时器的定时溢出事件既可以通过中断来响应, 也可以通过查询标志位的方式来响应; 波特率发生器作为普通定时器使用的时候, 并不会提起中断, 而是把相应的溢出标志位置位。UART5 作为 CPU 的扩展外设, 由专用的控制/状态寄存器控制其波特率是否加倍、普通定时器和波特率发生器的时钟源选择、启动和溢出状态等。

与 UART5 相关的寄存器如表 11-27 所示。

表 11-27 UART5 相关的寄存器

0x2838, R/W	TCON5, UART5 控制/状态寄存器, 参看表 11-28
0x2839, R/W	TMOD5, UART5 相关定时器模式控制寄存器
0x283A, R/W	TH50, UART5 普通定时器高位字节
0x283B, R/W	TH51, UART5 波特率发生器高位字节

V9801 数据手册

0x283C, R/W	TL50, UART5 普通定时器低位字节
0x283D, R/W	TL51, UART5 波特率发生器低位字节
0x283E, R/W	SCON5, UART5 控制寄存器
0x283F, R/W	SBUF5, UART5 缓冲寄存器

表 11-28 UART5 控制/状态寄存器 (TCON5, 0x2838)

0x2838, R/W	UART5 控制/状态寄存器, TCON5							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SMOD	-	T1M	T0M	TF1	TF0	TR1	TR0
默认值	0		0	0	0	0	0	0

- SMOD: UART5 波特率加倍使能位, 当 SMOD = 1 的时候, UART5 的波特率加倍;
- T1M: 波特率发生器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- T0M: 普通定时器时钟源选择, 0, 使用 clk/12 作为时钟源; 1, 使用 clk 作为时钟源;
- TF1: 波特率发生器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TF0: 普通定时器溢出标志, 不影响溢出中断; 1, 溢出; 0, 无溢出;
- TR1: 波特率发生器的启动位; 1, 启动; 0, 关闭;
- TR0: 普通定时器的启动位; 1, 启动; 0, 关闭。

11.2.6. UART 串行口的普通定时器

每一个扩展外设的 UART 串行口 (UART2~UART5) 都带有一个波特率发生器 (与 Timer1 兼容) 和一个普通定时器 (与 Timer0 兼容)。每一个扩展外设 UART 串行口均使用自带的波特率发生器。普通定时器的定时溢出事件既可以通过中断来响应, 也可以通过查询标志位的方式来响应; 波特率发生器作为普通定时器使用时并不会提起中断, 而是把相应的溢出标志位置位。

表 11-29 列出了所有扩展外设 UART 串行口自带普通定时器作定时器用时相关的寄存器, 各寄存器的位说明可参看“[UART2](#)”。

V9801 数据手册

表 11-29 扩展外设 UART 串行口普通定时器

UART 串行口	寄存器	功能说明
UART2	TCON2, 0x2820, R/W	UART2 控制/状态寄存器
	TMOD2, 0x2821, R/W	UART2 相关定时器模式控制寄存器
	TH20, 0x2822, R/W	UART2 普通定时器高位字节
	TH21, 0x2823, R/W	UART2 波特率发生器高位字节
	TL20, 0x2824, R/W	UART2 普通定时器低位字节
	TL21, 0x2825, R/W	UART2 波特率发生器低位字节
	SCON2, 0x2826, R/W	UART2 控制寄存器
	SBUF2, 0x2827, R/W	UART2 缓冲寄存器
UART3	TCON3, 0x2828, R/W	UART3 控制/状态寄存器
	TMOD3, 0x2829, R/W	UART3 相关定时器模式控制寄存器
	TH30, 0x282A, R/W	UART3 普通定时器高位字节
	TH31, 0x282B, R/W	UART3 波特率发生器高位字节
	TL30, 0x282C, R/W	UART3 普通定时器低位字节
	TL31, 0x282D, R/W	UART3 波特率发生器低位字节
	SCON3, 0x282E, R/W	UART3 控制寄存器
	SBUF3, 0x282F, R/W	UART3 缓冲寄存器
UART4	TCON4, 0x2830, R/W	UART4 控制/状态寄存器
	TMOD4, 0x2831, R/W	UART4 相关定时器模式控制寄存器
	TH40, 0x2832, R/W	UART4 普通定时器高位字节
	TH41, 0x2833, R/W	UART4 波特率发生器高位字节
	TL40, 0x2834, R/W	UART4 普通定时器低位字节
	TL41, 0x2835, R/W	UART4 波特率发生器低位字节
	SCON4, 0x2836, R/W	UART4 控制寄存器
	SBUF4, 0x2837, R/W	UART4 缓冲寄存器
UART5	TCON5, 0x2838, R/W	UART5 控制/状态寄存器
	TMOD5, 0x2839, R/W	UART5 相关定时器模式控制寄存器
	TH50, 0x283A, R/W	UART5 普通定时器高位字节
	TH51, 0x283B, R/W	UART5 波特率发生器高位字节
	TL50, 0x283C, R/W	UART5 普通定时器低位字节
	TL51, 0x283D, R/W	UART5 波特率发生器低位字节
	SCON5, 0x283E, R/W	UART5 控制寄存器
	SBUF5, 0x283F, R/W	UART5 缓冲寄存器

V9801 数据手册

11.2.7. UART 的模式选择

通过配置 UART 控制寄存器中的模式选择位，如 SCON2 (0x2826) 中的 SM1 和 SM2 位，UART 串行口可工作于四种模式下。

表 11-30 UART 模式选择

模式	同步/异步	波特率时钟	数据位	开始位/停止位	第 9 位的功能	
0	8 位移位寄存器	同步	clk 或者 clk/12	8	无	无
1	8 位 UART	异步	由波特率发生器决定	8	1 个开始位, 1 个停止位	无
2	9 位 UART	异步	clk/32 或者 clk/64	9	1 个开始位, 1 个停止位	0, 1, 奇偶校验
3	9 位 UART	异步	由波特率发生器决定	9	1 个开始位, 1 个停止位	0, 1, 奇偶校验

因为 UART1 除了只能由 Timer1 产生波特率，以及不能产生 38kHz 载波之外，其结构与工作模式同 UART2。而 UART3~UART5（使用本身自带的波特率发生器）除了不能产生 38kHz 载波外，其结构与工作模式同 UART2。所以，本节以 UART2 为例，对 UART 的四种工作模式进行说明。

11.2.7.1. 模式 0

在模式 0 下，RXD 只能接收数据，TXD 提供移位时钟。在模式 0 中，当相应的寄存器 SCON2 (0x2826) 中的 REN (SCON2.4) 置位并且 RI (SCON2.0) 被清 0 的时候，就开始接收数据。在移位时钟的每个上升沿上，UART 移位接收数据，直到 8 个数据位全部接收完为止。在移位接收完第八个数据位之后，再过一个机器周期，RI 置位并且接收过程结束，直到软件清除 RI 位开始一次新的接收过程。

11.2.7.2. 模式 1

模式 1 提供了标准的异步、全双工通信功能，一帧数据包括 10 位：一个开始位，8 个数据位，一个停止位。对于接收操作，停止位保存在 RB8 位 (SCON2.2) 中。不管接收还是发送，都是最低位在前。

模式 1 的波特率是波特率发生器溢出频率的函数。UART2 使用其自身的波特率发生器来产生波特率。每当波特率发生器从它们的最大计数值再次递增计数的时候，就给波特率电路产生了一个时钟。这个时钟被 16 分频后用于产生波特率。波特率计算公式如下：

$$\text{BaudRate} = \frac{2^{\text{SMODx}}}{32} \times \text{Overflow} \quad \text{公式 11-1}$$

其中，Overflow 为波特率发生器的溢出频率。UART1 使用 Timer1 作波特率发生器，UART2~UART5 使用本身自带的波特率发生器（与 Timer1 兼容）。而，SMODx 为 SMOD0/1 的值，决定波特率发生器的溢出频率是否被 2 分频，从而实现波特率是否加倍。

一般情况下，波特率发生器被配置为自动加载初值的 8 位定时器模式。波特率发生器初值存储在 TH21 (0x2823) 中，所以，完整的波特率公式（使用 clk/12 产生波特率的情况下）为：

$$\text{BaudRate} = \frac{2^{\text{SMODx}}}{32} \times \frac{\text{Clk}}{12 \times (256 - \text{TH21})} \quad \text{公式 11-2}$$

其中，clk 为系统时钟，TH21 为寄存器 TH21 的值。

V9801 数据手册

波特率发生器的时钟源选择由寄存器 TCON2 (0x2820) 中的 T1M (TCON2.5) 位决定。当 T1M=1 时，波特率发生器选择 clk 为时钟源，则公式 11-2 变为：

$$\text{BaudRate} = \frac{2^{\text{SMODx}}}{32} \times \frac{\text{Clk}}{(256 - \text{TH21})} \quad \text{公式 11-3}$$

此时，如果波特率已知，用户可通过下式求得 TH21 的值：

$$\text{TH21} = 256 - \frac{2^{\text{SMODx}} \times \text{clk}}{32 \times \text{BaudRate}} \quad \text{公式 11-4}$$

当 T1M=0，且波特率已知时，用户可通过下式求得 TH21 的值：

$$\text{TH21} = 256 - \frac{2^{\text{SMODx}} \times \text{clk}}{384 \times \text{BaudRate}} \quad \text{公式 11-5}$$

在模式 1 中，在软件把数据写入寄存器 SBUF2 (0x2827) 之后，UART2 就开始发送数据。UART2 按照下述顺序向 TXD2 端口 (Pin91) 上输出数据：开始位，8 位数据位（最低位在前），停止位。在停止位发送完成后 TI 位被置位。

模式 1 中，在 REN 位 ([SCON2.4](#)) 使能的情况下，RXD2 端口 (Pin92) 接收到开始位的下降沿后就开始了数据接收过程。为了达到这个目的，不管在何种波特率下，都对 RXD2 上的每一位采样 16 次。当检测到开始位的下降沿后，用于产生接收时钟的计数器被复位，以便与接收到的数据位同步。为了排除干扰的影响，UART2 对在每一位的中间位置进行的三次连续采样所获得的值进行判断，只有当在三次采样中至少两次都相同的值，接收到的数据位才会被认为是有效的。对于开始位的判断尤其如此。如果 RXD2 上的下降沿没有被上述判断方法判断为有效（低电平），那么串口就停止接收数据，并等待 RXD2 上的下一个下降沿。

如果 RI 为 0 (SCON2.0)，且 SM2 为 1 (SCON2.5)，停止位的状态是 1（如果 SM2 为 0，那么不用关心停止位的状态），UART2 就把接收到的字节写入寄存器 SBUF2 (0x2827) 中，把停止位加载到 RB8 位 (SCON2.2)，并且设置 RI 位。如果不满足上述条件，所接收的数据就会丢失，数据不会加载进入寄存器 SBUF2 和 RB8 位，RI 位也不会被置位。

11.2.7.3. 模式 2

模式 2 提供了异步、全双工的通信功能。一帧数据包括 11 个位：一个开始位，8 个数据位，一个可编程的第九位，一个停止位。

不管发送还是接收数据都是最低位在前。对于发送操作，第九位由 TB8 ([SCON2.3](#)) 决定。如果要把第九位当作奇偶校验位，需要把奇偶位的值 (Bit0, [PSW_SFR](#)) 放入 TB8 中。

寄存器 TCON2 中的 SMOD 位 (TCON2.7) 决定是否将 UART2 波特率加倍 (clk/32 或 clk/64)。波特率由下式决定：

$$\text{BaudRate} = \frac{2^{\text{SMODx}} \times \text{clk}}{64} \quad \text{公式 11-6}$$

V9801 数据手册

在模式 2 中，在软件把数据写入寄存器 SBUF2 (0x2827) 之后，UART2 就开始发送数据。UART2 按照下述顺序向 TXD2 端口 (Pin91) 上输出数据：开始位，8 位数据位 (最低位在前)，第九位和停止位。在停止位发送完成后 TI 被置位。

模式 2 中，在 REN 位 (SCON2.4) 使能的情况下，RXD2 端口 (Pin92) 接收到开始位的下降沿后就开始了数据接收过程。为了达到这个目的，不管在何种波特率下，都对 RXD2 端口上的每一位采样 16 次。当检测到开始位的下降沿后，用于产生接收时钟的计数器被复位，以便与接收到的数据位同步。为了排除干扰的影响，UART2 对在每一位的中间位置进行的三次连续采样所获得的值进行判断，只有当在三次采样中至少两次都相同的值，接收到的数据位才会被认为是有效的。对于开始位的判断尤其如此。如果 RXD2 上的下降沿没有被上述判断方法判断为有效 (低电平)，那么 UART2 就停止接收数据，并等待 RXD2 上的下一个下降沿。

如果 RI 为 0 (SCON2.0)，且 SM2 为 1 (SCON2.5)，停止位的状态是 1 (如果 SM2 为 0，那么不用关心停止位的状态)，UART2 就把接收到的字节写入寄存器 SBUF2 (0x2827)，把第九位加载到 RB8 位 (SCON2.2)，并且设置 RI 位。如果不满足上述条件，所接收的数据就会丢失，数据不会加载进入寄存器 SBUF2 和 RB8 位，RI 位也不会被置位。

11.2.7.4. 模式 3

模式 3 提供了异步、全双工的通信功能。一帧数据包括 11 个位：一个开始位，8 个数据位，一个可编程的第九位和一个停止位。不管发送还是接收数据都是最低位在前。

模式 3 中数据的发送和接收操作与模式 2 中相同。模式 3 的波特率发生与模式 1 中相同。也就是说，模式 3 是由模式 2 的协议与模式 1 的波特率综合而成。

11.2.7.5. 多处理器通信

当 SM2=1 (SCON2.5) 时，使能模式 2 和模式 3 中的多处理器通信功能。在多处理器通信模式中，接收到的第九位保存在 RB8 (SCON2.2) 中，并且在接收到停止位后，如果 RB8 = 1，那么将触发 UART2 接收中断。

多处理器通信的典型应用是一台主机向几台从机中的一台发送一个数据块。主机首先发送代表目标从机的地址字节。在发送地址字节的时候，主机把第九位设置为 1；在发送数据字节的时候，设置第九位为 0。

当 SM2 = 1 时，任何从机接收到数据字节都不会提起中断。不过，地址字节却可以向所有的从机提起中断，每一个从机都可以检查收到的地址字节，判断自己是不是被寻址的从机。地址译码工作必须由软件在中断服务程序中完成。被寻址的从机清除自己的 SM2 位，并准备开始接收数据字节。没有被寻址的从机保持自己的 SM2 位不变，并忽略主机发送来的数据字节。

11.2.8. 增强型 UART (EUART)

除了上述五路普通 UART 外，V9801 还集成了 2 路支持 ISO/IEC 7816-3 通讯协议的增强型 UART 接口 (EUART)，该接口提供了异步、半双工的通讯功能，其通讯波特率可调，且支持自动重发机制。其发送和接收的数据帧都包括 10 位，由三部分组成，分别是：1bit 开始位 (START)，8bit 数据 (DATA) 和 1bit 校验位 (CK)。接收/发送 8bit 数据时，MSB 在前，LSB 在后，如图 11-9 所示。

V9801 数据手册

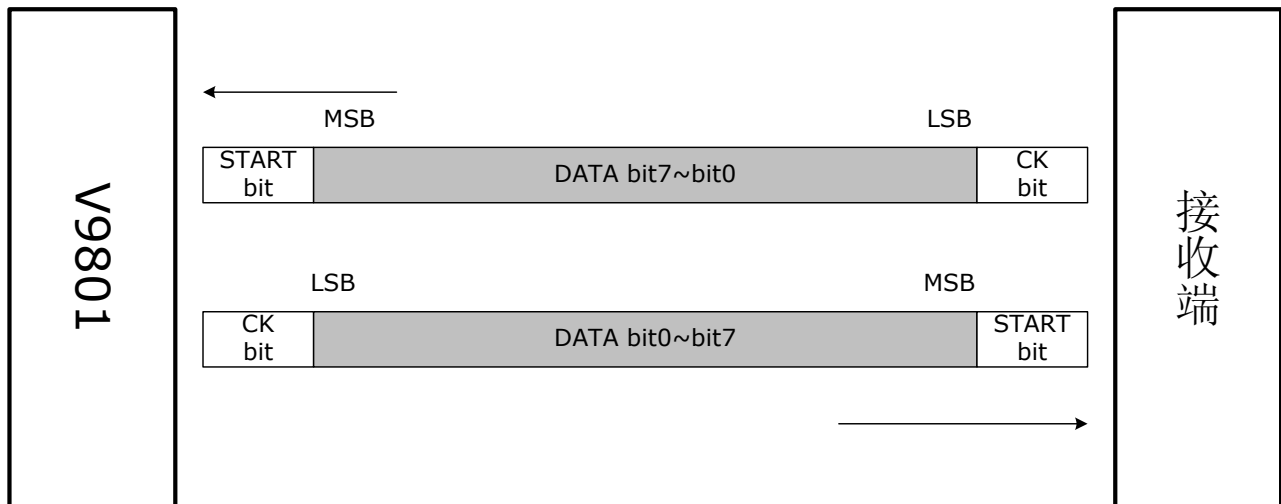


图 11-9 EUART 通信数据帧格式

11.2.8.1. EUART 相关寄存器

V9801 集成了 2 路增强型 UART 接口：EUART1 和 EUART2。其中，EUART1 的寄存器地址对应为 0x2A00~0x2A05，EUART2 单元的寄存器地址对应为 0x2B00~0x2B05。

表 11-31 EUART 相关寄存器

地址	说明	可读 (R) / 可写 (W)
0x2A01	DIVLA, EUART1波特率发生器低位字节	R/W
0x2A02	DIVHA, EUART 1波特率发生器高位字节	R/W
0x2A03	DATAA, EUART 1数据读写缓冲寄存器	R/W
0x2A04	INFOA, EUART1信息寄存器	R/W
0x2A05	CFGA, EUART1配置寄存器	R/W
0x2B01	DIVLB, EUART2波特率发生器低位字节	R/W
0x2B02	DIVHB, EUART2波特率发生器高位字节	R/W
0x2B03	DATAB, EUART2数据读写缓冲寄存器	R/W
0x2B04	INFOB, EUART2信息寄存器	R/W
0x2B05	CFGB, EUART2配置寄存器	R/W

表 11-32 EUART1 波特率发生器低位字节

寄存器	说明		bit	默认值	说明	
0x2A01/0x2B01	EUART1/2 波特率发生器低位字节	DIVLA/DIVLB	bit[7:0]	DIV<7:0>	0	详见“ 11.2.8.4 EUART通信波特率 ”

V9801 数据手册

0x2A02/0x2B02	EUART1/2 波特率发生器高位字节	DIVHA/DIVHB	bit[7:0]	DIV<15:8>	0	
---------------	---------------------	-------------	----------	-----------	---	--

表 11-33 EUART1/2 数据读写缓冲寄存器 (DATAA/DATAB, 0x2A03/0x2B03)

0x2A03/0x2B03, R/W, EUART1/2 数据读写缓冲寄存器, DATAA/DATAB			
位	默认值	说明	
bit[7:0]	D<7:0>	0	<p>该寄存器仅有一个地址，但实际上对应两个缓冲器：写缓冲器和读缓冲器。用户对写缓冲器的写操作可以启动一次数据发送，对读缓冲器的读操作可以获得已接收到的数据，两个操作分别对应两个不同的寄存器，一个是只写发送寄存器，另一个是只读接收寄存器。</p> <p>在接收中断发生后，无论接收到的数据是否校验正确，接收到的数据均被保存在只读接收寄存器中。此时，对只读接收寄存器进行读操作，用户可得到接收到的数据。当 OVIE=1 (bit7, CFGA/CFGB, 0x2A05/0x2B05) 时，如果接收到数据后用户没有及时读出数据，则，在接收到下一个数据时，发生接收溢出中断。</p> <p>接收到数据后，对只写发送寄存器进行写操作，会启动一次数据发送，但是只读接收寄存器接收到的数据不会被覆盖。</p>

表 11-34 EUART1/2 配置寄存器 (CFGA/CFGB, 0x2A05/0x2B05)

0x2A05/0x2B05, R/W, EUART1/2 配置寄存器, CFGA/CFGB				
位	默认值	功能	说明	
bit7	OVIE	0	使能接收溢出中断	1, 使能接收溢出中断
bit6	SDIE	0	使能发送中断	1, 使能发送中断; 0, 发送中断不会送出
bit5	RCIE	0	使能接收中断	1, 使能接收中断; 0, 接收中断不会送出
bit4	ACKLEN	0	当 V9801 工作于 Slave 模式下时, ACKLEN 表示, 如果 V9801 接收到错误数据, CKACK=0 所持续的时间。	0, 1 个字节宽度; 1, 2 个字节宽度
bit3	AUTOSD	0	使能自动重发	当 V9801 工作于 Master 模式下时, 如果 AUTOSD=1, 则使能自动重发机制, 即如果接收 CKACK 信号为低电平, 则自动重新发送数据。
bit2	AUTORC	0	使能自动重收	当 V9801 工作于 Slave 模式下时, 如果 AUTORC=1, 则使能自动重收机制, 即如果接收到错误的的数据, 则 CKACK 置 0, 发送到发送端, 让对方重新发送数据。
bit1	CHKP	0	校验位	0, 偶校验; 1, 奇校验
bit0	ENABLE	0	EUART 通信使能	ENABLE=0, V9801 始终处于 IDLE 状态。 当 CFGA 的 ENABLE=1 时, P10.0 用于 EUART1 的数据

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

				接收与发送：当 CFGB 的 ENABLE=1 时，P10.1 用于 EUART2 的数据发送，P10.2 用于 EUART2 的数据接收。
--	--	--	--	--

- ISO/IEC 7816-3 协议中，自动重发次数应当不大于 3，例如，在重发 2 次都失败后，将自动重发机制禁止，用户可通过软件实现这个机制。这样，就无需用硬件来保证 3 次重发上限，也有利于软件灵活性。

11.2.8.2. EUART 通信时序

EUART 进行通信时，收发一个 bit 的需要的的时间被定义为时间单位 ETU (Elementary Time Unit)。发送端发送完一个数据帧后，接收端需要一定的时间对接收到的数据进行校验，然后再根据校验结果发送下一个数据帧或重发上一帧数据，即，连续发送两个数据帧之间的等待时间，该等待时间被定义为检测时间 GT (Guarding Time)，一般，1 GT = 3 ETU。

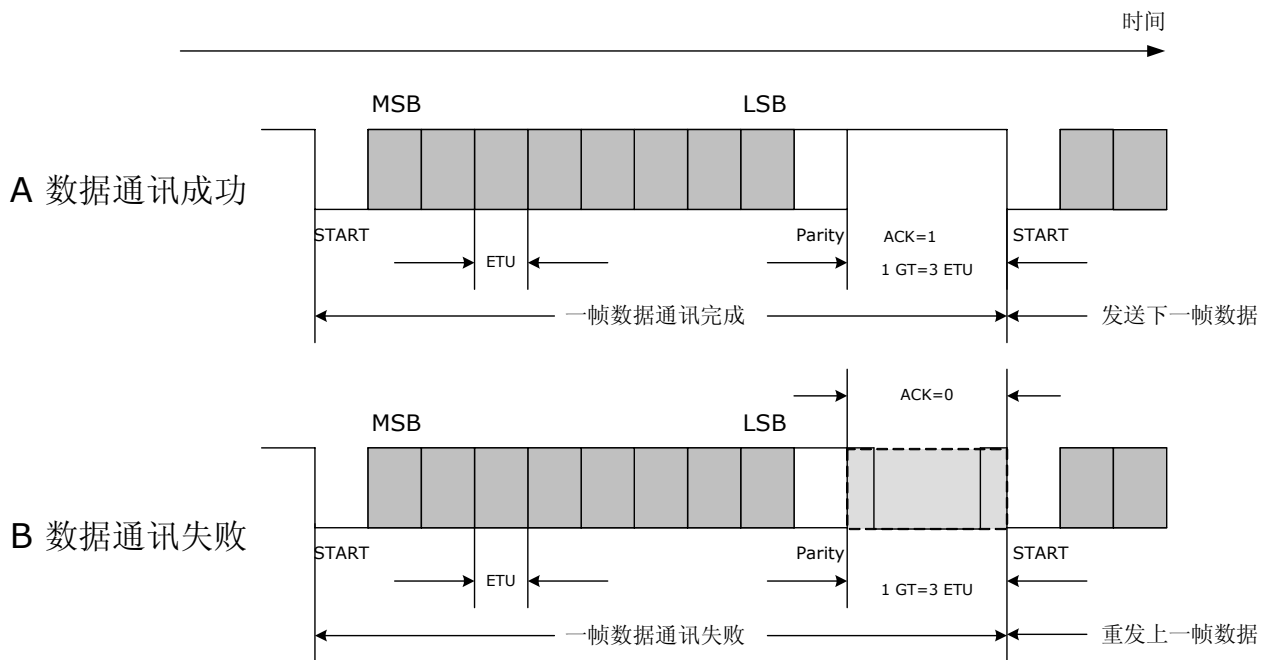


图 11-10 数据通信时序

如上图 A 所示，数据通信成功的时序如下：发送端向接收端发送 10bit 数据，包括 1bit 起始位，8bit 数据位（先发送 MSB）和 1bit 校验位。然后在一个 GT 中，接收端会先发送 1~2 个 ETU 的校验信号 (CKACK)，如果 CKACK=1，则校验通过，最后接收端与发送端都处于不输出（输出高）状态，保持至少一个 ETU 的时间。之后，再发送下一帧数据。

如上图 B 所示，数据通讯失败的时序如下：发送端向接收端发送 10bit 数据，包括 1bit 起始位，8bit 数据位（先发送 MSB）和 1bit 校验位。然后在一个 GT 中，接收端先发送 1~2 个 ETU 的 CKACK 信号，如果

V9801 数据手册

CKACK=0, 则, 在 $9\frac{1}{2}$ 个 ETU 时, 信号由 1 变为 0, 在 $11\frac{1}{2}$ 或 $12\frac{1}{2}$ 个 ETU 时, 信号由 0 变为 1, 具体时长由 ACKLEN 位 (bit4, CFG, 0x2A05/0x2B05) 决定, 保持 $\frac{1}{2}$ 个 ETU, 之后再自动重发上一帧数据。

因为 EUART 接口提供的是半双工通信功能, 所以, 发送端在发送一帧数据的时候, 接收端口接收到的数据始终为 1, 在发送完校验位后, 接收端会向发送端发送一个 CKACK 信号, 而发送端的接收端口接收到即是 CKACK 信号。

11.2.8.3. EUART 通信波特率

在 V9801 中, 每个 EUART 接口都有一个波特率发生器, 其实质是一个 16 位的计数器。用户可通过 EUART1/2 波特率发生器 (DIVLA/DIVLB 和 DIVHA/DIVHB) 设定计数初始值 (DIV), 该波特率发生器在系统工作频率 (f_{MCU}) 下进行计数, 当其从计数初始值计数到最大值 (0xFFFF) 时, 发送端即产生一个发送使能信号, 开始发送 1bit 数据。

通信波特率计算公式如下:

$$\text{Baudrate} = \frac{f_{MCU}}{10000h - \text{DIV}} = \frac{1}{\text{ETU}}$$

其中, f_{MCU} 为 MCU 时钟频率, DIV 为设定的 EUART1/2 波特率发生器计数初始值。

接收使能时刻位于两个发送使能时刻之间, 即位于每一个 $\frac{1}{2}$ ETU 处, 从而保证了接收到的信号的可靠性。

11.2.8.4. EUART 数据发送与接收

默认情况下, V9801 中的 EUART 接口处于 IDLE 状态。

A. 数据发送

在 IDLE 状态下, 对 EUART1/2 数据缓冲寄存器 DATAA/DATAB (0x2A03/0x2B03) 进行写操作即可以启动一次发送数据流程, 该流程包括几个步骤, 每一步均需要一个 ETU。

1. 发送起始位 (0);
2. 发送 8bit 数据位;
3. 发送 1bit 校验位;
4. 读取接收到的 CKACK 信号。如果 CKACK=1, 或者禁止自动重发 (AUTOSD=0, bit3, CFGA/B, 0x2A05/0x2B05), 则 EUART 接口回到 IDLE 状态, 如果 SDIE=1, 则, 此状态结束时, 产生发送中断。如果 CKACK=0, 且使能自动重发 (AUTOSD=1), 则通信接口进入重发等待状态 1;
5. 重发等待状态 2;
6. 重新开始发送上一帧数据。

V9801 数据手册

B. 数据接收

当 V9801 工作于 Slave 模式下时。

在 IDLE 状态下，如果在 EUART 接收端口（E1RTX/E2RX）上检测到下降沿即启动一次接收数据流程，该流程包括几个步骤，每一步均需要一个 ETU。

1. 接收起始位（0）；
2. 接收 8bit 数据位；
3. 接收 1bit 校验位；
4. 向发送端发送 CKACK 信号。如果校验正确，或者禁止自动重收（AUTORC=0，bit2，CFG A/CFG B，0x2A05/0x2B05），则发送 1，否则发送 0。
5. 再向发送端发送 CKACK 信号；如果校验正确，或者禁止自动重收（AUTORC=0），则发送 1，否则发送 0。此状态结束时，产生接收中断。
6. 回到 IDLE 状态。

上述数据发送与接收流程图如图 11-11 所示。

V9801 数据手册

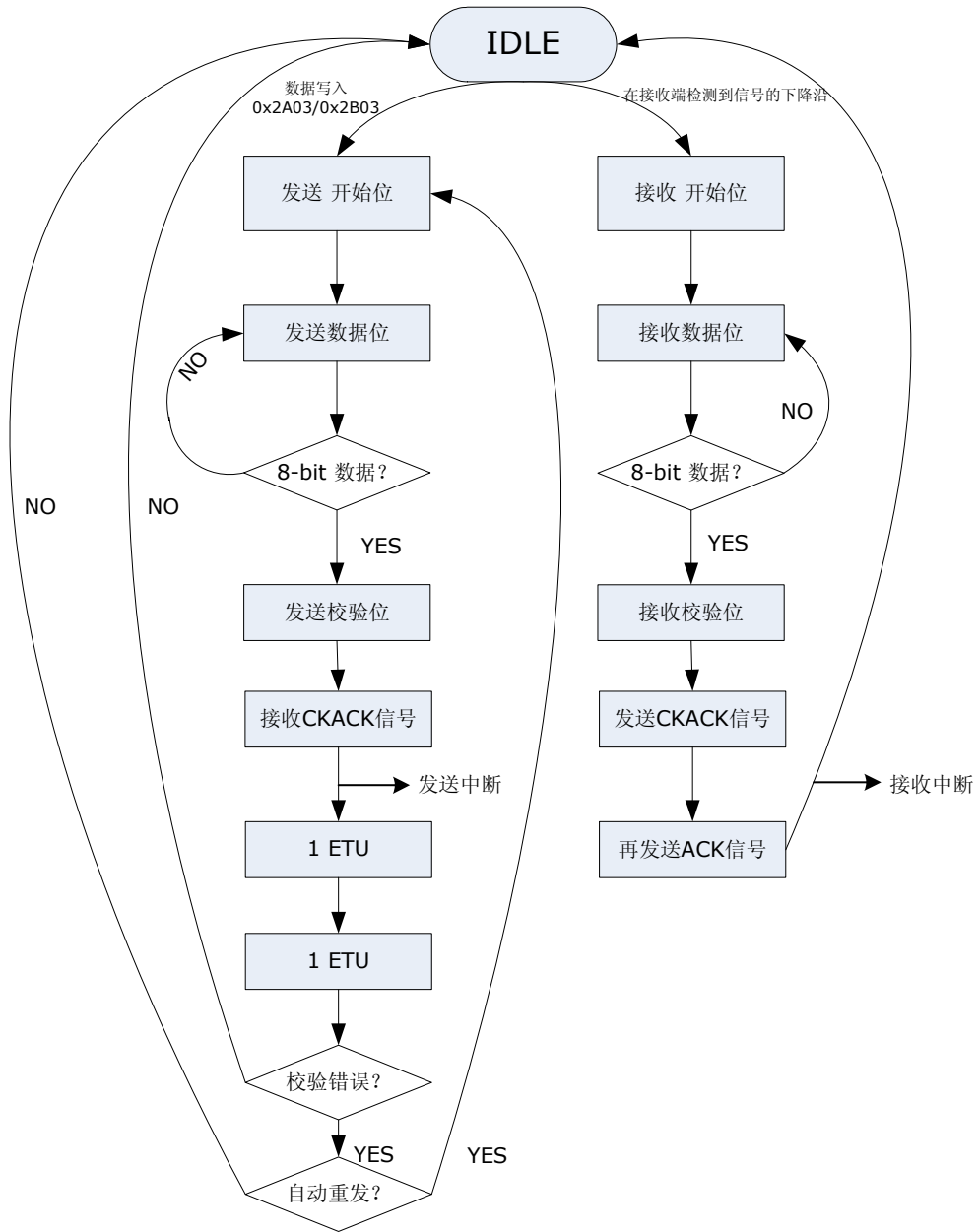


图 11-11 EUART 通信数据发送与接收流程图

11.2.8.5. EUART 的智能卡通信应用

V9801 中集成的 2 路 EUART 接口支持 ISO/IEC 7816-3 通讯协议，可被用于智能卡通信。

当这两路 EUART 用作智能卡通信时，V9801 可经由引脚 9.7 (Pin39) 输出一个可调整脉冲宽度时钟 (PWMCLK)，作为智能卡时钟输入，其脉冲宽度可由表 11-35 所示的寄存器配置，如图 11-12 所示。

V9801 数据手册

表 11-35 可调整脉冲宽度时钟产生寄存器

寄存器	地址	R/W	位	默认值	说明
PWMCLK1H	0x289C	R/W	bit[7:0]	0	可调整脉冲宽度时钟产生寄存器 1 高位字节，控制占空比，高电平持续时间
PWMCLK1L	0x289D	R/W	bit[7:0]	0	可调整脉冲宽度时钟产生寄存器 1 低位字节，控制占空比，高电平持续时间
PWMCLK2H	0x289E	R/W	bit[7:0]	0	可调整脉冲宽度时钟产生寄存器 2 高位字节，控制占空比，低电平持续时间
PWMCLK2L	0x289F	R/W	bit[7:0]	0	可调整脉冲宽度时钟产生寄存器 2 低位字节，控制占空比，低电平持续时间

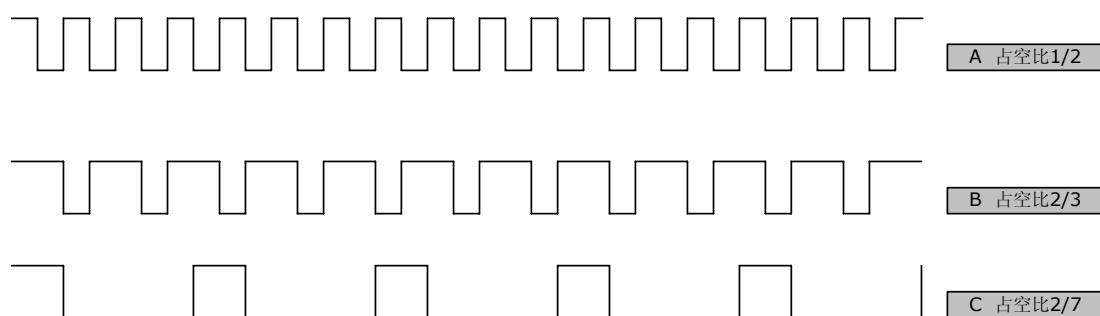


图 11-12 可调整宽度脉冲时钟输出

V9801 数据手册

12. LCD

12.1. 时序和驱动电路

LCD时序和驱动电路使用独立的 32.768kHz的OSC时钟。上电复位、WDT复位以及RSTn低电平有效时都会复位LCD时序和驱动电路。用户可通过配置显示控制寄存器（LCDCtrl, 0x2C1E）和系统控制寄存器（SysCtrl_SFR）关闭LCD扫描时序电路以及驱动电路，使其进入低功耗状态。复位后，LCD模拟驱动电路被关闭，扫描频率 64Hz，驱动分压电阻 300kΩ，并清空显示缓冲寄存器。

显示缓冲寄存器的地址分别是 0x2C00 ~ 0x2C1D；显示控制寄存器的地址为 0x2C1E；SEG开关控制寄存器的地址分别为 0x2C1F~0x2C23。控制LCD驱动电压的控制位位于模拟控制寄存器中（详见“[设置LCD电压](#)”）。

表 12-1 显示控制寄存器（LCDCtrl, 0x2C1E）

0x2C1E, R/W	显示控制寄存器, LCDCtrl							
	bit7	bit6	bit5	Bit4	bit3	bit2	bit1	bit0
	ON/OFF			LCDTYPE	DRV1	DRV0	FRQ1	FRQ0
默认值	0	0	0	0	0	0	0	0

- FRQ1/FRQ0: 设置扫描频率。11, 512Hz; 10, 256Hz; 01, 128Hz; 00, 64Hz;
- DRV1/DRV0: 设置每个分压电阻的阻值。00, 300kΩ; 01, 600kΩ; 10, 150kΩ; 11, 200kΩ
- LCDTYPE: LCD 模式选择。0, 4COM 模式; 1, 6COM 模式;
- ON/OFF: 开启/关闭 LCD 模拟驱动电路，“1”开启，模拟驱动电路向 COM 口和 SEG 口输出相应的信号，否则输出高阻。

表 12-2 SEG 开关控制寄存器 0（SegCtrl0, 0x2C1F）

0x2C1F, R/W	SEG 开关控制寄存器 0, SegCtrl0							
	bit7	bit6	bit5	Bit4	bit3	bit2	bit1	bit0
	SEGON7	SEGON6	SEGON5	SEGON4	SEGON3	SEGON2	SEGON1	SEGON0
默认值	0	0	0	0	0	0	0	0

- 仅当 LCDTYPE=0（bit4, LCDCtrl, 0x2C1E）时，该寄存器中的 bit1 和 bit0 有效。

表 12-3 SEG 开关控制寄存器 1（SegCtrl1, 0x2C20）

0x2C20 , R/W	SEG 开关控制寄存器 1, SegCtrl1							
	bit7	bit6	bit5	Bit4	bit3	bit2	bit1	bit0
	SEGON15	SEGON14	SEGON13	SEGON12	SEGON11	SEGON10	SEGON9	SEGON8
默认值	0	0	0	0	0	0	0	0

V9801 数据手册

表 12-4 SEG 开关控制寄存器 2 (SegCtrl2, 0x2C21)

0x2C21, R/W	SEG 开关控制寄存器 2, SegCtrl2							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON
	23	22	21	20	19	18	17	16
默认值	0	0	0	0	0	0	0	0

表 12-5 SEG 开关控制寄存器 3 (SegCtrl3, 0x2C22)

0x2C22, R/W	SEG 开关控制寄存器 3, SegCtrl3							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON	SEGON
	31	30	29	28	27	26	25	24
默认值	0	0	0	0	0	0	0	0

表 12-6 SEG 开关控制寄存器 4 (SegCtrl4, 0x2C23)

0x2C23, R/W	SEG 开关控制寄存器 4, SegCtrl4							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	SEGO	SEGO	SEGO	SEGO	SEGO	SEGO	SEGO	SEGO
	N39	N38	N37	N36	N35	N34	N33	SEGON32
默认值	0	0	0	0	0	0	0	0

- SEGONx: 0, 关闭SEG输出; 1, 开启SEG输出。关闭此SEG输出后, 此SEG所占用的引脚可以作为GPIO使用 (“GPIO” 中 “P4 ~ P9”)

更新显示缓冲寄存器即可完成显示数据更新, 且 LCD 显示更新在更新显示缓冲寄存器后实时完成。

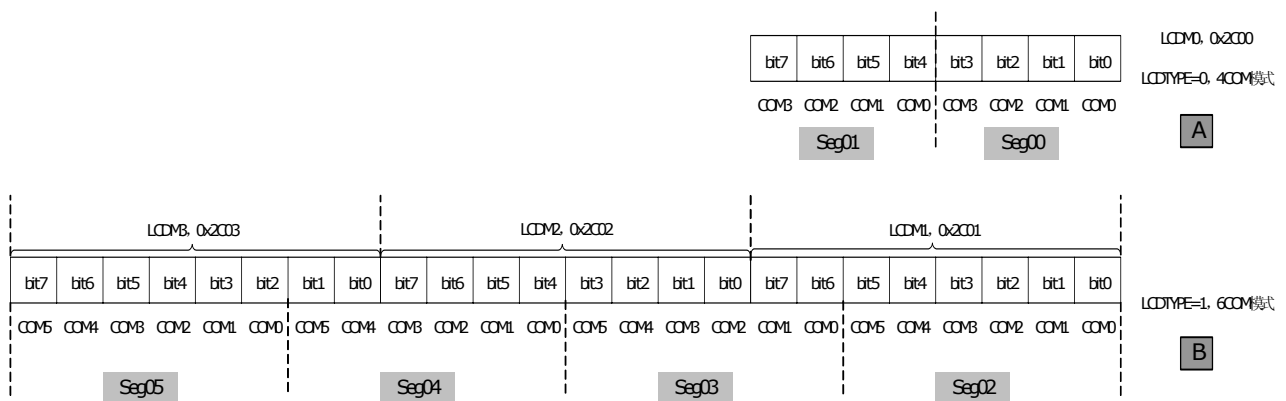


图 12-1 不同模式下, LCD 显示缓冲寄存器的工作原理

当 LCDTYPE=0 时, 两个 Seg 对应显示缓冲寄存器中的一个字节。显示缓冲寄存器字节的低 4 位对应 Seg (n), 显示缓冲寄存器字节的高 4 位对应 Seg (n+1), 如图 12-1 中 A 所示。

V9801 数据手册

表 12-7 当 LCDTYPE=0 时，SEG 与显示缓冲寄存器的对应关系

地址 (十六进制)	显示缓冲寄存器	SEG	D7	D6	D5	D4	D3	D2	D1	D0
			COM3	COM2	COM1	COM0	COM3	COM2	COM1	COM0
0x2C00	LCDM0	S01 S00	SEG01				SEG00			
0x2C01	LCDM1	S03 S02	SEG03				SEG02			
0x2C02	LCDM2	S05 S04	SEG05				SEG04			
0x2C03	LCDM3	S07 S06	SEG07				SEG06			
0x2C04	LCDM4	S09 S08	SEG09				SEG08			
0x2C05	LCDM5	S11 S10	SEG11				SEG10			
0x2C06	LCDM6	S13 S12	SEG13				SEG12			
0x2C07	LCDM7	S15 S14	SEG15				SEG14			
0x2C08	LCDM8	S17 S16	SEG17				SEG16			
0x2C09	LCDM9	S19 S18	SEG19				SEG18			
0x2C0A	LCDM10	S21 S20	SEG21				SEG20			
0x2C0B	LCDM11	S23 S22	SEG23				SEG22			
0x2C0C	LCDM12	S25 S24	SEG25				SEG24			
0x2C0D	LCDM13	S27 S26	SEG27				SEG26			
0x2C0E	LCDM14	S29 S28	SEG29				SEG28			
0x2C0F	LCDM15	S31 S30	SEG31				SEG30			
0x2C10	LCDM16	S33 S32	SEG33				SEG32			
0x2C11	LCDM17	S35 S34	SEG35				SEG34			
0x2C12	LCDM18	S37 S36	SEG37				SEG36			
0x2C13	LCDM19	S39 S38	SEG39				SEG38			

当 LCDTYPE=1 时，因 Pin49 和 Pin50 复用为普通 GPIO 口和 COM 口，所以，LCDM0 (0x2C00) 无效。如图 12-1 中 B 所示，显示缓冲寄存器中 6 个 bit 对应一个 Seg。因为系统仅能访问字节，所以，Seg02 对应的是寄存器 LCDM1 (0x2C01) 的 bit0~bit5，Seg03 对应的是寄存器 LCDM1 (0x2C01) 的 bit6~bit7 和 LCDM2 (0x2C02) 的 bit0~bit3，依次类推，如表 12-8 所示。

表 12-8 当 LCDTYPE=0 时，SEG 与显示缓冲寄存器的对应关系

地址 (十六进制)	显示缓冲寄存器	SEG	D7	D6	D5	D4	D3	D2	D1	D0	
0x2C01	LCDM1	S03 S02	SEG03		SEG02						
0x2C02	LCDM2	S04 S03	SEG04				SEG03				
0x2C03	LCDM3	S05 S04	SEG05							SEG04	
0x2C04	LCDM4	S07 S06	SEG07		SEG06						
0x2C05	LCDM5	S08 S07	SEG08					SEG07			
0x2C06	LCDM6	S09 S08	SEG09							SEG08	
0x2C07	LCDM7	S11 S10	SEG11		SEG10						

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

0x2C08	LCDM8	S12 S11	SEG12	SEG11
0x2C09	LCDM9	S13 S12	SEG13	SEG12
0x2C0A	LCDM10	S15 S14	SEG15	SEG14
0x2C0B	LCDM11	S16 S15	SEG16	SEG15
0x2C0C	LCDM12	S17 S16	SEG17	SEG16
0x2C0D	LCDM13	S19 S18	SEG19	SEG18
0x2C0E	LCDM14	S20 S19	SEG20	SEG19
0x2C0F	LCDM15	S21 S20	SEG21	SEG20
0x2C10	LCDM16	S23 S22	SEG23	SEG22
0x2C11	LCDM17	S24 S23	SEG24	SEG23
0x2C12	LCDM18	S25 S24	SEG25	SEG24
0x2C13	LCDM19	S27 S26	SEG27	SEG26
0x2C14	LCDM20	S28 S27	SEG28	SEG27
0x2C15	LCDM21	S29 S28	SEG29	SEG28
0x2C16	LCDM22	S31 S30	SEG31	SEG30
0x2C17	LCDM23	S32 S31	SEG32	SEG31
0x2C18	LCDM24	S33 S32	SEG33	SEG32
0x2C19	LCDM25	S35 S34	SEG35	SEG34
0x2C1A	LCDM26	S36 S35	SEG36	SEG35
0x2C1B	LCDM27	S37 S36	SEG37	SEG36
0x2C1C	LCDM28	S39 S38	SEG38	SEG38
0x2C1D	LCDM29	-- S39		SEG39

12.2. 设置 LCD 电压

V9801 支持 2.7V~3.3V 共 7 档 (0.1V/lb) 驱动电压。用户可通过配置寄存器 CtrlLCDV (0x285E) 的 bit2~bit0 调整 LCD 的驱动电压。在上电复位、RSTn 低电平有效或 WDT 溢出复位时，驱动电压默认为 3.3V。

V9801 数据手册

13. GPIO

V9801 共实现了 P0~P10 共 11 个 GPIO 口，其中，P0~P8 为普通 GPIO 口，P9~P10 为可快速访问的 GPIO 口。

上电复位、RSTn 低电平有效或 WDT 溢出复位时会将 IO 控制寄存器复位为默认值。在复位后，如果程序不改变 IO 控制寄存器的配置，所有 IO 处于禁止输出/屏蔽输入的状态（调试模式下，P0 作 JTAG 端口，复位后，P0.0 为输出，P0.1 ~ P0.3 为输入）。系统进入浅睡眠或者深睡眠状态后，IO 保持此前的状态不变。

除了由芯片工作模式选择引脚确定的功能外（在 MODE1 引脚为低电平时，P0 端口复用为 JTAG 端口，P0.0 的作用是 TDO，固定为输出；P0.1 的作用是 TDI，固定为输入；P0.2 的作用是 TMS，固定为输入；P0.3 的作用是 TCK，固定为输入），每个 IO 的输出使能由输出使能寄存器独立控制，输入使能由输入使能寄存器独立控制，IO 的功能则由相对应的功能选择寄存器控制。其中，P0 和调试端口复用；P1、P2、P9 和 P10 与功能端口复用；P3 和 COM 口复用；P4 ~ P9 和 SEG 口复用（每个 IO 的功能请参看表 1-1），且每一个 SEG 口都可以单独配置为 SEG 输出或者普通数字 IO（由 LCD 中的 [SEGONx 控制位](#)）。

13.1. P0

P0 是 GPIO 与调试端口复用，共 4 个 IO。当 MODE1 引脚接低电平时，P0 作调试端口用。此时，P0.0 的作用是 TDO，P0.1 的作用是 TDI，P0.2 的作用是 TMS，P0.3 的作用是 TCK，其中，TDO 固定为输出，TDI/TMS/TCK 固定为输入。当 MODE1 引脚接高电平时，芯片处于正常工作模式下，P0 输入使能寄存器和输出使能寄存器决定 P0 的每一个 IO 口的输入与输出。

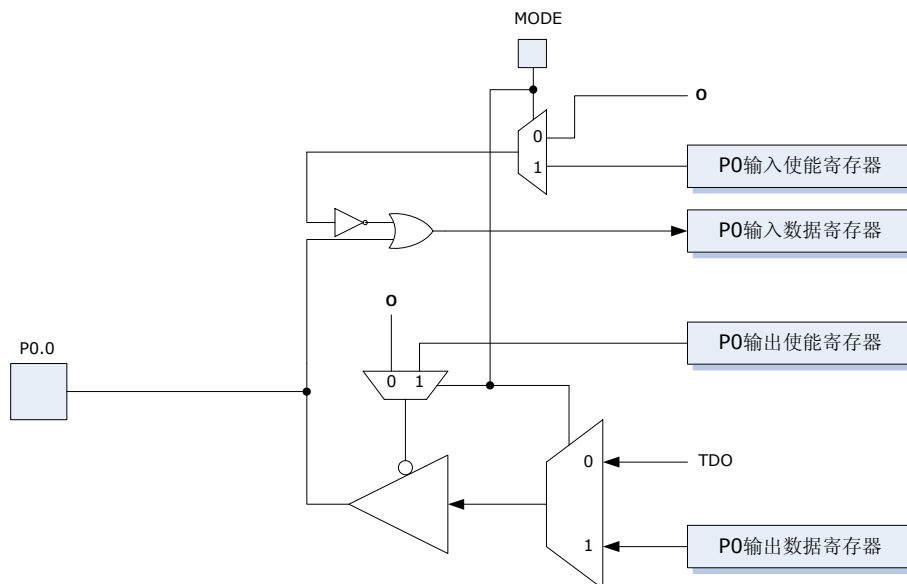


图 13-1 P0.0 端口的结构框图

V9801 数据手册

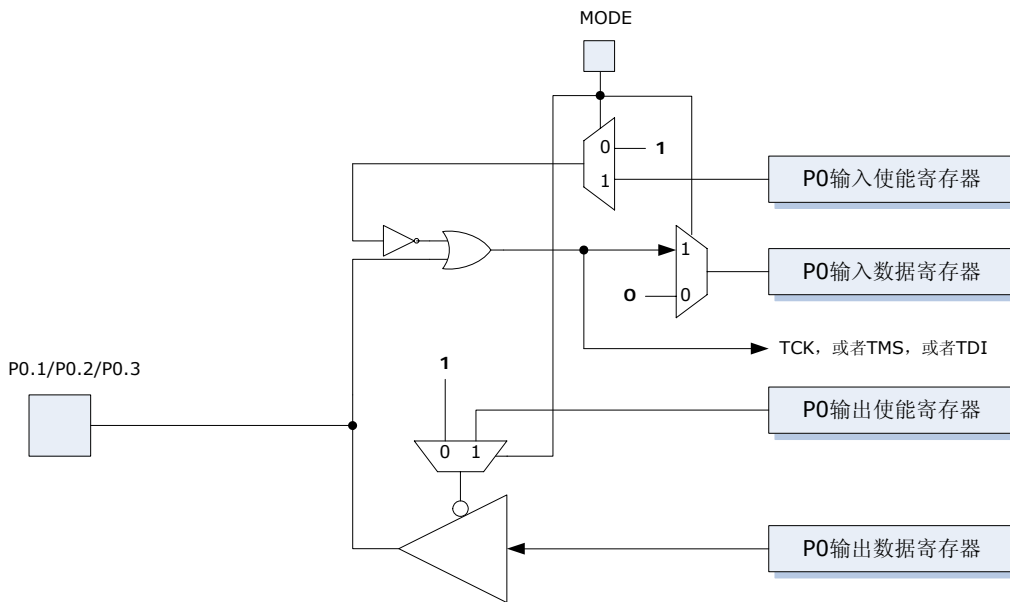


图 13-2 P0.1/P0.2/P0.3 端口的结构框图

表 13-1 P0 输出使能寄存器 (P0OE, 0x28A8)

0x28A8, R/W	P0 输出使能寄存器, P0OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	P03OEN	P02OEN	P01OEN	P00OEN
默认值	0	0	0	0	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-2 P0 输入使能寄存器 (P0IE, 0x28A9)

0x28A9, R/W	P0 输入使能寄存器, P0IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	P03INEN	P02INEN	P01INEN	P00INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-3 P0 输出数据寄存器 (P0OD, 0x28AA)

0x28AA, R/W	P0 输出数据寄存器, P0OD							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-				
默认值	0	0	0	0	1	1	1	1

V9801 数据手册

表 13-4 P0 输入数据寄存器 (P0ID, 0x28AB)

0x28AB, R/W	P0 输入数据寄存器, P0ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

13.2. P1

P1 是 GPIO 与特殊功能端口复用, 共 5 个 IO。在正常工作模式下, P1 输入使能寄存器和输出使能寄存器决定 P1 的每一个 IO 的输入与输出。当 P1 的各个 IO 作特殊功能用时, 其功能由相对应的特殊功能选择寄存器决定。

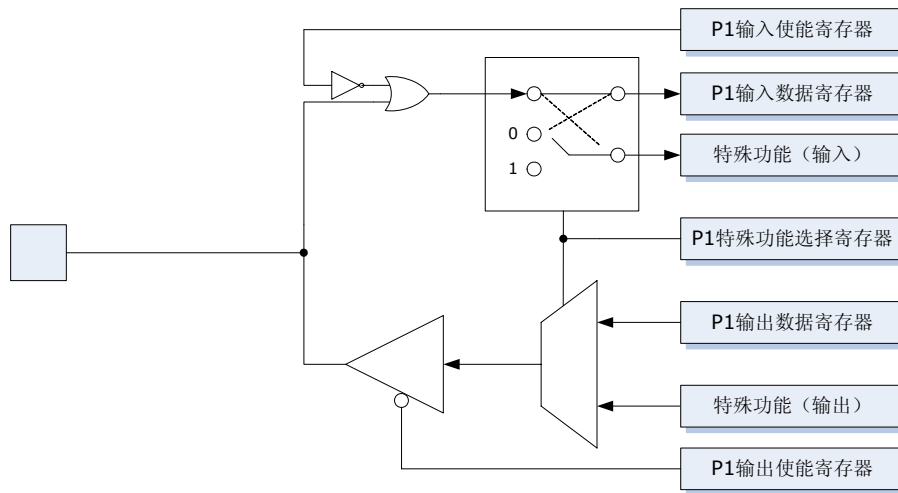


图 13-3 P1 端口的结构框图

表 13-5 P1 输出使能寄存器 (P1OE, 0x28AC)

0x28AC, R/W	P1 输出使能寄存器, P1OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	P14OEN	P13OEN	P12OEN	P11OEN	P10OEN
默认值	0	0	0	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-6 P1 输入使能寄存器 (P1IE, 0x28AD)

0x28AD, R/W	P1 输入使能寄存器, P1IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	P14INEN	P13INEN	P12INEN	P11INEN	P10INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

V9801 数据手册

表 13-7 P1 输出数据寄存器 (P1OD, 0x28AE)

0x28AE, R/W	P1 输出数据寄存器, P1OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-					
默认值	0	0	0	1	1	1	1	1

表 13-8 P1 输入数据寄存器 (P1ID, 0x28AF)

0x28AF, R/W	P1 输入数据寄存器, P1ID							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-					
默认值	0	0	0	0	0	0	0	0

表 13-9 P1.0 功能选择寄存器 (P10FS, 0x28C4)

0x28C4, R/W	P1.0 功能选择寄存器, P10FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P10FNC1	P10FNC0
默认值	0	0	0	0	0	0	0	0

P10FNC1/P10FNC0:

- 0, GPIO
- 1, RTC 秒脉冲输出

表 13-10 P1.1 功能选择寄存器 (P11FS, 0x28C5)

0x28C5, R/W	P1.1 功能选择寄存器, P11FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	P11FNC2	P11FNC1	P11FNC0
默认值	0	0	0	0	0	0	0	0

P11FNC2/P11FNC1/P11FNC0:

- 0, GPIO
- 2, RXD1, UART1 接收数据输入
- 3, T1, Timer1 外部输入
- 4, 端口中断 2

表 13-11 P1.2 功能选择寄存器 (P12FS, 0x28C6)

0x28C6, R/W	P1.2 功能选择寄存器, P12FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	P12FNC2	P12FNC1	P12FNC0
默认值	0	0	0	0	0	0	0	0

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

P12FNC2/P12FNC1/P12FNC0:

- 0, GPIO
- 1, MEACLK, 计量模块时钟输出
- 2, TXD1, UART1 发送数据输出
- 3, T2EX, Timer2 捕获/重载触发信号输入
- 4, 断口中断 3

表 13-12 P1.3 功能选择寄存器 (P13FS, 0x28C7)

0x28C7, R/W	P1.3 功能选择寄存器, P13FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	P13FNC2	P13FNC1	P13FNC0
默认值	0	0	0	0	0	0	0	0

P13FNC2/P13FNC1/P13FNC0:

- 0, GPIO
- 1, CF2 脉冲输出
- 2, RXD5, UART5 接收数据输入
- 3, 端口中断 0
- 4, CF1 脉冲输出
- 5, SP, RTC 秒脉冲输出
- 6, PLLDIV, 高频分频后的系统时钟输出

表 13-13 P1.4 功能选择寄存器 (P14FS, 0x28C8)

0x28C8, R/W	P1.4 功能选择寄存器, P14FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P14FNC1	P14FNC0
默认值	0	0	0	0	0	0	0	0

P14FNC1/P14FNC0:

- 0, GPIO
- 1, PLLDIV, 高频分频后的系统时钟输出
- 2, TXD5, UART5 发送数据输出
- 3, 端口中断 1

V9801 数据手册

13.3. P2

P2 也是 GPIO 与特殊功能端口复用，共 6 个 IO。在正常工作模式下，P2 输入使能寄存器和输出使能寄存器决定 P2 的每一个 IO 的输入与输出。当 P2 的各个 IO 作特殊功能用时，其功能由相对应的特殊功能选择寄存器决定。

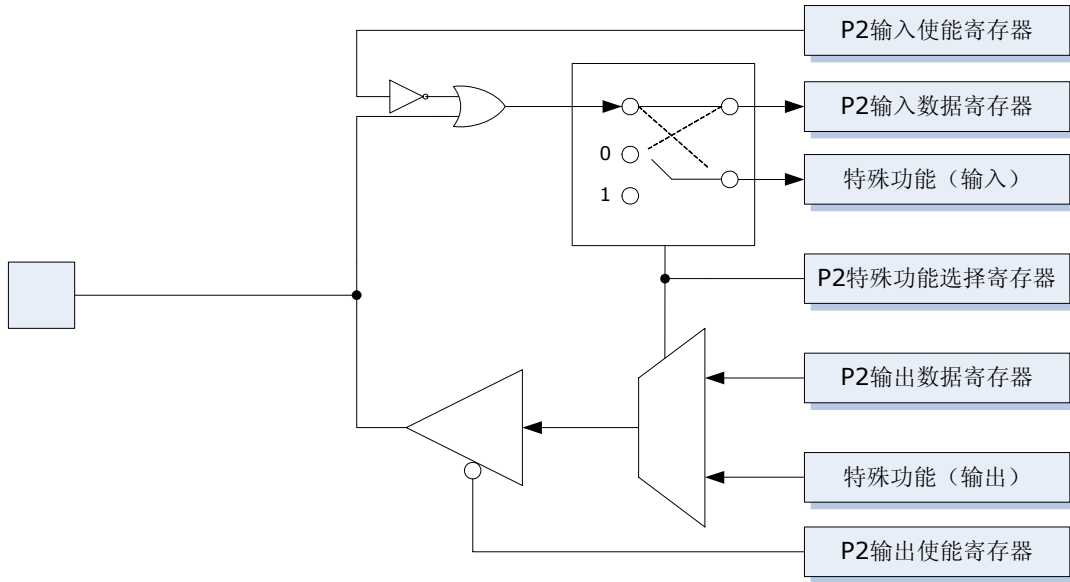


图 13-4 P2 端口的结构框图

表 13-14 P2 输出使能寄存器 (P2OE, 0x28B0)

0x28B0, R/W	P2 输出使能寄存器, P2OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	P25OEN	P24OEN	P23OEN	P22OEN	P21OEN	P20OEN
默认值	0	0	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-15 P2 输入使能寄存器 (P2IE, 0x28B1)

0x28B1, R/W	P2 输入使能寄存器, P2IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	P25INEN	P24INEN	P23INEN	P22INEN	P21INEN	P20INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

V9801 数据手册

表 13-16 P2 输出数据寄存器 (P2OD, 0x28B2)

0x28B2, R/W	P2 输出数据寄存器, P2OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-						
默认值	0	0	1	1	1	1	1	1

表 13-17 P2 输入数据寄存器 (P2ID, 0x28B3)

0x28B3, R/W	P2 输入数据寄存器, P2ID							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-						
默认值	0	0	0	0	0	0	0	0

表 13-18 P2.0 功能选择寄存器 (P20FS, 0x28C9)

0x28C9, R/W	P2.0 功能选择寄存器, P20FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P20FNC1	P20FNC0
默认值	0	0	0	0	0	0	0	0

P20FNC1/P20FNC0:

- 0, GPIO
- 1, OSC, OSC 时钟输出
- 2, RXD4, UART4 接收数据输入
- 3, T2, Timer2 外部输入

表 13-19 P2.1 功能选择寄存器 (P21FS, 0x28CA)

0x28CA, R/W	P2.1 功能选择寄存器, P21FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P21FNC1	P21FNC0
默认值	0	0	0	0	0	0	0	0

P21FNC1/P21FNC0:

- 0, GPIO
- 1, PLL, PLL 时钟输出
- 2, TXD4, UART4 发送数据输出
- 3, T0, Timer0 外部输入

V9801 数据手册

表 13-20 P2.2 功能选择寄存器 (P22FS, 0x28CB)

0x28CB, R/W	P2.2 功能选择寄存器, P22FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P22FNC1	P22FNC0
默认值	0	0	0	0	0	0	0	0

P22FNC1/P21FNC0:

- 0, GPIO
- 1, ADCLK, ADC 时钟信号输出
- 2, RXD3, UART3 接收数据输入
- 3, ADCLK, ADC 时钟信号输入

表 13-21 P2.3 功能选择寄存器 (P23FS, 0x28CC)

0x28CC, R/W	P2.3 功能选择寄存器, P23FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P23FNC1	P23FNC0
默认值	0	0	0	0	0	0	0	0

P23FNC1/P23FNC0:

- 0, GPIO
- 2, TXD3, UART3 发送数据输出

表 13-22 P2.4 功能选择寄存器 (P24FS, 0x28CD)

0x28CD, R/W	P2.4 功能选择寄存器, P24FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P24FNC1	P24FNC0
默认值	0	0	0	0	0	0	0	0

P24FNC1/P24FNC0:

- 0, GPIO
- 2, RXD2, UART2 接收数据输入

表 13-23 P2.5 功能选择寄存器 (P25FS, 0x28CE)

0x28CE, R/W	P2.5 功能选择寄存器, P25FS							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	-	-	P25FNC1	P25FNC0
默认值	0	0	0	0	0	0	0	0

V9801 数据手册

P25FNC1/P25FNC0:

- 0, GPIO
- 2, TXD2, UART2 发送数据输出, 可以选择发送带有 38kHz 载波的信号

13.4. P3

P3 为GPIO与COM口复用, 共 4 个IO。当P3 作COM口用时, P3 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P3 作GPIO用时, 必须关闭全部LCD模拟驱动电路 ([Bit7, LCDCtrl, 0x2C1E](#))。

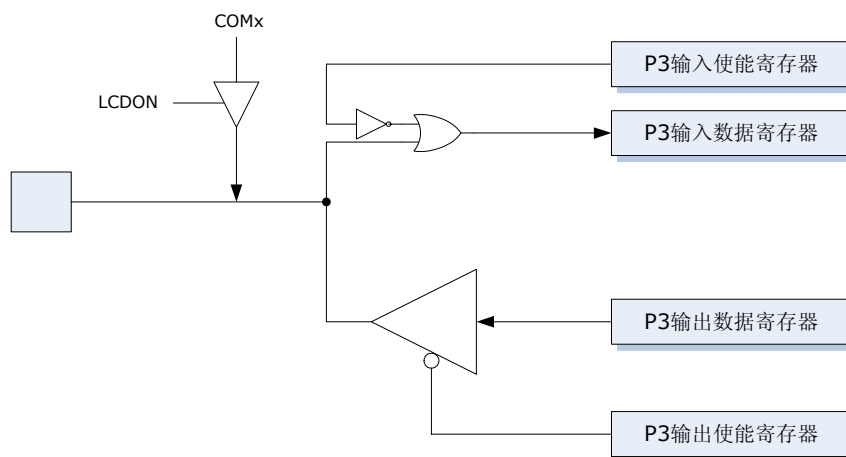


图 13-5 P3 端口的结构框图

表 13-24 P3 输出使能寄存器 (P3OE, 0x28B4)

0x28B4, R/W	P3 输出使能寄存器, P3OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	P33OEN	P32OEN	P31OEN	P30OEN
默认值	0	0	0	0	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-25 P3 输入使能寄存器 (P3IE, 0x28B5)

0x28B5, R/W	P3 输入使能寄存器, P3IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	P33INEN	P32INEN	P31INEN	P30INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

V9801 数据手册

表 13-26 P3 输出数据寄存器 (P3OD, 0x28B6)

0x28B6, R/W	P3 输出数据寄存器, P3OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-				
默认值	0	0	0	0	1	1	1	1

表 13-27 P3 输入数据寄存器 (P3ID, 0x28B7)

0x28B7, R/W	P3 输入数据寄存器, P3ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-				
默认值	0	0	0	0	0	0	0	0

13.5. P4

P4 共 8 个IO口, P4.2~P4.7 为GPIO与SEG口复用。而, 当LCDTYPE=0 时, P4.0 与P4.1 为GPIO与SEG口复用; 当LCDTYPE=1 时, P4.0 和P4.1 为GPIO与COM口复用。。当P4 作SEG口或COM口用时, P4 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P4 作GPIO用时, 相应的SEG引脚必须配置为普通数字IO (LCD中[SEGONx控制位](#))。

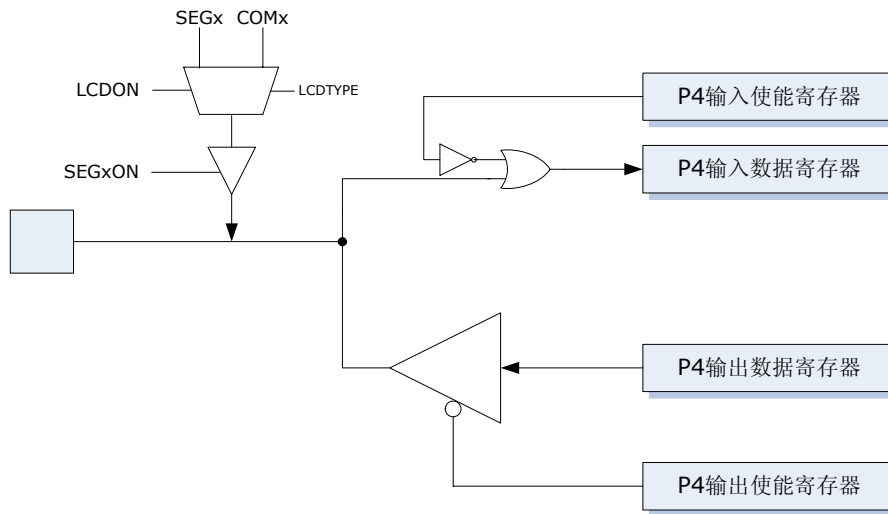


图 13-6 P4 端口的结构框图

表 13-28 P4 输出使能寄存器 (P4OE, 0x28B8)

0x28B8, R/W	P4 输出使能寄存器, P4OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P47OEN	P46OEN	P45OEN	P44OEN	P43OEN	P42OEN	P41OEN	P40OEN
默认值	1	1	1	1	1	1	1	1

V9801 数据手册

- 1, 禁止输出; 0, 允许输出

表 13-29 P4 输入使能寄存器 (P4IE, 0x28B9)

0x28B9, R/W	P4 输入使能寄存器, P4IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P47INEN	P46INEN	P45INEN	P44INEN	P43INEN	P42INEN	P41INEN	P40INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-30 P4 输出数据寄存器 (P4OD, 0x28BA)

0x28BA, R/W	P4 输出数据寄存器, P4OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

表 13-31 P4 输入数据寄存器 (P4ID, 0x28BB)

0x28BB, R/W	P4 输入数据寄存器, P4ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

13.6. P5

P5 为GPIO与SEG口复用, 共 8 个IO。当P5作SEG口用时, P5 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P5作GPIO用时, 相应的SEG引脚必须配置为普通数字IO (LCD中[SEGONx控制位](#))。

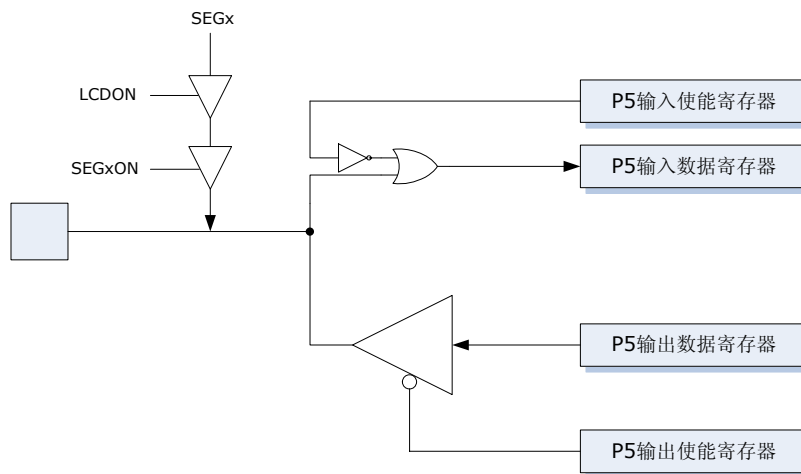


图 13-7 P5 端口的结构框图

V9801 数据手册

表 13-32 P5 输出使能寄存器 (P5OE, 0x28BC)

0x28BC, R/W	P5 输出使能寄存器, P5OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P57OEN	P56OEN	P55OEN	P54OEN	P53OEN	P52OEN	P51OEN	P50OEN
默认值	1	1	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-33 P5 输入使能寄存器 (P5IE, 0x28BD)

0x28BD, R/W	P5 输入使能寄存器, P5IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P57INEN	P56INEN	P55INEN	P54INEN	P53INEN	P52INEN	P51INEN	P50INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-34 P5 输出数据寄存器 (P5OD, 0x28BE)

0x28BE, R/W	P5 输出数据寄存器, P5OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

表 13-35 P5 输入数据寄存器 (P5ID, 0x28BF)

0x28BF, R/W	P5 输入数据寄存器, P5ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

13.7. P6

P6 为GPIO与SEG口复用, 共 8 个IO。当P6作SEG口用时, P6 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P6作GPIO用时, 相应的SEG引脚必须配置为普通数字IO ([LCD中SEGONx控制位](#))。

V9801 数据手册

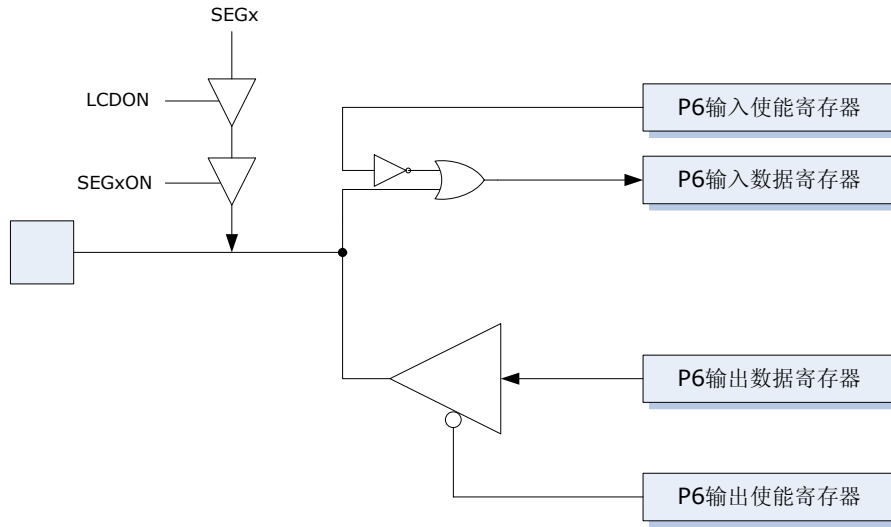


图 13-8 P6 端口的结构框图

表 13-36 P6 输出使能寄存器 (P6OE, 0x28C0)

0x28C0, R/W	P6 输出使能寄存器, P6OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P67OEN	P66OEN	P65OEN	P64OEN	P63OEN	P62OEN	P61OEN	P60OEN
默认值	1	1	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-37 P6 输入使能寄存器 (P6IE, 0x28C1)

0x28C1, R/W	P6 输入使能寄存器, P6IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P67INEN	P66INEN	P65INEN	P64INEN	P63INEN	P62INEN	P61INEN	P60INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-38 P6 输出数据寄存器 (P6OD, 0x28C2)

0x28C2, R/W	P6 输出数据寄存器, P6OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

V9801 数据手册

表 13-39 P6 输入数据寄存器 (P6ID, 0x28C3)

0x28C3, R/W	P6 输入数据寄存器, P6ID							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

13.8. P7

P7 为GPIO与SEG口复用, 共 8 个IO。当P7作SEG口用时, P7 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P7作GPIO用时, 相应的SEG引脚必须配置为普通数字IO (LCD中SEGONx控制位)。

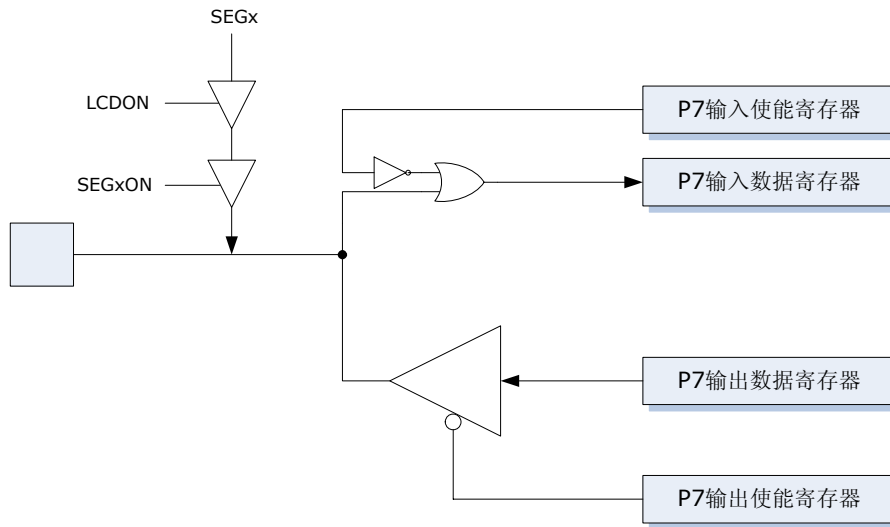


图 13-9 P7 端口的结构框图

表 13-40 P7 输出使能寄存器 (P7OE, 0x28D5)

0x28D5, R/W	P7 输出使能寄存器, P7OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P77OEN	P76OEN	P75OEN	P74OEN	P73OEN	P72OEN	P71OEN	P70OEN
默认值	1	1	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-41 P7 输入使能寄存器 (P7IE, 0x28D6)

0x28D6, R/W	P7 输入使能寄存器, P7IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P77INEN	P76INEN	P75INEN	P74INEN	P73INEN	P72INEN	P71INEN	P70INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

V9801 数据手册

表 13-42 P7 输出数据寄存器 (P7OD, 0x28D7)

0x28D7, R/W	P7 输出数据寄存器, P7OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

表 13-43 P7 输入数据寄存器 (P7ID, 0x28D8)

0x28D8, R/W	P7 输入数据寄存器, P7ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

13.9. P8

P8 为GPIO与SEG口复用, 共 3 个IO。当P8作SEG口用时, P8 输出使能寄存器必须禁止输出, 同时屏蔽输入。当P8作GPIO用时, 相应的SEG引脚必须配置为普通数字IO (LCD中[SEGONx控制位](#))。

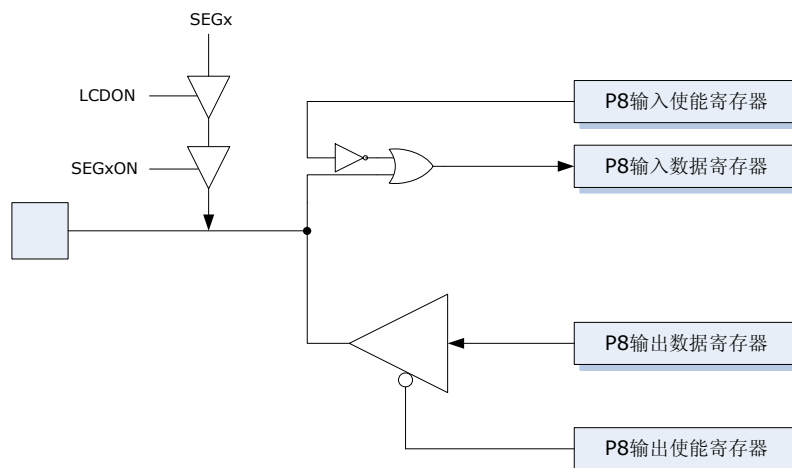


图 13-10 P8 端口的结构框图

表 13-44 P8 输出使能寄存器 (P8OE, 0x28D9)

0x28D9, R/W	P8 输出使能寄存器, P8OE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
						P82OEN	P81OEN	P80OEN
默认值						1	1	1

- 1, 禁止输出; 0, 允许输出

V9801 数据手册

表 13-45 P8 输入使能寄存器 (P8IE, 0x28DA)

0x28DA, R/W	P8 输入使能寄存器, P8IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
						P82INEN	P81INEN	P80INEN
默认值						0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-46 P8 输出数据寄存器 (P8OD, 0x28DB)

0x28DB, R/W	P8 输出数据寄存器, P8OD							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	-	-	-	-	-	1	1	1

表 13-47 P8 输入数据寄存器 (P8ID, 0x28DC)

0x28DC, R/W	P8 输入数据寄存器, P8ID							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	-	-	-	-	-	0	0	0

13.10. P9

P9 为可快速访问的 GPIO, 与特殊功能端口复用, 共 8 个 IO 口, 其中, P9.0 能用于 SEG 输出。

在正常工作模式下, P9 输入使能寄存器和输出使能寄存器决定 P9 的每一个 IO 的输入与输出。

当 P9 的各个 IO 口作快速 GPIO 口时, 通信速率约为 200kbps (当 $f_{MCU}=13.1072\text{MHz}$ 时)。

当 P9 的各个 IO 作特殊功能用时, 其功能由相对应的特殊功能选择位决定。当 P9.0~P9.2 作 TimerA 比较/捕获模块 0/1/2 输入时, 这三个端口输入使能。另外, P9.1 可用于标准秒信号输入, 使用此功能时, P9.1 输入使能。

V9801 数据手册

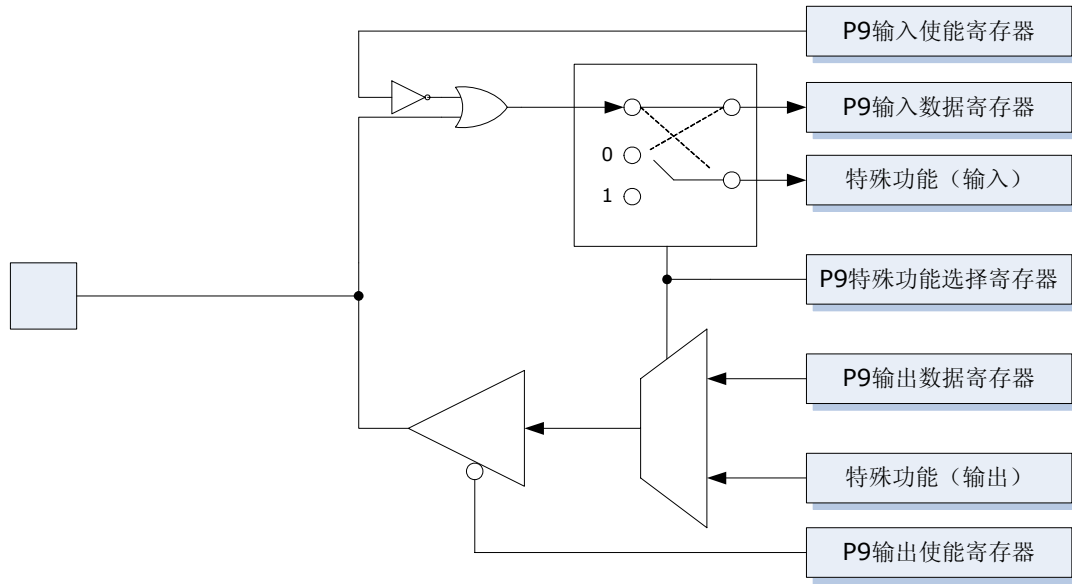


图 13-11 P9 端口的结构框图

表 13-48 P9 输出使能寄存器 (P9OE SFR, 0xA4)

0xA4, R/W	P9 输出使能寄存器, P9OE SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P97OEN	P96OEN	P95OEN	P94OEN	P93OEN	P92OEN	P91OEN	P90OEN
默认值	1	1	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-49 P9 输入使能寄存器 (P9IE SFR, 0xA5)

0xA5, R/W	P9 输入使能寄存器, P9IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P97INEN	P96INEN	P95INEN	P94INEN	P93INEN	P92INEN	P91INEN	P90INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-50 P9 输出数据寄存器 (P9OD SFR, 0xA6)

0xA6, R/W	P9 输出数据寄存器, P9OD SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

V9801 数据手册

表 13-51 P9 输入数据寄存器 (P9ID SFR, 0xA7)

0xA7, R/W	P9 输入数据寄存器, P9ID SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

表 13-52 P9 功能选择寄存器 (P9FS SFR, 0xAD)

0xAD, R/W	P9 功能选择寄存器, P9FS SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P97FNC	P96FNC	P95FNC	P94FNC	P93FNC	P92FNC	P91FNC	P90FNC
默认值	0	0	0	0	0	0	0	0

表 13-53 P9 端口功能配置

P9 端口	P9FS SFR		
	Bit	1	0
P9.0	P90FNC	TA0, TimerA 比较/捕获模块 0 输入/输出	GPIO
P9.1*	P91FNC	TA1, TimerA 比较/捕获模块 1 输入/输出	
P9.2	P92FNC	TA2, TimerA 比较/捕获模块 2 输入/输出	
P9.3	P93FNC	PLLDIV, 高频分频后的系统时钟输出	
P9.4	P94FNC	PLLSP, 校正后的高频秒脉冲输出	
P9.5	P95FNC	CF2 脉冲输出	
P9.6	P96FNC	CF1 脉冲输出	
P9.7	P97FNC	PWMCLK, 可调整脉冲宽度时钟分频输出	

13.11. P10

P10 为可快速访问的 GPIO, 共 8 个 IO 口, 其中, P10.0 可用于 EUART1 的数据输入和输出, P10.1 可用于 EUART2 的数据输出, P10.2 可用于 EUART2 的数据输入。

在正常工作模式下, P10 输入使能寄存器和输出使能寄存器决定 P10 的每一个 IO 的输入与输出。

当 P10 的各个 IO 口作快速 GPIO 口时, 通信速率为 200kbps (当 $f_{MCU}=13.1072\text{MHz}$ 时)。

当 P10.0 用于 EUART1 的输入与输出时, 其输出使能自动有效, 而输入使能则由 P10 输入使能控制寄存器控制; 当 P10.1 或 P10.2 用于 EUART2 的输出/输入时, 其各自的输出/输入使能由 P10 输出/输入使能控制寄存器控制。

V9801 数据手册

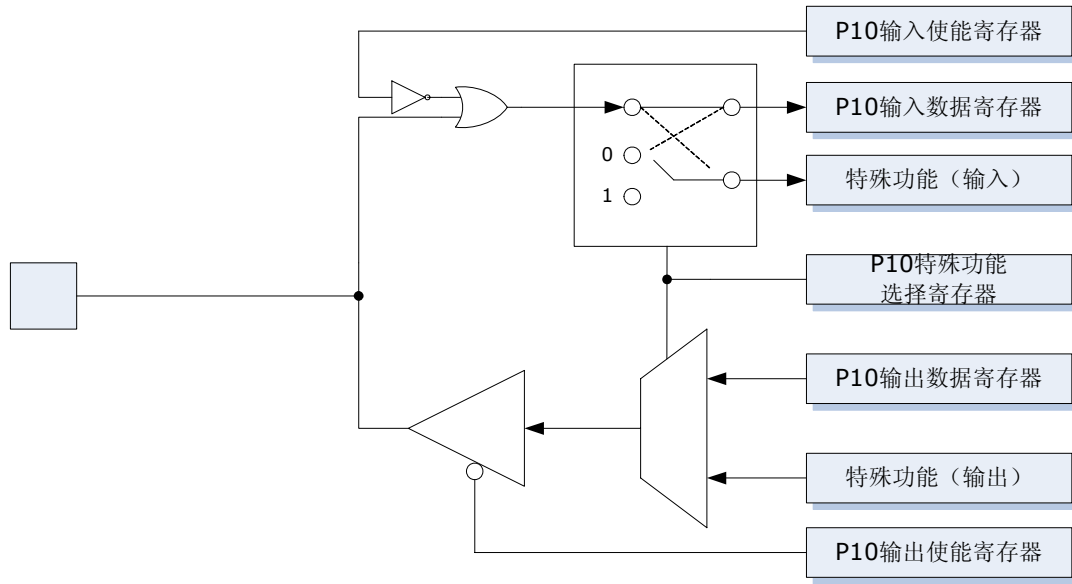


图 13-12 P10 端口的结构框图

表 13-54 P10 输出使能寄存器 (P10OE SFR, 0xA9)

0xA9, R/W	P10 输出使能寄存器, P10OE SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P107OEN	P106OEN	P105OEN	P104OEN	P103OEN	P102OEN	P101OEN	P100OEN
默认值	1	1	1	1	1	1	1	1

- 1, 禁止输出; 0, 允许输出

表 13-55 P10 输入使能寄存器 (P10IE SFR, 0xAA)

0xAA, R/W	P10 输入使能寄存器, P10IE							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	P107INEN	P106INEN	P105INEN	P104INEN	P103INEN	P102INEN	P101INEN	P100INEN
默认值	0	0	0	0	0	0	0	0

- 1, 允许输入; 0, 禁止输入

表 13-56 P10 输出数据寄存器 (P10OD SFR, 0xAB)

0xAB, R/W	P10 输出数据寄存器, P10OD SFR							
	bit7	Bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	1	1	1	1	1	1	1	1

V9801 数据手册

表 13-57 P10 输入数据寄存器 (P10ID SFR, 0xAC)

0xAC, R/W	P10 输入数据寄存器, P10ID SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
默认值	0	0	0	0	0	0	0	0

V9801 数据手册

14. WDT

WDT 使用独立的 32kHz 的 RC 时钟。上电复位、RSTn 低电平有效会清除 WDT 计数。复位结束后，WDT 自动开始运行，1.5 秒之后，如果软件没有清除 WDT 计数，则产生一次复位脉冲，此后，如果软件依然没有清空 WDT 计数，则每 2 秒产生一次复位脉冲。复位持续时间保持 240 μ s。系统进入浅睡眠或者深睡眠状态后，WDT 自动停止工作，IO/RTC 休眠复位唤醒或恢复供电后，WDT 自动重新开始运行。

WDT 溢出复位会在系统状态寄存器 ([Systate SFR](#), 0xA1) 的 BIT5 置标志位，供程序查询。此标志位会被恢复供电复位清空。

在调试模式下 (MODE1 引脚接低电平)，WDT 溢出复位被屏蔽，且不会在 [Systate SFR](#) 中置标志位。

程序连续向 [WDTEN SFR](#) (0xCE) 和 [WDTCLR SFR](#) (0xCF) 写入 0xA5 和 0x5A，可以清除 WDT 的计数值，使其不产生溢出复位。

0xCE, W, WDTEN SFR	0xA5
0xCF, W, WDTCLR SFR	0x5A

V9801 数据手册

15. RTC

V9801 芯片中的 RTC 具有如下特点：

- RTC 由独立的电源供电，有独立的 RTCLDO；
- RTC 使用独立的 32.768kHz 的 OSC 时钟；
- RTC 可以提供实时时钟和日历，而且，RTC 能自动对闰年闰月及各大小月进行判断，并对其进行自动调整；
- RTC 内部具有校正寄存器，可以根据配置的校正值自动进行计时校正；
- RTC 可以输出秒脉冲，同时向 MCU 提起秒中断。

当系统进入浅睡眠状态的时候，RTC 依然可以正常工作，并可以提供日/时/分/秒/500ms/250ms/125ms/62.5ms 间隔的唤醒复位。

15.1. RTC 相关寄存器

表 15-1 列出了部分 RTC 设置相关的寄存器信息。

RTC 相关寄存器中，仅 RTC 时间设置寄存器和 RTC 校正寄存器不受任何复位影响，其它的均可在 POR、RSTn 低电平有效或 WDT 溢出复位发生时复位。

V9801 数据手册

表 15-1 RTC 设置相关寄存器

寄存器	地址	R/W	位	默认值	说明		
RTC 密码使能寄存器	RTCPEN SFR	0x90	W	bit[7:0]	0	用户必须先向寄存器 RTCPEN SFR 写入 0x96，才能对寄存器 RTCPWD SFR 进行有效的写操作，对这两个寄存器的访问必须为连续写操作。 对寄存器 RTCPEN SFR 而言，仅 0x96 为有效数据。	
RTC 密码寄存器	RTCPWD SFR	0x97	W	bit[7:1]	0	当且仅当 bit[7:1] 被写入 0101011B 时，bit0 才能被有效写入。	
			R/W	bit0	WE	0	1，使能对 INTRTC SFR、RTC 校正寄存器和 RTC 时间设置寄存器的写入操作
系统休眠唤醒间隔寄存器	INTRTC SFR	0x96	R/W	bit[7:3]	0		
				bit[2:0]	RTC<2:0>	0	000, 1 秒; 001, 1 分; 010, 1 小时; 011, 1 天; 100, 500 毫秒; 101, 250 毫秒; 110, 125 毫秒; 111, 62.5 毫秒
RTC 校正寄存器	RTCCH SFR	0x94	R/W	bit[7:6]	-		
				bit5	C13		校正值符号位。 1，时间寄存器的值减去校正寄存器的值，调慢时钟； 0，时间寄存器的值加上校正寄存器的值，调快时钟
	RTCCL SFR	0x95		bit[4:0]		校正值的绝对值，可直接读取数据。 当 bit0=1 时，不校正 RTC。 RTC 校正是在 32768Hz 的 OSC 时钟下进行，该寄存器的值每 30s 更新一次，校正分辨率为 1.02ppm，调整范围为 ±8332.3ppm (±12 分钟/天)。	
				bit[7:0]	C<12:0>		
RTC 数据读取寄存器	RDRTC SFR	0xDA	R	bit[7:0]	0	当 MCU 要读取 RTC 时间寄存器的值时，必须先对该寄存器进行读操作，详见“15.2.2.1 读 RTC 时间数据”。该寄存器的读出值为 00，无意义。	
高频分频门限值寄存器	DIVTHH SFR	0xDB	R/W	bit[7:0]	DIV<23:16>	0	高频分频门限值寄存器高位字节
	DIVTHM	0xDC		bit[7:0]	DIV<15:8>	0	高频分频门限值寄存器中位字节

CONFIDENTIAL - This document contains proprietary information. It may not be reproduced or disclosed without the express written consent of Vango Technologies, Inc.

V9801 数据手册

	SFR						
	DIVTHL SFR	0xDD		bit[7:0]	DIV<7:0>	0	高频分频门限值寄存器低位字节
高频计数器状态寄存器	PLL CNT SFR	0xDE	R/W	bit[7:2]		0	0x00, 分频器。从 0 计数到高频分频门限值寄存器的值后, 高频计数器清零并重新开始计数。每次清零都会输出高频秒脉冲 (可作高频时钟输出)。
				bit[1:0]	STT<1:0>	0	0x01, 清零计数器。当检测到输入的标准秒脉冲信号的上升沿后, 该寄存器的值自动切换为 0x02, 即, 该高频计数器作计数器用。 0x02, 当检测到输入的标准秒脉冲信号的上升沿后, 该寄存器的值自动切换为 0x02, 高频计数器从 0 开始计数。 0x03, 当检测到输入的标准秒脉冲信号的上升沿后, 该寄存器的值自动切换为 0x03, 高频计数器停止计数, 高频计数器当下的计数值被送入高频分频门限值寄存器。

V9801 数据手册

计时寄存器(即,RTC时间设置寄存器)的值采用BCD编码,其中Bit7~Bit4表示日期的十位数,Bit3~Bit0表示日期的个位数,如,在RTCSC SFR中设置43秒时,寄存器的读数应为01000011。RTC会自动对闰年闰月及各大小月进行判断。

表 15-2 秒设置寄存器 (RTCSC SFR, 0x9A)

SFR 0x9A, R/W	秒设置寄存器, 00 ~ 59, RTCSC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	S40	S20	S10	S8	S4	S2	S1

表 15-3 分设置寄存器 (RTCMiC SFR, 0x9B)

SFR 0x9B, R/W	分设置寄存器, 00 ~ 59, RTCMiC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	M40	M20	M10	M8	M4	M2	M1

表 15-4 时设置寄存器 (RTCHC SFR, 0x9C)

SFR 0x9C, R/W	时设置寄存器, 00 ~ 23, RTCHC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	H20	H10	H8	H4	H2	H1

表 15-5 天设置寄存器 (RTCDC SFR, 0x9D)

SFR 0x9D, R/W	天设置寄存器, 自动实现闰月, 大小月日期判断, RTCDC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	D20	D10	D8	D4	D2	D1

表 15-6 周设置寄存器 (RTCWC SFR, 0x9E)

SFR 0x9E, R/W	周设置寄存器, RTCWC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	-	W8	W4	W2	W1

- 日期中,“周”只能由用户设置,RTC不会自动判断,一旦设定,RTC会自动累加。如,用户应手动将2010年1月1日设置为周五,一旦设定,RTC会自动显示2010年1月2日为周六。
- W8/W4/W2/W1: 0000, 周日; 0001, 周一; 0010, 周二; 0011, 周三; 0100, 周四; 0110, 周五; 0111, 周六。

表 15-7 月设置寄存器 (RTCMoC SFR, 0x9F)

SFR 0x9F, R/W	月设置寄存器, 1 ~ 12, 自动实现闰年判断, RTCMoC SFR							
	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
	-	-	-	Mo10	Mo8	Mo4	Mo2	Mo1

V9801 数据手册

表 15-8 年设置寄存器 (RTCYC SFR, 0x93)

SFR 0x93, R/W	年设置寄存器, 2000 ~ 2099, RTCYC SFR							
	bit7	bit6	bit5	Bit4	bit3	bit2	bit1	bit0
	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1

- 系统默认年份从 2000 开始, 故, 寄存器 RTCYC SFR 仅需设置年份的个位与十位数字, 比如, 设置 2010 年时, RTCYC 应设置为 00010000B。

15.2. 读写 RTC

15.2.1. 写 RTC

在 V9801 中, 对 INTRTC SFR、RTC 校正寄存器和 RTC 时间设置寄存器的写操作被保护。

用户应严格按照以下步骤对上述寄存器进行写操作:

1. 在 RTCPEN SFR 中写入 0x96, 使能寄存器 RTCPWD SFR 的写入操作;
2. 在 RTCPWD SFR 的 bit[7:1] 写入 0101011B, 再向 bit0 写入 1, 使能对 INTRTC SFR、RTC 校正寄存器和 RTC 时间设置寄存器的写入操作;
3. 对寄存器 INTRTC SFR/RTC 校正寄存器/RTC 时间设置寄存器进行数据配置;
4. 5 个 OSC 时钟后, 在 RTCPWD SFR 的 bit[7:1] 写入 0101011B, 再向 bit0 写入 0, 恢复对 INTRTC SFR、RTC 校正寄存器和 RTC 时间设置寄存器的写入保护, 5 个 OSC 时钟后, MCU 自动将上述寄存器的数据写入 RTC, 从而完成 RTC 配置。

15.2.2. 读 RTC 数据

15.2.2.1. 读 RTC 时间数据

读取 RTC 时间数据时, MCU 应先读寄存器 RDRTC SFR (0xDA), 等待至少 5 个 OSC 时钟后, RTC 时间数据被锁存, MCU 再对所有计时寄存器 (时间设置寄存器) 进行读操作, 从而得到当前的时间数据。

15.2.2.2. 读 RTC 校正数据

MCU 可直接读取 RTC 校正寄存器的值。

15.3. RTC 计时

初始上电后, RTC 开始计时, 且, 只要芯片供电保持有效, 计时不受任何复位的影响。

如果用户未对 RTC 进行时间设置, 则 RTC 从随机值进行计时; 如果用户对 RTC 进行了时间设置, 则 RTC 在设置值的基础上进行计时。

15.4. RTC 中断

在 V9801 中, 当中断使能时, RTC 可以向 MCU 提起非法数据中断和 RTC 秒中断。

V9801 数据手册

15.4.1. RTC 非法数据中断

当RTC非法数据中断被使能时，即，[EA=1](#)，[EIE.1=1](#)，且[ExInt4IE.0=1](#)，在以下三种情况下RTC会向MCU提起非法数据中断：

1. 在没有取消写入保护的情况下（没有在 RTCPWD SFR 中写入 0x57），对 INTRTC SFR、RTC 校正寄存器和时间设置寄存器进行写操作；
2. 取消了写入保护，但是设置了错误的时间；

在上述两种情况下，时间设置寄存器中的值会保持不变，即本次时间设置无效（时间值用 BCD 编码表示，对于每一个表示时间的 BCD 位，数据 0xF 不被认为是错误数据）。

3. RTC 在运行过程中因为系统原因导致时间数据错误。在这种情况下，用户在取消对 RTC 时间设置寄存器的写保护后，应**一次性完成对所有 RTC 时间设置寄存器的配置**，再恢复对这些寄存器的写保护，从而有效地完成对时间数据的更正。分次写入时间数据无效。

15.4.2. RTC 秒中断

当RTC秒中断被使能时，即，[EA=1](#)，[EIE.2=1](#)，且[ExInt3IE.6=1](#)，RTC会向MCU提起秒中断。

15.5. 高频计数器（PLL CNT）

V9801 集成了一个 24 位的高频计数器(PLL CNT)，其工作模式由高频计数器状态寄存器(PLL CNT SFR)控制，该计数器可作为分频器或计数器使用，用于 RTC 高频秒脉冲校正。

当 PLL CNT SFR 为 00 时，这个 24 位高频计数器作高速分频器用。在这个模式下，PLL CNT 从 0 开始计数，每个时钟周期累加 1。用户可通过高速分频门限值寄存器(DIV THH/DIV THM/DIV THL SFR)预设其分频门限值(TH)，当 PLL CNT 计数到预设分频门限值时，PLL CNT 清零，重新开始计数，并从引脚 P9.3 (Pin43) 输出系统分频时钟。该分频时钟可作高频秒脉冲，或高频时钟输出。系统分频时钟的频率由公式 15-1 确定：

$$f_{DIV} = \frac{f_{MCU}}{2 \times (TH + 1)} \quad (\text{公式 15-1})$$

其中， f_{DIV} 为系统分频时钟频率，Hz；

f_{MCU} 为系统时钟频率，Hz；

TH 为预设的分频门限值(即寄存器 DIV THH/DIV THM/DIV THL 的值)。当 TH 为 0 时(即默认情况下)，系统时钟被 2 分频，系统时钟最高可被 2^{25} 分频。

当引脚 P9.1 (Pin89) 被用作标准秒脉冲输入时，PLL CNT 可对此标准输入信号进行计数或捕获，判断自身时钟频率的偏差，从而得出校正数据，对 RTC 进行自动校正，其具体过程如下：

1. 向寄存器 PLL CNT SFR 写入 0x01，将 PLL CNT 清零，PLL CNT 作计数器用；
2. 当 PLL CNT 检测到输入的标准秒脉冲信号的上升沿后，PLL CNT 从 0 开始计数(此时，PLL CNT SFR=0x2)；

V9801 数据手册

3. 直至 PLLCNT 检测到输入的标准秒脉冲信号的上升沿后, PLLCNT 停止计数(此时, PLLCNT SFR=0x03), 且, 计数器当下的计数值被自动写入高频分频门限值寄存器 (TH)。

寄存器 PLLCNT SFR 的读出值从 0x01 到 0x03 时, 系统完成了一次脉宽测量, 此功能可用于 OSC 时钟校正。

15.6. RTC 校正和秒脉冲校正

15.6.1. RTC 校正

在 V9801 中, 用户可采用两种方法进行 RTC 校正。

15.6.1.1. 利用高频秒脉冲校正 RTC

1. 晶体频率计算

当用户在高频分频门限值寄存器中写入一个 TH 值时, 高频秒脉冲频率与当前系统时钟频率之间存在如下关系:

$$\frac{2}{f_{MCU}} \times (TH + 1) \equiv \frac{1}{f_{SP}} \quad (\text{公式 15-2})$$

其中,

f_{MCU} 为当前系统时钟频率, Hz;

f_{SP} 为高频分频门限值为 TH 时的高频秒脉冲频率, 经由引脚 P9.4 (Pin42) 测得, Hz

因为 $f_{OSC} = \frac{f_{MCU}}{K}$ (公式 15-3), 其中, K 为系数 (100/200/400), 将其代入公式 15-2, 得 f_{OSC} :

$$f_{OSC} = \frac{2}{K} \times (TH + 1) \times f_{SP} \quad (\text{公式 15-4})$$

2. 低频校正 (C) 计算

RTC 校正正在 32768Hz 的 OSC 时钟频率下进行, 每 30 秒校正一次 (分别在 29 秒/59 秒进行), RTC 校正寄存器的值每 30 秒更新一次, 校正寄存器的值为 C, 所以, 30 秒的平均周期为:

$$T = \frac{\frac{1}{F_{osc}} \times 32768 \times 29 + \frac{1}{F_{osc}} \times (32768 + C - 1)}{30} = \frac{1}{F_{osc}} \times \left(32768 + \frac{C-1}{30}\right) \quad (\text{公式 15-5})$$

当系统工作于 13.1072MHz (此时 K=400), 高频分频门限值寄存器的值为 TH0, 经由引脚 P9.4 (Pin42) 测得的高频秒脉冲频率为 f_{SP0} 时, 欲使 T=1, 根据公式 15-4 可得,

V9801 数据手册

$$\begin{aligned}
 C &= \left[\frac{2}{K} \times (TH0 + 1) \times f_{SP0} - 32768 \right] \times 30 + 1 \\
 &= \left[\frac{2}{400} \times \left(\frac{13107200}{2} - 1 + 1 \right) \times f_{SP0} - 32768 \right] \times 30 + 1 \quad (\text{公式 15-6}) \\
 &= 32768 \times 30 \times (f_{SP0} - 1) + 1
 \end{aligned}$$

15.6.1.2. 温度补偿校正 RTC

由于温度和离散性的影响，不同芯片正常运行时外接的 32768Hz 晶振的频率在不同的时间会有不同的实际振荡频率。RTC 的校正寄存器可以对 RTC 计时进行校正，减小这种差异对最终实际走时带来的影响。

测温电路原理参看图 15-1。对温度测量电路的应用，参看“[温度测量](#)”。

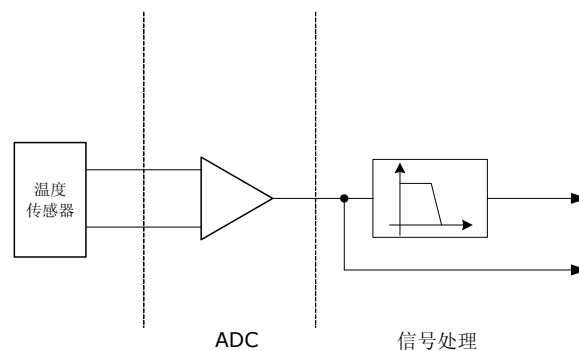


图 15-1 测温电路原理框图

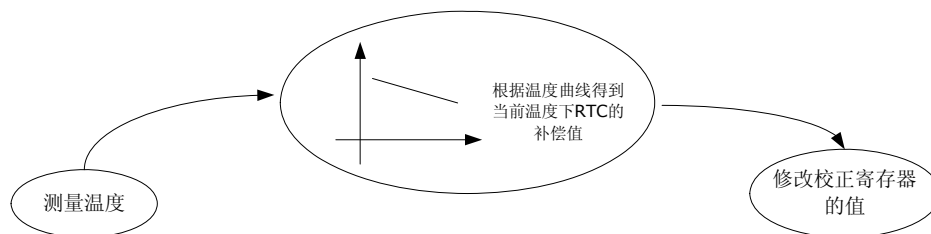


图 15-2 RTC 温度补偿原理

将电能表放入温控箱，通过温控箱从 -40°C 到 80°C 范围内调整，依次读取温度传感器读得的值。通过记录，我们可以看出寄存器读出的值与实际温度值成线性关系，斜率基本相同，但常数项有偏差（参考[附录图 17-7](#)）。

将其中 4 只电能表放入温控箱，通过温控箱从 -40 到 80°C 范围内调整，依次用频率计测量测引脚 P2.0 (Pin96) 输出的晶振频率。通过记录可以看出晶振频率与温度成抛物线关系，不同表之间系数偏差很小，仅上下偏移，即常数项有偏差（参考[附录图 17-8](#)）。

V9801 数据手册

由于这个函数关系式比较复杂，因此用户可选择通过下述方法计算每个温度下对应的 RTC 校正值，制表，然后，通过查表法得到不同温度下的 RTC 校正值。

1. 将秒脉冲输出正好为一秒时的晶振值作为基准，如 32768；
2. 设本次测得的晶振频率为 x ，与基准值比较，通过下式计算出校正值 y 。

RTC 每 30s 的校正精度 $\frac{1}{32768} \times 1000000 = 30.5\text{ppm}$ ，需校正 $\frac{x - 32768}{32768} \times 1000000 \text{ ppm}$ ，则，校正值为 $y = \frac{x - 32768}{32768} \times 1000000 / (\frac{1}{32768} \times 1000000) = x - 32768$ 。

3. 将 y 值写入校正寄存器的高位和低位字节。如 $y > 0$ ，则要调慢时钟，将寄存器值先设为 1FFFH，然后再将 (1FFFH- y) 的值写入校正寄存器的高位和低位字节；如 $y < 0$ ，则要调快时钟，将 y 值写入校正寄存器的高位字节和低位字节。

15.6.2. 秒脉冲校正

用户可通过以下方式输出校正好的秒脉冲。

当用户在高频分频门限值寄存器中写入一个 TH 值时，高频秒脉冲频率与当前系统时钟频率之间存在如公式 15-2 所示的关系。欲使高频秒脉冲频率 (f_{SP}) 为 1，则，写入高频分频率门限值寄存器的值 (TH) 可根据如下公式得到：

$$TH = \frac{f_{MCU}}{2} - 1 \quad (\text{公式 15-7})$$

将该 TH 值写入高频分频门限值寄存器，系统经由引脚 P9.4 (Pin42) 输出校正后的高频秒脉冲。

V9801 数据手册

16. 操作注意事项

1. 在系统休眠的时候，也可以进行 LCD 显示。
2. 推荐使用扩展 UART2 ~ UART5 作为串行口；针对这些串行口，Timer0、Timer1 和 Timer2 不作为波特率发生器，而是专门作为定时器/计数器使用；如果还需要更多的定时器资源，可以使用扩展 UART 中与 Timer0 兼容的普通定时器。
3. 扩展 UART 控制寄存器中的定时溢出标志不影响溢出中断。
4. GPIO 的输入/输出都是由寄存器单独控制，输入输出方向与其所处的特殊功能无关，可以设置为输出/输入同时有效。
5. 系统休眠的条件：PWRUP=0 ([Systate SFR](#), Bit0) 且系统时钟源为 OSC 时钟输出。
6. IO 唤醒，两个唤醒 IO (IOWKUP1[Pin30]或 IOWKUP2[Pin31]) 设置为输入，且两个端口的输入相互独立；设置为输入的 IO 上发生的下降沿都会产生唤醒复位。
7. 如果没有开启 PLL，切换系统时钟到 PLL 无效。
8. MCU 时钟源从 OSC 时钟输出切换到 PLL 时钟输出只需要 1 个 PLL 时钟周期，可以认为立即完成。在 MCU 时钟源切换为 PLL 输出之后，如果程序因为非正常原因关闭了 PLL，PLL 输出会自动变为 32768Hz，但是 MCUFRQ 位 ([SysCtrl SFR](#), Bit 0) 依然保持为 1，此时程序可以依靠 PLL 锁定标志 (PLLLCK, bit0, 0xA3) 判断 PLL 的状态。
9. 在普通休眠/唤醒操作的时候，程序向 MCUFRQ 和 MEAFRQ 写入 0 到时钟切换电路真正完成从 PLL 时钟到 OSC 时钟的切换动作，最长需要一个 OSC 时钟周期，在这段时间内，对模拟电路控制寄存器的写入操作无效。所以，程序在向 MCUFRQ 和 MEAFRQ 写入 0 后，应该不断读出这一位的值，直到读出的值从 1 变为 0，表明时钟切换电路已经完成了切换，然后再执行后续的任务。
10. ISP 操作结束后，需要对芯片进行复位（复位输入端）或者重新上电操作，以保证 ISP 读操作加密保护功能生效。

V9801 数据手册

17. 附录

1. LDO33 电压输出与外部电压信号输入

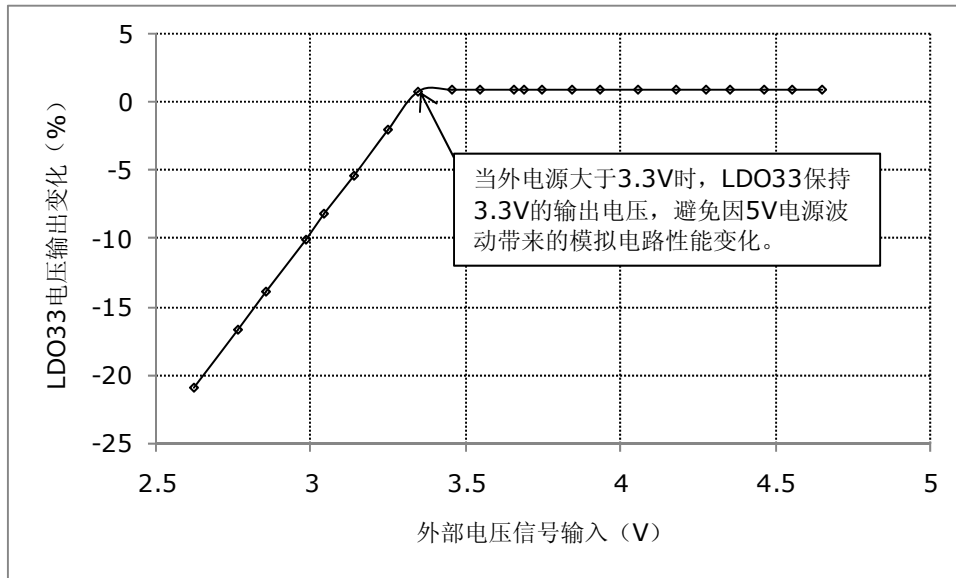


图 17-1 LDO33 电压输出与外部电压信号输入

2. LDO33 电压输出与功耗

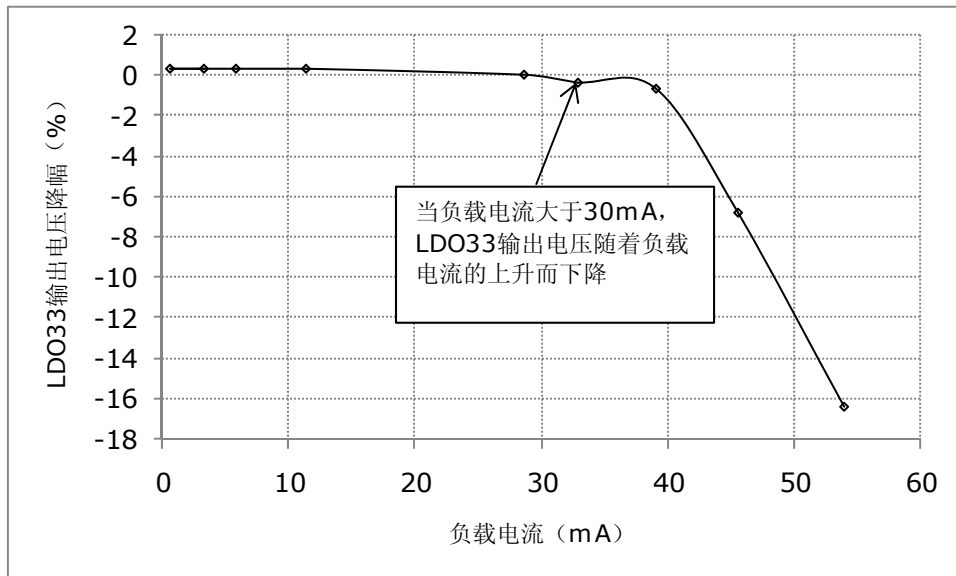


图 17-2 LDO33 电压输出与功耗

V9801 数据手册

3. LDO25 电压输出与功耗

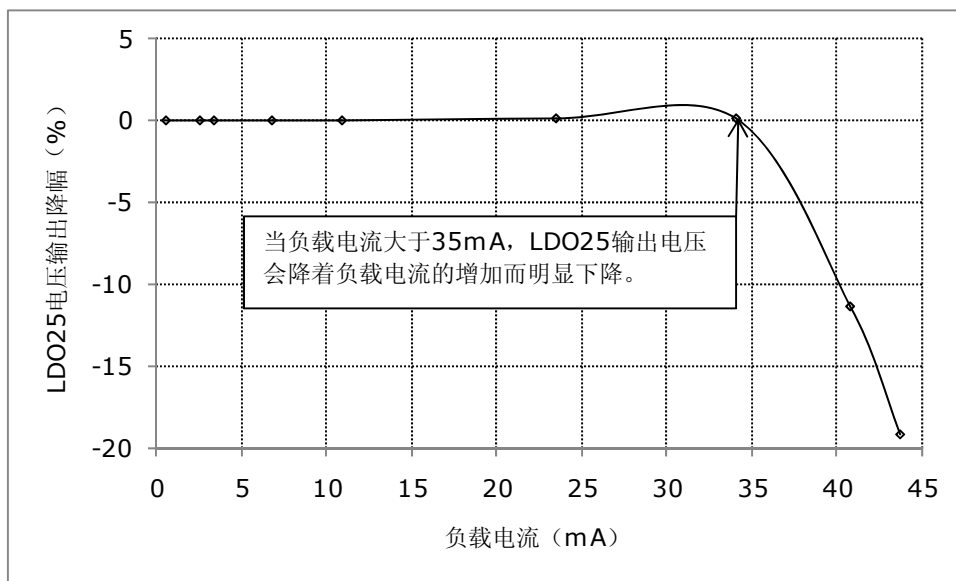


图 17-3 LDO25 电压输出与功耗

4. 基准电压输出与温度关系曲线

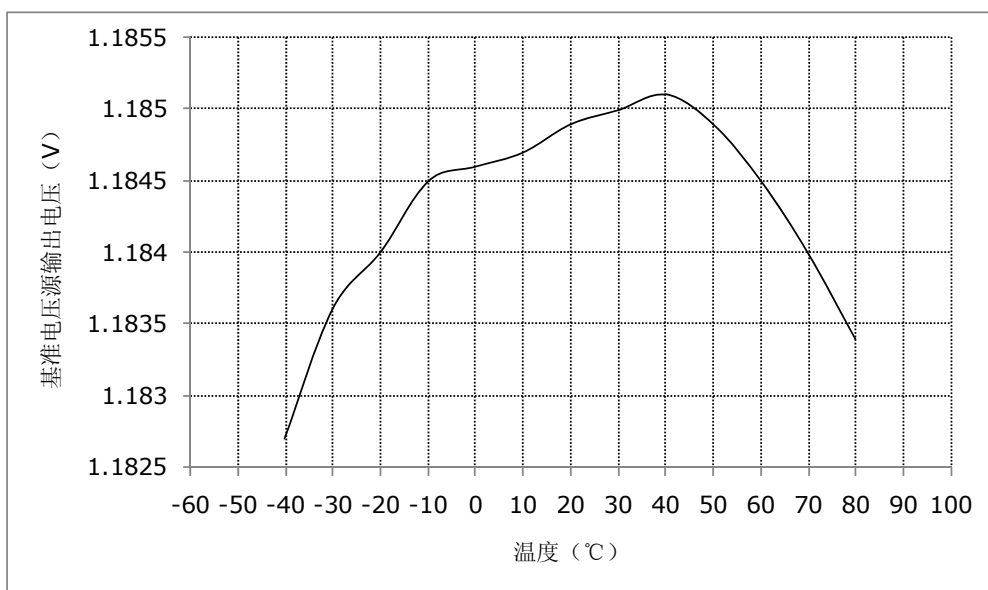


图 17-4 基准电压输出与温度关系曲线

V9801 数据手册

5. M 通道输入信号经分压后测量结果

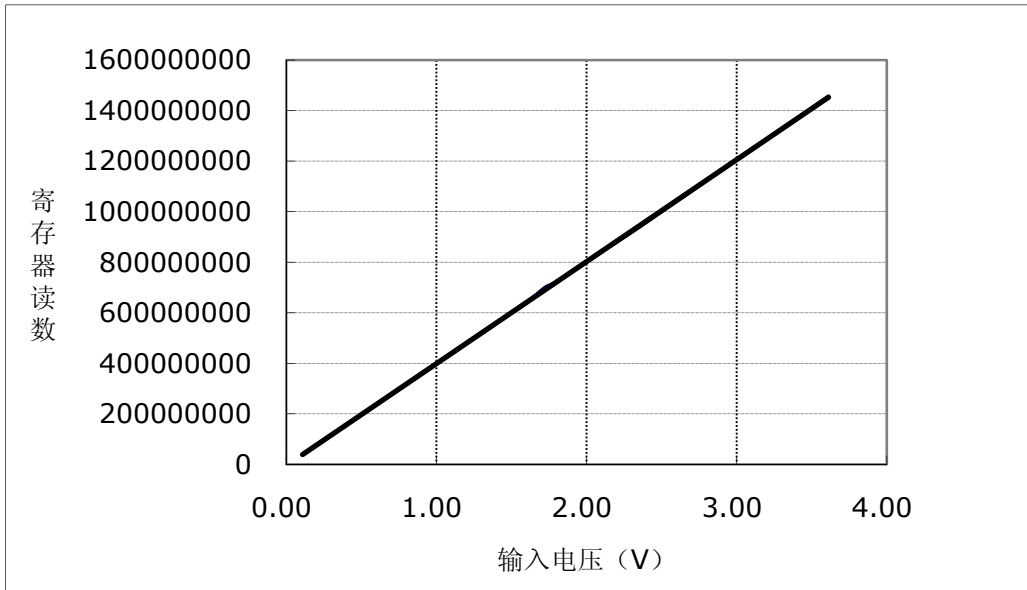


图 17-5 M 通道输入信号经分压后测量结果

6. M 通道输入信号未经分压测量结果

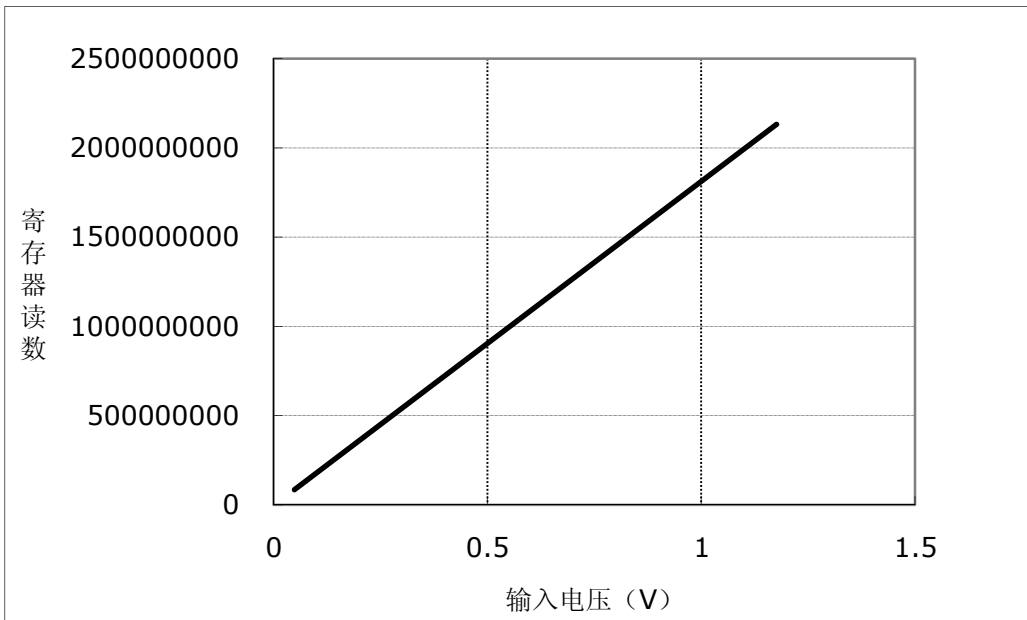


图 17-6 M 通道输入信号未经分压测量结果

V9801 数据手册

7. 温度标定原理

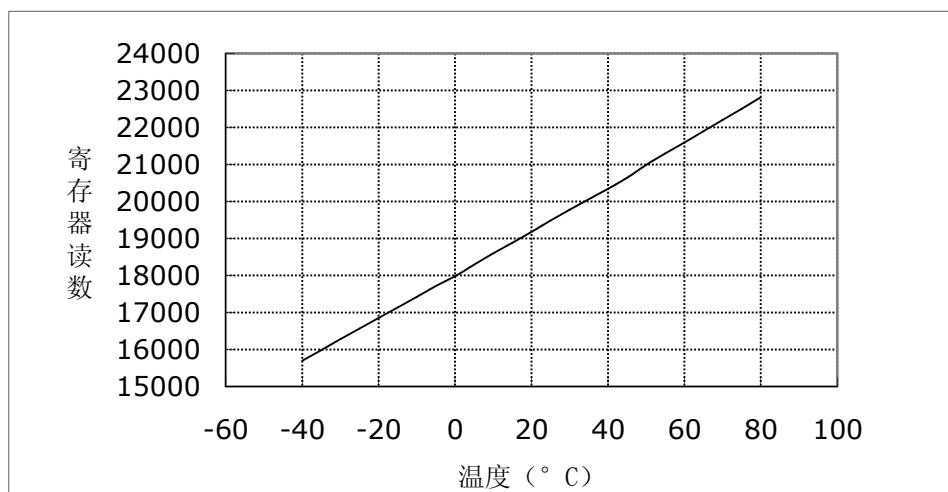


图 17-7 温度标定原理

8. 晶振频率与温度的关系

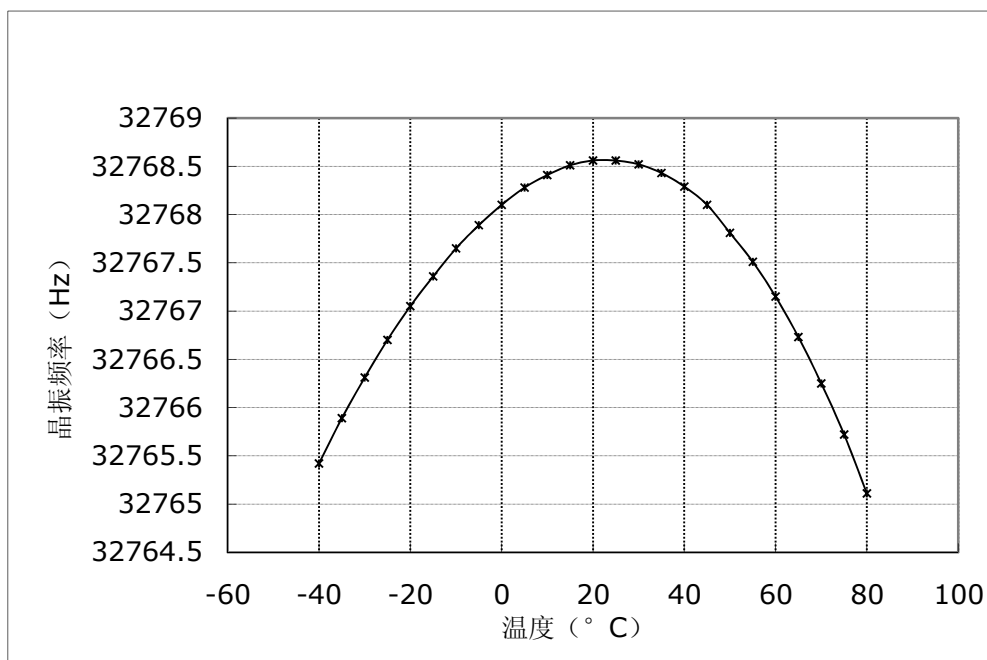
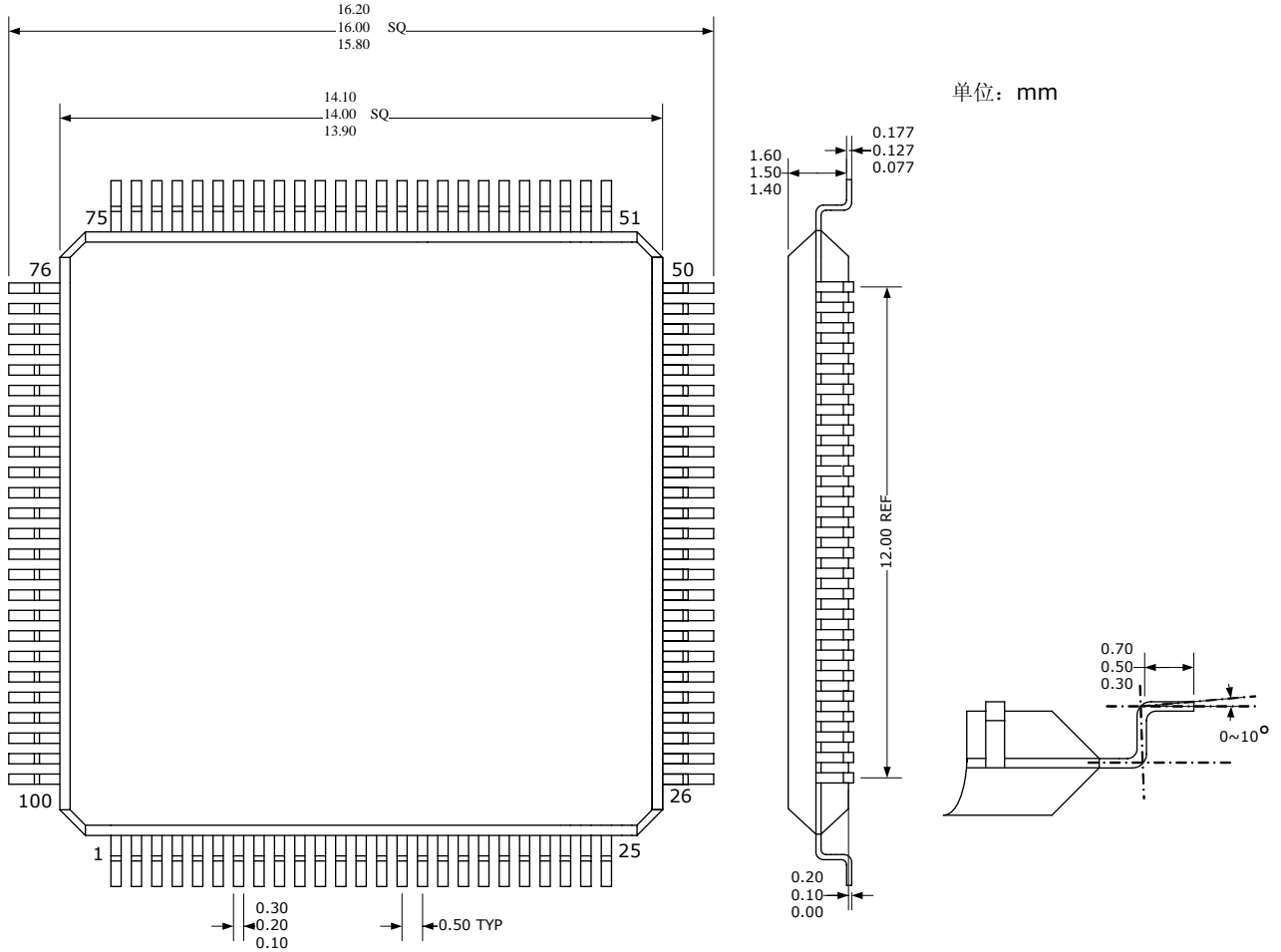


图 17-8 晶振频率与温度的关系

V9801 数据手册

100-LEAD LQFP 封装尺寸图



V9801 数据手册

图表索引

图索引

图 1-1 功能模块	13
图 1-2 引脚分布图	14
图 3-1 IRAM和SFR	22
图 3-2 数据存储空间分配图	25
图 3-3 程序存储空间分配图	26
图 3-4 128kB Flash代码分页	27
图 4-1 复位电路框图	36
图 6-1 时钟控制电路框图.....	45
图 6-2 使用快速操作方式开启PLL并将时钟 1 的时钟源切换到PLL时钟输出	51
图 6-3 使用快速操作方式将时钟 1 的时钟源切换到OSC时钟输出，然后关闭PLL，关闭时钟 1	52
图 7-1 系统状态转换图	53
图 7-2 VDCIN输入电平与PWRUP和PWRDN标志位的关系.....	54
图 8-1 电源供电系统	59
图 8-2 5V电源与电池切换	62
图 9-1 电能计量模块原理图.....	72
图 9-2 选择电流通道	73
图 9-3 采用CT输入电流	73
图 9-4 采用锰铜电阻分流网络输入电流	74
图 9-5 电压输入方式	74
图 9-6 电流/电压通道模拟输入增益	75
图 9-7 角差校正原理图	76
图 9-8 CIC滤波器和高通滤波器（HPF）工作原理.....	77
图 9-9 有功功率计量原理.....	78

V9801 数据手册

图 9-10 无功功率计量原理	79
图 9-11 有功/无功能量累加和脉冲发生电路示意图	80
图 9-12 电流/电压有效值计量原理	82
图 9-13 电压频率测量原理	84
图 9-14 M通道外部连接图	85
图 9-15 M通道内部连接图	85
图 9-16 测温电路原理框图	87
图 10-1 中断处理	101
图 10-2 中断控制系统	111
图 11-1 TimerA的工作模式	114
图 11-2 Continuous Mode的用途	115
图 11-3 Up Mode, TimerA比较模式下的TA1 引脚的输出	118
图 11-4 Timer0/1 模式 0/1	121
图 11-5 Timer0/1 模式 2	122
图 11-6 Timer0/1 模式 3	123
图 11-7 Timer2 的 16 位定时器/计数器模式, 带捕获功能的 16 位计数器模式	125
图 11-8 Timer2 自动加载初值的 16 位计数器模式	126
图 11-9 EUART通信数据帧格式	138
图 11-10 数据通信时序	140
图 11-11 EUART通信数据发送与接收流程图	143
图 11-12 可调整宽度脉冲时钟输出	144
图 12-1 不同模式下, LCD显示缓冲寄存器的工作原理	146
图 13-1 P0.0 端口的结构框图	149
图 13-2 P0.1/P0.2/P0.3 端口的结构框图	150
图 13-3 P1 端口的结构框图	151
图 13-4 P2 端口的结构框图	154
图 13-5 P3 端口的结构框图	157

V9801 数据手册

图 13-6 P4 端口的结构框图	158
图 13-7 P5 端口的结构框图	159
图 13-8 P6 端口的结构框图	161
图 13-9 P7 端口的结构框图	162
图 13-10 P8 端口的结构框图	163
图 13-11 P9 端口的结构框图	165
图 13-12 P10 端口的结构框图	167
图 15-1 测温电路原理框图	177
图 15-2 RTC温度补偿原理	177
图 17-1 LDO33 电压输出与外部电压信号输入.....	180
图 17-2 LDO33 电压输出与功耗	180
图 17-3 LDO25 电压输出与功耗	181
图 17-4 基准电压输出与温度关系曲线	181
图 17-5 M通道输入信号经分压后测量结果	182
图 17-6 M通道输入信号未经分压测量结果	182
图 17-7 温度标定原理	183
图 17-8 晶振频率与温度的关系	183

表索引

表 1-1 引脚功能说明.....	14
表 2-1 极限参数	18
表 2-2 模拟电路性能参数.....	19
表 2-3 计量电路性能参数.....	20
表 2-4 时序参数	20
表 3-1 SFR	22
表 3-2 XRAM高 128 字节写入保护寄存器 (XRamPwd, 0x28A0)	25
表 3-3 代码段选择寄存器 (CBANK SFR, 0xA0)	27

V9801 数据手册

表 3-4 ISP操作对FLASH不同空间的访问限制	28
表 3-5 CPU指令集	29
表 3-6 可编程的MOVX访问周期	33
表 4-1 复位范围	35
表 5-1 模拟控制寄存器	38
表 5-2 ADC控制寄存器 0 (CtrlADC0, 0x2858)	38
表 5-3 ADC控制寄存器 1 (CtrlADC1, 0x2859)	39
表 5-4 ADC控制寄存器 2 (CtrlADC2, 0x285A)	39
表 5-5 ADC控制寄存器 3 (CtrlADC3, 0x285B)	39
表 5-6 电池放电控制寄存器 (CtrlBAT, 0x285C)	39
表 5-7 ADC控制寄存器 4 (CtrlADC4, 0x285D)	40
表 5-8 LCD驱动电压控制寄存器 (CtrlLCDV, 0x285E)	40
表 5-9 晶振控制寄存器 0 (CtrlCry0, 0x285F)	40
表 5-10 晶振控制寄存器 1 (CtrlCry1, 0x2860)	40
表 5-11 晶振控制寄存器 2 (CtrlCry2, 0x2861)	40
表 5-12 BGP控制寄存器 (CtrlBGP, 0x2862)	41
表 5-13 ADC控制寄存器 5 (CtrlADC5, 0x2863)	41
表 5-14 ADC控制寄存器 6 (CtrlADC6, 0x2864)	42
表 5-15 LDO控制寄存器 (CtrlLDO, 0x2866)	42
表 5-16 时钟控制寄存器 (CtrlCLK, 0x2867)	42
表 5-17 PLL控制寄存器 (CtrlPLL, 0x2868)	43
表 6-1 时钟切换控制寄存器 (SysCtrl SFR, 0x80)	44
表 6-2 晶振电路寄存器配置	46
表 6-3 MCU/ADC/电能计量模块时钟频率配置	46
表 6-4 PLL状态寄存器 (PLLLCK SFR, 0xA3)	47
表 6-5 时钟控制电路中的时钟	47
表 6-6 FSC/FWC位定义	49

V9801 数据手册

表 6-7 普通操作、快速操作和结合操作的比较	51
表 7-1 系统状态寄存器 (Systate SFR, 0xA1)	54
表 7-2 各模块功耗的影响因素	55
表 7-3 系统默认状态	56
表 7-4 功耗 (MCU工作频率为 13.1072MHz, LDO25 输出电压为 2.5V)	56
表 7-5 系统休眠状态设置.....	57
表 7-6 休眠状态下系统功耗.....	58
表 8-1 LDO25 电压输出配置	60
表 9-1 读写缓冲寄存器与数据的对应关系	63
表 9-2 计量控制寄存器	64
表 9-3 PM控制寄存器 1 (PMCtrl1, 0x2878)	64
表 9-4 PM控制寄存器 2 (PMCtrl2, 0x2879)	64
表 9-5 PM控制寄存器 3 (PMCtrl3, 0x287A)	65
表 9-6 角差校正控制寄存器 1 (PHCCtrl1, 0x287B)	65
表 9-7 角差校正控制寄存器 2 (PHCCtrl2, 0x287C)	66
表 9-8 PM控制寄存器 4 (PMCtrl4, 0x287D)	66
表 9-9 脉冲输出控制寄存器 (CFCtrl, 0x287E)	66
表 9-10 信号波形数据寄存器 (R/W)	67
表 9-11 功率/有效值数据寄存器 (R/W)	68
表 9-12 功率/有效值比差寄存器 (R/W)	68
表 9-13 功率二次补偿寄存器 (R/W)	69
表 9-14 带通滤波器系数寄存器 (0x00EF)	69
表 9-15 能量桶/脉冲计数器 (R/W)	69
表 9-16 门限值/常数功率值寄存器 (R/W)	70
表 9-17 频率值寄存器 (DATAFREQ, 0x10FD)	71
表 9-18 M通道数据寄存器.....	71
表 9-19 电流通道选择	73

V9801 数据手册

表 9-20 ADCLKSEL<1>和ADCLKSEL<0>位定义	76
表 9-21 ADCAPDN、ADCBPDN、ADCUPDN和ADCMPDN位定义	76
表 9-22 瞬时E1 功率寄存器 (DATAIP, 0x10D1)	78
表 9-23 秒平均E1 功率寄存器 (DATAP, 0x10D6)	78
表 9-24 瞬时E2 功率寄存器 (DATAIQ, 0x10D2)	78
表 9-25 秒平均E2 功率寄存器 (DATAQ, 0x10D7)	79
表 9-26 正相E1 能量桶 (PPCNT, 0x10F0)	80
表 9-27 反相E1 能量桶 (NPCNT, 0x10F1)	80
表 9-28 正相E2 能量桶 (PQCNT, 0x10F6)	80
表 9-29 反相E2 能量桶 (NQCNT, 0x10F7)	80
表 9-30 正相E1 能量脉冲计数器 (PPFCNT, 0x10F2)	80
表 9-31 反相E1 能量脉冲计数器 (NPCFCNT, 0x10F3)	81
表 9-32 正相E2 能量脉冲计数器 (PQFCNT, 0x10F8)	81
表 9-33 反相E2 能量脉冲计数器 (NQFCNT, 0x10F9)	81
表 9-34 瞬时电压有效值寄存器 (RMSIU, 0x10D3)	82
表 9-35 秒平均电压有效值寄存器 (RMSU, 0x10D8)	83
表 9-36 通道I1 瞬时电流有效值寄存器 (RMSII1, 0x10D4)	83
表 9-37 通道I2 瞬时电流有效值寄存器 (RMSII2, 0x10D5)	83
表 9-38 通道I1 秒平均电流有效值寄存器 (RMSI1, 0x10D9)	83
表 9-39 通道I2 秒平均电流有效值寄存器 (RMSI2, 0x10DA)	83
表 9-40 信号频率大小与频率值寄存器输出值线性的关系	84
表 9-41 寄存器CtrlADC5 位定义	85
表 9-42 M通道原始数据值寄存器 (DATAOM, 0x10CE)	86
表 9-43 M通道直流数据值寄存器 (DATADM, 0x10CF)	86
表 9-44 M通道直流秒平均数据值寄存器 (DATAADM, 0x10D0)	86
表 9-45 校表相关计量数据寄存器	89
表 10-1 IE SFR (0xA8)	98

V9801 数据手册

表 10-2 IP SFR (0xB8)	99
表 10-3 EIE SFR (0xE8)	99
表 10-4 EIP SFR (0xF8)	99
表 10-5 EXIF SFR (0x91)	100
表 10-6 EICON SFR (0xD8)	100
表 10-7 中断向量 8 中断源	102
表 10-8 扩展中断使能寄存器 (ExInt2IE, 0x2843)	102
表 10-9 中断标志 (请求) 寄存器 (ExInt2IFG, 0x2840)	102
表 10-10 扩展中断队列寄存器 (ExInt2OV, 0x2844)	103
表 10-11 扩展中断输入类型寄存器 (ExInt2IN, 0x2841)	103
表 10-12 扩展中断输出类型寄存器 (ExInt2OUT, 0x2842)	103
表 10-13 中断向量 9 的中断源	103
表 10-14 扩展中断使能寄存器 (ExInt3IE, 0x284B)	104
表 10-15 中断标志 (请求) 寄存器 (ExInt3IFG, 0x2848)	104
表 10-16 扩展中断队列寄存器 (ExInt3OV, 0x284C)	104
表 10-17 扩展中断输入类型寄存器 (ExInt3IN, 0x2849)	104
表 10-18 扩展中断输出类型寄存器 (ExInt3OUT, 0x284A)	105
表 10-19 中断向量 10 中断源	105
表 10-20 扩展中断使能寄存器 (ExInt4IE, 0x2853)	105
表 10-21 中断标志 (请求) 寄存器 (ExInt4IFG, 0x2850)	105
表 10-22 扩展中断队列寄存器 (ExInt4OV, 0x2854)	106
表 10-23 扩展中断输入类型寄存器 (ExInt4IN, 0x2851)	106
表 10-24 扩展中断输出类型寄存器 (ExInt4OUT, 0x2852)	106
表 10-25 中断向量 11 中断源	107
表 10-26 扩展中断使能寄存器 (ExInt5IE, 0x28A5)	107
表 10-27 中断标志 (请求) 寄存器 (ExInt5IFG, 0x28A2)	107
表 10-28 扩展中断队列寄存器 (ExInt5OV, 0x28A6)	107

V9801 数据手册

表 10-29 扩展中断输入类型寄存器 (ExInt5IN, 0x28A3)	108
表 10-30 扩展中断输出类型寄存器 (ExInt5OUT, 0x28A4)	108
表 10-31 中断资源列表.....	108
表 11-1 TimerA相关寄存器列表	112
表 11-2 Timer A 计数寄存器 (TAR, 0x2902~0x2903)	113
表 11-3 Timer A控制寄存器 (TACTL, 0x2900)	113
表 11-4 TimerA控制寄存器的位说明.....	113
表 11-5 TimerA的捕获/比较模块x*的控制寄存器 (0x2904~0x2909)	115
表 11-6 TimerA的捕获/比较模块x的控制寄存器位定义.....	116
表 11-7 寄存器CKCON位定义	119
表 11-8 Timer0/1 模式控制寄存器 (TMOD SFR, 0x89)	119
表 11-9 Timer0/1 控制寄存器 (TCON SFR, 0x88)	120
表 11-10 Timer2 控制寄存器 (T2CON SFR, 0xC8)	124
表 11-11 Timer2 的模式.....	124
表 11-12 UART1 控制寄存器 (SCON1 SFR, 0xC0)	127
表 11-13 TXD2 类型选择寄存器 (Txd2FS, 0x28CF)	127
表 11-14 载波产生寄存器 1 高位字节 (CARRHH, 0x2898)	127
表 11-15 载波产生寄存器 1 低位字节 (CARRHL, 0x2899)	128
表 11-16 载波产生寄存器 2 高位字节 (CARRLH, 0x289A)	128
表 11-17 载波产生寄存器 2 低位字节 (CARRLL, 0x289B)	128
表 11-18 UART2 相关的寄存器	128
表 11-19 UART2 控制/状态寄存器 (TCON2, 0x2820)	128
表 11-20 UART2 相关定时器模式控制寄存器 (TMOD2, 0x2821)	129
表 11-21 UART2 控制寄存器 (SCON2, 0x2826)	130
表 11-22 UART2 缓冲寄存器 (SBUF2, 0x2827)	130
表 11-23 UART3 相关的寄存器	131
表 11-24 UART3 控制/状态寄存器 (TCON3, 0x2828)	131

V9801 数据手册

表 11-25 UART4 相关的寄存器	132
表 11-26 UART4 控制/状态寄存器 (TCON4, 0x2830)	132
表 11-27 UART5 相关的寄存器	132
表 11-28 UART5 控制/状态寄存器 (TCON5, 0x2838)	133
表 11-29 扩展外设UART串行口普通定时器.....	134
表 11-30 UART模式选择	135
表 11-31 EUART相关寄存器	138
表 11-32 EUART1 波特率发生器低位字节	138
表 11-33 EUART1/2 数据读写缓冲寄存器 (DATAA/DATAB, 0x2A03/0x2B03)	139
表 11-34 EUART1/2 配置寄存器 (CFG A/CFG B, 0x2A05/0x2B05)	139
表 11-35 可调整脉冲宽度时钟产生寄存器.....	144
表 12-1 显示控制寄存器 (LCDCtrl, 0x2C1E)	145
表 12-2 SEG开关控制寄存器 0 (SegCtrl0, 0x2C1F)	145
表 12-3 SEG开关控制寄存器 1 (SegCtrl1, 0x2C20)	145
表 12-4 SEG开关控制寄存器 2 (SegCtrl2, 0x2C21)	146
表 12-5 SEG开关控制寄存器 3 (SegCtrl3, 0x2C22)	146
表 12-6 SEG开关控制寄存器 4 (SegCtrl4, 0x2C23)	146
表 12-7 当LCDTYPE=0 时, SEG与显示缓冲寄存器的对应关系	147
表 12-8 当LCDTYPE=0 时, SEG与显示缓冲寄存器的对应关系	147
表 13-1 P0 输出使能寄存器 (P0OE, 0x28A8)	150
表 13-2 P0 输入使能寄存器 (P0IE, 0x28A9)	150
表 13-3 P0 输出数据寄存器 (P0OD, 0x28AA)	150
表 13-4 P0 输入数据寄存器 (P0ID, 0x28AB)	151
表 13-5 P1 输出使能寄存器 (P1OE, 0x28AC)	151
表 13-6 P1 输入使能寄存器 (P1IE, 0x28AD)	151
表 13-7 P1 输出数据寄存器 (P1OD, 0x28AE)	152
表 13-8 P1 输入数据寄存器 (P1ID, 0x28AF)	152

V9801 数据手册

表 13-9 P1.0 功能选择寄存器 (P10FS, 0x28C4)	152
表 13-10 P1.1 功能选择寄存器 (P11FS, 0x28C5)	152
表 13-11 P1.2 功能选择寄存器 (P12FS, 0x28C6)	152
表 13-12 P1.3 功能选择寄存器 (P13FS, 0x28C7)	153
表 13-13 P1.4 功能选择寄存器 (P14FS, 0x28C8)	153
表 13-14 P2 输出使能寄存器 (P2OE, 0x28B0)	154
表 13-15 P2 输入使能寄存器 (P2IE, 0x28B1)	154
表 13-16 P2 输出数据寄存器 (P2OD, 0x28B2)	155
表 13-17 P2 输入数据寄存器 (P2ID, 0x28B3)	155
表 13-18 P2.0 功能选择寄存器 (P20FS, 0x28C9)	155
表 13-19 P2.1 功能选择寄存器 (P21FS, 0x28CA)	155
表 13-20 P2.2 功能选择寄存器 (P22FS, 0x28CB)	156
表 13-21 P2.3 功能选择寄存器 (P23FS, 0x28CC)	156
表 13-22 P2.4 功能选择寄存器 (P24FS, 0x28CD)	156
表 13-23 P2.5 功能选择寄存器 (P25FS, 0x28CE)	156
表 13-24 P3 输出使能寄存器 (P3OE, 0x28B4)	157
表 13-25 P3 输入使能寄存器 (P3IE, 0x28B5)	157
表 13-26 P3 输出数据寄存器 (P3OD, 0x28B6)	158
表 13-27 P3 输入数据寄存器 (P3ID, 0x28B7)	158
表 13-28 P4 输出使能寄存器 (P4OE, 0x28B8)	158
表 13-29 P4 输入使能寄存器 (P4IE, 0x28B9)	159
表 13-30 P4 输出数据寄存器 (P4OD, 0x28BA)	159
表 13-31 P4 输入数据寄存器 (P4ID, 0x28BB)	159
表 13-32 P5 输出使能寄存器 (P5OE, 0x28BC)	160
表 13-33 P5 输入使能寄存器 (P5IE, 0x28BD)	160
表 13-34 P5 输出数据寄存器 (P5OD, 0x28BE)	160
表 13-35 P5 输入数据寄存器 (P5ID, 0x28BF)	160

V9801 数据手册

表 13-36 P6 输出使能寄存器 (P6OE, 0x28C0)	161
表 13-37 P6 输入使能寄存器 (P6IE, 0x28C1)	161
表 13-38 P6 输出数据寄存器 (P6OD, 0x28C2)	161
表 13-39 P6 输入数据寄存器 (P6ID, 0x28C3)	162
表 13-40 P7 输出使能寄存器 (P7OE, 0x28D5)	162
表 13-41 P7 输入使能寄存器 (P7IE, 0x28D6)	162
表 13-42 P7 输出数据寄存器 (P7OD, 0x28D7)	163
表 13-43 P7 输入数据寄存器 (P7ID, 0x28D8)	163
表 13-44 P8 输出使能寄存器 (P8OE, 0x28D9)	163
表 13-45 P8 输入使能寄存器 (P8IE, 0x28DA)	164
表 13-46 P8 输出数据寄存器 (P8OD, 0x28DB)	164
表 13-47 P8 输入数据寄存器 (P8ID, 0x28DC)	164
表 13-48 P9 输出使能寄存器 (P9OE SFR, 0xA4)	165
表 13-49 P9 输入使能寄存器 (P9IE SFR, 0xA5)	165
表 13-50 P9 输出数据寄存器 (P9OD SFR, 0xA6)	165
表 13-51 P9 输入数据寄存器 (P9ID SFR, 0xA7)	166
表 13-52 P9 功能选择寄存器 (P9FS SFR, 0xAD)	166
表 13-53 P9 端口功能配置	166
表 13-54 P10 输出使能寄存器 (P10OE SFR, 0xA9)	167
表 13-55 P10 输入使能寄存器 (P10IE SFR, 0xAA)	167
表 13-56 P10 输出数据寄存器 (P10OD SFR, 0xAB)	167
表 13-57 P10 输入数据寄存器 (P10ID SFR, 0xAC)	168
表 15-1 RTC设置相关寄存器	171
表 15-2 秒设置寄存器 (RTCSC SFR, 0x9A)	173
表 15-3 分设置寄存器 (RTCMiC SFR, 0x9B)	173
表 15-4 时设置寄存器 (RTCHC SFR, 0x9C)	173
表 15-5 天设置寄存器 (RTCDC SFR, 0x9D)	173

V9801 数据手册

表 15-6 周设置寄存器 (RTCWC SFR, 0x9E)	173
表 15-7 月设置寄存器 (RTCMoC SFR, 0x9F)	173
表 15-8 年设置寄存器 (RTCYC SFR, 0x93)	174