

特点

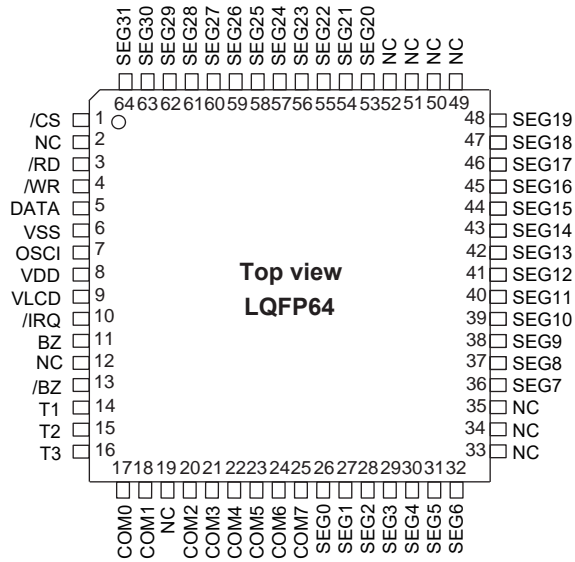
- 工作电压 2.4-5.2V
- 内置32 kHz RC振荡器（上电默认）
- 可外接32kHz时钟源（OSCI）
- 偏置电压（BIAS）固定为1/4
- COM周期（DUTY）固定为1/8
- 内置显示RAM为32x8位
- 蜂鸣器频率可配置为2kHz、4kHz
- 省电模式（通过关显示和关振荡器进入）
- 时基和看门狗共用1个时钟源，可配置8种频率
- 时基或看门狗溢出信号输出脚为/IRQ脚（开漏）
- 3/4线串行接口
- 软件配置LCD显示参数
- 写命令和读写数据2种命令格式
- 读写显示数据地址自动加1
- VLCD脚提供LCD驱动电压（<VDD）
- 封装
LQFP64(7.0mm x 7.0mm PP=0.4mm) .

1 概述

VK0256B是一个点阵式存储映射的LCD驱动器，可支持最大256点（32EGx8COM）的LCD屏。单片机可通过3/4线串行接口配置显示参数和发送显示数据，也可通过指令进入省电模式。

2 管脚定义

2.1 VK0256B LQFP64管脚图

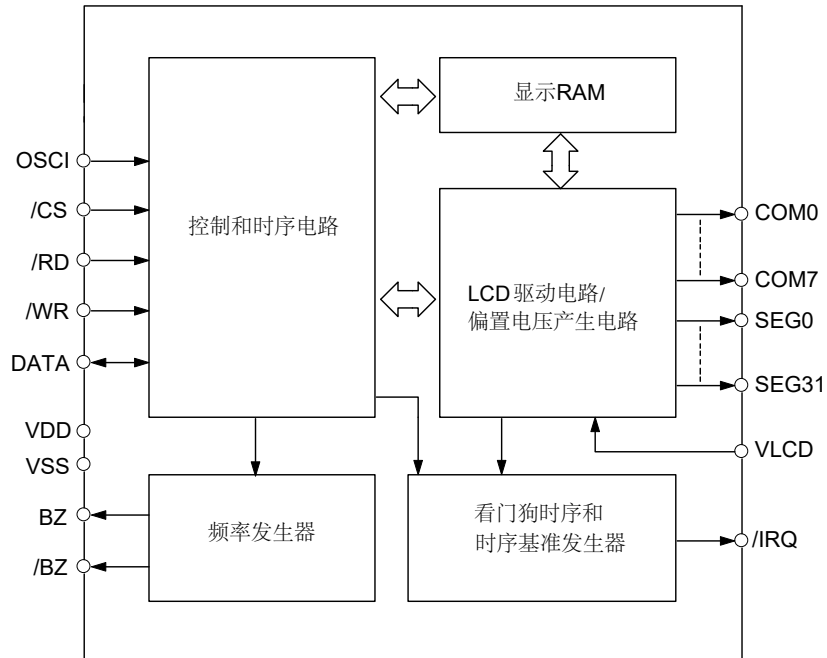


2.2 VK0256B LQFP64管脚列表

脚位	管脚名称	输入/输出	功能描述
1	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
3	/RD	输入	读信号内置上拉电阻，信号下降沿读数据到DATA脚。
4	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
5	DATA	输入/输出	双向数据脚内置上拉电阻
6	VSS	电源负	电源地
7	OSCI	输入	振荡器输入,连接至32KHz 的外部时钟以产生系统的时钟.当使用内部的RC振荡器时,悬空.
8	VDD	电源正	电源正
9	VLCD	输入	LCD驱动电压
10	/IRQ	输出	时基或看门狗溢出输出脚，NMOS开漏输出。
11	BZ	输出	2kHz/4kHz差动输出信号，驱动蜂鸣器，功能禁止时BZ和/BZ保持低电平。
13	/BZ	输出	
14-16	T1-T3	—	---
17,18 20-25	COM0-COM7	输出	LCD位输出
26-32 36-48 53-64	SEG0-SEG31	输出	LCD段输出

3 功能说明

3.1 功能框图



3.2 显示RAM-存储结构

静态显示存储器（RAM）结构为32×8 位，贮存所显示的数据。RAM 的内容直接映射成LCD 驱动器的内容。通过读、写和读-改-写的三种命令形式把数据存储到RAM中。

RAM 中的内容映射至LCD 的过程如下图所示：

	COM7	COM6	COM5	COM4	COM3	COM2	COM1	COM0			
SEG0					1					0	地址 6 位 (A5---A0)
SEG1					3					2	
SEG2					5					4	
SEG3					7					5	
⋮					⋮					⋮	
SEG31					63					62	
	D3	D2	D1	D0	Data\Addr	D3	D2	D1	D0	Data\Addr	

3.3 时基和看门狗

时序基准发生器是一个8级递增计数器,可以精确的产生时基。看门狗(WDT)是由一个时基发生器和一个2级计数器组成,它可以在主控制器或其它子系统处于异常状态时产生中断。WDT计数溢出时产生一个溢出标志,此标志可以通过命令输出到/IRQ脚(开漏输出)。时序基准发生器和WDT时钟的来源。时基和看门狗共用1个时钟源,可配置8种频率:

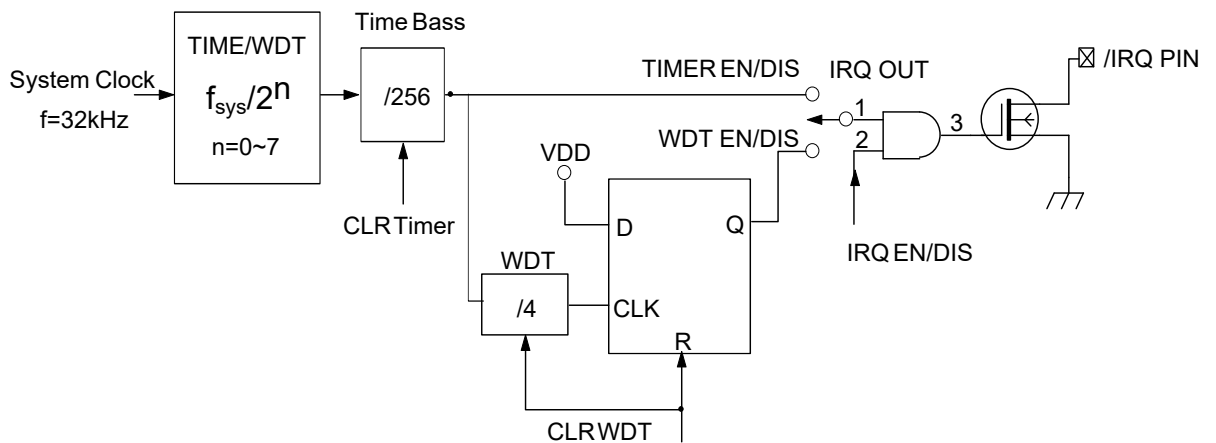
$$f_{WDT} = f_{sys} / 2^n \quad (n=0\sim7)$$

式中 $f_{sys}=32\text{kHz}$ 为系统时钟,由内部RC振荡器(32kHz),或外部时钟源32kHz产生。

时基和看门狗共用1个时钟源,WDT由CLR WDT命令清除,时基发生器可以被CLR WDT或者CLR TIMER命令清除。

WDT EN命令不仅使能了时基发生器同时也把WDT溢出标志连接到IRQ输出端,而WDT DIS命令不影响时基发生器,仅断开WDT溢出标志和IRQ端;执行TIMER EN命令后,WDT溢出标志和IRQ输出端断开同时时基输出连接到IRQ输出端。

IRQ EN和IRQ DIS命令选择IRQ输出端连接到/IRQ输出脚有效或者无效状态。时基和WDT设置如下图:



3.4 蜂鸣器输出

VK0256B中内置一个简单的2kHz/4kHz频率的蜂鸣振荡器，可以在BZ和/BZ脚上输出一对驱动信号，用于产生一个单音。命令TONE 4k和TONE 2k可以用来选择输出声音频率为2kHz还是4kHz。命令TONE 4k/TONE 2k和TONE OFF用来打开或关闭蜂鸣器输出。BZ和/BZ脚是一对反向驱动输出脚，当系统失效或者蜂鸣器禁止时，BZ和/BZ脚输出保持低电平。

3.5 LCD驱动

VK0256B是一个最多支持256点（32SEG×8COM）的LCD驱动器，偏置电压（BIAS）固定为1/4，COM周期（DUTY）固定为1/8。

3.5.1 通信接口

VK0256B有4个通信脚，如果仅用于显示可以只用3个通信脚。

/CS 脚信号用来使能/禁止和主控制器之间的通信，**/CS** 高电平禁止并初始化内部时序，**/CS**低电平使能。

DATA脚是串行数据输入/输出脚，读/写数据或写入命令必需通过数据脚。

/RD 脚是读时钟输入，**RAM** 中的数据在 **/RD** 信号的下降沿被读出到 **DATA** 脚上，主控制器在 **READ** 信号上升沿和下一个下降沿之间读出正确数据。

/WR脚是写时钟输入脚，**DATA** 脚上的数据、地址或者命令在 **/WR** 信号上升沿被读到 **VK0256B**。

/IRQ 脚作为时基输出或 **WDT** 溢出标志输出脚（由软件配置），**NMOS**开漏输出低电平有效。

3.5.2 命令格式

VK0256B可以通过软件来操作，配置 VK0256B参数和传送LCD显示数据的指令有两种模式，分别为命令模式和数据模式。命令模式ID是100，数据模式有3种，分别为读数据、写数据和读-改-写。读数据操作ID是110，写数据操作ID是101，读-改-写数据操作ID也是101。

ID码见下表：

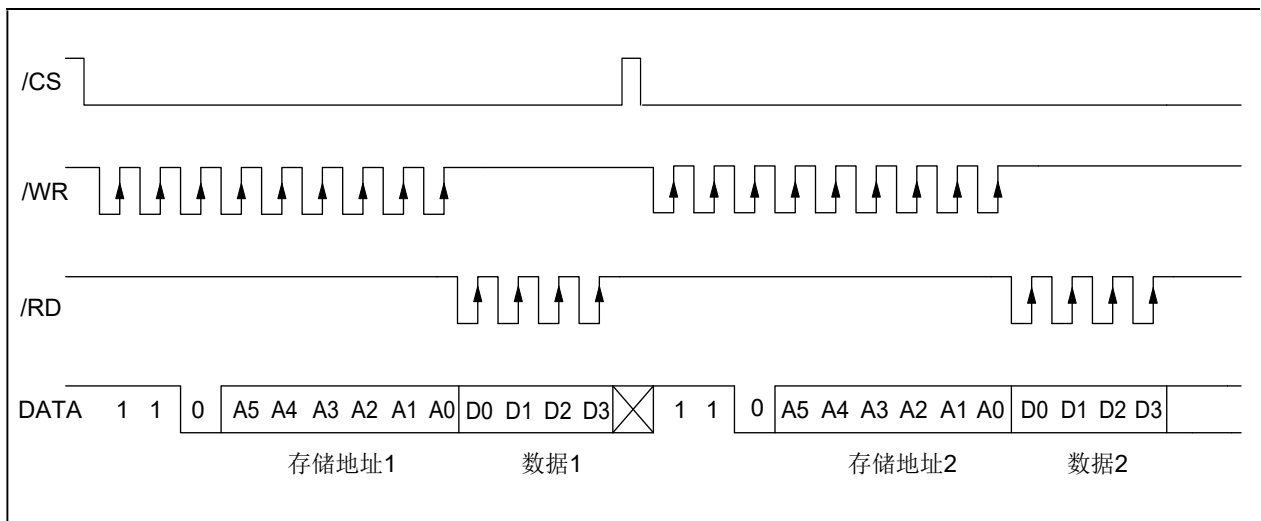
操作	模式	ID
读 (RED)	数据	110
写 (WRITE)	数据	101
读-改-写 (Read-Modify-Write)	数据	101
命令 (COMMAND)	命令	100

3.5.3 命令/数据时序

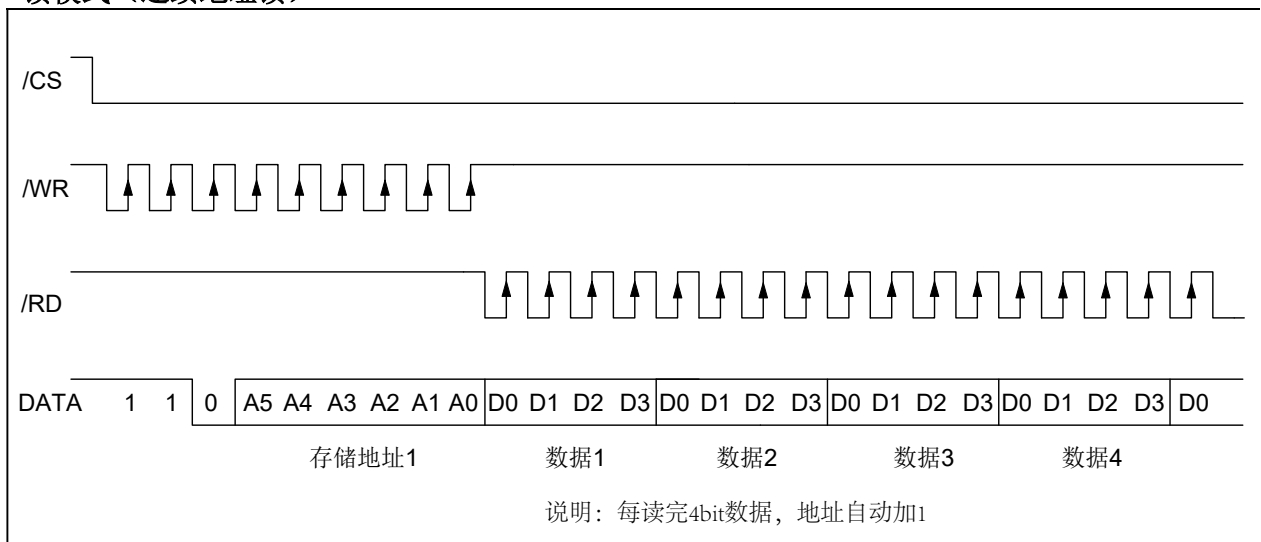
命令时序对应4个ID码。

3.5.3.1 读时序

读模式（命令代码：110）

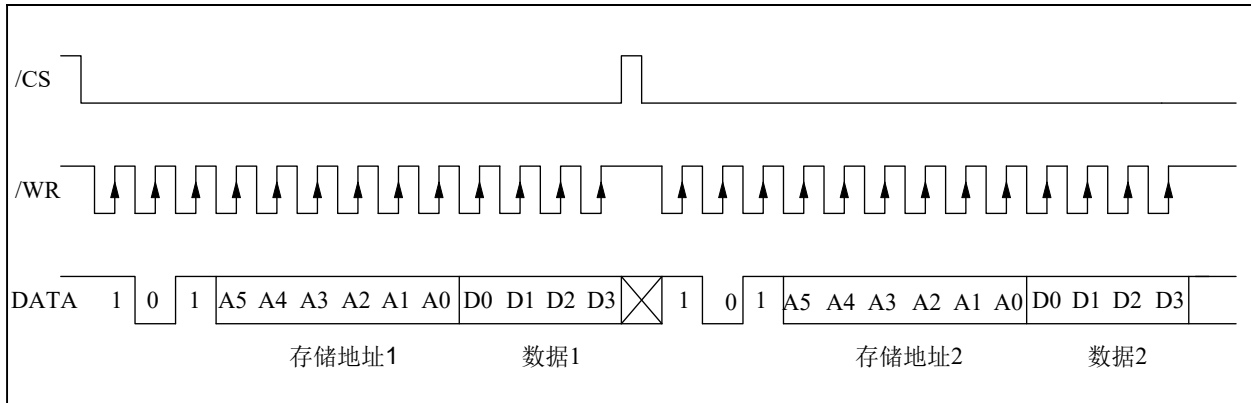


读模式（连续地址读）

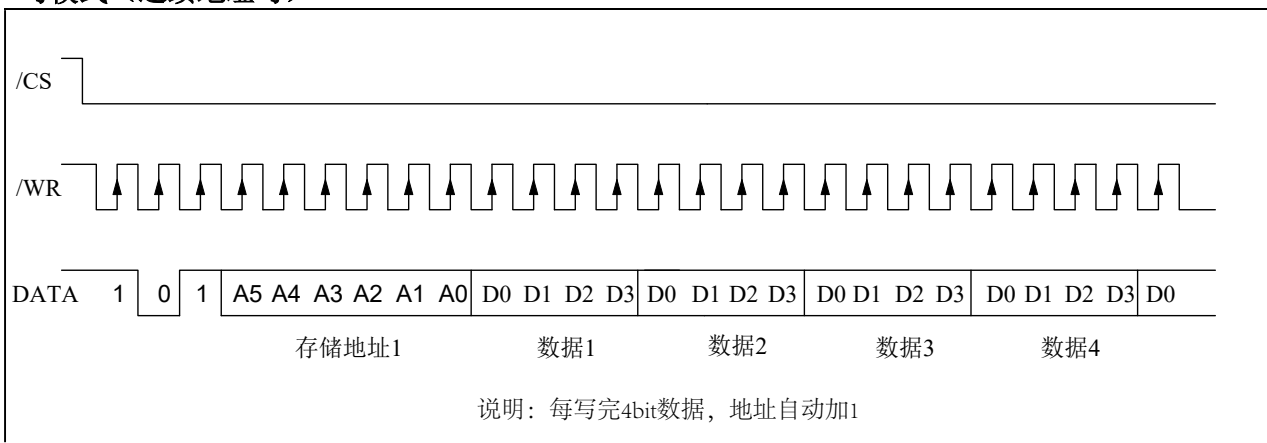


3.5.3.2 写时序

写模式（命令代码：101）

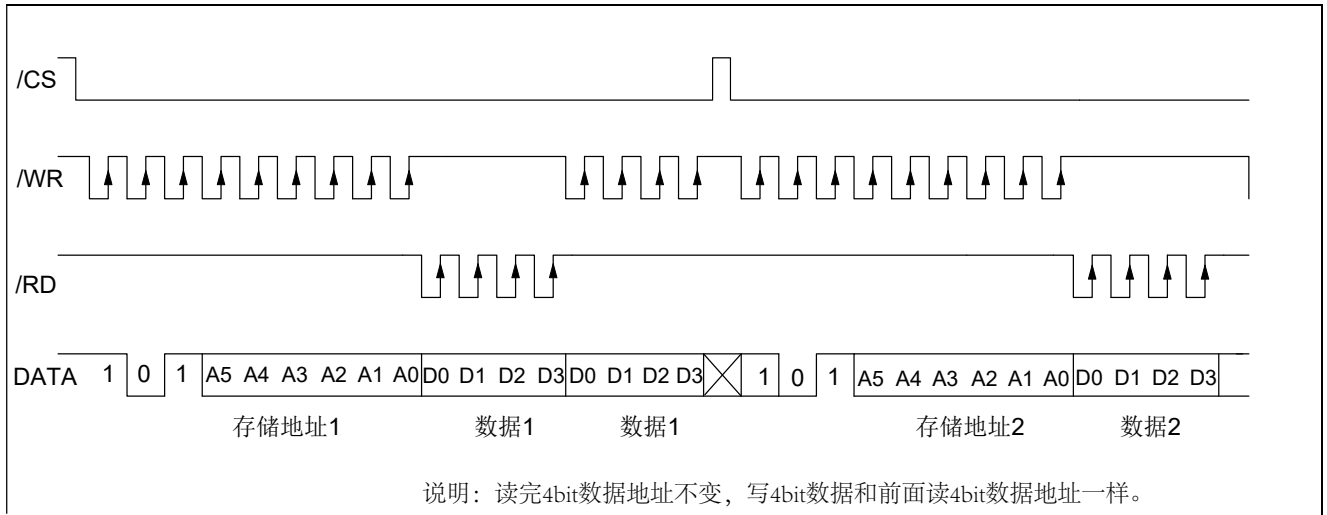


写模式（连续地址写）

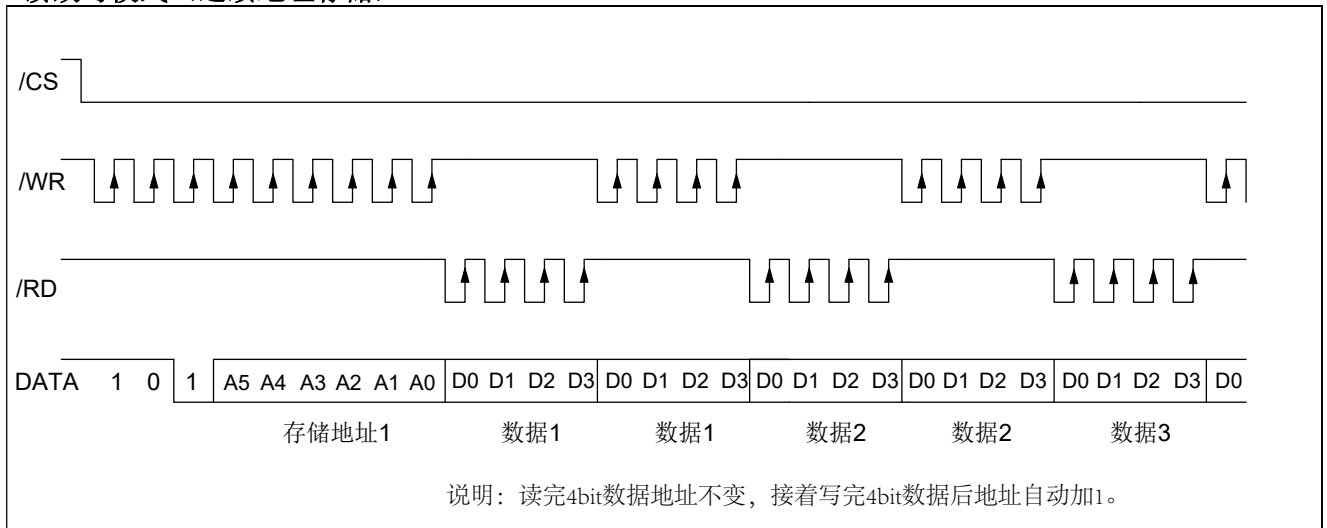


3.5.3.3 读-改-写时序

读改写模式（命令代码：101）

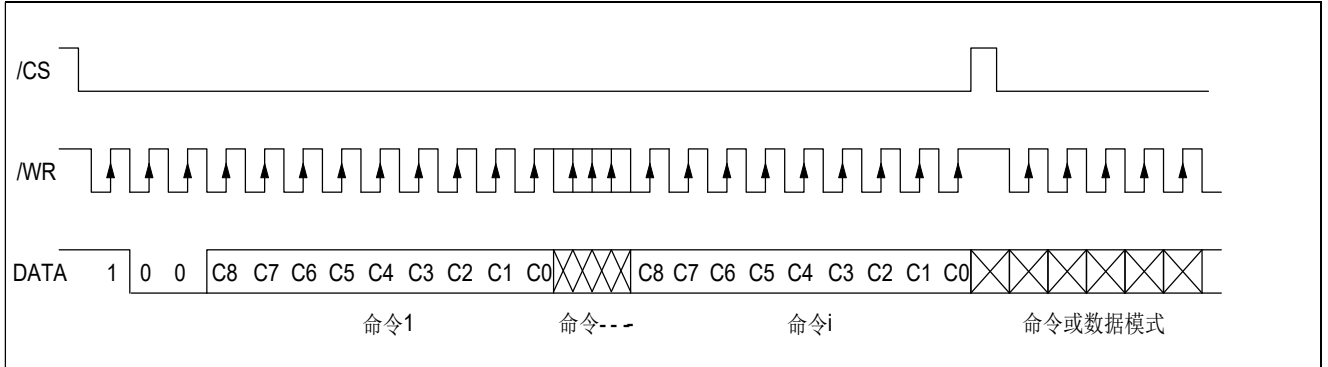


读改写模式（连续地址存储）



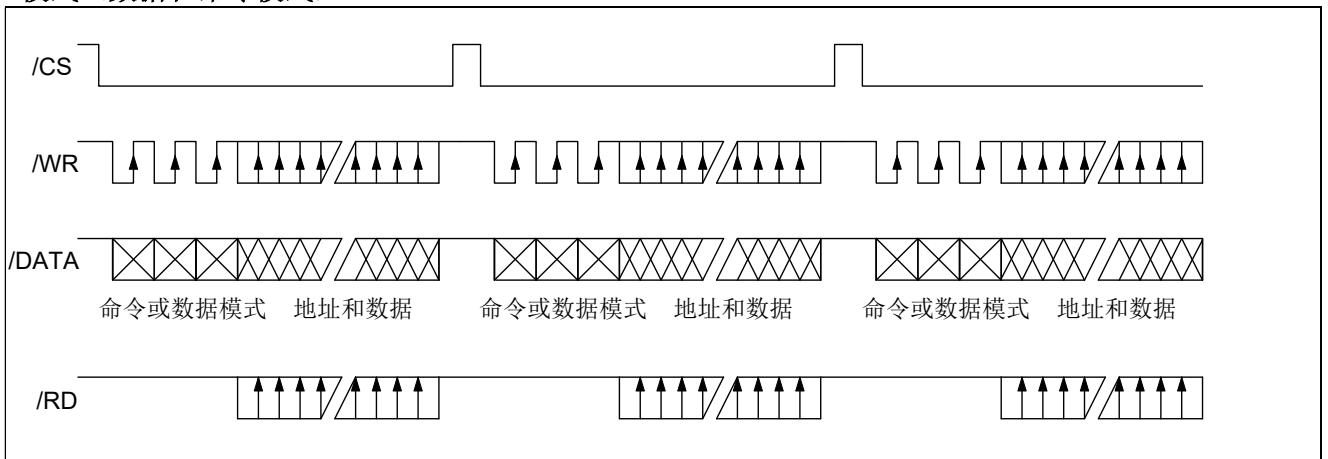
3.5.3.4 命令时序

命令模式（命令代码：100）



3.5.3.5 数据和命令时序

模式（数据和命令模式）



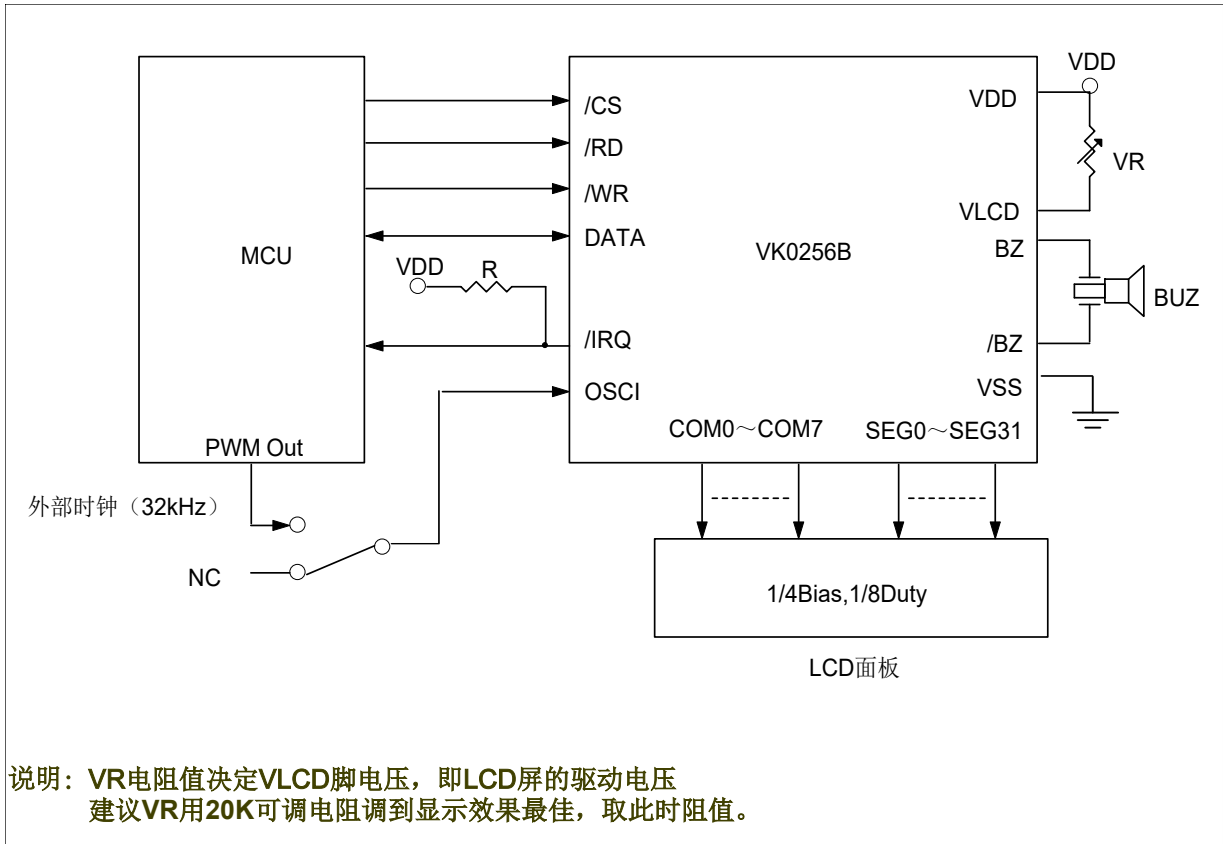
4 命令列表

名称	ID	命令代码	D/C	功能	复位
READ	110	A5A4A3A2A1A0D0D1D2D3	D	从 RAM中读取数据	
WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	把数据写入到 RAM中	
READ-MODIFY-WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	从 RAM中读取和写入数据	
SYS DIS	100	0000- 0000-X	C	关闭系统时钟和 LCD偏置发生器	YES
SYS EN	100	0000- 0001-X	C	打开系统时钟	
LCD OFF	100	0000- 0010-X	C	关闭 LCD偏置发生器	YES
LCD ON	100	0000- 0011-X	C	打开 LCD偏置发生器	
TIMERS DIS	100	0000- 0100-X	C	禁止时序基准输出	
WDT DIS	100	0000- 0101-X	C	禁止 WDT暂停标志输出	
TIMER EN	100	0000- 0110-X	C	允许时序基准输出	
WDT EN	100	0000- 0111-X	C	允许 WDT暂停标志输出	
TONE OFF	100	0000- 1000-X	C	关闭蜂鸣输出	YES
CLR TIMER	100	0000-11XX-X	C	清空时序基准发生器中的内容	
CLR WDT	100	0000-111X-X	C	清空 WDT中的内容	
RC 32k	100	0001-10XX-X	C	系统时钟, 片内 RC振荡	YES
EXT 32k	100	0001-11XX-X	C	外接时钟	
TONE 4k	100	010X-XXXX-X	C	蜂鸣频率输出: 4kHz	
TONE 2k	100	011X-XXXX-X	C	蜂鸣频率输出: 2kHz	
IRQ DIS	100	100X-0XXX-X	C	禁止 IRQ输出	YES
IRQ EN	100	100X-1XXX-X	C	允许 IRQ输出	
F1	100	101X-X000-X	C	时基/WDT时钟输出: 1Hz WDT暂停标志: 4s	
F2	100	101X-X001-X	C	时基/WDT时钟输出: 2Hz WDT暂停标志: 2s	
F4	100	101X-X010-X	C	时基/WDT时钟输出: 4Hz WDT暂停标志: 1s	
F8	100	101X-X011-X	C	时基/WDT时钟输出: 8Hz WDT暂停标志: 1/2s	
F16	100	101X-X100-X	C	时基/WDT时钟输出: 16Hz WDT暂停标志: 1/4s	
F32	100	101X-X101-X	C	时基/WDT时钟输出: 32Hz WDT暂停标志: 1/8s	
F64	100	101X-X110-X	C	时基/WDT时钟输出: 64Hz WDT暂停标志: 1/16s	
F128	100	101X-X111-X	C	时基/WDT时钟输出: 128Hz WDT暂停标志: 1/32s	YES
TEST	100	1110-0000- X	C	测试模式	
NORMAL	100	1110-0011- X	C	普通模式	YES

说明: X: 可以是0也可以是1
 A5-A0: 显示RAM 位地址
 D3-D0:4bit显示数据

D/C:数据/命令模式
 复位:上电默认状态
 110,101和 100是指令ID

5 参考电路



6 电气特性

6.1 极限参数

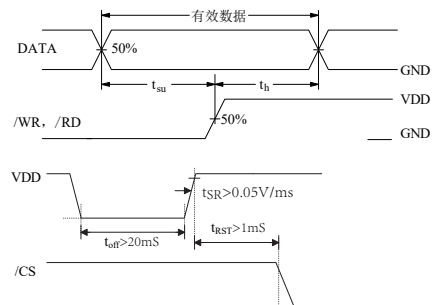
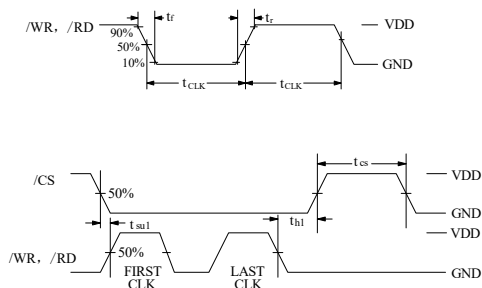
特性	符号	极限值	单位
电源电压	VDD	-0.3~5.5	V
输入电压	VIN	VSS-0.3~VDD+0.3	V
贮存温度	TSTG	-50~+125	°C
工作温度	TOTG	-40~+85	°C

6.2 直流参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
工作电压	VDD	2.4	—	5.2	V	—	—
工作电流	I _{DD1}	—	80	210	μA	3V	无负载/LCD打开 片内 RC振荡
		—	135	415		5V	
工作电流	I _{DD2}	—	8	30	μA	3V	无负载/ LCD关闭 片内 RC振荡
		—	20	55		5V	
待机电流	I _{STB}	—	1	8	μA	3V	无负载 电源关机模式
		—	2	16		5V	
输入低电压	V _{IL}	0	—	0.6	V	3V	DATA, /WR, /CS, /RD
		0	—	1.0		5V	
输入高电压	V _{IH}	2.4	—	3.0	V	3V	DATA, /WR, /CS, /RD
		4.0	—	5.0		5V	
BZ, /BZ, /IRQ	I _{OL1}	0.9	1.8	—	mA	3V	V _{OL} =0.3V
		1.7	3.0	—		5V	V _{OL} =0.5V
BZ, /BZ	I _{OH1}	-0.9	-1.8	—	mA	3V	V _{OH} =2.7V
		-1.7	-3.0	—		5V	V _{OH} =4.5V
DATA	I _{OL1}	200	450	—	μA	3V	V _{OL} =0.3V
		250	500	—		5V	V _{OL} =0.5V
DATA	I _{OH1}	-200	-450	—	μA	3V	V _{OH} =2.7V
		-250	-500	—		5V	V _{OH} =4.5V
LCD公共端灌电流	I _{OL2}	15	40	—	μA	3V	V _{OL} =0.3V
		100	200	—		5V	V _{OL} =0.5V
LCD公共端拉电流	I _{OH2}	-15	-30	—	μA	3V	V _{OH} =2.7V
		-45	-90	—		5V	V _{OH} =4.5V
LCD SEG端灌电流	I _{OL3}	15	30	—	μA	3V	V _{OL} =0.3V
		70	150	—		5V	V _{OL} =0.5V
LCD SEG端拉电流	I _{OH3}	-6	-13	—	μA	3V	V _{OH} =2.7V
		-20	-40	—		5V	V _{OH} =4.5V
上拉电阻	R _{UP}	100	200	300	kΩ	3V	DATA, /WR, /CS, /RD
		50	100	150		5V	

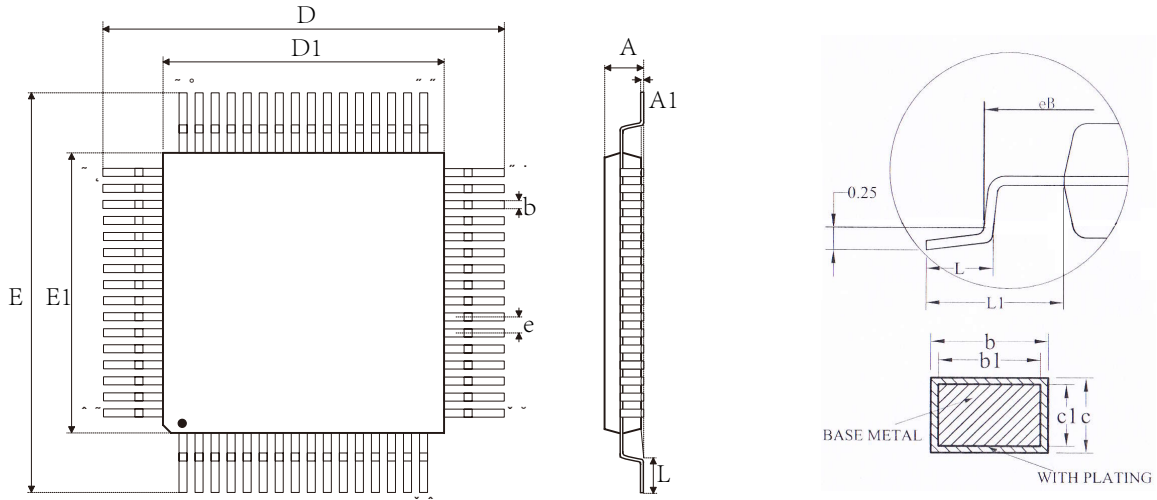
6.3 交流参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
系统时钟	f _{sys1}	22	32	40	kHz	3V	片内 RC振荡
		24	32	40		5V	
系统时钟	f _{sys2}	—	32	—	kHz	3V	外接时钟
		—	32	—		5V	
LCD频率	f _{LCD1}	44	64	80	Hz	3V	片内 RC振荡
		48	64	80		5V	
	f _{LCD2}	—	64	—	Hz	3V	外接时钟
		—	64	—		5V	
LCD公共端周期	t _{COM}	—	n/ f _{LCD}	—	sec	—	N: 公共端个数
串行数据时钟 (/WR端)	F _{CLK1}	—	—	150	kHz	3V	占空比周期 50%
		—	—	300		5V	
串行数据时钟 (/RD端)	F _{CLK2}	—	—	75	kHz	3V	占空比周期 50%
		—	—	150		5V	
串行接口复位脉宽	t _{CS}	—	250	—	ns	—	/CS
/WR, /RD输入脉宽	t _{CLK}	3.34	—	—	μs	3V	写模式
		6.67	—	—			读模式
		1.67	—	—	μs	5V	写模式
		3.34	—	—			读模式
上升/下降时间串行数据时宽	t _r , t _f	—	120	—	ns	3V	—
		—	—	—		5V	
数据到 /WR, /RD时宽的设置时间	t _{su}	—	120	—	ns	3V	—
		—	—	—		5V	
数据到 /WR, /RD时宽的保持时间	t _h	—	120	—	ns	3V	—
		—	—	—		5V	
/CS到/W R, /RD时宽的设置时间	t _{su1}	—	100	—	ns	3V	—
		—	—	—		5V	
/CS到/W R, /RD时宽的保持时间	t _{h1}	—	100	—	ns	3V	—
		—	—	—		5V	



7 封装信息

7.1 LQFP64(7.0mm x 7.0mm PP=0.4mm):



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.60
A1	0.05	--	0.15
b	0.16	--	0.24
b1	0.15	0.18	0.21
c	0.13	--	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.40BSC		
L	0.45	--	0.75
L1	1.00REF		

8 历史版本

No.	版本	日期	修订内容	检查
1	1.0	2018-08-10	原始版本	Yes
2	1.1	2018-10-11	添加参考电路	Yes
3	1.2	2019-03-21	检查数据手册	Yes
4	1.3	2020-04-11	更新内容	Yes

免责声明

本着为用户提供更好的服务的原则，永嘉微电在本手册中给用户提供更准确详细的产品信息。但由于本手册中的内容具有一定的时效性，永嘉微电不保证该手册在任何时段的时效性和适用性。永嘉微电有权对本手册中的内容进行更新，恕不另行通知。为获取最新信息，请访问永嘉微电的官方网站（<https://www.szvinka.com>）或者与永嘉微电工作人员联系。