

WS2862A 功率因数控制器集成电路

概述

WS2862A 是一款高集成度、高性能的功率因数校正控制芯片。主要应用于电子镇流器和大功率 LED 驱动电源。

WS2862A 内部包含高性能乘法器，通过 ZCD 引脚实现零电流检测，使系统工作在临界连续模式(TM)，能实现高的 PF 值及最小化 THD。

WS2862A 具有极低的启动电流和工作电流，可使用大阻值启动电阻，损耗低，效率高。芯片驱动具有 600mA 的输出电流能力和 800mA 的下拉电流能力。芯片电流采样内置 RC 滤波且具有前沿消隐功能，能有效避免电流反馈信号中的毛刺干扰，简化外部器件设计，降低成本

WS2862A 提供了多种可恢复保护模式，包括：逐周期电流限制保护（OCP）、动态/静态输出过压保护（OVP）、系统开环保护、VCC 电压的过压嵌位、以及低压关闭（UVLO）。其中，为了更好的保护外部 MOSFET 功率管，栅极驱动输出电压被嵌位在 13V。

WS2862A 提供 8-Pin 的 SOP8 封装。

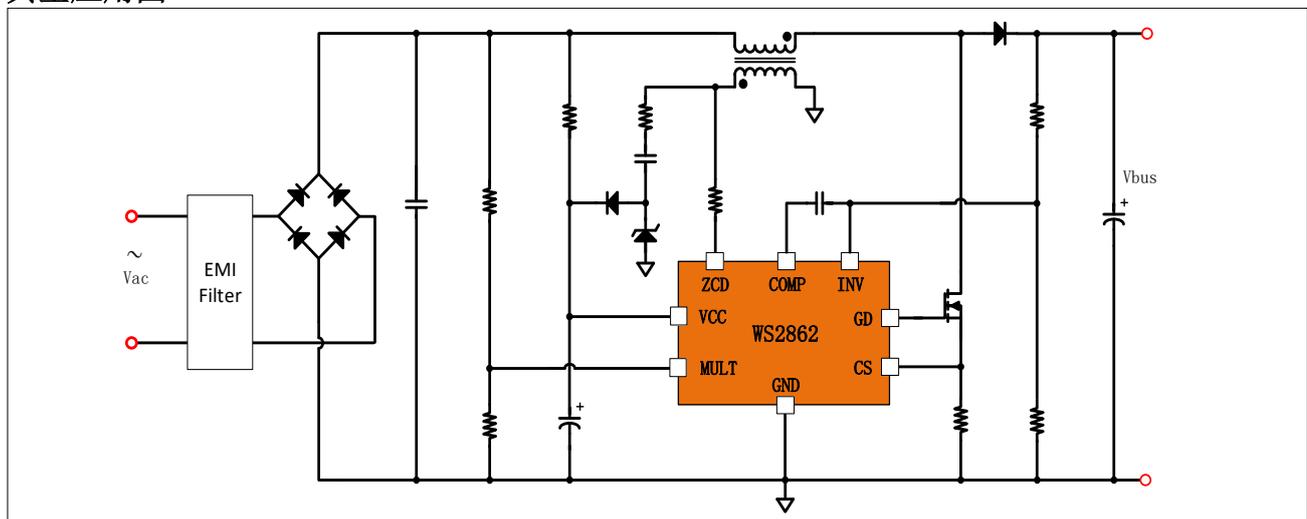
特点

- 低启动电流（4uA）
- 低工作电流（2.2mA）
- CrM临界模式工作，低THD
- 动态/静态输出过压保护(OVP)
- 逐周期电流限制保护（OCP）
- 系统开环保护
- 低电压关闭功能（UVLO）
- VDD过压嵌位保护
- 具有ON/OFF功能
- 栅驱动输出电压嵌位（13V）
- 软驱动功能（Soft-driver）
- 封装及引脚兼容竞品

应用领域

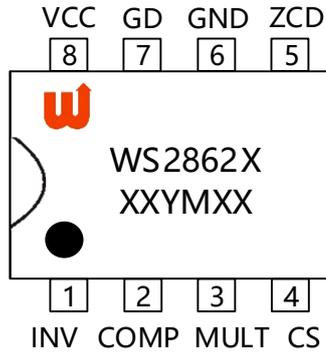
- 电子镇流器
- LED 驱动电源
- 其它 AC-DC 开关电源

典型应用图



引脚定义与器件标识

WS2862A 提供了 8-Pin 的 DIP8 和 SOP8 封装，顶层如下图所示：



WS2862AX: Product Code

A: 产品编码

X: 内部代码

BCY: 内部品质管控代码

YMX: D/C

订购信息

封装形式	芯片表面标识	采购器件名称
8-Pin SOP-8,Pb-free	WS2862ASP	WS2862ASP

极限参数⁽¹⁾

符号	参数	极限值	单位
VCC	DC 供电电压	自钳位	V
V _{INV}	INV 引脚输入电压	-0.3~7	V
V _{CS}	CS 引脚输入电压	-0.3~7	V
V _{COMP}	COMP 引脚输入电压	-0.3~7	V
V _{MULT}	MULT 引脚输入电压	-0.3~7	V
V _{ZCD}	ZCD 引脚输入电压	-0.3~5.5	V
T _J	工作结温	-40~150	°C
T _{STG}	保存温度	-55~150	°C
V _{CV}	VDD 嵌位电压	33	V
I _{CC}	VDD DC 嵌位电流	10	mA

注1: 最大极限值是指超出该工作范围，芯片有可能损坏。

推荐工作范围⁽²⁾

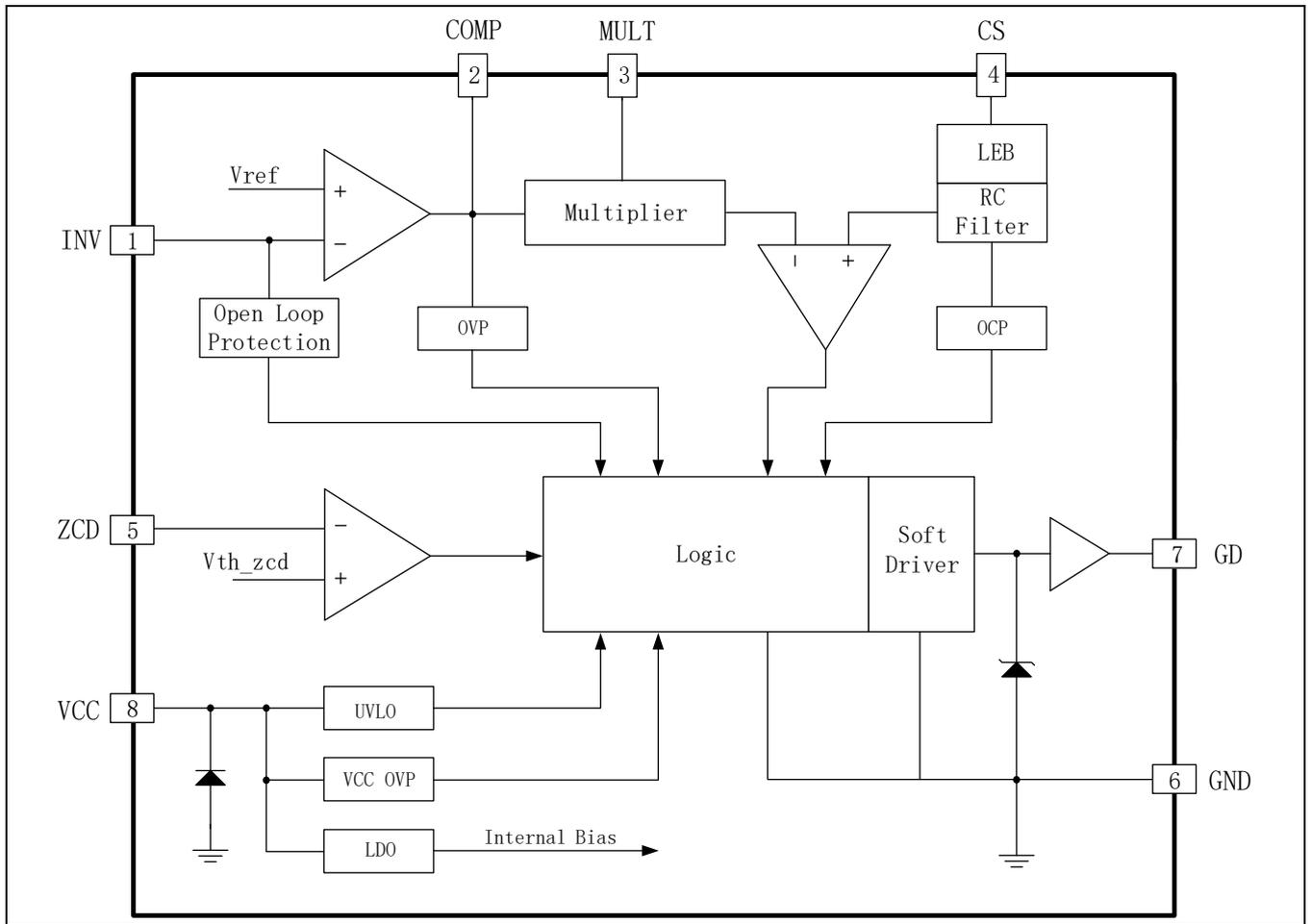
符号	参数	值	单位
VCC	DC 供电电压	10~22	V
T _A	工作结温	-40~125	°C

注2: 芯片不保证在其工作条件之外正常工作。

ESD 参数

符号	参数	值	单位
V _{ESD_HBM}	人体模型	±2500	V
V _{ESD_CDM}	机器模型	±300	V

电路内部结构框图



封装引脚功能说明

引脚号	引脚名	功能说明
1	INV	运放反相输入端，接输出分压电阻，具有开环保护。
2	COMP	运放输出端，可在其与 INV 之间加补偿元件。
3	MULT	乘法器输入端，连接整流后线电压的分压电阻，以把线电压的正弦波形引入电流环路。
4	CS	电流监测反馈输入引脚。与芯片内部乘法器输出做比较，控制系统开关管，实现 PFC 功能，同时该引脚用于实现过流保护。
5	ZCD	用于侦测电感放电完毕。若该引脚接地，则芯片停止工作。
6	GND	地。作为采样信号的参考地，且与驱动输出构成回路。
7	GD	图腾柱栅极驱动引脚。用于驱动系统开关管。
8	VCC	电源。建议并联 MLCC 滤波电容到 GND。

电气特性参数

条件: Ta=25℃。(除非特别注明)

Supply Voltage (VCC)						
symbol	parameter	Test condition	Min	Typ	Max	Unit
VCC_OP	Operation voltage				30	V
UVLO_ON	Turn on threshold Voltage		11.4	12.4	13.4	V
UVLO_OFF	Turn-off threshold Voltage		8	9	10.5	V
I_VDD_ST	Start up current	VCC=11V		4	10	uA
Iq	Quiescent Current	VCC=14.5V, No Switching		1.7	2.2	mA
		VCC=14.5, VZCD≤150mV		0.9	1.2	mA
I_VCC_OP	Operation Current	VCC=14.5V, CL=1nF@70KHz		2.8	3.5	mA
		VINV=2.7V (In OVP condition)		0.9	1.4	mA
VCC_Clamp	VCC Zener Clamp Voltage	IVCC=10mA		25		V
Error Amplifier Section						
VINV	Feedback Input Threshold	VCC=14.5V ,	2.465	2.5	2.535	V
VINV	Line Regulation	12V<VCC<25V		2	5	mV
IINV	Input Bias Current			-0.1	-1	uA
Gv	Voltage Gain	Open Loop	60	80		dB
Gb	Gain Bandwidth			1.2		MHz
ICOMP	Source Current	VCOMP=4V, VINV=2.4V	-1.5	-3.2	-4	mA
	Sink Current	VCOMP=4V, VINV=2.6V	2	4.2	5	mA
VCOMP	Upper Clamp Voltage	Isource=0.5mA		5.65		V
	Lower Clamp Voltage	Isink=0.2mA		2.15		V
Vinv_ol	Open Loop Protection Comparator Threshold (enter)	下降		0.2		V
Vinv_ol_up	Open Loop Protection Comparator Threshold(quit)	上升		0.45		V
Multiplier Section						
V_MULT	Linear Operating Range	VCOMP=3.0V	0-3.5			V
ΔVCS/ΔV_MULT	Output Max. Slope	V_MULT from 0 to 0.6V, VCOMP=Upper Clamp Voltage	1.03	1.13		V/V
K	Gain	VCOMP=3.5V, V_MULT=1V	0.33	0.39	0.45	1/V
Current Sense Section						
TLEB1	Leading edge Blanking Time	CS 比较器输出被屏蔽		200		ns
TLEB2		CS 的 RC 滤波强制接地		80		Ns
Td_OC	OCP control delay	GATE with 1nF to GND		100		ns
Vcs_clamp	Current Sense Reference Clamp	V_MULT=2.5V, VCOMP=Upper Clamp	1.02	1.1	1.18	V

		Voltage				
Ics	Input Bias Current	Vcs=0			0.1	uA
Zero Current Detector Section						
Vth_zcd	Input Threshold Voltage Rising Edge			1.4		V
	Hysteresis			0.7		V
Vzcd_clamp	Upper Clamp Voltage	Izcd=2.5 mA		5.8		V
	Lower Clamp Voltage	Izcd=-2.5 mA		0		V
Izcd	Input Bias Current	$1V \leq V_{zcd} \leq 4.5V$		2		uA
Izcd	Source Current Capability		-3		-5	mA
	Sink Current Capability		3		10	mA
Output Over Voltage Section						
Iovp	Dynamic OVP Triggering Current		24	27.5	31	uA
Iovp_hys				20		uA
Vth_ovp	Static OVP Threshold		2.1	2.25	2.4	V
Startup Timer						
Tstart	Restart Timer Period		120	190	300	uS
GATE Output Section						
VOL	Output voltage Low	VCC = 14.5V, Io = -100mA			1.5	V
VOH	Output voltage high	VCC = 14.5V, Io = 100mA	8			V
VClamp	Output clamp voltage	VCC = 25V	10	11.5	12.5	V
Isource		VCC = 14.5V, gate=0V		750		mA
Isink		VCC = 14.5V, gate=10V		850		mA

功能描述

WS2862A 是一款高性能的功率因数校正芯片。工作于临界连续模式，降低开关管导通损耗低，可获得高效率和高功率因数。芯片电流采样内置 RC 滤波且具有前沿消隐功能，可减少开关电源系统的元器件数目和降低成本。WS2862A 还提供了多种可恢复保护模式。

启动电流和工作电流

WS2862A 的启动电流小（4uA），因此 VCC 能很快充电上升到脱离 UVLO 的阈值电压以上，实现快速启动。使用大阻值的启动电阻可以有效减少功耗，并且在应用中可以简化启动电路的设计，提高可靠性。IC 启动完成后工作电流（1.7mA），有助于获得很高的转换效率，并且可以降低对 VCC 保持电容的要求。

栅极驱动

WS2862A 的 GATE 引脚连接到外部 MOSFET 的栅极以实现开关控制。太弱的栅驱动强度会导致过大的开关损失，而太强的驱动会产生过大的 EMI。WS2862A 通过内建图腾柱栅极驱动电路的优化设计，实现了输出强度和死区时间控制两者之间的良好折中。优越的软开关技术有效地抑制了每个周期开启时的电流尖峰，从而可以更容易的设计出理想的低待机损耗和 EMI 系统。IC 还在栅极驱动输出端内置了 13V 的嵌位电路，有效地保护了外接 MOSFET 开关管并进一步降低损耗。

误差放大器（Error Amplifier）

输出电压通过分压电阻接入运放的反相输入端，与内部参考源 V_{INV} 进行比较，从而调整输出电压稳定到设定值。在芯片内部，运放的输出连接乘法器的一个输入端，而补偿网络则由外部元件实现，通常在 INV 脚和 COMP 脚之间放置一个补偿电容，使系统带宽在 20Hz 以内，即实现母线电压平均值的调整，又避免母线电压纹波对 PFC 性能的影响。

乘法器（Multiplier）

误差放大器的输出信号和整流后的交流半波正弦信号作为乘法器的输入信号，其输出作为 PFC 电感峰值电流的参考，使得 PFC 电感电流的平均值跟随线电压的幅值而同步变化，从而实现高 PF 及低 THD。另外，乘法器的输出被钳位在 V_{cs_clamp} ，实现过流保护，确保系统安全可靠。

电流检测和前沿消隐

WS2862A 内部具有逐周期电流限制（Cycle-by-Cycle Current Limiting）功能。通过 CS 引脚采样开关管电流，引脚内置了 RC 滤波电路，可以滤除 MOSFET 开启瞬间的毛刺信号，在 80ns 时间内 RC 节点被强制接地，因此 CS 输入端的外接 RC 滤波电路可考虑省去。此外引脚内部的前沿消隐电路，限流比较器在 200ns 消隐期间被禁止，避免功率开关管关断。前沿消隐与内部关断延时一起限制了开关管的最小导通时间，这有利于减小系统在轻载时的 THD。

零电流监测(ZCD)

通过一个辅助绕组，WS2862A 可以进行零电流检测。当电感中储存的能量完全释放到输出时，ZCD 脚电压开始下降，当其下降到内部设定的阈值时，ZCD 比较器翻转，一个新的开关周期随之开始，因此开关管会在电感电流下降到 0 的时刻立即再次导通。因此系统工作于电感电流临界连续模式，降低开通损耗。

输出过压保护(OVP)

受系统带宽低的影响，输出过压通过环路响应需要很长时间，为了系统安全考虑，WS2862A 提供两种过压保护，一种是响应速度极快的动态过压保护，另一种是常规的静态过压保护。

当发生输出跳变等动态过压发生时，会有与 ΔV 成正比的电流通过补偿网络流向 COMP 脚，当该电流超过 22.5uA 时，乘法器的输出会被强制降低，因此开关管的导通时间也随之减小，而当该电流大于 27.5uA 时，开关管会被强制关断，并且一直持续到该电流小于 7.5uA 后才能再次开启。动态过压保护能有效限制输出过压的程度，确保母线电解的安全。

如果输出过压持续时间较长，运放的输出 COMP 脚会变成并维持低电平，一旦 COMP 脚电压低于 2.25V，静态过压保护比较器翻转，停止脉冲输出，直到输出电压恢复正常后才再次开启。

断 (UVLO)，以及驱动输出钳位等。

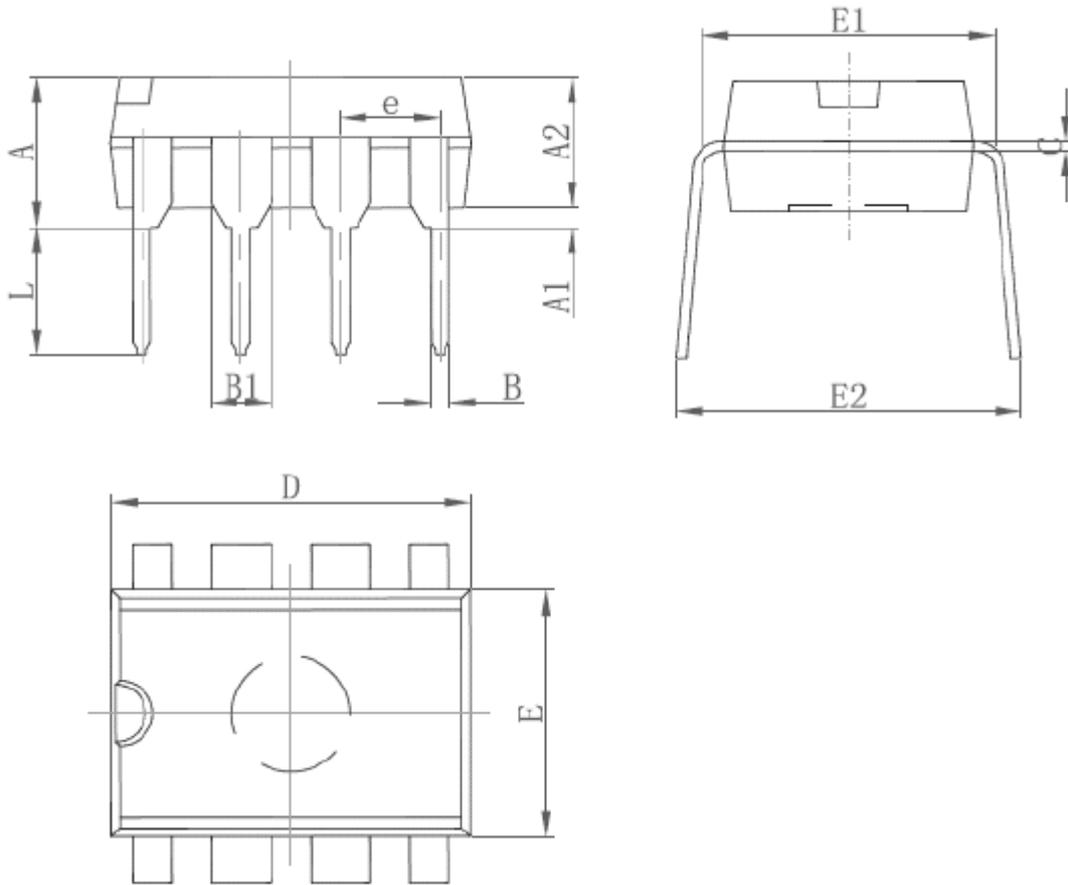
此外 WS2862A 还提供系统开环保护，当 INV 脚电压低于内部参考阈值(0.25V)时，芯片会关闭驱动输出。

其它保护控制

WS2862A 提供了全面的保护特性，系统可以获得最高可靠性。除了上述动态和静态输出过压保护，还包括逐周限流保护 (OCP)，VCC 过压钳位和低压关

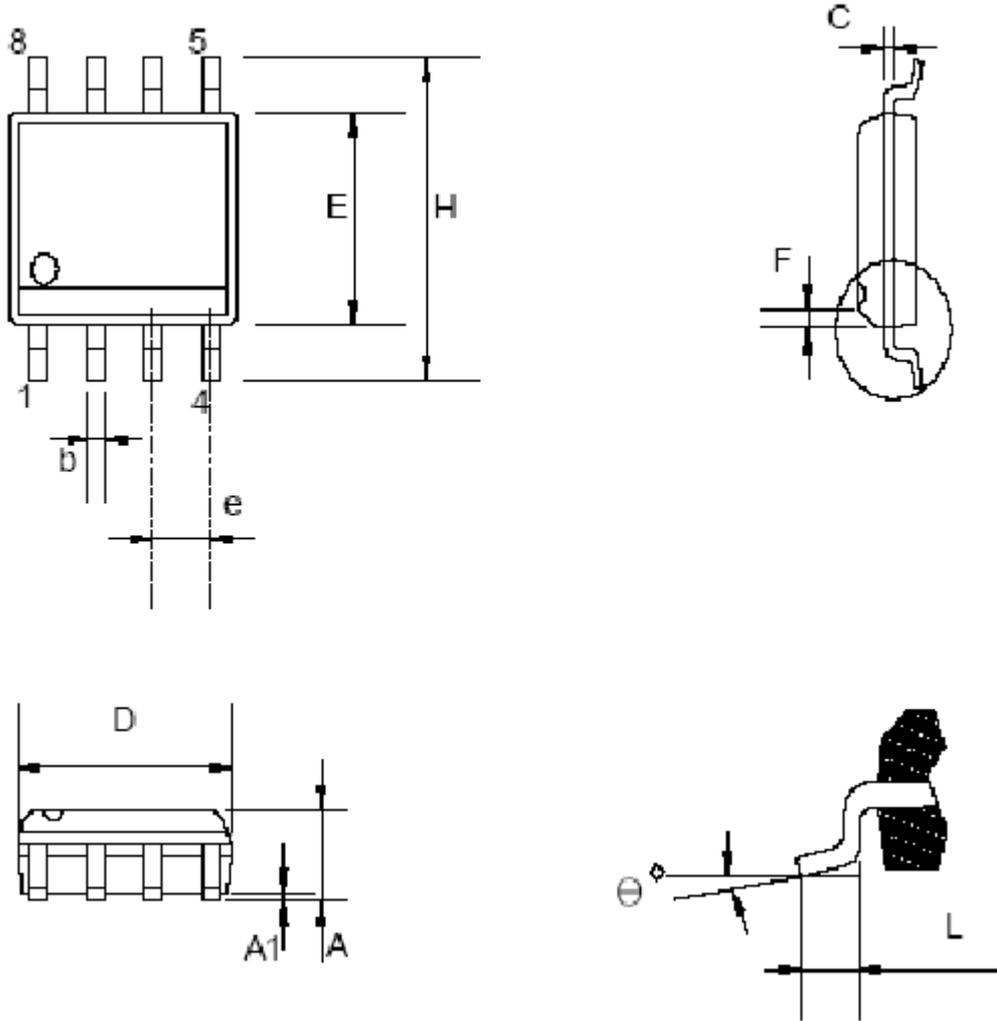
封装信息

DIP-8封装外观图



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.500		0.020	
A2	3.200	3.600	0.126	0.142
B	0.350	0.650	0.014	0.026
B1	1.524(BSC)		0.060(BSC)	
C	0.200	0.360	0.008	0.014
D	9.000	9.500	0.354	0.374
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540(BSC)		0.100(BSC)	
L	3.000	3.600	0.118	0.142
E2	8.200	9.000	0.323	0.354

DIP-8 封装外观图



Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min	Typ.	Max	Min	Typ.	Max
A	1.346		1.752	0.053		0.069
A1	0.101		0.254	0.004		0.010
b		0.406			0.016	
c		0.203			0.008	
D	4.648		4.978	0.183		0.196
E	3.810		3.987	0.150		0.157
e	1.016	1.270	1.524	0.040	0.050	0.060
F		0.381*45°			0.015*45°	
H	5.791		6.197	0.228		0.244
L	0.406		1.270	0.016		0.050
θ°	0°		8°	0°		8°

注意事项

1. 购买时请认清公司商标，如有疑问请与公司本部联系。
2. 在电路设计时请不要超过器件的绝对最大额定值，否则会影响整机的可靠性。
3. 本说明书如有版本变更不另外告知。

联系方式

深圳市稳先微电子有限公司

公司地址：深圳市福田区车公庙天安数码城创新科技广场二期东座1002

邮编： 518040

总机：+86-0755-8250 6288

传真：+86-0755-8250 6299

网址：www.winsemi.com