

XN1059 开关电源控制器集成电路

概述

XN1059 是一款高集成度、高性能的电流模式 PWM 控制器芯片。适用于电源适配器等中小功率的开关电源设备。

为了降低待机功耗，满足更高的绿色环保标准，芯片提供了脉冲模式（Burst Mode）功能、极低的启动电流和工作电流。脉冲模式即在轻载或者无负载情况下，XN1059 可以线性地降低芯片的开关频率，因此减少开关的损耗；同时通过优化设计，XN1059 具有极低的启动电流和工作电流，不仅有利于启动电路设计，而且启动电路中可以使用大阻值的启动电阻，以降低功耗，提高功率转换效率。

XN1059 内置的同步斜坡补偿电路，防止 PWM 控制器在高占空比工作时候可能产生的谐波振荡。

XN1059 在电流采样输入引脚端内置了前沿消隐功能，能有效去除电流反馈信号中的毛刺。有助于减少外部元器件数量，降低系统的整体成本。

XN1059 提供了多种全面的可恢复保护模式，其中包括：逐周期电流限制保护（OCP）、过载保护（OLP）、过温保护（OTP）、VDD 电压的过压嵌位、以及低压关闭（UVLO）。其中，为了更好的保护外部 MOSFET 功率管，栅极驱动输出电压被嵌位在 13V。

XN1059 在图腾柱栅极驱动输出端使用了频率抖动技术和软开关控制技术，可以很好的改善开关电源系统的EMI性能。通过优化设计，当芯片的工作频率低于20KHz的情况下，音频能量可以降低到最小值。因此，音频噪声性能可以获得很大的改善。

XN1059 芯片可以作为线性电源或者RCC模式电源的最佳替代产品，从而提高开关电源系统的整体性能，并有效地降低系统成本。

XN1059 提供 8-Pin 的 SOP8 与 DIP8，以及 6-Pin 的 SOT23-6 的封装形式。

特点

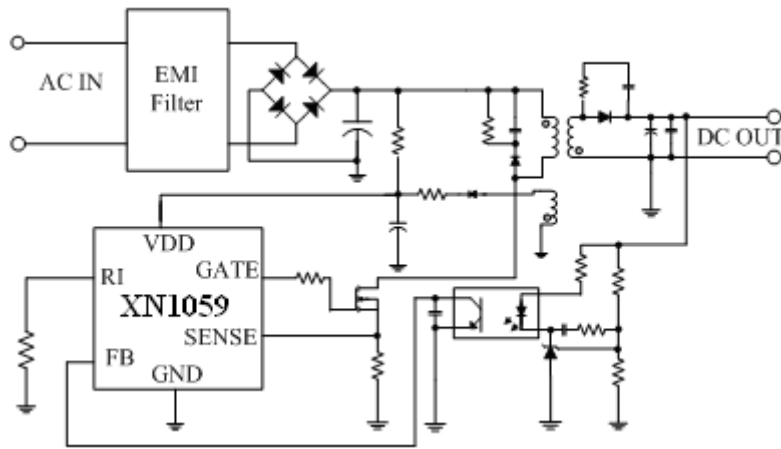
- Burst Mode 功能
- 低启动电流（4uA）
- 低工作电流（1.7mA）
- 低待机电流(0.8 mA)，待机功耗小于 100mW
- 内置前沿消隐
- 内置同步斜坡补偿
- 电流模式工作
- 外部可编程的 PWM 开关频率
- 逐周期电流限制保护（OCP）
- 过温保护（OTP）
- 软启动功能（Soft-start）
- VDD 过压嵌位保护
- 低电压关闭功能（UVLO）
- 栅驱动输出电压嵌位（13V）
- 软驱动功能（Soft-driver）
- 频率抖动功能
- 恒定输出功率限制
- 过载保护（OLP）
- 工作时不产生音频噪声

应用

通用的开关电源设备以及离线 AC/DC 反激式电源转换器：

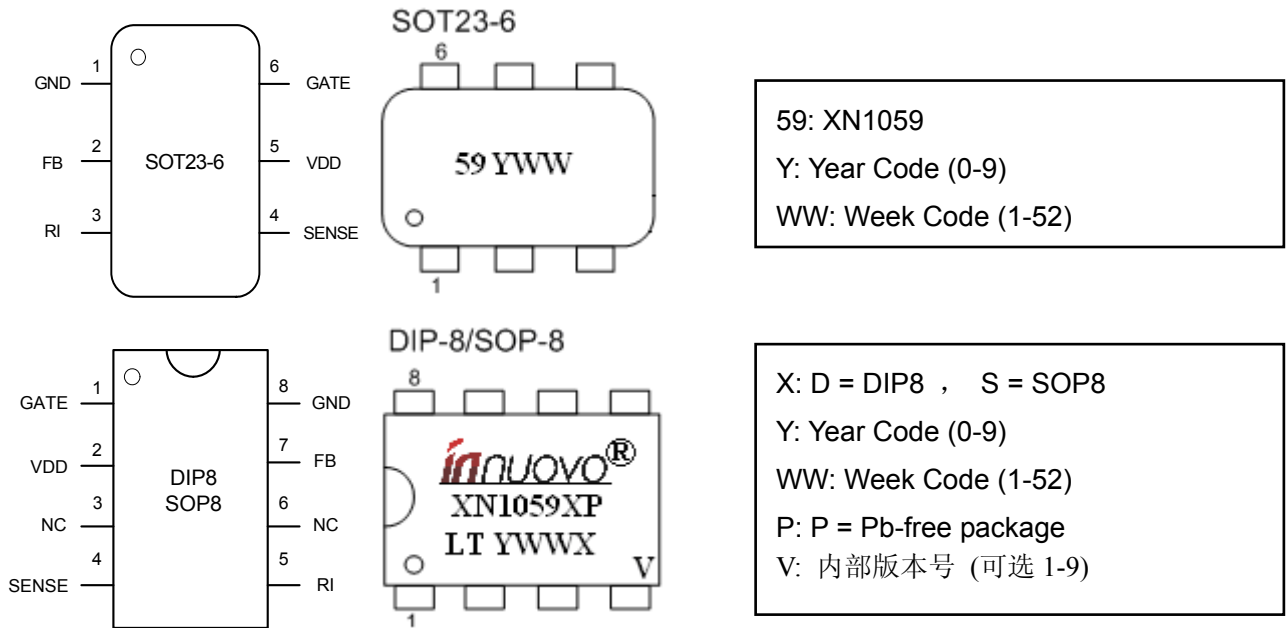
- 电源适配器
- 机顶盒电源
- 开放式开关电源

典型应用图



引脚定义与器件标识

XN1059 提供了 8-Pin 的 DIP8 和 SOP8 封装，以及 6-Pin 的 SOT23-6 封装，顶层如下图所示：



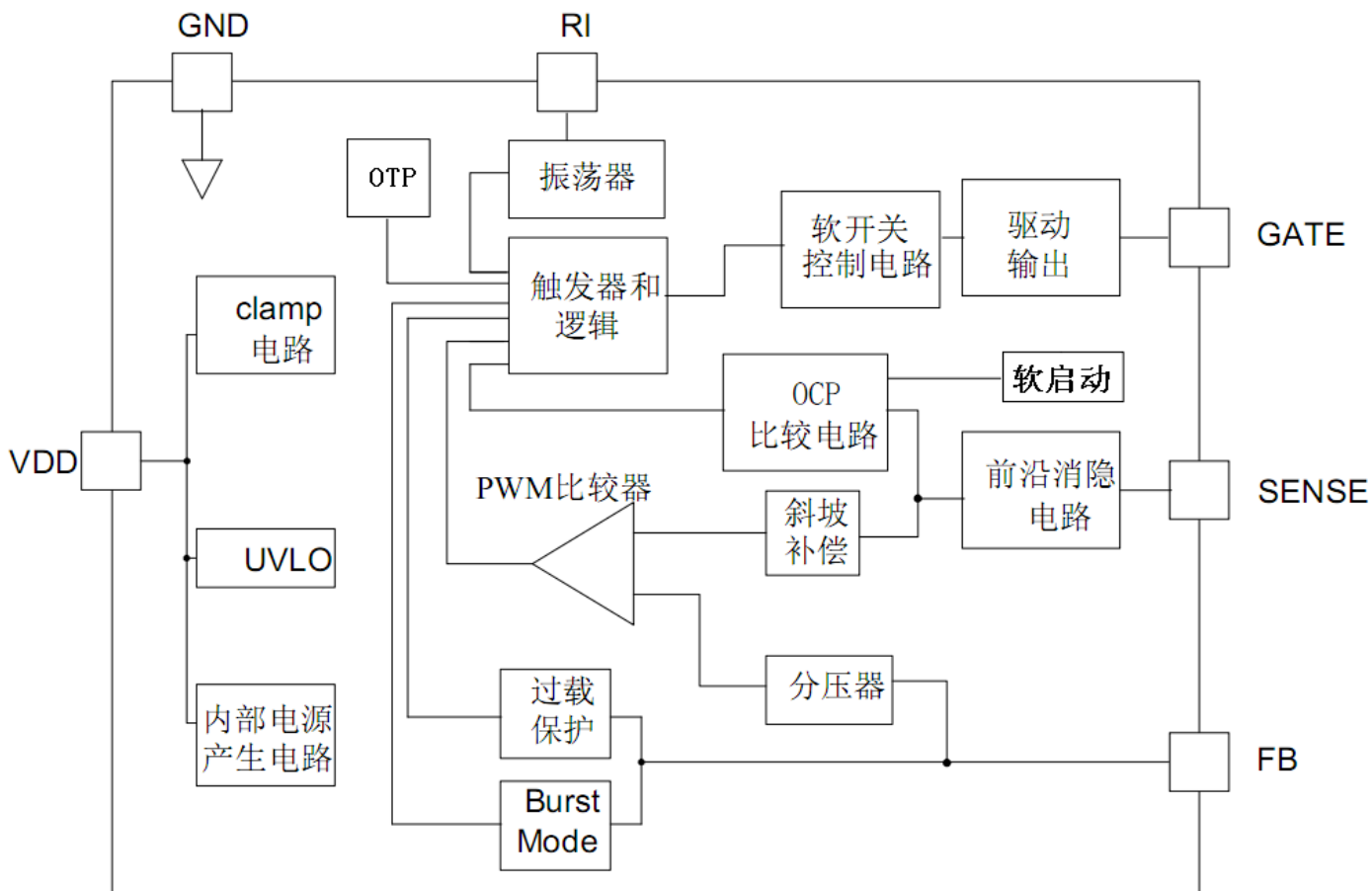
订购信息

封装形式	芯片表面标识	采购器件名称
8-Pin DIP8, Pb-free	XN1059DP	XN1059DP
8-Pin SOP8, Pb-free	XN1059SP	XN1059SP
6-Pin SOT23-6, Pb-free	59XX	XN1059TP (SOT23-6)

引脚功能说明

引脚名	引脚号 DIP8/SOT23-6	引脚类型	功能说明
GATE	1 / 6	驱动输出	图腾柱栅极驱动输出引脚。用于驱动外接的 MOSFET 开关管
VDD	2 / 5	电 源	电源
NC	3	空 引 脚	悬空引脚
SENSE	4 / 4	电流监测	电流监测反馈输入引脚。用于判断是否达到限流值。
RI	5 / 3	频率设定	内部振荡频率设定引脚。RI 和 GND 之间所接的电阻决定芯片的工作频率。
NC	6	空 引 脚	悬空引脚
FB	7 / 2	反馈输入	反馈输入引脚。其输入电平值与 4 脚的电流侦测值共同确定 PWM 控制信号的占空比。如果 FB 端的输入电压大于某个设定的阈值电压，则内部的保护电路会自动关断 PWM 输出。
GND	8 / 1	地	地

电路内部结构框图



极限参数(注 1)

符号(symbol)	参数 (parameter)	极限值	单位 (unit)
VDD	DC 供电电压	30	V
V _{FB}	FB 引脚输入电压	-0.3~7	V
V _{SENSE}	SENSE 引脚输入电压	-0.3~7	V
V _{RI}	RI 引脚输入电压	-0.3~7	V
T _J	工作结温	-20~150	°C
T _{STG}	保存温度	-40~150	°C
V _{CV}	VDD 嵌位电压	31	V
I _{CC}	VDD DC 嵌位电流	10	mA

注 1: 超过上表中规定的极限参数会导致器件永久损坏。不推荐将该器件工作在以上极限条件，工作在极限条件以上，可能会影响器件的可靠性。

推荐工作条件

符号(symbol)	参数 (parameter)	值 (value)	单位 (unit)
VDD	VDD 供电电压	10~30	V
RI	RI 电阻值	100	Kohm
T _A	操作温度	-20~85	°C

ESD 参数

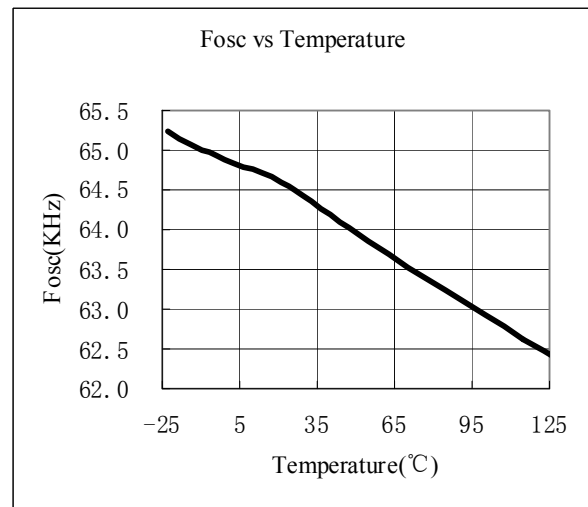
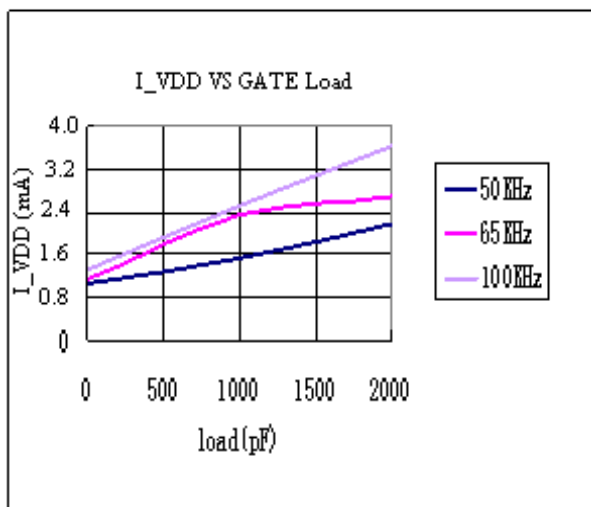
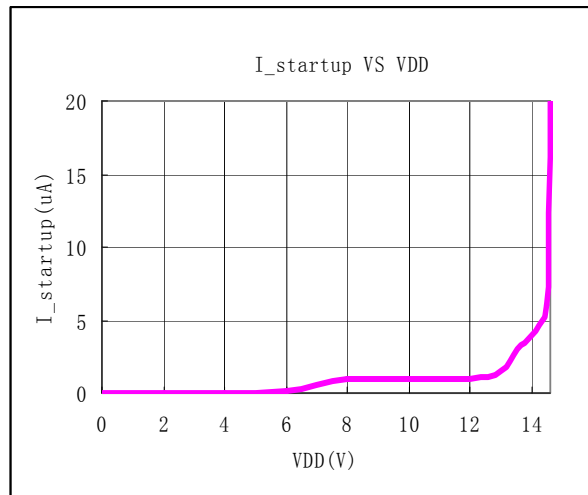
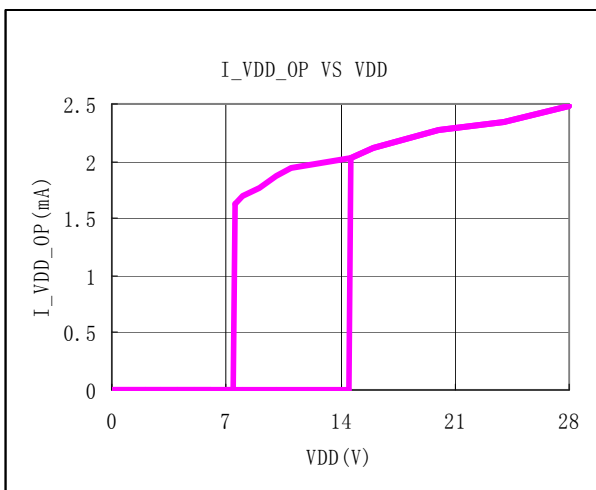
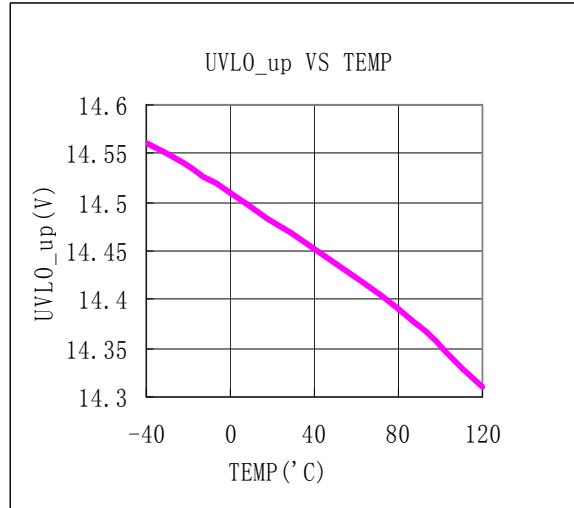
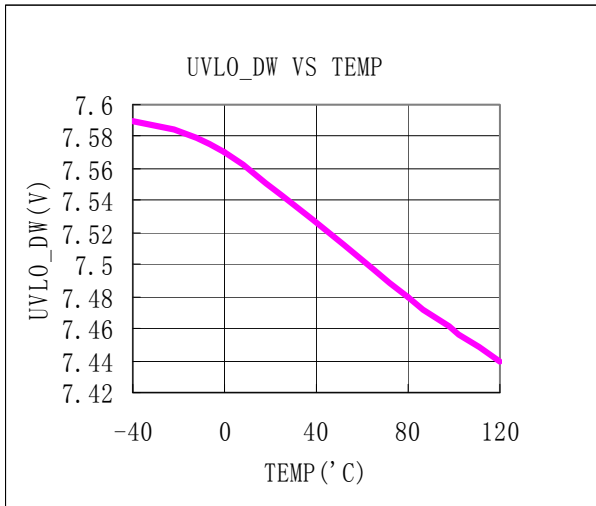
符号(symbol)	参数 (parameter)	值 (value)	单位 (unit)
V _{ESD-HBM}	人体模型	3	KV
V _{ESD-MM}	机器模型	300	V

电气特性参数

symbol	parameter	Test condition	Min	Typ	Max	Unit
Supply Voltage (VDD)						
VDD_OP	Operation voltage				30	V
UVLO_ON	Turn on threshold Voltage		6.8	7.5	8	V
UVLO_OFF	Turn-off threshold Voltage		13.5	14.5	15.5	V
I_VDD_ST	Start up current	VDD=13V,RI=100K		4	10	uA
I_VDD_OP	Operation Current	VDD=16V,RI=100K,V _{FB} =3V,		1.7	2.3	mA

		GATE with 1nF to GND				
VDD_OVP				29		V
VDD_Clamp	VDD Zener Clamp Voltage	IVDD=10mA		31		V
Feedback Input Section						
V _{FB_Open}	V _{FB} Open Loop Voltage	VDD=16V,FB open,	5.4	5.9	6.4	V
I _{FB_Short}	FB Pin Short Current	FB Shorted to GND	0.3	0.45	0.6	mA
V _{TH_PL}	Power limiting FB Threshold	VDD=16V, RI=100K	3.2	3.65	4.0	V
T _{D_PL}	Power limiting Debounce	VDD=16V,FB open,RI=100KΩ	48	60	72	ms
Z _{FB_IN}	Input Impedance	VDD=16V,FB=2V/3V,CS open	11.5	14.5	18	kΩ
Max_Duty	Maximum duty cycle	VDD=16V,FB open, CS=0,RI=100KΩ	72	77	82	%
Current Sense Section						
TLEB	Leading edge Blanking Time			330		ns
T _{D_OC}	OCP control delay	GATE with 1nF to GND		70		ns
T _{TH_OC}	OCP threshold	FB=3.2V	0.675	0.725	0.775	V
Oscillator Section						
Fosc	Frequency	VDD=16V,RI=100K,,FB=3.2V	60	65	70	khz
Jitter period		For 65K		4		ms
Jitter range				±5		%
Fosc_BM	Burst mode frequency	VDD=8.1V,RI=100K, FB=1V		22		khz
Δf _{temp}	Frequency variation versus temp. Deviation	TEMP = -20 to 85°C		5		%
Δf _{VDD}	Frequency variation versus VDD	VDD = 12 to 25V		5		%
RI Section						
V _{RI}	RI voltage	VDD=16V, RI=100KΩ,CS=1V	1.94	2	2.06	V
Thermal protection						
T _{shutdown}	Thermal shutdown temperature			150		°C
GATE Output Section						
VOL	Output voltage Low	VDD = 16V, I _o = -20mA			0.8	V
VOH	Output voltage high	VDD = 16V, I _o = 20mA	9			V
VClamp	Output clamp voltage	VDD = 20V	11	13	14.5	V
Tr	Rising time	VDD = 16V, GATE with 1nF to GND		250		ns
Tf	Falling time	VDD = 16V, GATE with 1nF to GND		75		ns

典型特征参数



功能描述

XN1059 是一款高集成度、高性能的电流模式 PWM 控制器芯片。适用于电源适配器等中小功率（30W）的开关电源设备与开关电源转换器。极低的启动电流与工作电流、以及轻载或者无负载情况下的 burst mode 功能，都能有效的降低开关电源系统的待机功耗，提高功率转换效率。内置的同步斜坡补偿、反馈引脚的前沿消隐等功能不仅能减少开关电源系统的元器件数目，还增加了系统的稳定性，避免谐波振荡的产生。XN1059 还提供了多种全面的可恢复保护模式。主要特点功能描述如下。

启动电流和启动控制

XN1059 的启动电流设计得很小（4uA），因此 VDD 能很快充电上升到脱离 UVLO 的域值电压以上，器件可以实现快速启动。大阻值的启动电阻可以被用来减少功耗，并且在应用中可以简化启动电路的设计，实现可靠的启动。对于一个典型的通用的 AC/DC 电源适配器设计（输入电压范围 90VAC-264VAC），一个 2MΩ，0.125W 启动电阻可以和一个 VDD 电容一起提供快速和低功耗的启动设计方案。

工作电流

XN1059 具有很低的工作电流（1.7mA）。可以有效地提高开关电源的转换效率，并且可以降低对 VDD 保持电容的要求。

软启动（Soft-start）

在芯片上电时，过流保护阈值会分 8 步逐步上升，每步持续时间为 32 个开关周期，从而有效抑制了启动时的电流尖峰，降低了元件的应力，使系统工作更加稳定

脉冲模式（Burst Mode）

在无负载或者轻负载的情况下，开关电源中的大部分功耗来自于 MOSFET 的开关损耗、变压器的磁心损耗、以及缓冲电路的损耗。功耗的大小与一定时间内 MOSFET 的开关次数成正比。减少开关次数也就减少了功耗，节约了能源。

XN1059 内置的 Burst Mode 功能，可以根据负载情况自动调节开关模式。当系统处于无负载或者轻/中负载下，FB 端的输入电压会处于脉冲模式（Burst Mode）的域值电压之下。根据这个判断依据，器件进入脉冲模式控制。栅极驱动输出端只有在 VDD 电压低于预先设定的电平值，并且 FB 输入端被激活的情况下才会有输出。其他情况下，栅极驱动输出保持长关的状态以减少功耗，从而尽可能地减少待机功耗。在进入 burst mode 后芯片工作电流只有 800uA,待机功耗小于 100mW。高频开关的特性也减少了工作时的音频噪声。

振荡器

RI 和 GND 之间的电阻值决定了电流源对内部的电容的充放电时间，从而确定了 PWM 的核心振荡频率。RI 和开关频率之间的关系根据以下公式决定：
（通常的工作情况下，RI 取 Kohm 的级别）

$$F_{osc} = \frac{6500}{RI(Kohm)} (Khz)$$

若 RI 脚悬空，则芯片内部设定工作频率为 50KHz

电流检测和前沿消隐

XN1059 内部具有逐周电流限制（Cycle-by-Cycle Current Limiting）功能。开关电流通过检测电阻输入到 SENSE 引脚。引脚内部的前沿消隐电路可以消除 MOSFET 开启瞬间由于 snubber 二极管反向恢复造成的感应电压毛刺，因此 SENSE 输入端的外接 RC 滤波电路可以省去。限流比较器在消隐期间

被禁止而无法关断外部 MOSFET。PWM 占空比由电流检测端的电压和 FB 输入端的电压决定。

内部同步斜坡补偿

PWM 产生过程中，内置的斜坡补偿电路可以在电流检测输入端的电压基础上叠加斜坡电压。这极大地增强了 CCM 下闭环的稳定性，避免了谐波振荡，减少了输出纹波电压。

栅极驱动

XN1059 的 GATE 引脚连接到外部 MOSFET 的栅极以实现开关控制。太弱的栅驱动强度会导致过大的开关损失，而太强的驱动会产生过大的 EMI。XN1059 通过内建图腾柱栅极驱动电路的优化设计，实现了输出强度和死区时间控制两者之间的良好折中。优越的软开关技术有效地抑制了每个周期开启时的电流尖峰，从而可以更容易的设计出理想

的低待机损耗和 EMI 系统。XN1059 还在栅极驱动输出端内置了 13V 的嵌位电路，有效地保护了外接 MOSFET 开关管并进一步降低损耗。

保护控制

XN1059 提供了全面的保护特性，系统可以获得最高可靠性。其中包括逐周限流保护（OCP），过载保护（OLP），过温保护（OTP），片上 VDD 过压嵌位以及低压关断（UVLO）。

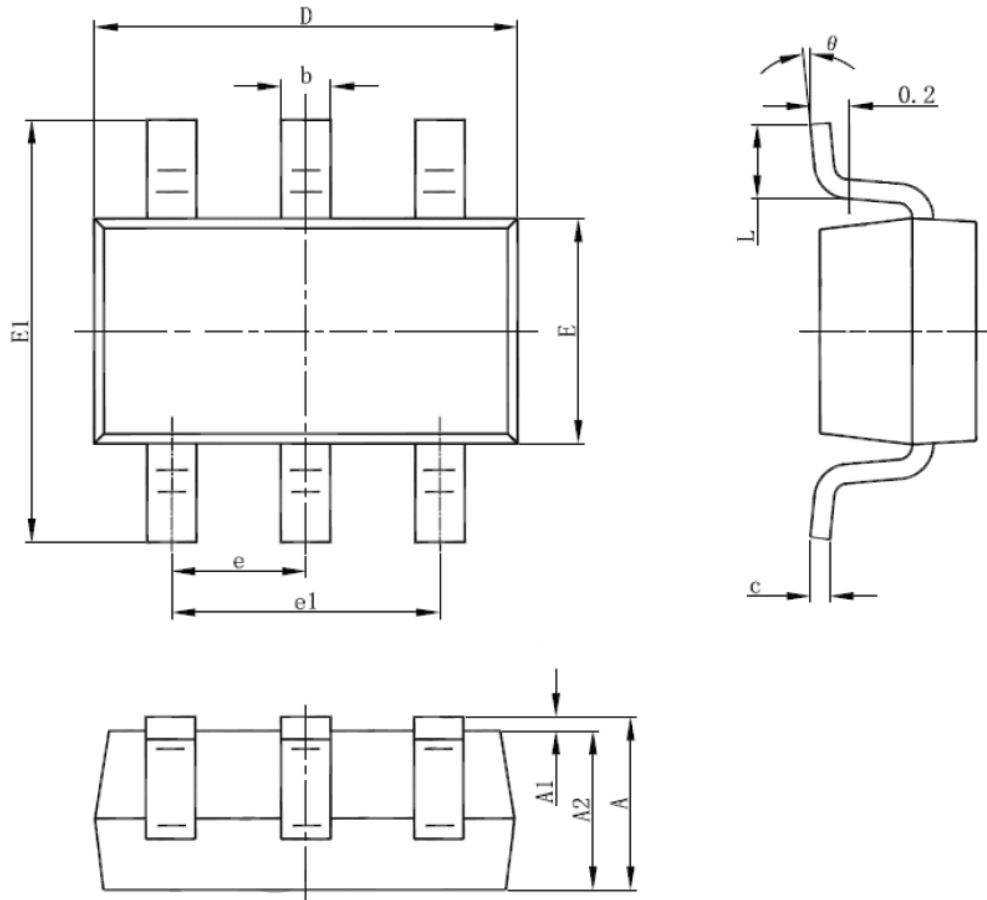
XN1059 内置的 OCP 保护电路可以有效地检测 PWM 控制信号的占空比。

在输出过载的情况下，FB 输入电压超过功率限制阈值大于 TD_PL 时，控制电路将关断 MOSFET 输出。当 VDD 低于 UVLO 门限电压时器件重启。

VDD 高于阈值时将嵌位。当 VDD 低于 UVLO 门限的时候，MOSFET 被关断，器件随后进入上电启动程序。

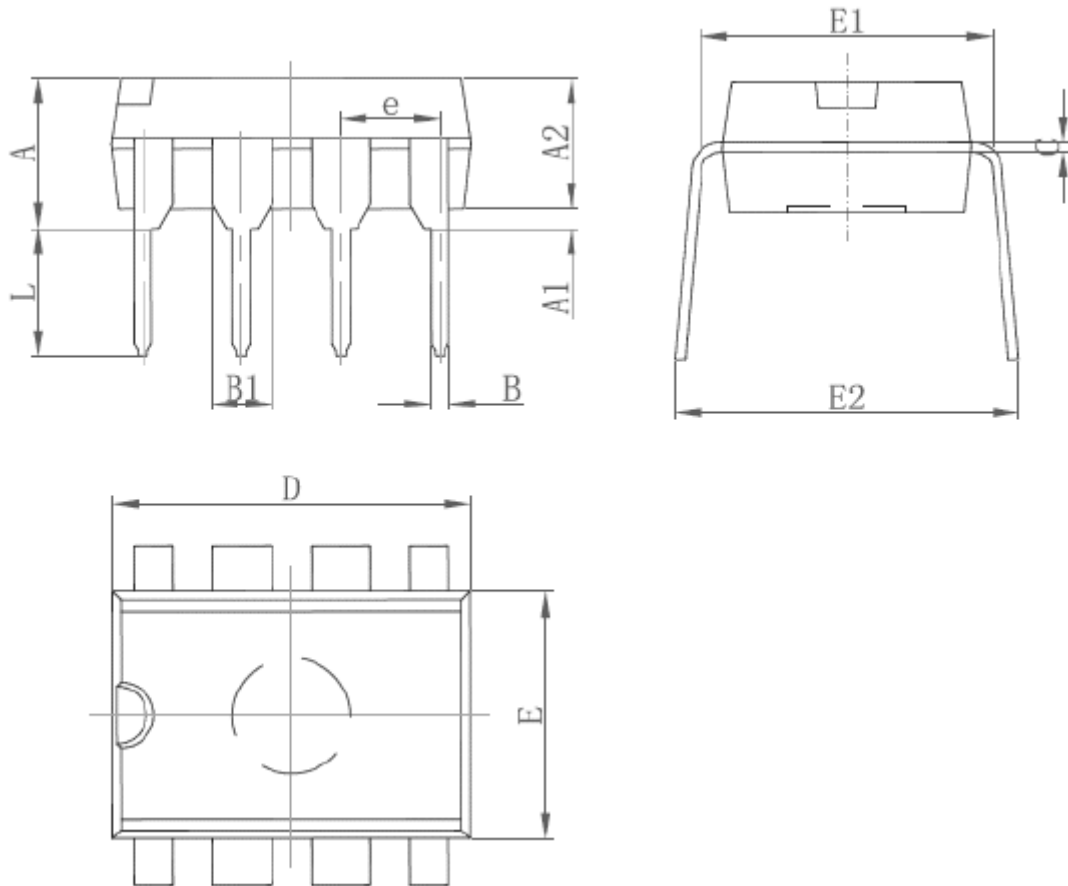
封装信息

SOT23-6 Package Outline Dimensions



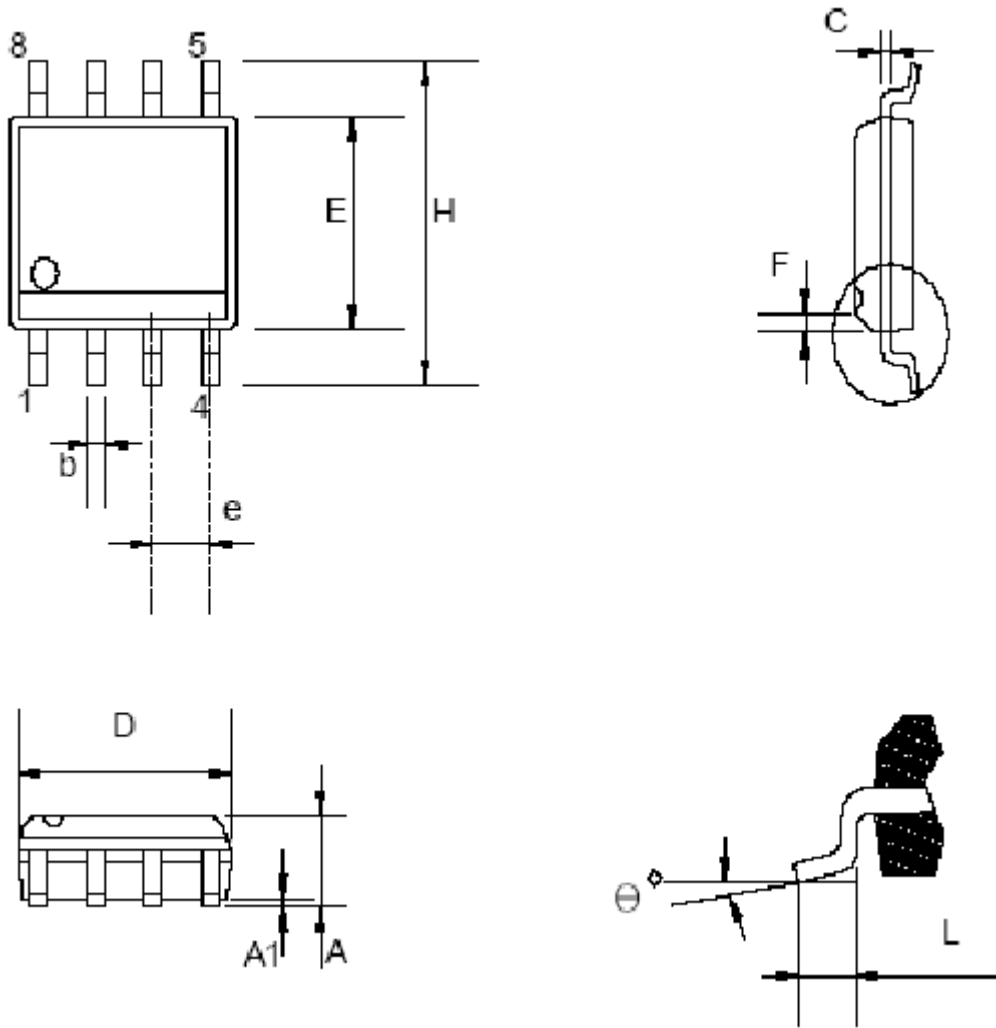
Symbol	Dimensions In Millimeters		Dimensions In Inches	
A	1.000	1.300	0.039	0.051
A1	0.000	0.150	0.000	0.006
A2	1.000	1.200	0.039	0.047
B	0.300	0.500	0.012	0.020
C	0.100	0.200	0.004	0.008
D	2.800	3.020	0.110	0.119
E	1.500	1.700	0.059	0.067
E1	2.600	3.000	0.102	0.118
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

DIP8 Package Outline Dimensions



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.500		0.020	
A2	3.200	3.600	0.126	0.142
B	0.350	0.650	0.014	0.026
B1	1.524(BSC)		0.060(BSC)	
C	0.200	0.360	0.008	0.014
D	9.000	9.500	0.354	0.374
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540(BSC)		0.100(BSC)	
L	3.000	3.600	0.118	0.142
E2	8.200	9.000	0.323	0.354

SOP8 Package Outline Dimensions



Symbol	Dimensions In Millimeters			Dimensions In Inches		
	Min	Typ.	Max	Min	Typ.	Max
A	1.346		1.752	0.053		0.069
A1	0.101		0.254	0.004		0.010
b		0.406			0.016	
c		0.203			0.008	
D	4.648		4.978	0.183		0.196
E	3.810		3.987	0.150		0.157
e	1.016	1.270	1.524	0.040	0.050	0.060
F		0.381*45°			0.015*45°	
H	5.791		6.197	0.228		0.244
L	0.406		1.270	0.016		0.050
θ°	0°		8°	0°		8°