



## **ATT7030A** 用户手册

Date: 2005-03-28

Rev: 1.04



## 目 录

第一部分 芯片介绍	
§ 1.1 芯片特性	3
§ 1.2 功能简介	4
§ 1.3 内部框图	4
§ 1.4 引脚定义	5
§ 1.5 应用示意图	7
第二部分 系统功能	
§ 2.1 电源监控电路	8
§ 2.2 模数转换	8
§ 2.3 有功功率测量	9
§ 2.4 有功能量测量	9
§ 2.5 功率方向判断	9
§ 2.6 失压检测	10
§ 2.7 硬件端口检测	10
§ 2.8 三相三线与三相四线应用	10
§ 2.9 能量脉冲输出	10
第三部分 校表方法	
§ 3.1 校表原理	12
§ 3.2 设计实例	13
§ 3.3 参考设计电路图	13
第四部分 电气特性	
§ 4.1 电气参数	14
§ 4.2 芯片封装	15



## 第一部分 芯片介绍

### § 1.1 芯片特性

- 高精度，在输入动态工作范围(1000:1)内，非线性测量误差小于 0.1%
- 有功测量满足 1 级、0.5S，支持 IEC 687/1036，GB/T 17215-1998
- 提供有功电能测量功能
- 任意一相功率为反向时提供反向功率指示 REVP
- 合相功率为负时提供负相指示，可用于止逆场合 NEGP
- 具有断相指示功能 PA/PB/PC
- 提供有功校表脉冲输出 CF1
- 可直接驱动计度器的脉冲输出 F1/F2
- 合相能量绝对值相加与代数相加可选 SUM
- 电表常数可调
- 起动电流 0.1%
- 可准确测量到含 21 次谐波的有功功率
- 小电流非线性自动补偿
- 支持电阻网络调校电表
- 适用于三相三线和三相四线模式
- 采用 QFP44 封装。
- 单+5V 供电



### § 1.2 功能简介

ATT7030A 是一颗高精度三相有功电能专用计量芯片，适用于三相三线和三相四线应用。

ATT7030A 集成了六路二阶 sigma-delta ADC、参考电压电路以及数字功率测量的数字信号处理等电路。

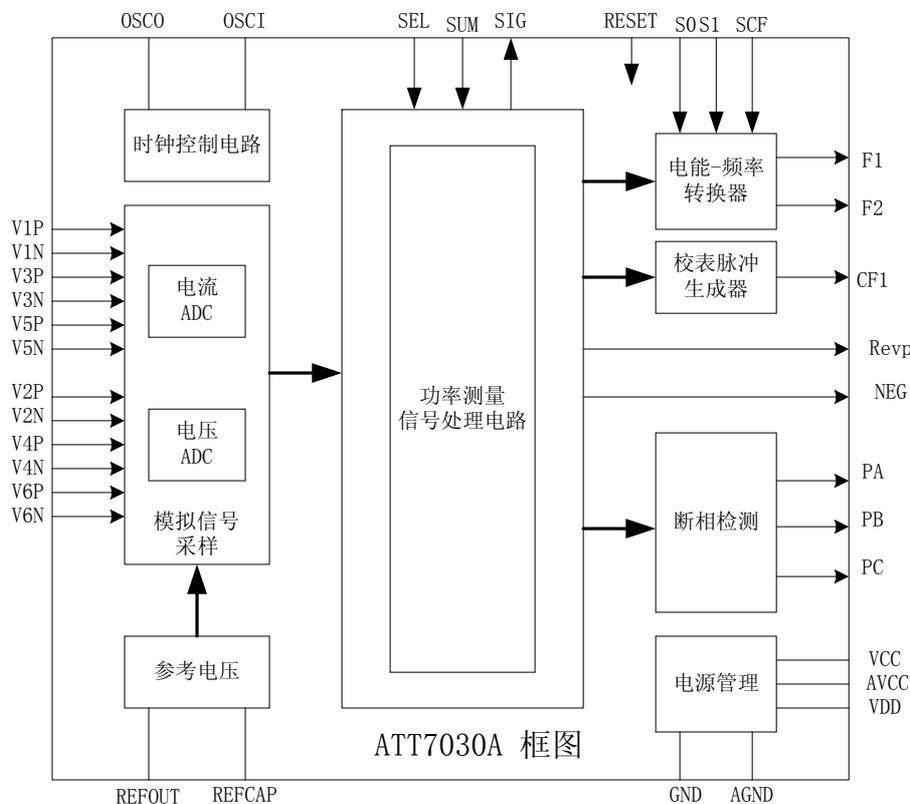
ATT7030A 能够测量有功功率，并提供断相指示，功率反向指示，合相功率负相指示，提供可直接用于校表的脉冲输出以及可直接用于驱动计度器输出的低频脉冲输出。

ATT7030A 支持电阻网络校表，通过简单的调节电阻网络就可以将系统误差校正到 1 级表的要求以内。

有功电能校验脉冲输出 CF1 提供瞬时有功功率信息，可以直接接到标准表，进行误差校正。校表方法请参考第三部分校表方法。

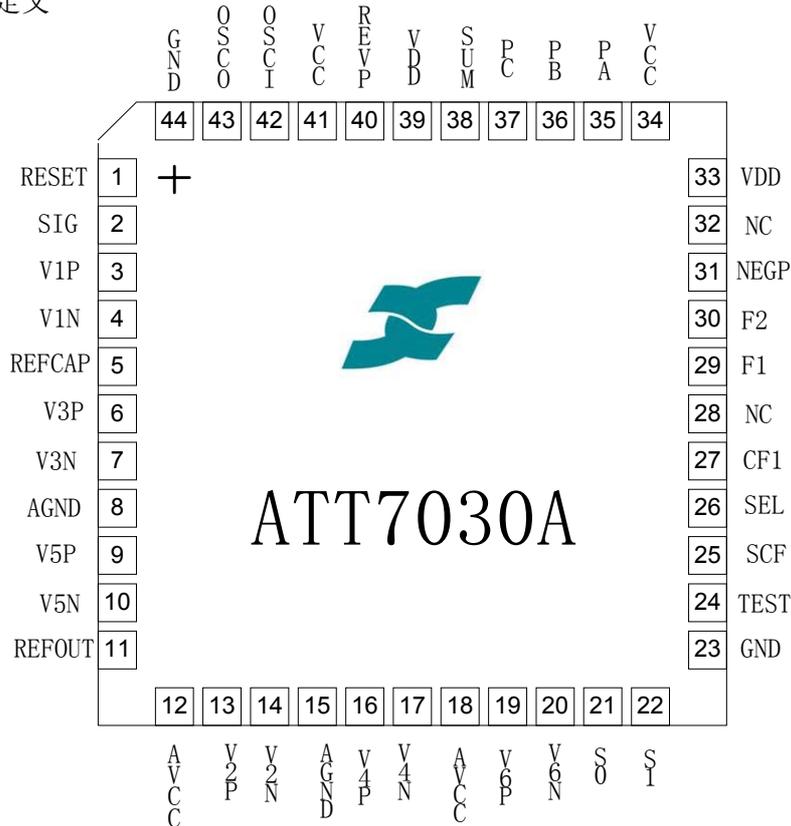
ATT7030A 内部的电压监测电路可以保证加电和断电时正常工作。

### § 1.3 内部框图





1.4 引脚定义



引脚	标识	特性	功能描述
1	RESET	输入	ATT7030A 复位管脚，低电平有效，内部有 47K 上拉电阻
2	SIG	输出	ATT7030A 正常工作时，SIG 为低电平。
3, 4	V1P/V1N	输入	A 相电流信道正，负模拟输入引脚。完全差动输入方式，正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ ，两个引脚内部都有 ESD 保护电路，最大承受电压为 $\pm 6V$
5	REFCAP	输出	基准 2.4V，可以外接；该引脚应使用 $10\mu F$ 电容并联 $0.1\mu F$ 电容进行去耦
6, 7	V3P/V3N	输入	B 相电流信道正，负模拟输入引脚。完全差动输入方式，正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ ，两个引脚内部都有 ESD 保护电路，最大承受电压为 $\pm 6V$
8	AGND	电源	模拟电路(即 ADC 和基准源)的接地参考点
9, 10	V5P/V5N	输入	C 相电流信道正，负模拟输入引脚。完全差动输入方式，正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ ，两个引脚内部都有 ESD 保护电路，最大承受电压为 $\pm 6V$
11	REFOUT	输出	基准电压输出，用作外部信号的直流偏置
12	AVCC	电源	该引脚提供 ATT7030A 模拟电路的电源，正常工作电源电压应保持在 $5V \pm 5\%$ ，为使电源的纹波和噪声减小至最低程度，该引脚应使用 $10\mu F$ 电容并联 $0.1\mu F$ 电容进行去耦
13, 14	V2P/V2N	输入	A 相电压信道的正、负模拟输入引脚。完全差动输入

联系人：李先生 电话：025-84559990 84559991 传真：025-84559992 邮编：210018  
地址：南京市长江路网巾市9号8502 Http://www.echic.cn E-mail: ech@echic.cn



15	AGND	电源	方式, 正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ , 两个引脚内部都有 ESD 保护电路, 最大承受电压为 $\pm 6V$ 模拟电路(即 ADC 和基准源)的接地参考点
16, 17	V4P/V4N	输入	B 相电压信道的正、负模拟输入引脚。完全差动输入方式, 正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ , 两个引脚内部都有 ESD 保护电路, 最大承受电压为 $\pm 6V$
18	AVCC	电源	该引脚提供 ATT7030A 模拟电路的电源, 正常工作电源电压应保持在 $5V \pm 5\%$ , 为使电源的纹波和噪声减小至最低程度, 该引脚应使用 $10 \mu F$ 电容并联 $0.1 \mu F$ 电容进行去耦
19, 20	V6P/V6N	输入	C 相电压信道的正、负模拟输入引脚。完全差动输入方式, 正常工作最大输入 $V_{pp}$ 为 $\pm 1.5V$ , 两个引脚内部都有 ESD 保护电路, 最大承受电压为 $\pm 6V$
21, 22	S0/S1	输入	这两个逻辑输入用来选择输出频率的系数。内部 $300K$ 上拉电阻。
23	GND	电源	数字地引脚
24	TEST	输入	测试管脚, 正常应用接地。 内有 $47K$ 下拉电阻
25	SCF	输入	逻辑输入用来选择输出频率的系数, 与 S0/S1 配合使用, 内部 $300K$ 上拉电阻。
26	SEL	输入	三相三线低电平, 三相四线高电平选择。 内部 $300K$ 上拉电阻
27	CF1	输出	有功电能脉冲输出, 其频率反映合相平均有功功率的大小, 常用于仪表有功功率的校验, 也可以用作有功电能计量
28	NC	---	不连接
29, 30	F1/F2	输出	低频有功电能脉冲输出, 其输出反映三相平均有功功率的大小。可直接驱动机电式计度器。
31	NEGP		NEGP: 当合相有功功率为负时, 输出高电平; 当合相有功功率为正时, 该引脚的输出低电平
32	NC	---	不连接
33	VDD	电源	内核电源 输出 $3.0V$ 。外接 $10 \mu F$ 电容并联 $0.1 \mu F$ 电容进行去耦
34	VCC	电源	数字电源引脚; 正常工作电源电压应保持在 $5V \pm 5\%$ , 该引脚应使用 $10 \mu F$ 电容并联 $0.1 \mu F$ 电容进行去耦
35	PA	输出	A 相断电指示, A 相电压丢失时输出高电平
36	PB	输出	B 相断电指示, B 相电压丢失时输出高电平
37	PC	输出	C 相断电指示, C 相电压丢失时输出高电平
38	SUM	输入	合相能量累计模式选择, 内部 $300K$ 下拉电阻。 低电平: 三相四线是绝对值加, 三相三线是代数加 高电平: 三相四线是代数加, 三相三线是绝对值加
39	VDD	电源	内核电源 输出 $3.0V$ 。外接 $10 \mu F$ 电容并联 $0.1 \mu F$ 电容进行去耦

联系人: 李先生 电话: 025-84559990 84559991 传真: 025-84559992 邮编: 210018  
地址: 南京市长江路网巾市9号8502 Http: //www.echic.cn E-mail: ech@echic.cn



40	REVP	输出	当检测到任意一相的有功功率为负时，输出高电平；当检测到各相有功功率都为正时，该引脚的输出又将复位到低电平
41	VCC	电源	数字电源引脚；正常工作电源电压应保持在 $5V \pm 5\%$ ，该引脚应使用 $10 \mu F$ 电容并联 $0.1 \mu F$ 电容进行去耦
42	OSCI	输入	系统晶振的输入端，或是外灌系统时钟输入。晶振频率为 $24.576MHz$
43	OSCO	输出	晶振的输出端
44	GND	电源	数字地引脚

§ 1.5 应用示意图

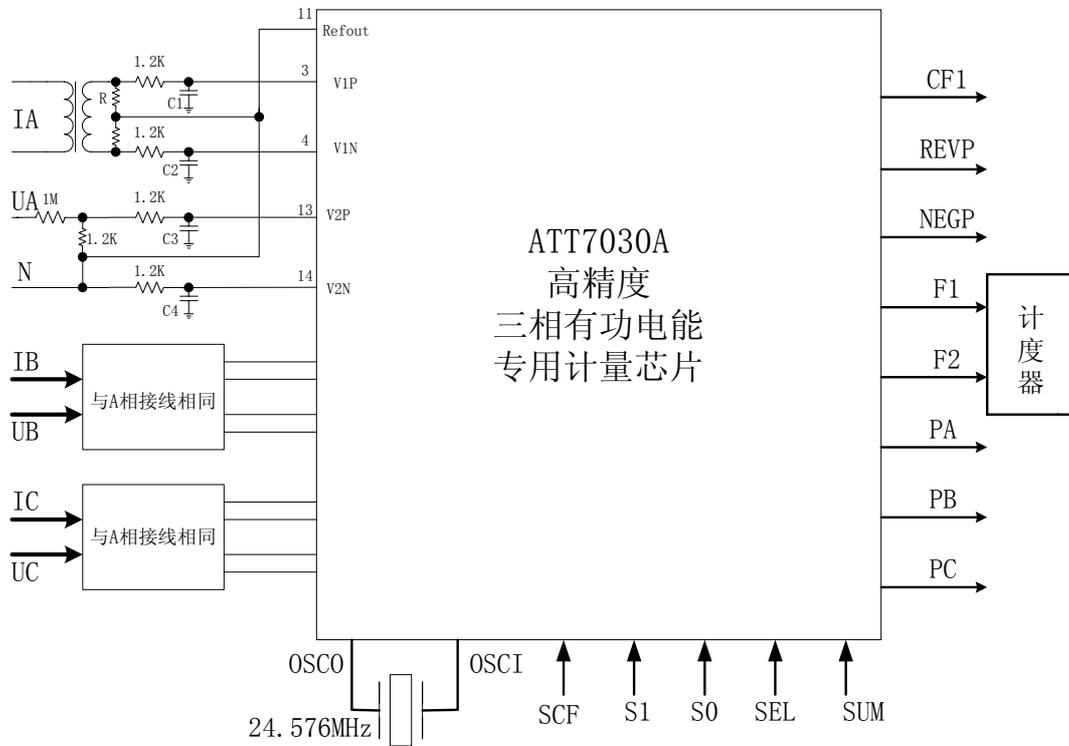


图1-5-2 ATT7030A典型应用

## 第二部分 系统功能

### § 2.1 电源监控电路

ATT7030A 片内包含一个电源监控电路，连续对模拟电源（AVCC）进行监控。当电源电压低于  $4V \pm 5\%$  时，芯片将被复位。这有利于电路上电和掉电时芯片的正确启动和正常工作。电源监控电路被安排在延时和滤波环节中，这在最大程度上防止了由电源噪声引发的错误。如图 2-1 所示。为保证芯片正常工作应对电源去耦，使 AVCC 的波动不超过  $5V \pm 5\%$ 。

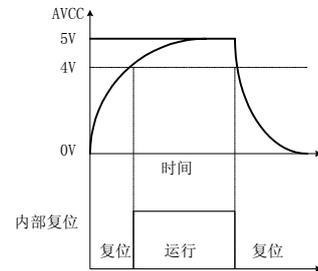


图2-1-1 片内电源监控特性

### § 2.2 模数转换

ATT7030A 片内集成了 6 路 16 位的 ADC，采用双端差分信号输入。输入最大的正弦信号有效值是 1v。建议将电压通道 Un 对应到 ADC 的输入选在 0.5v 左右，而电流通道 Ib 时的 ADC 输入选在 0.1v 左右。

参考电压 Refcap 与 Refout 典型值是 2.4v。

ATT7030A 内部 ADC 系统框图：

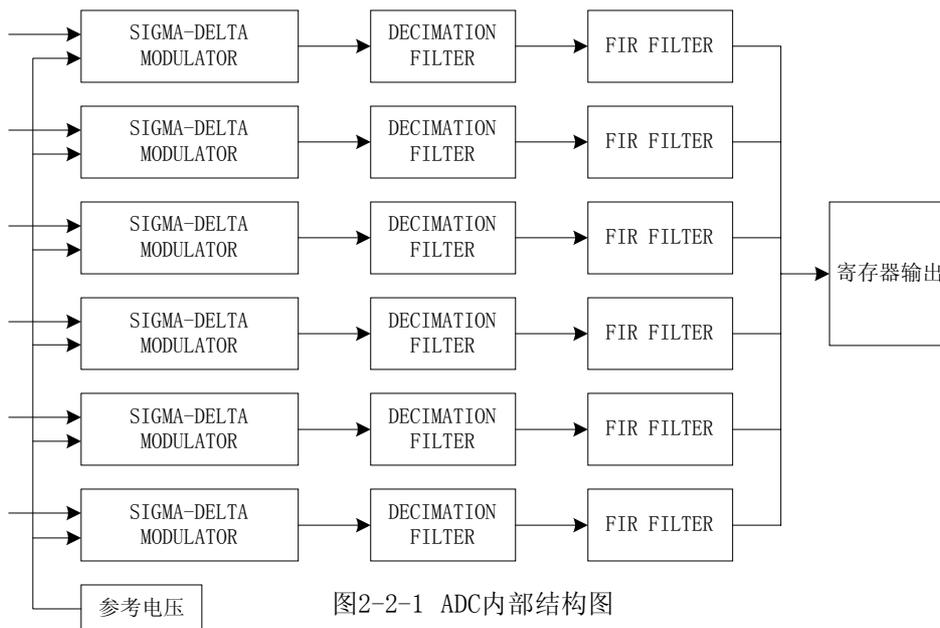


图2-2-1 ADC内部结构图

ADC 前端典型接线图：

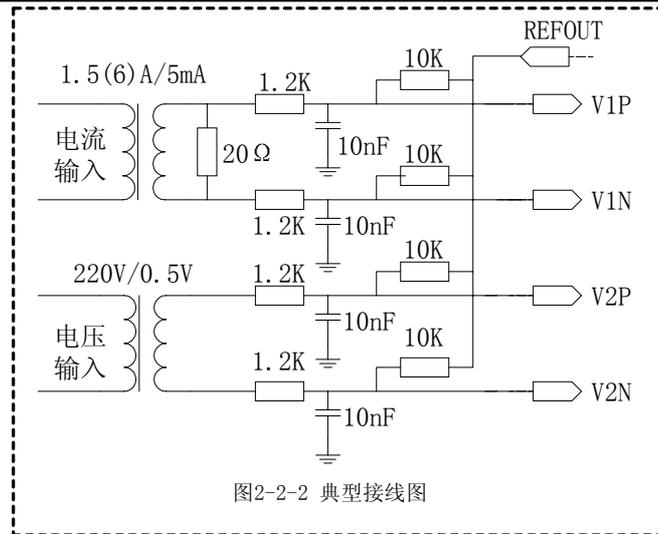


图2-2-2 典型接线图

### § 2.3 有功功率测量

各相的有功功率是通过对去直流分量后的电流、电压信号进行乘法、加法、数字滤波等一系列数字信号处理后得到的。电流、电压采样数据中包含高达 21 次的谐波信息，所以依据公式  $P = \frac{1}{N} \sum_{n=0}^N U(n) \cdot I(n)$  计算得到的有功功率也至少包含 21 次谐波信息。有功功率的测量原理图

如下图所示，合相有功功率  $P_t = P_a + P_b + P_c$ 。

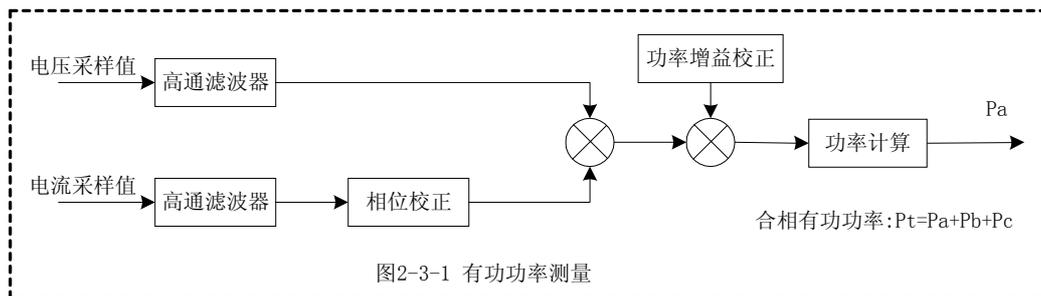


图2-3-1 有功功率测量

### § 2.4 有功能量测量

有功能量通过瞬时有功功率对时间的积分得到。

单相有功能量的计算公式为： $E_p = \int p(t)dt$

合相有功能量可以根据设置按照代数或者绝对值的模式进行累加。代数加模式  $E_{pt} = E_{pa} + E_{pb} + E_{pc}$ ，而绝对值加模式  $E_{pt} = |E_{pa}| + |E_{pb}| + |E_{pc}|$ 。如图所示。

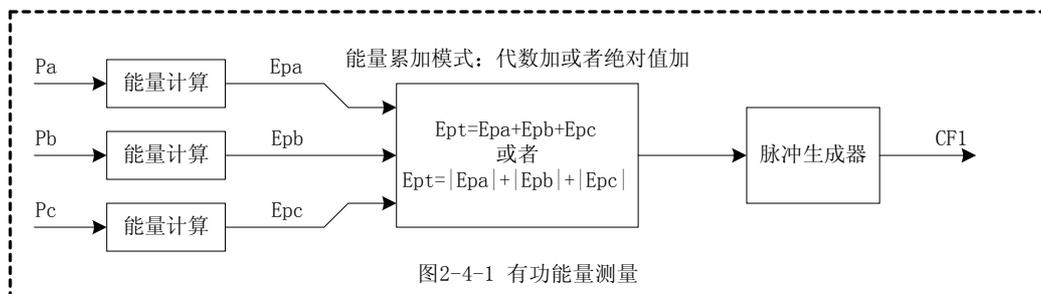


图2-4-1 有功能量测量

### § 2.5 功率方向判断

ATT7030A 实时提供有功功率的方向指示。

功率反向指示 REVP: 当检测到三相中任意一相的有功功率反向，则 REVP 输出高电平，



直到下次检测到所有相的有功功率都正向时，REVP 才恢复为低电平。

功率负向指示 NEGP：当合相有功功率为正时输出低电平，而当合相有功功率为负时 NEGP 则输出高电平，注意 NEGP 只在代数加模式下有效，如果选择绝对值加，则 NEGP 始终输出低电平。

### § 2.6 失压检测

ATT7030A 可以根据失压阈值对 A/B/C 三相电压是否失压进行判断。

三相四线模式的失压阈值在电压通道输入 50mv 左右，而三相三线模式的失压阈值在电压通道输入 300mv 左右。

失压状态可以通过失压指示 PA/PB/PC 进行表示。

失压指示 PA/PB/PC 输出高电平时分别表示 A/B/C 三相电压低于设定的阈值电压；当 A/B/C 三相电压高于设定的阈值电压时输出低电平。

### § 2.7 硬件端口检测

ATT7030A 可以自动检测硬件端口，当硬件端口改变时系统将自动复位重新启动。

ATT7030A 外部端口输入主要有 S0/S1/SCF、SEL 和 SUM。

### § 2.8 三相三线与三相四线应用

ATT7030A 三相四线模式下采用三元件测量方法，合相功率计算公式为：

$$P_4 = \dot{U}_A \dot{I}_A + \dot{U}_B \dot{I}_B + \dot{U}_C \dot{I}_C$$

而 ATT7030A 在三相三线模式下采用两元件测量方法，合相功率计算公式为：

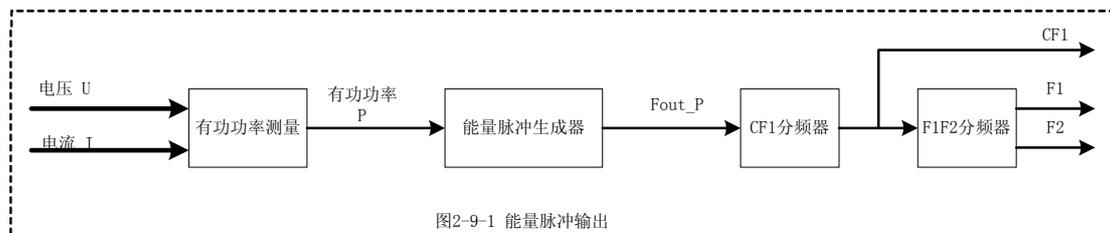
$$P_3 = \dot{U}_{AB} \dot{I}_A + \dot{U}_{CB} \dot{I}_C$$

在三相三线模式下 ATT7030A 的 B 相通道不参加功率计量的，只有 A 相和 C 相通道参与三相三线的测量。

### § 2.9 能量脉冲输出

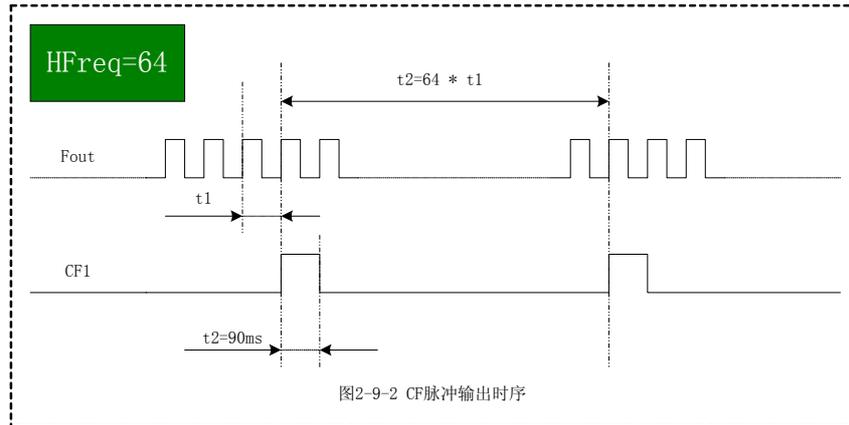
ATT7030A 提供两类脉冲输出：高频脉冲输出 CF1 以及低频脉冲输出 F1/F2。

下面是电能脉冲信号生成的过程框图：

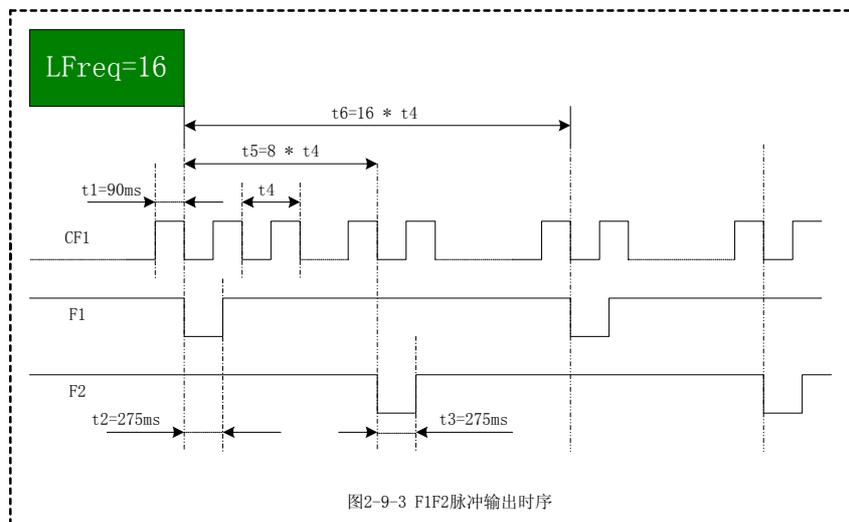


电压、电流信号经变换后在功率测量信号处理电路中相乘得到瞬时功率，对时间积分后成为电能信号，根据设置将 A/B/C 三相电能做绝对值相加或代数值相加运算，并将结果变换为频率信号，然后按照用户设定的分频系数进行分频，得到可用于校表的电能脉冲输出信号，在此基础上，再次分频可得到用于驱动步进电机的低频脉冲信号。

下图是高频输出常数为 64 时的分频示意图，电能脉冲输出的脉宽为 90 毫秒，当脉冲周期小于 180 毫秒时，电能脉冲以占空比为 1:1 的等宽脉冲输出。



下面是低频输出常数为 16 时的分频示意图，驱动步进电机的输出脉冲宽度为 275 毫秒，当脉冲周期小于 550 毫秒时，脉冲以占空比为 1:1 的等宽脉冲输出。





### 第三部分 校表方法

#### § 3.1 校表原理

ATT7030A 支持电阻网络校表，通过简单地调节电压取样的电阻大小，可以对仪表进行校正，校正之后有功精度可高达 1s/0.5s。

起动与潜动：

在电流通道输入  $I_b$  电流时 ATT7030A 的取样电压为 0.1v，电流默认在 0.1% $I_b$  ATT7030A 可以正常起动，低于 0.08% $I_b$  ATT7030A 处于潜动状态。

单相高频输出 CF 频率公式：

电压通道输入  $V_u$

电流通道输入  $V_i$

ATT7030A 的 ADC 增益系数 G 恒定为 0.648

单相高频输出频率为  $CF=1600*V_u*V_i*G^2/HFreq$

单相低频输出频率为  $LF=CF/Lfreq$

HFreq 由 SCF/S1/S0 决定(参照下表)

表 3-1

SCF	S1	S0	Hfreq	LFreq
0	0	0	256	16
0	0	1	128	16
0	1	0	128	8
0	1	1	128	4
1	0	0	64	16
1	0	1	64	8
1	1	0	64	4
1	1	1	保留	

在  $V_u=0.5v$   $V_i=0.1v$  时，单相高频输出 CF 频率与 SCF、S1、S0 的关系

表 3-2

SCF	S1	S0	HFreq	LFreq	CF (Hz)
0	0	0	256	16	0.1312
0	0	1	128	16	0.2624
0	1	0	128	8	0.2624
0	1	1	128	4	0.2624
1	0	0	64	16	0.5249
1	0	1	64	8	0.5249
1	1	0	64	4	0.5249
1	1	1	保留		

设计思路：

①根据额定电压值  $U_n$ (单位:伏特)和额定电流值  $I_b$ (单位:安培)以及所选择的校表常数 EC(单位:imp/kWh)按照公式计算 CF 的输出频率，根据 CF 输出频率在表 3-2 选择适当的 HFreq 参数。

CF 计算公式  $CF=EC*U_n*I_b/3600000$



②根据选定的计度器变比为 N(即变比为 N:1)，按照公式计算出 LFreq。

LFreq 计算公式： $LFreq=EC*2/N$

③依据 HFreq 和 LFreq，参考表格 3-2 选择适当的 SCF、S1、S0 的状态。

### § 3.2 设计实例

例如，设计一款额定电压 220V，额定电流 5A，校表常数 1600imp/kWh，计度器变比为 400:1 的三相电能表。

根据上面公式算得  $CF=EC*Un*Ib/3600000=1600*220*5/3600000=0.4889Hz$ 。

电流、电压额定输入时对应的 ADC 通道输入电压分别选在 0.1V 以及 0.5V 左右，根据算得的 CF 频率查表 3-2 寻找到一个最为接近的频率是 0.5249Hz。所以选择 HFreq=64。

根据计度器变比为 400:1 的要求，推算  $LFreq=EC*2/N=1600*2/400=8$ 。

根据 HFreq=64 以及 LFreq=8 的参数查表 3-2，选择 SCF/S1/S0=101 可以满足要求。

### § 3.3 参考设计电路图



## 第四部分 电气特性

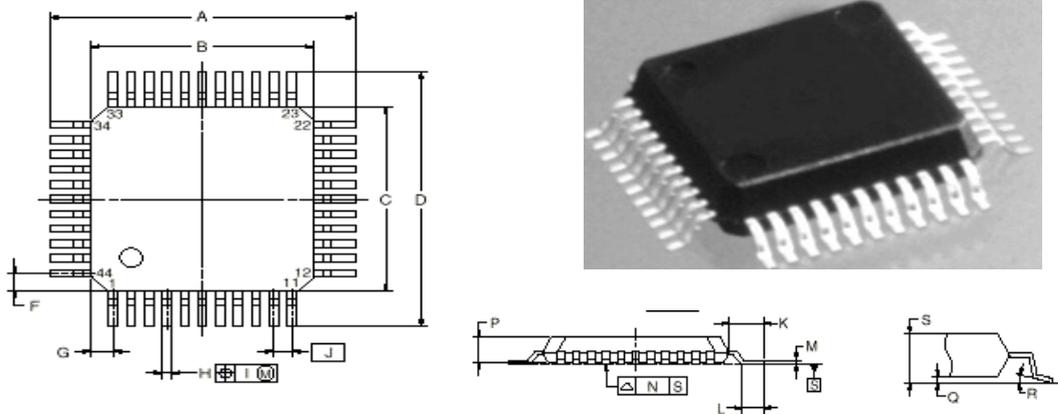
### § 4.1 电气参数

参数	最小	典型	最大	单位	测试条件及注释
电源电压 VCC	4.75	5	5.25	V	
电源电压 VDD		3.0		V	
基准电源	2.3	2.4	2.6	V	
基准电源 TC		30		ppm	
输入电压范围		±1.5		V	差模输入 V <sub>pp</sub>
VOH(F1, F2)	4.5			V	I <sub>OH</sub> =10mA
VOL(F1, F2)			0.5	V	I <sub>OL</sub> =10mA
VOH(CF1, REVP, NEGP)	4.5			V	I <sub>OH</sub> =5mA
VOL(CF1, REVP, NEGP)			0.5	V	I <sub>OL</sub> =5mA
逻辑高输入电压	2.5			V <sub>min</sub>	
逻辑低输入电压			0.8	V <sub>max</sub>	
逻辑高输出电压	2.5			V <sub>min</sub>	I <sub>oh</sub> =2mA
逻辑低输出电压			0.8	V <sub>max</sub>	I <sub>ol</sub> =2mA
参考电压输出阻抗		130		Ω	
最小负载电阻	2			KΩ	
最大负载电容			100	pF	
电源电流		28		mA	VDD=3.0V; VCC=5V
ADC 位数		16		bit	
ADC 采样速率		3.2		kHz	
ADC 动态范围		88		DB	
ADC 总谐波失真		-95		DB	
ADC 通道干扰		-92		DB	
晶体		24.576		MHz	
温度范围	-40		85	°C	



§ 4.2 芯片封装

封装形式: 44Pin QFP (Quad Flat Package 10X10)



NOTE1. Controlling dimension ---millimeter.

2. Each lead centerline is located within 0.12mm(0.005inch) of its true position (T.P.) at maximum material condition

ITEM	MILLIMETERS	INCHES
A	13.6±0.4	0.535 <sup>+0.017</sup> -0.016
B	10.0±0.2	0.394 <sup>+0.008</sup> -0.009
C	10.0±0.2	0.394 <sup>+0.008</sup> -0.009
D	13.6±0.4	0.535 <sup>+0.017</sup> -0.016
F	1.0	0.039
G	1.0	0.039
H	0.35 <sup>+0.08</sup> -0.07	0.014±0.003
I	0.15	0.006
J	0.8 (T.P.)	0.031 (T.P.)
K	1.8±0.2	0.071 <sup>+0.008</sup> -0.009
L	0.8±0.2	0.031 <sup>+0.009</sup> -0.008
M	0.17 <sup>+0.08</sup> -0.07	0.007 <sup>+0.003</sup> -0.004
N	0.10	0.004
P	2.7±0.1	0.106 <sup>+0.005</sup> -0.004
Q	0.1±0.1	0.004±0.004
R	3° <sup>+7°</sup> -3°	3° <sup>+7°</sup> -3°
S	3.0 MAX	0.019 MAX

NEC CODE	P44GB-80-3B4-4
EIAJ CODE	
Weight(Reference Value)	0.54g