



SSC9502S

Application Note (Ver. 0.1)

本 IC は現在開発中です。
従って、本アプリケーションノートに記載された内容は暫定ですので、予告無く変更する場合があります。

三墾電気株式会社
Sanken Electric Co., Ltd

<http://www.sanken-ele.co.jp>

////////// 目次:Contents //////////

1. 概要	3
2. 特徴	3
3. 外形圖	4
4. IC 構成和各端子功能	5
5. 電氣特性	6-9
6. 應用電路例	10
7. 各端子功能	11-21
7.1 Vcc 端子 (2 號端子)	11
7.2 RV 端子 (8 號端子)	12-14
7.3 FB 端子 (3 號端子)	15
7.4 C _{SS} 端子 (5 號端子)	16
7.5 V _{SEN} 端子 (1 號端子)	17
7.6 Reg 端子 (9 號端子)	17
7.7 OC 端子 (6 號端子)	18
7.8 RC 端子 (7 號端子)	19-20
7.9 VGH 端子 (15 號端子)、VGL 端子 (11 號端子)	20
8. 設計上的注意點	21
8.1 有關周邊元器件	21
8.2 有關基板設計注意點	21

////////////////////////////////////

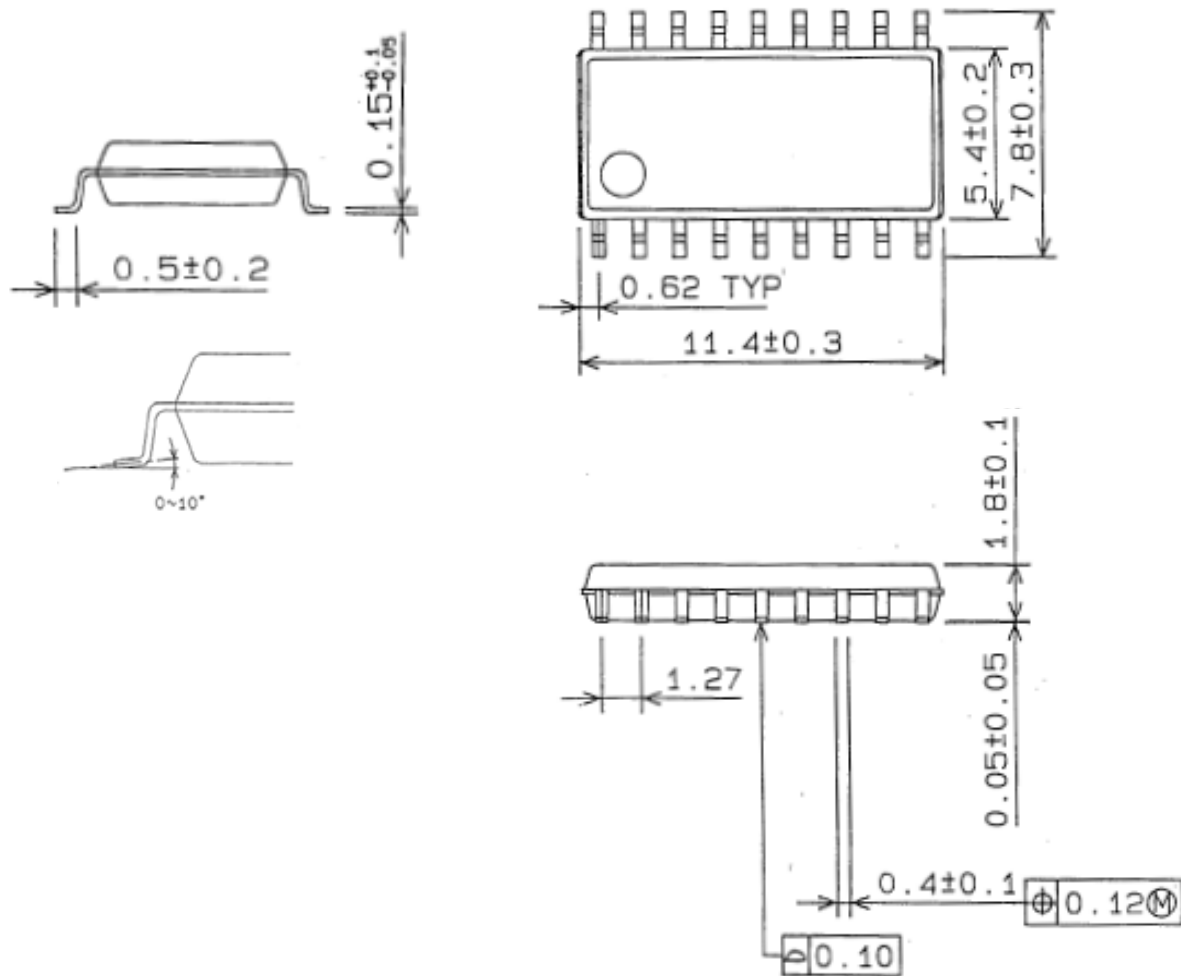
1. 概要

SSC9502S 為內置 Hi Side MOSFET 驅動之浮接驅動回路之電流共振型電源控制 IC。該控制器採用 SOP18 的封裝，控制器週邊元件較少，電路設計簡單，適用於電源的小型化、標準化。
另外該控制器帶有 Dead-time 自動調整系統，針對各種電源規格可以很容易地進行高效率的設計。

2. 特徵

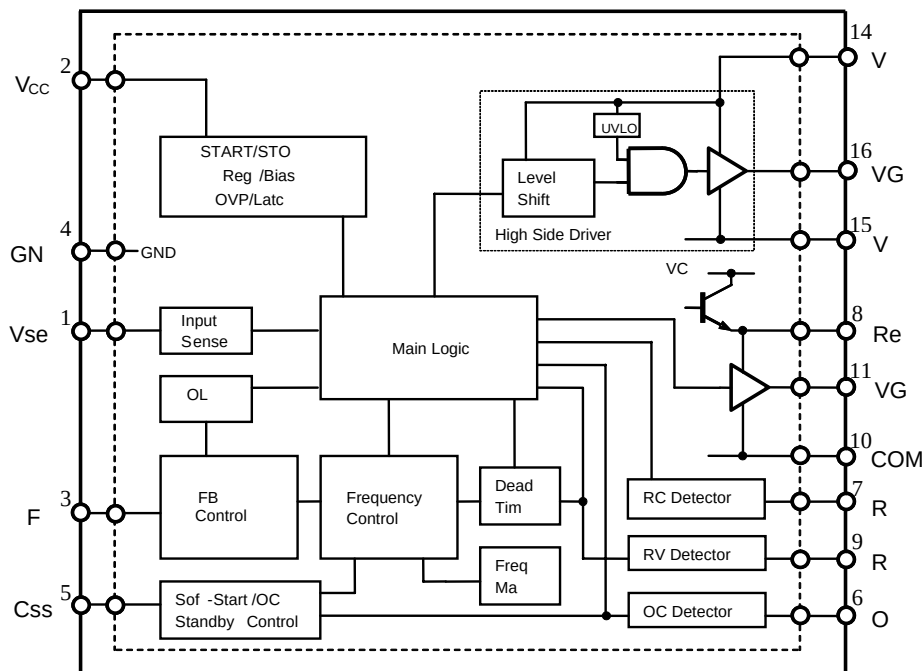
- ① 內置軟起動功能
---電源起動時減輕功率 MOSFET 的應力以及防止發生共振偏離現象
- ② 外部 Latch 保護
根據外部的信號可以實現強制的鎖定(Latch)關斷
- ③ 逐波的共振偏離檢測電路
- ④ Dead-time 自動調整機能
- ⑤.輸入電壓較低時具有關斷功能 (Brown In/Brown Out 功能)
- ⑤ 過電流保護 (Over Current Protection)
對應過電流狀態、3 階段保護動作
- ⑦ 過負荷保護 (Over Load Protection)
Latch 模式
- ⑧ 過電壓保護 (Over Voltage Protection)
Latch 模式

3. 外形圖



4. IC 構成和各端子功能

4.1 内部方塊圖



4.2 各端子功能

端子編號 Terminal	記 號 Symbol	名 稱 Description	機 能 Functions
1	Vsen	輸入(AC line)電壓檢測端子 Detection of input AC line voltage terminal	輸入(AC line)電壓檢測端子 Detection of input AC line voltage
2	V _{CC}	電源端子 Power supply terminal	控制部分電源端子 Supply voltage for control
3	FB	FB 端子 Feed back terminal	定電壓控制/過負載檢測端子 Control for output/detection of over load
4	GND	控制部分接地端子 Ground for control terminal	控制部分接地端子 Ground for control
5	C _{ss}	C _{ss} 軟啟動端子 Soft start capacitor terminal	軟啟動用電容連接端子 Terminal for connection of capacitor for soft start
6	OC	OC 端子過電流檢測端子 Over current detection terminal	過電流檢測端子 Detection of over current
7	RC	RC 端子共振電流檢測端子 Resonance current detection terminal	共振電流檢測端子 Detection of resonance current
8	Reg	Reg 端子 Internal regulator terminal	Gate Drive 回路用輸入電源 Supply voltage output for gate drive circuit
9	RV	RV 端子共振電壓檢測端子 Resonance voltage terminal	共振電壓檢測端子 Detection of resonance voltage
10	COM	Power 部 Gnd 端子 Ground for power terminal	Power 部 Gnd Ground for power
11	VGL	Low- Side Gate 驅動端子 Low-side gate drive terminal	Low side Gate 驅動端子 Low-side gate drive
12, 13	NC	NC	無連接 None
14	V _B	High-Side MOSFET 驅動電源端子 High-side gate drive supply terminal	High-Side MOSFET 驅動輸入電源 Supply voltage for High-side gate drive
15	V _S	High-Side MOSFET 驅動浮動地端子 High-side drive floating ground terminal	High-Side MOSFET 驅動浮動地端子 High-side drive floating ground
16	VGH	High-Sside Gate 驅動端子 High-side gate drive terminal	High-Side Gate 驅動端子 High-side gate drive
17, 18	NC	NC	無連接 None

5. 電氣特性

5. 1 絶対最大定格 (Ta=25°C)

項 目 Parameter	端 子 Terminal	記 號 Symbol	規 格 値 Ratings	單位 Unit	備 考 Note
V s e n 端 子 電 壓 Vsen terminal voltage	1-4	Vsen	$-0.3 \sim V_{Reg}$	V	
控 御 部 電 源 電 壓 Input voltage for control part	2-4	V _{CC}	$-0.3 \sim +35$	V	
F B 端 子 電 壓 FB terminal voltage	3-4	V _{FB}	$-0.3 \sim +10$	V	
C s s 端 子 電 壓 Css terminal voltage	5-4	V _{Css}	$-0.3 \sim +12$	V	
R C 端 子 電 壓 RC terminal voltage	7-4	V _{RC}	$-6 \sim +6$	V	
R V 端 子 電 流 RV terminal current	9-4	I _{RV}	$-2 \sim +2$	mA	DC
			$-100 \sim +100$	mA	Pulse 40ns Pulse 40ns
O C 端 子 電 壓 OC terminal voltage	6-4	V _{OC}	$-6 \sim +6$	V	
R e g 端 子 流 出 電 流 Reg terminal source current	8-4	I _{Reg}	-20.0	mA	
V B - V S 端 子 間 電 壓 Voltage between VB and VS terminal	14-15	V _{B-VS}	$-0.3 \sim +13.0$	V	
V S 端 子 電 壓 VS terminal voltage	15-4	V _S	$-1 \sim +600$	V	
保 存 溫 度 Storage temperature	—	T _{stg}	$-40 \sim +125$	°C	
接合溫度 Junction temperature	—	T _j	$+150$	°C	

5. 2 控制電氣特性

控制部電氣特性 無特殊標明條件下 $V_{CC}=19V$ ($T_a=25^{\circ}C$)

項 目 Parameter	端 子 Terminal	記 號 Symbol	規 格 值 Rating			單位 Unit	備考 Remark
			MIN	TYP	MAX		
起動回路／回路電流 Start / Circuit current							
動作開始電源電壓 Operation start voltage	2-4	V _{CC} (ON)	10.2	11.8	13	V	
動作停止電源電壓 Operation stop voltage	2-4	V _{CC} (OFF)	8.8	9.8	10.9	V	
動作時回路電流 Circuit current in operation	2-4	I _{CC} (ON)	—	—	20.0	mA	
非動作時回路電流 Circuit current in non-operation	2-4	I _{CC} (OFF)	—	—	1.2	mA	V _{CC} =9V
鎖定動作時回路電流 Circuit current in latch-operation	2-4	I _{CC} (L)	—	—	1.2	mA	V _{CC} =11V
OLP Latch／外部 Latch OLP latch / Latch from outside							
FB 端子流出電流 FB terminal source current	3-4	I _{FB}	-30.5	-25.5	-20.5	μ A	
FB 端子門檻電壓壓 FB terminal threshold voltage	3-4	V _{FB}	6.55	7.05	7.55	V	
Css 端子門檻值電壓(1) Css terminal threshold voltage(1)	5-4	V _{Css} (1)	7.0	7.8	8.6	V	
Latch 解除 V _{CC} 電壓 Latch circuit release V _{CC} voltage	2-4	V _{CC} (La.off)	6.7	8.2	9.5	V	V _{CC} (La.off) <V _{CC} (OFF)
振盪器 Oscillator							
最低周波数 Minimum frequency	11-10 16-15	F _(MIN)	26.2	28.3	31.2	kHz	
最高周波数 Maximum frequency	11-10 16-15	F _(MAX)				kHz	
最大 Dead-time Maximum dead-time	11-10 16-15	T _d (MAX)	1.90	2.45	3.00	μ s	
最小 Dead-time Minimum dead-time	11-10 16-15	T _d (MIN)	0.25	0.50	0.75	μ s	
控制器 Control							
Burst 開始 FB 端子電流 Burst mode start FB terminal source current	3-4	I _{cont} (1)	-2.85	-2.50	-2.15	mA	
振盪出力停止 FB 端子電流 Oscillation stop FB terminal source current	3-4	I _{cont} (2)		-3.0		mA	
軟起動 Soft start							
Css 端子充電電流 Css terminal charge current	5-4	I _{Css} (C)	-0.21	-0.18	-0.15	mA	
Css 端子復歸電流 Css terminal reset current	5-4	I _{Css} (R)	1.0	1.8	2.4	mA	V _{CC} =9V

項 目 Parameter	端 子 Terminal	記 號 Symbol	規 格 值 Rating			單位 Unit	備考 Remark	
			MIN	TYP	MAX			
過電圧保護 Over voltage protection								
OVP 動作 V _{CC} 電壓 OVP operating V _{CC} voltage	2-4	V _{OVP}	28.0	31.0	34.0	V		
電流共振檢知／過電流保護 Detection of current resonant／Over current protection								
電流共振偏離檢測電壓 Uncontrollability detection voltage	7-4	V _{RC}	±0.055	±0.155	±0.255	V		
RC 端子門檻電壓(F Latch) RC terminal threshold voltage (Frequency latch)	7-4	V _{RC} (FL)	±2.80	±3.05	±3.30	V		
OC 端子門檻電壓(Low) OC terminal threshold voltage(Low)	6-4	V _{OC} (L)	1.42	1.52	1.62	V		
OC 端子門檻電圧(High) OC terminal threshold voltage (High)	6-4	V _{OC} (H)	1.69	1.83	1.97	V		
OC 端子門檻電壓(F Latch) OC terminal threshold voltage (Frequency latch)	6-4	V _{OC} (FL)	2.80	3.00	3.25	V		
Css 端子 sink 電流 Css terminal sink current	5-4	I _{Css}	(L) (H) (FL)	1.0 12.0 11.0	1.8 20.0 18.3	2.4 28.0 25.0	mA	
電壓共振檢出 Detection of voltage resonant								
電壓共振檢知端子電壓(1) RV terminal voltage detect Resonance voltage(1)	9-4	V _{RV} (1)	3.8	4.9	5.4	V		
電壓共振檢知端子電壓(2) RV terminal voltage detect Resonance voltage(2)	9-4	V _{RV} (2)	1.20	1.77	2.30	V		
待機 Stand by								
待機頻率 Burst oscillation frequency	5-4	f _{CSS}	85	105	125	Hz		
ON／OFF ON／OFF								
Css 端子門檻電壓(2) Css terminal threshold voltage (2)	5-4	V _{Css} (2)	0.50	0.59	0.68	V		
入力電壓檢出機能 Input voltage detect function								
Vsen 端子門檻電壓(ON) Vsen terminal threshold voltage (ON)	1-4	Vsen(ON)	1.26	1.42	1.57	V		
Vsen 端子門檻電壓(OFF) Vsen terminal threshold voltage (OFF)	1-4	Vsen(OFF)	1.06	1.16	1.26	V		
驅動電源 Supply of driver circuit								
驅動電源電壓 V _{Reg} terminal output voltage	8-4	V _{Reg}	9.9	10.5	11.1	V		

項 目 Parameter	端 子 Terminal	記 號 Symbol	規 格 值 Rating			單位 Unit	備考 Remark	
			MIN	TYP	MAX			
High-side 驅動 High-side driver								
High-side driver 動作開始電壓 High-side drive operation start voltage	14-15	V _{BUV} (ON)		7.3		V		
High-side driver 動作停止電壓 High-side drive operation stop voltage	14-15	V _{BUV} (OFF)	5.8	6.5	7.2	V		
驅動回路 Drive circuit								
出力 source 電流 VGL,VGH terminal out-flow source current	11-10 16-15	IGL _{SOURCE} IGH _{SOURCE}		-600		mA		
出力 sink 電流 VGL,VGH terminal in-flow sink current	11-10 16-15	IGL _{SINK} IGH _{SINK}		600		mA		

5. 3 熱阻抗

項 目 Parameter	記 號 Symbol	規 格 值 Rating			單位 Unit	備考 Remarks
		MIN	TYP	MAX		
MIC 接合面・空氣間 MIC junction-air	θ_{j-a}	—	—		°C/W	

6. 應用回路例

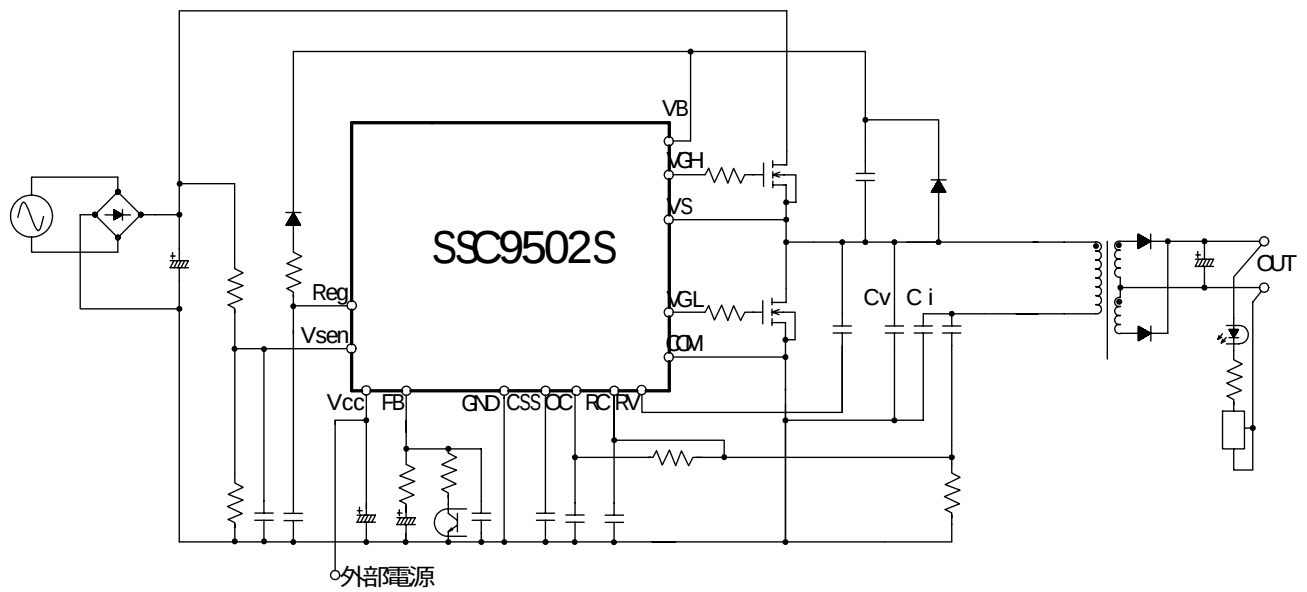


圖 6-1 SSC9502S 應用回路例

7. 各機能說明

7. 1 VCC 端子 (2號端子)

7. 1. 1 IC起動動作

VCC 端子是控制部分電源端子、由外部電源供給電壓 (圖 7-1)。

如圖 7-2 VCC 端子電壓在動作開始電源電壓: $V_{CC(ON)} = 11.8V(TYP)$ 到達時、控制回路開始動作、輸入電壓低於動作停止電源電壓: $V_{CC(OFF)} = 9.8V(TYP)$ 以下隨即進入禁止回路 (UVLO) 之動作、IC 停止控制動作、再次回復至起動前的狀態。

CVCC 之實裝位置與 VCC 端子距離較遠時、為防止雜訊誤動作、請追加加入一個 Cf (0.1 μ F 左右之塑膠電容)

。

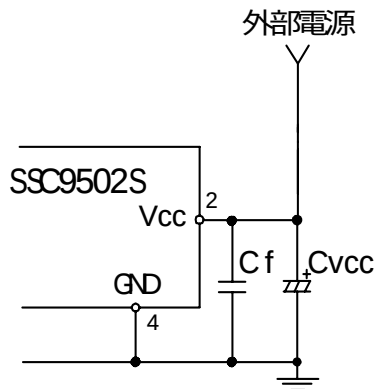


圖 7-1 VCC 周邊回路

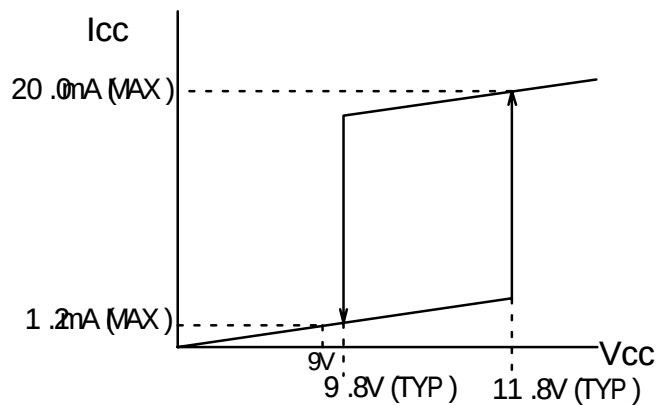


圖 7-2 回路電流

7. 1. 2 有關過電壓保護

如果施加在 Vc1 端子~GND 端子間的電壓超過 28.0V(Typ)以上時 IC 內部的 OVP 電路開始動作, 進入 Latch 模式, IC 停止震盪。

另、請使用於絕對最大定格 35V 以下。

7. 1. 3 有關鎖定動作

過電壓保護(OVP)電路、過負載保護(OLP)動作時 IC 內部的振盪器輸出保持為 Low, 電源動作停止。

在 AC 輸入電源切斷, Vc1 端子電壓 $V_{c1(La.off)} = 8.2V(Typ)$ 以下後 Latch 動作被解除

7.2 RV端子(9號端子)

依各電源規格整合調整,搭載自動 Dead-time 調整功能。

由檢知 Low-Side MOSFET VDS 波形之 dv/dt 、自動的控制 High-Side/Low-Side MOSFET 之 ZVS(Zero Voltage Switching)動作。

IC 之構成檢知回路如圖 7-3、外加高壓陶瓷電容 C_{rv} (10p 左右)僅連接於 VS 端子與 RV 端子之間,架構非常簡單。

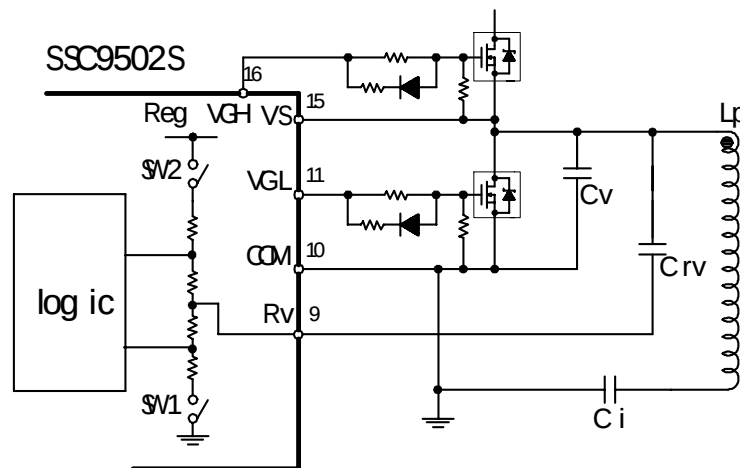


圖 7-3 RV 端子周邊回路

Dead-time 檢知回路是於 IC 內部之基準電壓:Reg 與 GND 間之比率分壓電阻,由 Low-Side MOSFET 之 VDS 波形 dv/dt 經 C_{rv} 流過微分電流往 RV 端子輸入、因而檢知 Low-Side MOSFET 之 dv/dt 。由於僅於檢知必要地期間、SW1 與 SW2 ON 動作、可減少回路電流及獲得良好微分回路應答特性。

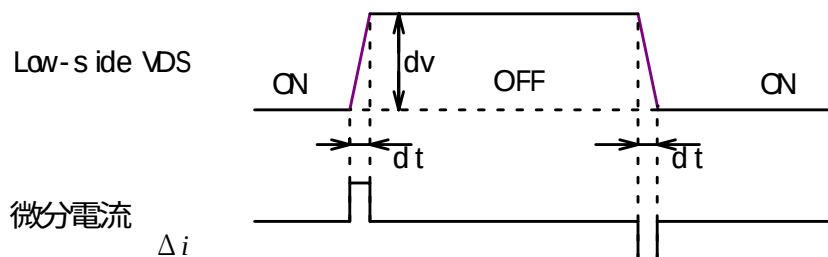


圖 7-4 微分電流

微分電流 Δi 是、以下(1)式。

$$\Delta i = C_{rv} \times (dv/dt) \dots\dots (1) \text{ 式}$$

因由含電源之過渡狀態 dv/dt 之急遽波形與 C_{rv} 、來求得微分電流 Δi 在超過 (2)式之電流時、減少 C_{rv} 容量。以及 dt 的寬度在 40nS 以下時±100mA。

$$|\Delta i| \leq \frac{100\text{mA} \times 40\text{nS}}{dv} \dots\dots (2) \text{ 式}$$

圖 7-5 是 Dead-time 自動調整機能之動作波形示意圖。

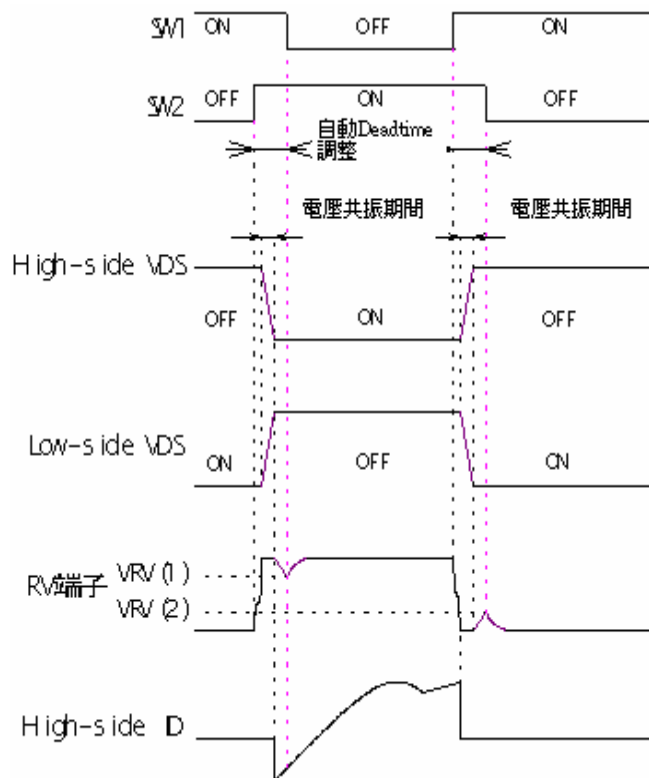


圖 7-5 Dead-time 自動調整機能動作波形

[Low-side MOSFET OFF時之電壓共振期間]

Low-side MOSFET 在 OFF 時、IC SW1 保持 ON、再而 SW2 ON。
共振電流是、流經 C_v 、 C_i 、 L_p 、電壓共振電容 C_v 之電壓、由 0 [V] 開始上昇、在高於(輸入電壓 + High-side MOSFET 之 Body-Diode 之 V_F)以上時、電流流經 High-side MOSFET 之 Body-Diode、Low-side MOSFET 之 VDS 會被箝位。此期間稱之為電壓共振期間。

Low-Side MOSFET 之 VDS 波形 dv/dt 在經 C_{rv} 微分電流往 RV 端子輸入、RV 端子電壓是由 IC 內部電阻分壓值上昇、最後被 IC 內部箝位。

電壓共振在結束時、無微分電流、RV 端子電壓、回到 IC 內部之電阻分壓值。

此時、IC、電壓共振檢知電壓(1)：VRV(1)電壓共振期間之結束值被檢知出、High-side MOSFET 再 ON、並將 SW1 OFF。此期間稱之為自動 Dead-time 調整。

[High-side MOSFET OFF時電壓共振期間]

High-side MOSFET 在 OFF 時、IC SW2 保持 ON、再而 SW1 ON。
共振電流是、流經 C_v 、 C_i 、 L_p 、電壓共振電容 C_v 之電壓、由輸入電壓往下降、再低於(Low-side MOSFET 之 Body-Diode $-V_F$)以下時、電流流經 Low-Side MOSFET 之 Body-Diode、High-side MOSFET 之 VDS 被 Body-Diode 箝位。此期間稱之為電壓共振期間。

Low-Side MOSFET 之 VDS 波形 dv/dt 在經 C_{rv} 微分電流往 RV 端子輸入、RV 端子電壓是由、IC 內部電阻分壓值開始下降、箝位在大約接近 IC 內部之 GND 電位。

電壓共振在結束時、無微分電流、RV 端子電壓、回到 IC 內部之電阻分壓值。。

此時、IC、電壓共振檢知電壓(2)：VRV(2)電壓共振期間之結束值被檢知出、Low-Side MOSFET 再 ON、並將 SW2 OFF。此期間稱之為自動 Dead-time 調整。

由電壓共振期間、Dead-time 期間過短時、如圖 7-6 所示、電壓共振期間途中 MOSFET ON、Switching 損失會增大。為對應電壓共振期間、輸入電壓、輸出電力等變化整合電源規格,周邊回路須加以調整、本 IC 之自動 Dead-time 調整功能是在若 RV 端子之輸入信號達到 VRV(1)、VRV(2)、如前述、隨時執行 ZVS 動作。

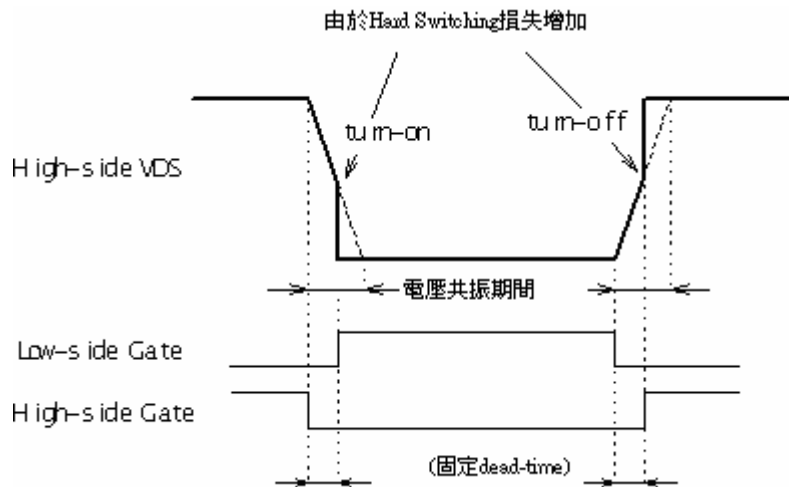


圖 7-6 ZVS 不正常波形

本 IC、如圖 7-7 所示、 I_d (汲極)電流之負振期間(於 Body-Diode 流經期間)、若有 450nS 以上、即可 ZCS (Zero Current Switching)動作。

此期間最短時間會發生在最低輸入電壓、最大負荷時,請於實機動作狀態加以確認。

假使、450nS 以下時、增加一次側循環電流、為將負振期間延伸、請加大電流共振電容 C_i 容量、或減少電感 L_p 值等加以適度調整。

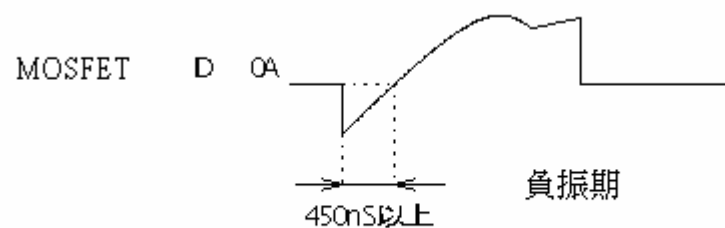


圖 7-7 ZCS 確認處

7.3 FB端子(3番端子)

FB 端子擁有以下 3 個功能。

- ① 定電壓制御
- ② 過負荷保護 (OLP)
- ③ 通常振盪模式／間欠振盪模式切換

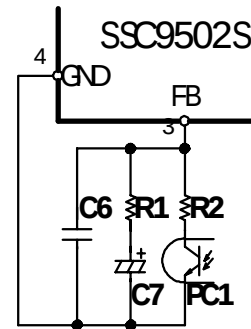


圖 7-8 FB 端子周邊回路

①電壓制御

在 FB 端子連接光藕合器、由拉引 Flyback 電流執行定電壓控制。光藕合器之 2 次側發光部之設計、考慮 CTR 之經年變化等、請設計 FB 端子流出電流大於控制時必要地振盪出力停止 FB 電流： $I_{cont(2)} = -3.0\text{mA(TYP)}$ 以上。

圖 7-8 之 R2 建議數值為 680Ω 。

②過負荷保護 (OLP) 機能

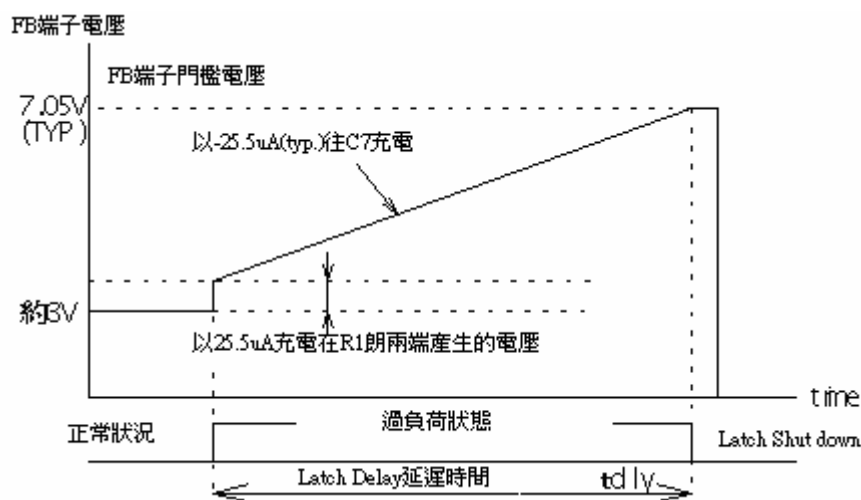


圖 7-9 OLP 動作

在 2 次側之輸出過負荷時、過電流保護 (OCP) 動作、IC 動作頻率上昇、輸出電力加以制限。因此、輸出電壓降低、由於 2 次側光藕合器無 Flyback 電流。無 Flyback 電流之故、由 FB 端子流出電流： $I_{FB} = -25.5\mu\text{A (TYP)}$ 、往 C7 充電、如圖 7-9 所示、FB 端子電壓達到 FB 端子門檻值電壓： $V_{FB} = 7.05\text{V(TYP)}$ 時、Latch 模式促使 IC 停止動作。

此期間為 Latch 延遲時間、以下(3)式。

$$tdly \approx \frac{(4.05\text{V} - R1 \times 25.5\mu\text{A}) \times C7}{25.5\mu\text{A}} \dots\dots (3) \text{ 式}$$

$R1=47\text{k}\Omega$ 、 $C7=10\mu\text{F}$ 時、約 1 sec。

7. 4 CSS 端子 (5號端子)

CSS 端子擁有 2 個功能。

- ① 電源起動時之軟起動功能
- ② 外部 Latch 功能

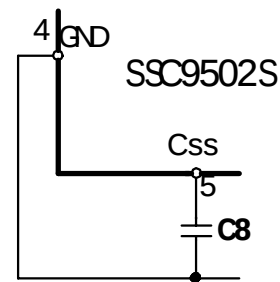


圖 7-10 CSS 端子周邊回路

① 電源起動時之軟起動機能

振盪器之頻率是依 CSS 端子電壓變化。在此端子外接電容即可作軟起動動作。起動時 CSS 端子所連接 C8、以 CSS 端子充電電流： $I_{CSS(C)} = -0.18\text{mA (TYP)}$ 充電、CSS 端子電壓由 0V 慢慢上升、因此振盪頻率由最高頻率往下變化、因而增加輸出電力。

起動時、由此軟起動動作、加以抑制共振偏離以及部品應力。

且、VCC 端子電壓 $V_{CC(OFF)} = 9.8\text{V (TYP)}$ 以下、或外部 Latch 功能、OVP Latch、OLP Latch 動作時、C8 所充電之電荷、以 CSS 端子復歸電流： $I_{CSS(R)} = 1.8\text{mA (TYP)}$ 加以放電。

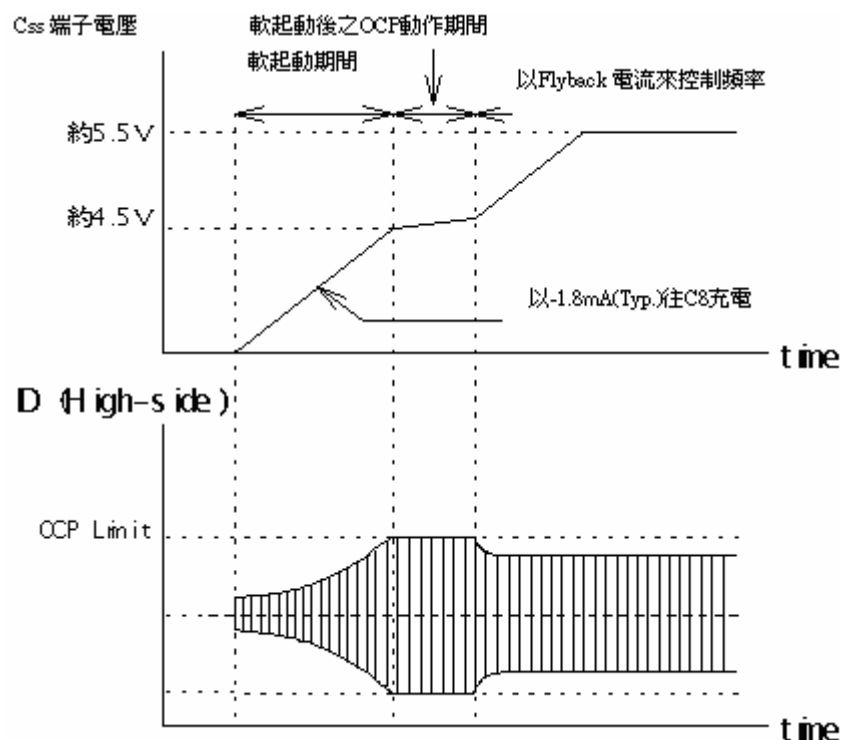


圖 7-11 CSS 動作圖

③ 外部 Latch 功能

Abnormal 時之保護動作、由外部回路印加 CSS 端子電壓的 CSS 端子門檻電壓 (1)： $V_{CSS(1)} = 7.8\text{V (TYP)}$ 以上時、Latch 回路動作。外部回路電流請設定 100uA 以上、另外過電流動作時由於 sink 電流往 IC 流入、外部回路電流 (100uA 以下) 即使供給電流 CSS 端子電壓也不會上昇。Latch 解除是以 VCC 端子外部電源 OFF、VCC 端子電壓低於 Latch 解除 VCC 電壓： $V_{CC(La.off)} = 8.2\text{V (TYP)}$ 以下進行。

另、外部回路設計時 CSS 端子的電壓請不要超過絕對最大定格 12V (以 10V Zener 連接箝位電壓等)。

7.5 Vsen端子(1號端子)

Vsen 端子是監測輸入電壓、輸入電壓低時、IC 振盪停止 (Brown in/Brown Out 功能)。

本功能、主要在於低輸入電壓時、VCC 端子電壓非在 VCC(OFF) 以下時來防止過輸入電流或過熱。

圖 7-12 外加部品以 R4~R7 檢知電壓設定、Vsen 端子電壓、

- Vsen 端子門檻電壓(ON)：Vsen (ON)=1.42V(TYP)以上、IC 起動
- Vsen 端子門檻電壓(OFF)：Vsen (OFF)=1.16V(TYP)以下、IC 振盪停止。

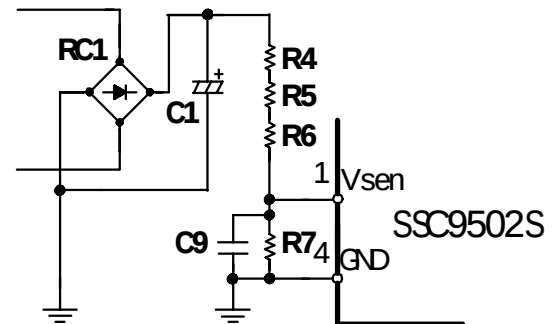


圖 7-12 Vsen 端子周邊回路

IC 起動時 DC 輸入電壓 Ein(ON)、停止時之 DC 輸入電壓 Ein(OFF)時、以下(4)式。

$$R4 + R5 + R6 \approx \frac{Ein(ON) - Vsen(ON)}{Vsen(ON)} \times R7, \quad Ein(OFF) \approx \frac{Vsen(OFF)}{Vsen(ON)} \times Ein(ON) \cdots \cdots (4) \text{ 式}$$

C9 作為降低檢知電壓的 Ripple 與遲延時間兩種功用、容值約 0.1uF。

因高壓印加於 R4~R6、請使用酸化金屬皮膜電阻等耐電蝕性之電阻。

另外、R4~R7、C9、請依實機狀態調整。

7.6 Reg 端子(8號端子)

Reg 端子是為驅動 High-side MOSFET 的 Bootstrap 回路用之 Regulator 電壓輸出。Reg 端子與 Vs 端子之間、由 D2、R9、C11 構成 Bootstrap 回路。

C11 短路時 Abnormal 對策、VB-VS 間電壓、低於 High-side Driver 電壓：VBUV(OFF)=6.5V(TYP)以下時、內置之 High-side Driver 停止功能動作。

D2、請使用 Recovery Time 快、漏電流少的超高速 Diode。

建議敝司 Diode、UFRD Vrm=600V AG01A、EG01A。

C11、請使用低 ESR、漏電流少之 Film 電容或陶瓷電容。

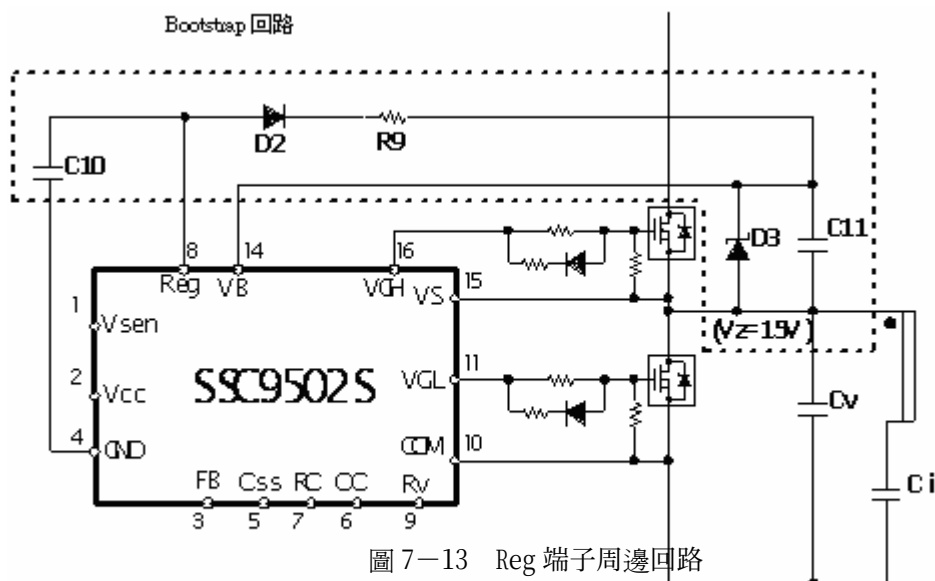


圖 7-13 Reg 端子周邊回路

7.7 OC端子(6號端子)

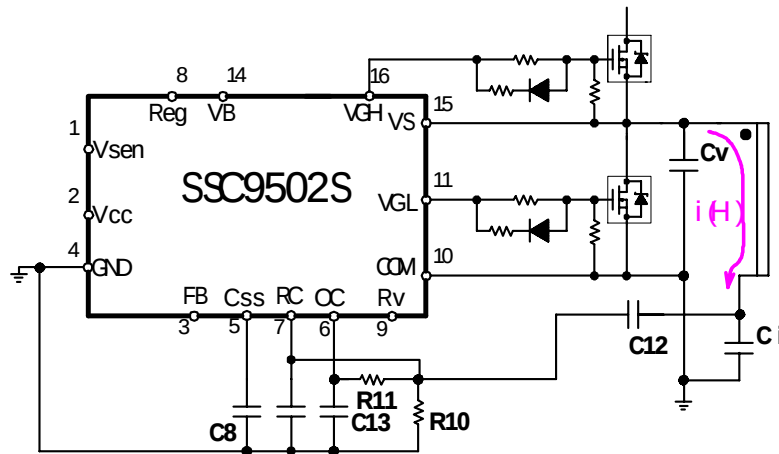


圖 7-14 OC 端子周邊回路

OC 端子為過電流檢知端子。圖 7-14 是 OC 端子周邊回路、因為分流電容 C12 比電流共振電容 Ci 小、所以可減低檢知電流、亦可減少檢知電阻 R10 之損失與可使用小形電阻。

共振電源、由於無法依輸入/輸出條件等、簡便求得正確地共振電流大小值、R10、R11、C12、C13、必須依實機狀態調整。

R10、在 High-side MOSFET ON 時電流 $i(H)$ 、OC 端子門檻電壓(Low)：VOC(L)與 C12、Ci 之關係為、以下(5)式。

$$R10 \approx \frac{VOC(L)}{i(H) \times \left(\frac{C12}{C12 + Ci} \right)} \quad \dots\dots (5) \text{ 式}$$

R10 之檢知電壓、於”7.8 項 RC 端子”所述共振偏離檢知所示、過電流檢知、共振偏離檢知兩用、R10、C12 再加以調整。固定 R1 約 100Ω 前後調整 C12、C12 容值通常 Ci 的 1/100 左右。filter 部 R11 為 470Ω 左右、C13 為 680pF 左右。

過電流保護動作為以下 3 段階。

① OC端子門檻電壓 (Low) : VOC (L)

最初的過電流保護、OC 端子電壓在超過 OC 端子門檻電壓(Low)：VOC(L)=1.52V(TYP)時、CSS 端子所連接的 C8、CSS 端子以 Sink 電流：ICSS(L)=1.8mA(TYP)加以放電、使 IC 之振盪頻率上昇。C8 放電中、OC 端子電壓若低於 VOC(L)以下、隨即停止放電。

⑥ OC端子門檻電壓 (High) : VOC (H)

第二段過電流保護。OC 端子電壓在超過 VOC(H)=1.83V(TYP)時、C8 以 ICSS(H)= 20mA(TYP)放電、IC 振盪頻率上昇。ICSS(H) 約為 ICSS(L)11 倍、急速振盪頻率上昇。C8 放電中、OC 端子電壓若低於 VOC(H)以下時、作前項①之動作。

⑦ OC端子しきい値電圧 (フラッチ) : VOC (FL)

第三段過電流保護。OC 端子電壓在超過 VOC(FL)=3.00V(TYP)時、C8 以 ICSS(FL)= 18.3mA(TYP)放電、IC 振盪頻率上昇。C8 放電中、OC 端子電壓 VOC(FL)以下時、C8 持續放電、CSS 端子電壓在、CSS 端子門檻電壓(2)：VCSS(2)=0.59V(TYP)以下時、CSS 端子之放電停止。之後、通常起動時同樣動作、由軟起動動作再起動。

於輸出短絡等急遽地過電流時加以保護動作。

7.8 RC端子 (7號端子)

RC 端子、共振電流檢知端子、擁有以下 2 種功能。

- ①共振偏離檢知
②過電流時頻率 Latch (F Latch 功能)

爲提升共振偏離檢知速度、圖 7-15 所示、RC 端子在 OC 端子 Filter 部份的前段連接。另、C14 爲防止雜訊造成誤動作 (C14 容值建議 100pF 左右)。

R10、C12 在、於”7.7 項 OC 端子”所述加以調整、依下
記電流共振偏離檢知電壓 VRC、達到之正/負電壓調整 R10。

共振偏離容易發生在起動、入力電源 OFF、

出力短絡時等請加以確認動作波形。

另、請調整 RC 端子電壓時不要超過絕對最大定格 $\pm 6V$ 。

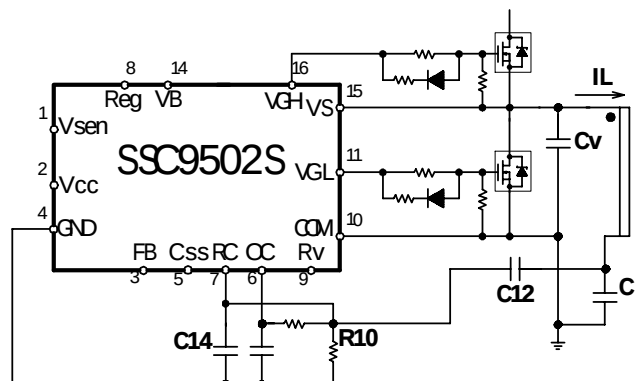


圖 7-15 共振回路領域

- ### ① 振脱離檢知

共振回路之阻抗在電容領域時，無法作 ZVS、ZCS 動作、Hard Switching 之發生將使損失大幅增加。如此現象稱之爲共振偏離。

共振偏離檢知功能、

- High-side MOSFET 在 ON 期間、RC 端子電壓、電流共振偏離檢知電壓： $V_{RC}=+0.155V$ (TYP)對應、由正側朝負側之電壓超過門檻電壓便檢知出共振偏離（請參照圖 7—20 之電容領域之 RC 端子電壓波形參）、並將 High-side MOSFET OFF。
- Low-side MOSFET 在 ON 期間、High-side MOSFET 相反地、 $V_{RC}=-0.155V$ (TYP)對應、由負側朝正側之電壓超過門檻電壓、共振偏離檢知、Low-side MOSFET OFF。

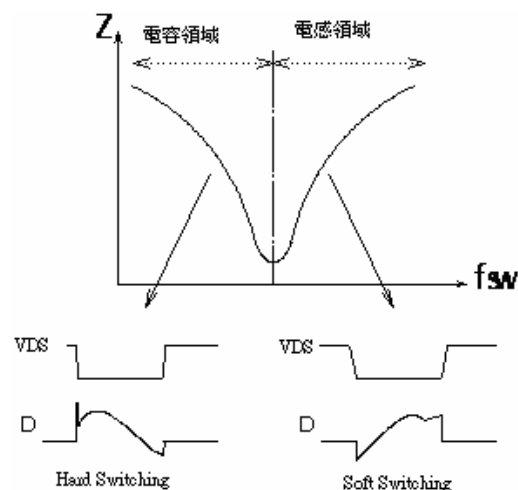


圖 7-16 共振回路領域

由以上之動作、共振偏離逐波檢知、動作頻率與共振偏離頻率同步、加以抑制共振偏離發生。

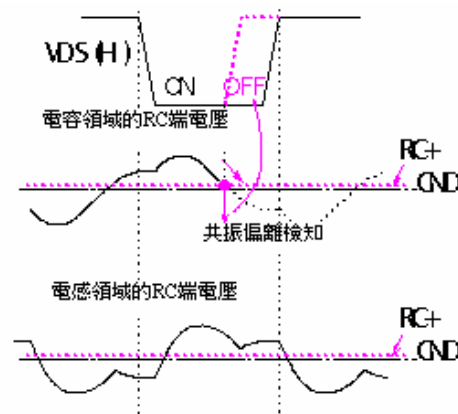


圖 7-17 High-side 側共振偏離檢知

②過電流時之頻率 (Latch) F Latch 功能

RC 端子電壓在、超過 RC 端子門檻電壓 (F Latch) : $V_{RC(FL)} = \pm 3.05V(TYP)$ 時、判斷為過電流狀態、IC 往 F Latch 動作移動。

F Latch 動作如、於”7.7 項 OC 端子 ③OC 端子門檻電壓压(F Latch)”參照。

7. 9 VGH端子 (16號端子)、VGL端子 (11號端子)

VGH 端子、VGL 端子為、外加 MOSFET 之 Gate Driver 端子 sink/source 電流 Peak、0.6A(TYP)。

圖 7-18 之 R12、R13、D4、MOSFET 之損失、Gate 波形 (依配線銅箔減少振鈴等)、依 EMI 雜訊加以調整、

R14、為 MOSFET Turn Off 時急遽地 dv/dt 誤動作防止用、阻值 10k~100k Ω 左右並盡量接近 MOSFET 的 GATE 極—SOURCE 極。

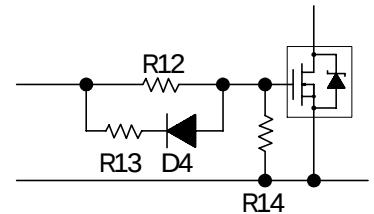


圖 7-18 MOSFET Gate 周邊回路

8. 設計上注意点

8.1 有關外部元件

- 電流共振用之 Film 電容 C_i 、流過大地共振電流。電流共振電容 C_i 建議使用損失少大電流用 ポリプロピレンフィルムコンデンサ(Polypropylene Film 電容)。
- 其他之部品之數值・許容損失等請依實際使用條件選用適合部品。

8.2 有關銅箔設計注意

- 信號系 Gnd 銅箔與主電流 Gnd 銅箔請加以分開。
- 特別、4 號端子 (GND) 與 10 號端子 (COM) 儘可能短線銅箔配線、主共振回路電流不要流過。
- Vcc 端子與輔助卷線電壓之整流電容 CVCC 距離較遠時、爲防止雜訊誤動作、請配置 C_f (Film 電容: $0.1\mu\text{F}$ 左右) 電容於 IC 附近。

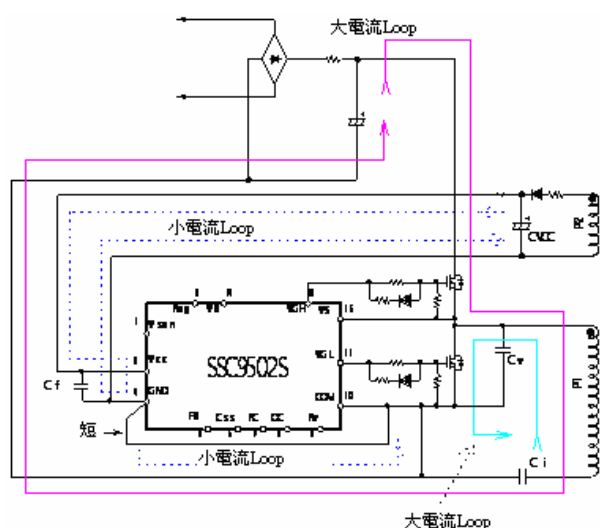


圖 8-1 銅箔設計上之注意點

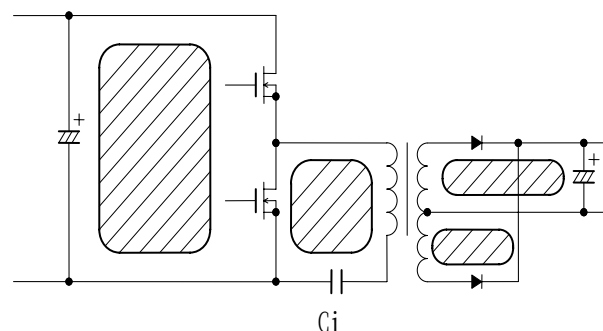


圖 8-2 高頻電流 LOOP

- 印刷電路板和安裝條件之不同，由 Noise 造成誤動作、噪音等大的影響。所以對基板配線以及元件的配置需要十分注意。
- 特別、高頻電流、大電流以及元件間的佈線要“粗”、“短”，以降低線阻抗。
- 如圖 8-2 所示，高頻電流/大電流流過基板之配線環內面積(斜線部分面積)儘可能小。
- Switching 電源、因有高頻、高電壓之電流通、部品配置與必要銅箔距離須考慮安全規格需求。
- MOSFET 的道通電阻 $R_{ds(ON)}$ 擁有正的溫度係數，需要注意散熱設計。